

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号
特表2017-507489
(P2017-507489A)

(43) 公表日 平成29年3月16日 (2017.3.16)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 29/78 (2006.01)	HO 1 L 29/78 6 5 2 K	4 M 1 0 4
HO 1 L 29/12 (2006.01)	HO 1 L 29/78 6 5 2 T	5 F 0 5 8
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 5 8 F	
HO 1 L 21/28 (2006.01)	HO 1 L 29/78 6 5 8 J	
HO 1 L 29/423 (2006.01)	HO 1 L 21/28 3 0 1 B	
審査請求 未請求 予備審査請求 未請求 (全 20 頁) 最終頁に続く		

(21) 出願番号	特願2016-551313 (P2016-551313)	(71) 出願人	390041542 ゼネラル・エレクトリック・カンパニイ アメリカ合衆国、ニューヨーク州 1 2 3 4 5、スケネクタデイ、リバーロード、1 番
(86) (22) 出願日	平成27年1月27日 (2015. 1. 27)	(74) 代理人	100137545 弁理士 荒川 聡志
(85) 翻訳文提出日	平成28年9月30日 (2016. 9. 30)	(74) 代理人	100105588 弁理士 小倉 博
(86) 国際出願番号	PCT/US2015/012975	(74) 代理人	100129779 弁理士 黒川 俊久
(87) 国際公開番号	W02015/126575	(74) 代理人	100113974 弁理士 田中 拓人
(87) 国際公開日	平成27年8月27日 (2015. 8. 27)		
(31) 優先権主張番号	14/182, 765		
(32) 優先日	平成26年2月18日 (2014. 2. 18)		
(33) 優先権主張国	米国 (US)		
		最終頁に続く	

(54) 【発明の名称】 炭化ケイ素半導体装置およびその製造方法

(57) 【要約】

半導体装置が提供される。半導体装置は、炭化ケイ素を含み、かつ第1の表面および第2の表面を有する半導体層を含む。半導体層の第1の表面の一部分上にゲート絶縁層が配置されており、ゲート絶縁層上にゲート電極が配置されている。半導体装置は、ゲート絶縁層が、ゲート電極の縁部に隣接する角部において、ゲート絶縁層の中央部における厚さよりも大きな厚さを有するように、上記の角部において、ゲート絶縁層とゲート電極との間に配置された酸化物をさらに含んでいる。この半導体装置を製造する方法も提供される。

【選択図】 図 5

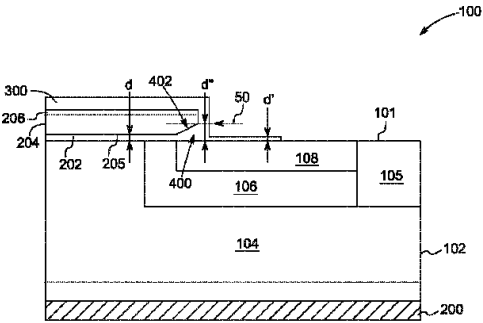


FIG. 5

【特許請求の範囲】

【請求項 1】

第 1 の表面 (101) および第 2 の表面 (103) を有し、炭化ケイ素を含む半導体層 (102) と、

前記半導体層 (102) の前記第 1 の表面 (101) の一部分上に配置されたゲート絶縁層 (202) と、

前記ゲート絶縁層 (202) 上に配置されたゲート電極 (204) と、

前記ゲート絶縁層 (202) が、前記ゲート電極 (204) の縁部 (402) に隣接する角部 (400) において、前記ゲート絶縁層 (202) の中央部における厚さよりも大きな厚さを有するように、前記角部 (400) において、前記ゲート絶縁層 (202) と前記ゲート電極 (204) との間に配置された酸化物 (300) とを含む半導体装置 (100)。

10

【請求項 2】

前記酸化物 (300) が、酸化処理を行うことにより形成されている、請求項 1 に記載の半導体装置 (100)。

【請求項 3】

前記酸化処理が、約 950℃未満の温度で、少なくとも約 0.03:1 の割合で水素および酸素を含む環境で行われる、請求項 2 に記載の半導体装置 (100)。

【請求項 4】

前記ゲート電極 (204) が、前記ゲート絶縁層 (202) 上に配置された多結晶ケイ素層 (204) を含む、請求項 1 に記載の半導体装置 (100)。

20

【請求項 5】

前記ゲート電極 (204) が、前記多結晶ケイ素層 (204) 上に配置された金属含有層 (206) を含む、請求項 4 に記載の半導体装置 (100)。

【請求項 6】

前記ゲート絶縁層 (202) が、前記ゲート電極 (204) の縁部 (402) に隣接する角部 (400) において、前記ゲート絶縁層 (202) の中央部における厚さよりも少なくとも約 1 パーセント大きい厚さを有する、請求項 1 に記載の半導体装置 (100)。

【請求項 7】

前記ゲート絶縁層 (202) が、前記ゲート電極 (204) の縁部 (402) に隣接する角部 (400) において、前記ゲート絶縁層 (202) の中央部における厚さよりも約 1 パーセント～約 500 パーセント大きい厚さを有する、請求項 1 に記載の半導体装置 (100)。

30

【請求項 8】

前記ゲート電極 (204) 上に配置された誘電体層 (304) をさらに含む請求項 1 に記載の半導体装置 (100)。

【請求項 9】

炭化ケイ素を含み、かつ第 1 の表面 (101) および第 2 の表面 (103) を有する半導体層 (102) を含む金属酸化物電界効果トランジスタ (MOSFET) 装置 (100) であって、前記半導体層 (102) が、

40

第 1 の導電型のドリフト領域 (104) と、

前記ドリフト領域 (104) に隣接し、かつ前記第 1 の表面 (101) に近接した第 2 の導電型のウェル領域 (106) と、

前記ウェル領域 (106) に隣接している第 1 の導電型のソース領域 (108) と、

前記半導体層 (102) の前記第 1 の表面 (101) 上に形成されたゲート絶縁層 (202) と、

前記ゲート絶縁層 (202) 上に配置されたゲート電極 (204) と、

前記ゲート絶縁層 (202) が、前記ゲート電極 (204) の縁部 (402) に隣接する角部 (400) において、前記ゲート絶縁層 (202) の中央部における厚さより少なくとも約 1 パーセント大きい厚さを有するように、前記角部 (400) において、前記ゲ

50

ート絶縁層（２０２）と前記ゲート電極（２０４）との間に配置された酸化物（３００）を含む金属酸化物電界効果トランジスタ装置（１００）。

【請求項１０】

半導体装置（１００）の製造方法であって、

炭化ケイ素（SiC）を含む半導体層（１０２）上に、ゲート絶縁層（２０２）を配置するステップと、

前記ゲート絶縁層（２０２）上にゲート電極（２０４）を配置するステップと、

前記ゲート電極（２０４）を配置した後に、約９５０℃未満の温度で、少なくとも約０．０３：１．０の割合で水素および酸素を含む環境で酸化処理を行うステップとを含む製造方法。

10

【請求項１１】

前記酸化処理を行うステップが、水素および酸素を約１：１～約３：１の範囲の割合で含む環境において酸化させることを含む、請求項１０に記載の製造方法。

【請求項１２】

前記酸化処理を行うステップが、約５００℃～約９５０℃の温度で酸化させることを含む、請求項１０に記載の製造方法。

【請求項１３】

前記酸化処理を行うステップが、約７００℃～約９００℃の温度で酸化させることを含む、請求項１０に記載の製造方法。

【請求項１４】

前記ゲート絶縁層（２０２）を配置するステップが、前記半導体層（１０２）を熱酸化させることを含む、請求項１０に記載の製造方法。

20

【請求項１５】

前記半導体層（１０２）を熱酸化させることが、約１１００℃よりも高い温度で、酸素を含む雰囲気中で前記半導体層（１０２）を酸化させることを含む、請求項１４に記載の方法。

【請求項１６】

前記ゲート絶縁層（２０２）を配置するステップが、約２０nm～約２００nmの厚さの前記ゲート絶縁層（２０２）を形成することを含む、請求項１０に記載の方法。

【請求項１７】

前記ゲート電極（２０４）を配置するステップが、前記ゲート絶縁層（２０２）上に多結晶ケイ素層（２０４）を配置することを含む。請求項１０に記載の方法。

30

【請求項１８】

前記ゲート電極（２０４）を配置するステップが、前記酸化処理を行うステップを実行する前に前記多結晶ケイ素層（２０４）上に金属含有層（２０６）を配置することをさらに含む、請求項１７に記載の方法。

【請求項１９】

前記金属含有層（２０６）を配置することが、金属層、金属シリサイド層、または前記金属層および前記シリサイド層を前記ゲート電極（２０４）上に配置することを含む、請求項１８に記載の方法。

40

【請求項２０】

前記金属含有層（２０６）が、タンタル、タングステン、ニッケル、コバルト、チタン、モリブデン、ニオブ、ハフニウム、ジルコニウム、バナジウム、クロム、および白金からなる群から選択される金属を含む、請求項１８に記載の方法。

【請求項２１】

前記酸化処理を行うステップによって、前記ゲート電極（２０４）の縁部（４０２）に隣接する角部（４００）において、前記ゲート絶縁層（２０２）と前記ゲート電極（２０４）との間に酸化物（３００）が配置される、請求項１０に記載の方法。

【請求項２２】

前記酸化処理を行うステップによって、前記ゲート電極（２０４）の縁部（４０２）に

50

隣接する角部（４００）において、前記ゲート絶縁層（２０２）の厚さが増大する、請求項１０に記載の方法。

【請求項２３】

前記酸化処理を行うステップによって、前記ゲート電極（２０４）の前記縁部（４０２）に隣接する前記角部（４００）において、前記ゲート絶縁層（２０２）の厚さが少なくとも約１パーセント増加する。請求項２２に記載の方法。

【請求項２４】

前記酸化処理を行うステップの後に、前記ゲート電極（２０４）上に誘電体層（３０４）を配置するステップをさらに含む請求項１０に記載の方法。

【請求項２５】

前記酸化処理を行うステップの前に、前記ゲート電極（２０４）上に誘電体層（３０４）を配置するステップをさらに含む請求項１０に記載の方法。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、概して、炭化ケイ素（ＳｉＣ）半導体装置に関し、より具体的には、金属酸化物半導体（ＭＯＳ）構造を有するＳｉＣ半導体装置のゲート構造、およびＳｉＣ半導体装置の製造方法に関する。

【背景技術】

【０００２】

ケイ素（Ｓｉ）は、最も広く使用されている半導体材料であり、長年の間使用されてきた。強い商業的関心、およびその結果である研究開発により、ケイ素装置技術が高度に達し、実際、多くの人が、ケイ素パワーデバイスは、この物質の予測された理論上の最大電力限界に近づいていると考えている。この物質をさらに精製するによって、性能が実質的に改善することは見込めないもので、結果として開発努力は、ケイ素の代替物としてワイドバンドギャップ半導体の開発に焦点を移している。

【０００３】

炭化ケイ素（ＳｉＣ）は、高電圧、高周波数、および高温用途のための多くの望ましい特性を有している。より具体的には、ＳｉＣは、広いバンドギャップ（Ｓｉよりも約３倍大きい）、高破壊電界（Ｓｉよりも約１０倍高い）、高熱伝導率（Ｓｉの４倍程度）、および高電子飽和速度（Ｓｉの２倍）を有している。これらの特性は、ＳｉＣが、従来のパワーデバイス用途に優れ、超低電力損失で、高温で動作する装置を提供するという原理をサポートする。また、ＳｉＣは、熱酸化によってケイ素酸化物を形成することのできる有利な半導体材料である。このことは、ＳｉＣ半導体装置の利点を主張する有力な根拠である。

【０００４】

様々なＳｉＣ装置の内、ＳｉＣ金属酸化物半導体（ＭＯＳ）装置（例えば、ＭＯＳＦＥＴまたはＩＧＢＴ）は、容易に駆動することができ、パワースイッチング用途に広く用いられており、現在利用可能なＳｉ－ＩＧＢＴと単純に置き換えることができる。ＭＯＳＦＥＴは通常、ゲート領域、ソース領域、ドレイン領域、およびソース領域とドレイン領域の間に配置されたチャネル領域を含む。通常、まず、ゲート誘電体（例えば、ＳｉＣ）が半導体基板（例えば、ＳｉＯ₂）上に形成され、その後、ゲート材料がゲート誘電体上に配置されてゲート電極を形成する。

【０００５】

上記の適用は、長期間動作する装置が必要とされる分野、例えば航空宇宙、配電等の分野に大きく重み付けされる。しかし、信頼性の高いＳｉＣ／ＳｉＯ₂システムの実現を困難にする要因がある。ＳｉＣ上で熱成長したＳｉＯ₂は、Ｓｉ上で成長したＳｉＯ₂と同等の寿命を有する。しかし、反転チャネル移動度が低いために、薄い（＜５０ｎｍ）ゲート誘電体を使用しなければならない一方、チャネル伝導を最大にするために４ＭＶ／ｃｍより大きい電界で動作する。これらの要因の組み合わせの結果、ゲート誘電体に高電界が生

10

20

30

40

50

じる。生成された電界は、ゲート誘電体の平面領域内ではサポートすることができるが、ゲート電極の端部に形成された鋭い角部では、電界がかなり高くなり、装置の信頼性に悪影響を及ぼす。

【0006】

したがって、ゲート電極の鋭い角部における電界が低減された半導体装置、より具体的にはMOSFET装置を製造する方法を提供し、それによって信頼性が向上したMOSFETを提供することがさらに望ましい。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】国際公開第2010/073991号

【発明の概要】

【0008】

一実施形態は、半導体装置に関するものである。半導体装置は、炭化ケイ素を含みかつ第1の表面および第2の表面を有する半導体層を含む。半導体層の第1の表面の一部分上にゲート絶縁層が配置されており、ゲート絶縁層上にゲート電極が配置されている。半導体装置は、ゲート絶縁層が、ゲート電極の縁部に隣接する角部において、ゲート絶縁層の中央部における厚さよりも大きな厚さを有するように、上記の角部において、ゲート絶縁層とゲート電極との間に配置された酸化物をさらに含んでいる。

【0009】

一実施形態において、金属酸化物電界効果トランジスタ(MOSFET)装置を提供する。半導体装置は、炭化ケイ素を含み、かつ第1の表面および第2の表面を有する半導体層を含む。半導体層は、第1の導電型のドリフト領域と、ドリフト領域に隣接し、かつ第1の表面に近接した第2の導電型のウェル領域と、そのウェル領域に隣接している第1の導電型のソース領域とを含む。半導体層の第1の表面の一部分上にゲート絶縁層が配置されており、ゲート絶縁層上にゲート電極が配置されている。半導体装置は、ゲート絶縁層が、ゲート電極の縁部に隣接する角部において、ゲート絶縁層の中央部における厚さよりも大きな厚さを有するように、上記の角部において、ゲート絶縁層とゲート電極との間に配置された酸化物をさらに含んでいる。誘電体層が、ゲート電極上および半導体層の第1の表面の部分上にさらに配置されている。

【0010】

別の実施形態は、半導体装置の製造方法に関するものである。製造方法は、炭化ケイ素を含む半導体層上にゲート絶縁層を配置するステップと、ゲート絶縁層上にゲート電極を配置するステップと、ゲート電極を配置した後に酸化処理を行うステップとを含む。酸化処理は、約950℃未満の温度で、少なくとも約0.03:1の割合で水素および酸素を含む環境で行われる。

【0011】

本発明の、これらおよび他の特徴、態様、および利点は、添付図面を参照しながら以下の詳細な説明を読むことによってよりよく理解されるであろう。添付図面では、同様の符号は、図面全体を通して同様の部分を表している。

【図面の簡単な説明】

【0012】

【図1】従来のMOSFET装置の断面半セルの図を模式的に示す。

【図2】図1のMOSFET装置のゲート絶縁層中の電界プロファイルを示す図である。

【図3】本発明のいくつかの実施形態に従って、MOSFET装置を製造する製造段階を概略的に示す断面半セルの図を示す。

【図4】本発明のいくつかの実施形態に従って、MOSFET装置を製造する製造段階を概略的に示す断面半セルの図を示す。

【図5】本発明のいくつかの実施形態に従って、MOSFET装置を製造する製造段階を概略的に示す断面半セルの図を示す。

10

20

30

40

50

【図 6】本発明のいくつかの実施形態に従って、M O S F E T 装置を製造する製造段階を概略的に示す断面半セルの図を示す。

【図 7】図 6 の M O S F E T 装置のゲート絶縁層の電界プロファイルを示す。

【発明を実施するための形態】

【0013】

以下で詳細に検討するように、本発明のいくつかの実施形態は、ゲート電極を形成した後に酸化処理するステップを含む、S i C 系半導体装置を製造する方法を含む。酸化処理は、しきい値電圧、リーク電流、半導体装置の、オン状態のソースドレイン間抵抗などの基本的な電気的特性に影響を及ぼすことなく、半導体装置の信頼性が向上するような方法で行われる。得られた S i C 半導体装置は、いくつかの実施形態では、ゲート電極の縁部に隣接する角部において、ゲート絶縁層とゲート電極との間に配置された酸化物を含み、配置された状態のゲート絶縁層と比較して、角部に比較的厚い絶縁層を有するようにする。本明細書で用いられる場合、配置された状態の層は、配置後の処理を何もせずに、装置の製造処理中に堆積した状態の層、または成長した状態の層を意味する。

【0014】

本明細書および請求項を通して用いる近似的な言い回しは、それが関与する基本機能に変化をもたらすことなく変動することが許される量的表現を修飾するために適用することができる。「約」、「実質的に」等の用語で修飾された値は、指定された厳密な値に限定されるものではない。いくつかの例で、近似的な言い回しは、その値を測定する計器の精度に対応することができる。別途明確に指示のない限り、単数の表現は、複数の意味を包含する。本明細書中で使用される場合、用語「および／または」は、関連づけられた列挙項目の 1 以上の、任意およびすべての組み合わせを含む。

【0015】

特に定義されない限り、本明細書で用いる技術的および科学的用語は、本発明が属する技術分野における当業者によって一般に理解されている意味と同じ意味を有する。「第 1 の」、「第 2 の」等の用語は、本明細書で使用される場合は、順序、数量または重要度を示すのではなく、1 つの要素を別の要素と区別するために使用される。範囲が開示されている場合、同一の成分または性質に関するすべての範囲の端点が含まれ、独立に組み合わせ可能である（例えば、「約 25 重量パーセント以下、またはより具体的には約 5 重量パーセント～約 20 重量パーセント」の範囲は、「約 5 重量パーセント～約 25 重量パーセント」の範囲等のすべての中間値の範囲を含む）。

【0016】

本明細書で使用される「層」という用語は、連続または不連続に、下地表面の少なくとも一部上に配置された材料を意味する。また、「層」という用語は、配置された材料が均一な厚さであることを意味するものではなく、配置された材料は、均一の厚さを有していても、均一でない厚さを有していてもよい。さらに、本明細書で使用する場合、「層」という用語は、別途明確に指示のない限り、単一の層または複数の層を意味する。本開示では、ある層が他の層または基板「上に」と説明されている場合、それは、その層同士が互いに直接接触していてもよいし、層同士の間に 1 つ（または複数）の層または形体を有していてもよいことを理解されたい。また、「上に」という用語は、層同士の互いに対する相対的な位置を説明するものであり、必ずしも、「～の上に」を意味するものではない。なぜならば、上側、または下側という相対的な位置は、装置を見る者の姿勢に依存するものであるからである。さらに、特に明記しない限り、「上（top）」、「下（bottom）」、「上側（above）」、「下側（below）」、およびこれらの用語の変形の使用は、便宜上のものであり、構成要素が、特定の向きにあることを要求するものではない。本明細書で使用する「隣接」という用語は、2 層が、近接して配置されており、互いに直接接触していることを意味する。

【0017】

「n 型」と「p 型」が、各半導体層中に存在する電荷キャリアの多数を指すことは、当業者であれば理解されるであろう。例えば n 型層において、多数キャリアは電子であり、

10

20

30

40

50

p型層では、多数キャリアは正孔である（電子が存在しない）。本明細書で用いられる場合、「n⁺」および「n」は、より高い（ $1 \times 10^{18} \text{ cm}^3$ より大きい）ドーピング濃度のドーパント、およびより低い（約 $5 \times 10^{15} \text{ cm}^3 \sim 5 \times 10^{17} \text{ cm}^3$ の範囲）ドーピング濃度のドーパントをそれぞれ意味する。典型的には、p型ドーパントは、ホウ素、アルミニウム、ガリウム、またはこれらの任意の組み合わせを含み、n型ドーパントは、窒素、リン、またはこれらの任意の組み合わせ、または当技術分野で知られている他の適切なドーピング材料を含む。

【0018】

詳細を後述するように、半導体装置を製造する方法を提供する。半導体装置は、金属酸化物半導体電界効果トランジスタ（MOSFET）、絶縁ゲートバイポーラトランジスタ（IGBT）、または任意の金属酸化物半導体（MOS）型半導体装置であってもよい。本発明の方法および設計は、様々な半導体装置に適用することができるが、本発明の独特の特徴を、MOSFETセルまたは装置を参照して説明する。実際のパワーMOSFET装置では、いくつかのMOSFETセルが互いに隣接して配置され、共通のゲート電極およびソース電極を共有している。本発明の方法および特徴は、縦型MOSFET装置および横型MOSFET装置の両方に適用可能である。

【0019】

図1は、従来のSiC縦型MOSFET装置10の一例の断面図である。MOSFET装置10は、一般に、ドリフト領域14が形成されたSiC層12を備えている。ドリフト領域14の上面11にP型ウェル領域16が形成され、P型ウェル領域16内にn⁺ソース領域18が形成されている。SiC層12の上面11にゲート絶縁層22が形成され、ゲート絶縁層22にゲート電極24が形成されている。通常、多結晶ケイ素層が堆積され、続いてパターン化および／またはエッチングされて、多結晶ケイ素のゲート電極24を提供することができる。ドレイン電極20は、多くの場合、基板層（図1には不図示）を含み得る底面13上の半導体層12に接して形成されている。MOSFET装置10は、さらに、ソース電極38、パッシベーション層34（例えば層間絶縁膜）、コンタクト領域15、並びにソース領域18および多結晶ケイ素のゲート電極24の上部の上に形成されたオーミックコンタクト28、26等の付加的な特徴を有する。

【0020】

図1を参照すると、当業者に知られているように、ゲート絶縁層22は、動作バイアス下の電界を受ける。前述したように、電界は、ゲート電極24の下面25の縁部に隣接して形成されたゲート絶縁層22の鋭い角部40の近くで高くなっている。図2は、方向50に沿って測定された、ゲート絶縁層22における電界プロファイルであり、角部40において高電界ピーク52を示している。

【0021】

図3～6は、本発明の態様に従った、例示的な縦型MOSFET装置100の製造段階を概略的に示す。図3は、処理中のMOSFET装置100の側断面図である。MOSFET装置100は、一般に、ドリフト領域104が配置された半導体層（「ウェハ」と呼ばれる場合もある）102を含む。特定の実施形態において、半導体層102は、炭化ケイ素（SiC）を含む。

【0022】

図示の例では、MOSFET装置100は、nドーパされたドリフト領域104およびn⁺ドーパされたソース領域108を有する。理解されるであろうように、p⁺ドーパされたソース領域を有するMOSFET装置100では、ドリフト領域104は、pドーパされていてもよい。n⁺ドーパされたソース領域108はPウェル領域106内において、第1の表面101に近接して形成されている。Pウェル領域106は、通常、適切なp型ドーパントを、nドーパされたドリフト領域104に注入することにより形成される。理解されるであろうように、Pウェル領域106の形成は、以下のようないくつかの処理ステップを含む。すなわち、ドリフト領域104をマスクでマスクングするステップ、およびドリフト領域104内に注入する前に、マスクングにパターニングするステップである

。n⁺ソース領域108および高濃度p⁺領域105は、例えば、同様の注入ステップを用いて形成することができる。アニーリングステップは、通常、各注入ステップに続いて行われる。ドレイン電極200は、任意の知られている方法によって、半導体層102の第2の表面103と接触するように形成することができる。

【0023】

この方法は、図4に示すように、ゲート絶縁層202を形成するステップと、ゲート電極204を形成するステップとを含む。ゲート電極204は、ゲート絶縁層202（「ゲート誘電体」とも呼ばれる）によって半導体層102（例えば、SiCウェハ）から絶縁されていることが多い。ゲート絶縁層202が、まず半導体層102上に配置され、その後、ゲート絶縁層202上にゲート電極204が配置される。ゲート絶縁層202は、多くの場合、二酸化ケイ素（SiO₂）、窒化ケイ素、またはこれらの組み合わせを含んでもよい。他の適切な材料には、酸化タンタル（Ta₂O₅）、アルミナ（Al₂O₃）、酸化ジルコニウム（ZrO₂）、酸化ハフニウム（HfO₂）、または他のガラス形成材料を挙げることができる。通常、ゲート絶縁層202は酸化物を含んでおり、したがって「ゲート酸化物層」と呼ばれる。ある実施形態では、ゲート酸化物層202は、二酸化ケイ素（SiO₂）を含む。いくつかの実施形態では、ゲート絶縁層202の厚さ（d）は、約20ナノメートル〜約200ナノメートルの範囲であってもよい。

【0024】

ゲート絶縁層202の形成は、一例において、任意の知られている方法で行ってもよい。ある例では、ゲート酸化物層202は、高温、例えば1100℃より高い温度で、半導体層102（例えば、SiCウェハ）を酸化させることにより提供され得る。酸化は任意の知られている方法で行うことができ、そのような方法には、例えばウェット酸化やドライ酸化が含まれる。ゲート絶縁層202は、当業者に知られている任意の方法でアニーリングすることが望ましい。

【0025】

次のステップでは、ゲート電極204は、ゲート絶縁層202の第1の部分201上に配置されている。ゲート電極204は、金属、多結晶ケイ素、またはこれらの積層組み合わせを含むことができる。ある実施形態において、多結晶ケイ素層がゲート絶縁層202上に堆積され、続いて、パターニングされ、および／またはエッチングされて、多結晶ケイ素のゲート電極204を提供する。多結晶ケイ素層の導電性を高めるために、多結晶ケイ素層はドーピング、例えばp⁺ドーピングされてもよい。通常、多結晶ケイ素層の厚さは、約2ミクロン未満であってもよい。ある例では、多結晶ケイ素層の厚さは、例えば、約0.1ミクロン〜約1ミクロンの範囲であってもよい。

【0026】

任意選択的に、金属含有層206を多結晶ケイ素層204上に配置してもよい。金属含有層206は、タンタル、ニッケル、モリブデン、コバルト、チタン、タングステン、ニオブ、ハフニウム、ジルコニウム、バナジウム、アルミニウム、クロム、および白金からなる群から選択された金属を含んでいてもよい。いくつかの実施形態では、金属含有層206は、金属シリサイド、例えばタンタルシリサイドを含んでいる。金属含有層206の厚さは、約10nm〜約500nmの範囲であってもよい。いくつかの例では、金属含有層206は、アニーリングされてもよい。

【0027】

上述したように、エッチングステップは、MOSFET装置100の望ましくない部分、例えば、ゲート絶縁層202、ドリフト領域104の第2の部分203から、ゲート電極材料を除去するために行われることが多い。図5に示すように、エッチングステップは、処理中に、ゲート絶縁層202の表面から材料の一部を除去し、ゲート絶縁層202の、減少した厚さ（d'）、d' < dを有する第2の部分203を残すことができる。他のいくつかの例では、エッチングステップは、ゲート絶縁層202の第2の部分を完全に除去してもよい。

【0028】

10

20

30

40

50

上述したように、本方法はさらに、酸化処理ステップを実行するステップを含む。酸化処理の実行は、一実施形態では、ゲート電極204を形成した後に行われ、ある実施形態では、金属含有層206を形成した後に行われる。いくつかの他の実施形態では、酸化処理は、層間誘電体（ILD）304（後述）を堆積させた後に行われ得る。酸化処理は、水素と酸素を含む環境内で、約950℃未満の温度で実行される。当業者に知られているように、水素および酸素の存在下で実施される酸化処理は、通常、「ウェット酸化」と呼ばれる。ウェット酸化において、水素と酸素の混合気体が高温水蒸気を形成し、この高温水蒸気が、ゲート電極204を酸化する。酸化環境は、窒素、アルゴン等の他の不活性気体も含んでもよい。複数の気体の組み合わせが用いられてもよいが、処理設計の際には考慮が必要であり、複数のキャリア気体を用いることによる利点がないか、またはごくわずかなである場合、混合気体内に、水素および酸素のみを利用することが好ましいかもしれない。

10

【0029】

また、混合気体中の各気体の濃度は、選択される気体に依存するだろう。通常、酸素濃度が、酸化処理を推進するものであり、他の酸化処理のパラメータを考慮した上で、所望の酸化速度を達成するように選択され得る。しかし、ウェット酸化では、水素および酸素の両方の濃度が、酸化速度、および得られた酸化物層の品質に影響を及ぼすことがある。本発明のいくつかの実施形態によれば、酸化処理は、約950℃未満の温度で、少なくとも約0.03:1の比率で水素および酸素を含む環境内で行われる。いくつかの実施形態において、酸化環境中の水素と酸素の比率は、約1:1～約3:1の範囲であってもよい。ある実施形態では、水素と酸素との比率は、約1.5:1～約2:1の範囲であってもよい。

20

【0030】

一般的に、酸化処理は、炉のようなチャンバ内でウェハを所望の温度まで加熱することと、気体または混合気体をこのチャンバ内に導入することを含む。あるいは、望ましい気体または混合気体をチャンバに導入することができ、その後、チャンバは、所望の温度まで加熱され得る。いくつかの例では、所望の比率で水素および酸素を含む混合気体がチャンバ内に供給されてもよい。いくつかの他の実施形態では、所定量の水素および酸素を個別にチャンバ内に供給し、チャンバ内で所望の比率を達成することができる。

【0031】

当業者であれば理解されるように、酸化処理は、1以上の酸化処理のサブステップを含むことができ、ここで、酸化は、1以上の酸化処理のサブステップにおいて、例えば、異なる温度または圧力、および／または異なる水素対酸素比率を用いて、酸化環境内で行われ得る。サブステップは、高温でのアニーリングステップも含むことができる。本発明の実施形態は、水素および酸素を含む酸化環境で行われる酸化処理を説明しているが、1以上の酸化処理サブステップにおいて、酸化環境中の水素を水素の同位体、例えば重水素と置き換えることは、本発明の範囲内である。

30

【0032】

酸化ステップ中に、酸化物層300は、図5に示すように、ゲート電極204の上面および側面で成長する。本発明の態様による酸化処理ステップを実行することにより、鋭い角部40（図1）が、酸化物に変換され、この酸化物は、縁部402近傍のゲート電極204の底面205に存在することが、さらに観察されている。その結果、ゲート電極204の縁部402の下、絶縁材料の厚さが d'' 、 $d'' > d$ に増大する。言い換えれば、縁部402に隣接する角部400におけるゲート絶縁層202の厚さ（ d'' ）は、ゲート絶縁層202の中央部の厚さ（ d ）よりも大きい。ゲート絶縁層202は、中央部よりも、縁部402に隣接した角部において約1パーセントよりも大きい厚さを有する。いくつかの例では、縁部402に隣接する角部400におけるゲート絶縁層202の厚さの増加は、約1パーセント～約500パーセントの範囲にある。ある例では、厚さの増加は、約10パーセント～約300パーセントの範囲にある。いくつかの実施形態では、角部は、角部における電界が、ゲート絶縁層の他の部分における電界以下となるような形状で

40

50

ある。

【0033】

ゲート電極の上面の酸化物層300は、例えば、エッチングによって除去されることが多い。酸化物層300のエッチング速度は、誘電体層304（例えばPSG層）のエッチング速度よりはるかに低いことが分かっており、これは、酸化物層30が高品質の酸化物を含むことを示す。

【0034】

酸化処理は、任意の所望の期間だけ行ってもよく、通常、角部におけるゲート絶縁層202の厚さを増加させ、所望の厚さの酸化物層300を提供するのに十分な時間の間行われる。酸化物層300は、約20ナノメートル～約500ナノメートルの範囲の厚さを有していてもよく、このような厚さは、特定の酸化パラメータに応じて、通常約1秒～約30分の酸化時間で提供され得る。いくつかの例では、特に、酸化処理が低温で行われる場合には、酸化時間は30分よりも長くてもよい。

【0035】

図6は、完成したMOSFET装置100、より具体的には、SiC MOSFET装置を示している。酸化が行われると、ウェハは、さらに処理されてソースコンタクト208、ソース電極308、パッシベーション層304等の追加の特徴を提供する。パッシベーション層304は、通常、層間誘電体（ILD）と呼ばれることもある誘電体材料を含む。パッシベーション層304は、ゲート電極204を概して覆うように配置されている。いくつかの実施形態において、層間誘電体304は、酸化処理を行った後にゲート電極206上に配置され得る。いくつかの他の実施形態において、酸化処理は、誘電体層304を配置した後に行ってもよい。いくつかの例では、誘電体層304は、燐珪酸塩ガラス（PSG）を含む材料を含むことができる。

【0036】

金属（例えばアルミニウム）でほぼ形成されたソース電極308を、誘電体層304上にさらに配置することができる。ソース電極308は、ソースコンタクト208を介してソース領域108およびPウェル領域106と電気的に接触している。いくつかの実施形態では、複数の金属層を設けてもよい。金属層は、アルミニウム、ニッケル、モリブデン、タングステン、金、銅、タンタル、チタン、白金またはこれらの組み合わせを含むことができる。

【0037】

図3～6を参照して上述したMOSFET装置100等の半導体装置の製造においては、様々な領域および層の形成／堆積は、当業者に既知であり、MOSFET装置100を形成するために必要な、マスキング、パターニング、エッチング、アニーリングを含む1以上のサブステップを含んでもよい。

【0038】

図7は、方向50に沿って測定された、図6のゲート絶縁層202の電界プロファイルを示す。縁部402近くの角部における電界値54は、図1のMOSFET装置10における、角部40における電界値よりもはるかに低い（図2）ことが明らかである。本発明の態様に従って実行される酸化処理は、ゲート電極の縁部に隣接して形成されたゲート絶縁層の角部に電界が集中することを防止することができる。このように形成され、結果として得られたMOSFET装置は、角部における電界を低減することができ、向上した信頼性を示す。

【0039】

先に述べたように、約950℃未満の温度で、水素および酸素を含む酸化環境において酸化処理を行うことがさらに望ましい場合がある。表1は、ベースラインMOSFET装置に対して、比較MOSFET装置および実験MOSFET装置のしきい値電圧を正規化した値を示している。比較装置および実験装置は、酸化ステップが、ゲート電極を配置した後に行われたこと以外は、ベースラインMOSFET装置の製造のために行われたのと同様のステップで製造された。比較装置は、約950℃で実行される酸化処理ステップを

用いて製造され、実験装置は、約 850℃で実行される酸化処理ステップを用いて製造された。約 950℃以上で実行される酸化処理は、ベースライン装置のしきい値電圧と比較して、より小さいしきい値電圧を有する MOSFET 装置（例えば、比較 MOSFET 装置）を提供することができることが観察された。これは、比較装置の性能が低減していることを反映している。本方法に係る酸化処理は、このようにより低い温度、例えば、約 900℃よりも低い温度で、有利に実行することができる。いくつかの例では、酸化処理は、約 700℃と約 900℃との間の温度で実行することができる。表 1 は、約 850℃で実行される酸化処理が、所望のしきい値電圧を有する実験 MOSFET 装置を提供することを明確に示している。いくつかの例では、高压酸化を用いることによって、より低温で酸化処理を行うことも可能である。

10

【0040】

【表 1】

サンプル装置	正規化された V_{th} (任意の単位)
ベースライン MOSFET 装置	1.0
比較 MOSFET 装置	0.715
実験 MOSFET 装置	1.01

ゲート電極を形成した後に酸化処理を行うことにより、信頼性の向上した半導体装置が得られることが確認された。基準 MOSFET 装置サンプル（サンプル装置の製造ステップ中にゲート電極を形成した後に、説明した酸化ステップを含まない、例えば図 1）と比較された、実験 MOSFET 装置サンプル（サンプル装置の製造処理中にゲート電極を形成した後に、説明した酸化ステップを含む、例えば図 6）の加速寿命試験の故障データは、3つの競合する故障モード解析（ t_0 、非真性故障モード、および真性故障モード）を用いて、故障率対時間の予測を生成することによって分析した。その後、予測されたインフィールド故障率が、初期故障が消費された（推定されるバーンイン試験／スクリーニング試験により）値におけるプロットから抽出され、動作時間に対する数十億の装置にスケールリングされ、すなわち故障率（Failures in time (FIT)）が得られた。実験サンプルでは、ベースラインサンプルと比較して、FIT 率の約 50%～約 500%の改善が見られた。

20

30

【0041】

図 1、3～6を参照して上述したいくつかの層、領域、および構成要素の形状および寸法（例えば厚さ）は、MOSFETの構造を理解するための例示に過ぎず、本発明の範囲を限定するものではない。正確な形状、領域、および構成要素（例えば、ソース領域、ドレイン領域等）の寸法および位置は、ある程度変化させることができる。

【0042】

添付の特許請求の範囲は、考えられる限り広く本発明を主張するものであり、本明細書で提示した例は、すべての実行可能な実施形態のマニホールドから選択された実施形態を例示している。したがって、添付の特許請求の範囲は、本発明の特徴を例示するために用いられた例の選択によって限定されるものではないことが、本出願人の意図するところである。特許請求の範囲において用いられる場合、用語「備える」およびその文法上の変形は、論理的に様々な程度を定め、「本質的に～からなる」および「～からなる」等であるが、これらに限定されない程度の言い回しを包含する。必要に応じて、範囲を与えたが、これらの範囲は、その範囲内のすべての部分範囲を含む。これらの範囲の多様性は、当該技術分野における通常の知識を有する専門家に対し、その多様性自体を提案するであろう。また、この多様性がまだ公開されていない場合、これらの多様性は、可能な限り、添付の特許請求の範囲に包含されると解釈すべきである。また、科学および技術の進歩は、言い回しが不正確であるために、現在では予期できない均等物および代替物を生み出すことが予想されるが、これらの変化形態も、可能な限り、添付の特許請求の範囲に包含されると解釈すべきである。

40

50

【符号の説明】

【0043】

10	M O S F E T 装置	
11	上面	
12	半導体層	
13	底面	
14	ドリフト領域	
15	コンタクト領域	
16	P型ウェル領域	
18	ソース領域	10
20	ドレイン電極	
22	ゲート絶縁層	
24	ゲート電極	
25	下面	
26	オーミックコンタクト	
28	オーミックコンタクト	
30	酸化物層	
34	パッシベーション層	
38	ソース電極	
40	角部	20
100	M O S F E T 装置	
101	第1の表面	
102	半導体層	
103	第2の表面	
104	ドリフト領域	
105	領域	
106	Pウェル領域	
108	ソース領域	
200	ドレイン電極	
201	第1の部分	30
202	ゲート絶縁層	
203	第2の部分	
204	ゲート電極、多結晶ケイ素層	
205	底面	
206	金属含有層	
208	ソースコンタクト	
300	酸化物層	
304	パッシベーション層、層間誘電体、誘電体層	
308	ソース電極	
400	角部	40
402	縁部	

【図 1】

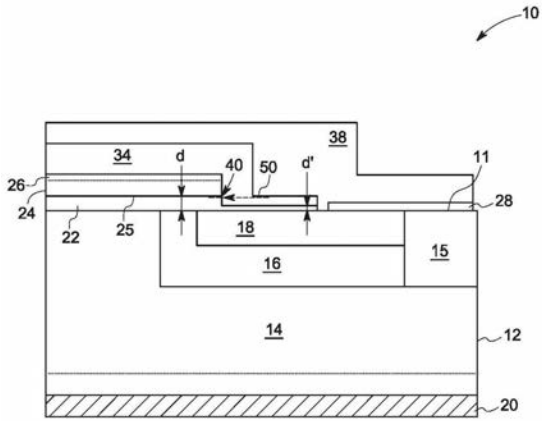


FIG. 1

【図 2】

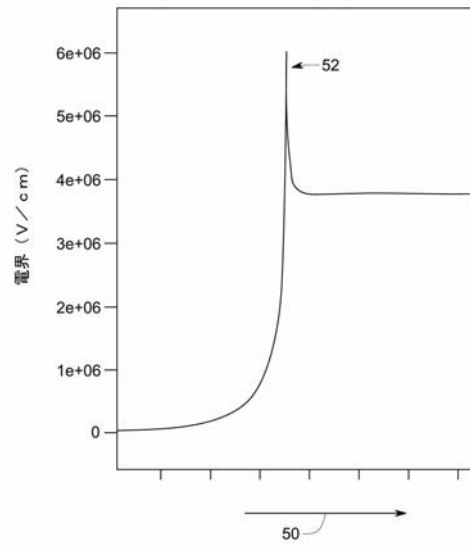


FIG. 2

【図 3】

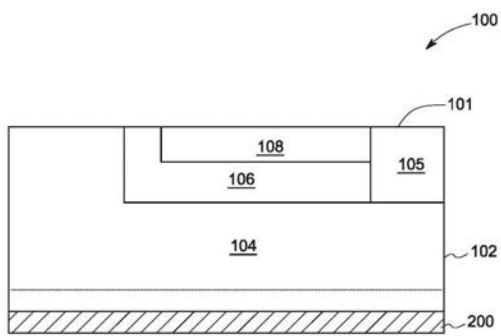


FIG. 3

【図 4】

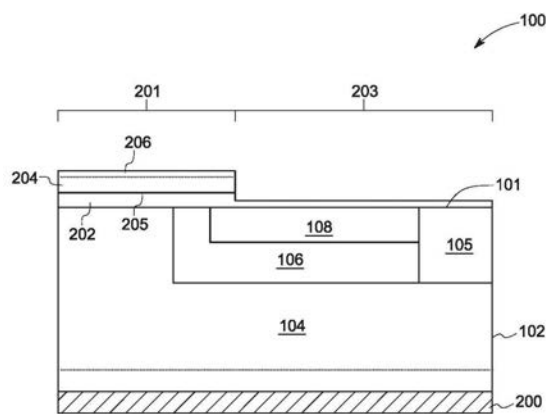


FIG. 4

【図 5】

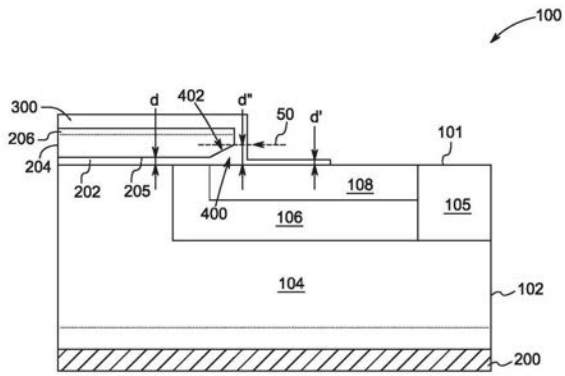


FIG. 5

【図 6】

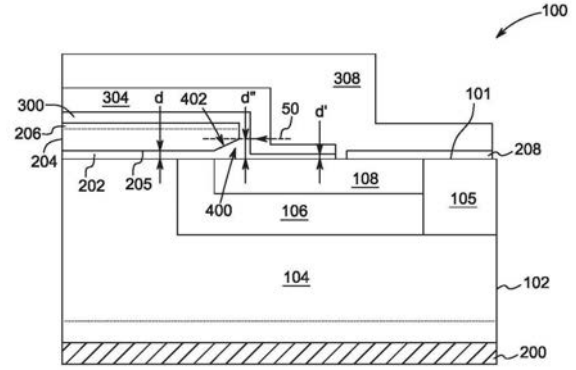


FIG. 6

【図 7】

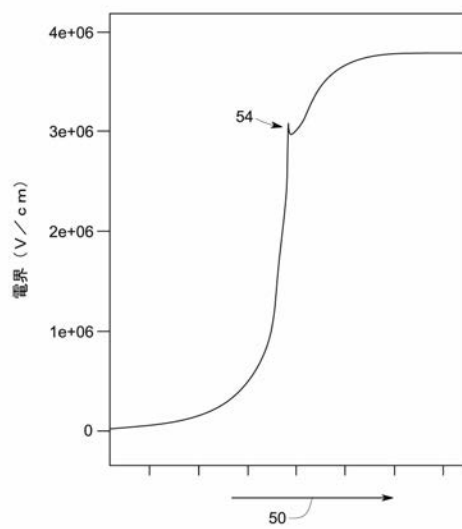


FIG. 7

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2015/012975

A. CLASSIFICATION OF SUBJECT MATTER INV. H01L29/78 H01L21/336 H01L29/423 ADD.		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, WPI Data, INSPEC		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2010/073991 A1 (MITSUBISHI ELECTRIC CORP [JP]; OHTSUKA KENICHI [JP]; MIURA NARUHISA [J] 1 July 2010 (2010-07-01) abstract; figures 4,12,13 paragraphs [0076] - [0084]; claim 3 -----	1-4,6-9
X	JP 2009 253072 A (MITSUBISHI ELECTRIC CORP) 29 October 2009 (2009-10-29) abstract; figures 6,1 -----	1-9
X	US 2008/203441 A1 (ENDO TAKESHI [JP]) 28 August 2008 (2008-08-28)	10-17, 21-24
Y	paragraphs [0078] - [0094]; figures 3-8 -----	18-20,25
Y	US 5 907 188 A (NAKAJIMA KAZUAKI [JP] ET AL) 25 May 1999 (1999-05-25) column 11, line 60 - column 12, line 67; figures 3,4 -----	18-20
-/--		
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
5 August 2015		14/09/2015
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer
		Götz, Andreas

Form PCT/ISA/210 (second sheet) (April 2005)

INTERNATIONAL SEARCH REPORT

International application No

PCT/US2015/012975

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2008/102585 A1 (NAKAMURA HIROKI [JP] ET AL) 1 May 2008 (2008-05-01)	10-12,
Y	paragraphs [0040] - [0046]; figures 2-4	14,16,17
	-----	25
X	JP 2006 080273 A (NISSAN MOTOR) 23 March 2006 (2006-03-23)	10,
	abstract; figures 2-4	12-17,24
	paragraph [0018]	

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2015/012975

Box No. II Observations where certain claims were found unsearchable (Continuation of Item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of Item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

see additional sheet

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.

2. ☐ As all searchable claims could be searched without effort justifying an additional fees, this Authority did not invite payment of additional fees.

3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☒ No protest accompanied the payment of additional search fees.

International Application No. PCT/ US2015/ 012975

FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210

This International Searching Authority found multiple (groups of) inventions in this international application, as follows:

1. claims: 1-9

Greater gate insulating layer thickness at corner

2. claims: 10-25

Oxidation in hydrogen and oxygen ambient with specific gas ratio

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2015/012975

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 2010073991 A1	01-07-2010	JP 5679821 B2 WO 2010073991 A1	04-03-2015 01-07-2010
JP 2009253072 A	29-10-2009	JP 5171363 B2 JP 2009253072 A	27-03-2013 29-10-2009
US 2008203441 A1	28-08-2008	DE 102008011648 A1 JP 5541224 B2 JP 2008244456 A JP 2011211212 A US 2008203441 A1	04-09-2008 09-07-2014 09-10-2008 20-10-2011 28-08-2008
US 5907188 A	25-05-1999	US 5907188 A US 6133150 A	25-05-1999 17-10-2000
US 2008102585 A1	01-05-2008	CN 101174569 A DE 102007051176 A1 JP 5098295 B2 JP 2008112824 A KR 20080039244 A US 2008102585 A1	07-05-2008 08-05-2008 12-12-2012 15-05-2008 07-05-2008 01-05-2008
JP 2006080273 A	23-03-2006	JP 4742545 B2 JP 2006080273 A	10-08-2011 23-03-2006

フロントページの続き

(51)Int.Cl.		F I		テーマコード (参考)
H01L 29/49 (2006.01)		H01L 29/58		G
H01L 21/316 (2006.01)		H01L 21/316		S

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 マクマホン, ジェームズ・ジェイ
アメリカ合衆国、ニューヨーク州・12309、ニスカユナ、ビルディング・ケイ1-3エイ59
、ワン・リサーチ・サークル、ゼネラル・エレクトリック・カンパニー、グローバル・リサーチ

(72)発明者 ステパノビッチ, リュビサ・ドラゴリュブ
アメリカ合衆国、ニューヨーク州・12309、ニスカユナ、ビルディング・ケイ1-3エイ59
、ワン・リサーチ・サークル、ゼネラル・エレクトリック・カンパニー、グローバル・リサーチ

(72)発明者 アーサー, スティーブン・ダレー
アメリカ合衆国、ニューヨーク州・12309、ニスカユナ、ビルディング・ケイ1-3エイ59
、ワン・リサーチ・サークル、ゼネラル・エレクトリック・カンパニー、グローバル・リサーチ

(72)発明者 ゴージカ, トーマス・バート
アメリカ合衆国、ニューヨーク州・12309、ニスカユナ、ビルディング・ケイ1-3エイ59
、ワン・リサーチ・サークル、ゼネラル・エレクトリック・カンパニー、グローバル・リサーチ

(72)発明者 ボーブレ, リチャード・アルフレッド
アメリカ合衆国、ニューヨーク州・12309、ニスカユナ、ビルディング・ケイ1-3エイ59
、ワン・リサーチ・サークル、ゼネラル・エレクトリック・カンパニー、グローバル・リサーチ

(72)発明者 スタン, ザカリー・マシュー
アメリカ合衆国、ニューヨーク州・12309、ニスカユナ、ビルディング・ケイ1-3エイ59
、ワン・リサーチ・サークル、ゼネラル・エレクトリック・カンパニー、グローバル・リサーチ

(72)発明者 ボロトニコフ, アレクサンドル・ビクトロビッチ
アメリカ合衆国、ニューヨーク州・12309、ニスカユナ、ビルディング・ケイ1-3エイ59
、ワン・リサーチ・サークル、ゼネラル・エレクトリック・カンパニー、グローバル・リサーチ

Fターム(参考) 4M104 AA03 BB01 BB02 BB04 BB05 BB06 BB14 BB16 BB17 BB18
BB40 CC05 DD63 DD78 DD86 DD88 EE03 EE11 FF02 FF13
GG09 GG18 HH18
5F058 BC02 BF55 BF63