

1. 一种半导体装置,包括:

半导体层;

第一导电层;

第二导电层;

第三导电层;

第四导电层;

第一绝缘层;以及

第二绝缘层,

其中,所述第二导电层的至少一部分与所述第一导电层的顶面接触,

所述第一绝缘层位于所述第二导电层上,

所述第三导电层位于所述第一绝缘层上,

所述半导体层与所述第一导电层的顶面、所述第二导电层的侧面、所述第三导电层及所述第一绝缘层的侧面接触,

所述第二绝缘层位于所述半导体层上,

并且,所述第四导电层位于所述第二绝缘层上,并隔着所述第二绝缘层与所述半导体层重叠。

2. 一种半导体装置,包括:

半导体层;

第一导电层;

第二导电层;

第三导电层;

第四导电层;

第一绝缘层;以及

第二绝缘层,

其中,所述第二导电层与所述第一导电层的顶面接触,并具有到达所述第一导电层的第一开口,

所述第一绝缘层位于所述第二导电层上,并具有与所述第一开口重叠的第二开口,

所述第三导电层位于所述第一绝缘层上,并具有与所述第一开口及所述第二开口重叠的第三开口,

所述半导体层通过所述第一开口至所述第三开口与所述第一导电层的顶面接触,并与所述第一开口中的所述第二导电层的侧面、所述第三导电层及所述第二开口中的所述第一绝缘层的侧面接触,

所述第二绝缘层位于所述半导体层上,

并且,所述第四导电层位于所述第二绝缘层上,并隔着所述第二绝缘层与所述半导体层重叠。

3. 根据权利要求1或2所述的半导体装置,

其中所述第一导电层的顶面至所述第二导电层的顶面的最短距离长于所述第一导电层的顶面至所述第四导电层的底面的最短距离。

4. 根据权利要求1或2所述的半导体装置,

其中所述第二导电层的导电率高于所述第一导电层的导电率。

5. 根据权利要求1或2所述的半导体装置，
其中所述半导体层与所述第三导电层的顶面及侧面接触。

6. 根据权利要求1或2所述的半导体装置，
其中所述半导体层包含金属氧化物。

7. 根据权利要求1或2所述的半导体装置，
其中在所述半导体层和所述第二导电层之间包括金属氧化物，
并且所述金属氧化物包含所述第二导电层所包含的金属。

8. 一种半导体装置，包括：

第一金属氧化物层；

第二金属氧化物层；

第一导电层；

第二导电层；

第三导电层；

第四导电层；

第一绝缘层；以及

第二绝缘层，

其中，所述第二导电层的至少一部分与所述第一导电层的顶面接触，

所述第一绝缘层位于所述第二导电层上，

所述第三导电层位于所述第一绝缘层上，

所述第一金属氧化物层与所述第一导电层的顶面、所述第二金属氧化物层的侧面、所述第三导电层及所述第一绝缘层的侧面接触，

所述第二金属氧化物层与所述第二导电层的侧面接触，

所述第二绝缘层位于所述第一金属氧化物层上，

所述第四导电层位于所述第二绝缘层上，并隔着所述第二绝缘层与所述第一金属氧化物层重叠，

并且，所述第二金属氧化物与所述第二导电层包含相同金属元素。

半导体装置

技术领域

[0001] 本发明的一个方式涉及一种半导体装置及其制造方法。本发明的一个方式涉及一种晶体管及其制造方法。本发明的一个方式涉及一种包括半导体装置的显示装置。

[0002] 注意,本发明的一个方式不局限于上述技术领域。作为本发明的一个方式的技术领域的一个例子,可以举出半导体装置、显示装置、发光装置、蓄电装置、存储装置、电子设备、照明装置、输入装置(例如触摸传感器)、输入输出装置(例如触摸面板)以及上述装置的驱动方法或制造方法。

[0003] 在本说明书等中,半导体装置是指利用半导体特性的装置,并是指包括半导体元件(晶体管、二极管、光电二极管等)的电路及包括该电路的装置等。此外,半导体装置是指能够利用半导体特性而发挥作用的所有装置。例如,作为半导体装置的一个例子,有集成电路、具有集成电路的芯片、封装中容纳有芯片的电子构件。此外,有时存储装置、显示装置、发光装置、照明装置以及电子设备等本身是半导体装置,或者包括半导体装置。

背景技术

[0004] 包括晶体管的半导体装置广泛应用于电子设备。例如,通过在显示装置中缩小晶体管的占有面积,可以缩小像素尺寸来实现高清晰化。因此,有晶体管的微型化的需求。

[0005] 作为需要高清晰显示装置的设备,例如用于虚拟现实(VR:Virtual Reality)、增强现实(AR:Augmented Reality)、替代现实(SR:SubstitutionalReality)或者混合现实(MR:MixedReality)的设备的开发非常活跃。

[0006] 作为显示装置,例如对具有有机EL(Electro Luminescence:电致发光)元件或发光二极管(LED:LightEmittingDiode)的发光装置进行开发。

[0007] 专利文献1公开了使用有机EL元件的高清晰显示装置。

[先行技术文献]

[专利文献]

[0008] [专利文献1]国际专利申请公开第2016/038508号

发明内容

发明所要解决的技术问题

[0009] 本发明的一个方式的目的之一是提供一种微型晶体管。此外,本发明的一个方式的目的之一是提供一种沟道长度小的晶体管。此外,本发明的一个方式的目的之一是提供一种通态电流(on-state current)大的晶体管。此外,本发明的一个方式的目的之一是提供一种电特性良好的晶体管。此外,本发明的一个方式的目的之一是提供一种占有面积小的半导体装置。此外,本发明的一个方式的目的之一是提供一种布线电阻低的半导体装置。此外,本发明的一个方式的目的之一是提供一种功耗低的半导体装置或显示装置。此外,本发明的一个方式的目的之一是提供一种可靠性高的晶体管、半导体装置或显示装置。此外,本发明的一个方式的目的之一是提供一种容易实现高清晰化的显示装置。此外,本发明的

一个方式的目的之一是提供一种生产率高的半导体装置或显示装置的制造方法。此外,本发明的一个方式的目的之一是提供一种新颖的晶体管、半导体装置、显示装置及它们的制造方法。

[0010] 注意,这些目的的记载并不妨碍其他目的的存在。本发明的一个方式不需要实现所有上述目的。注意,可以从说明书、附图、权利要求书的记载抽取上述以外的目的。

解决技术问题的手段

[0011] 本发明的一个方式是一种半导体装置,该半导体装置包括半导体层、第一导电层、第二导电层、第三导电层、第四导电层、第一绝缘层及第二绝缘层,第二导电层的至少一部分与第一导电层的顶面接触,第一绝缘层位于第二导电层上,第三导电层位于第一绝缘层上,半导体层与第一导电层的顶面、第二导电层的侧面、第三导电层及第一绝缘层的侧面接触,第二绝缘层位于半导体层上,并且第四导电层位于第二绝缘层上并隔着第二绝缘层与半导体层重叠。

[0012] 此外,本发明的一个方式是一种半导体装置,该半导体装置包括半导体层、第一导电层、第二导电层、第三导电层、第四导电层、第一绝缘层及第二绝缘层,第二导电层与第一导电层的顶面接触并具有到达第一导电层的第一开口,第一绝缘层位于第二导电层上并具有与第一开口重叠的第二开口,第三导电层位于第一绝缘层上并具有与第一开口及第二开口重叠的第三开口,半导体层通过第一开口至第三开口与第一导电层的顶面接触并与第一开口中的第二导电层的侧面、第三导电层及第二开口中的第一绝缘层的侧面接触,第二绝缘层位于半导体层上,并且第四导电层位于第二绝缘层上并隔着第二绝缘层与半导体层重叠。

[0013] 第一导电层的顶面至第二导电层的顶面的最短距离优选长于第一导电层的顶面至第四导电层的底面的最短距离。

[0014] 第二导电层的导电率优选高于第一导电层的导电率。

[0015] 半导体层优选与第三导电层的顶面及侧面接触。

[0016] 半导体层优选包含金属氧化物。

[0017] 此外,也可以在半导体层和第二导电层之间包括金属氧化物,该金属氧化物包含第二导电层所包含的金属。

[0018] 此外,本发明的一个方式是一种半导体装置,该半导体装置包括第一金属氧化物层、第二金属氧化物层、第一导电层、第二导电层、第三导电层、第四导电层、第一绝缘层及第二绝缘层,第二导电层的至少一部分与第一导电层的顶面接触,第一绝缘层位于第二导电层上,第三导电层位于第一绝缘层上,第一金属氧化物层与第一导电层的顶面、第二金属氧化物层的侧面、第三导电层及第一绝缘层的侧面接触,第二金属氧化物层与第二导电层的侧面接触,第二绝缘层位于第一金属氧化物层上,第四导电层位于第二绝缘层上并隔着第二绝缘层与第一金属氧化物层重叠,并且第二金属氧化物与第二导电层包含相同金属元素。

发明效果

[0019] 根据本发明的一个方式可以提供一种微型晶体管。此外,根据本发明的一个方式可以提供一种沟道长度小的晶体管。此外,根据本发明的一个方式可以提供一种通态电流大的晶体管。此外,根据本发明的一个方式可以提供一种电特性良好的晶体管。此外,根据

本发明的一个方式可以提供一种占有面积小的半导体装置。此外,根据本发明的一个方式可以提供一种布线电阻低的半导体装置。此外,根据本发明的一个方式可以提供一种功耗低的半导体装置或显示装置。此外,根据本发明的一个方式可以提供一种可靠性高的晶体管、半导体装置或显示装置。此外,根据本发明的一个方式可以提供一种容易实现高清晰化的显示装置。此外,根据本发明的一个方式可以提供一种生产率高的半导体装置或显示装置的制造方法。此外,根据本发明的一个方式可以提供一种新颖的晶体管、半导体装置、显示装置及它们的制造方法。

[0020] 注意,这些效果的记载并不妨碍其他效果的存在。本发明的一个方式并不需要具有所有上述效果。可以从说明书、附图、权利要求书的记载中抽取上述效果以外的效果。

附图简要说明

[0021] 图1A是示出半导体装置的一个例子的俯视图。图1B及图1C是示出半导体装置的一个例子的截面图。

图2A是示出半导体装置的一个例子的俯视图。图2B是示出半导体装置的一个例子的截面图。

图3A至图3C是示出半导体装置的一个例子的截面图。

图4A是示出半导体装置的一个例子的俯视图。图4B及图4C是示出半导体装置的一个例子的截面图。

图5A是示出半导体装置的一个例子的俯视图。图5B及图5C是示出半导体装置的一个例子的截面图。

图6A是示出半导体装置的一个例子的俯视图。图6B及图6C是示出半导体装置的一个例子的截面图。

图7A是示出半导体装置的一个例子的俯视图。图7B及图7C是示出半导体装置的一个例子的截面图。

图8A是示出半导体装置的一个例子的俯视图。图8B及图8C是示出半导体装置的一个例子的截面图。

图9A及图9B是示出半导体装置的一个例子的截面图。

图10A至图10I是示出半导体装置的一个例子的电路图。

图11A至图11C是示出半导体装置的一个例子的截面图。

图12A是示出半导体装置的一个例子的俯视图。图12B是示出半导体装置的一个例子的截面图。

图13A及图13B是示出半导体装置的一个例子的截面图。

图14A是示出半导体装置的一个例子的俯视图。图14B及图14C是示出半导体装置的一个例子的截面图。

图15A是示出半导体装置的一个例子的俯视图。图15B是示出半导体装置的一个例子的截面图。

图16A是示出半导体装置的一个例子的俯视图。图16B是示出半导体装置的一个例子的截面图。

图17A至图17D是示出半导体装置的制造方法的一个例子的截面图。

图18A至图18C是示出半导体装置的制造方法的一个例子的截面图。

图19A至图19C是示出半导体装置的制造方法的一个例子的截面图。

图20是示出显示装置的一个例子的立体图。

图21A及图21B是示出显示装置的一个例子的截面图。

图22是示出显示装置的一个例子的截面图。

图23A至图23C是示出显示装置的一个例子的截面图。

图24A及图24B是示出显示装置的一个例子的截面图。

图25是示出显示装置的一个例子的截面图。

图26是示出显示装置的一个例子的截面图。

图27是示出显示装置的一个例子的截面图。

图28A及图28B是示出显示装置的一个例子的截面图。

图29A至图29F是示出显示装置的制造方法的一个例子的截面图。

图30A至图30D是示出电子设备的一个例子的图。

图31A至图31F是示出电子设备的一个例子的图。

图32A至图32G是示出电子设备的一个例子的图。

实施发明的方式

[0022] 参照附图对实施方式进行详细说明。注意,本发明不局限于以下说明,而所属技术领域的普通技术人员可以很容易地理解一个事实就是其方式及详细内容在不脱离本发明的宗旨及其范围的情况下可以被变换为各种各样的形式。因此,本发明不应该被解释为仅限定在以下所示的实施方式所记载的内容中。

[0023] 注意,在下面说明的发明结构中,在不同的附图中共用相同的符号来表示相同的部分或具有相同功能的部分,而省略反复说明。此外,当表示具有相同功能的部分时有时使用相同的阴影线,而不特别附加符号。

[0024] 此外,为了便于理解,有时附图中示出的各构成要素的位置、大小及范围等并不表示其实际的位置、大小及范围等。因此,所公开的发明并不必然限于附图中公开的位置、大小及范围等。

[0025] 注意,在本说明书等中,为了方便起见,附加了“第一”、“第二”等序数词,而其并不限制构成要素的个数或构成要素的顺序(例如,工序顺序或叠层顺序)。此外,在本说明书中的某一部分对构成要素附加的序数词与在本说明书中的其他部分或权利要求书对该构成要素附加的序数词有时不一致。

[0026] 此外,根据情况或状态,可以互相调换“膜”和“层”。例如,可以将“导电层”变换为“导电膜”。此外,可以将“绝缘膜”变换为“绝缘层”。

[0027] 晶体管是半导体元件的一种,并且可以实现放大电流或电压的功能、控制导通或非导通的开关工作等。本说明书中的晶体管包括IGFET(Insulated Gate Field Effect Transistor:绝缘栅场效应晶体管)和薄膜晶体管(TFT:Thin Film Transistor)。

[0028] 此外,在使用极性不同的晶体管的情况或电路工作的电流方向变化的情况等下,“源极”及“漏极”的功能有时被互相调换。因此,在本说明书中,可以互相调换使用“源极”和“漏极”。

[0029] 在本说明书等中,“电连接”包括通过“具有某种电作用的元件”连接的情况。在此,“具有某种电作用的元件”只要可以进行连接对象间的电信号的授收,就对其没有特别的限

制。例如，“具有某种电作用的元件”除了电极或布线以外还包括晶体管等开关元件、电阻器、线圈、电容器、其他具有各种功能的元件等。

[0030] 在本说明书等中,在没有特别的说明的情况下,关态电流(off-state current)是指晶体管处于关闭状态(也称为非导通状态、遮断状态)时的源极和漏极之间的泄漏电流。在没有特别的说明的情况下,在n沟道型晶体管中,关闭状态是指栅极与源极间的电压 V_{gs} 低于阈值电压 V_{th} (p沟道型晶体管中 V_{gs} 高于 V_{th})的状态。

[0031] 在本说明书等中,“顶面形状大致一致”是指叠层中的每一个层的边缘的至少一部分重叠。例如,包括上层及下层通过同一的掩模图案或其一部分同一的掩模图案被加工的情况。但是,实际上有时边缘不重叠,使得上层位于下层的内侧或者上层位于下层的外侧,该情况也可以说“顶面形状大致一致”。当顶面形状一致或大致一致时,也可以说端部对齐或大致对齐。

[0032] 在本说明书等中,锥形形状是指构成要素的侧面的至少一部分相对于衬底面或被形成面倾斜地设置的形状。例如,优选具有倾斜的侧面和衬底面或被形成面所形成的角度(也称为锥形角)大于 0° 且小于 90° 的区域。在此,构成要素的侧面、衬底面及被形成面不一定必须完全平坦,也可以呈具有微小曲率的近似平面状或具有微细凹凸的近似平面状。

[0033] 注意,在本说明书等中,氮氧化物是指在其组成中含氧量多于含氮量的材料。氮氧化物是指在其组成中含氮量多于含氧量的材料。

[0034] 例如可以利用二次离子质谱分析法(SIMS:Secondary Ion Mass Spectrometry)或X射线光电子能谱法(XPS:X-ray Photoelectron Spectroscopy)分析出氢、氧及氮等元素的含量。在目的元素的含有率高(例如为0.5atomic%以上或1atomic%以上)时,XPS很合适。另一方面,在目的元素的含有率低(例如为0.5atomic%以下或1atomic%以下)时,SIMS很合适。在比较元素含量时,更优选采用SIMS和XPS的双方分析技术进行复合分析。

[0035] 在本说明书等中,在记载为A与B接触的情况下,A的至少一部分与B接触。因此,例如,可以换称为A具有与B接触的区域。

[0036] 在本说明书等中,在记载为A位于B上的情况下,A的至少一部分位于B上。因此,例如,可以换称为A具有位于B上的区域。

[0037] 在本说明书等中,在记载为A与B重叠的情况下,A的至少一部分与B重叠。因此,例如,可以换称为A具有与B重叠的区域。

[0038] 在本说明书等中,有时将使用金属掩模或FMM(FineMetalMask,高精细金属掩模)制造的器件称为具有MM(MetalMask)结构的器件。此外,在本说明书等中,有时将不使用金属掩模或FMM制造的器件称为具有MML(Metal Mask Less)结构的器件。

[0039] 在本说明书等中,有时将在发光波长不同的发光元件(也称为发光器件)之间分别制造发光层的结构称为SBS(SideBySide)结构。SBS结构由于可以对各发光元件使材料及结构最优化,材料及结构的选择自由度得到提高,可以容易实现亮度及可靠性的提高。

[0040] 在本说明书等中,有时将空穴或电子表示为“载流子”。具体而言,有时将空穴注入层或电子注入层称为“载流子注入层”,将空穴传输层或电子传输层称为“载流子传输层”,将空穴阻挡层或电子阻挡层称为“载流子阻挡层”。注意,上述载流子注入层、载流子传输层及载流子阻挡层有时无法明确地进行区分。此外,有时一个层兼具载流子注入层、载流子传输层和载流子阻挡层中的两者或三者的功能。

[0041] 在本说明书等中,发光元件在一对电极间包括EL层。EL层至少包括发光层。在此,作为EL层所包括的层(也称为功能层),可以举出发光层、载流子注入层(空穴注入层及电子注入层)、载流子传输层(空穴传输层及电子传输层)及载流子阻挡层(空穴阻挡层及电子阻挡层)等。在本说明书等中,受光元件(也称为受光器件)在一对电极之间至少包括用作光电转换层的活性层。在本说明书等中,有时将一对电极中的一方记为像素电极,另一方记为公共电极。

[0042] 在本说明书等中,牺牲层(也可以称为掩模层)至少位于发光层(更具体为构成EL层的层中被加工为岛状的层)的上方,并且在制造工序中具有保护该发光层的功能。

[0043] 在本说明书等中,断开是指层、膜或电极因被形成面的形状(例如,台阶等)而断开的现象。

[0044] (实施方式1)

在本实施方式中,参照图1至图16对本发明的一个方式的半导体装置进行说明。

[0045] 本发明的一个方式包括半导体层、第一导电层、第二导电层、第三导电层、第四导电层、第一绝缘层及第二绝缘层。

[0046] 第一导电层被用作晶体管的源电极和漏电极中的一个。

[0047] 第二导电层位于第一导电层上。第二导电层的至少一部分与第一导电层的顶面接触。第二导电层的导电率优选比第一导电层的导电率高。第二导电层优选被用作第一导电层的辅助布线。第二导电层也可以包括到达第一导电层的第一开口(也可以称为第一开口部)。注意,在本说明书等中,可以将开口换称为开口部。

[0048] 第一绝缘层位于第二导电层上。第一绝缘层也可以包括与第一开口重叠的第二开口。

[0049] 第三导电层位于第一绝缘层上。第三导电层被用作晶体管的源电极和漏电极中的另一个。此外,例如,第三导电层包括与第一开口及第二开口重叠的第三开口。

[0050] 半导体层与第一导电层的顶面、第一绝缘层的侧面及第三导电层接触。此外,半导体层优选与第二导电层的侧面接触。此外,半导体层也可以接触于包含与第二导电层所包含的金属相同的金属的氧化物。该氧化物有时形成在半导体层与第二导电层之间。在设置有上述第一开口至第三开口的情况下,半导体层通过第一开口至第三开口与第一导电层的顶面接触,并与第一开口中的第二导电层的侧面、第三导电层及第二开口中的第一绝缘层的侧面接触。半导体层优选包含金属氧化物。

[0051] 第二绝缘层位于半导体层上。第二绝缘层被用作栅极绝缘层。

[0052] 第四导电层位于第二绝缘层上,并隔着第二绝缘层与半导体层重叠。第四导电层被用作晶体管的栅电极。在设置有上述第一开口至第三开口的情况下,第四导电层在与第一开口、第二开口及第三开口重叠的位置上隔着第二绝缘层与半导体层重叠。

[0053] 第一绝缘层具有与半导体层中的沟道形成区域接触的部分。沟道形成区域是载流子浓度低的高电阻区域。可以说沟道形成区域是i型(本征)或实质上i型。当第一绝缘层包含氧量多的层时,易于在半导体层中的与第一绝缘层接触的区域及其附近形成i型区域。

[0054] 第二导电层与半导体层中的不容易被施加栅极电场的区域(还记为偏置区域)接触。当偏置区域的电阻高时,晶体管的场效应迁移率有时下降。通过以彼此接触的方式设置第二导电层和半导体层,可以降低半导体层中的与第二导电层接触的区域及其附近的电

阻。由此,可以抑制起因于偏置区域的场效应迁移率下降。

[0055] 具体而言,当第二导电层与半导体层接触时,在加热处理等中,第二导电层抽出半导体层所包含的氧,由此易于在半导体层中形成氧空位。当氢等杂质进入该氧空位时,该杂质被用作供体而容易提高载流子浓度。因此,可以降低半导体层中的接触于第二导电层的区域及其附近的电阻。

[0056] 此外,也可以设置槽(狭缝)代替第一开口、第二开口及第三开口。

[0057] [晶体管100]

图1A及图2A示出晶体管100的俯视图。图2A与图1A的不同之处在于:图2A示出直径D143及沟道宽度W100而没有示出点划线B1-B2。在图1A及图2A中省略绝缘层的记载。注意,在其他的俯视图中也省略部分构成要素的记载。

[0058] 图1B及图2B是沿着图1A及图2A中的点划线A1-A2的截面图。图2B也可以说是图1B的放大图。图1B示出开口141、143、148及最短距离T1、T2,图2B中示出直径D143、沟道宽度W100、沟道长度L100、区域108n、厚度T110及角度 θ 110。其他构成要素在图1B和图2B之间共同。图1C是沿着图1A中的点划线B1-B2的截面图。

[0059] 晶体管100设置在衬底102上。晶体管100包括导电层112a、导电层103、绝缘层110(绝缘层110a、110b、110c)、半导体层108、导电层112b、绝缘层106及导电层104。构成晶体管100的各层可以具有单层结构,也可以具有叠层结构。注意,导电层103及绝缘层110也可以都不包括在晶体管100的构成要素中。也就可以说,本发明的一个方式的半导体装置包括晶体管100、导电层103及绝缘层110。

[0060] 导电层112a设置在衬底102上。导电层112a被用作晶体管100的源电极和漏电极中的一个。

[0061] 注意,图1C示出导电层112a的侧面不被导电层103覆盖的例子,但本发明不局限于此。导电层112a的侧面的一部分或全部也可以被导电层103覆盖。例如,导电层112a的一部分也可以与衬底102接触。

[0062] 导电层103位于导电层112a上。导电层103的至少一部分与导电层112a的顶面接触。导电层103可以被用作导电层112a的辅助布线。此外,导电层103也可以被用作布线。导电层103中设置有到达导电层112a的开口148。

[0063] 绝缘层110位于衬底102、导电层112a及导电层103上。绝缘层110中设置有与开口148重叠的开口141。

[0064] 绝缘层110具有绝缘层110a、绝缘层110a上的绝缘层110b及绝缘层110b上的绝缘层110c的叠层结构。

[0065] 导电层112b位于绝缘层110上。导电层112b中设置有与开口141、148重叠的开口143。导电层112b被用作晶体管的源电极和漏电极中的另一个。

[0066] 半导体层108与导电层112a的顶面、绝缘层110的侧面以及导电层112b的顶面及侧面接触。半导体层108以接触于绝缘层110中的开口141一侧的端部(也可以称为开口141的侧壁)及导电层112b中的开口143一侧的端部(也可以称为开口143的侧壁)的方式设置。此外,半导体层108优选与导电层103的侧面接触。半导体层108优选以与导电层103的开口148一侧的端部(也可以称为开口148的侧壁)接触的方式设置。半导体层108通过开口141、开口143及开口148与导电层112a接触。

[0067] 此外,如图3A所示,有时金属氧化物103s形成在导电层103与半导体层108之间。例如,由于导电层103所包含的金属因半导体层108所包含的氧而被氧化,形成金属氧化物103s。也就可以说,金属氧化物103s所包含的金属与导电层103所包含的金属相同。由于导电层103和半导体层108可以不电连接,所以也可以在开口148的侧壁的一部分或整体形成金属氧化物103s。此外,导电层103和半导体层108也可以不具有彼此接触的部分。例如,可以利用能量色散型X射线分析法(EDX:Energy Dispersive X-ray Spectrometry)确认金属氧化物103s的存在。

[0068] 在半导体层108中,与导电层112a接触的区域被用作源极区域和漏极区域中的一个,与导电层112b接触的区域被用作源极区域和漏极区域中的另一个。此外,在半导体层108中,与导电层103(或金属氧化物103s)接触的区域被用作低电阻区域(也称为 n^+ 型区域、 n^+ 区域),与绝缘层110b接触的区域被用作沟道形成区域。此外,在半导体层108中,优选的是,与绝缘层110a接触的区域电阻比与导电层103接触的区域高且比与绝缘层110b接触的区域低。在半导体层108中,与绝缘层110a接触的区域可以为 n^- 型区域或 n^- 区域。

[0069] 图1B示出半导体层108的端部与导电层112b的顶面接触的例子。也就是说,本发明的一个方式的晶体管优选为底接触型晶体管。由此,可以在制造导电层112b之后(例如,加工将成为导电层112b的膜后或者形成开口143后)沉积半导体层108,因此可以抑制半导体层108损伤。此外,可以连续进行形成开口143的工序及形成开口141的工序(其间不包括沉积工序等),所以是优选的。注意,本发明的一个方式的晶体管也可以是顶接触型晶体管。具体而言,半导体层108的端部也可以被导电层112b覆盖,并在绝缘层110上接触(参照后述的晶体管100E(图8B等))。

[0070] 绝缘层106位于绝缘层110、半导体层108及导电层112b上。绝缘层106隔着半导体层108沿着开口148的侧壁、开口141的侧壁及开口143的侧壁设置。绝缘层106被用作栅极绝缘层。

[0071] 导电层104位于绝缘层106上。导电层104在与开口148、开口141及开口143重叠的位置上隔着绝缘层106与半导体层108重叠。导电层104被用作晶体管的栅电极。

[0072] 在半导体层108中存在与沟道形成区域相比离栅极的距离更远而不易于被施加栅极电场的区域(偏置区域)。具体而言,在开口141、148的内侧存在半导体层108位于比导电层104的底面更靠下侧(导电层112a一侧)的部分,该部分因与导电层104之间的距离大于绝缘层106的厚度而成为不易于被施加栅极电场的区域。导电层103优选以与该偏置区域接触的方式设置。

[0073] 当偏置区域的电阻高时,晶体管100的场效应迁移率有时下降。通过以彼此接触的方式设置导电层103和半导体层108,可以降低半导体层108中的与导电层103接触的区域及其附近的电阻(参照图2B所示的两个区域108n)。由此,可以抑制起因于偏置区域的场效应迁移率下降。

[0074] 当导电层103与半导体层108接触时,因晶体管100的制造工序中施加的热而导电层103抽出半导体层108所包含的氧,由此易于在半导体层108中形成氧空位。当氢等杂质进入该氧空位时,该杂质被用作供体而容易增高载流子浓度。因此,可以使半导体层108中的与导电层103接触的区域及其附近成为低电阻区域。

[0075] 在晶体管100的半导体层108中,在接触于导电层112a的区域与作为i型区域的接

触于绝缘层110c的区域之间设置作为低电阻区域的接触于导电层103的区域。这里,在导电层112a被用作漏电极且导电层112b被用作源电极时,也可以说半导体层108在接触于漏电极的区域与沟道形成区域之间包括低电阻区域。由此,在漏极区域附近不容易产生高电场而可以抑制热载流子的产生,由此可以抑制晶体管劣化。

[0076] 如图1B所示,从导电层112a的顶面到半导体层108的与绝缘层110b接触的部分的最短距离T1比从导电层112a的顶面到导电层104的底面的最短距离T2长。此外,可以说:当从截面看时,与绝缘层110b的与半导体层108接触的部分相比,位于开口内侧的导电层104的底面更靠下侧(衬底102一侧)。由此,可以确实地对半导体层108的沟道形成区域施加栅极电场,可以提高晶体管的电特性。

[0077] 可以说最短距离T1由导电层103的厚度与绝缘层110a的厚度之和决定,最短距离T2由半导体层108的厚度与绝缘层106的厚度之和决定。因此,可以说导电层103的厚度与绝缘层110a的厚度之和优选大于半导体层108的厚度与绝缘层106的厚度之和。最短距离T1优选为最短距离T2的0.5倍以上,更优选为1.0倍以上,进一步优选超过1.0倍。

[0078] 晶体管100包括与导电层103及绝缘层110接触的半导体层108,并且充分被施加栅极电场的位置配置有半导体层108中的沟道形成区域。此外,降低了半导体层108中的偏置区域的电阻。因此,可以抑制晶体管100的场效应迁移率下降而得到良好的电特性。

[0079] 在本发明的一个方式的晶体管中,源电极和漏电极的位置的高度不同,因此流过半导体层的电流从上到下或者从下到上流过。也就是说,可以说沟道长度方向具有高度方向(垂直方向)的成分,所以可以将本发明的一个方式的晶体管称为垂直晶体管、垂直沟道晶体管、垂直沟道型晶体管等。

[0080] 因为可以重叠设置源电极、半导体层和漏电极,所以可以使本发明的一个方式的晶体管的占有面积比将半导体层配置为平面状的所谓的平面晶体管小得多。

[0081] 导电层112a、导电层112b、导电层103及导电层104可以都被用作布线,晶体管100可以设置在这些布线重叠的区域。也就是说,在包括晶体管100及布线的电路中,可以缩小晶体管100及布线的占有面积。因此,可以缩小电路的占有面积来实现小型半导体装置。

[0082] 例如,在本发明的一个方式的半导体装置用于显示装置的像素电路时,可以缩小像素电路的占有面积,可以实现高清晰显示装置。此外,例如,在将本发明的一个方式的半导体装置用于显示装置的驱动电路(例如,栅极线驱动电路和源极线驱动电路中的一方或双方)时,可以缩小驱动电路的占有面积,因此可以实现窄边框的显示装置。

[0083] 对开口141、开口143及开口148的顶面形状没有限制,例如可以呈圆形、椭圆形、三角形、四角形(包括长方形、菱形、正方形)、五角形、星形多边形等多边形或者这些多边形的角部呈圆形的形状。多边形也可以是凹多边形(至少一个内角超过180度的多边形)或凸多边形(内角都是180度以下的多边形)。如图1A等所示,开口141、开口143及开口148的顶面形状优选都呈圆形。通过开口的顶面形状呈圆形,可以提高形成开口时的加工精度,可以形成微细的开口。注意,在本说明书等中,圆形不局限于正圆。在本说明书等中,顶面形状是指从平面看时的形状。

[0084] 在本说明书等中,开口141的顶面形状是指绝缘层110的开口141一侧的顶面端部的形状。此外,开口143的顶面形状是指导电层112b的开口143一侧的底面端部的形状。此外,开口148的顶面形状是指导电层103的开口148一侧的顶面端部或底面端部的形状。

[0085] 如图1A等所示,可以使开口141的顶面形状和开口143的顶面形状一致或大致一致。此时,如图1B及图1C等所示,导电层112b的开口143一侧的底面端部与绝缘层110的开口141一侧的顶面端部优选一致或大致一致。导电层112b的底面是指绝缘层110一侧的面。绝缘层110的顶面是指导电层112b一侧的面。

[0086] 此外,开口141的顶面形状与开口143的顶面形状也可以不一致(参照后述的晶体管100C(图6A等))。此外,当开口141和开口143的顶面形状呈圆形时,开口141和开口143可以呈同心圆状或者不呈同心圆状。

[0087] 此外,如图1A等所示,可以使开口141的顶面形状与开口148的顶面形状一致或大致一致。此时,如图1B及图1C等所示,导电层103的开口148一侧的顶面端部与绝缘层110的开口141一侧的底面端部优选对齐或大致对齐。导电层103的底面是指绝缘层110一侧的面。绝缘层110的底面是指导电层103一侧的面。

[0088] 此外,开口141的顶面形状与开口148的顶面形状也可以不一致。

[0089] 图3B示出开口148比开口141宽的例子。例如,有时在使用相同的抗蚀剂掩模形成开口141及开口148的情况下,也由于侧面蚀刻而绝缘层110的端部下的导电层103的一部分消失。此外,为了沿着开口的侧壁以高覆盖性形成半导体层108,优选利用ALD法沉积半导体层108。

[0090] 此外,图3C示出开口148比开口141窄的例子。例如,也可以在沉积将成为绝缘层110a的膜之前在导电层103中设置开口148。此外,开口141及开口148也可以分别使用不同的抗蚀剂掩模形成。

[0091] 与图1B所示的结构相比,在图3B及图3C所示的结构中,半导体层108中的与导电层103接触的区域更大,从而可以扩大低电阻区域。

[0092] 参照图2A及图2B说明晶体管100的沟道长度及沟道宽度等。

[0093] 图2B中以虚线的双箭头表示晶体管100的沟道长度L100。可以说沟道长度L100为从截面看时的半导体层108中的接触于绝缘层110a的部分与接触于绝缘层110c的部分的最短距离。

[0094] 晶体管100的沟道长度L100相当于从截面看时的绝缘层110b的开口141一侧的侧面的长度。也就是说,沟道长度L100根据绝缘层110b的厚度T110及绝缘层110b的开口141一侧的侧面与绝缘层110b的被形成面(这里,绝缘层110a的顶面)所形成的角度 θ 110决定。因此,例如可以将沟道长度L100设为比曝光装置的极限分辨率小的值,可以实现微型晶体管。具体而言,可以实现传统的平板显示器的量产中使用的曝光装置(例如,最小线宽为 $2\mu\text{m}$ 或 $1.5\mu\text{m}$ 左右)中无法实现的沟道长度极小的晶体管。此外,在不使用最尖端的LSI技术中使用的非常昂贵的曝光装置的状态下,也可以实现沟道长度小于10nm的晶体管。

[0095] 沟道长度L100例如可以为5nm以上、7nm以上或10nm以上且比 $3\mu\text{m}$ 小、为 $2.5\mu\text{m}$ 以下、 $2\mu\text{m}$ 以下、 $1.5\mu\text{m}$ 以下、 $1.2\mu\text{m}$ 以下、 $1\mu\text{m}$ 以下、500nm以下、300nm以下、200nm以下、100nm以下、50nm以下、30nm以下或20nm以下。例如,可以将沟道长度L100设定为100nm以上且 $1\mu\text{m}$ 以下。

[0096] 通过缩小沟道长度L100,可以增大晶体管100的通态电流。通过使用晶体管100,可以制造能够高速工作的电路。再者,可以缩小电路的占有面积。因此,可以实现小型半导体装置。例如,在本发明的一个方式的半导体装置用于大型显示装置或高清晰的显示装置的情况下,在布线数增加时也可以降低各布线的信号延迟,由此可以抑制显示不均匀。此外,

由于可以缩小电路的占有面积,所以可以缩小显示装置的边框。

[0097] 通过调整绝缘层110b的厚度 T_{110} 及角度 θ_{110} ,可以控制沟道长度 L_{100} 。在图2B中,以点划线的双箭头表示绝缘层110b的厚度 T_{110} 。

[0098] 绝缘层110b的厚度 T_{110} 例如可以为10nm以上、50nm以上、100nm以上、150nm以上、200nm以上、300nm以上、400nm以上或500nm以上且比 $3.0\mu\text{m}$ 小、为 $2.5\mu\text{m}$ 以下、 $2.0\mu\text{m}$ 以下、 $1.5\mu\text{m}$ 以下、 $1.2\mu\text{m}$ 以下、 $1.0\mu\text{m}$ 以下。

[0099] 绝缘层110b的开口141一侧的侧面优选具有锥形形状。绝缘层110b的开口141一侧的侧面与绝缘层110b的被形成面(这里,绝缘层110a的顶面)所形成的角度 θ_{110} 优选为90度以下。通过减小角度 θ_{110} ,可以提高设置在绝缘层110b上的层(例如,半导体层108)的覆盖性。此外,角度 θ_{110} 越小,沟道长度 L_{100} 可以越大,并且角度 θ_{110} 越大,沟道长度 L_{100} 可以越小。

[0100] 角度 θ_{110} 例如可以为30度以上、35度以上、40度以上、45度以上、50度以上、55度以上、60度以上、65度以上或70度以上且为90度以下、85度以下或80度以下。此外,角度 θ_{110} 也可以为75度以下、70度以下、65度以下或60度以下。

[0101] 当角度 θ_{110} 为80度以上且90度以下时,优选利用覆盖性高的沉积法形成覆盖绝缘层110的膜。例如,优选的是,利用CVD法形成导电层104,利用ALD法形成绝缘层106及半导体层108。此外,优选的是,例如利用ALD法形成导电层104、绝缘层106及半导体层108。此外,当上述角度 θ_{110} 为60度以上且85度以下时,也可以利用生产率更高的沉积方法形成覆盖绝缘层110的膜。例如优选利用溅射法形成半导体层108。

[0102] 注意,在此,角度 θ_{110} 以绝缘层110b为准而设定,但是也可以以绝缘层110整体为准而设定。也就是说,角度 θ_{110} 也可以是绝缘层110的开口141一侧的侧面与绝缘层110的被形成面(在此,导电层103的顶面)所形成的角度。

[0103] 此外,当沟道形成区域包括半导体层108中的与绝缘层110a接触的区域以及与绝缘层110c接触的区域时,可以说沟道长度 L_{100} 为从截面看时半导体层108中的接触于导电层103的部分与接触于导电层112b的部分的最短距离。此外,沟道长度 L_{100} 相当于从截面看时的整个绝缘层110的开口141一侧的侧面的长度。

[0104] 在图2A及图2B中,以双点划线的双箭头表示开口143的直径 D_{143} 。图2A示出开口141、开口143及开口148的顶面形状呈直径 D_{143} 的圆形的例子。此时,晶体管100的沟道宽度 W 与该圆的圆周长一致。也就是说,沟道宽度 W 为 $\pi \times D_{143}$ 。如此,当开口141、开口143及开口148的顶面形状呈圆形时,与采用其他形状相比,可以实现沟道宽度 W 更小的晶体管。

[0105] 注意,开口141之径和开口143之径有时不同,开口141之径和开口148之径也有时不同。此外,开口148之径、开口141之径及开口143之径都有时在深度方向上发生变化。在将开口141、开口143及开口148看作一个开口的情况下,作为该开口之径,例如可以使用从截面看时的绝缘层110(或绝缘层110b)的最高位置之径、最低位置之径和它们的中间点的位置之径这三个的平均值。或者,作为该开口之径,例如也可以使用从截面看时的绝缘层110(或绝缘层110b)的最高位置之径、最低位置之径和它们的中间点的位置之径中的任意径。

[0106] 在通过光刻法形成开口143时,开口143的直径 D_{143} 为曝光装置的极限分辨率以上。直径 D_{143} 例如可以为20nm以上、50nm以上、100nm以上、200nm以上、300nm以上、400nm以上或500nm以上且比 $5.0\mu\text{m}$ 小、为 $4.5\mu\text{m}$ 以下、 $4.0\mu\text{m}$ 以下、 $3.5\mu\text{m}$ 以下、 $3.0\mu\text{m}$ 以下、 $2.5\mu\text{m}$ 以下、

2.0 μm 以下、1.5 μm 以下或1.0 μm 以下。

[0107] [绝缘层110]

在晶体管100中,绝缘层110例如具有三层的叠层结构,但是绝缘层110也可以具有两层或四层以上的叠层结构。

[0108] 作为构成绝缘层110的各层优选使用无机绝缘膜。作为无机绝缘膜,例如可以举出氧化绝缘膜、氮化绝缘膜、氧氮化绝缘膜及氮氧化绝缘膜。作为氧化绝缘膜,例如可以举出氧化硅膜、氧化铝膜、氧化镁膜、氧化镓膜、氧化锗膜、氧化钇膜、氧化锆膜、氧化镧膜、氧化钼膜、氧化钨膜、氧化铈膜、镓锌氧化物膜以及氧化铪铝膜。作为氮化绝缘膜,例如可以举出氮化硅膜及氮化铝膜。作为氧氮化绝缘膜,例如可以举出氧氮化硅膜、氧氮化铝膜、氧氮化镓膜、氧氮化钇膜以及氧氮化铪膜。作为氮氧化绝缘膜,例如可以举出氮氧化硅膜及氮氧化铝膜。

[0109] 绝缘层110包括与半导体层108接触的部分。当作为半导体层108使用氧化物半导体时,为了提高半导体层108和绝缘层110的界面特性,优选在绝缘层110的与半导体层108接触的部分的至少一部分中使用氧化物。具体而言,优选在绝缘层110中的与半导体层108的沟道形成区域接触的部分中使用氧化物。沟道形成区域是载流子浓度低的高电阻区域。可以说沟道形成区域是i型(本征)或实质上i型。

[0110] 作为与半导体层108的沟道形成区域接触的绝缘层110b优选使用包含氧的层。绝缘层110b优选包括含氧量比绝缘层110a、110b多的区域。

[0111] 绝缘层110b优选使用上述氧化绝缘膜和氧氮化绝缘膜中的一个或多个。具体而言,绝缘层110b优选使用氧化硅膜和氧氮化硅膜中的一方或双方。当绝缘层110b为含氧量多的层时,在半导体层108中的与绝缘层110b接触的区域及其附近容易形成i型区域。

[0112] 绝缘层110b更优选使用通过加热释放氧的膜。由于在晶体管100的制造工序中施加的热而绝缘层110b释放氧,因此可以将氧供应到半导体层108。通过将氧从绝缘层110b供应给半导体层108,尤其是供应到半导体层108的沟道形成区域,可以减少半导体层108中的氧空位,可以实现具有良好的电特性及高可靠性的晶体管。

[0113] 例如,通过在含氧气氛下进行加热处理或者在含氧气氛下进行等离子体处理,可以将氧供应到绝缘层110b。此外,也可以在氧气氛下利用溅射法在绝缘层110b的顶面沉积氧化物膜来供应氧。然后,也可以去除该氧化物膜。

[0114] 绝缘层110b优选利用溅射法或等离子体增强化学气相沉积(PECVD:PlasmaEnhancedChemicalVaporDeposition)法等沉积方法形成。尤其是,当利用溅射法时,作为沉积气体不需要使用氢气体,由此可以实现氢含量极低的膜。因此,可以抑制半导体层108被供应氢而实现晶体管100的电特性的稳定化。

[0115] 绝缘层110a及绝缘层110c优选使用不容易扩散氧的膜。由此,可以防止使绝缘层110b中的氧因加热经过绝缘层110a而透过衬底102一侧以及经过绝缘层110c而透过导电层112b一侧。换言之,通过使用不容易扩散氧的绝缘层110a和绝缘层110c夹持绝缘层110b的上下,绝缘层110b中的氧可以被封闭。由此,可以将氧有效地供应到半导体层108。

[0116] 此外,绝缘层110a及绝缘层110c优选使用不容易扩散氢的膜。由此,可以抑制氢从晶体管的外部经过绝缘层110a或绝缘层110c扩散到半导体层108。同样地,可以抑制氢从导电层103经过绝缘层110a扩散到半导体层108的沟道形成区域。

[0128] 半导体层108例如可以使用铟锌氧化物(In-Zn氧化物,也记为IZO(注册商标))、铟锡氧化物(In-Sn氧化物)、铟钛氧化物(In-Ti氧化物)、铟镓氧化物(In-Ga氧化物)、铟镓铝氧化物(In-Ga-Al氧化物)、铟镓锡氧化物(In-Ga-Sn氧化物)、镓锌氧化物(Ga-Zn氧化物,也记为GZO)、铝锌氧化物(Al-Zn氧化物,也记为AZO)、铟铝锌氧化物(In-Al-Zn氧化物,也记为IAZO)、铟锡锌氧化物(In-Sn-Zn氧化物,也记为ITZO(注册商标))、铟钛锌氧化物(In-Ti-Zn氧化物)、铟镓锌氧化物(In-Ga-Zn氧化物,也记为IGZO)、铟镓锡锌氧化物(In-Ga-Sn-Zn氧化物,也记为IGZTO)、铟镓铝锌氧化物(In-Ga-Al-Zn氧化物,也记为IGAZO、IGZAO或IAGZO)等。或者,可以使用包含硅的铟锡氧化物、镓锡氧化物(Ga-Sn氧化物)、铝锡氧化物(Al-Sn氧化物)等。

[0129] 当提高金属氧化物中的相对于所有金属元素的原子数之和的铟的原子数之比例时,可以提高晶体管的场效应迁移率。此外,可以实现通态电流大的晶体管。

[0130] 注意,金属氧化物也可以代替铟或除了铟以外还包含一种或多种元素周期表中的周期数大的金属元素。有如下倾向:金属元素的轨道重叠越大,金属氧化物中的载流子传导越大。因此,通过包含元素周期表中的周期数大的金属元素,有时可以提高晶体管的场效应迁移率。作为元素周期表中的周期数大的金属元素,可以举出属于第5周期的金属元素以及属于第6周期的金属元素等。作为该金属元素,具体而言,可以举出钇、锆、银、镉、锡、铋、钡、铅、铋、镧、铈、镨、钕、钷、钆、钇、铈、钆、铈、钆、铈及铈等。注意,镧、铈、镨、钕、钷、钆、钇、铈、钆、铈、钆、铈及铈被称为轻稀土元素。

[0131] 此外,金属氧化物也可以包含一种或多种非金属元素。当金属氧化物包含非金属元素时,有时载流子浓度增加或者带隙变窄等而可以提高晶体管的场效应迁移率。作为非金属元素,例如可以举出碳、氮、磷、硫、硒、氟、氯、溴及氢等。

[0132] 此外,当提高金属氧化物中的相对于所有的金属元素的原子数之和的铟的原子数之比例时,金属氧化物具有高结晶性,可以抑制金属氧化物中的杂质扩散。因此,晶体管的电特性的变动得到抑制而可以提高可靠性。

[0133] 此外,当提高金属氧化物中的相对于所有的金属元素的原子数之和的元素M的原子数之比例时,可以抑制在金属氧化物中形成氧空位。因此,起因于氧空位的载流子生成得到抑制,可以形成关态电流小的晶体管。此外,晶体管的电特性的变动得到抑制而可以提高可靠性。

[0134] 根据用于半导体层108的金属氧化物的组成而晶体管的电特性及可靠性不同。因此,通过根据晶体管所需的电特性及可靠性使金属氧化物的组成不同,可以实现兼具优异的电特性及高可靠性的半导体装置。

[0135] 在金属氧化物为In-M-Zn氧化物时,该In-M-Zn氧化物中的In的原子数比优选为M的原子数比以上。作为这种In-M-Zn氧化物的金属元素的原子数比,例如可以举出In:M:Zn=1:1:1、In:M:Zn=1:1:1.2、In:M:Zn=2:1:3、In:M:Zn=3:1:1、In:M:Zn=3:1:2、In:M:Zn=4:2:3、In:M:Zn=4:2:4.1、In:M:Zn=5:1:3、In:M:Zn=5:1:6、In:M:Zn=5:1:7、In:M:Zn=5:1:8、In:M:Zn=6:1:6、In:M:Zn=5:2:5以及它们附近的组成等。此外,附近的组成包括所希望的原子数比的±30%的范围。通过增大金属氧化物中的铟的原子数比,可以提高晶体管的通态电流或场效应迁移率等。

[0136] 此外,In-M-Zn氧化物中的In的原子数比也可以小于M的原子数比。作为这种In-M-Zn氧化物的金属元素的原子数比,例如可以举出In:M:Zn=1:3:2、In:M:Zn=1:3:3、In:M:

Zn=1:3:4以及它们附近的组成。通过增高金属氧化物中的M的原子数比,可以抑制氧空位的生成。

[0137] 注意,在作为元素M包含多个金属元素时,该金属元素的原子数的比例的总计可以为元素M的原子数的比例。

[0138] 在本说明书等中,相对于含有的所有金属元素的原子数之和的铟的原子数之比例有时记载为铟的含有率。其他金属元素也是同样的。

[0139] 金属氧化物可以适当地利用溅射法或原子层沉积(ALD:Atomic LayerDeposition)法形成。注意,在利用溅射法形成金属氧化物的情况下,沉积后的金属氧化物的组成与靶材的组成有时不同。尤其是,沉积后的金属氧化物中的锌含有率有时减少到靶材的50%左右。

[0140] 半导体层108也可以具有包括两个以上的金属氧化物层的叠层结构。半导体层108所包括的两个以上的金属氧化物层的组成也可以彼此相同或大致相同。通过采用组成相同的金属氧化物层的叠层结构,例如可以使用相同的溅射靶材形成,因此可以降低制造成本。

[0141] 半导体层108所包括的两个以上的金属氧化物层的组成也可以彼此不同。例如,可以适当地使用In:M:Zn=1:3:4[原子数比]或其附近的组成的第一金属氧化物层以及设置于该第一金属氧化物层上的In:M:Zn=1:1:1[原子数比]或其附近的组成的第二金属氧化物层的叠层结构。此外,作为元素M特别优选使用镓、铝或锡。第一金属氧化物层和第二金属氧化物层中的元素M可以相同或彼此不同。例如,第一金属氧化物层和第二金属氧化物层也可以为彼此组成不同的IGZO层。

[0142] 此外,例如,可以适当地采用In:Zn=4:1[原子数比]或其附近的组成的第一金属氧化物层及在该第一金属氧化物层上设置的In:M:Zn=1:1:1[原子数比]或其附近的组成的第二金属氧化物层的叠层结构。

[0143] 例如,可以使用选自铟氧化物、铟镓氧化物和IGZO中的任一个及IAZO、IAGZO和ITZO(注册商标)中的任一个的叠层结构。

[0144] 半导体层108优选包括具有结晶性的金属氧化物层。作为具有结晶性的金属氧化物的结构,例如可以举出CAAC(c-axis alignedcrystal)结构、多晶结构、微晶(nc:nano-crystal)结构。通过将具有结晶性的金属氧化物层用于半导体层108,可以降低半导体层108中的缺陷态密度,由此可以实现可靠性高的半导体装置。

[0145] 用于半导体层108的金属氧化物层的结晶性越高,越可以降低半导体层108中的缺陷态密度。另一方面,通过使用结晶性低的金属氧化物层,可以实现能够流过大电流的晶体管。

[0146] 形成金属氧化物层时的衬底温度(载物台的温度)越高,越可以形成结晶性高的金属氧化物层。此外,在形成时使用的氧气体的流量与沉积气体的总流量的比例(以下,也称为氧流量比)越高,越可以形成结晶性高的金属氧化物层。

[0147] 半导体层108也可以具有结晶性不同的两个以上的金属氧化物层的叠层结构。例如,可以具有第一金属氧化物层及设置在该第一金属氧化物层上的第二金属氧化物层的叠层结构,第二金属氧化物层可以包括结晶性比第一金属氧化物层高的区域。或者,第二金属氧化物层可以包括结晶性比第一金属氧化物层低的区域。此时,第一金属氧化物层和第二金属氧化物层的组成也可以不同、相同或大致相同。

[0148] 半导体层108的厚度优选为3nm以上且200nm以下,更优选为3nm以上且100nm以下,更优选为5nm以上且100nm以下,更优选为10nm以上且100nm以下,更优选为10nm以上且70nm以下,更优选为15nm以上且70nm以下,更优选为15nm以上且50nm以下,更优选为20nm以上且50nm以下。

[0149] 在半导体层108使用氧化物半导体的情况下,有时氧化物半导体中的氢与键合于金属原子的氧起反应而成为水,在氧化物半导体中形成氧空位(V_O)。再者,有时氢进入氧空位中的缺陷(以下记作 V_OH)被用作供体而产生作为载流子的电子。此外,有时由于氢的一部分与键合于金属原子的氧键合,产生作为载流子的电子。因此,使用包含多量的氢的氧化物半导体的晶体管容易具有常开启特性。此外,因为氧化物半导体中的氢因受热、电场等作用而容易移动,所以当氧化物半导体包含多量的氢时可能会导致晶体管的可靠性降低。

[0150] 当作为半导体层108使用氧化物半导体时,优选尽量减少半导体层108中的 V_OH 以使其成为高纯度本征或实质上高纯度本征。为了得到这种 V_OH 被充分减少的氧化物半导体,重要的是:去除氧化物半导体中的水、氢等杂质(有时记载为脱水、脱氢化处理);以及对氧化物半导体供氧来修复氧空位。通过将 V_OH 等杂质被充分减少的氧化物半导体用于晶体管的沟道形成区域,可以赋予稳定的电特性。注意,有时将氧供应给氧化物半导体来修复氧空位的处理记为加氧化处理。

[0151] 当作为半导体层108使用氧化物半导体时,优选用作沟道形成区域的区域的氧化物半导体的载流子浓度为 $1 \times 10^{18} \text{cm}^{-3}$ 以下,更优选低于 $1 \times 10^{17} \text{cm}^{-3}$,进一步优选低于 $1 \times 10^{16} \text{cm}^{-3}$,更优选的是低于 $1 \times 10^{13} \text{cm}^{-3}$,进一步优选的是低于 $1 \times 10^{12} \text{cm}^{-3}$ 。对用作沟道形成区域的区域的氧化物半导体的载流子浓度的下限值没有特殊限定,例如,可以将其设定为 $1 \times 10^{-9} \text{cm}^{-3}$ 。

[0152] 与使用非晶硅的晶体管相比,使用氧化物半导体的晶体管(以下记为OS晶体管)的场效应迁移率非常高。此外,OS晶体管的关态电流极小,可以长期间保持与该晶体管串联连接的电容器中储存的电荷。此外,通过使用OS晶体管,可以降低半导体装置的功耗。

[0153] OS晶体管的因被照射放射线而引起的电特性变动小,即对于放射线的耐受性高,因此可以在有可能入射放射线的环境下也适当地使用。OS晶体管也可以说是对于放射线具有高可靠性。例如,可以适当地将OS晶体管用于X射线的平板探测器的像素电路。此外,OS晶体管可以适当地用于在宇宙空间中使用的半导体装置。作为放射线,可以举出电磁辐射线(例如,X射线及 γ 射线)及粒子放射线(例如, α 射线、 β 射线、质子辐射及中子辐射)。

[0154] 作为可用于半导体层108的硅,可以举出单晶硅、多晶硅、微晶硅、非晶硅。作为多晶硅例如可以举出低温多晶硅(LTPS:Low Temperature Poly Silicon)。

[0155] 作为半导体层108使用非晶硅的晶体管可以形成在大型玻璃衬底上,可以以低成本制造。作为半导体层108使用多晶硅的晶体管具有高场效应迁移率而能够进行高速工作。此外,作为半导体层108使用微晶硅的晶体管与使用非晶硅的晶体管相比具有高场效应迁移率而能够进行高速工作。

[0156] 半导体层108也可以包含用作半导体的层状物质。层状物质是具有层状结晶结构的材料群的总称。层状结晶结构是由共价键或离子键形成的层通过如范德华键那样的比共价键及离子键弱的键合层叠的结构。层状物质在单位层中具有高导电性,即,具有高二维导电性。通过将用作半导体并具有高二维导电性的材料用于沟道形成区域,可以提供通态电

流大的晶体管。

[0157] 作为上述层状物质,例如可以举出石墨烯、硅烯、硫族化物等。硫族化物是包含氧族元素(属于第16族元素)的化合物。此外,作为硫族化物,可以举出过渡金属硫族化物、第13族硫族化物等。作为能够用作晶体管的半导体层的过渡金属硫族化物,具体地可以举出硫化钼(典型的是 MoS_2)、硒化钼(典型的是 MoSe_2)、碲化钼(典型的是 MoTe_2)、硫化钨(典型的是 WS_2)、硒化钨(典型的是 WSe_2)、碲化钨(典型的是 WTe_2)、硫化铪(典型的是 HfS_2)、硒化铪(典型的是 HfSe_2)、硫化锆(典型的是 ZrS_2)、硒化锆(典型的是 ZrSe_2)等。

[0158] [导电层112a、导电层112b、导电层103、导电层104]

导电层112a、导电层112b、导电层103、导电层104可以具有单层结构或两层以上的叠层结构。作为可用于导电层112a、导电层112b、导电层103、导电层104的材料,例如可以举出铬、铜、铝、金、银、锌、钽、钛、钨、锰、镍、铁、钴、钼和铌中的一个或多个以及以上述金属中的一个或多个为成分的合金。可以将包含铜、银、金和铝中的一个或多个的低电阻导电材料适当地用于导电层112a、导电层112b、导电层103、导电层104。其中,铜或铝在量产性上尤其具有优势,因此是优选的。

[0159] 导电层112a、导电层112b及导电层104可以使用具有导电性的金属氧化物(也称为氧化物导体)。作为氧化物导体(OC:Oxide Conductor),例如可以举出氧化铟、氧化锌、In-Sn氧化物(ITO)、In-Zn氧化物、In-W氧化物、In-W-Zn氧化物、In-Ti氧化物、In-Ti-Sn氧化物、In-Sn-Si氧化物(包含硅的ITO,也称为ITSO)、添加有镓的氧化锌及In-Ga-Zn氧化物。尤其是,优选使用包含铟的导电氧化物,因为其导电性高。

[0160] 在具有半导体特性的金属氧化物中形成氧空位,对该氧空位添加氢而在导带附近形成施主能级。其结果,金属氧化物的导电性增高,而成为导体。将成为导体的金属氧化物可以被称为氧化物导体。

[0161] 作为导电层112a、导电层112b及导电层104,也可以采用含有上述氧化物导体(金属氧化物)的导电膜和含有金属或合金的导电膜的叠层结构。通过使用含有金属或合金的导电膜,可以降低布线电阻。

[0162] 作为导电层112a、导电层112b、导电层103及导电层104,也可以应用Cu-X合金膜(X为Mn、Ni、Cr、Fe、Co、Mo、Ta或Ti)。通过使用Cu-X合金膜,可以以湿蚀刻工艺进行加工,从而可以抑制制造成本。

[0163] 注意,用于导电层112a、导电层112b、导电层103及导电层104的材料可以都相同或者其至少一部分不同。

[0164] 导电层112a及导电层112b包括与半导体层108接触的部分。当作为半导体层108使用氧化物半导体时,在将铝等容易氧化的金属用于导电层112a或导电层112b的情况下,在导电层112a或导电层112b与半导体层108之间形成绝缘氧化物(例如氧化铝),所以这些层的导通有可能被妨碍。因此,优选将不容易氧化的导电材料、即使氧化也保持低电阻的导电材料或者氧化物导电材料用于导电层112a及导电层112b。

[0165] 导电层112a及导电层112b例如优选使用钛、氮化钽、氮化钛、包含钛和铝的氮化物、包含钽和铝的氮化物、钪、氧化钪、氮化钪、包含锆和钪的氧化物、包含镧和镍的氧化物。这些是不容易氧化的导电材料或者即使氧化也维持导电性的材料,所以是优选的。注意,当导电层112a或导电层112b具有叠层结构时,优选将不容易氧化的导电材料至少用于与半导

体层108接触的层。

[0166] 此外,导电层112a及导电层112b可以使用上述氧化物导电体。具体而言,可以使用氧化铟、氧化锌、ITO、In-Zn氧化物、In-W氧化物、In-W-Zn氧化物、In-Ti氧化物、In-Ti-Sn氧化物、包含硅的In-Sn氧化物、添加有镓的氧化锌等导电氧化物。

[0167] 导电层112a及导电层112b也可以使用氮化物导电体。作为氮化物导电体例如可以举出氮化钽及氮化钛。

[0168] 例如,导电层112a及导电层112b分别可以具有氧化物导电体膜的单层结构、金属膜及氧化物导电体膜的叠层结构或者金属膜的叠层结构。作为氧化物导电体膜例如可以举出ITO膜。作为金属膜例如可以举出钨膜的单层结构、钛膜的单层结构、铜膜的单层结构以及钛膜、铝膜、钛膜的三层结构。

[0169] 导电层103优选使用导电率比导电层112a高的材料。由此,可以将导电层103有效地用作导电层112a的辅助布线。作为导电层103,例如可以适当地使用铜、铝、钛、钨和钼中的一个或多个或者以上述金属中的一个或多个为成分的合金。

[0170] 此外,例如,导电层112a及导电层112b优选使用ITO膜。此外,作为导电层103例如优选使用钛膜。此外,作为导电层104例如优选使用钛膜、铝膜和钛膜的三层的叠层结构。

[0171] [绝缘层106]

绝缘层106可以具有单层结构或两层以上的叠层结构。绝缘层106优选包括一层以上的无机绝缘膜。作为无机绝缘膜,例如可以举出氧化绝缘膜、氮化绝缘膜、氧氮化绝缘膜及氮氧化绝缘膜。这些无机绝缘膜的具体例子是如上所述的。

[0172] 绝缘层106具有与半导体层108接触的部分。当半导体层108使用氧化物半导体时,构成绝缘层106的膜中的至少与半导体层108接触的膜优选使用上述氧化绝缘膜或氧氮化绝缘膜。此外,绝缘层106更优选使用通过加热释放氧的膜。

[0173] 具体而言,当绝缘层106具有单层结构时,绝缘层106优选使用氧化硅膜或氧氮化硅膜。

[0174] 此外,绝缘层106也可以具有接触于半导体层108一侧的氧化绝缘膜或氧氮化绝缘膜与接触于导电层104一侧的氮化绝缘膜或氮氧化绝缘膜的叠层结构。作为该氧化绝缘膜或氧氮化绝缘膜,例如优选使用氧化硅膜或氧氮化硅膜。作为该氮化绝缘膜或氮氧化绝缘膜,优选使用氮化硅膜或氮氧化硅膜。

[0175] 氮化硅膜以及氮氧化硅膜具有本身很少释放杂质(例如,水及氢)且不容易使氧及氢透过的特征,因此可以适当地用作绝缘层106。由于从绝缘层106向半导体层108的杂质扩散得到抑制,可以实现良好的晶体管的电特性且提高可靠性。

[0176] 注意,在微型晶体管中,在栅极绝缘层的厚度小时,有时泄漏电流增大。通过栅极绝缘层使用相对介电常数高的材料(也称为high-k材料),可以在保持物理厚度的同时实现晶体管工作时的低电压化。作为可用于绝缘层106的high-k材料,例如可以举出氧化镓、氧化铪、氧化锆、含有铝及铪的氧化物、含有铝及铪的氧氮化物、含有硅及铪的氧化物、含有硅及铪的氧氮化物以及含有硅及铪的氮化物。

[0177] [衬底102]

虽然对衬底102的材料没有特别的限制,但是至少需要具有能够承受后续的加热处理的耐热性。例如,可以使用以硅或碳化硅为材料的单晶半导体衬底或多晶半导体衬底、

硅锗等化合物半导体衬底、SOI衬底、玻璃衬底、石英衬底、蓝宝石衬底、陶瓷衬底或树脂衬底作为衬底102。此外,衬底102上也可以设置有半导体元件。注意,半导体衬底及绝缘性衬底的形状可以为圆形或角形。

[0178] 作为衬底102,也可以使用柔性衬底,并且在柔性衬底上直接形成晶体管100等。或者,也可以在衬底102与晶体管100等之间设置剥离层。当剥离层上制造半导体装置的一部分或全部,然后将其从衬底102分离并转置到其他衬底上时可以使用剥离层。此时,也可以将晶体管100等转置到耐热性低的衬底或柔性衬底上。

[0179] [晶体管100的变形例子]

图4至图9示出晶体管100的变形例子。

[0180] [晶体管100A]

图4A示出晶体管100A的俯视图。图4B是沿着图4A中的点划线A1-A2的截面图。图4C是沿着图4A中的点划线B1-B2的截面图。

[0181] 晶体管100A与晶体管100的不同之处在于:晶体管100A在绝缘层110c与导电层112b之间包括导电层105。

[0182] 绝缘层110上设置有导电层105,导电层105上设置有导电层112b。导电层112b的至少一部分与导电层105的顶面接触。导电层105可以被用作导电层112b的辅助布线和布线中的一方或双方。导电层105中设置有开口143。

[0183] 半导体层108优选与导电层105的侧面接触。半导体层108优选以与导电层105中的开口143一侧的端部(也可以称为开口143的侧壁)接触的方式设置。

[0184] 此外,有时金属氧化物形成在导电层105与半导体层108之间。具体而言,导电层105的开口143中的侧面有时因与半导体层108接触而被氧化。有时根据导电层105的材料而导致氧化,使得导电层105的导电性下降。由于导电层105与半导体层108也可以不电连接,导电层105的开口143中的侧面也可以被氧化。例如,也可以在导电层105与半导体层108之间存在包含与导电层105所包含的金属相同的金属的氧化物。

[0185] 如晶体管100的说明那样,当半导体层108使用氧化物半导体时,优选与半导体层108接触的导电层使用即使被氧化也维持导电性的材料,例如使用氧化物导电体。

[0186] 另一方面,作为布线,优选使用电阻比氧化物导电体低的材料,例如使用金属或合金。因此,导电层105优选使用导电率比导电层112b高的材料,例如使用金属或合金。导电层105可以使用可用于导电层103的材料。

[0187] 在半导体层108中,与导电层105(或导电层105的氧化物)接触的区域被用作低电阻区域。

[0188] 当导电层105与半导体层108接触时,因晶体管100A的制造工序中施加的热而导电层105抽出半导体层108所包含的氧,由此易于在半导体层108中形成氧空位。当氢等杂质进入该氧空位时,该杂质被用作供体而容易增高载流子浓度。因此,可以使半导体层108中的与导电层105接触的区域及其附近成为低电阻区域。

[0189] 在晶体管100A的半导体层108中,在接触于导电层112a的区域与作为i型区域的接触于绝缘层110c的区域之间设置作为低电阻区域的接触于导电层103的区域。这里,在导电层112a被用作漏电极且导电层112b被用作源电极时,也可以说半导体层108在接触于漏电极的区域与沟道形成区域之间包括低电阻区域。由此,在漏区域附近不容易产生高电场而

可以抑制热载流子的产生,由此可以抑制晶体管劣化。

[0190] 此外,在晶体管100A的半导体层108中,在接触于导电层112b的区域与作为i型区域的接触于绝缘层110c的区域之间设置作为低电阻区域的接触于导电层105的区域。这里,在导电层112a被用作源电极且导电层112b被用作漏电极时,也可以说半导体层108在接触于漏电极的区域与沟道形成区域之间包括低电阻区域。由此,在漏区域附近不容易产生高电场而可以抑制热载流子的产生,由此可以抑制晶体管劣化。

[0191] 由此,本发明的一个方式的晶体管即使在导电层112a或导电层112b为漏电极的情况下也可以具有高可靠性。因此,可以提高半导体装置的设计自由度。

[0192] 在半导体层108的接触于导电层112a的区域与接触于导电层112b的区域之间依次设置接触于导电层103的区域、接触于绝缘层110的区域及接触于导电层105的区域。绝缘层110具有三层结构,其中绝缘层110b的上下由绝缘层110a及绝缘层110c夹持。再者,绝缘层110的上下由导电层105及导电层103夹持。也就是说,与半导体层108接触的叠层体以垂直于上下方向(叠层方向)的线为准具有对称结构。由此,半导体层108可以在沟道长度方向上具有适当的载流子浓度分布。由此,可以使晶体管具有良好的电特性及高可靠性。

[0193] [晶体管100B]

图5A示出晶体管100B的俯视图。图5B是沿着图5A中的点划线A1-A2的截面图。图5C是沿着图5A中的点划线B1-B2的截面图。

[0194] 晶体管100B与晶体管100的不同之处在于:晶体管100B在绝缘层110c与导电层112b之间包括绝缘层110d。

[0195] 绝缘层110d优选为通过加热释放氢的层。通过在制造晶体管100的工序中施加的热而绝缘层110d释放氢,可以将氢供应给半导体层108。由此,可以在半导体层108的与导电层112b接触的区域附近形成低电阻区域。

[0196] 例如,绝缘层110d包括氢含量比绝缘层110a高的区域。此外,绝缘层110d优选包括氢含量比绝缘层110c高的区域。

[0197] 在绝缘层110d为氢含量高的层时,可以使半导体层108中的与绝缘层110d接触的区域及其附近低电阻化。

[0198] 绝缘层110c的氢含量比绝缘层110d低。因此,可以抑制氢从绝缘层110d扩散到绝缘层110b及半导体层108中的被施加充分的栅极电场的区域(想要改为i型的区域)。

[0199] 绝缘层110d优选使用上述的氧化绝缘膜、氮化绝缘膜、氧氮化绝缘膜和氮氧化绝缘膜中的一个或多个,优选使用氮化硅膜、氮氧化硅膜、氧氮化硅膜、氧化铝膜、氧氮化铝膜、氮化铝膜、氧化钪膜和氧化钪铝膜中的一个或多个。

[0200] 绝缘层110d优选使用上述氮化绝缘膜和氮氧化绝缘膜中的一个或多个。具体而言,绝缘层110d优选使用氮化硅膜和氮氧化硅膜中的一方或双方。

[0201] 氮化硅膜以及氮氧化硅膜可以实现本身很少释放杂质(例如,水及氢)且不容易使氧及氢透过的膜,所以可以适当地用作绝缘层110a及绝缘层110c。此外,通过改变沉积条件(例如,沉积气体或沉积时的功率),可以使氮化硅膜以及氮氧化硅膜变为氢释放量多的膜,所以还可以适当地用作绝缘层110d。

[0202] 氢的含量比构成绝缘层的主要成分(例如,氮化硅层的氮和硅)少,因此构成绝缘层110的各层的氢含量优选利用SIMS分析对比。

[0203] 即使绝缘层110c及绝缘层110d使用主要成分相同的层(例如,同为氮化硅层),有时可以通过截面观察对其进行区分。例如,在扫描透射电子显微镜(STEM:Scanning Transmission Electron Microscopy)的透射电子(TE:TransmittedElectron)图像中,观察到绝缘层110d的明度比绝缘层110c高。

[0204] 在晶体管100B的半导体层108中,在接触于导电层112a的区域与作为i型区域的接触于绝缘层110c的区域之间设置作为低电阻区域的接触于导电层103的区域。这里,在导电层112a被用作漏电极且导电层112b被用作源电极时,也可以说半导体层108在接触于漏电极的区域与沟道形成区域之间包括低电阻区域。由此,在漏区域附近不容易产生高电场而可以抑制热载流子的产生,由此可以抑制晶体管劣化。

[0205] 在晶体管100B的半导体层108中,在接触于导电层112b的区域与作为i型区域的接触于绝缘层110c的区域之间设置作为低电阻区域的接触于绝缘层110d的区域。这里,在导电层112a被用作源电极且导电层112b被用作漏电极时,也可以说半导体层108在接触于漏电极的区域与沟道形成区域之间包括低电阻区域。由此,在漏区域附近不容易产生高电场而可以抑制热载流子的产生,由此可以抑制晶体管劣化。

[0206] 由此,本发明的一个方式的晶体管即使在导电层112a或导电层112b为漏电极的情况下也可以具有高可靠性。因此,可以提高半导体装置的设计自由度。

[0207] 在半导体层108的接触于导电层112a的区域与接触于导电层112b的区域之间设置接触于导电层103的区域及接触于绝缘层110的区域。绝缘层110b的上下由绝缘层110a及绝缘层110c夹持,并且该三层结构的上下由导电层103及绝缘层110d夹持。在此,导电层103和绝缘层110d的共同点在于使半导体层108低电阻化。也就是说,与半导体层108接触的叠层体可以被认为以垂直于上下方向(叠层方向)的线为准具有对称结构。由此,半导体层108可以在沟道长度方向上具有适当的载流子浓度分布。由此,可以使晶体管具有良好的电特性及高可靠性。

[0208] [晶体管100C]

图6A示出晶体管100C的俯视图。图6B是沿着图6A中的点划线A1-A2的截面图。图6C是沿着图6A中的点划线B1-B2的截面图。

[0209] 晶体管100C与晶体管100的主要不同之处在于:当从平面看晶体管100C时,开口143比开口141及开口148大。

[0210] 导电层112b的开口143一侧的端部位于绝缘层110的开口141一侧的端部的外侧。

[0211] 半导体层108与导电层112b的顶面及侧面、绝缘层110的侧面、导电层103的侧面以及导电层112a的顶面接触。

[0212] 在晶体管100C中,半导体层108的被形成面的台阶比晶体管100小,因此有时可以提高半导体层108的覆盖性。

[0213] [晶体管100D]

图7A示出晶体管100D的俯视图。图7B是沿着图7A中的点划线A1-A2的截面图,图7C是沿着图7A中的点划线B1-B2的截面图。

[0214] 晶体管100D与晶体管100的不同之处在于:在晶体管100D中,半导体层108与导电层112b的不面对开口143一侧(开口143的相反一侧)的侧面接触。

[0215] 对半导体层108和导电层112b的顶面形状及尺寸没有特别的限制。半导体层108的

端部可以与导电层112b的端部对齐,可以位于导电层112b的端部的内侧,也可以位于导电层112b的端部的外侧。

[0216] 如图7B所示,晶体管100D的半导体层108覆盖导电层112b的不面对开口143一侧的侧面。半导体层108的端部位于导电层112b的端部的外侧并在绝缘层110上接触。此外,半导体层108的图7C中的左侧(B1一侧)端部覆盖导电层112b的端部并在绝缘层110上接触。此外,半导体层108的图7C中的右侧(B2一侧)部在导电层112b上接触。

[0217] [晶体管100E]

图8A示出晶体管100E的俯视图。图8B是沿着图8A中的点划线A1-A2的截面图,图8C是沿着图8A中的点划线B1-B2的截面图。

[0218] 晶体管100E与晶体管100的不同之处在于:晶体管100E具有半导体层108的顶面与导电层112b接触的顶接触结构。

[0219] 如图8B所示,晶体管100E的导电层112b覆盖位于绝缘层110上的半导体层108的顶面及侧面(也可以说半导体层108的端部)。

[0220] [晶体管100F]

图9A示出晶体管100F的截面图。

[0221] 晶体管100F与晶体管100B的不同之处在于:晶体管100F在绝缘层110a上包括用作背栅电极的导电层109,并在绝缘层110a及导电层109上包括绝缘层110e。注意,虽然在此示出对晶体管100B追加背栅电极的例子,但是也可以在本实施方式所示的其他晶体管中设置背栅电极。

[0222] 导电层109位于绝缘层110a上。借助于绝缘层110a,导电层109与导电层112a及导电层103电绝缘。导电层109中的与导电层112a重叠的位置上设置有开口。在导电层109的开口的内侧存在绝缘层110的开口。由此,可以得到导电层109与半导体层108不具有彼此接触的区域的结构。

[0223] 绝缘层110包括导电层103上的绝缘层110a、绝缘层110a及导电层109上的绝缘层110e、绝缘层110e上的绝缘层110b、绝缘层110b上的绝缘层110c、绝缘层110c上的绝缘层110d。

[0224] 绝缘层110e覆盖导电层109的顶面及侧面。绝缘层110e以覆盖导电层109的开口的一部分的方式设置。绝缘层110e通过导电层109的开口与绝缘层110a接触。

[0225] 绝缘层110e优选使用与绝缘层110a、110c同样的结构。具体而言,绝缘层110e优选使用氧不容易扩散的膜。此外,绝缘层110e优选使用氢不容易扩散的膜。

[0226] 在晶体管100F中,半导体层108具有隔着绝缘层106与导电层104重叠且隔着绝缘层110的一部分(尤其是,绝缘层110b及绝缘层110e)与导电层109重叠的区域。换言之,半导体层108具有隔着绝缘层106及绝缘层110的一部分(尤其是,绝缘层110b及绝缘层110e)由导电层104及导电层109夹持的区域。

[0227] 导电层109被用作晶体管100F的背栅电极。此外,绝缘层110的一部分被用作晶体管100F的背栅极绝缘层。

[0228] 通过在晶体管100F中设置背栅电极,可以固定半导体层108的背栅电极一侧(也称为背沟道)电位,并可以提高晶体管100F的 I_d - V_d 特性的饱和性。

[0229] 在本说明书等中,有时将晶体管的 I_d - V_d 特性中的饱和区域的电流变化小(倾斜度

小)的情况表现为“饱和性高”。

[0230] 此外,由于晶体管100F具有背栅电极,所以可以固定半导体层108的背沟道电位。因此,在n型晶体管中,可以抑制阈值电压的负向漂移。由此,可以实现常关闭特性(也就是说,阈值电压为正值)的晶体管。此外,在p型晶体管中,可以抑制阈值电压的正向漂移,从而可以实现常关闭特性(也就是说,阈值电压为负值)的晶体管。

[0231] 图9A示出绝缘层110a的厚度无论在任何部分都均匀的例子。注意,绝缘层110a有时在重叠于导电层109的区域及不重叠于导电层109的区域厚度不同。例如,在加工将成为导电层109的膜时,有时绝缘层110a的不与导电层109重叠的区域的一部分被去除,而其厚度减薄。

[0232] 在半导体层108中,至少与绝缘层110b接触的区域被用作沟道形成区域。在本实施方式的说明中半导体层108中的与绝缘层110e接触的区域不包括在沟道形成区域中,但该区域也可以包括在沟道形成区域中。

[0233] 图9A以虚线的双箭头示出晶体管100的沟道长度L100。沟道长度L100可以说是从截面看时半导体层108中的接触于绝缘层110d的部分与接触于绝缘层110e的部分间的最短距离。

[0234] 如图9A所示,沟道长度L100有时根据导电层109与半导体层108间的最短距离L1受到导电层109的厚度T109的影响。

[0235] 晶体管的沟道长度L100相当于从截面看时绝缘层110b的开口一侧的侧面的长度。在导电层109与半导体层108的距离接近(也就是说,使距离L1变短)时,有时受到导电层109的厚度的影响,沟道长度L100变长。因此,沟道长度L100也可以为厚度T110的1倍以上、1.5倍以上或2倍以上。

[0236] [晶体管100G]

图9B示出晶体管100G的截面图。

[0237] 晶体管100G与晶体管100F的不同之处在于:在晶体管100G中,绝缘层110具有七层结构。

[0238] 绝缘层110包括导电层103上的绝缘层110a、绝缘层110a上的绝缘层110b1、绝缘层110b1上的绝缘层110e1、绝缘层110e1及导电层109上的绝缘层110e2、绝缘层110e2上的绝缘层110b2、绝缘层110b2上的绝缘层110c及绝缘层110c上的绝缘层110d。

[0239] 绝缘层110b1及绝缘层110b2都可以使用与可用于绝缘层110b的结构同样的结构。具体而言,绝缘层110b1及绝缘层110b2都优选使用包含氧的层,优选具有与绝缘层110a、110c、110d、110e1、110e2中的至少一个相比含氧量多的区域。

[0240] 绝缘层110e1及绝缘层110e2可以使用与可用于绝缘层110e的结构相同的结构。具体而言,绝缘层110e1及绝缘层110e2优选都使用氧不容易扩散的膜。此外,绝缘层110e1及绝缘层110e2优选都使用氢不容易扩散的膜。

[0241] 绝缘层110a、110c、110d都可以使用上述结构。

[0242] 在图9B中,沟道长度L100可以为半导体层108中的接触于绝缘层110a的部分与接触于绝缘层110c的部分间的最短距离。

[0243] 通过采用这种结构,绝缘层110的结构可以为导电层109的上下对称结构。此外,由于可以从绝缘层110b1、110b2这两处向半导体层108供应氧,所以可以提高晶体管特性。

[0244] [半导体装置的具体例子]

图10示出本发明的一个方式的半导体装置的电路图。图11至图16示出本发明的一个方式的半导体装置的俯视图及截面图。以下,作为本发明的一个方式的半导体装置所包括的晶体管,主要以晶体管100为例进行说明。本发明的一个方式的半导体装置不局限于此,也可以包括上述晶体管100A至晶体管100G中的一个或多个。

[0245] 本发明的一个方式的半导体装置包括至少两个晶体管,一个晶体管的栅极、源极和漏极中的任一个与另一个晶体管的栅极、源极和漏极中的任一个电连接。

[0246] 例如,图10A所示的半导体装置包括晶体管100及晶体管200。晶体管200的源极和漏极中的一个与晶体管100的栅极电连接。

[0247] 注意,图10A至图10C所示的晶体管100及晶体管200为n沟道型晶体管,但是本发明的一个方式不局限于此。晶体管100和晶体管200中的一方或双方也可以为p沟道型晶体管。

[0248] [半导体装置10]

图11A至图11C示出半导体装置10的截面图。半导体装置10包括晶体管100及晶体管150。在半导体装置10中,可以使晶体管100的栅极、源极和漏极中的任一个与晶体管150的栅极、源极和漏极中的任一个电连接。

[0249] 晶体管100设置在衬底102上。因为晶体管100具有以上说明的结构,所以省略详细说明(参照图1及图2)。

[0250] 图11A相当于沿着图1A中的点划线A1-A2方向的晶体管100及晶体管150的截面图,图11B相当于沿着图1A中的点划线B1-B2的晶体管100的截面图,图11C相当于沿着与图11B相同的方向的晶体管150的截面图。

[0251] 晶体管150包括导电层112c、导电层103a、绝缘层110(绝缘层110a、110b、110c)、绝缘层110s、半导体层108a、绝缘层106、导电层107a、导电层107b及导电层104a。构成晶体管150的各层可以具有单层结构或叠层结构。

[0252] 衬底102上设置有导电层112c,导电层112c上设置有导电层103a。导电层112c及导电层103a被用作晶体管150的背栅电极。导电层112c可以通过与导电层112a相同的材料及工序形成。此外,导电层103a可以通过与导电层103相同的材料及工序形成。注意,晶体管150也可以不包括背栅电极。

[0253] 以覆盖导电层112c及导电层103a的方式设置有绝缘层110,绝缘层110上设置有绝缘层110s。绝缘层110及绝缘层110s被用作晶体管150的背栅极绝缘层。由于与半导体层108a的沟道形成区域接触,绝缘层110s优选为包含氧的绝缘层。绝缘层110s例如可以使用适用于绝缘层110b的材料。

[0254] 绝缘层110s上设置有半导体层108a。半导体层108a具有隔着绝缘层110及绝缘层110s与导电层112c、103a重叠的区域。半导体层108a可以通过与半导体层108相同的材料及工序形成。

[0255] 这里,半导体层108及半导体层108a可以使用相同材料或不同材料。此外,半导体层108及半导体层108a也可以使用组成彼此不同的材料。例如,半导体层108及半导体层108a的双方可以使用相同组成的In-Ga-Zn氧化物。此外,半导体层108及半导体层108a的双方也可以使用In-Ga-Zn氧化物,其中一方的金属氧化物中的In的原子数比大于另一方。此外,半导体层108和半导体层108a中的一方也可以使用In-Ga-Zn氧化物而另一方也可以使

用In-Zn氧化物。

[0256] 以覆盖绝缘层110s及半导体层108a的方式设置有绝缘层106。绝缘层106被用作晶体管150的栅极绝缘层。

[0257] 绝缘层106上设置有导电层104a。导电层104a包括隔着绝缘层106与半导体层108a重叠的区域。导电层104a被用作晶体管150的栅电极。导电层104a可以通过与导电层104相同的材料及工序形成。

[0258] 以覆盖导电层104a的方式设置有绝缘层195,绝缘层195上设置有导电层107a及导电层107b。导电层107a及导电层107b通过设置在绝缘层106及绝缘层195中的开口与半导体层108a接触。导电层107a和导电层107b中的一个被用作晶体管150的源电极,另一个被用作漏电极。

[0259] 绝缘层195被用作保护层。绝缘层195优选使用杂质不容易扩散的材料。通过设置绝缘层195,可以有效地抑制杂质从外部扩散到晶体管中,从而可以提高半导体装置的可靠性。作为杂质,例如可以举出水及氢。例如,绝缘层195包括无机绝缘层和有机绝缘层中的一方或双方。绝缘层195也可以具有无机绝缘层和有机绝缘层的叠层结构。

[0260] 作为可用于绝缘层195的无机绝缘膜,例如可以举出氧化绝缘膜、氮化绝缘膜、氧氮化绝缘膜及氮氧化绝缘膜。这些无机绝缘膜的具体例子已在绝缘层110的说明中举出。更具体而言,绝缘层195可以使用氮化硅、氮氧化硅、氧氮化硅、氧化铝、氧氮化铝、氮化铝、氧化镓和氧化镓铝中的一个或多个。例如可以将丙烯酸树脂和聚酰亚胺树脂中的一个或多个用于绝缘层195作为有机材料。

[0261] 图11C示出导电层104a与导电层103a不连接的例子。例如,可以对背栅极供应恒定电位并对栅极供应用来驱动晶体管150的信号。由此,可以利用供应到背栅极的电位控制驱动晶体管150时的阈值电压。

[0262] 此外,导电层104a也可以通过设置在绝缘层106及绝缘层110中的开口与导电层103a连接。由此,栅极和背栅极被供应相同电位,可以增大在晶体管150处于开启状态时能够流过的电流。此外,还可以减小在晶体管150处于关闭状态时流过的电流。

[0263] 此外,导电层107a或导电层107b也可以通过设置在绝缘层106及绝缘层110中的开口与导电层103a连接。通过对源极和背栅极供应相同电位,背沟道电位得到稳定,并可以提高晶体管的 I_d - V_d 特性的饱和性。

[0264] 晶体管150是在半导体层108a的上方具有栅电极的所谓顶栅型晶体管。例如,通过以用作栅电极的导电层104a为掩模而将杂质元素添加到半导体层108a,可以以自对准方式形成源极区域及漏极区域。晶体管150可以说是TGSA(Top Gate Self-Aligned)型晶体管。

[0265] 晶体管150可以以沟道长度方向上的导电层104a的宽度控制沟道长度。由此,晶体管150的沟道长度为晶体管的制造中使用的曝光装置的极限分辨率以上的值。通过增大沟道长度,可以实现饱和特性高的晶体管。

[0266] 在半导体装置10的制造中,沟道长度小的晶体管100及沟道长度大的晶体管150可以共用一部分的工序且在同一衬底上形成。例如,将晶体管100应用于被需求大通态电流的晶体管,将晶体管150应用于被需求高饱和特性的晶体管,由此可以实现高性能的半导体装置。

[0267] [半导体装置10A]

图10B示出半导体装置10A的电路图。图12A示出半导体装置10A的俯视图。图12B是沿着图12A中的点划线A1-A2的截面图,图13A是沿着图12A中的点划线B1-B2的截面图,图13B是沿着图12A中的点划线B3-B4的截面图。

[0268] 半导体装置10A包括晶体管100及晶体管200。晶体管200的源极和漏极中的另一个与晶体管100的源极和漏极中的另一个电连接。

[0269] 晶体管100及晶体管200都形成在衬底102上。

[0270] 因为晶体管100具有以上说明的结构,所以省略详细说明(参照图1及图2)。

[0271] 晶体管200包括导电层112c、导电层103a、半导体层108a、导电层112b、绝缘层106及导电层104a。

[0272] 导电层112c被用作晶体管200的源电极和漏电极中的一个。导电层112c可以通过与导电层112a相同的材料及工序形成。

[0273] 半导体层108a可以与半导体层108在同一工序中使用同一材料形成。或者,半导体层108及半导体层108a也可以在不同工序中使用不同材料形成。

[0274] 导电层112b被用作晶体管100的源电极和漏电极中的另一个,并被用作晶体管200的源电极和漏电极中的另一个。当晶体管100和晶体管200共同使用导电层112b时,可以缩小半导体装置的占有面积。

[0275] 导电层104a被用作晶体管200的栅电极。导电层104a可以通过与导电层104相同的材料及工序形成。

[0276] 注意,设置在导电层112b、绝缘层110及导电层103中的开口146的开口径与设置在导电层112b、绝缘层110及导电层103a中的开口146a的开口径可以相同或不同。通过分别设定两个开口径,也可以制造沟道宽度不同的两个晶体管。此外,开口146的形状和开口146a的形状可以相同或不同。

[0277] [半导体装置10B]

图10C示出半导体装置10B的电路图。图14A示出半导体装置10B的俯视图。图14B是沿着图14A中的点划线A1-A2的截面图,图14C是沿着图14A中的点划线B1-B2的截面图。

[0278] 半导体装置10B包括晶体管100及晶体管200。晶体管200的源极和漏极中的一个与晶体管100的源极和漏极中的一个电连接。

[0279] 晶体管100及晶体管200都形成在衬底102上。

[0280] 因为晶体管100具有以上说明的结构,所以省略详细说明(参照图1及图2)。

[0281] 晶体管200包括导电层112c、导电层103、半导体层108a、导电层112a、绝缘层106及导电层104a。

[0282] 导电层112c被用作晶体管200的源电极和漏电极中的另一个。导电层112c可以通过与导电层112b相同的材料及工序形成。

[0283] 半导体层108a可以与半导体层108在同一工序中使用同一材料形成。或者,半导体层108及半导体层108a也可以在不同工序中使用不同材料形成。

[0284] 导电层112a被用作晶体管100的源电极和漏电极中的一个,并被用作晶体管200的源电极和漏电极中的一个。当晶体管100和晶体管200共同使用导电层112a时,可以缩小半导体装置的占有面积。

[0285] 导电层104a被用作晶体管200的栅电极。导电层104a可以通过与导电层104相同的

材料及工序形成。

[0286] [半导体装置10C]

图10D示出半导体装置10C的电路图。图15A示出半导体装置10C的俯视图。图15B是沿着图15A中的点划线A1-A2的截面图。

[0287] 半导体装置10C包括晶体管100及晶体管250。晶体管250的源极和漏极中的一个与晶体管100的源极和漏极中的一个电连接。

[0288] 注意,图10D至图10H所示的晶体管100为n沟道型晶体管且晶体管250为p型晶体管,但是本发明的一个方式不局限于此。晶体管100及晶体管250也可以都是n沟道型晶体管或者p沟道型晶体管。此外,晶体管100也可以是p沟道型晶体管且晶体管250也可以是n沟道型晶体管。

[0289] 晶体管100及晶体管250都设置在衬底102上。

[0290] 半导体装置10C在衬底102上包括导电层259,在衬底102及导电层259上包括绝缘层252,并在绝缘层252上包括半导体层253。此外,在绝缘层252及半导体层253上包括绝缘层254,在绝缘层254上包括导电层255。半导体层253和导电层255具有彼此重叠的区域。

[0291] 此外,在绝缘层254及导电层255上包括绝缘层256。此外,在与半导体层253的一部分重叠的区域中,绝缘层254及绝缘层256中设置有开口257a。此外,在与半导体层253的其他一部分重叠的区域中,绝缘层254及绝缘层256中设置有开口257b。

[0292] 此外,绝缘层256及开口257a上设置有导电层258a,绝缘层256及开口257b上设置有导电层258b。导电层258a在开口257a中与半导体层253电连接。此外,导电层258b在开口257b中与半导体层253电连接。此外,导电层258a上设置有与导电层258a接触的导电层103a,导电层258b上设置有与导电层258b接触的导电层103b。

[0293] 半导体层253具有漏区域253a、沟道形成区域253b以及源区域253c。在半导体层253中,与导电层255重叠的区域被用作沟道形成区域253b。漏区域253a与导电层258a电连接,源区域253c与导电层258b电连接。

[0294] 此外,绝缘层256、导电层103a及导电层103b上设置有绝缘层110(绝缘层110a、110b、110c),绝缘层110上设置有导电层112b。

[0295] 此外,在与导电层258a的一部分重叠的区域中,导电层112b、绝缘层110及导电层103a中设置有开口146(图15A)。此外,在开口146内部包括半导体层108。

[0296] 此外,在绝缘层110、导电层112b及半导体层108上包括绝缘层106,在绝缘层106上包括导电层104。此外,在绝缘层106及导电层104上包括绝缘层195。

[0297] 导电层259被用作晶体管250的背栅电极。因此,导电层259优选与沟道形成区域253b重叠并超过沟道形成区域253b的端部而延伸。换言之,导电层259优选比沟道形成区域253b大。此外,导电层259优选超过半导体层253的端部而延伸。换言之,导电层259优选比半导体层253大。

[0298] 背栅电极以与栅电极夹着半导体层的沟道形成区域的方式配置。此外,通过改变背栅电极的电位,可以改变晶体管的阈值电压。背栅电极的电位可以为接地电位或任意电位。

[0299] 背栅电极使用导电层形成,并可以起到与栅电极同样的作用。例如,也可以使背栅电极的电位与栅电极的电位相同。

[0300] 背栅电极可以使用与栅电极、源电极、漏电极等同样的材料及方法形成。此外,由于栅电极及背栅电极是导电层,因此具有防止在晶体管的外部产生的电场影响到形成沟道的半导体层的功能(尤其是对静电的电场屏蔽功能)。就是说,可以防止由于静电等外部电场的影响而使晶体管的电特性变动。此外,通过设置背栅电极,可以减少BT(Bias Temperature:偏压温度)应力测试前后的晶体管的阈值电压的变化量。通过设置背栅电极,晶体管的特性不均匀得到减小,可以提高半导体装置的可靠性。

[0301] 半导体层253被用作形成晶体管250的沟道的半导体层,绝缘层254被用作栅极绝缘层,导电层255被用作栅电极。此外,导电层258a被用作晶体管250的漏电极,导电层258b被用作源电极。

[0302] 与晶体管100同样,作为晶体管250也可以使用0S晶体管。

[0303] 这里,半导体层108及半导体层253可以使用相同材料或不同材料。半导体层108及半导体层253的结构可以参照半导体装置10中的半导体层108及半导体层108a的记载。

[0304] 此外,作为晶体管250也可以使用将硅用于沟道形成区域的晶体管(Si晶体管)。

[0305] 作为硅可以举出单晶硅、多晶硅、非晶硅等。尤其是,可以使用在半导体层中包含LTPS的晶体管(以下,也称为LTPS晶体管)。LTPS晶体管具有高场效应迁移率以及良好的频率特性。

[0306] 晶体管100包括导电层258a及导电层103a代替导电层112a及导电层103,除此之外的结构与以上说明的同样(参照图1及图2)。

[0307] 导电层258a被用作晶体管100的源电极和漏电极中的一个,并被用作晶体管250的源电极和漏电极中的一个。当晶体管100和晶体管250共同使用导电层258a时,可以缩小半导体装置的占有面积。

[0308] 如上所示,晶体管100是垂直沟道型晶体管。另一方面,在晶体管250中,流过半导体层的电流沿横向,即沿平行或大致平行于衬底102表面的方向上流动。可以将这种晶体管称为横向沟道型晶体管或横向型沟道晶体管。

[0309] 如此,本发明的一个方式的半导体装置除了垂直沟道型晶体管以外还可以包括横向沟道型晶体管。

[0310] 如图10E所示,晶体管250的背栅极和栅极也可以彼此电连接。此外,如图10F所示,晶体管250的背栅极与源极或漏极彼此电连接。此外,如图10G所示,晶体管250也可以不包括背栅极。

[0311] [半导体装置10D]

图10H示出半导体装置10D的电路图。图16A示出半导体装置10D的俯视图。图16B是沿着图16A中的点划线A1-A2的截面图。

[0312] 半导体装置10D包括晶体管100及晶体管250。晶体管250的栅极与晶体管100的源极和漏极中的一个电连接。

[0313] 半导体装置10D的与半导体装置10C不同之处在于开口146以与用作晶体管250的栅电极的导电层255重叠的方式设置。因此,在半导体装置10C中,晶体管100以重叠于晶体管250的栅电极上的方式设置。在半导体装置10D中,在重叠于导电层255的区域中选择性地去除导电层112b、绝缘层110及导电层103各自的一部分来形成开口146。

[0314] 在图16A及图16B中,开口146以重叠于沟道形成区域253b的方式设置,但是不局限

于此。开口146也可以以不重叠于沟道形成区域253b而重叠于导电层255的方式设置。在半导体装置10D中,导电层255被用作晶体管250的栅电极,并被用作晶体管100的源电极和漏电极中的一个。

[0315] 通过重叠设置晶体管250和晶体管100,可以实现进一步缩小占有面积的半导体装置。

[0316] 此外,半导体装置10D的与半导体装置10C不同之处在于开口257a、开口257b、导电层258a以及导电层258b的结构。

[0317] 在半导体装置10D中,开口257a通过选择性地去除绝缘层254及绝缘层110各自的一部分来形成在与半导体层253的漏区域253a重叠的区域中。此外,在半导体装置10D中,开口257b通过选择性地去除绝缘层254及绝缘层110各自的一部分来形成在与半导体层253的源区域253c重叠的区域中。

[0318] 此外,在半导体装置10D中,导电层258a及导电层258b设置在绝缘层110上。

[0319] 在半导体装置10D中,导电层258a、258b与导电层112b可以使用相同的材料及相同的制造工序同时形成。因为不需要分别制造导电层258a、258b和导电层112b,所以可以缩短半导体装置的制造工序来提高半导体装置的生产率。

[0320] 此外,本发明的一个方式的半导体装置包括至少一个晶体管及至少一个电容器,晶体管的源极或漏极与电容器的一对电极中的一个电连接。图10I示出晶体管100的源极或漏极与电容器190的一个电极电连接的例子。

[0321] 本发明的一个方式的晶体管是垂直晶体管之一种,因为可以重叠设置源电极、半导体层和漏电极,所以可以使占有面积比平面晶体管小得多。此外,通过作为平面晶体管使用p沟道型Si晶体管且作为垂直晶体管使用n沟道型OS晶体管,可以构成CMOS (Complementary Metal Oxide Semiconductor:互补型金属氧化物半导体)电路。此外,通过采用该结构并重叠设置平面晶体管和垂直晶体管,可以缩小CMOS电路的占有面积。

[0322] 在本发明的一个方式的晶体管中,栅电极和半导体层中的沟道形成区域的位置关系良好,因此场效应迁移率的下降得到抑制。因此,可以降低驱动电压,并可以降低半导体装置的功耗。

[0323] 本发明的一个方式的晶体管中的半导体层在接触于漏电极的区域与沟道形成区域之间包括低电阻区域。由此,在漏区域附近不容易产生高电场而可以抑制热载流子的产生,由此可以抑制晶体管劣化。

[0324] 本实施方式可以与其他实施方式适当地组合。此外,在本说明书中,在一个实施方式中示出多个结构例子的情况下,可以适当地组合该结构例子。

[0325] (实施方式2)

在本实施方式中,参照图17至图19对本发明的一个方式的显示装置的制造方法进行说明。注意,关于各构成要素的材料及形成方法,有时省略与上述实施方式1所说明的部分同样的部分。

[0326] 在图17至图19并排示出沿着图1A所示的点划线A1-A2的截面图以及沿着点划线B1-B2的截面图。

[0327] 注意,构成半导体装置的薄膜(绝缘膜、半导体膜及导电膜等)可以利用溅射法、化学气相沉积(CVD:Chemical Vapor Deposition)法、真空蒸镀法、脉冲激光沉积(PLD:

PulsedLaserDeposition)法、ALD法等形成。作为CVD法有PECVD法及热CVD法等。此外,作为热CVD法之一,有有机金属化学气相沉积(MOCVD: MetalOrganic CVD)法。

[0328] 构成半导体装置的薄膜(绝缘膜、半导体膜及导电膜等)可以利用旋涂法、浸渍法、喷涂法、喷墨法、分配器法、丝网印刷法、胶版印刷法、刮刀(doctorknife)法、狭缝式涂布法、辊涂法、帘式涂布法或刮刀式涂布法等湿法沉积方法形成。

[0329] 此外,当对构成半导体装置的薄膜进行加工时,可以利用光刻法等。或者,可以利用纳米压印法、喷砂法、剥离法等对薄膜进行加工。此外,可以通过利用金属掩模等遮蔽掩模的沉积方法直接形成岛状的薄膜。

[0330] 光刻法典型地有如下两种方法。一个是在要进行加工的薄膜上形成抗蚀剂掩模,通过蚀刻等对该薄膜进行加工,并去除抗蚀剂掩模的方法。另一个是沉积具有感光性的薄膜之后进行曝光而显影,将该薄膜加工为所希望的形状的方法。

[0331] 在光刻法中,作为用于曝光的光,例如可以使用i线(波长365nm)、g线(波长436nm)、h线(波长405nm)或将这些光混合了的光。此外,还可以使用紫外光、KrF激光或ArF激光等。此外,也可以利用液浸曝光技术进行曝光。此外,作为用于曝光的光,也可以使用极紫外(EUV: ExtremeUltra-violet)光或X射线。此外,代替用于曝光的光,也可以使用电子束。当使用极紫外光、X射线或电子束时,可以进行极其微细的加工,所以是优选的。注意,在通过利用电子束等光束进行扫描而进行曝光时,不需要光掩模。

[0332] 作为薄膜的蚀刻方法,可以利用干蚀刻法、湿蚀刻法及喷砂法等。

[0333] 首先,在衬底102上形成导电层112a,在导电层112a上形成导电层103f(图17A)。

[0334] 当形成将成为导电层112a的导电膜以及将成为导电层103f的导电膜时,例如优选利用溅射法。在利用光刻工序在导电膜上形成抗蚀剂掩模之后对该导电膜进行加工,由此可以形成导电层。可以在形成导电层112a之后形成将成为导电层103f的导电膜,也可以在形成将成为导电层103f的导电膜并将该导电膜加工为导电层103f之后对将成为导电层112a的导电膜进行加工来形成导电层112a。注意,虽然在此阶段可以形成具有开口148的导电层103,但是优选在此将成为导电层103f的导电膜仅被加工为岛状等所希望的形状。然后,优选在绝缘层110中形成开口之后在导电层103f中形成开口来形成导电层103。由此,易于使绝缘层110及导电层103的开口的形状一致。在导电膜的加工中可以使用湿蚀刻法和干蚀刻法中的一方或双方。

[0335] 接着,在导电层103f上形成将成为绝缘层110a的绝缘膜110af及将成为绝缘层110b的绝缘膜110bf(图17B)。

[0336] 例如,作为绝缘膜110af,优选形成氮化硅膜或氧化铝膜。此外,作为绝缘膜110bf,例如优选形成氧化硅膜或氧氮化硅膜。

[0337] 当形成绝缘膜110af及绝缘膜110bf时,例如优选利用溅射法或PECVD法。优选在形成绝缘膜110af之后以不使绝缘膜110af的表面暴露于大气的方式在真空中连续形成绝缘膜110bf。通过连续形成绝缘膜110af及绝缘膜110bf,可以抑制来源于大气的杂质附着于绝缘膜110af的表面。作为该杂质,例如可以举出水及有机物。

[0338] 形成绝缘膜110af及绝缘膜110bf时的衬底温度都优选为180℃以上且450℃以下,更优选为200℃以上且450℃以下,更优选为250℃以上且450℃以下,更优选为300℃以上且450℃以下,更优选为300℃以上且400℃以下,更优选为350℃以上且400℃以下。通过使形

成绝缘膜110af及绝缘膜110bf时的衬底温度在上述范围内,可以减少从绝缘膜110af及绝缘膜110bf本身的杂质(例如,水及氢)的释放,由此可以抑制杂质扩散到半导体层108。因此,可以实现呈现良好的电特性且可靠性高的晶体管。

[0339] 注意,由于先形成绝缘膜110af及绝缘膜110bf然后形成半导体层108,所以没有因形成绝缘膜110af及绝缘膜110bf时施加的热导致的氧从半导体层108脱离的担忧。

[0340] 优选在形成绝缘膜110bf之后不向大气开放(在原位(in-situ))而在含氧气氛下进行等离子体处理。例如,优选进行 N_2O 等离子体处理。通过进行这样的等离子体处理,可以将氧供应到绝缘膜110bf。

[0341] 此外,也可以在形成绝缘膜110af及绝缘膜110bf之后进行加热处理。通过进行加热处理,可以使水及氢从绝缘膜110af及绝缘膜110bf的表面及膜中脱离。

[0342] 加热处理的温度优选为 $150^{\circ}C$ 以上且低于衬底的应变点,更优选为 $200^{\circ}C$ 以上且 $450^{\circ}C$ 以下,更优选为 $250^{\circ}C$ 以上且 $450^{\circ}C$ 以下,更优选为 $300^{\circ}C$ 以上且 $450^{\circ}C$ 以下,更优选为 $300^{\circ}C$ 以上且 $400^{\circ}C$ 以下,更优选为 $350^{\circ}C$ 以上且 $400^{\circ}C$ 以下。可以在包含贵气体、氮和氧中的一个以上的气氛下进行加热处理。作为含氮气氛或含氧气氛,也可以使用干燥空气(CDA: Clean Dry Air)。注意,该气氛中氢或氧等的含量优选为尽可能少。作为该气氛,优选使用露点为 $-60^{\circ}C$ 以下,优选为 $-100^{\circ}C$ 以下的高纯度气体。通过使用氢、水等的含量尽可能少的气氛,可以尽可能地防止氢、水等被绝缘膜110af及绝缘膜110bf吸收。该加热处理可以使用烘箱、快速热退火(RTA: Rapid Thermal Annealing)装置等。通过使用RTA装置,可以缩短加热处理时间。

[0343] 接着,优选在绝缘膜110bf上形成金属氧化物层149(图17C)。通过形成金属氧化物层149,可以将氧供应到绝缘膜110bf。

[0344] 对金属氧化物层149的导电性没有限制。金属氧化物层149可以使用绝缘膜、半导体膜和导电膜中的至少一种。金属氧化物层149例如可以使用氧化铝、氧化铪、铝酸铪、铟氧化物、铟锡氧化物(ITO)或含硅的铟锡氧化物(ITSO)。

[0345] 作为金属氧化物层149,优选使用包含一个以上的与半导体层108相同的元素的氧化物材料。尤其是,优选使用可应用于半导体层108的氧化物半导体材料。例如,优选将IGZO用于金属氧化物层149和半导体层108的双方。

[0346] 当形成金属氧化物层149时,引入到沉积装置的处理室内的氧流量与沉积气体的总流量的比例(氧流量比)或处理室内的氧分压越高,越可以增大供应给绝缘膜110bf中的氧量。氧流量比或氧分压例如为50%以上且100%以下,优选为65%以上且100%以下,更优选为80%以上且100%以下,进一步优选为90%以上且100%以下。尤其是,优选将氧流量比设定为100%,来使氧分压尽量接近于100%。

[0347] 如此,通过在含氧气氛下利用溅射法形成金属氧化物层149,在形成金属氧化物层149时可以在对绝缘膜110bf供氧的同时防止氧从绝缘膜110bf脱离。其结果是,可以将较多的氧封闭在绝缘膜110bf中。并且,可以通过后面的加热处理对半导体层108供应较多的氧。其结果是,可以减少半导体层108中的氧空位及 V_0H ,而可以实现呈现良好的电特性且可靠性高的晶体管。

[0348] 优选在形成金属氧化物层149之后进行加热处理。关于加热处理可以参照上述记载,所以省略详细说明。通过在形成金属氧化物层149之后进行加热处理,可以有效地从金

属氧化物层149对绝缘膜110bf供氧。

[0349] 在形成金属氧化物层149之后或在上述加热处理之后也可以还将氧通过金属氧化物层149供应给绝缘膜110bf。作为氧的供应方法,例如可以使用离子注入法、离子掺杂法、等离子体浸没离子注入法或等离子体处理。在本发明的一个方式的半导体装置的制造方法的等离子体处理中,可以适当地使用以高频功率使氧气体等离子体化的装置。作为以高频功率使气体等离子体化的装置,例如可以举出等离子体蚀刻装置及等离子体灰化装置。

[0350] 接着,去除金属氧化物层149。

[0351] 虽然对金属氧化物层149的去除方法没有特别的限制,但是可以适当地采用湿蚀刻法。通过利用湿蚀刻法,可以抑制去除金属氧化物层149时绝缘膜110bf被蚀刻。因此,可以抑制绝缘膜110bf的厚度变小,并且可以使绝缘层110b的厚度均匀。

[0352] 注意,对绝缘膜110bf供氧处理不局限于上述方法。例如,可以利用离子掺杂法、离子注入法或等离子体处理等对绝缘膜110bf供应氧自由基、氧原子、氧原子离子或氧分子离子等。此外,也可以在绝缘膜110bf上形成抑制氧脱离的膜之后,经过该膜对绝缘膜110bf供应氧。优选在供应氧之后去除该膜。作为上述抑制氧脱离的膜,可以使用含有铟、锌、镓、锡、铝、铬、钽、钛、钼、镍、铁、钴和钨中的一种以上的导电膜或半导体膜。

[0353] 接着,在绝缘膜110bf上形成将成为绝缘层110c的绝缘膜110cf(图17D)。由于绝缘膜110cf的形成可以参照关于绝缘膜110af的形成的记载,所以省略详细说明。注意,绝缘膜110af和绝缘膜110cf的沉积条件可以相同或不同。

[0354] 此外,在制造图5A至图5C所示的晶体管100B的情况下,在绝缘膜110cf上还形成将成为绝缘层110d的绝缘膜。

[0355] 例如,作为绝缘膜110cf,优选形成氮化硅膜或氧化铝膜。此外,例如,作为将成为绝缘层110d的绝缘膜110df(未图示),优选形成氮化硅膜。

[0356] 如上所述,绝缘层110d包括含氢量比绝缘层110c多的区域。

[0357] 绝缘膜110df的沉积气体中的 NH_3 气体的流量比例优选比绝缘膜110cf的沉积气体高。绝缘膜110cf的沉积气体也可以不使用 NH_3 气体。通过在 NH_3 气体的流量与沉积气体的总流量的比例高的条件下进行沉积,可以增高绝缘膜110df的含氢量。由此,可以增加绝缘层110d中的通过加热释放的氢之量。此外,可以减少绝缘层110c中的通过加热释放的氢之量。

[0358] 此外,通过使绝缘膜110cf和绝缘膜110df的沉积条件不同,可以调节绝缘层110d中的通过加热释放的氢之量。具体而言,在绝缘膜110cf和绝缘膜110df的沉积条件之间,使沉积功率(沉积功率密度)、沉积压力、沉积气体的种类、沉积气体流量比、沉积温度及衬底和电极之间的距离中的一个或多个不同即可。例如,在绝缘膜110df的沉积功率密度比绝缘膜110cf的沉积功率密度低时,可以使绝缘膜110df的含氢量比绝缘膜110cf的含氢量多。由此,可以增加绝缘层110d中的通过加热释放的氢之量。

[0359] 当形成绝缘膜110cf及绝缘膜110df时,例如优选利用溅射法或PECVD法。尤其是,通过利用PECVD法,可以容易地形成氢含量低的膜及氢含量高的膜的双方,因此是优选的。

[0360] 优选在形成绝缘膜110cf之后以不使绝缘膜110cf的表面暴露于大气的方式在真空中连续形成绝缘膜110df。通过连续形成绝缘膜110cf及绝缘膜110df,可以抑制来源于大气的杂质附着于绝缘膜110cf的表面。

[0361] 形成绝缘膜110cf及绝缘膜110df时的衬底温度都优选为 180°C 以上且 450°C 以下,

更优选为200℃以上且450℃以下,更优选为250℃以上且450℃以下,更优选为300℃以上且450℃以下,更优选为300℃以上且400℃以下,更优选为350℃以上且400℃以下。通过使形成绝缘膜110cf及绝缘膜110df时的衬底温度在上述范围内,可以减少从绝缘膜110cf及绝缘膜110df本身的杂质(例如,水及氢)的释放,由此可以抑制杂质扩散到半导体层108。因此,可以实现呈现良好的电特性且可靠性高的晶体管。

[0362] 接着,在绝缘膜110cf上形成将成为导电层112b的导电膜112f(图18A)。例如,当形成导电膜112f时优选利用溅射法。

[0363] 接着,形成包括开口143的导电层112b。本实施方式示出如下例子:如图18B所示,将导电膜112f加工为岛状等所希望的形状的导电层112B,然后如图18C所示,在导电层112B中设置开口143,由此形成导电层112b。由此,可以使用用来形成开口143的抗蚀剂掩模形成开口141及开口148。此外,可以连续进行开口143的形成工序、开口141及开口148的形成工序。由此,易于使导电层112b、绝缘层110及导电层103的开口形状一致。另一方面,也可以在导电膜112f中设置开口143之后将其加工为所希望的形状来形成导电层112b。

[0364] 当加工导电膜112f(也可以说形成导电层112B及形成导电层112b)时可以利用湿蚀刻法和干蚀刻法中的一方或双方。尤其是,当形成开口143时,优选利用湿蚀刻法。

[0365] 接着,通过在绝缘膜110af、110bf、110cf中设置开口141且在导电层103f中设置开口148,形成导电层103及绝缘层110(绝缘层110a、110b、110c)(图18C)。在此,开口141及开口148设置在与导电层112b的开口143重叠的位置上。通过设置开口141及开口148,可以使导电层112a的与开口141、143及148重叠的区域露出。

[0366] 当形成开口141及开口148时可以利用湿蚀刻法和干蚀刻法中的一方或双方。例如,通过利用干蚀刻法形成开口141和开口148的双方,可以使开口中的导电层103和绝缘层110的面对齐(可以减少台阶),所以是优选的。

[0367] 如上所述,开口141及开口148例如可以使用用于开口143的形成的抗蚀剂掩模形成。具体而言,可以在导电层112B上形成抗蚀剂掩模,使用该抗蚀剂掩模去除导电层112B的一部分来形成开口143,使用该抗蚀剂掩模去除绝缘膜110af、110bf、110cf各自的一部分来形成开口141,还去除导电层103f的一部分来形成开口148。注意,开口141和开口148中的一方或双方也可以使用与用于开口143的形成的抗蚀剂掩模不同的抗蚀剂掩模形成。

[0368] 接着,以覆盖开口141、143及148的方式形成将成为半导体层108的金属氧化物膜108f(图19A)。金属氧化物膜108f以与导电层112b的顶面及侧面、绝缘层110的顶面及侧面、导电层103的侧面以及导电层112a的顶面接触的方式设置。

[0369] 此外,导电层103的开口148中的侧面有时因与金属氧化物膜108f接触而被氧化。有时根据导电层103的材料而导致氧化,使得导电层103的导电性下降。由于导电层103与金属氧化物膜108f也可以不电连接,导电层103的开口148中的侧面也可以被氧化。例如,也可以在导电层103与金属氧化物膜108f之间存在导电层103的氧化物。

[0370] 金属氧化物膜108f优选以尽量均匀的厚度形成在导电层103的开口148中的侧面、绝缘层110的开口141中的侧面以及导电层112b的开口143中的侧面。金属氧化物膜108f例如可以利用溅射法或ALD法沉积。

[0371] 金属氧化物膜108f优选通过使用金属氧化物靶材的溅射法形成。

[0372] 金属氧化物膜108f优选为缺陷尽可能少的致密的膜。金属氧化物膜108f优选为纯

度高的膜,其中尽可能降低含氢元素的杂质。尤其是,作为金属氧化物膜108f,优选使用具有结晶性的金属氧化物膜。

[0373] 在形成金属氧化物膜108f时,优选使用氧气体。通过在形成金属氧化物膜108f时使用氧气体,可以适当地对绝缘层110中供应氧。例如,在绝缘层110b使用氧化物时,可以适当地对绝缘层110b中供应氧。

[0374] 通过对绝缘层110b供应氧,在后面工序中对半导体层108供应氧,由此可以降低半导体层108中的氧空位及 V_0H 。

[0375] 在沉积金属氧化物膜108f时,也可以混合氧气体和惰性气体(例如,氮气体、氩气体、氙气体等)。注意,在沉积金属氧化物膜108f时氧气体的流量与沉积气体的总流量的比例(氧流量比)越高,金属氧化物膜108f的结晶性可以越高,可以实现具有高可靠性的晶体管。另一方面,氧流量比越低,金属氧化物膜108f的结晶性越低,可以实现通态电流大的晶体管。

[0376] 在形成金属氧化物膜108f时的衬底温度较高时,可以形成结晶性更高且更致密的金属氧化物膜。另一方面,在衬底温度较低时,可以形成结晶性更低且导电性更高的金属氧化物膜108f。

[0377] 形成金属氧化物膜108f时的衬底温度优选为室温以上且250℃以下,更优选为室温以上且200℃以下,进一步优选为室温以上且140℃以下。例如,衬底温度优选为室温以上且140℃以下,由此可以提高生产性。通过在衬底温度为室温或不进行加热衬底的状态下沉积金属氧化物膜108f,可以降低结晶性。

[0378] 当利用ALD法时,优选利用热ALD法或PEALD(PlasmaEnhanced ALD:等离子体增强ALD)等沉积方法。热ALD法具有极高的台阶覆盖性,所以是优选的。此外,PEALD法不仅具有高台阶覆盖性而且可以进行低温沉积,所以是优选的。

[0379] 金属氧化物膜108f例如可以利用包含构成金属元素的前驱体及氧化剂并利用ALD法沉积。

[0380] 例如,当沉积In-Ga-Zn氧化物时,可以使用包含铟的前驱体、包含镓的前驱体及包含锌的前驱体的三种前驱体。或者,也可以使用包含铟的前驱体、包含镓及锌的前驱体的两种前驱体。

[0381] 作为包含铟的前驱体,例如可以举出三乙基铟、三(2,2,6,6-四甲基-3,5-庚二酮酸)铟、环戊二烯基铟、氯化铟(III)以及(3-(二甲基氨基)丙基)二甲基铟。

[0382] 作为包含镓的前驱体,例如可以举出三甲基镓、三乙基镓、三(二甲基酰胺)镓(III)、乙酰丙酮镓(III)、三(2,2,6,6-四甲基-3,5-庚二酮酸)镓、二甲基氯镓、二乙基氯镓以及氯化镓(III)。

[0383] 作为包含锌的前驱体,例如可以举出二甲基锌、二乙基锌、双(2,2,6,6-四甲基-3,5-庚二酮酸)锌以及氯化锌。

[0384] 作为氧化剂,例如可以举出臭氧、氧以及水。

[0385] 作为控制所得到的膜的组成的方法,可以举出源气体的流量比、源气体的流动时间、源气体的流动顺序等的调节。此外,通过调节它们,还可以沉积组成连续地变化的膜。此外,也可以连续地沉积组成不同的膜。

[0386] 在沉积金属氧化物膜108f之前,优选进行用来使在绝缘层110的表面吸附的水、氢

及有机物等脱离的处理和对绝缘层110供应氧的处理中的至少一个。例如,可以在减压气氛下以70℃以上且200℃以下的温度进行加热处理。或者,也可以进行含氧气氛下的等离子体处理。或者,通过进行包含一氧化二氮(N₂O)等含氧化性气体的气氛下的等离子体处理,也可以将氧供应给绝缘层110。当进行包含一氧化二氮气体的等离子体处理时,可以适当地去除绝缘层110的表面的有机物且可以将氧供应给绝缘层110。优选的是,在这种处理之后,以不使绝缘层110的表面暴露于大气的方式连续地沉积金属氧化物膜108f。

[0387] 注意,在半导体层108具有叠层结构的情况下,优选的是,在沉积下层的金属氧化物膜之后,以不使其表面暴露于大气的方式连续地沉积上层的金属氧化物膜。

[0388] 此外,在半导体层108具有叠层结构的情况下,构成半导体层108的所有的层都可以利用相同的沉积方法(例如,溅射法或ALD法)而形成,也可以按各层分别利用不同的沉积方法。例如,也可以利用溅射法沉积第一金属氧化物层且利用ALD法沉积第二金属氧化物层。

[0389] 接着,将金属氧化物膜108f加工为岛状,形成半导体层108(图19B)。

[0390] 半导体层108可以利用湿蚀刻法和干蚀刻法中的一个或两个形成,例如优选利用湿蚀刻法。此时,有时不与半导体层108重叠的区域的导电层112b的一部分被蚀刻而厚度变小。同样地,有时不与半导体层108和导电层112b的双方重叠的区域的绝缘层110的一部分被蚀刻而厚度变小。例如,有时由于蚀刻而绝缘层110中的绝缘层110c消失,露出绝缘层110b的表面。注意,在金属氧化物膜108f的蚀刻中,通过作为绝缘层110c使用选择比高的材料,可以抑制绝缘层110c的厚度变小。

[0391] 优选在沉积金属氧化物膜108f之后或将金属氧化物膜108f加工为半导体层108之后进行加热处理。通过加热处理,可以去除包含在金属氧化物膜108f或半导体层108中或吸附在金属氧化物膜108f或半导体层108的表面的氢或水。此外,通过加热处理,有时金属氧化物膜108f或半导体层108的膜质得到提高(例如,缺陷的降低或结晶性的提高等)。优选半导体层108的加工前进行加热处理。

[0392] 优选通过加热处理将氧从绝缘层110b供应到金属氧化物膜108f的至少一部分或半导体层108的至少一部分。半导体层108中的与绝缘层110b接触的区域及其附近被用作沟道形成区域。通过将氧供应到该区域,可以减少沟道形成区域的氧空位而降低载流子浓度。也就是说,可以使沟道形成区域变为i型(本征)或实质上i型的区域。由此,可以给晶体管赋予稳定的电特性。

[0393] 此外,在上述加热处理或工序中的其他加热处理中,有时导电层103抽出半导体层108所包含的氧而在半导体层108中形成氧空位。当氢等杂质进入该氧空位时,该杂质被用作供体而容易增高载流子浓度。因此,可以使半导体层108中的与导电层103接触的区域及其附近成为低电阻区域。

[0394] 此外,也可以从导电层103对金属氧化物膜108f或半导体层108的一部分供应氢。由此,容易实现半导体层108中的与导电层103接触的区域及其附近的低电阻化,所以是优选的。例如,在导电层103与金属氧化物膜108f或半导体层108接触的部分中,从导电层103供应氢。此外,在工序中的加热处理中,有时促进从导电层103向金属氧化物膜108f或半导体层108供应氢。

[0395] 关于加热处理可以参照上述记载,所以省略详细说明。

[0396] 注意,并不一定需要进行该加热处理。也可以在该工序中不进行加热处理而将在后面的工序中进行的加热处理用作在该工序中的加热处理。有时,可以将后面的工序中的高温下的处理(例如,沉积工序)等用作该工序中的加热处理。

[0397] 接着,以覆盖半导体层108、导电层112b及绝缘层110的方式形成绝缘层106(图19C)。绝缘层106例如优选利用PECVD法或ALD法形成。

[0398] 在半导体层108使用氧化物半导体时,优选将绝缘层106用作抑制氧扩散的阻挡膜。通过使绝缘层106具有抑制氧扩散的功能,可以抑制氧从绝缘层106的上侧扩散到导电层104而导电层104被氧化。其结果是,可以实现呈现良好的电特性且可靠性高的晶体管。

[0399] 注意,在本说明书等中阻挡膜是指具有阻挡性的膜。例如,可以将具有阻挡性的绝缘层称为阻挡绝缘层。在本说明书等中,阻挡性是指抑制所对应的物质的扩散的功能(也可以说透过性低)和俘获或固定(也称为吸杂)所对应的物质的功能中的一方或双方。

[0400] 通过提高用作栅极绝缘层的绝缘层106的形成时的温度,可以形成缺陷少的绝缘层。但是,形成绝缘层106时的温度较高时氧从半导体层108脱离,有时半导体层108中的氧空位及 V_{0H} 增加。形成绝缘层106时的衬底温度优选为180°C以上且450°C以下,更优选为200°C以上且450°C以下,更优选为250°C以上且450°C以下,更优选为300°C以上且450°C以下,更优选为300°C以上且400°C以下。通过使形成绝缘层106时的衬底温度在上述范围内,可以在减少绝缘层106的缺陷的同时抑制氧从半导体层108脱离。因此,可以实现呈现良好的电特性且可靠性高的晶体管。

[0401] 在形成绝缘层106之前也可以对半导体层108的表面进行等离子体处理。通过该等离子体处理,可以降低吸附在半导体层108的表面的水等杂质。因此,可以减少半导体层108与绝缘层106的界面中的杂质,所以可以实现可靠性高的晶体管。尤其是,从半导体层108的形成到绝缘层106的形成之间半导体层108的表面暴露于大气的情况下,进行等离子体处理是优选的。等离子体处理可以例如在氧、臭氧、氮、一氧化二氮、氩等气氛下进行。等离子体处理与绝缘层106的沉积优选以不暴露于大气的方式连续地进行。

[0402] 此外,当作为绝缘层106使用包含多量的氧的膜时,可以将氧从绝缘层106供应到半导体层108,所以是优选的。此外,绝缘层106更优选使用通过加热释放氧的膜。由于在晶体管的制造工序中施加的热而绝缘层106释放氧,因此可以将氧供应到半导体层108。通过将氧从绝缘层106供应到半导体层108,尤其是供应到半导体层108的沟道形成区域,可以减少半导体层108中的氧空位,可以实现具有良好的电特性及高可靠性的晶体管。

[0403] 接着,在绝缘层106上形成导电层104(图19C)。将成为导电层104的导电膜例如优选利用溅射法、热CVD法(包括MOCVD法)或ALD法形成。利用光刻工序在该导电膜上形成抗蚀剂掩模之后加工该导电膜,由此形成用作栅电极的岛状的导电层104。

[0404] 通过上述工序可以制造本发明的一个方式的半导体装置。

[0405] 本实施方式可以与其他实施方式适当地组合。

[0406] (实施方式3)

在本实施方式中,参照图20至图29说明本发明的一个方式的显示装置。

[0407] 本实施方式的显示装置可以为高分辨率显示装置或大型显示装置。因此,例如可以将本实施方式的显示装置用作如下装置的显示部:具有较大的屏幕的电子设备诸如电视装置、台式或笔记本型个人计算机、用于计算机等的显示器、数字标牌、弹珠机等大型游戏

机等;数码相机;数码摄像机;数码相框;移动电话机;便携式游戏机;便携式信息终端;声音再现装置。

[0408] 此外,本实施方式的显示装置可以为高清晰显示装置。因此,例如可以将本实施方式的显示装置用作手表型及手镯型等信息终端设备(可穿戴设备)的显示部以及头戴显示器(HMD)等VR用设备及眼镜型AR用设备等可戴在头上的可穿戴设备的显示部。

[0409] 本发明的一个方式的半导体装置可以用于显示装置或包括该显示装置的模块。作为包括该显示装置的模块,可以举出该显示装置安装有柔性印刷电路板(Flexibleprintedcircuit,下面记为FPC)或TCP(Tape CarrierPackage:带载封装)等连接器的模块、通过COG(Chip OnGlass:玻璃覆晶封装)方式或COF(Chip OnFilm:薄膜覆晶封装)方式等安装有集成电路(IC)的模块等。

[0410] 此外,本实施方式的显示装置也可以具有触摸面板的功能。例如,还可以将能够检测出手指等检测对象的接近或接触的各种检测元件(也可以说传感器元件)用作显示装置。

[0411] 作为传感器的方式,例如可以举出静电电容式、电阻膜式、表面声波式、红外线式、光学式及压敏式。

[0412] 作为静电电容式,例如有表面型静电电容式、投影型静电电容式。此外,作为投影型静电电容式,例如有自电容式、互电容式。优选使用互电容式,因为可以同时多点感测。

[0413] 作为触摸面板,例如可以举出Out-Cell型、On-Cell型及In-Cell型。注意,In-Cell型触摸面板是指在支持显示元件的衬底和对置衬底中的一方或双方设置有构成检测元件的电极的结构。

[0414] [显示装置50A]

图20是显示装置50A的立体图。

[0415] 显示装置50A具有贴合衬底152与衬底151的结构。在图20中,以虚线表示衬底152。

[0416] 显示装置50A包括显示部162、连接部140、电路部164、导电层165等。图20示出显示装置50A安装有IC173及FPC172的例子。因此,也可以将图20所示的结构称为包括显示装置50A、IC及FPC的显示模块。

[0417] 连接部140设置在显示部162的外侧。连接部140可以沿着显示部162的一个边或多个边设置。连接部140也可以为一个或多个。图20示出以围绕显示部的四个边的方式设置连接部140的例子。在连接部140中,显示元件的公共电极与导电层电连接,可以对公共电极供应电位。

[0418] 电路部164例如包括扫描线驱动电路(也称为栅极驱动器)。此外,电路部164也可以包括扫描线驱动电路和信号线驱动电路(也称为源极驱动器)的双方。

[0419] 导电层165具有对显示部162及电路部164供应信号及电力的功能。该信号及电力从外部经由FPC172输入到导电层165或者从IC173输入到导电层165。

[0420] 图20示出通过COG方式或COF方式等在衬底151上设置IC173的例子。作为IC173,例如可以使用包括扫描线驱动电路和信号线驱动电路中的一方或双方的IC。注意,显示装置50A及显示模块不一定必须设置有IC。此外,也可以将IC利用COF方式等安装于FPC。

[0421] 本发明的一个方式的半导体装置例如可以用于显示装置50A的显示部162和电路部164中的一方或双方。

[0422] 例如,在将本发明的一个方式的半导体装置用于显示装置的像素电路时,可以缩小像素电路的占有面积而可以实现高清晰显示装置。此外,例如在将本发明的一个方式的半导体装置用于显示装置的驱动电路(例如,栅极线驱动电路和源极线驱动电路中的一方或双方)时,可以缩小驱动电路的占有面积而可以实现窄边框的显示装置。此外,本发明的一个方式的半导体装置具有良好的电特性,通过将该半导体装置用于显示装置,可以提高显示装置的可靠性。

[0423] 显示部162是显示装置50A中的图像显示区域,包括周期性地排列的多个像素201。图20中示出一个像素201的放大图。

[0424] 对本实施方式的显示装置中的像素的排列没有特别的限制,可以采用各种方法。作为像素的排列,例如可以举出条纹排列、S条纹排列、矩阵状排列、Delta排列、拜耳排列(Bayer arrangement)及Pentile排列。

[0425] 图20所示的像素201包括呈现红色光的子像素11R、呈现绿色光的子像素11G以及呈现蓝色光的子像素11B。

[0426] 子像素11R、11G、11B都包括显示元件以及控制该显示元件的驱动电路。

[0427] 作为显示元件可以使用各种元件,例如可以举出液晶元件及发光元件。除此之外,还可以使用快门方式或光干涉方式的MEMS(Micro Electro Mechanical Systems:微电子机械系统)元件、采用微囊方式、电泳方式、电润湿方式或电子粉流体(注册商标)方式等的显示元件等。此外,也可以使用利用光源以及采用量子点材料的颜色转换技术的QLED(量子点LED,Quantum-dot LED)。

[0428] 作为使用液晶元件的显示装置,例如可以举出透射型液晶显示装置、反射型液晶显示装置及半透射型液晶显示装置。

[0429] 作为可用于使用液晶元件的显示装置的模式,例如,可以举出垂直取向(VA:VerticalAlignment)模式、FFS(FringeFieldSwitching:边缘电场转换)模式、IPS(In-Plane-Switching:平面切换)模式、TN(Twisted Nematic:扭曲向列)模式、ASM(AxiallySymmetric alignedMicro-cell:轴对称排列微单元)模式、OCB(OpticallyCompensatedBirefringence:光学补偿弯曲)模式、FLC(Ferroelectric LiquidCrystal:铁电性液晶)模式、AFLC(AntiFerroelectric LiquidCrystal:反铁电液晶)模式、ECB(ElectricallyControlledBirefringence:电控双折射)模式及宾主模式。作为VA模式,例如可以举出MVA(Multi-Domain VerticalAlignment:多象限垂直取向)模式、PVA(PatternedVerticalAlignment:垂直取向构型)模式及ASV(Advanced SuperView:高级超视觉)模式。

[0430] 作为可用于液晶元件的液晶材料,例如可以举出热致液晶、低分子液晶、高分子液晶、高分子分散型液晶(PDLC:PolymerDispersedLiquid Crystal:聚合物分散液晶)、高分子网络型液晶(PNLC:PolymerNetwork Liquid Crystal)、铁电液晶及反铁电液晶。这些液晶材料根据条件呈现出胆甾相、近晶相、立方相、手向列相、各向同性相、蓝相等。此外,作为液晶材料,可以使用正型液晶和负型液晶中的任一种,可以根据所使用的模式或设计来选择。

[0431] 作为发光元件,例如可以举出LED、OLED(Organic LED)、半导体激光器等自发光性发光元件。作为LED,例如可以使用小型LED、微型LED等。

[0432] 作为发光元件含有的发光物质,例如可以举出发射荧光的物质(荧光材料)、发射磷光的物质(磷光材料)、呈现热活化延迟荧光的物质(热活化延迟荧光(Thermally activated delayed fluorescence:TADF)材料)及无机化合物(量子点材料等)。

[0433] 发光元件的发光颜色可以为红外、红色、绿色、蓝色、青色、品红色、黄色或白色等。此外,当发光元件具有微腔结构时,可以进一步提高颜色纯度。

[0434] 在发光元件所包括的一对电极中,一方的电极被用作阳极且另一方的电极被用作阴极。

[0435] 本发明的一个方式的显示装置也可以采用如下结构中的任意个:向与形成有发光元件的衬底相反的方向发射光的顶部发射(top emission)型、向形成有发光元件的衬底一侧发射光的底部发射(bottom emission)型、向双面发射光的双面发射(dual emission)型。

[0436] 图21A示出显示装置50A的包括FPC172的区域的一部分、电路部164的一部分、显示部162的一部分、连接部140的一部分及包括端部的区域的一部分的截面的一个例子。

[0437] 图21A所示的显示装置50A在衬底151与衬底152之间包括晶体管205D、205R、205G、205B、发光元件130R、发光元件130G、发光元件130B等。发光元件130R是呈现红色光的子像素11R所包括的显示元件,发光元件130G是呈现绿色光的子像素11G所包括的显示元件,发光元件130B是呈现蓝色光的子像素11B所包括的显示元件。

[0438] 显示装置50A采用SBS结构。在SBS结构中,可以分别进行各发光元件的材料及结构的最优化,材料及结构的选择自由度增大,亮度的提高以及可靠性的提高变得容易。

[0439] 此外,显示装置50A采用顶部发射型。在顶部发射型中,可以以与发光元件的发光区域重叠的方式配置晶体管等,所以与底部发射型相比可以进一步提高像素的开口率。

[0440] 晶体管205D、205R、205G、205B都形成在衬底151上。这些晶体管可以使用相同的材料及相同的工序制造。

[0441] 在本实施方式中,示出作为晶体管205D、205R、205G、205B使用OS晶体管的例子。作为晶体管205D、205R、205G、205B,可以使用本发明的一个方式的晶体管。也就是说,在显示装置50A中,显示部162和电路部164的双方包括本发明的一个方式的晶体管。通过在显示部162中使用本发明的一个方式的晶体管,可以缩小像素尺寸而可以实现高清晰化。此外,通过在电路部164中使用本发明的一个方式的晶体管,可以缩小电路部164的占有面积而可以实现窄边框化。关于本发明的一个方式的晶体管可以参照上述实施方式的记载。

[0442] 具体而言,晶体管205D、205R、205G、205B都包括用作栅极的导电层104、用作栅极绝缘层的绝缘层106、用作源极及漏极的导电层112a及导电层112b、包含金属氧化物的半导体层108、与导电层112a及半导体层108接触的导电层103及绝缘层110(绝缘层110a、110b、110c)。在此,经过对相同的导电膜进行加工而得到的多个层附有相同的阴影线。绝缘层110位于导电层112a与半导体层108之间。绝缘层106位于导电层104与半导体层108之间。

[0443] 注意,本实施方式的显示装置所包括的晶体管不局限于本发明的一个方式的晶体管。例如,也可以组合包括本发明的一个方式的晶体管和其他结构的晶体管。

[0444] 本实施方式的显示装置例如可以包括平面晶体管、交错型晶体管和反交错型晶体管中的任一个以上。本实施方式的显示装置所包括的晶体管具有顶栅型和底栅型中的任何一个结构。或者,也可以在形成沟道的半导体层上下设置有栅极。

[0445] 此外,本实施方式的显示装置也可以包括Si晶体管。

[0446] 在提高像素电路所包括的发光元件的发光亮度时,需要增大流过发光元件的电流。为此,需要提高像素电路所包括的驱动晶体管的源极-漏极间电压。因为OS晶体管的源极-漏极间的耐压比Si晶体管高,所以可以对OS晶体管的源极-漏极间施加高电压。由此,通过作为像素电路所包括的驱动晶体管使用OS晶体管,可以增大流过发光元件的电流而提高发光元件的发光亮度。

[0447] 此外,当晶体管在饱和区域中工作时,与Si晶体管相比,OS晶体管可以使对于栅极-源极间电压的变化的源极-漏极间电流的变化细小。因此,通过作为像素电路所包括的驱动晶体管使用OS晶体管,可以根据栅极-源极间电压的变化详细决定流过源极-漏极间的电流,所以可以控制流过发光元件的电流。由此,可以增大像素电路的灰度数。

[0448] 此外,关于晶体管在饱和区域中工作时流过的电流的饱和特性,与Si晶体管相比,OS晶体管即使逐渐地提高源极-漏极间电压也可以使稳定的电流(饱和电流)流过。因此,通过将OS晶体管用作驱动晶体管,即使例如发光元件的电流-电压特性发生不均匀,也可以使稳定的电流流过发光元件。也就是说,OS晶体管当在饱和区域中工作时即使改变源极-漏极间电压,源极-漏极间电流也几乎不变,因此可以使发光元件的发光亮度稳定。

[0449] 电路部164所包括的晶体管和显示部162所包括的晶体管可以具有相同的结构或不同的结构。电路部164所包括的多个晶体管可以具有相同的结构或两种以上的不同结构。与此同样,显示部162所包括的多个晶体管可以具有相同的结构或两种以上的不同结构。

[0450] 显示部162所包括的所有晶体管都可以为OS晶体管,显示部162所包括的所有晶体管都可以为Si晶体管,显示部162所包括的部分晶体管也可以为OS晶体管且剩下的晶体管也可以为Si晶体管。

[0451] 例如,通过在显示部162中使用LTPS晶体管和OS晶体管的双方,可以实现具有低功耗及高驱动能力的显示装置。此外,有时将组合LTPS晶体管和OS晶体管的结构称为LTPO。作为更优选的例子,可以举出如下结构:将OS晶体管用于被用作控制布线间的导通/非导通的开关的晶体管等且将LTPS晶体管用于控制电流的晶体管等。

[0452] 例如,显示部162所包括的晶体管之一被用作用来控制流过发光元件的电流的晶体管且也可以称为驱动晶体管。驱动晶体管的源极和漏极中的一个与发光元件的像素电极电连接。作为该驱动晶体管优选使用LTPS晶体管。由此,可以增大在像素电路中流过发光元件的电流。

[0453] 另一方面,显示部162所包括的晶体管的其他之一被用作用来控制像素的选择和非选择的开关,也可以被称为选择晶体管。选择晶体管的栅极与栅极线电连接,源极和漏极中的一个与源极线(信号线)电连接。选择晶体管优选使用OS晶体管。因此,即便使帧频显著小(例如,1fps以下)也可以维持像素的灰度,由此通过在显示静态图像时停止驱动器,可以降低功耗。

[0454] 以覆盖晶体管205D、205R、205G、205B的方式设置有绝缘层218,绝缘层218上设置有绝缘层235。

[0455] 绝缘层218优选被用作晶体管的保护层。绝缘层218优选使用不容易扩散水及氢等杂质的材料。由此,可以将绝缘层218用作阻挡层。通过采用这种结构,可以有效地抑制杂质从外部扩散到晶体管中,从而可以提高显示装置的可靠性。

[0456] 绝缘层218优选包括一层以上的无机绝缘膜。作为无机绝缘膜,例如可以举出氧化绝缘膜、氮化绝缘膜、氧氮化绝缘膜及氮氧化绝缘膜。这些无机绝缘膜的具体例子是如上所述的。

[0457] 绝缘层235优选被用作平坦化层,适合使用有机绝缘膜。作为能够用于有机绝缘膜的材料,例如可以使用丙烯酸树脂、聚酰亚胺树脂、环氧树脂、聚酰胺树脂、聚酰亚胺酰胺树脂、硅氧烷树脂、苯并环丁烯类树脂、酚醛树脂及这些树脂的前体等。此外,绝缘层235也可以采用有机绝缘膜及无机绝缘膜的叠层结构。绝缘层235的最表面层优选被用作蚀刻保护层。由此,在加工像素电极111R、111G、111B等时,可以抑制在绝缘层235中形成凹部。或者,也可以在加工像素电极111R、111G、111B等时在绝缘层235中设置凹部。

[0458] 绝缘层235上设置有发光元件130R、130G、130B。

[0459] 发光元件130R包括绝缘层235上的像素电极111R、像素电极111R上的EL层113R以及EL层113R上的公共电极115。图21A所示的发光元件130R发射红色光(R)。EL层113R包括发射红色光的发光层。

[0460] 发光元件130G包括绝缘层235上的像素电极111G、像素电极111G上的EL层113G及EL层113G上的公共电极115。图21A所示的发光元件130G发射绿色光(G)。EL层113G包括发射绿色光的发光层。

[0461] 发光元件130B包括绝缘层235上的像素电极111B、像素电极111B上的EL层113B及EL层113B上的公共电极115。图21A所示的发光元件130B发射蓝色光(B)。EL层113B包括发射蓝色光的发光层。

[0462] 注意,在图21A中以相同厚度示出EL层113R、113G、113B,但不局限于此。EL层113R、113G、113B的各膜厚度也可以不同。例如,优选根据增强EL层113R、113G、113B所发射的光的光程长设定厚度。由此,可以实现微腔结构来提高从各发光元件发射的光的色纯度。

[0463] 像素电极111R通过设置在绝缘层106、绝缘层218及绝缘层235中的开口与晶体管205R所具有的导电层112b电连接。同样地,像素电极111G与晶体管205G所具有的导电层112b电连接,像素电极111B与晶体管205B所具有的导电层112b电连接。

[0464] 像素电极111R、111G、111B的各端部被绝缘层237覆盖。绝缘层237被用作分隔壁。绝缘层237可以使用无机绝缘材料和有机绝缘材料中的一方或双方设置为单层结构或叠层结构。绝缘层237例如可以使用可用于绝缘层218的材料及可用于绝缘层235的材料。绝缘层237可以使像素电极与公共电极电绝缘。此外,绝缘层237可以使彼此相邻的发光元件电绝缘。

[0465] 绝缘层237至少设置在显示部162中。绝缘层237不仅可以设置在显示部162中还可以设置在连接部140及电路部164中。此外,绝缘层237也可以设置为延伸到显示装置50A的端部。

[0466] 公共电极115是发光元件130R、130G、130B共用的连续的膜。多个发光元件共用的公共电极115与设置在连接部140中的导电层123电连接。导电层123优选使用利用与像素电极111R、111G、111B相同的材料且通过与像素电极111R、111G、111B相同的工序形成的导电层。

[0467] 在本发明的一个方式的显示装置中,作为像素电极和公共电极中的提取光一侧的电极使用透射可见光的导电膜。此外,作为不提取光一侧的电极,优选使用反射可见光的导

电膜。

[0468] 此外,不提取光一侧的电极也可以使用透射可见光的导电膜。在此情况下,优选在反射层与EL层间配置该电极。换言之,EL层的发光也可以被该反射层反射而从显示装置提取。

[0469] 作为形成发光元件的一对电极的材料,可以适当地使用金属、合金、导电化合物及它们的混合物等。作为该材料,具体地可以举出铝、镁、钛、铬、锰、铁、钴、镍、铜、镓、锌、铟、锡、钼、钽、钨、钼、金、铂、银、钇及铈等金属以及适当地组合它们的合金。此外,作为该材料,可以举出铟锡氧化物(也称为In-Sn氧化物、ITO)、In-Si-Sn氧化物(也称为ITSO)、铟锌氧化物(In-Zn氧化物)及In-W-Zn氧化物等。此外,作为该材料,可以举出铝、镍和镧的合金(A1-Ni-La)等含铝合金(铝合金)、银和镁的合金及银、钯和铜的合金(也记作Ag-Pd-Cu、APC)等含银合金。此外,作为该材料,可以举出以上没有列举的属于元素周期表中第1族或第2族的元素(例如,锂、铯、钙、锶)、钕、镱等稀土金属、适当地组合它们的合金以及石墨烯等。

[0470] 发光元件优选采用微腔谐振器(微腔)结构。因此,发光元件所包括的一对电极中的一个优选包括具有可见光透射性及反射性的电极(半透射-半反射电极),另一个优选包括具有可见光反射性的电极(反射电极)。当发光元件具有微腔结构时,可以在两个电极之间使从发光层得到的发光谐振,并且可以增强从发光元件发射的光。

[0471] 透明电极的光透射率为40%以上。例如,优选将可见光(波长为400nm以上且小于750nm的光)透射率为40%以上的电极用作发光元件的透明电极。半透射-半反射电极的对可见光的反射率为10%以上且95%以下,优选为30%以上且80%以下。反射电极对可见光的反射率为40%以上且100%以下,优选为70%以上且100%以下。此外,这些电极的电阻率优选为 $1 \times 10^{-2} \Omega \text{ cm}$ 以下。

[0472] EL层113R、113G、113B都被设置为岛状。在图21A中,相邻的EL层113R的端部与EL层113G的端部重叠,相邻的EL层113G的端部与EL层113B的端部重叠,相邻的EL层113R的端部与EL层113B的端部重叠。如图21A所示,在使用高精度金属掩模沉积岛状EL层的情况下,有时彼此相邻的EL层的端部重叠,但本发明不局限于此。也就是说,彼此相邻的EL层也可以不重叠而分离。此外,在显示装置中也可以存在彼此相邻的EL层重叠的部分和彼此相邻的EL层不重叠而分离的部分的双方。

[0473] EL层113R、113G、113B都至少包括发光层。发光层包含一种或多种发光物质。作为发光物质,适当地使用呈现蓝色、紫色、蓝紫色、绿色、黄绿色、黄色、橙色或红色等发光颜色的物质。此外,作为发光物质,也可以使用发射近红外光的物质。

[0474] 作为发光物质,可以举出荧光材料、磷光材料、TADF材料及量子点材料等。

[0475] 发光层除了发光物质(客体材料)以外还可以包含一种或多种有机化合物(主体材料、辅助材料等)。作为一种或多种有机化合物,可以使用空穴传输性高的物质(空穴传输材料)和电子传输性高的物质(电子传输材料)中的一或双方。此外,作为一种或多种有机化合物,也可以使用双极性物质(电子传输性及空穴传输性高的物质)或TADF材料。

[0476] 例如,发光层优选包含磷光材料、容易形成激基复合物的空穴传输材料及电子传输材料的组合。通过采用这样的结构,可以高效地得到利用从激基复合物到发光物质(磷光材料)的能量转移的ExTET(Exciplex-Triplet Energy Transfer:激基复合物-三重态能量转移)的发光。此外,通过作为该激基复合物选择形成发射与发光物质的最低能量一侧的吸收

带的波长重叠的光的组合,可以使能量转移变得顺利,从而高效地得到发光。通过采用上述结构,可以同时实现发光元件的高效率、低电压驱动以及长寿命。

[0477] EL层除了发光层之外还可以包括包含空穴注入性高的物质的层(空穴注入层)、包含空穴传输材料的层(空穴传输层)、包含电子阻挡性高的物质的层(电子阻挡层)、包含电子注入性高的物质的层(电子注入层)、包含电子传输材料的层(电子传输层)和包含空穴阻挡性高的物质的层(空穴阻挡层)中的一个或多个。除此之外,EL层也可以包含双极性物质和TADF材料中的一方或双方。

[0478] 发光元件可以使用低分子化合物或高分子化合物,还可以包含无机化合物。构成发光元件的层可以通过蒸镀法(包括真空蒸镀法)、转印法、印刷法、喷墨法、涂敷法等的方法形成。

[0479] 发光元件可以采用单结构(只有一个发光单元的结构),也可以采用串联结构(包括多个发光单元的结构)。发光单元至少包括一个发光层。串联结构具有多个发光单元通过电荷产生层串联连接的结构。电荷产生层具有在对一对的电极间施加电压时向两个发光单元中的一方注入电子且向另一方注入空穴的功能。通过采用串联结构,可以实现能够以高亮度发光的发光元件。此外,串联结构由于与单结构相比可以降低为了得到相同的亮度的电流,所以可以提高可靠性。此外,也可以将串联结构称为叠层结构。

[0480] 在图21A中使用串联结构的发光元件时,优选的是,EL层113R包括发射红色光的多个发光单元,EL层113G包括发射绿色光的多个发光单元,并且EL层113B包括发射蓝色光的多个发光单元。

[0481] 发光元件130R、130G、130B上设置有保护层131。保护层131和衬底152由粘合层142粘合。衬底152设置有遮光层117。作为发光元件的密封,例如可以采用固体密封结构或中空密封结构。在图21A中,衬底152和衬底151之间的空间被粘合层142填充,即采用固体密封结构。或者,也可以采用使用惰性气体(氮或氩等)填充该空间的中空密封结构。此时,粘合层142也可以以不与发光元件重叠的方式设置。此外,也可以使用与设置为框状的粘合层142不同的树脂填充该空间。

[0482] 保护层131至少设置在显示部162中,优选以覆盖显示部162整体的方式设置。保护层131优选以除了显示部162以外还覆盖连接部140及电路部164的方式设置。此外,保护层131优选以延伸至显示装置50A的端部的方式设置。另一方面,为了使FPC172与导电层166电连接,连接部204中可不设置有保护层131的部分。

[0483] 通过在发光元件130R、130G、130B上设置保护层131,可以提高发光元件的可靠性。

[0484] 保护层131可以具有单层结构或两层以上的叠层结构。此外,对保护层131的导电性没有限制。作为保护层131,可以使用绝缘膜、半导体膜和导电膜中的至少一种。

[0485] 当保护层131包括无机膜时,可以抑制发光元件的劣化,诸如防止公共电极115的氧化、抑制杂质(水分、氧等)进入发光元件中等,由此可以提高显示装置的可靠性。

[0486] 作为保护层131例如可以使用氧化绝缘膜、氮化绝缘膜、氧氮化绝缘膜及氮氧化绝缘膜等无机绝缘膜。这些无机绝缘膜的具体例子是如上所述的。尤其是,保护层131优选包括氮化绝缘膜或氮氧化绝缘膜,更优选包括氮化绝缘膜。

[0487] 此外,作为保护层131也可以使用包含ITO、In-Zn氧化物、Ga-Zn氧化物、Al-Zn氧化物或IGZO等的无机膜。该无机膜优选具有高电阻,具体而言,该无机膜优选具有比公共电极

115高的电阻。该无机膜还可以包含氮。

[0488] 在经过保护层131提取发光元件的发光的情况下,保护层131的可见光透射性优选高。例如,ITO、IGZO以及氧化铝都是可见光透射性高的无机材料,所以是优选的。

[0489] 作为保护层131,例如可以采用氧化铝膜和氧化铝膜上的氮化硅膜的叠层结构或者氧化铝膜和氧化铝膜上的IGZO膜的叠层结构。通过使用该叠层结构,可以抑制杂质(水及氧等)进入EL层一侧。

[0490] 并且,保护层131也可以包括有机膜。例如,保护层131也可以包括有机膜和无机膜的双方。作为可用于保护层131的有机膜,例如可以举出可用于绝缘层235的有机绝缘膜等。

[0491] 在衬底151与衬底152不重叠的区域中设置连接部204。在连接部204中,导电层165通过导电层166及连接层242与FPC172电连接。例如,导电层165采用加工与导电层112b相同的导电膜而得的导电层。例如,导电层166采用加工与像素电极111R、111G、111B相同的导电膜而得的导电层。在连接部204的顶面上露出导电层166。因此,通过连接层242可以使连接部204与FPC172电连接。

[0492] 显示装置50A采用顶部发射型。发光元件所发射的光射出到衬底152一侧。衬底152优选使用可见光透射性高的材料。像素电极111R、111G、111B包含反射可见光的材料,对置电极(公共电极115)包含使可见光透射的材料。

[0493] 优选在衬底152的衬底151一侧的面设置遮光层117。遮光层117可以设置在相邻的发光元件之间、连接部140及电路部164等中。

[0494] 此外,也可以在衬底152的衬底151一侧的面或保护层131上设置滤色片等着色层。在与发光元件重叠地设置滤色片时,可以提高从像素发射的光的色纯度。

[0495] 着色层是选择性地透过特定波长区域的光而吸收其他波长区域的光的有色层。例如,可以使用透过红色波长区域的光的红色(R)滤色片、透过绿色波长区域的光的绿色(G)滤色片、透过蓝色波长区域的光的蓝色(B)滤色片等。各着色层可以使用金属材料、树脂材料、颜料、染料中的一种或多种。着色层利用印刷法、喷墨法、使用光刻法的蚀刻方法等在所需的位置形成。

[0496] 此外,可以在衬底152的外侧(与衬底151一侧相反一侧的面)配置各种光学构件。作为光学构件,例如可以举出偏振片、相位差板、光扩散层(扩散薄膜等)、防反射层及聚光薄膜(condensing film)。此外,在衬底152的外侧也可以配置抑制尘埃的附着的抗静电膜、不容易被弄脏的具有拒水性的膜、抑制使用时的损伤的硬涂膜、冲击吸收层等表面保护层。例如,通过作为表面保护层设置玻璃层或二氧化硅层(SiO_x 层),可以抑制表面被弄脏或受到损伤,所以是优选的。此外,作为表面保护层也可以使用DLC(类金刚石碳)、氧化铝(AlO_x)、聚酯类材料或聚碳酸酯类材料等。此外,作为表面保护层优选使用对可见光的透射率高的材料。此外,表面保护层优选使用硬度高的材料。

[0497] 衬底151及衬底152分别可以使用玻璃、石英、陶瓷、蓝宝石、树脂、金属、合金、半导体等。从发光元件取出光一侧的衬底使用使该光透射的材料。通过将具有柔性的材料用于衬底151及衬底152,可以提高显示装置的柔性,由此可以实现柔性显示器。作为衬底151和衬底152中的至少一方,也可以使用偏振片。

[0498] 作为衬底151及衬底152,分别可以使用如下材料:聚对苯二甲酸乙二醇酯(PET)或聚萘二甲酸乙二醇酯(PEN)等聚酯树脂、聚丙烯腈树脂、丙烯酸树脂、聚酰亚胺树脂、聚甲基

丙烯酸甲酯树脂、聚碳酸酯(PC)树脂、聚醚砜(PES)树脂、聚酰胺树脂(尼龙、芳族聚酰胺等)、聚硅氧烷树脂、环烯烃树脂、聚苯乙烯树脂、聚酰胺-酰亚胺树脂、聚氨酯树脂、聚氯乙烯树脂、聚偏氯乙烯树脂、聚丙烯树脂、聚四氟乙烯(PTFE)树脂、ABS树脂以及纤维素纳米纤维等。此外,也可以作为衬底151和衬底152中的至少一方使用其厚度为具有柔性程度的玻璃。

[0499] 在将圆偏振片重叠于显示装置的情况下,优选将光学各向同性高的衬底用作显示装置所包括的衬底。光学各向同性高的衬底的双折射较低(也可以说双折射量较少)。作为光学各向同性高的薄膜,可以举出三乙酸纤维素(TAC,也称为三醋酸纤维素)薄膜、环烯烃聚合物(COP)薄膜、环烯烃共聚物(COC)薄膜及丙烯酸树脂薄膜等。

[0500] 作为粘合层142,可以使用紫外线固化粘合剂等光固化粘合剂、反应固化粘合剂、热固化粘合剂、厌氧粘合剂等各种固化粘合剂。作为这些粘合剂,可以举出环氧树脂、丙烯酸树脂、硅酮树脂、酚醛树脂、聚酰亚胺树脂、酰亚胺树脂、PVC(聚氯乙烯)树脂、PVB(聚乙烯醇缩丁醛)树脂、EVA(乙烯-醋酸乙烯酯)树脂等。尤其是,优选使用环氧树脂等透湿性低的材料。此外,也可以使用两液混合型树脂。此外,也可以使用粘合薄片等。

[0501] 作为连接层242,可以使用各向异性导电膜(ACF:Anisotropic ConductiveFilm)、各向异性导电膏(ACP:Anisotropic ConductivePaste)等。

[0502] [显示装置50B]

图21B示出显示装置50B的显示部162的截面的一个例子。显示装置50B的与显示装置50A主要不同之处在于各颜色的子像素中使用包括被发光元件共用的EL层113的发光元件、以及着色层(滤色片等)。图21B所示的结构可以组合于图21A所示的包括FPC172的区域、电路部164、显示部162的衬底151至绝缘层235的叠层结构、连接部140及端部的结构。注意,在后述的显示装置的说明中,有时省略说明与先前说明的显示装置同样的部分。

[0503] 图21B所示的显示装置50B包括发光元件130R、130G、130B、透射红色光的着色层132R、透射绿色光的着色层132G及透射蓝色光的着色层132B等。

[0504] 发光元件130R包括像素电极111R、像素电极111R上的EL层113以及EL层113上的公共电极115。发光元件130R的发光通过着色层132R作为红色光提取到显示装置50B的外部。

[0505] 发光元件130G包括像素电极111G、像素电极111G上的EL层113以及EL层113上的公共电极115。发光元件130G的发光通过着色层132G作为绿色光提取到显示装置50B的外部。

[0506] 发光元件130B包括像素电极111B、像素电极111B上的EL层113以及EL层113上的公共电极115。发光元件130B的发光通过着色层132B作为蓝色光提取到显示装置50B的外部。

[0507] 发光元件130R、130G、130B共用EL层113及公共电极115。与各颜色的子像素分别设置有不同EL层的结构相比,各颜色的子像素共用EL层113的结构可以减少制造工序数。

[0508] 例如,图21B所示的发光元件130R、130G、130B发射白色光。发光元件130R、130G、130B所发射的白色光透射着色层132R、132G、132B,由此可以得到所希望的颜色光。

[0509] 白色发光元件优选包括两个以上的发光层。在使用两个发光层得到白色发光的情况下,以两个发光层的各发光颜色处于补色关系的方式选择发光层即可。例如,通过使第一发光层的发光颜色与第二发光层的发光颜色处于补色关系,可以得到在发光元件整体上以白色发光的结构。此外,在使用三个以上的发光层得到白色发光的情况下,三个以上的发光层的各发光颜色组合而得到在发光元件整体上以白色发光的结构即可。

[0510] EL层113优选例如包括含有发射蓝色光的发光物质的发光层以及含有发射比蓝色波长长的可见光的发光物质的发光层。EL层113优选例如包括发射黄色光的发光层及发射蓝色光的发光层。或者,EL层113优选例如包括发射红色光的发光层、发射绿色光的发光层及发射蓝色光的发光层。

[0511] 发射白色光的发光元件优选采用串联结构。具体而言,可以采用:包括发射黄色光的发光单元及发射蓝色光的发光单元的两级串联结构;包括发射红色光及绿色光的发光单元以及发射蓝色光的发光单元的两级串联结构;依次包括发射蓝色光的发光单元、发射黄色光、黄绿色光或绿色光的发光单元以及发射蓝色光的发光单元的三级串联结构;或者依次包括发射蓝色光的发光单元、发射黄色光、黄绿色光或绿色光及红色光的发光单元以及发射蓝色光的发光单元的三级串联结构等。例如,作为发光单元的叠层数及颜色顺序,可以举出从阳极一侧层叠B和Y的两级结构、层叠B和发光单元X的两级结构、层叠B、Y和B的三级结构、层叠B、X和B的三级结构,作为发光单元X中的发光层的叠层数及颜色顺序,可以采用从阳极一侧层叠R和Y的两层结构、层叠R和G的两层结构、层叠G和R的两层结构、层叠G、R和G的三层结构或层叠R、G和R的三层结构等。此外,也可以在两个发光层之间设置其他层。

[0512] 此外,通过采用微腔结构,发射白色光的结构的发光元件有时加强红色、绿色或蓝色等特定颜色而发光。

[0513] 或者,例如图21B所示的发光元件130R、130G、130B发射蓝色光。此时,EL层113包括一层以上的发射蓝色光的发光层。关于呈现蓝色光的子像素11B,可以提取发光元件130B所发射的蓝色光。此外,关于呈现红色光的子像素11R及呈现绿色光的子像素11G,通过在发光元件130R或发光元件130G与衬底152之间设置颜色转换层,可以使发光元件130R或发光元件130G所发射的蓝色光转换为更长波长的光而提取为红色光或绿色光。并且,优选的是,在发光元件130R上的颜色转换层与衬底152之间设置着色层132R并在发光元件130G上的颜色转换层与衬底152之间设置着色层132G。发光元件所发射的光的一部分有时不经颜色转换层的转换而透射。通过经由着色层提取透射颜色转换层的光,可以由着色层吸收所希望的颜色光之外的光而提高子像素所呈现的光的色纯度。

[0514] [显示装置50C]

图22所示的显示装置50C与显示装置50B的主要不同之处在于前者为底部发射型显示装置。

[0515] 发光元件所发射的光射出到衬底151一侧。衬底151优选使用可见光透射性高的材料。另一方面,对用于衬底152的材料的透光性没有限制。

[0516] 优选在衬底151与晶体管之间形成遮光层117。图22示出如下例子:衬底151上设置有遮光层117,遮光层117上设置有绝缘层153,并且绝缘层153上设置有晶体管205D、晶体管205R(未图示)、晶体管205G及晶体管205B等。此外,绝缘层218上设置有着色层132R、着色层132G及着色层132B,着色层132R、着色层132G及着色层132B上设置有绝缘层235。

[0517] 与着色层132R重叠的发光元件130R包括像素电极111R、EL层113及公共电极115。

[0518] 与着色层132G重叠的发光元件130G包括像素电极111G、EL层113及公共电极115。

[0519] 与着色层132B重叠的发光元件130B包括像素电极111B、EL层113及公共电极115。

[0520] 像素电极111R、111G、111B各自使用可见光透射性高的材料。公共电极115优选使用反射可见光的材料。因为在底部发射型显示装置中可以将电阻低的金属等用于公共电极

115,所以可以抑制发生因公共电极115的电阻导致的电压下降,而可以实现高显示品质。

[0521] 本发明的一个方式的晶体管可以实现微型化而缩小占有面积,所以可以在底部发射结构显示装置中提高像素的开口率或减小像素的尺寸。

[0522] [显示装置50D]

图23A所示的显示装置50D与显示装置50A的主要不同之处在于前者包括受光元件130S。

[0523] 显示装置50D在像素中包括发光元件及受光元件。在显示装置50D中,优选的是,作为发光元件使用有机EL元件并作为受光元件使用有机光电二极管。有机EL元件及有机光电二极管可以形成在同一衬底上。因此,可以将有机光电二极管安装在使用有机EL元件的显示装置中。

[0524] 在像素包括发光元件及受光元件的显示装置50D中,像素具有受光功能,所以该显示装置可以在显示图像的同时检测出对象物的接触或接近。因此,显示部162除了图像显示功能之外还具有摄像功能和感测功能中的一方或双方。例如,不仅是在显示装置50D所包括的所有的子像素中显示图像,而是可以用一部分的子像素作为光源发射光,用其他一部分的子像素进行光检测且用剩下子像素显示图像。

[0525] 因此,不需要与显示装置50D另行设置受光部及光源,而可以减少电子设备的构件数量。例如,不需要另行设置安装在电子设备中的生物识别装置或者用于滚动等的静电电容式的触摸面板等。因此,通过使用显示装置50D,可以提供一种制造成本降低的电子设备。

[0526] 当将受光元件用于图像传感器时,显示装置50D能够使用受光元件拍摄图像。例如,可以使用图像传感器进行用来利用指纹、掌纹、虹膜、脉形状(包括静脉形状、动脉形状)或脸等的个人识别的摄像。

[0527] 此外,受光元件可以用于触摸传感器(也称为直接接触传感器)或非接触传感器(也称为悬浮传感器、悬浮触摸传感器、非触摸传感器)等。触摸传感器在对象物(手指、手或笔等)直接接触显示装置时可以检测出对象物。此外,非接触传感器即使对象物没有接触显示装置也可以检测出该对象物。

[0528] 发光元件130S包括绝缘层235上的像素电极111S、像素电极111S上的功能层113S、功能层113S上的公共电极115。光Lin从显示装置50D的外部入射到功能层113S。

[0529] 像素电极111S通过设置在绝缘层106、绝缘层218及绝缘层235中的开口与晶体管205S所具有的导电层112b电连接。

[0530] 像素电极111S的端部被绝缘层237覆盖。

[0531] 公共电极115是受光元件130S、发光元件130R(未图示)、发光元件130G和发光元件130B共用的连续的膜。发光元件和受光元件共用的公共电极115与设置在连接部140中的导电层123电连接。

[0532] 功能层113S至少包括活性层(也称为光电转换层)。活性层包含半导体。作为该半导体,可以举出硅等无机半导体及包含有机化合物的有机半导体。在本实施方式中,示出使用有机半导体作为活性层含有的半导体的例子。通过使用有机半导体,可以以同一方法(例如真空蒸镀法)形成发光层和活性层,并可以共同使用制造设备,所以是优选的。

[0533] 功能层113S也可以还包括包含空穴传输性高的物质、电子传输性高的物质或双极性物质等的层作为活性层以外的层。此外,不局限于此,也可以还包括包含空穴注入性高的

物质、空穴阻挡材料、电子注入性高的物质或电子阻挡材料等的层。作为功能层113S例如可以使用上述可用于发光元件的材料。

[0534] 受光元件可以使用低分子化合物或高分子化合物,还可以包含无机化合物。构成受光元件的层可以通过蒸镀法(包括真空蒸镀法)、转印法、印刷法、喷墨法、涂敷法等的方法形成。

[0535] 图23B及图23C所示的显示装置50D在衬底151与衬底152之间包括具有受光元件的层353、电路层355及具有发光元件的层357。

[0536] 层353例如包括受光元件130S。层357例如包括发光元件130R、130G、130B。

[0537] 电路层355包括驱动受光元件的电路及驱动发光元件的电路。电路层355例如包括晶体管205R、205G、205B。除此之外,还可以在电路层355中设置开关、晶体管、电容器、电阻器、布线、端子等中的一个或多个。

[0538] 图23B是将受光元件130S用作触摸传感器的例子。如图23B所示,在接触显示装置50D的手指352反射在层357中发光元件发射的光时,层353中的受光元件检测出该反射光。由此,可以检测出手指352接触显示装置50D。

[0539] 图23C是将受光元件130S用作非接触传感器的例子。如图23C所示,在接近(即不接触)显示装置50D的手指352反射在层357中发光元件发射的光时,层353中的受光元件检测出该反射光。

[0540] [显示装置50E]

图24A所示的显示装置50E是采用MML(MetalMaskLess)结构的显示装置的一个例子。也就是说,显示装置50E包括不用高精细金属掩模制造的发光元件。注意,衬底151至绝缘层235的叠层结构以及保护层131至衬底152的叠层结构是与显示装置50A同样的,所以省略说明。

[0541] 在图24A中,绝缘层235上设置有发光元件130R、130G、130B。

[0542] 发光元件130R包括绝缘层235上的导电层124R、导电层124R上的导电层126R、导电层126R上的层133R、层133R上的公共层114以及公共层114上的公共电极115。图24A所示的发光元件130R发射红色光(R)。层133R包括发射红色光的发光层。在发光元件130R中,可以将层133R及公共层114统称为EL层。可以将导电层124R和导电层126R中的一方或双方称为像素电极。

[0543] 发光元件130G包括绝缘层235上的导电层124G、导电层124G上的导电层126G、导电层126G上的层133G、层133G上的公共层114以及公共层114上的公共电极115。图24A所示的发光元件130G发射绿色光(G)。层133G包括发射绿色光的发光层。在发光元件130G中,可以将层133G及公共层114统称为EL层。可以将导电层124G和导电层126G中的一方或双方称为像素电极。

[0544] 发光元件130B包括绝缘层235上的导电层124B、导电层124B上的导电层126B、导电层126B上的层133B、层133B上的公共层114以及公共层114上的公共电极115。图24A所示的发光元件130B发射蓝色光(B)。层133B包括发射蓝色光的发光层。在发光元件130B中,可以将层133B及公共层114统称为EL层。可以将导电层124B和导电层126B中的一方或双方称为像素电极。

[0545] 在本说明书等中,将发光元件所包括的EL层中的对各发光元件设置的岛状层记为

层133R、层133G或层133B且将多个发光元件共用的层记为公共层114。此外,在本说明书等中,有时将不包括公共层114的层133R、层133G及层133B称为岛状的EL层、形成为岛状的EL层等。

[0546] 层133R、层133G及层133B彼此分离。通过在各发光元件中设置岛状的EL层,可以抑制相邻的发光元件间的泄漏电流。因此,可以抑制串扰所导致的非意图的发光,从而可以实现对比度非常高的显示装置。

[0547] 此外,在图24A中,以相同厚度示出层133R、133G、133B的膜厚度,但是不局限于此。层133R、133G、133B的各厚度也可以不同。

[0548] 导电层124R通过设置在绝缘层106、绝缘层218及绝缘层235中的开口与晶体管205R所具有的导电层112b电连接。同样地,导电层124G与晶体管205G所具有的导电层112b电连接,导电层124B与晶体管205B所具有的导电层112b电连接。

[0549] 导电层124R、124G、124B以覆盖设置在绝缘层235中的开口的的方式形成。导电层124R、124G、124B的凹部分别填充有层128。

[0550] 层128具有使导电层124R、124G、124B的凹部平坦化的功能。导电层124R、124G、124B及层128上设置有与导电层124R、124G、124B电连接的导电层126R、126G、126B。因此,与导电层124R、124G、124B的凹部重叠的区域也可以被用作发光区域,由此可以提高像素的开口率。导电层124R及导电层126R优选使用用作反射电极的导电层。

[0551] 层128可以为绝缘层或导电层。层128可以适当地使用各种无机绝缘材料、有机绝缘材料及导电材料。尤其是,层128优选使用绝缘材料形成,尤其优选使用有机绝缘材料形成。作为层128例如可以使用可用于上述绝缘层237的有机绝缘材料。

[0552] 虽然图24A示出层128的顶面具有平坦部的例子,但是对层128的形状没有特别的限制。层128的顶面可以具有凸曲面、凹曲面和平面中的至少一个形状。

[0553] 此外,层128的顶面的高度与导电层124R的顶面的高度可以一致或大致一致,也可以互不相同。例如,层128的顶面的高度可以低于或高于导电层124R的顶面的高度。

[0554] 导电层126R的端部也可以与导电层124R的端部对齐,并也可以覆盖导电层124R的端部的侧面。导电层124R及导电层126R的各端部优选具有锥形形状。具体而言,导电层124R及导电层126R的各端部优选具有锥形角大于0度且小于90度的锥形形状。在像素电极的端部具有锥形形状时,沿着像素电极的侧面设置的层133R具有倾斜部。通过使像素电极的侧面具有锥形形状,可以使沿着像素电极的侧面设置的EL层的覆盖性良好。

[0555] 关于导电层124G、126G以及导电层124B、126B是与导电层124R、126R同样的,所以省略详细说明。

[0556] 导电层126R的顶面及侧面被层133R覆盖。同样地,导电层126G的顶面及侧面被层133G覆盖,导电层126B的顶面及侧面被层133B覆盖。因此,可以将设置有导电层126R、126G、126B的整个区域用作发光元件130R、130G、130B的发光区域,由此可以提高像素的开口率。

[0557] 层133R、层133G及层133B的各顶面的一部分及侧面被绝缘层125、127覆盖。层133R、层133G、层133B及绝缘层125、127上设置有公共层114,公共层114上设置有公共电极115。公共层114及公共电极115都是多个发光元件共用的连续的膜。

[0558] 在图24A中,导电层126R与层133R之间没有设置图21A等所示的绝缘层237。也就是说,显示装置50E没有设置接触像素电极并覆盖像素电极的顶面端部的绝缘层(也称为分隔

壁、堤坝、间隔物等)。因此,可以使相邻的发光元件间的间隔非常小。由此,可以实现高清晰或高分辨率的显示装置。此外,也不需要用来形成该绝缘层的掩模,由此可以减少显示装置的制造成本。

[0559] 如上所述,层133R、层133G及层133B都包括发光层。层133R、层133G及层133B优选包括发光层以及发光层上的载流子传输层(电子传输层或空穴传输层)。此外,层133R、层133G及层133B优选包括发光层以及发光层上的载流子阻挡层(空穴阻挡层或电子阻挡层)。此外,层133R、层133G及层133B也可以包括发光层、发光层上的载流子阻挡层以及载流子阻挡层上的载流子传输层。层133R、层133G及层133B的表面在显示装置的制造工序中露出,所以通过在发光层上设置载流子传输层和载流子阻挡层中的一方或双方,可以抑制发光层露出到最外表面而可以减少发光层所受到的损伤。由此,可以提高发光元件的可靠性。

[0560] 公共层114例如包括电子注入层或空穴注入层。或者,公共层114可以具有电子传输层与电子注入层的叠层,也可以具有空穴传输层与空穴注入层的叠层。发光元件130R、130G、130B共用公共层114。

[0561] 层133R、层133G及层133B的各侧面被绝缘层125覆盖。绝缘层127隔着绝缘层125覆盖层133R、层133G及层133B的各侧面。

[0562] 通过由绝缘层125和绝缘层127中的至少一个覆盖层133R、层133G及层133B的侧面(甚至覆盖其顶面的一部分),可以抑制公共层114(或公共电极115)与像素电极以及层133R、133G及133B的侧面接触,由此可以抑制发光元件的短路。由此,可以提高发光元件的可靠性。

[0563] 绝缘层125优选与层133R、层133G及层133B的各侧面接触。通过采用绝缘层125与层133R、层133G及层133B接触的结构,可以防止层133R、层133G及层133B的膜剥离,而可以提高发光元件的可靠性。

[0564] 绝缘层127以填充绝缘层125的凹部的方式设置在绝缘层125上。绝缘层127优选覆盖绝缘层125的侧面的至少一部分。

[0565] 通过设置绝缘层125及绝缘层127可以填埋相邻的岛状的层之间,所以可以减少设置在岛状的层上的层(例如,载流子注入层、公共电极等)的被形成面的高低差很大的凹凸而进一步实现平坦化。因此,可以提高载流子注入层或公共电极等的覆盖性。

[0566] 公共层114及公共电极115设置在层133R、层133G、层133B、绝缘层125及绝缘层127上。在设置绝缘层125及绝缘层127之前,产生起因于设置有像素电极及岛状EL层的区域及不设置像素电极及岛状EL层的区域(发光元件间的区域)的台阶。本发明的一个方式的显示装置通过包括绝缘层125及绝缘层127而可以使该台阶平坦化,由此可以提高公共层114及公共电极115的覆盖性。因此,可以抑制断开导致的连接不良。或者,可以抑制因台阶导致公共电极115局部薄膜化而使电阻上升。

[0567] 绝缘层127的顶面优选具有平坦性更高的形状。绝缘层127的顶面也可以具有平面、凸曲面和凹曲面中的至少一个形状。例如,绝缘层127的顶面优选具有曲率半径大的凸曲面形状。

[0568] 绝缘层125可以为包含无机材料的绝缘层。作为绝缘层125,例如可以使用氧化绝缘膜、氮化绝缘膜、氧氮化绝缘膜及氮氧化绝缘膜等无机绝缘膜。这些无机绝缘膜的具体例子是如上所述的。绝缘层125可以为单层结构,也可以为叠层结构。尤其是在蚀刻中氧化铝

与EL层的选择比高,在后面说明的绝缘层127的形成中,具有保护EL层的功能,因此是优选的。尤其是,通过将利用ALD法形成的氧化铝膜、氧化钪膜或氧化硅膜等无机绝缘膜用于绝缘层125,可以形成针孔较少且保护EL层的功能良好的绝缘层125。此外,绝缘层125也可以采用利用ALD法形成的膜与利用溅射法形成的膜的叠层结构。绝缘层125例如可以采用利用ALD法形成的氧化铝膜与利用溅射法形成的氮化硅膜的叠层结构。

[0569] 绝缘层125优选具有相对于水和氧中的至少一方的阻挡绝缘层的功能。绝缘层125优选具有抑制水和氧中的至少一方的扩散的功能。此外,绝缘层125优选具有俘获或固定(也称为吸杂)水和氧中的至少一方的功能。

[0570] 在绝缘层125被用作阻挡绝缘层时,可以具有抑制可能会从外部扩散到各发光元件的杂质(典型的是,水和氧中的至少一方)的进入的结构。通过采用该结构,可以提供一种可靠性高的发光元件,并且可以提供一种可靠性高的显示装置。

[0571] 此外,绝缘层125的杂质元素的浓度优选低。由此,可以抑制杂质从绝缘层125混入到EL层而EL层劣化。此外,通过降低绝缘层125中的杂质元素的浓度,可以提高对水和氧中的至少一方的阻挡性。例如,优选的是,绝缘层125中的氢浓度和碳浓度中的一方充分低,优选为氢浓度和碳浓度中的双方优选充分低。

[0572] 设置在绝缘层125上的绝缘层127具有使形成在相邻的发光元件间的绝缘层125的高低差很大的凹凸平坦化的功能。换言之,通过包括绝缘层127,发挥提高形成公共电极115的面的平坦性的效果。

[0573] 作为绝缘层127,可以适当地使用包含有机材料的绝缘层。作为有机材料,优选使用感光性树脂,例如优选使用包括丙烯酸树脂的感光性树脂组成物。注意,在本说明书等中,丙烯酸树脂不是仅指聚甲基丙烯酸酯或甲基丙烯酸树脂,有时也指广义上的丙烯酸类聚合物整体。

[0574] 此外,作为绝缘层127也可以使用丙烯酸树脂、聚酰亚胺树脂、环氧树脂、酰亚胺树脂、聚酰胺树脂、聚酰亚胺酰胺树脂、硅酮树脂、硅氧烷树脂、苯并环丁烯类树脂、酚醛树脂及上述树脂的前体等。此外,作为绝缘层127,也可以使用聚乙烯醇(PVA)、聚乙烯醇缩丁醛、聚乙烯吡咯烷酮、聚乙二醇、聚甘油、普鲁兰、水溶性纤维素或者醇可溶性聚酰胺树脂等有机材料。此外,作为感光性树脂也可以使用光致抗蚀剂。作为感光性树脂,可以使用正型材料或负型材料。

[0575] 作为绝缘层127也可以使用吸收可见光的材料。通过绝缘层127吸收来自发光元件的发光,可以抑制光从发光元件经过绝缘层127泄漏到相邻的发光元件(杂散光)。因此,能够提高显示装置的显示品质。此外,即使在显示装置中不使用偏振片也可以提高显示品质,所以可以实现显示装置的轻量化及薄型化。

[0576] 作为吸收可见光的材料,可以举出包括黑色等的颜料的材料、包括染料的材料、包括光吸收性的树脂材料(例如,聚酰亚胺等)以及可用于滤色片的树脂材料(滤色片材料)。尤其是,在使用层叠或混合两种颜色或三种以上的颜色的滤色片材料而成的树脂材料时可以提高遮蔽可见光的效果,所以是优选的。尤其是,通过混合三种以上的颜色的滤色片材料,可以实现黑色或近似于黑色的树脂层。

[0577] [显示装置50F]

图24B示出显示装置50F的显示部162的截面的一个例子。显示装置50F与显示装置

50E的主要不同之处在于:在显示装置50F中,各颜色的子像素中设置有具有层133的发光元件及着色层(滤色片等)。图24B所示的结构可以组合于图24A所示的包括FPC172的区域、电路部164、显示部162的衬底151至绝缘层235的叠层结构、连接部140及端部的结构。

[0578] 图24B所示的显示装置50F包括发光元件130R、130G、130B、透射红色光的着色层132R、透射绿色光的着色层132G及透射蓝色光的着色层132B等。

[0579] 发光元件130R的发光通过着色层132R作为红色光提取到显示装置50F的外部。同样地,发光元件130G的发光通过着色层132G作为绿色光提取到显示装置50F的外部。发光元件130B的发光通过着色层132B作为蓝色光提取到显示装置50F的外部。

[0580] 发光元件130R、130G、130B分别包括层133。这些三个层133使用相同的工序和相同的材料形成。此外,这三个层133彼此分离。通过在各发光元件中设置岛状的EL层,可以抑制相邻的发光元件间的泄漏电流。因此,可以抑制串扰所导致的非意图的发光,从而可以实现对比度非常高的显示装置。

[0581] 例如,图24B所示的发光元件130R、130G、130B发射白色光。发光元件130R、130G、130B所发射的白色光透射着色层132R、132G、132B,由此可以得到所希望的颜色光。

[0582] 或者,例如图24B所示的发光元件130R、130G、130B发射蓝色光。此时,层133包括一层以上的发射蓝色光的发光层。关于呈现蓝色光的子像素11B,可以提取发光元件130B所发射的蓝色光。此外,关于呈现红色光的子像素11R及呈现绿色光的子像素11G,通过在发光元件130R或发光元件130G与衬底152之间设置颜色转换层,可以使发光元件130R或发光元件130G所发射的蓝色光转换为更长波长的光而提取为红色光或绿色光。并且,优选的是,在发光元件130R上的颜色转换层与衬底152之间设置着色层132R并在发光元件130G上的颜色转换层与衬底152之间设置着色层132G。通过经由着色层提取透射颜色转换层的光,可以由着色层吸收所希望的颜色光之外的光而提高子像素所呈现的光的色纯度。

[0583] [显示装置50G]

图25所示的显示装置50G与显示装置50F的主要不同之处在于前者为底部发射型显示装置。

[0584] 发光元件所发射的光射出到衬底151一侧。衬底151优选使用可见光透射性高的材料。另一方面,对于衬底152的材料透光性没有限制。

[0585] 在衬底151与晶体管之间优选形成遮光层117。图25示出如下例子:衬底151上设置有遮光层117,遮光层117上设置有绝缘层153,并且绝缘层153上设置有晶体管205D、晶体管205R(未图示)、晶体管205G及晶体管205B等。此外,绝缘层218上设置有着色层132R、着色层132G及着色层132B,着色层132R、着色层132G及着色层132B上设置有绝缘层235。

[0586] 与着色层132R重叠的发光元件130R包括导电层124R、导电层126R、层133、公共层114及公共电极115。

[0587] 与着色层132G重叠的发光元件130G包括导电层124G、导电层126G、层133、公共层114及公共电极115。

[0588] 与着色层132B重叠的发光元件130B包括导电层124B、导电层126B、层133、公共层114及公共电极115。

[0589] 导电层124R、124G、124B、126R、126G、126B各自使用可见光透射性高的材料。公共电极115优选使用反射可见光的材料。因为在底部发射型显示装置中可以将电阻率低的金

属等用于公共电极115,所以可以抑制发生因公共电极115的电阻导致的电压下降,而可以实现高显示品质。

[0590] 本发明的一个方式的晶体管可以实现微型化而缩小占有面积,所以可以在底部发射结构显示装置中提高像素的开口率或减小像素的尺寸。

[0591] [表示装置50H]

图26所示的显示装置50H是VA模式的液晶显示装置。

[0592] 使用粘合层144将衬底151与衬底152贴合。此外,在由衬底151、衬底152及粘合层144包围的区域中密封有液晶262。偏振片260a位于衬底152的外侧的面上,偏振片260b位于衬底151的外侧的面上。此外,虽然未图示,但是可以在偏振片260a的外侧或偏振片260b的外侧设置背光源。

[0593] 衬底151设置有晶体管205D、205R、205G、连接部204、间隔物224等。晶体管205D设置在电路部164,晶体管205R、205G设置在显示部162。晶体管205R、205G所具有的导电层112b被用作液晶元件60的像素电极。

[0594] 衬底152设置有着色层132R、132G、遮光层117、绝缘层225、导电层263等。导电层263被用作液晶元件60的公共电极。

[0595] 晶体管205D、205R、205G分别包括导电层112a、半导体层108、绝缘层106、导电层104及导电层112b。导电层112a被用作源电极和漏电极中的一个,导电层112b被用作源电极和漏电极中的另一个。导电层104被用作栅电极。绝缘层106的一部分被用作栅极绝缘层。

[0596] 此外,导电层112a上设置有与其接触的导电层103。导电层103包含其导电性比导电层112a高的导电材料并被用作辅助布线。此外,导电层103与半导体层108的一部分接触。

[0597] 如上所述,在本实施方式中,示出作为晶体管205D、205R、205G使用OS晶体管的例子。作为晶体管205D、205R、205G,可以使用本发明的一个方式的晶体管。也就是说,在显示装置50H中,显示部162和电路部164的双方包括本发明的一个方式的晶体管。通过在显示部162中使用本发明的一个方式的晶体管,可以缩小像素尺寸而可以实现高清晰化。此外,通过在电路部164中使用本发明的一个方式的晶体管,可以缩小电路部164的占有面积而可以实现窄边框化。关于本发明的一个方式的晶体管可以参照上述实施方式的记载。

[0598] 此外,晶体管205D、205R、205G被绝缘层218覆盖。绝缘层218被用作晶体管205D、205R、205G的保护层。

[0599] 显示部162所包括的子像素包括晶体管、液晶元件60及着色层。例如,呈现红色光的子像素包括晶体管205R、液晶元件60及透过红色光的着色层132R。此外,呈现绿色光的子像素包括晶体管205G、液晶元件60及透过绿色光的着色层132G。虽然未图示,呈现蓝色光的子像素也是同样地包括晶体管、液晶元件60及透过蓝色光的着色层。

[0600] 液晶元件60包括导电层112b、导电层263以及夹在它们之间的液晶262。

[0601] 此外,衬底151上设置有位于与导电层112a同一面上的导电层264。导电层264具有隔着绝缘层110(绝缘层110a、绝缘层110b及绝缘层110c)与导电层112b重叠的部分。由导电层112b、导电层264及它们间的绝缘层110形成存储电容器。注意,导电层112b与导电层264间设置有一个以上的绝缘层即可,也可以通过蚀刻去除绝缘层110中的一个或两个。

[0602] 衬底152侧以覆盖着色层132R、132G、遮光层117的方式设置有绝缘层225。绝缘层225也可以被用作平坦化膜。通过绝缘层225可以使导电层263的表面大致平坦,由此可以使

液晶262的取向状态一致。

[0603] 此外,在导电层263及绝缘层218等中,也可以在与液晶262接触的面上设置用来控制液晶262的取向的取向膜。(参照图28A及图28B中的取向膜265)。

[0604] 导电层112b及导电层263透过可见光。也就是说,可以使显示装置50H成为透射型液晶显示装置。例如,当将背光源配置在衬底152一侧时,被偏振片260a偏振的背光源的光透过衬底152、导电层263、液晶262、导电层112b及衬底151到达偏振片260b。此时,可以由施加到导电层112b与导电层263间的电压控制液晶262的取向,由此控制光的光学调制。也就是说,可以控制透过偏振片260b射出的光的强度。此外,因为入射的光的指定波长区域以外的光被着色层吸收,因此所提取的光成为例如呈现红色的光。

[0605] 在此,作为偏振片260b可以使用直线偏振片,也可以使用圆偏振片。例如可以使用将直线偏振片和四分之一波相位差板层叠而成的偏振片。通过作为偏振片260b使用圆偏振片,可以抑制外光反射。

[0606] 此外,当作为偏振片260b使用圆偏振片时,作为偏振片260a也可以使用圆偏振片,也可以使用一般的直线偏振片。通过根据用于偏振片260a、偏振片260b的偏振片的种类调整用于液晶元件60的液晶元件的单元间隙、取向及驱动电压等,来实现所希望的对比度即可。

[0607] 导电层263在连接部140中通过连接体223与设置在衬底151侧的导电层166b电连接。导电层166b通过设置在绝缘层110中的开口与导电层165b电连接。由此,可以从配置在衬底151侧的FPC或IC向导电层263供应电位或信号。图26示出导电层165b通过与导电层112a及导电层103相同的材料及工序形成的例子,并示出导电层166b通过与导电层112b相同的材料及工序形成的例子。

[0608] 例如,连接体223可以使用导电粒子。作为导电粒子,可以采用表面覆盖有金属材料的树脂或二氧化硅等粒子。作为金属材料,优选使用镍或金,因为其可以降低接触电阻。此外,优选使用如在镍上还覆盖有金等以层状覆盖有两种以上的金属材料的粒子。此外,连接体223优选采用能够弹性变形或塑性变形的材料。此时,有时导电粒子成为图26所示的那样的在纵向上被压扁的形状。通过具有该形状,可以增大连接体223与其电连接的导电层的接触面积,从而可以降低接触电阻并抑制接触不良等问题发生。连接体223优选以由粘合层144覆盖的方式配置。例如,优选将连接体223分散在固化之前的粘合层144中。

[0609] 靠近衬底151的端部的区域设置有连接部204。在连接部204中,导电层166a通过连接层242与FPC172电连接。导电层166a通过设置在绝缘层110中的开口与导电层165a连接。图26示出导电层165a通过与导电层112a及导电层103相同的材料及工序形成的例子,并示出导电层166a通过与导电层112b相同的材料及工序形成的例子。

[0610] [显示装置50I]

图27所示的显示装置50I是FFS模式的液晶显示装置。显示装置50I与显示装置50H主要不同之处是液晶元件60的结构。

[0611] 绝缘层110上设置有用作液晶元件60的公共电极的导电层263,导电层263上设置有绝缘层261。此外,绝缘层261上设置有具有晶体管的源电极和漏电极中的另一个的功能及液晶元件60的像素电极的功能的导电层112b。导电层112b上设置有绝缘层218。

[0612] 导电层112b从平面看时具有梳齿状形状或设置有狭缝的形状。此外,导电层263与

导电层112b重叠地配置。此外,在与着色层重叠的区域中,在导电层263上具有不配置导电层112b的部分。

[0613] 通过隔着绝缘层261层叠导电层112b与导电层263来形成电容。因此,不需要另行形成电容器,从而可以提高像素的开口率。

[0614] 在液晶元件60中,导电层112b和导电层263的双方也可以具有梳齿状的顶面形状。另一方面,如显示装置50I所示,使液晶元件60中的导电层112b和导电层263中的只有一个具有梳齿状的顶面形状,因此成为导电层112b与导电层263部分重叠的结构。由此,可以将导电层112b与导电层263之间的电容用作存储电容,不需要另行设置电容器,因此可以提高显示装置的开口率。

[0615] [显示装置50J]

在图28A所示的显示装置50J中,绝缘层110b的与液晶元件60重叠的部分通过蚀刻被去除。显示装置50J所包括的液晶元件60包括依次层叠导电层112c、绝缘层110a、绝缘层110c及导电层112b的部分。通过液晶元件60与绝缘层110b不重叠,不仅可以提高光透过率而且可以减少位于来自光源的光的路径上的界面数,由此可以抑制界面反射及界面散射的影响。

[0616] 导电层112b被用作液晶元件60的像素电极。导电层112c被用作液晶元件60的公共电极。导电层112c使用与导电层112a相同的导电膜形成。

[0617] 注意,绝缘层106和绝缘层218中的任一方或双方的与液晶元件60重叠的部分可以通过蚀刻被去除。或者,也可以不设置绝缘层218。由此,导电层112b及导电层112c的电场易于传至液晶262,液晶元件60可进行高速工作。再者,不仅可以提高与液晶元件60重叠的部分的光透过率而且可以抑制界面反射及界面散射的影响。此外,绝缘层110a和绝缘层110c中的任一方与液晶元件60重叠的部分可以通过蚀刻被去除。由此,导电层112b及导电层112c的电场易于传至液晶262。有时还可以增大导电层112b与导电层112c间的电容。

[0618] 在液晶元件60中,导电层112b和导电层112c的双方也可以具有梳齿状的顶面形状。另一方面,如显示装置50J所示,使液晶元件60中的导电层112b和导电层112c中的只有一个具有梳齿状的顶面形状,因此成为导电层112b与导电层112c部分重叠的结构。由此,可以将导电层112b与导电层112c之间的电容用作存储电容,不需要另行设置电容器,因此可以提高显示装置的开口率。

[0619] [显示装置50K]

图28B所示的显示装置50K与显示装置50I的主要不同之处在于公共电极设置在像素电极上。晶体管100所包括的导电层112b被用作液晶元件60的像素电极。该导电层112b上设置有绝缘层106及绝缘层218,绝缘层218上设置有导电层263。导电层263被用作液晶元件60的公共电极。导电层263从平面看时具有梳齿形状或设置有狭缝的形状。

[0620] [显示装置的制造方法例子]

以下参照图29说明采用MML (Metal Mask Less) 结构的显示装置的制造方法。在此,详细说明不用高精度金属掩模制造发光元件的工序。图29是各工序中的显示部162所包括的三个发光元件和连接部140的截面图。

[0621] 当制造发光元件时,可以利用蒸镀法等真空工艺以及旋涂法、喷墨法等溶液工艺。作为蒸镀法,可以举出溅射法、离子镀法、离子束蒸镀法、分子束蒸镀法、真空蒸镀法等物理

蒸镀法 (PVD法) 以及化学气相沉积法 (CVD法) 等。尤其是, 可以利用蒸镀法 (真空蒸镀法)、涂敷法 (浸涂法、染料涂布法、棒式涂布法、旋涂法、喷涂法)、印刷法 (喷墨法、丝网印刷 (孔版印刷) 法、胶版印刷 (平版印刷) 法、柔版印刷 (凸版印刷) 法、照相凹版印刷法或微接触印刷法等) 等方法形成包括在EL层中的功能层 (空穴注入层、空穴传输层、空穴阻挡层、发光层、电子阻挡层、电子传输层、电子注入层、电荷产生层等)。

[0622] 以下说明的显示装置的制造方法中制造的岛状的层 (包括发光层的层) 不是使用高精细金属掩模形成, 而是在整个面上沉积发光层之后通过光刻法进行加工来形成。因此, 可以实现至今难以实现的高清晰的显示装置或高开口率的显示装置。再者, 由于可以按每种颜色分别形成发光层, 所以可以实现极为鲜明、对比度高且显示品质高的显示装置。此外, 通过在发光层上设置牺牲层, 可以降低在显示装置的制造工序中发光层受到的损伤, 而可以提高发光元件的可靠性。

[0623] 例如, 在使用发射蓝色光的发光元件、发射绿色光的发光元件及发射红色光的发光元件这三种构成显示装置时, 可以通过重复三次发光层的形成及光刻的加工来形成三种岛状的发光层。

[0624] 首先, 在设置有晶体管205R、205G、205B等 (未图示) 的衬底151上形成像素电极111R、111G、111B及导电层123 (图29A)。

[0625] 在形成将成为像素电极的导电膜时, 例如可以使用溅射法或真空蒸镀法。通过在该导电膜上利用光刻工序形成抗蚀剂掩模之后加工该导电膜, 可以形成像素电极111R、111G、111B及导电层123。该导电膜的加工可以利用湿蚀刻法和干蚀刻法中的一方或双方。

[0626] 接着, 在像素电极111R、111G、111B上形成将在后面成为层133B的膜133Bf (图29A)。膜133Bf (后面的层133B) 包括发射蓝色光的发光层。

[0627] 在本实施方式中示出首先形成发射蓝色光的发光元件中的岛状EL层然后形成发射其他颜色的光的发光元件中的岛状EL层的例子。

[0628] 在形成岛状EL层的工序中, 在以第二个以后的顺序形成的颜色的发光元件中的像素电极有时会在之前的工序受到损伤。因此, 有时在以第二个以后的顺序形成的颜色的发光元件的驱动电压变高。

[0629] 于是, 优选的是, 在制造本发明的一个方式的显示装置时, 从所发射的光的波长最短的发光元件 (例如蓝色发光元件) 的岛状EL层开始制造。例如, 优选按蓝色、绿色、红色或蓝色、红色、绿色的顺序制造岛状EL层。

[0630] 由此, 可以良好地保持蓝色发光元件中像素电极与EL层的界面的状态, 从而可以抑制蓝色发光元件的驱动电压变高。此外, 可以延长蓝色发光元件的寿命并提高可靠性。注意, 与蓝色发光元件相比, 红色及绿色发光元件的驱动电压上升等影响较小, 因此作为显示装置整体可以降低驱动电压并提高可靠性。

[0631] 注意, 岛状EL层的制造顺序不局限于上述顺序, 例如也可以按红色、绿色、蓝色的顺序制造岛状EL层。

[0632] 如图29A所示, 导电层123上不形成有膜133Bf。例如, 可以使用范围掩模将膜133Bf只沉积在所希望的区域。通过采用使用范围掩模的沉积工序及使用抗蚀剂掩模的加工工序, 可以以较简单的工艺制造发光元件。

[0633] 包含在膜133Bf中的化合物的耐热温度优选为100℃以上且180℃以下, 更优选为

120℃以上且180℃以下,进一步优选为140℃以上且180℃以下。由此,可以提高发光元件的可靠性。此外,可以提高在显示装置的制造工序中可承受的温度的上限。因此,可以扩大用于显示装置的材料及形成方法的选择范围,由此可以实现成品率的提高及可靠性的提高。

[0634] 作为耐热温度例如可以采用玻璃化转变温度、软化点、熔点、热分解温度和5%失重温度中的任意温度,优选采用上述温度中最低的温度。

[0635] 膜133Bf例如可以利用蒸镀法形成,具体而言可以利用真空蒸镀法形成。此外,膜133Bf也可以利用转印法、印刷法、喷墨法、涂敷法的方法形成。

[0636] 接着,在膜133Bf及导电层123上形成牺牲层118B(图29A)。通过在将在后面成为牺牲层118B的膜上利用光刻工序形成抗蚀剂掩模之后加工该膜,可以形成牺牲层118B。

[0637] 通过在膜133Bf上设置牺牲层118B,可以降低在显示装置的制造工序中膜133Bf受到的损伤,而可以提高发光元件的可靠性。

[0638] 牺牲层118B优选以覆盖像素电极111R、111G、111B的各端部的方式设置。由此,将在后面的工序中形成的层133B的端部位于像素电极111B的端部的外侧。由于可以将像素电极111B的顶面整体用作发光区域,因此可以提高像素的开口率。此外,层133B的端部有可能在形成层133B后的工序中受到损伤,因此优选使其位于像素电极111B的端部的外侧,即优选不将其用作发光区域。由此,可以抑制发光元件的特性不均匀,而可以提高可靠性。

[0639] 此外,通过由层133B覆盖像素电极111B的顶面及侧面,可以在像素电极111B不露出的状态下进行形成层133B后的各工序。在像素电极111B的端部露出时,在蚀刻工序等中有时会发生腐蚀。通过抑制像素电极111B的腐蚀,可以提高发光元件的成品率及特性。

[0640] 此外,优选还在重叠于导电层123的位置上设置牺牲层118B。由此,可以抑制导电层123在显示装置的制造工序中受到损伤。

[0641] 作为牺牲层118B使用对膜133Bf的加工条件的耐性高的膜,具体而言,使用与膜133Bf的蚀刻选择比大的膜。

[0642] 牺牲层118B以低于膜133Bf所包含的各化合物的耐热温度的温度形成。形成牺牲层118B时的衬底温度典型地为200℃以下,优选为150℃以下,更优选为120℃以下,进一步优选为100℃以下,更进一步优选为80℃以下。

[0643] 在膜133Bf所包含的化合物的耐热温度高时可以提高牺牲层118B的沉积温度,所以是优选的。例如,也可以将形成牺牲层118B时的衬底温度设为100℃以上、120℃以上或140℃以上。沉积温度越高越可以形成致密且阻挡性高的无机绝缘膜。因此,通过上述温度沉积牺牲层,可以进一步减少膜133Bf受到的损伤,由此可以提高发光元件的可靠性。

[0644] 关于形成在膜133Bf上的其他各层(例如绝缘膜125f)的沉积温度也是与上述同样的。

[0645] 牺牲层118B例如可以利用溅射法、ALD法(包括热ALD法、PEALD法)、CVD法或真空蒸镀法形成。此外,也可以使用上述湿法的沉积方法形成。

[0646] 牺牲层118B(在牺牲层118B具有叠层结构时,以接触于膜133Bf的方式设置的层)优选利用对膜133Bf带来的损伤较低的形成方法形成。例如,与溅射法相比,更优选利用ALD法或真空蒸镀法。

[0647] 牺牲层118B可以利用湿蚀刻法或干蚀刻法加工。牺牲层118B的加工优选通过各向异性蚀刻进行。

[0648] 通过利用湿蚀刻法,与干蚀刻法相比,可以降低在加工牺牲层118B时膜133Bf受到的损伤。在使用湿蚀刻法时,例如优选使用显影液、四甲基氢氧化铵(TMAH)水溶液、稀氢氟酸、草酸、磷酸、乙酸、硝酸或包含上述两个以上的混合溶液等。此外,在利用湿蚀刻法时,也可以使用包含水、磷酸、稀氢氟酸及硝酸的混酸类药液。注意,用于湿蚀刻处理的药液可以为碱性或酸性。

[0649] 作为牺牲层118B,例如可以使用金属膜、合金膜、金属氧化物膜、半导体膜、无机绝缘膜和有机绝缘膜中的一种或多种。

[0650] 作为牺牲层118B例如各自可以使用金、银、铂、镁、镍、钨、铬、钼、铁、钴、铜、钡、钛、铝、钇、锆及钽等金属材料或者包含该金属材料的合金材料。

[0651] 牺牲层118B可以使用In-Ga-Zn氧化物、氧化铟、In-Zn氧化物、In-Sn氧化物、铟钛氧化物(In-Ti氧化物)、铟锡锌氧化物(In-Sn-Zn氧化物)、铟钛锌氧化物(In-Ti-Zn氧化物)、铟镓锡锌氧化物(In-Ga-Sn-Zn氧化物)、包含硅的铟锡氧化物等的金属氧化物。

[0652] 注意,也可以使用元素M(M为铝、硅、硼、钇、铜、钒、铍、钛、铁、镍、锗、钼、镧、铈、钕、钐、钷、钆、铽、钨和镁中的一种或多种)代替上述铟。

[0653] 例如,作为非常适合半导体的制造工艺的材料,优选使用硅或锗等的半导体材料。此外,可以使用上述半导体材料的氧化物或氮化物。此外,可以使用碳等的非金属材料或其化合物。此外,可以使用钛、钽、钨、铬、铝等的金属或包含它们中的一个以上的合金。此外,可以使用包含氧化钛或氧化铬等上述金属的氧化物或者氮化钛、氮化铬或氮化钽等氮化物。

[0654] 此外,作为牺牲层118B,可以使用能够用于保护层131的各种无机绝缘膜。尤其是,氧化绝缘膜与膜133Bf的密接性比氮化绝缘膜与膜133Bf的密接性高,所以是优选的。例如,可以将氧化铝、氧化钪及氧化硅等无机绝缘材料用于牺牲层118B。作为牺牲层118B,例如可以利用ALD法形成氧化铝膜。通过利用ALD法,可以减轻对基底(尤其是膜133Bf)的损伤,所以是优选的。

[0655] 例如,作为牺牲层118B可以采用利用ALD法形成的无机绝缘膜(例如,氧化铝膜)和利用溅射法形成的无机膜(例如,In-Ga-Zn氧化物膜、硅膜或钨膜)的叠层结构。

[0656] 此外,作为牺牲层118B和后面形成的绝缘层125的双方可以使用相同无机绝缘膜。例如,作为牺牲层118B和绝缘层125的双方可以使用利用ALD法形成的氧化铝膜。在此,牺牲层118B和绝缘层125可以采用相同沉积条件,也可以采用不同沉积条件。例如,通过与绝缘层125同样的条件沉积牺牲层118B,可以形成牺牲层118B作为对水和氧中的至少一方的阻挡性高的绝缘层。另一方面,牺牲层118B是其大部分或全部在后面的工序中被去除的层,所以优选容易被加工。因此,牺牲层118B优选以与绝缘层125相比沉积时的衬底温度低的条件沉积。

[0657] 作为牺牲层118B也可以使用有机材料。例如,作为有机材料也可以使用可溶解于至少对位于膜133Bf的最上部的膜在化学上稳定的溶剂的材料。尤其是,可以适当地使用溶解于水或醇的材料。当沉积上述材料时,优选的是,在将材料溶解于水或醇等溶剂的状态下通过上述湿法的沉积方法涂布该材料,然后进行用来使溶剂蒸发的加热处理。此时,通过在减压气氛下进行加热处理,可以以低温且短时间去除溶剂,所以可以减少膜133Bf的热损伤,所以是优选的。

[0658] 此外,牺牲层118B也可以使用聚乙烯醇(PVA)、聚乙烯醇缩丁醛、聚乙烯吡咯烷酮、聚乙二醇、聚甘油、普鲁兰多糖、水溶性纤维素、可溶解于醇的聚酰胺树脂或全氟聚合物等氟树脂等有机树脂。

[0659] 例如,作为牺牲层118B可以采用利用蒸镀法和上述湿法沉积方法中的任意个形成的有机膜(例如,PVA膜)和利用溅射法形成的无机膜(例如,氮化硅膜)的叠层结构。

[0660] 注意,有时牺牲膜的一部分作为牺牲层残留在本发明的一个方式的显示装置中。

[0661] 接着,将牺牲层118B用作硬掩模加工膜133Bf来形成层133B(图29B)。

[0662] 由此,如图29B所示,层133B和牺牲层118B的叠层结构残留在像素电极111B上。此外,像素电极111R及像素电极111G露出。此外,在相当于连接部140的区域中,牺牲层118B残留在导电层123上。

[0663] 膜133Bf的加工优选通过各向异性蚀刻进行。尤其优选使用各向异性干蚀刻。或者,也可以使用湿蚀刻。

[0664] 然后,至少改变发光物质而反复进行两次与膜133Bf的形成工序、牺牲层118B的形成工序及层133B的形成工序同样的工序,由此在像素电极111R上形成层133R和牺牲层118R的叠层结构并在像素电极111G上形成层133G和牺牲层118G的叠层结构(图29C)。具体而言,层133R以包括发射红色光的发光层的方式形成,层133G以包括发射绿色光的发光层的方式形成。牺牲层118R、118G可以使用可用于牺牲层118B的材料,并且可以使用相同的材料或者不同的材料。

[0665] 注意,层133B、层133G、层133R的侧面优选分别垂直于或大致垂直于被形成面。例如,被形成面与这些侧面所成的角度优选为60度以上且90度以下。

[0666] 如上所述,利用光刻法形成的层133B、层133G及层133R中的相邻的两个层之间的距离可以减小到8 μm 以下、5 μm 以下、3 μm 以下、2 μm 以下或1 μm 以下。在此,该距离例如可以以层133B、层133G及层133R中的相邻的两个相对端部间的距离规定。通过如上述那样减小岛状EL层间的距离,可以提供一种高清晰度及高开口率的显示装置。

[0667] 接着,以覆盖像素电极、层133B、层133G、层133R、牺牲层118B、牺牲层118G及牺牲层118R的方式形成将在后面成为绝缘层125的绝缘膜125f,并在绝缘膜125f上形成绝缘层127(图29D)。

[0668] 作为绝缘膜125f,优选形成3nm以上、5nm以上或10nm以上且200nm以下、150nm以下、100nm以下或50nm以下的厚度的绝缘膜。

[0669] 绝缘膜125f例如优选通过ALD法形成。通过利用ALD法,可以减少沉积损伤,且可以沉积覆盖性高的膜,所以是优选的。作为绝缘膜125f,例如优选通过ALD法形成氧化铝膜。

[0670] 除此之外,绝缘膜125f也可以利用其沉积速度高于ALD法的溅射法、CVD法或PECVD法形成。由此,可以高生产率地制造可靠性高的显示装置。

[0671] 将成为绝缘层127的绝缘膜优选例如使用含有丙烯酸树脂的感光性树脂组成物通过上述湿法的沉积方法(例如旋涂法)形成。优选的是,在沉积后进行加热处理(也称为前烘)来去除该绝缘膜中的溶剂。接着,对该绝缘膜的一部分照射可见光线或紫外线而使绝缘膜的一部分感光。接着,进行显影来去除绝缘膜中的曝光区域。接着,进行加热处理(也称为后烘)。由此,可以形成图29D所示的绝缘层127。注意,绝缘层127的形状不局限于图29D所示的形状。例如,绝缘层127的顶面可以具有凸曲面、凹曲面和平面中的一个或多个形状。此

外,绝缘层127也可以覆盖绝缘层125、牺牲层118B、牺牲层118G和牺牲层118R中的至少一个端部的侧面。

[0672] 接着,如图29E所示,将绝缘层127用作掩模进行蚀刻处理,去除绝缘膜125f及牺牲层118B、118G、118R的一部分。由此,在牺牲层118B、118G、118R中分别形成开口,层133B、层133G、层133R及导电层123的顶面露出。注意,有时牺牲层118B、118G、118R的一部分残留在与绝缘层127及绝缘层125重叠的位置(参照牺牲层119B、119G、119R)。

[0673] 蚀刻处理可以以干蚀刻或湿蚀刻进行。此外,在使用与牺牲层118B、118G、118R同样的材料沉积绝缘膜125f时,可以一次性地进行蚀刻处理,所以是优选的。

[0674] 如上所述,通过设置绝缘层127、绝缘层125、牺牲层118B、牺牲层118G及牺牲层118R,在各发光元件间,可以抑制公共层114及公共电极115中发生因断开部分的连接不良及因局部膜厚度较薄的部分的电阻上升。由此,根据本发明的一个方式的显示装置可以提高显示品质。

[0675] 接着,在绝缘层127、层133B、层133G及层133R上依次形成公共层114及公共电极115(图29F)。

[0676] 公共层114可以通过蒸镀法(包括真空蒸镀法)、转印法、印刷法、喷墨法、涂布法等的方法形成。

[0677] 公共电极115例如可以利用溅射法或真空蒸镀法形成。或者,也可以层叠通过蒸镀法形成的膜与通过溅射法形成的膜。

[0678] 如上所述,在本发明的一个方式的显示装置的制造方法中,岛状的层133B、岛状的层133G及岛状的层133R不使用高精细金属掩模形成而是在整个面上沉积膜之后对该膜进行加工来形成的,所以可以以均匀的厚度形成岛状层。并且,可以实现高清晰的显示装置或者高开口率的显示装置。此外,即使清晰度或开口率高且子像素间距离极小,也可以抑制相邻的子像素中层133B、层133G及层133R彼此接触。由此,可以抑制子像素间产生泄漏电流。因此,可以抑制串扰所导致的非意图的发光,从而可以实现对比度非常高的显示装置。

[0679] 此外,通过在相邻的岛状EL层间设置端部具有锥形形状的绝缘层127,可以抑制在公共电极115的形成时发生断开,并且可以防止公共电极115中形成局部膜厚度较薄的部分。由此,可以抑制在公共层114及公共电极115中发生因断开部分的连接不良以及因局部膜厚度较薄的部分的电阻上升。由此,本发明的一个方式的显示装置可以同时实现高清晰化和高显示品质。

[0680] 本实施方式可以与其他实施方式适当地组合。

[0681] (实施方式4)

在本实施方式中,使用图30至图32对本发明的一个方式的电子设备进行说明。

[0682] 本实施方式的电子设备在显示部中包括本发明的一个方式的显示装置。本发明的一个方式的显示装置容易实现高清晰化及高分辨率化。因此,可以用于各种电子设备的显示部。

[0683] 此外,可以将本发明的一个方式的半导体装置还用于电子设备的显示部以外。例如,通过在电子设备的控制部等中使用本发明的一个方式的半导体装置可以实现低功耗,所以是优选的。

[0684] 作为电子设备,例如除了电视装置、台式或笔记本型个人计算机、用于计算机等的

显示器、数字标牌、弹珠机等大型游戏机等具有较大的屏幕的电子设备以外,还可以举出数码相机、数码摄像机、数码相框、移动电话机、便携式游戏机、便携式信息终端、声音再现装置等。

[0685] 特别是,因为本发明的一个方式的显示装置可以提高清晰度,所以可以适合用于包括较小的显示部的电子设备。作为这种电子设备可以举出手表型及手镯型信息终端设备(可穿戴设备)、可戴在头上的可穿戴设备等诸如头戴显示器等VR用设备、眼镜型AR用设备及MR用设备等。

[0686] 本发明的一个方式的显示装置优选具有极高的分辨率诸如HD(像素数为 1280×720)、FHD(像素数为 1920×1080)、WQHD(像素数为 2560×1440)、WQXGA(像素数为 2560×1600)、4K(像素数为 3840×2160)、8K(像素数为 7680×4320)等。尤其是,优选设定为4K、8K或其以上的分辨率。此外,本发明的一个方式的显示装置中的像素密度(清晰度)优选为100ppi以上,优选为300ppi以上,更优选为500ppi以上,进一步优选为1000ppi以上,更进一步优选为2000ppi以上,更进一步优选为3000ppi以上,还进一步优选为5000ppi以上,进一步优选为7000ppi以上。通过使用上述具有高分辨率和高清晰度中的一方或双方的显示装置,可以进一步提高真实感及纵深感等。此外,对本发明的一个方式的显示装置的屏幕比例(纵横比)没有特别的限制。例如,显示装置可以适应1:1(正方形)、4:3、16:9、16:10等各种屏幕比例。

[0687] 本实施方式的电子设备也可以包括传感器(该传感器具有检测、检出或测量如下因素的功能:力、位移、位置、速度、加速度、角速度、转速、距离、光、液、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射线、流量、湿度、倾斜度、振动、气味或红外线)。

[0688] 本实施方式的电子设备可以具有各种功能。例如,可以具有如下功能:将各种信息(静态图像、动态图像、文字图像等)显示在显示部上的功能;触摸面板的功能;显示日历、日期或时间等的功能;执行各种软件(程序)的功能;进行无线通信的功能;读出储存在存储介质中的程序或数据的功能;等。

[0689] 使用图30A至图30D说明可戴在头上的可穿戴设备的一个例子。这些可穿戴设备具有显示AR内容的功能、显示VR内容的功能、显示SR内容的功能和显示MR内容的功能中的至少一个。当电子设备具有显示AR、VR、SR、MR等中的至少一个的内容的功能时,可以提高使用者的沉浸感。

[0690] 图30A所示的电子设备700A以及图30B所示的电子设备700B都包括一对显示面板751、一对外壳721、通信部(未图示)、一对安装部723、控制部(未图示)、成像部(未图示)、一对光学构件753、眼镜架757以及一对鼻垫758。

[0691] 显示面板751可以应用本发明的一个方式的显示装置。因此,可以实现能够进行清晰度极高的显示的电子设备。

[0692] 电子设备700A及电子设备700B都可以将由显示面板751显示的图像投影于光学构件753中的显示区域756。因为光学构件753具有透光性,所以使用者可以与通过光学构件753看到的透过图像重叠地看到显示于显示区域的图像。因此,电子设备700A及电子设备700B都是能够进行AR显示的电子设备。

[0693] 电子设备700A及电子设备700B上作为成像部也可以设置有能够拍摄前方的照相

机。此外,通过在电子设备700A及电子设备700B设置陀螺仪传感器等的加速度传感器,可以检测使用者的头部朝向并将对应该方向的图像显示在显示区域756上。

[0694] 通信部具有无线通信装置,通过该无线通信装置可以供应影像信号等。此外,代替无线通信装置或者除了无线通信装置以外还可以包括能够连接供应影像信号及电源电位的电缆的连接器。

[0695] 电子设备700A以及电子设备700B设置有电池,可以以无线方式和有线方式中的一方或双方进行充电。

[0696] 外壳721也可以设置有触摸传感器模块。触摸传感器模块具有检测外壳721的外侧的面是否被触摸的功能。通过触摸传感器模块,可以检测使用者的点按操作或滑动操作等而执行各种处理。例如,通过点按操作可以执行动态图像的暂时停止或再生等的处理,通过滑动操作可以执行快进、快退等的处理等。此外,通过在两个外壳721的每一个设置触摸传感器模块,可以扩大操作范围。

[0697] 作为触摸传感器模块,可以使用各种触摸传感器。例如,可以采用静电电容式、电阻膜方式、红外线方式、电磁感应方式、表面声波式、光学方式等各种方式。尤其是,优选将静电电容式或光学方式的传感器应用于触摸传感器模块。

[0698] 在使用光学方式的触摸传感器时,作为受光元件可以使用光电转换元件。在光电转换元件的活性层中可以使用无机半导体和有机半导体中的一方或双方。

[0699] 图30C所示的电子设备800A以及图30D所示的电子设备800B都包括一对显示部820、外壳821、通信部822、一对安装部823、控制部824、一对成像部825以及一对透镜832。

[0700] 显示部820可以应用本发明的一个方式的显示装置。因此,可以实现能够进行清晰度极高的显示的电子设备。由此,使用者可以感受高沉浸感。

[0701] 显示部820设置在外壳821内部的通过透镜832能看到的位置上。此外,通过在一对显示部820间上显示不同图像,可以进行利用视差的三维显示。

[0702] 可以将电子设备800A以及电子设备800B都称为面向VR的电子设备。装上电子设备800A或电子设备800B的使用者通过透镜832能看到显示在显示部820上的图像。

[0703] 电子设备800A及电子设备800B优选具有一种机构,其中能够调整透镜832及显示部820的左右位置,以根据使用者的眼睛的位置使透镜832及显示部820位于最合适的位置上。此外,优选具有一种机构,其中通过改变透镜832及显示部820之间的距离来调整焦点。

[0704] 使用者可以使用安装部823将电子设备800A或电子设备800B装在头上。在图30C等中,示出安装部823具有如眼镜的镜脚(也称为脚丝)那样的形状,但是不局限于此。只要使用者能够装上,安装部823就例如可以具有头盔型或带型的形状。

[0705] 成像部825具有取得外部的信息的功能。可以将成像部825所取得的数据输出到显示部820。在成像部825中可以使用图像传感器。此外,也可以设置多个摄像头以能够对应望远、广角等多种视角。

[0706] 注意,在此示出包括成像部825的例子,设置能够测量出与对象物的距离的测距传感器(以下,也称为检测部)即可。换言之,成像部825是检测部的一个方式。作为检测部例如可以使用图像传感器或激光雷达(LIDAR:LightDetectionandRanging)等距离图像传感器。通过使用由摄像头取得的图像以及由距离图像传感器取得的图像,可以取得更多的信息,可以实现精度更高的姿态操作。

[0707] 电子设备800A也可以包括用作骨传导耳机的振动机构。例如,作为显示部820、外壳821和安装部823中的一个或多个可以采用包括该振动机构的结构。由此,不需要另行设置头戴式耳机、耳机或扬声器等音响设备,而只装上电子设备800A就可以享受影像和声音。

[0708] 电子设备800A以及电子设备800B也可以都包括输入端子。可以将供应来自影像输出设备等的影像信号以及用于对设置在电子设备内的电池进行充电的电力等的电缆连接到输入端子。

[0709] 本发明的一个方式的电子设备也可以具有与耳机750进行无线通信的功能。耳机750包括通信部(未图示),并具有无线通信功能。耳机750通过无线通信功能可以从电子设备接收信息(例如声音数据)。例如,图30A所示的电子设备700A具有通过无线通信功能将信息发送到耳机750的功能。此外,例如图30C所示的电子设备800A具有通过无线通信功能将信息发送到耳机750的功能。

[0710] 电子设备也可以包括耳机部。图30B所示的电子设备700B包括耳机部727。例如,可以采用以有线方式连接耳机部727和控制部的结构。连接耳机部727和控制部的布线的一部分也可以配置在外壳721或安装部723的内部。

[0711] 同样,图30D所示的电子设备800B包括耳机部827。例如,可以采用以有线方式连接耳机部827和控制部824的结构。连接耳机部827和控制部824的布线的一部分也可以配置在外壳821或安装部823的内部。此外,耳机部827和安装部823也可以包括磁铁。由此,可以用磁力将耳机部827固定到安装部823,收纳变得容易,所以是优选的。

[0712] 电子设备也可以包括能够与耳机或头戴式耳机等连接的声音输出端子。此外,电子设备也可以包括声音输入端子和声音输入机构中的一方或双方。作为声音输入机构,例如可以使用麦克风等收音装置。通过将声音输入机构设置到电子设备,可以使电子设备具有所谓的耳麦的功能。

[0713] 如此,作为本发明的一个方式的电子设备,眼镜型(电子设备700A以及电子设备700B等)和护目镜型(电子设备800A以及电子设备800B等)的双方都是优选的。

[0714] 本发明的一个方式的电子设备可以以有线或无线方式将信息发送到耳机。

[0715] 图31A所示的电子设备6500是可以被用作智能手机的便携式信息终端设备。

[0716] 电子设备6500包括外壳6501、显示部6502、电源按钮6503、按钮6504、扬声器6505、麦克风6506、照相机6507及光源6508等。显示部6502具有触摸面板功能。

[0717] 显示部6502可以使用本发明的一个方式的显示装置。

[0718] 图31B是包括外壳6501的麦克风6506一侧的端部的截面示意图。

[0719] 外壳6501的显示面一侧设置有具有透光性的保护构件6510,被外壳6501及保护构件6510包围的空间内设置有显示面板6511、光学构件6512、触摸传感器面板6513、印刷电路板6517、电池6518等。

[0720] 显示面板6511、光学构件6512及触摸传感器面板6513使用粘合层(未图示)固定到保护构件6510。

[0721] 在显示部6502的外侧的区域中,显示面板6511的一部分叠回,且该叠回部分连接有FPC6515。FPC6515安装有IC6516。FPC6515与设置于印刷电路板6517的端子连接。

[0722] 显示面板6511可以使用本发明的一个方式的柔性显示器。由此,可以实现极轻量的电子设备。此外,由于显示面板6511极薄,所以可以在抑制电子设备的厚度的情况下安装

大容量的电池6518。此外,通过折叠显示面板6511的一部分以在像素部的背面设置与FPC6515的连接部,可以实现窄边框的电子设备。

[0723] 图31C示出电视装置的一个例子。在电视装置7100中,外壳7101中组装有显示部7000。在此示出利用支架7103支撑外壳7101的结构。

[0724] 可以对显示部7000适用本发明的一个方式的显示装置。

[0725] 可以通过利用外壳7101所具有的操作开关以及另外提供的遥控操作机7111进行图31C所示的电视装置7100的操作。此外,也可以在显示部7000中具有触摸传感器,也可以通过用指头等触摸显示部7000进行电视装置7100的操作。此外,也可以在遥控操作机7111中具有显示从该遥控操作机7111输出的信息的显示部。通过利用遥控操作机7111所具有的操作键或触摸面板,可以进行频道及音量的操作,并可以对显示在显示部7000上的影像进行操作。

[0726] 此外,电视装置7100具有接收机及调制解调器等。可以通过利用接收机接收一般的电视广播。再者,通过调制解调器连接到有线或无线方式的通信网络,从而进行单向(从发送者到接收者)或双向(发送者和接收者之间或接收者之间等)的信息通信。

[0727] 图31D示出笔记本型个人计算机的一个例子。笔记本型个人计算机7200包括外壳7211、键盘7212、指向装置7213、外部连接端口7214等。在外壳7211中组装有显示部7000。

[0728] 可以对显示部7000适用本发明的一个方式的显示装置。

[0729] 图31E和图31F示出数字标牌的一个例子。

[0730] 图31E所示的数字标牌7300包括外壳7301、显示部7000及扬声器7303等。此外,还可以包括LED灯、操作键(包括电源开关或操作开关)、连接端子、各种传感器、麦克风等。

[0731] 图31F示出设置于圆柱状柱子7401上的数字标牌7400。数字标牌7400包括沿着柱子7401的曲面设置的显示部7000。

[0732] 在图31E和图31F中,可以将本发明的一个方式的显示装置用于显示部7000。

[0733] 显示部7000越大,一次能够提供的信息量越多。显示部7000越大,越容易吸引人的注意,例如可以提高广告宣传效果。

[0734] 通过将触摸面板用于显示部7000,不仅可以在显示部7000上显示静态图像或动态图像,使用者还能够直觉性地进行操作,所以是优选的。此外,在用于提供线路信息或交通信息等信息的用途时,可以通过直觉性的操作提高易用性。

[0735] 如图31E和图31F所示,数字标牌7300或数字标牌7400优选可以通过无线通信与使用者所携带的智能手机等信息终端设备7311或信息终端设备7411联动。例如,显示在显示部7000上的广告信息可以显示在信息终端设备7311或信息终端设备7411的屏幕上。此外,通过操作信息终端设备7311或信息终端设备7411,可以切换显示部7000的显示。

[0736] 可以在数字标牌7300或数字标牌7400上以信息终端设备7311或信息终端设备7411的屏幕为操作单元(控制器)执行游戏。由此,不特定多个使用者可以同时参加游戏,享受游戏的乐趣。

[0737] 图32A至图32G所示的电子设备包括外壳9000、显示部9001、扬声器9003、操作键9005(包括电源开关或操作开关)、连接端子9006、传感器9007(该传感器具有检测、检出或测量如下因素的功能:力、位移、位置、速度、加速度、角速度、转速、距离、光、液、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射线、流量、湿度、倾斜度、振动、气味或

红外线)、麦克风9008等。

[0738] 在图32A至图32G中,可以将本发明的一个方式的显示装置用于显示部9001。

[0739] 图32A至图32G所示的电子设备具有各种功能。例如,可以具有如下功能:将各种信息(静态图像、动态图像及文字图像等)显示在显示部上的功能;触摸面板的功能;显示日历、日期或时间等的功能;通过利用各种软件(程序)控制处理的功能;进行无线通信的功能;读出储存在存储介质中的程序或数据并进行处理的功能;等。注意,电子设备的功能不局限于上述功能,而可以具有各种功能。电子设备也可以包括多个显示部。此外,也可以在电子设备中设置照相机等而使其具有如下功能:拍摄静态图像或动态图像,且将所拍摄的图像储存在存储介质(外部存储介质或内置于照相机的存储介质)中的功能;将所拍摄的图像显示在显示部上的功能;等。

[0740] 下面,详细地说明图32A至图32G所示的电子设备。

[0741] 图32A是示出便携式信息终端9101的立体图。可以将便携式信息终端9101例如用作智能手机。注意,在便携式信息终端9101中,也可以设置扬声器9003、连接端子9006、传感器9007等。此外,作为便携式信息终端9101,可以将文字或图像信息显示在其多个面上。在图32A中示出显示三个图标9050的例子。此外,可以将以虚线的矩形示出的信息9051显示在显示部9001的其他面上。作为信息9051的一个例子,可以举出提示收到电子邮件、SNS或电话等的信息;电子邮件或SNS等的标题;电子邮件或SNS等的发送者姓名;日期;时间;电池余量;以及电波强度等。或者,可以在显示有信息9051的位置上显示图标9050等。

[0742] 图32B是示出便携式信息终端9102的立体图。便携式信息终端9102具有将信息显示在显示部9001的三个以上的面上的功能。在此,示出信息9052、信息9053、信息9054分别显示于不同的面上的例子。例如,在将便携式信息终端9102放在上衣口袋里的状态下,使用者能够确认显示在从便携式信息终端9102的上方看到的位置上的信息9053。例如,使用者可以确认到该显示而无需从口袋里拿出便携式信息终端9102,由此能够判断是否接电话。

[0743] 图32C是示出平板终端9103的立体图。平板终端9103例如可以执行移动电话、电子邮件及文章的阅读和编辑、播放音乐、网络通信、计算机游戏等各种应用软件。平板终端9103在外壳9000的正面包括显示部9001、照相机9002、麦克风9008及扬声器9003,在外壳9000的左侧面包括用于操作的按钮的操作键9005,在底面包括连接端子9006。

[0744] 图32D是示出手表型便携式信息终端9200的立体图。可以将便携式信息终端9200例如用作智能手表(注册商标)。此外,显示部9001的显示面弯曲,可沿着其弯曲的显示面进行显示。此外,便携式信息终端9200例如通过与可进行无线通信的耳麦相互通信可以进行免提通话。此外,通过利用连接端子9006,便携式信息终端9200可以与其他信息终端进行数据传输及进行充电。充电也可以通过无线供电进行。

[0745] 图32E至图32G是示出可以折叠的便携式信息终端9201的立体图。此外,图32E是将便携式信息终端9201展开的状态的立体图,图32G是折叠的状态的立体图,图32F是从图32E的状态和图32G的状态中的一个转换成另一个时中途的状态的立体图。便携式信息终端9201在折叠状态下可携带性好,而在展开状态下因为具有无缝拼接较大的显示区域所以显示的浏览性强。便携式信息终端9201所包括的显示部9001被由铰链9055连结的三个外壳9000支撑。显示部9001例如可以在曲率半径0.1mm以上且150mm以下的范围弯曲。

[0746] 本实施方式可以与其他实施方式适当地组合。

[符号说明]

[0747] D143:直径、L100:沟道长度、Lin:光、T109:厚度、T110:厚度、W100:沟道宽度、10A:半导体装置、10B:半导体装置、10C:半导体装置、10D:半导体装置、10:半导体装置、11B:子像素、11G:子像素、11R:子像素、50A:显示装置、50B:显示装置、50C:显示装置、50D:显示装置、50E:显示装置、50F:显示装置、50G:显示装置、50H:显示装置、50I:显示装置、50J:显示装置、50K:显示装置、60:液晶元件、100A:晶体管、100B:晶体管、100C:晶体管、100D:晶体管、100E:晶体管、100F:晶体管、100G:晶体管、100:晶体管、102:衬底、103a:导电层、103b:导电层、103f:导电层、103s:金属氧化物、103:导电层、104a:导电层、104:导电层、105:导电层、106:绝缘层、107a:导电层、107b:导电层、108a:半导体层、108f:金属氧化物膜、108n:区域、108:半导体层、109:导电层、110a:绝缘层、110af:绝缘膜、110b:绝缘层、110bf:绝缘膜、110c:绝缘层、110cf:绝缘膜、110d:绝缘层、110df:绝缘膜、110e:绝缘层、110e1:绝缘层、110s:绝缘层、110:绝缘层、111B:像素电极、111G:像素电极、111R:像素电极、111S:像素电极、112a:导电层、112B:导电层、112b:导电层、112c:导电层、112f:导电膜、113B:EL层、113G:EL层、113R:EL层、113S:功能层、113:EL层、114:公共层、115:公共电极、117:遮光层、118B:牺牲层、118G:牺牲层、118R:牺牲层、119B:牺牲层、119G:牺牲层、123:导电层、124B:导电层、124G:导电层、124R:导电层、125f:绝缘膜、125:绝缘层、126B:导电层、126G:导电层、126R:导电层、127:绝缘层、128:层、130B:发光元件、130G:发光元件、130R:发光元件、130S:受光元件、131:保护层、132B:着色层、132G:着色层、132R:着色层、133B:层、133Bf:膜、133G:层、133R:层、133:层、140:连接部、141:开口、142:粘合层、143:开口、144:粘合层、146a:开口、146:开口、148:开口、149:金属氧化物层、150:晶体管、151:衬底、152:衬底、153:绝缘层、162:显示部、164:电路部、165a:导电层、165b:导电层、165:导电层、166a:导电层、166b:导电层、166:导电层、172:FPC、173:IC、190:电容器、195:绝缘层、200:晶体管、201:像素、204:连接部、205B:晶体管、205D:晶体管、205G:晶体管、205R:晶体管、205S:晶体管、218:绝缘层、223:连接体、224:间隔物、225:绝缘层、235:绝缘层、237:绝缘层、242:连接层、250:晶体管、252:绝缘层、253a:漏极区域、253b:沟道形成区域、253c:源极区域、253:半导体层、254:绝缘层、255:导电层、256:绝缘层、257a:开口、257b:开口、258a:导电层、258b:导电层、259:导电层、260a:偏振片、260b:偏振片、261:绝缘层、262:液晶、263:导电层、264:导电层、352:手指、353:层、355:电路层、357:层、700A:电子设备、700B:电子设备、721:外壳、723:安装部、727:耳机部、750:耳机、751:显示面板、753:光学构件、756:显示区域、757:眼镜架、758:鼻垫、800A:电子设备、800B:电子设备、820:显示部、821:外壳、822:通信部、823:安装部、824:控制部、825:成像部、827:耳机部、832:透镜、6500:电子设备、6501:外壳、6502:显示部、6503:电源按钮、6504:按钮、6505:扬声器、6506:麦克风、6507:照相机、6508:光源、6510:保护构件、6511:显示面板、6512:光学构件、6513:触摸传感器面板、6515:FPC、6516:IC、6517:印刷电路板、6518:电池、7000:显示部、7100:电视装置、7101:外壳、7103:支架、7111:遥控操作机、7200:笔记本型个人计算机、7211:外壳、7212:键盘、7213:指向装置、7214:外部连接端口、7300:数字标牌、7301:外壳、7303:扬声器、7311:信息终端设备、7400:数字标牌、7401:柱子、7411:信息终端设备、9000:外壳、9001:显示部、9002:照相机、9003:扬声器、9005:操作键、9006:连接端子、9007:传感器、9008:麦克风、9050:图标、9051:信息、9052:信息、9053:信息、9054:信息、9055:铰链、9101:便携式信息终端、9102:便携式信息终

端、9103:平板终端、9200:便携式信息终端、9201:便携式信息终端

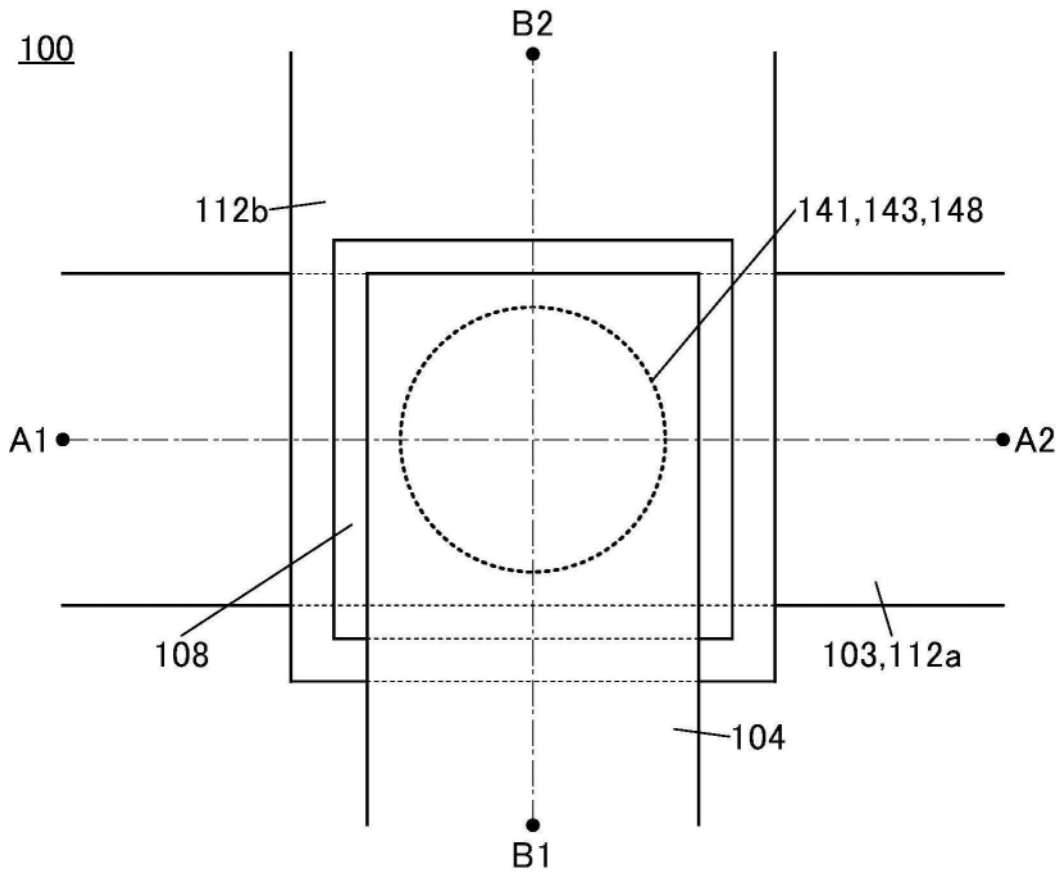


图1A

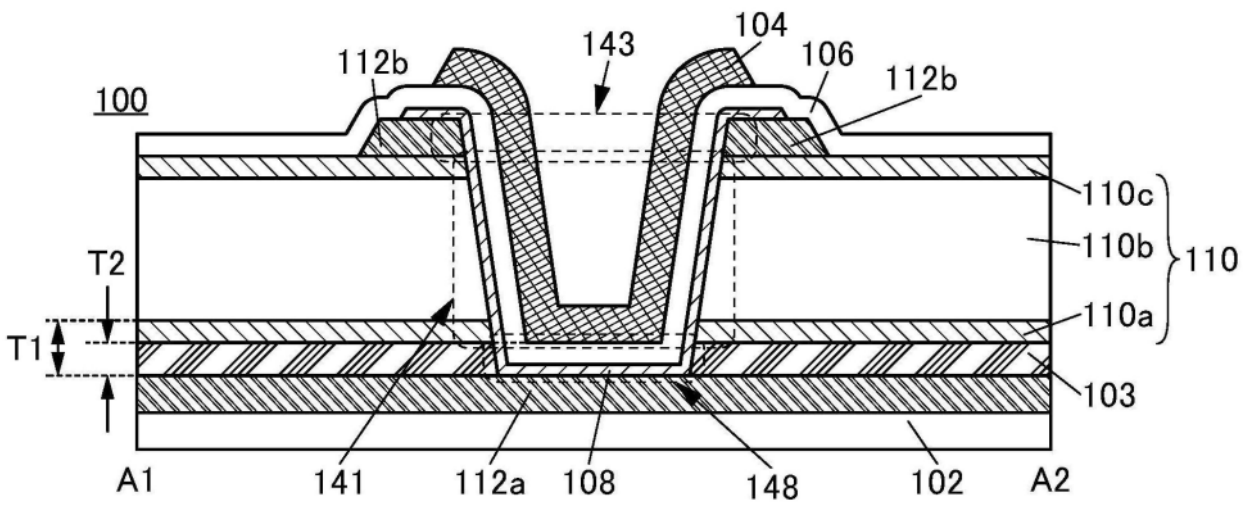


图1B

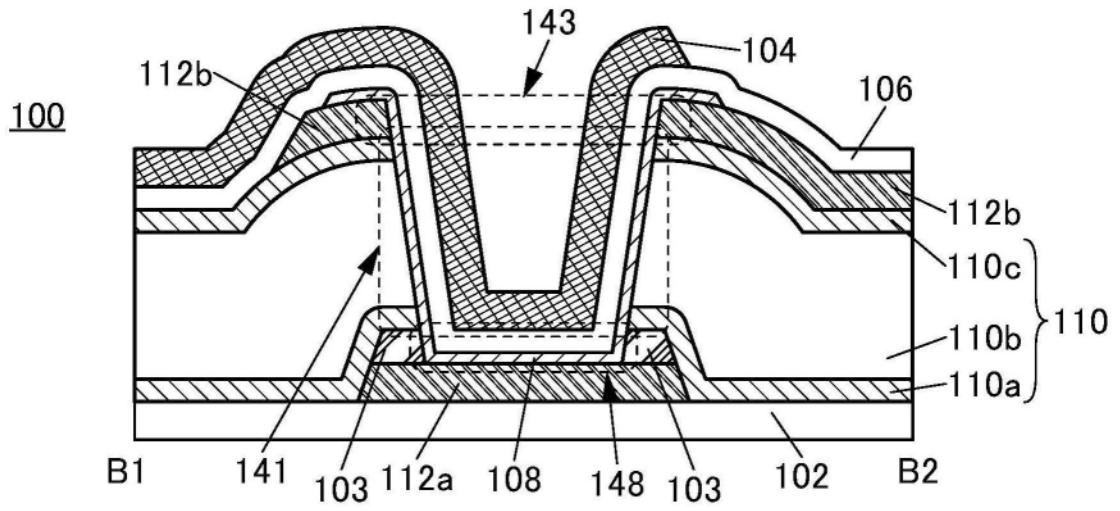


图1C

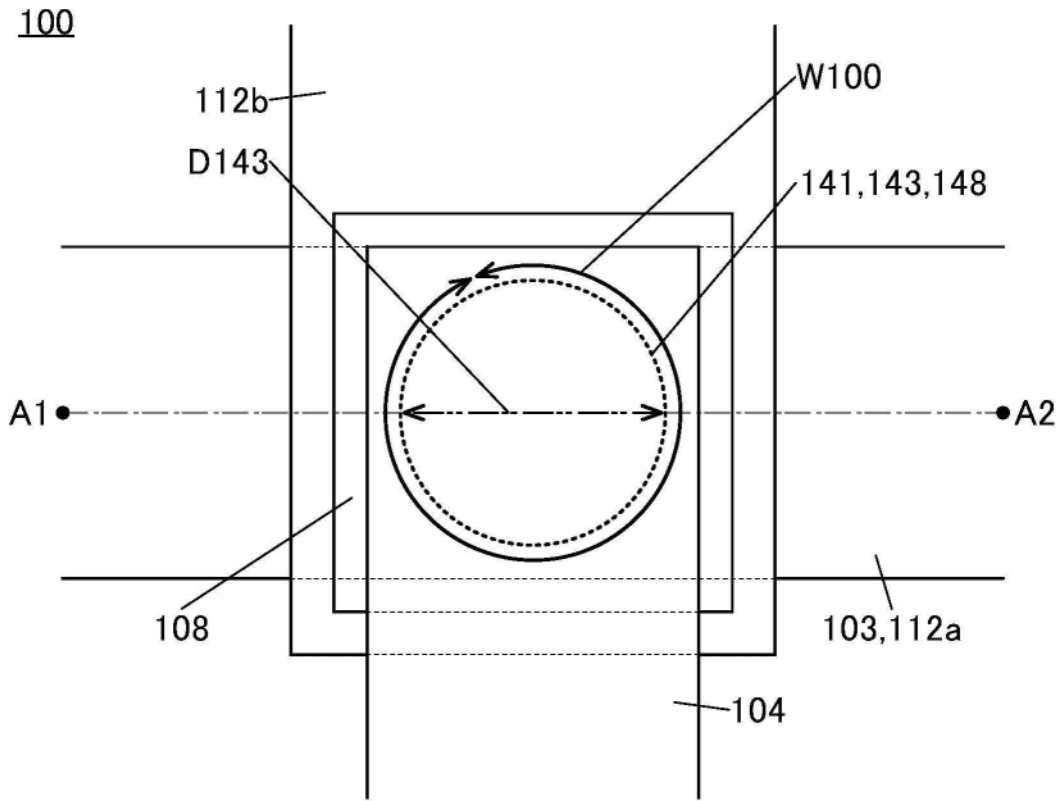


图2A

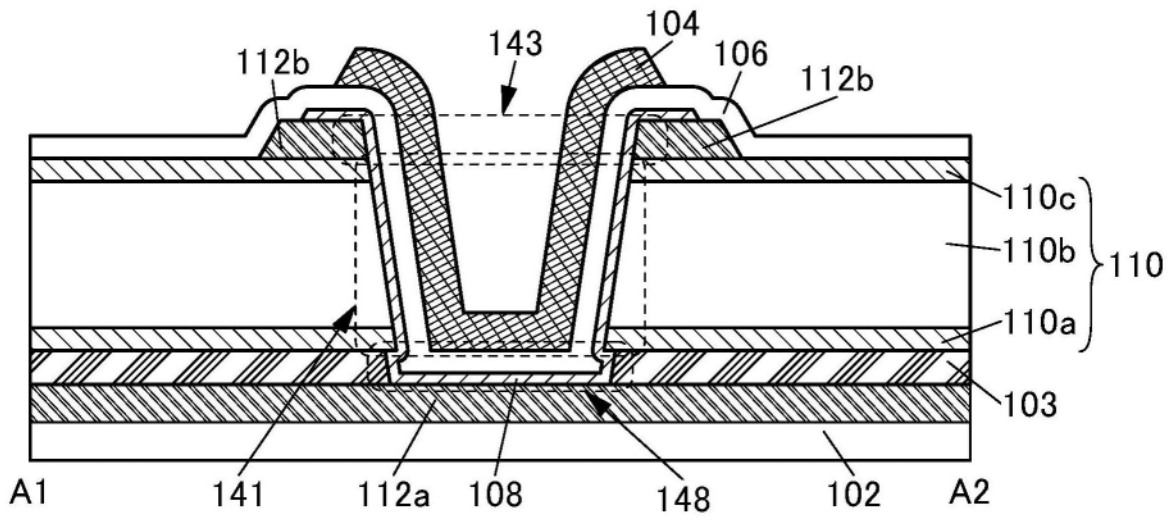


图3B

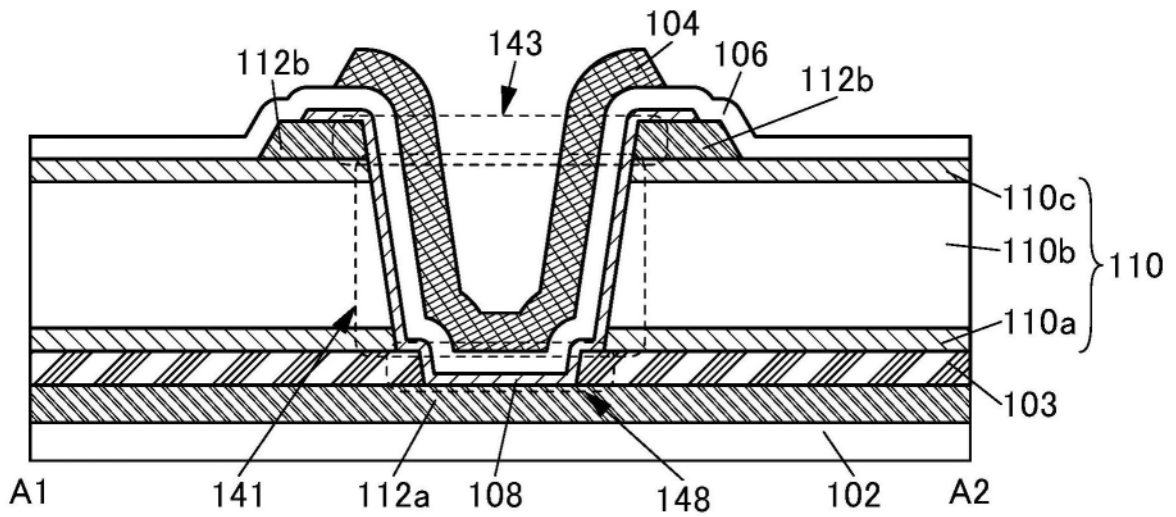


图3C

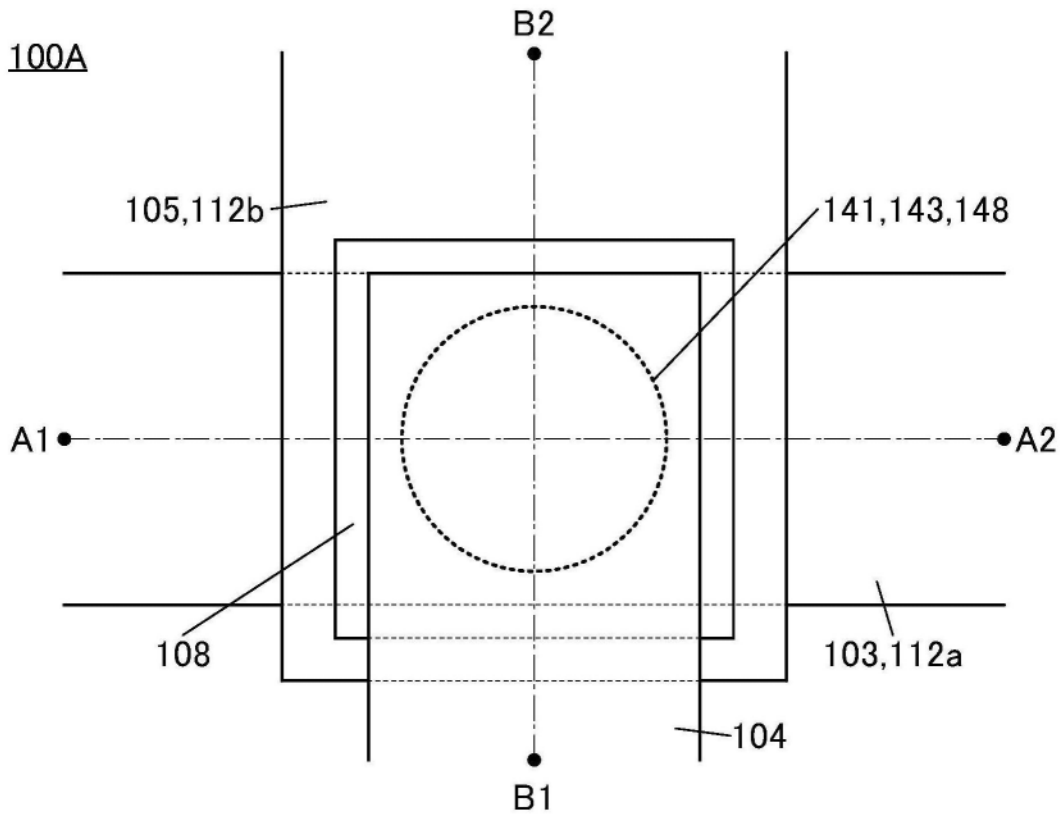


图4A

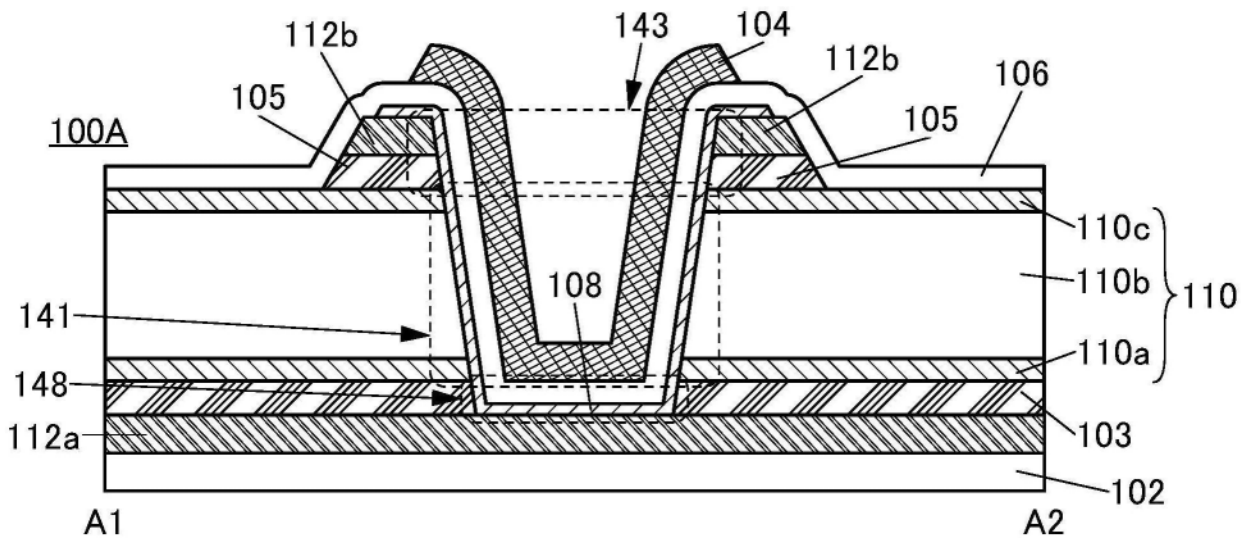


图4B

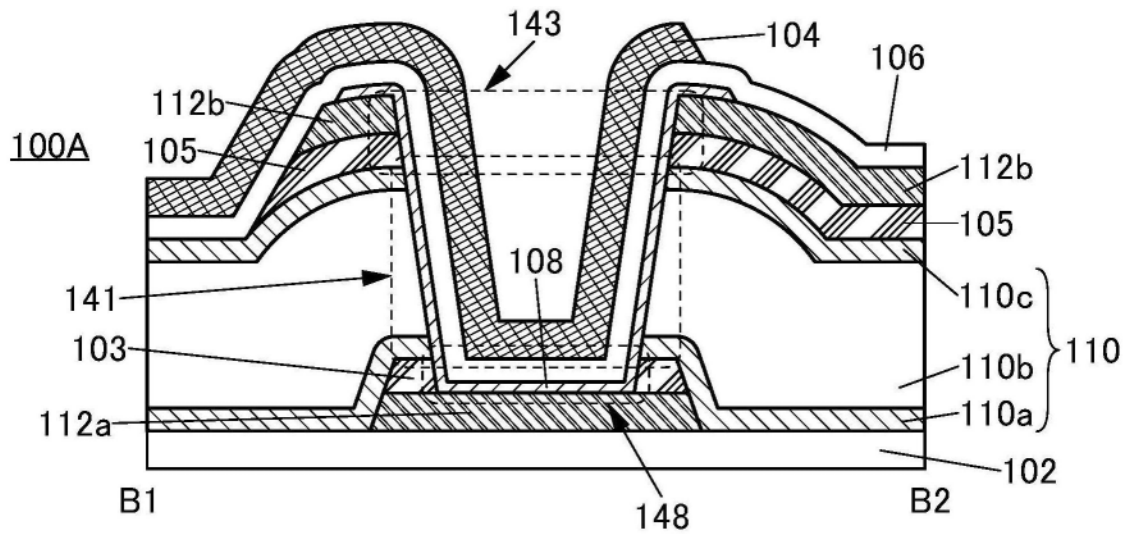


图4C

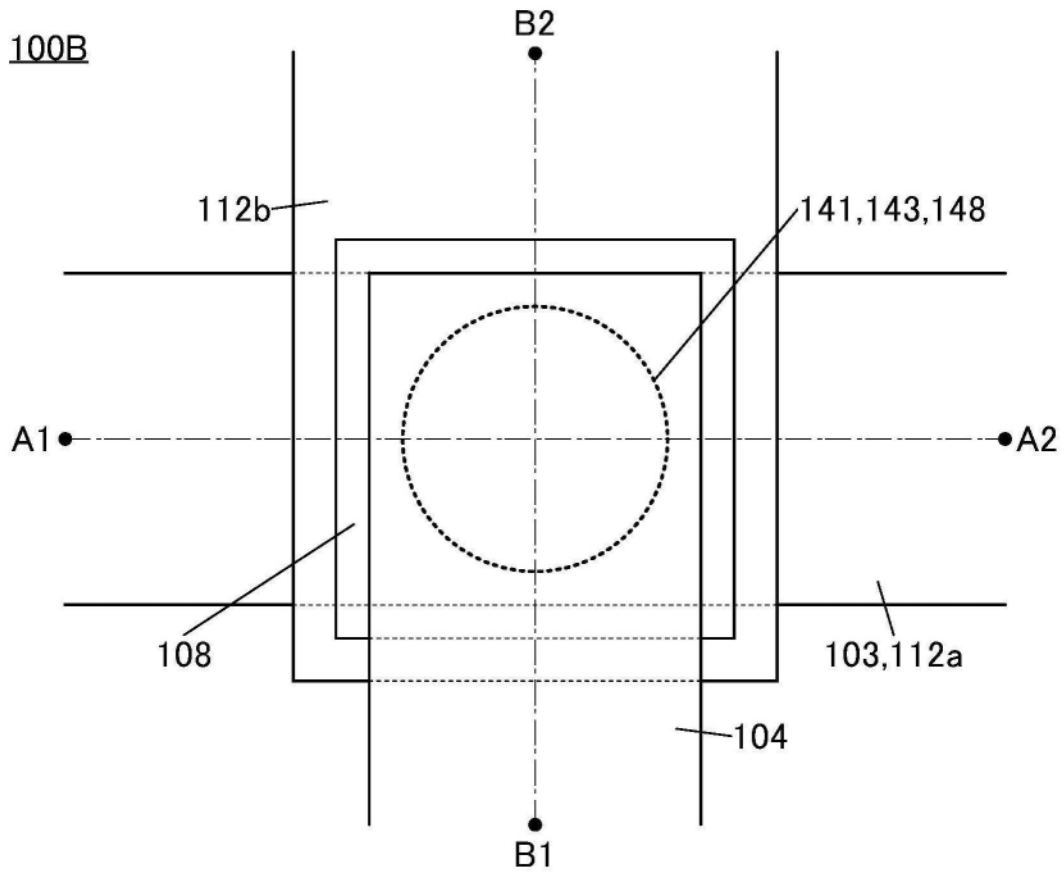


图5A

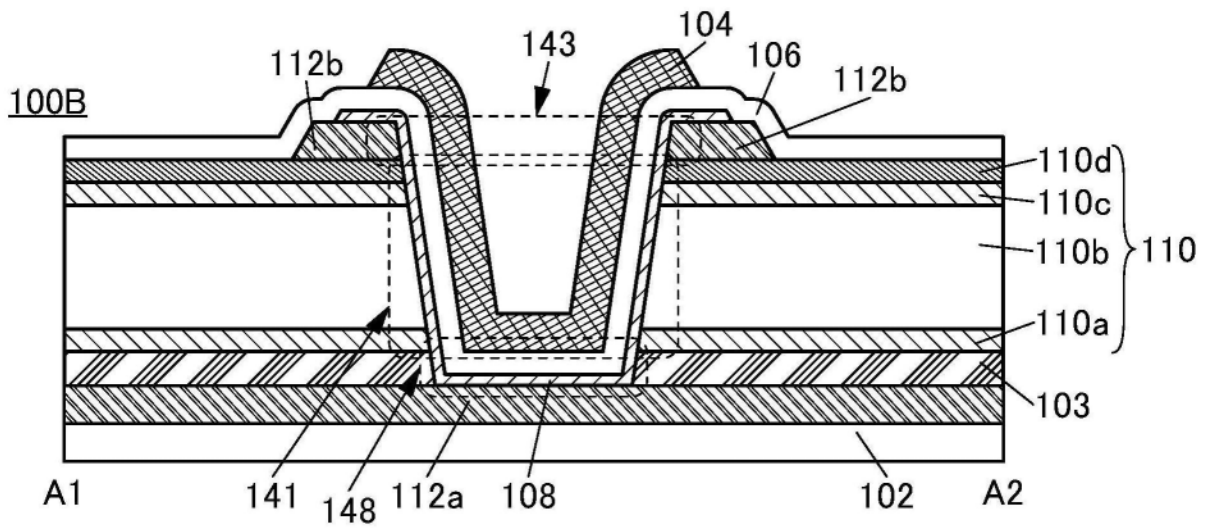


图5B

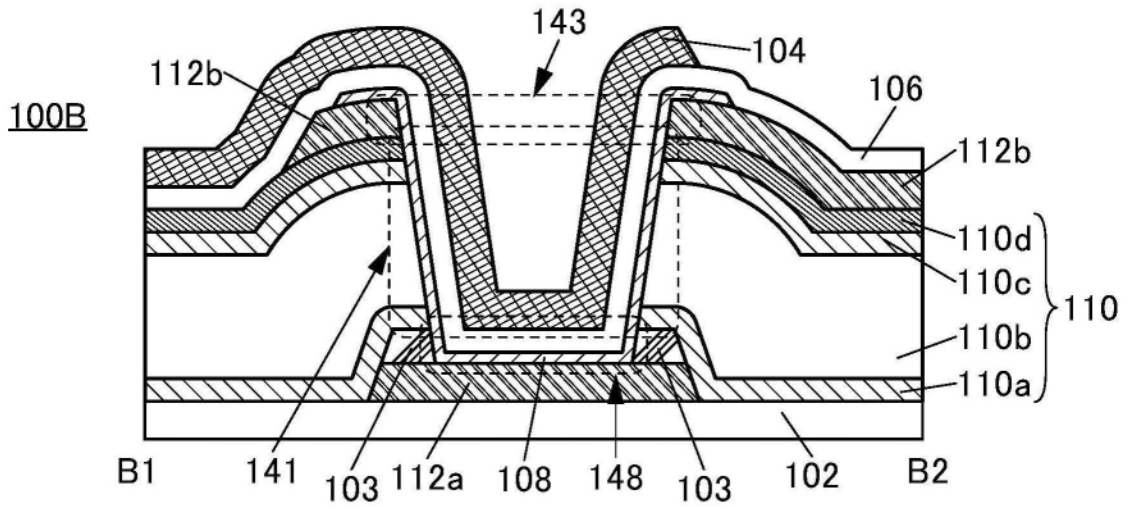


图5C

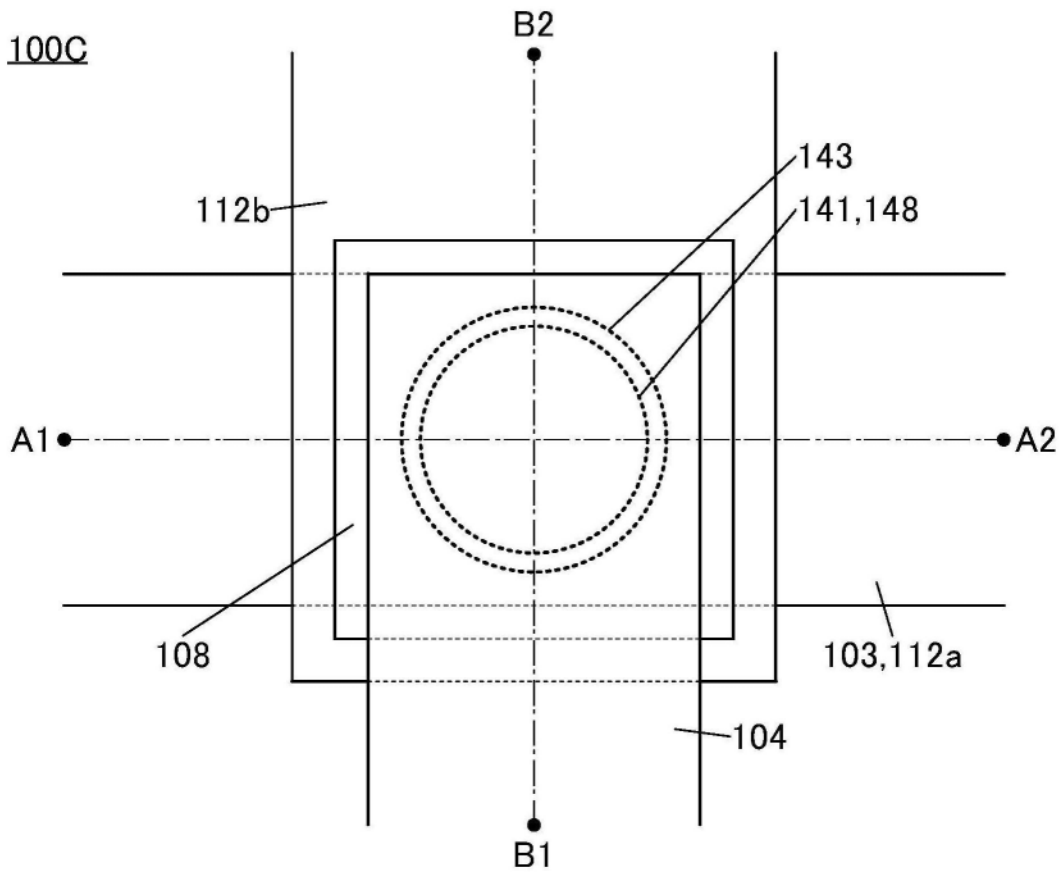


图6A

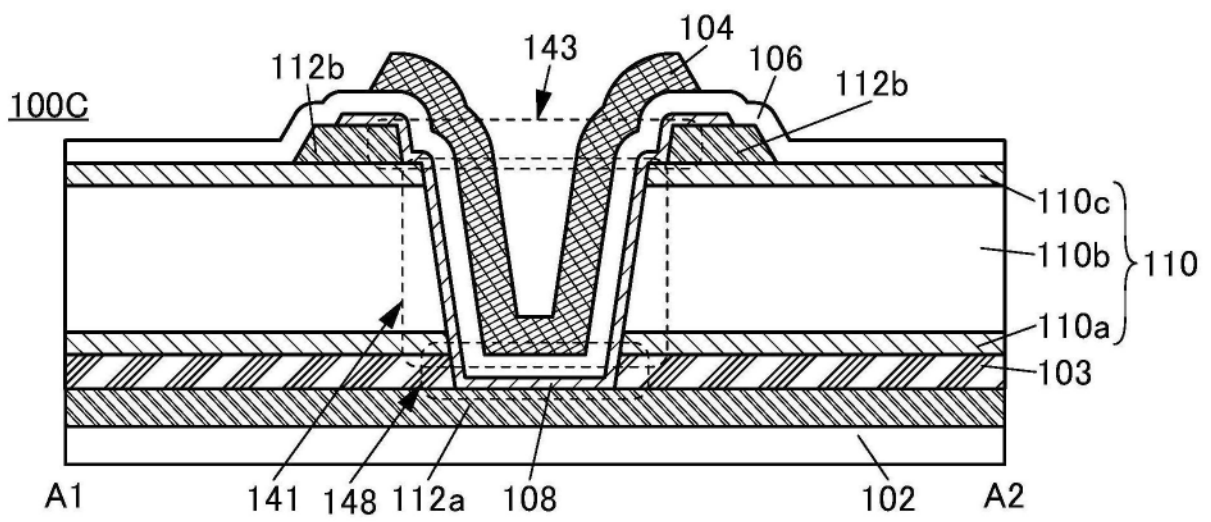


图6B

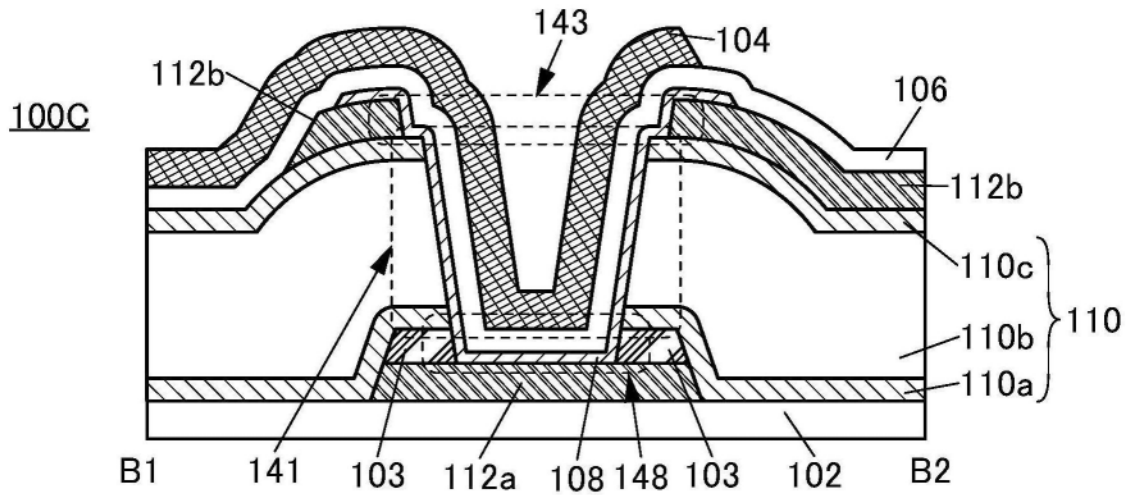


图6C

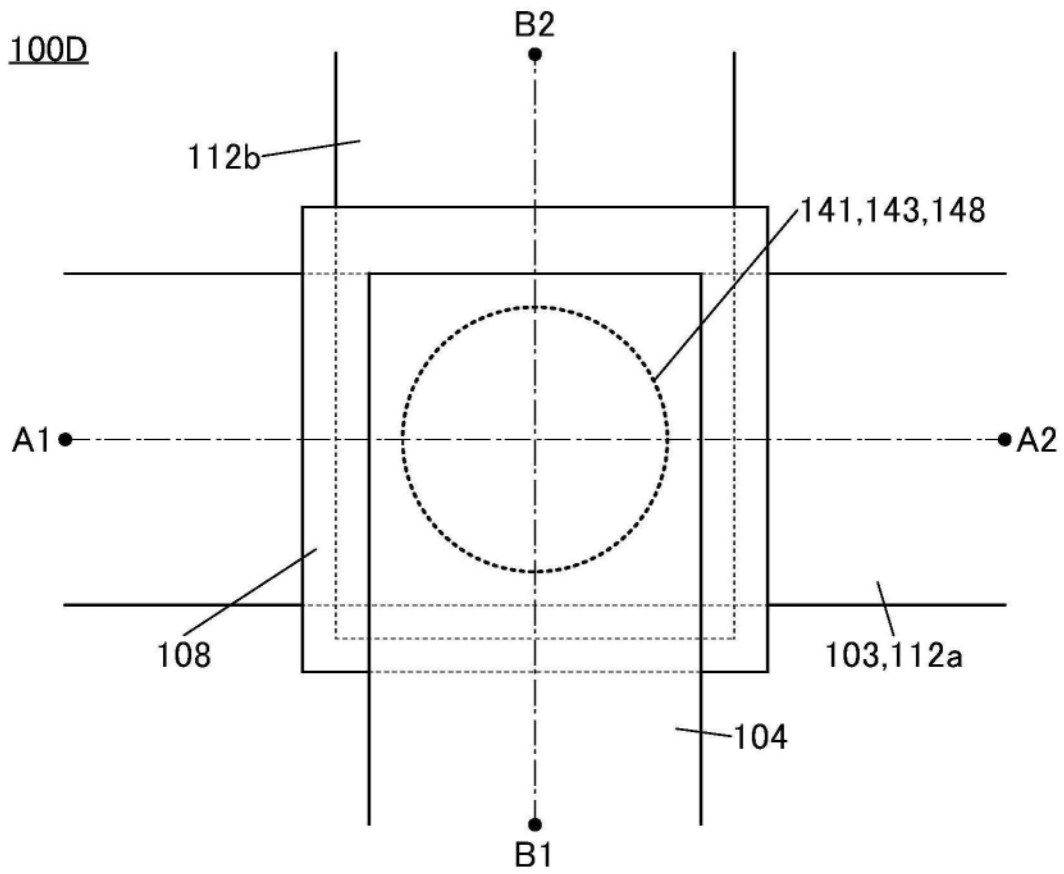


图7A

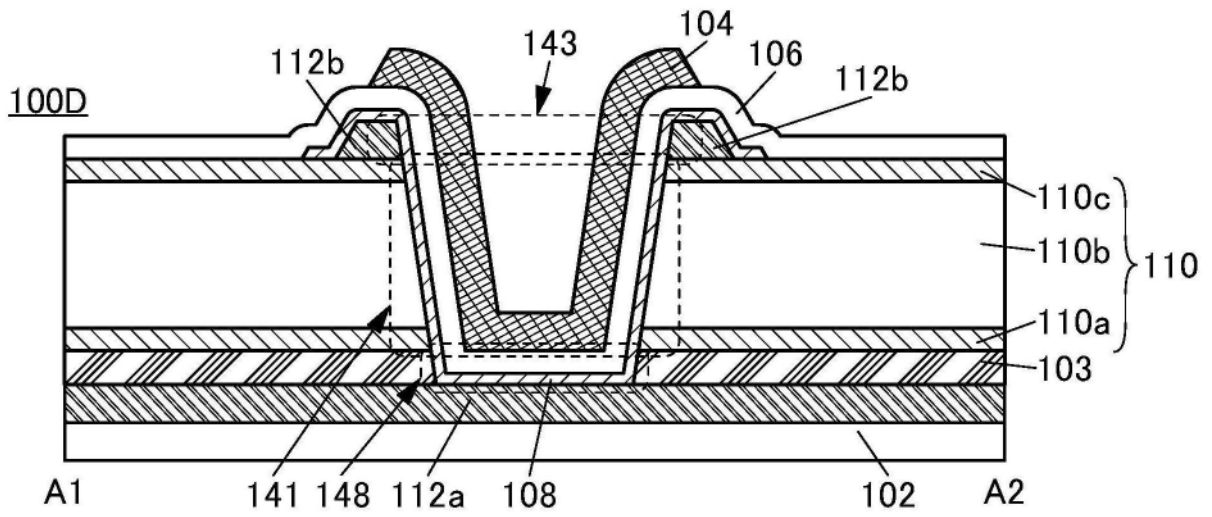


图7B

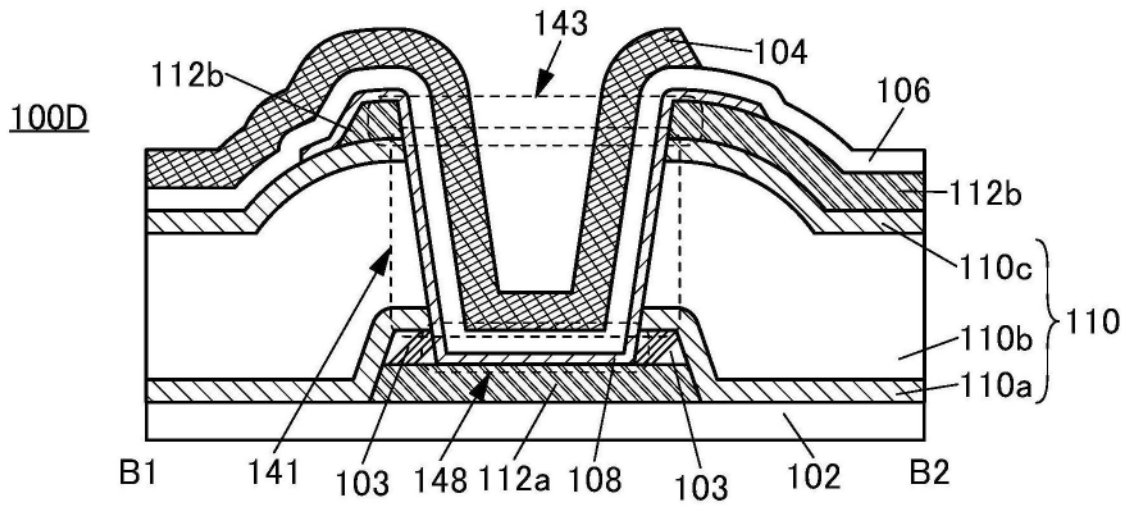


图7C

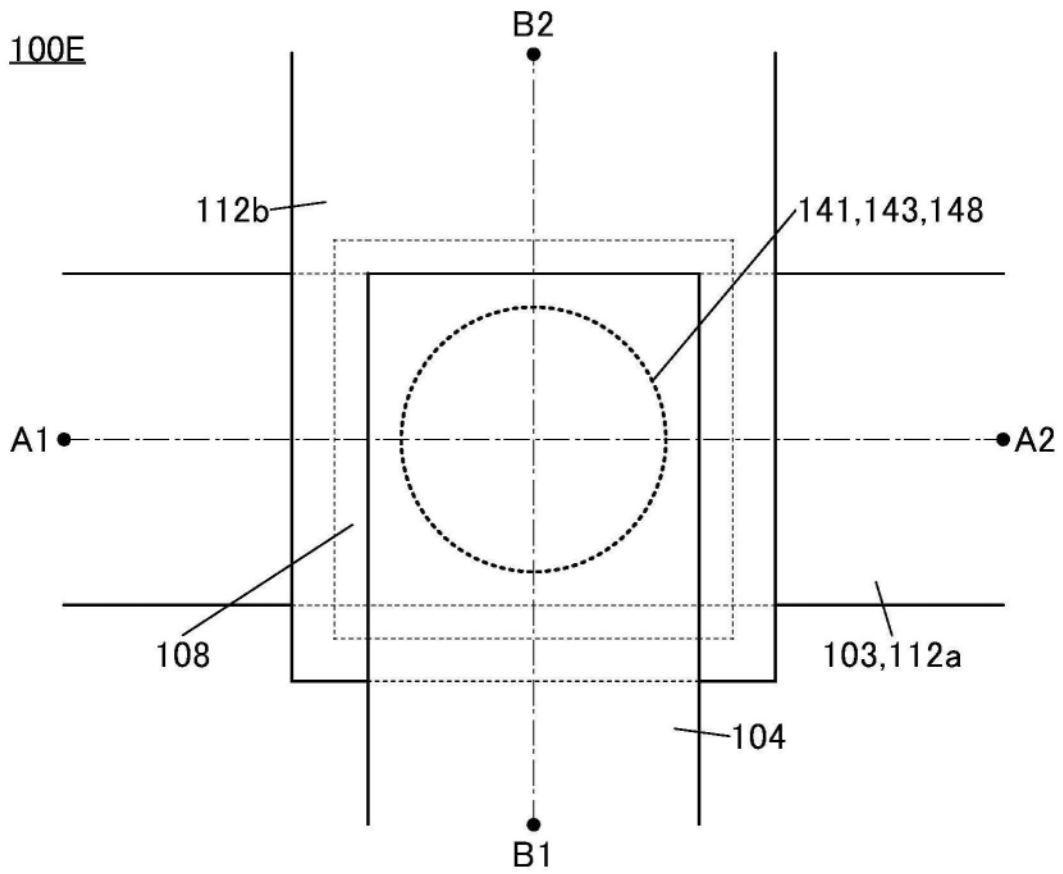


图8A

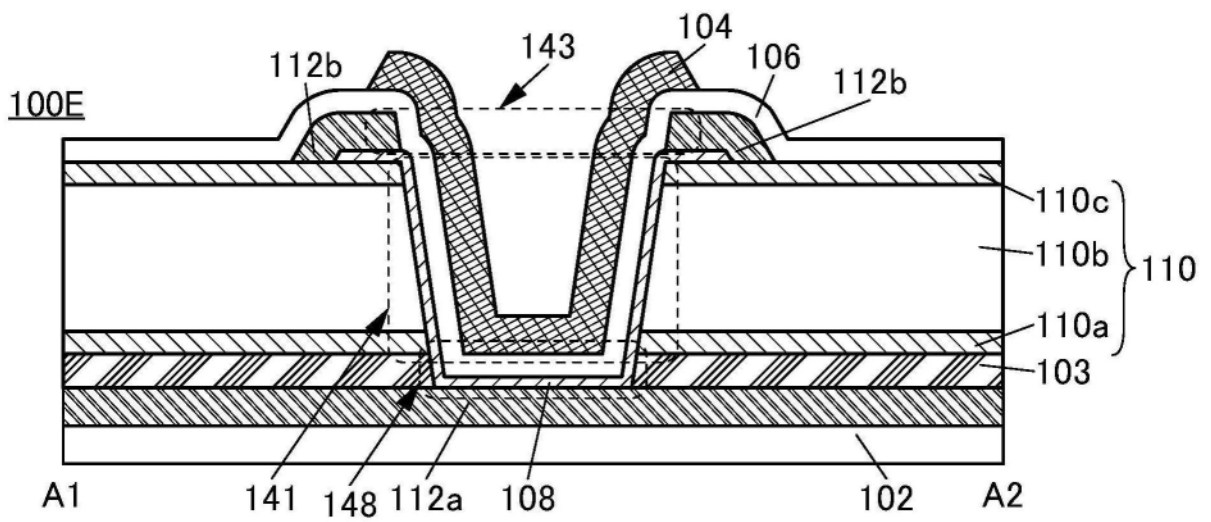


图8B

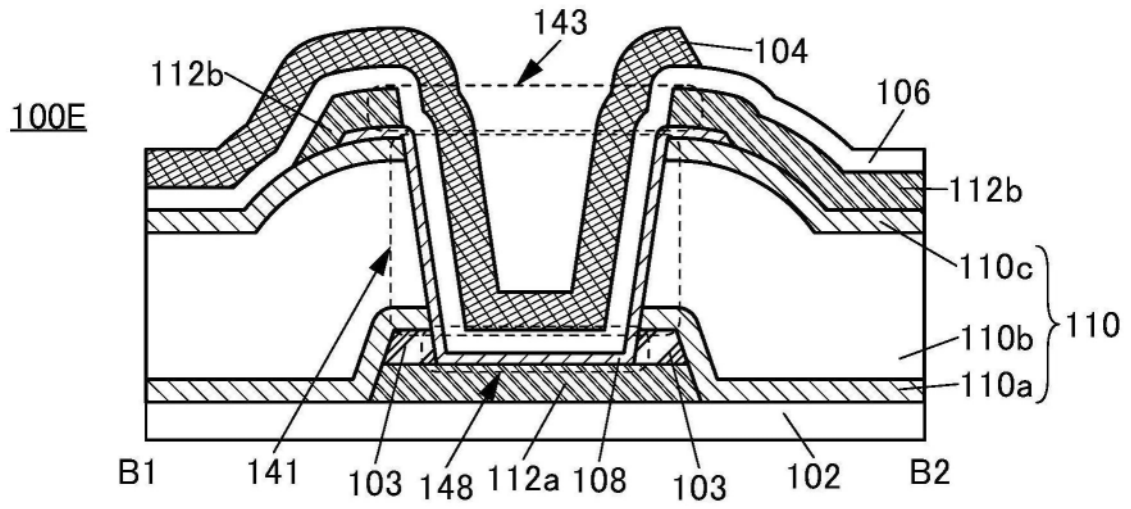


图8C

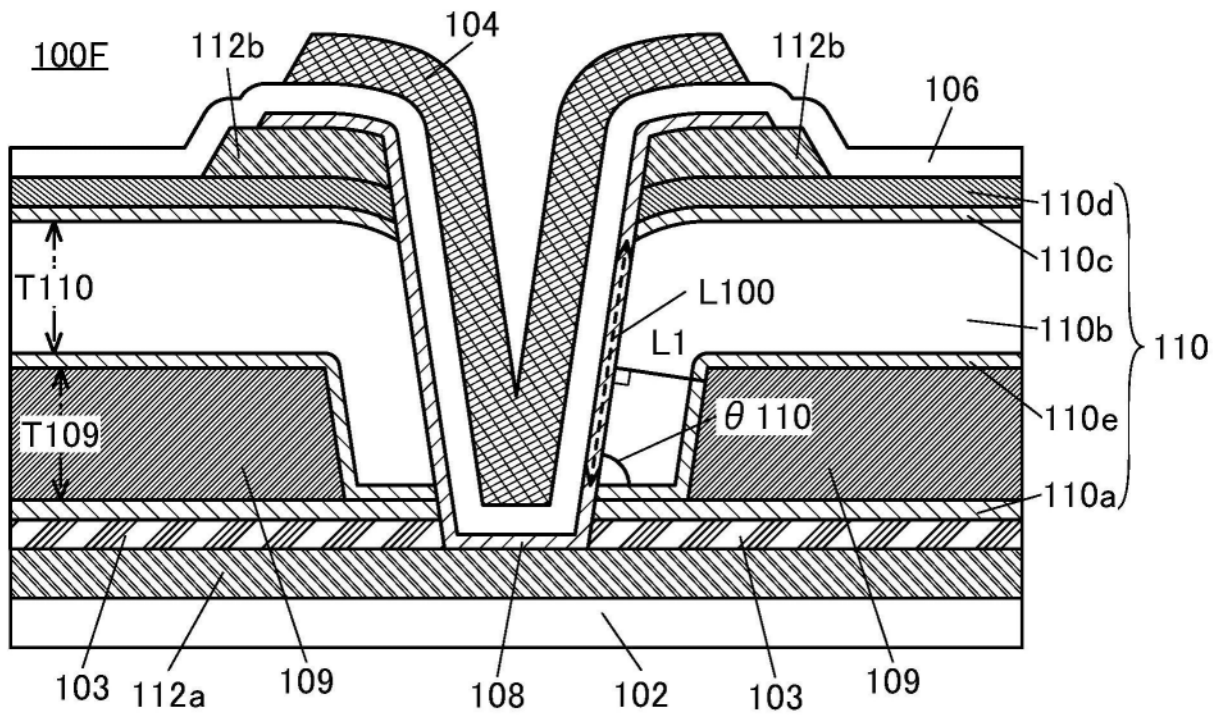


图9A

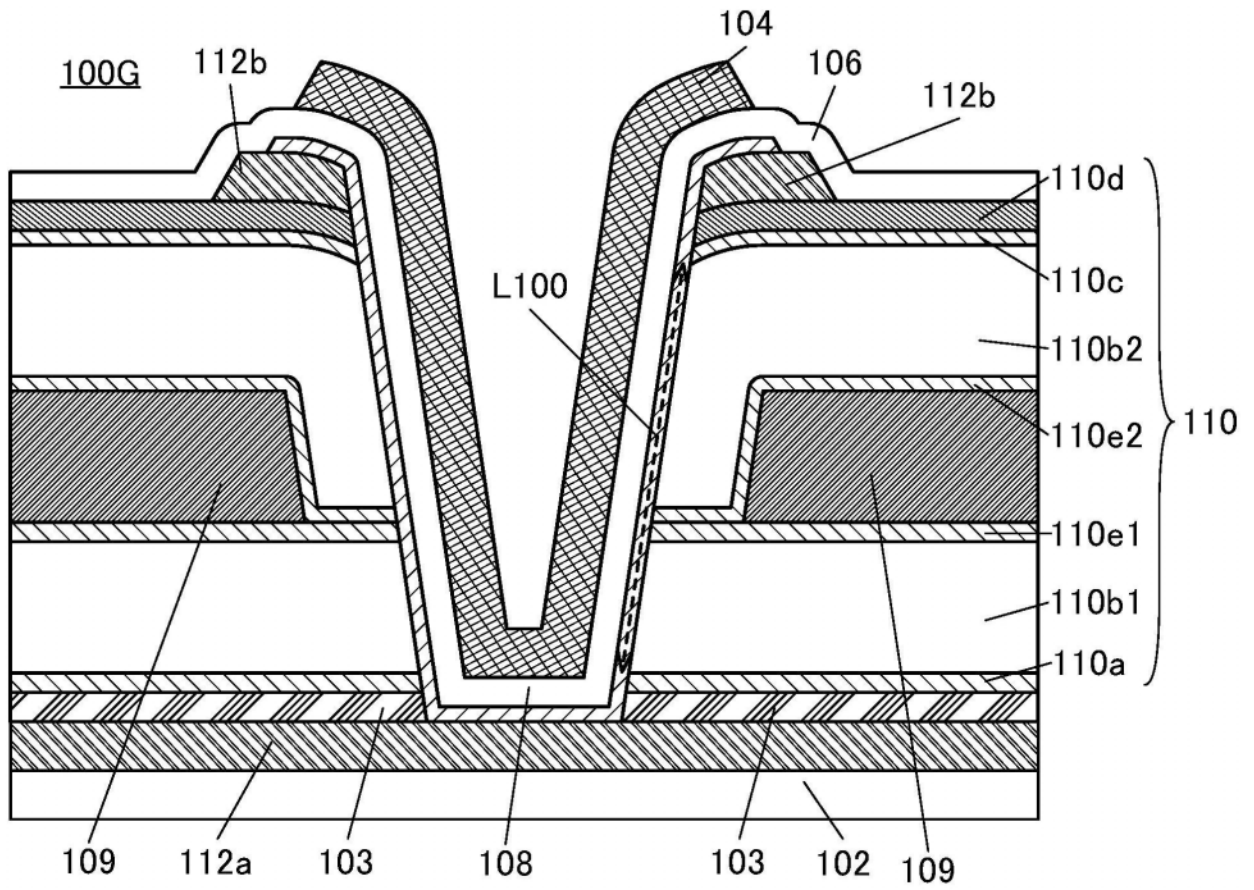


图9B

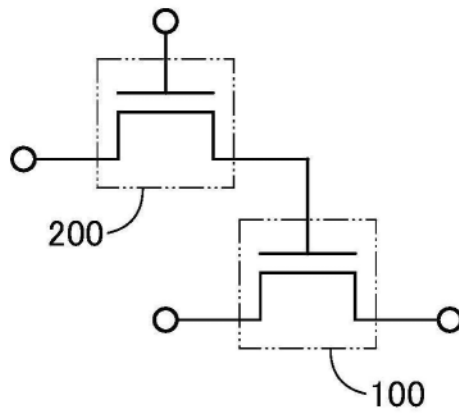


图10A

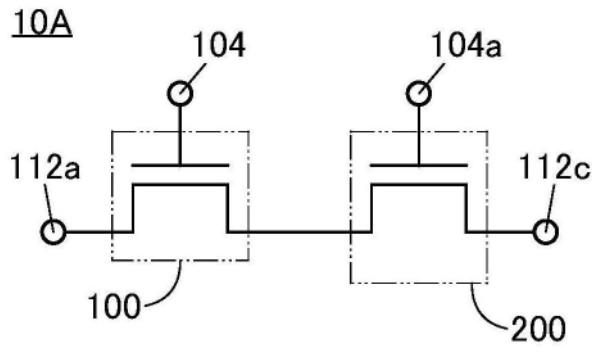


图10B

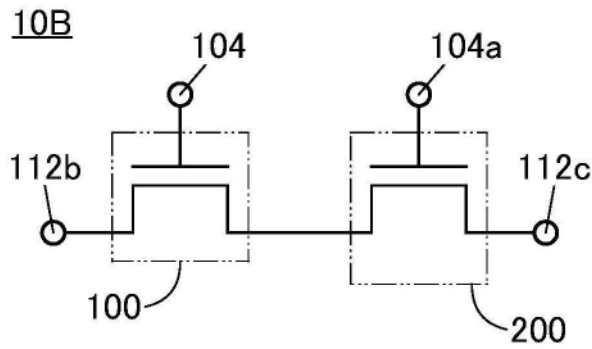


图10C

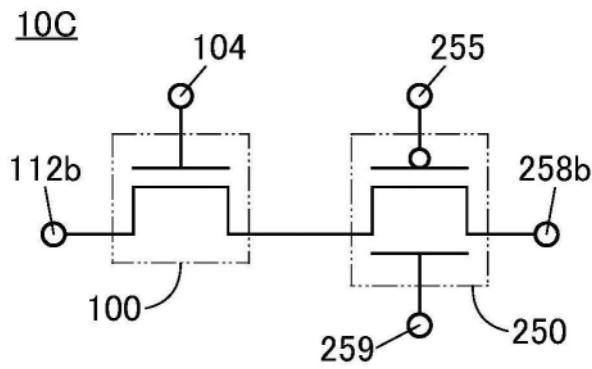


图10D

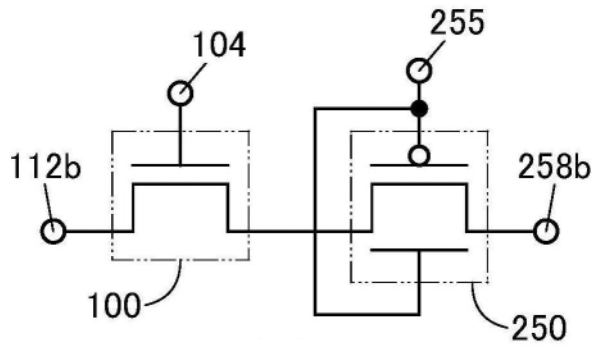


图10E

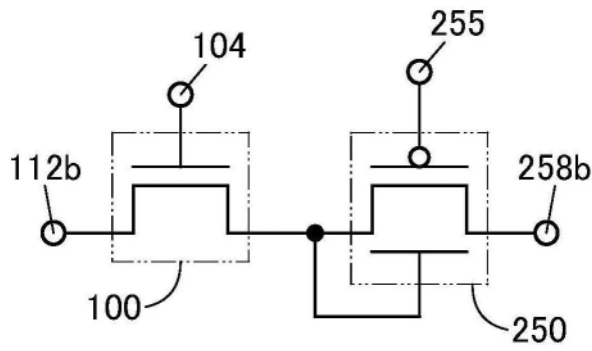


图10F

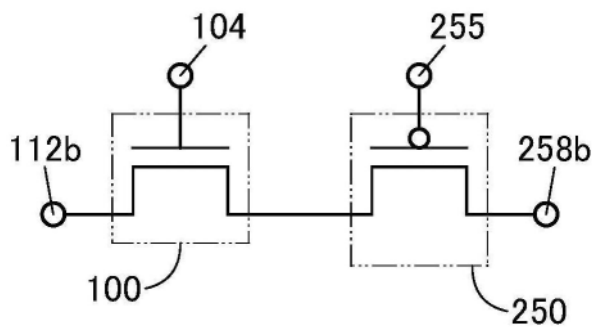


图10G

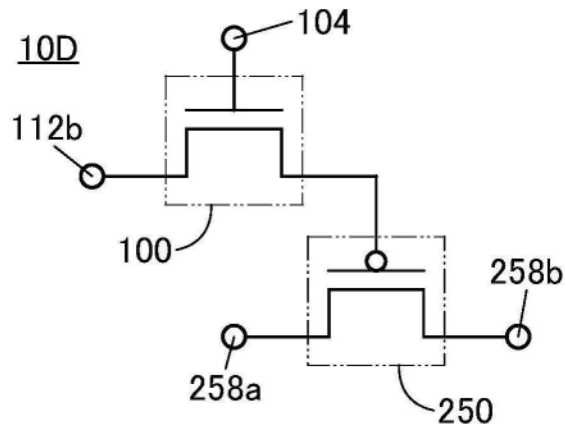


图10H

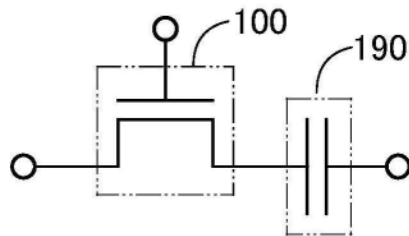


图10I

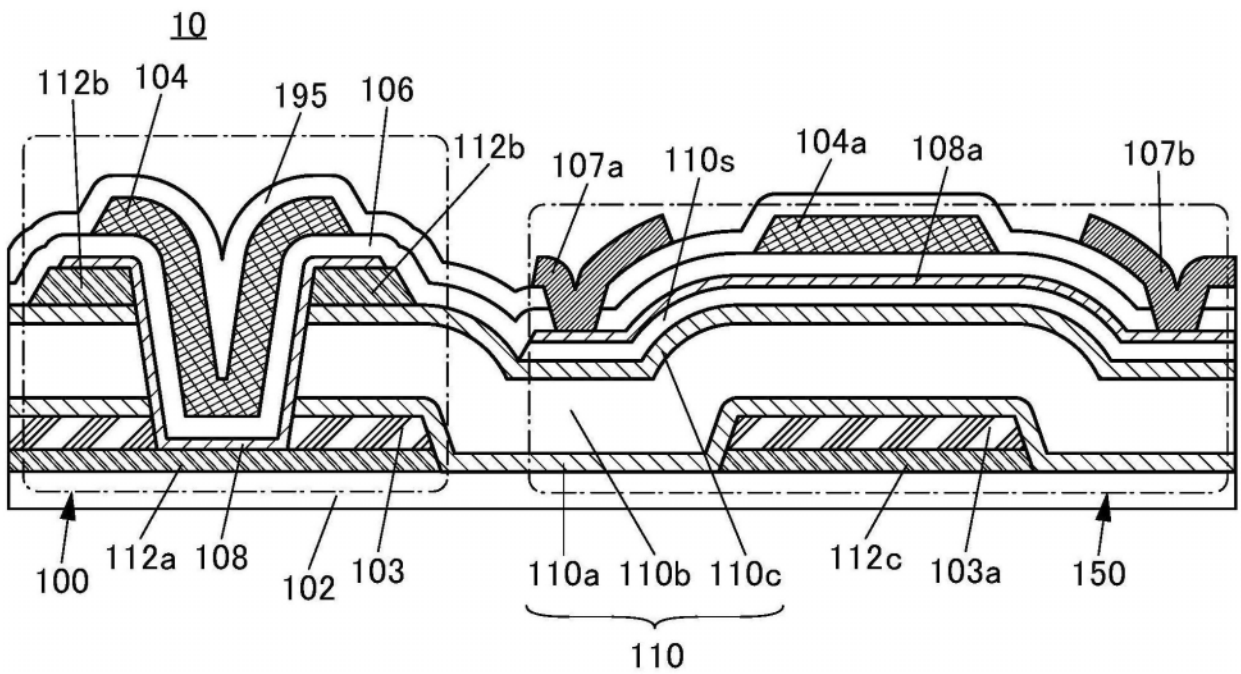


图11A

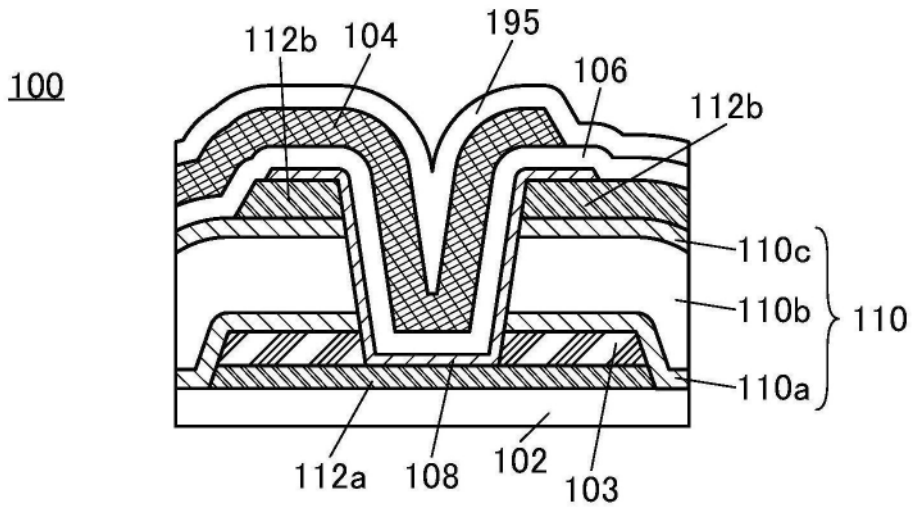


图11B

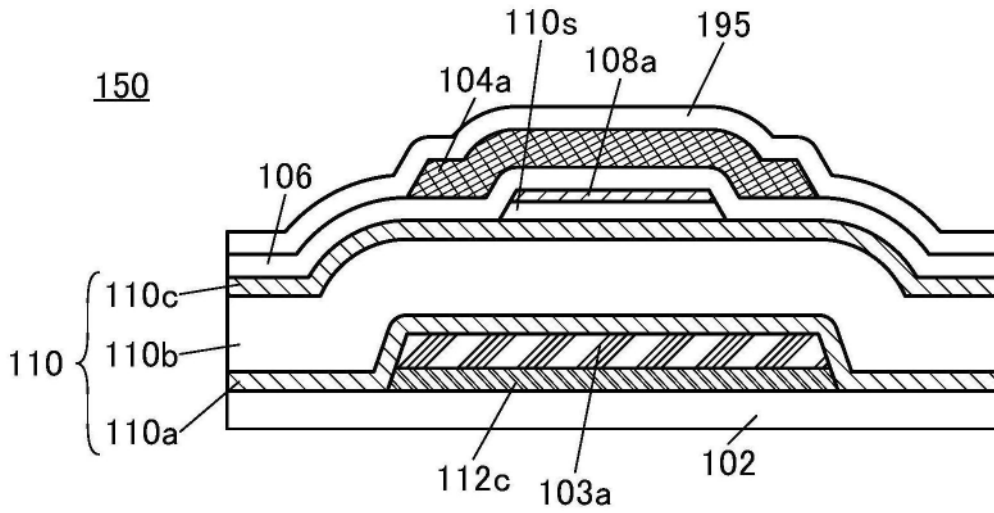


图11C

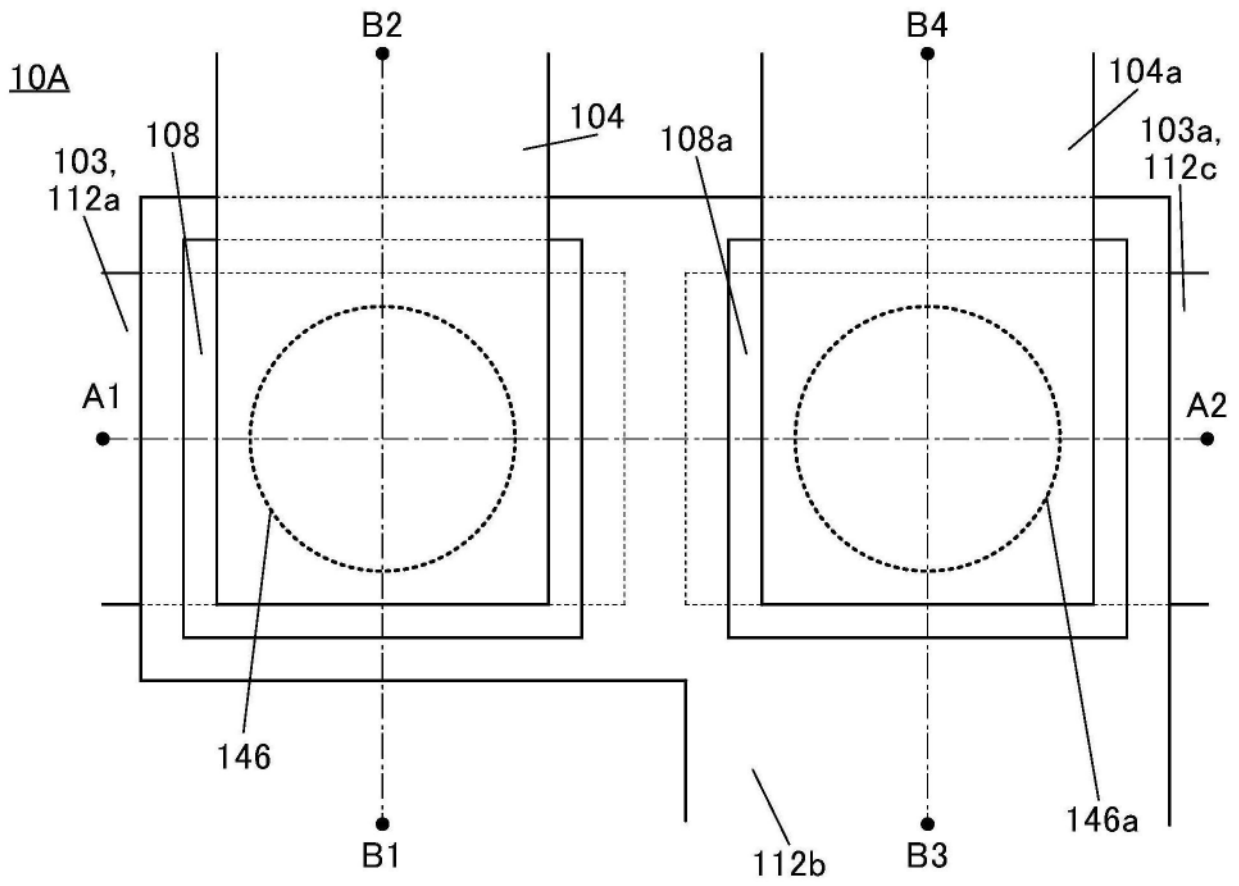


图12A

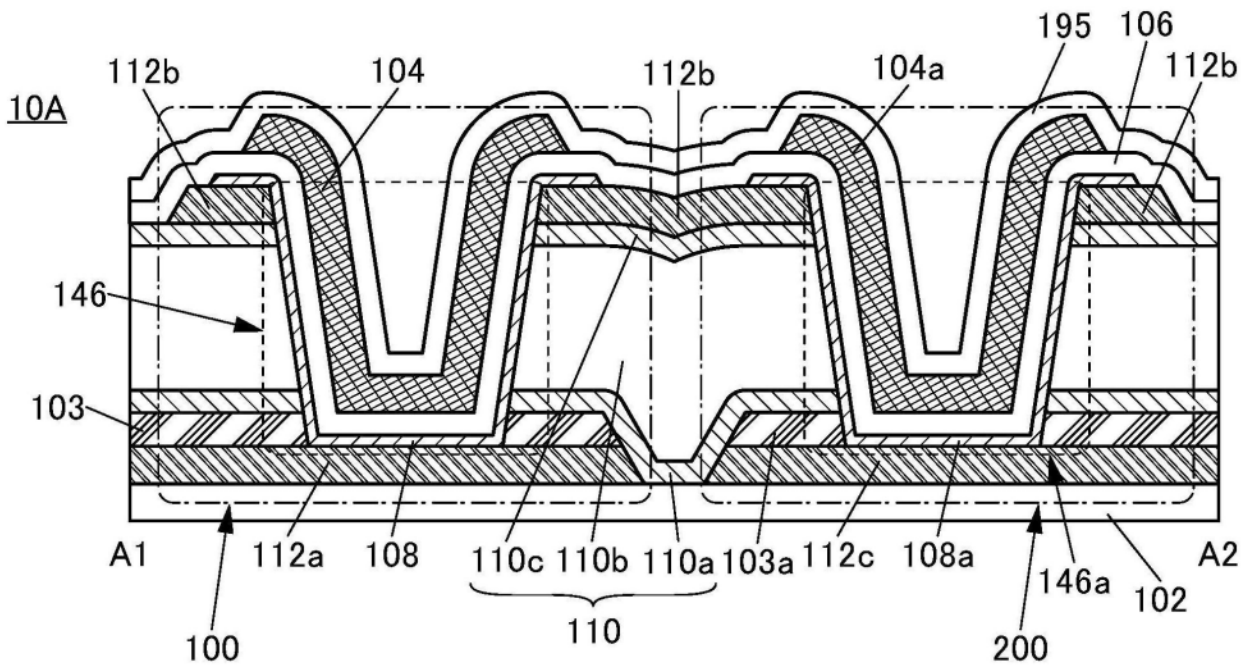


图12B

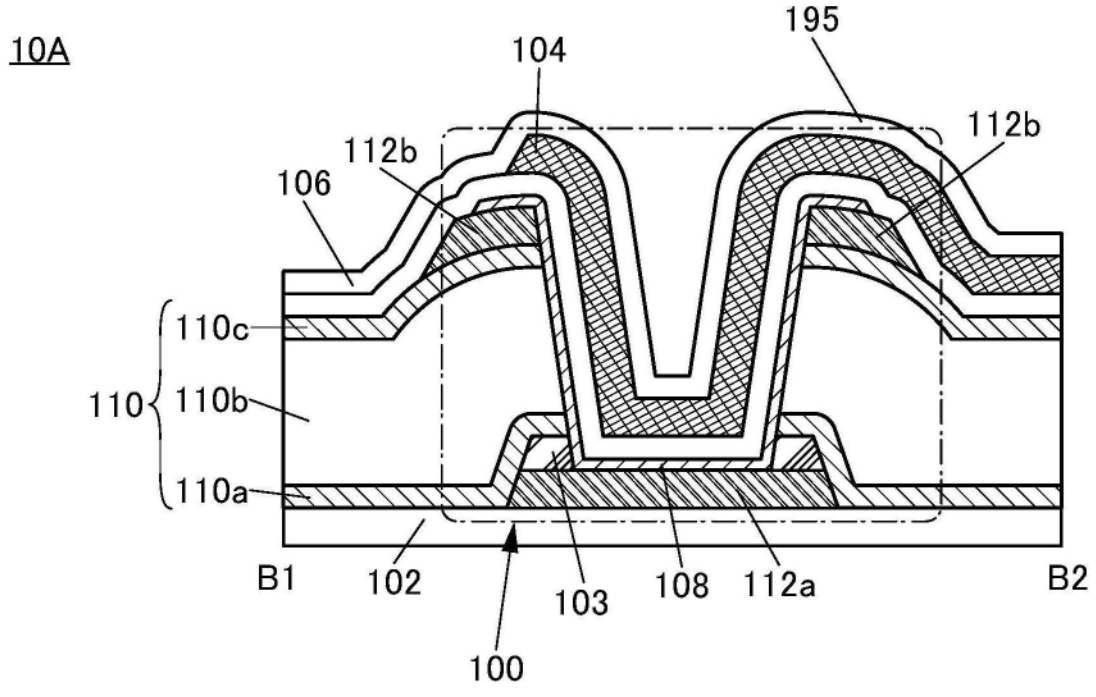


图13A

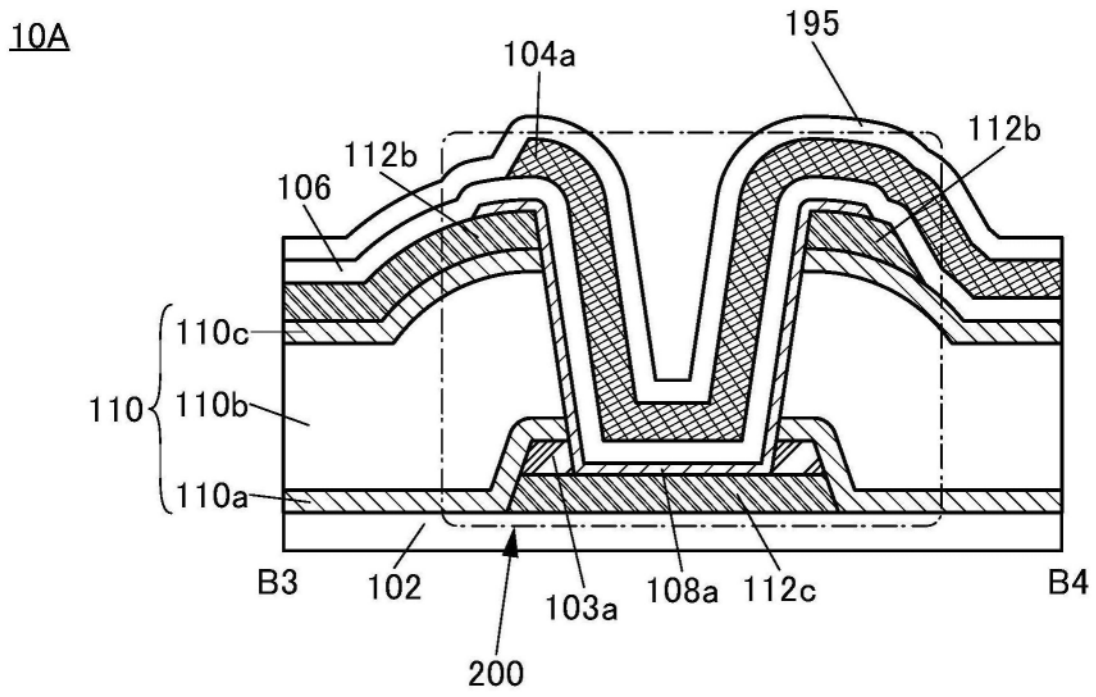


图13B

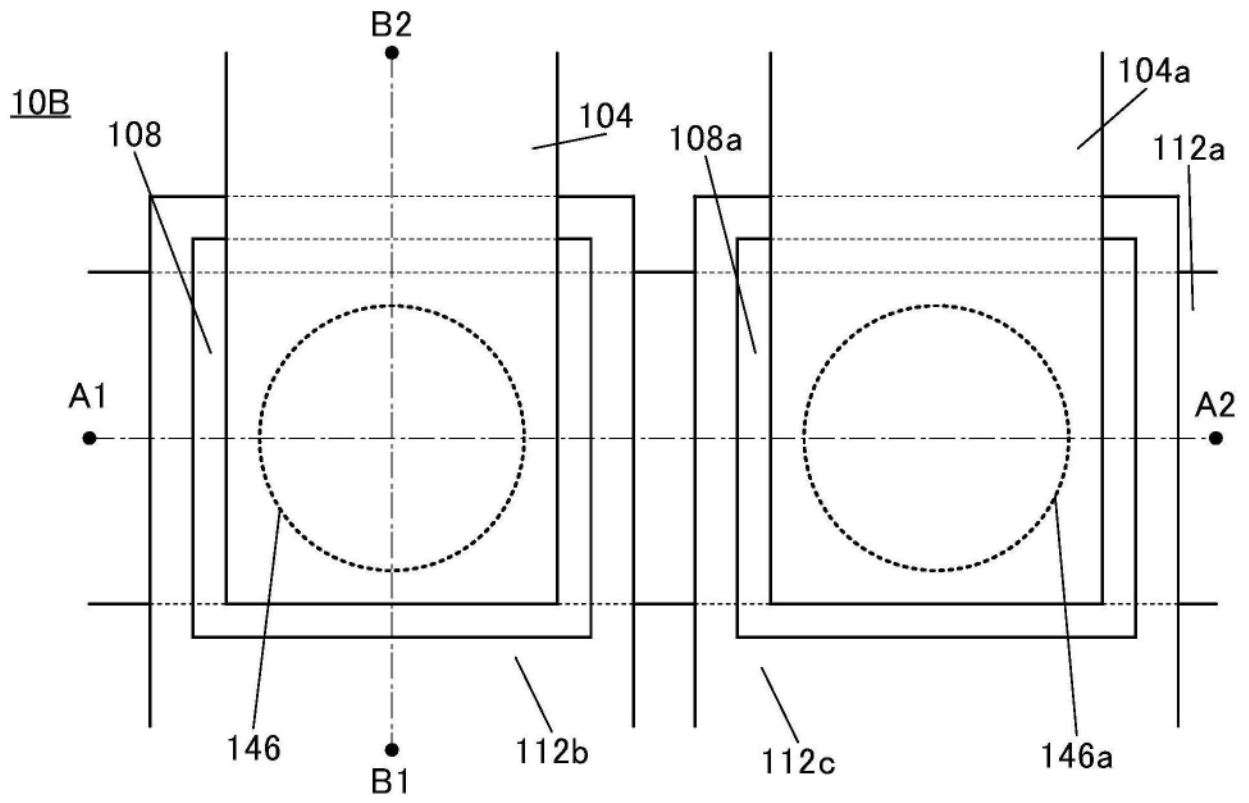
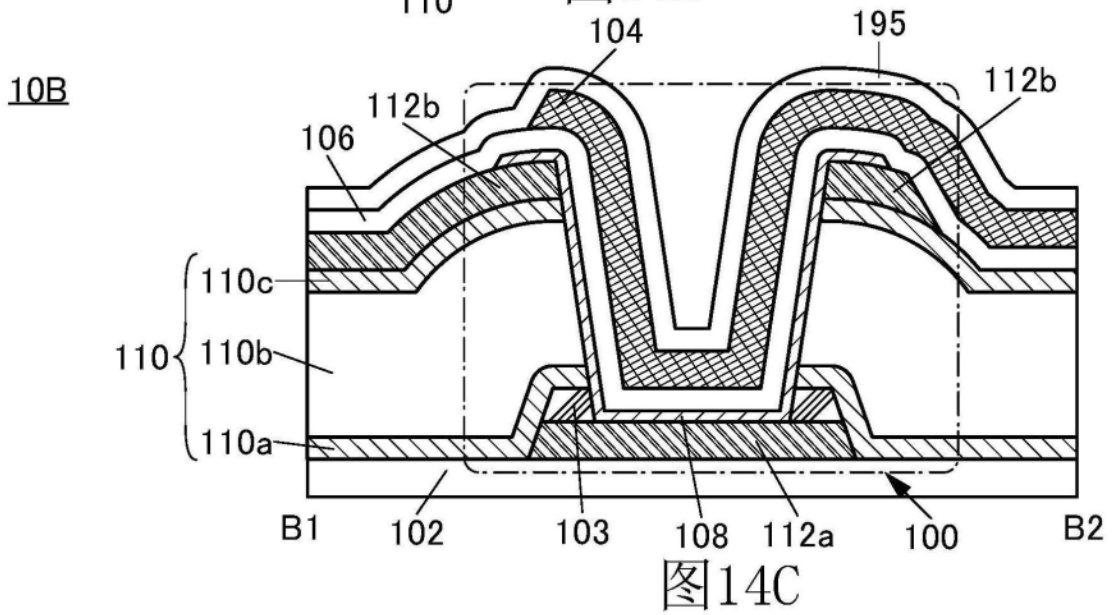
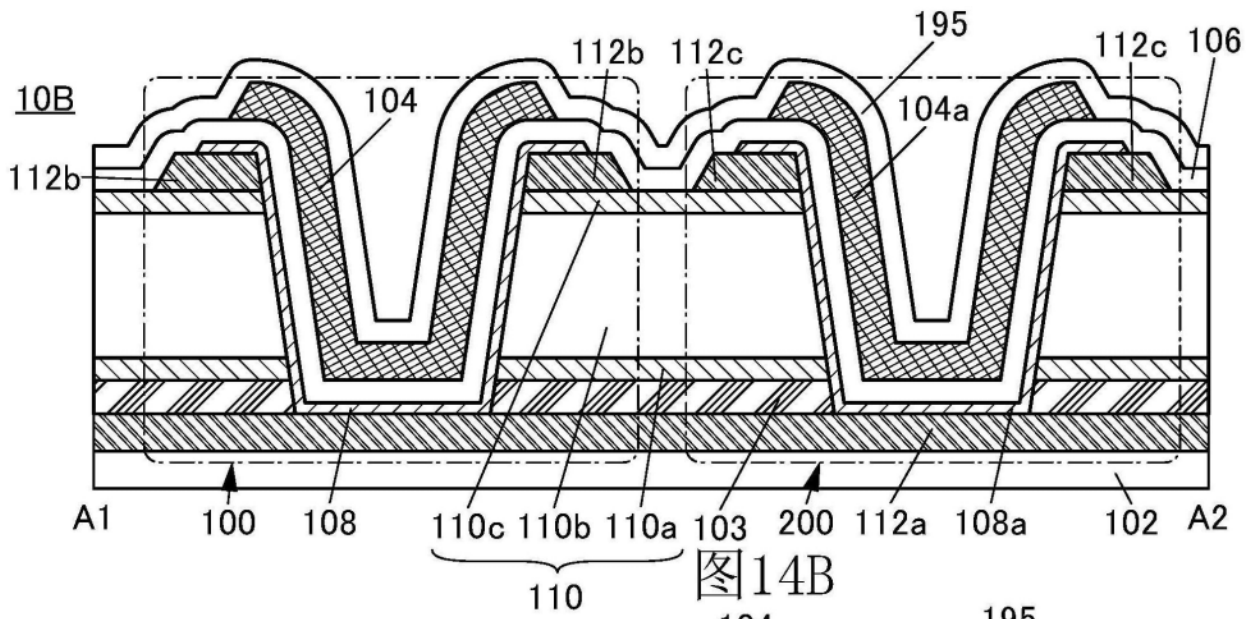


图14A



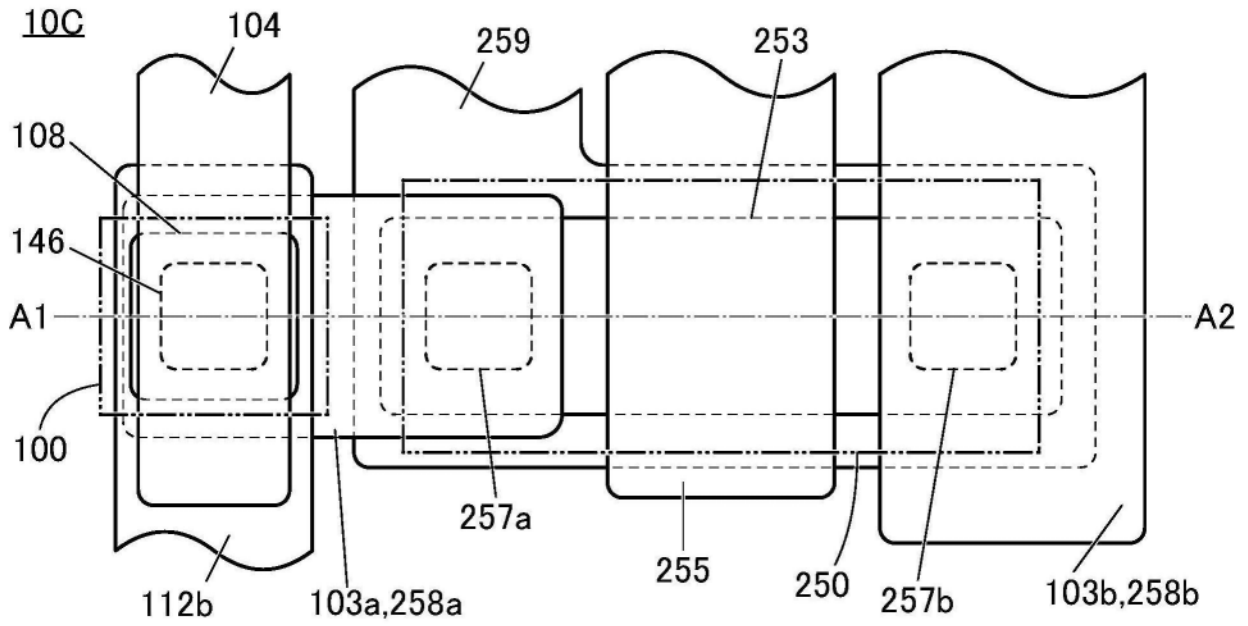


图15A

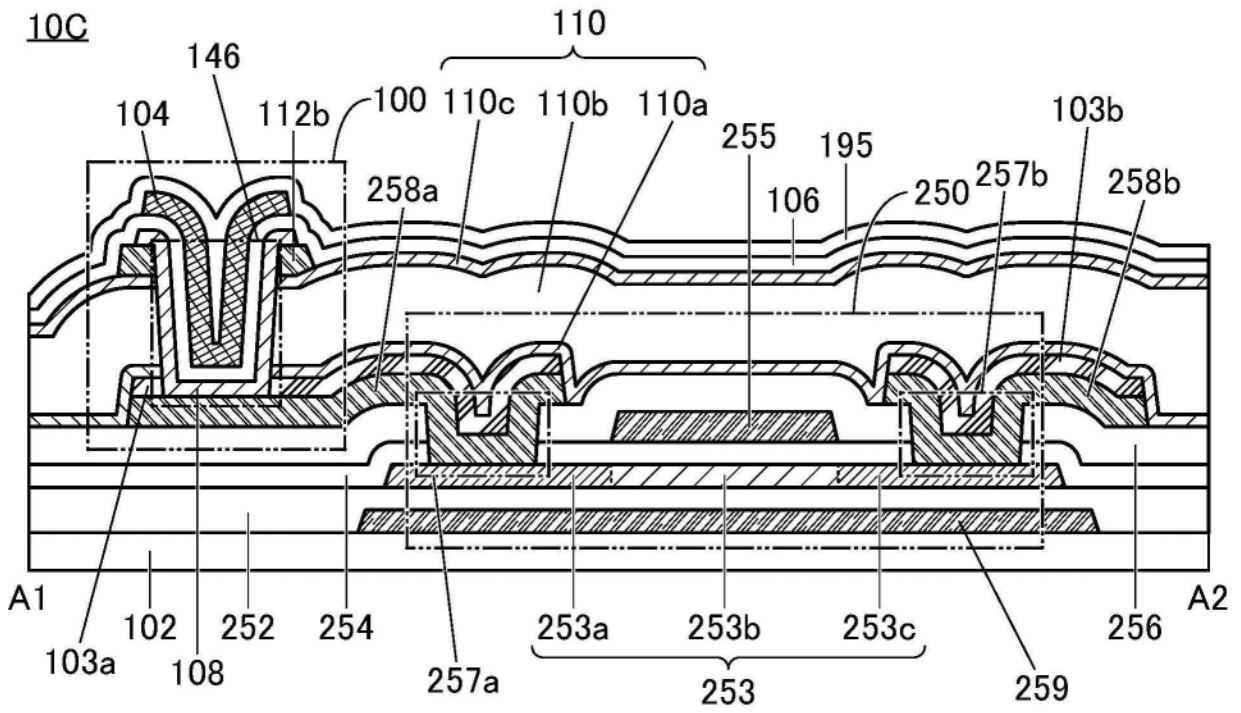


图15B

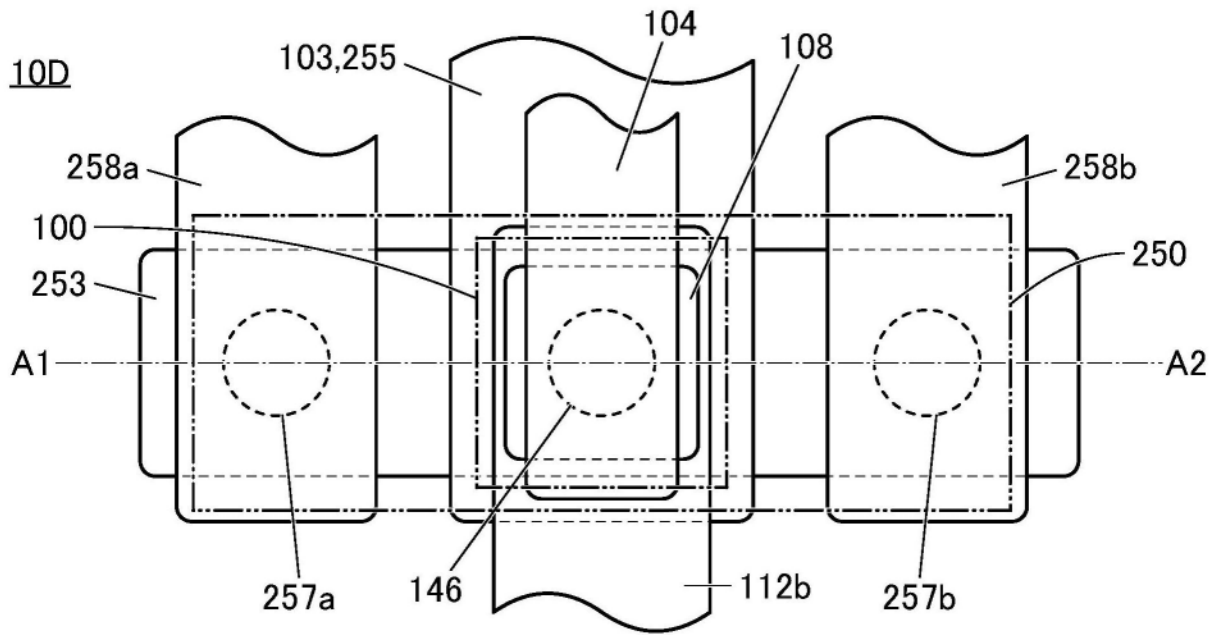


图16A

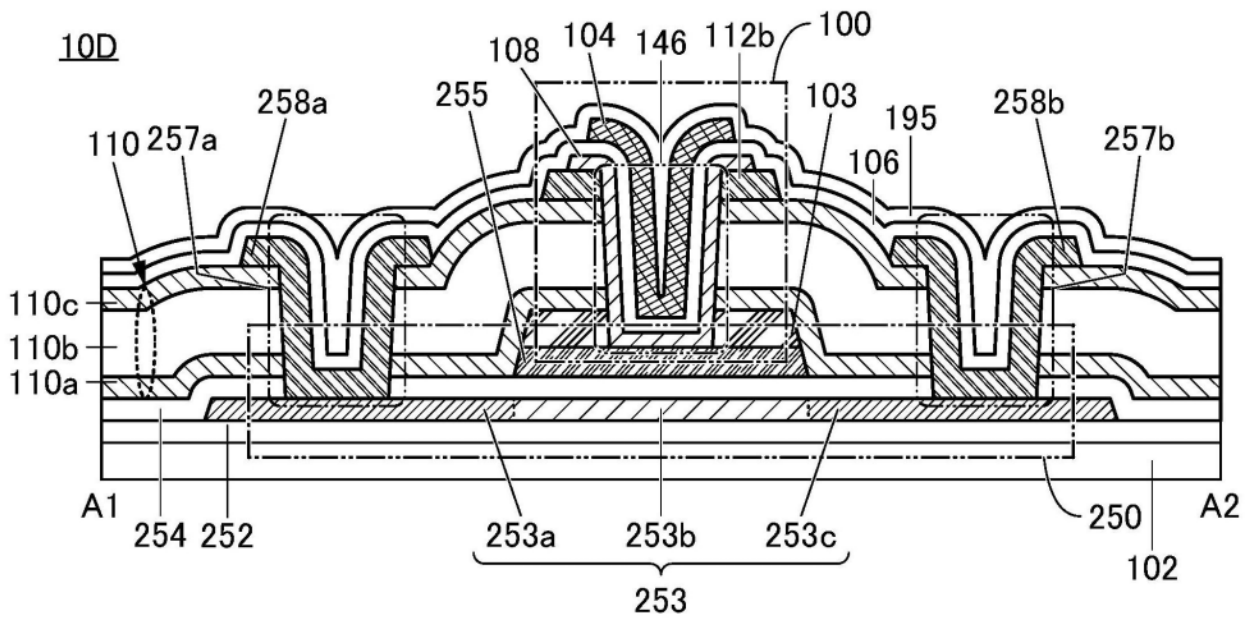


图16B

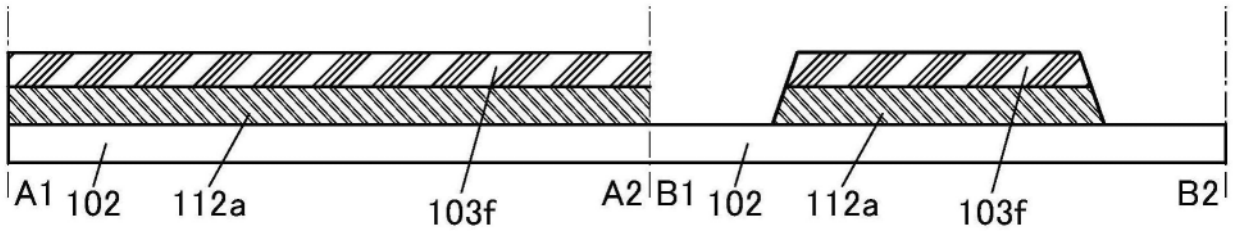


图17A

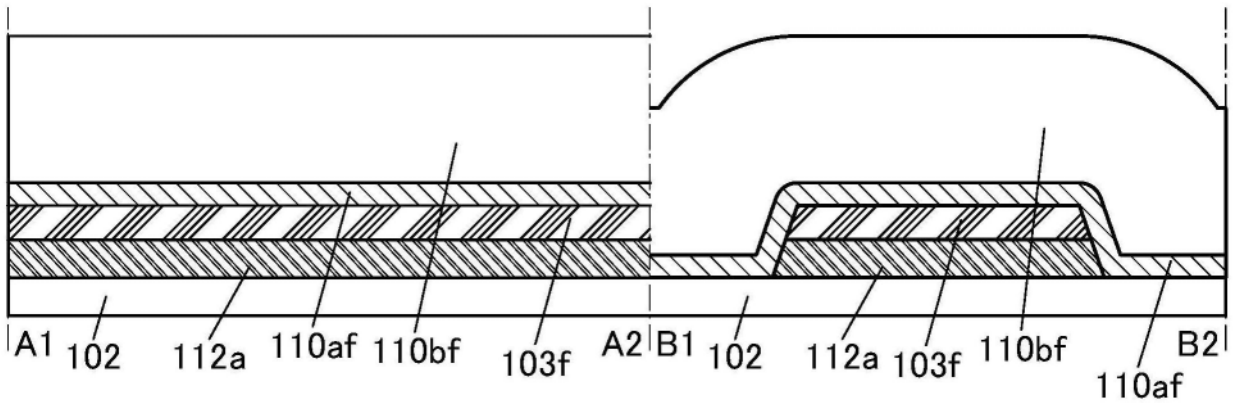


图17B

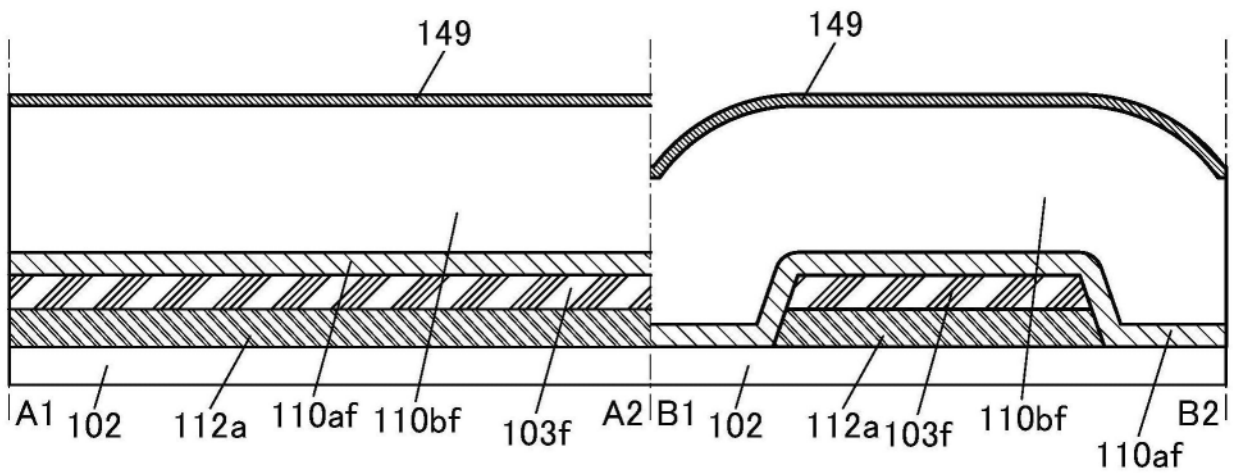


图17C

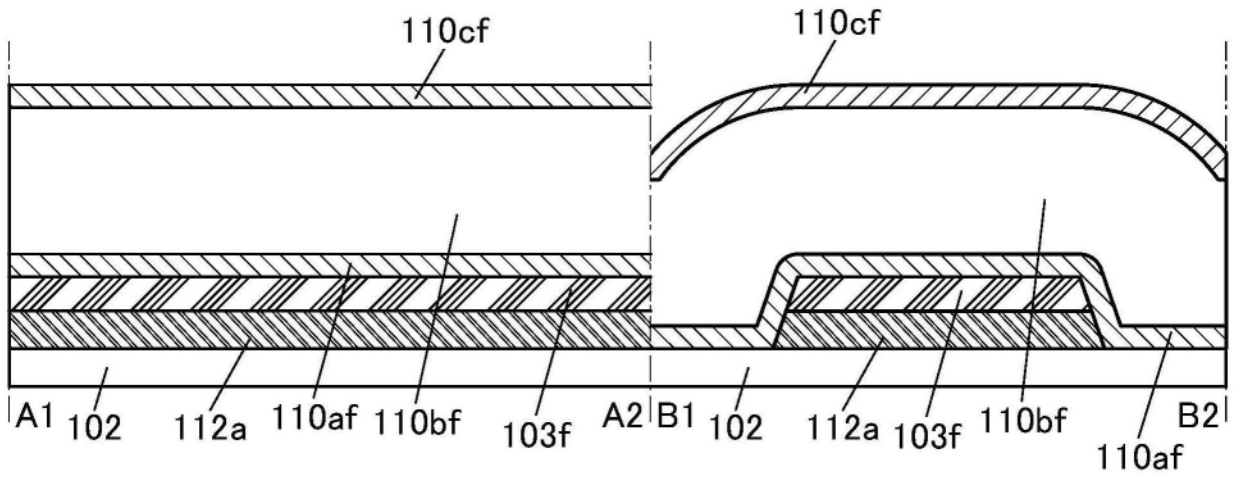


图17D

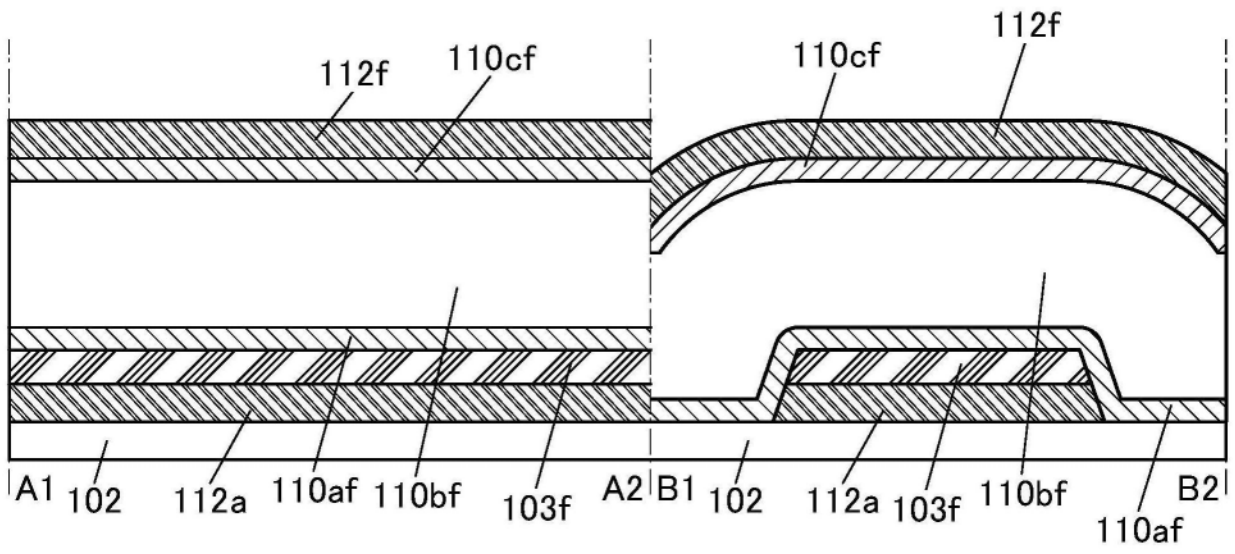


图18A

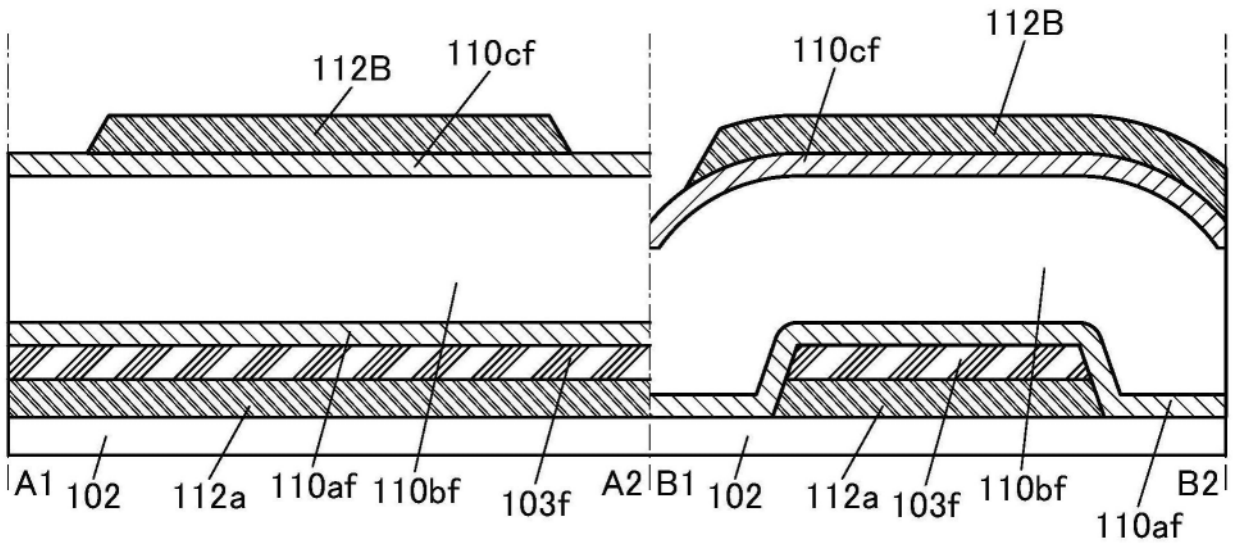


图18B

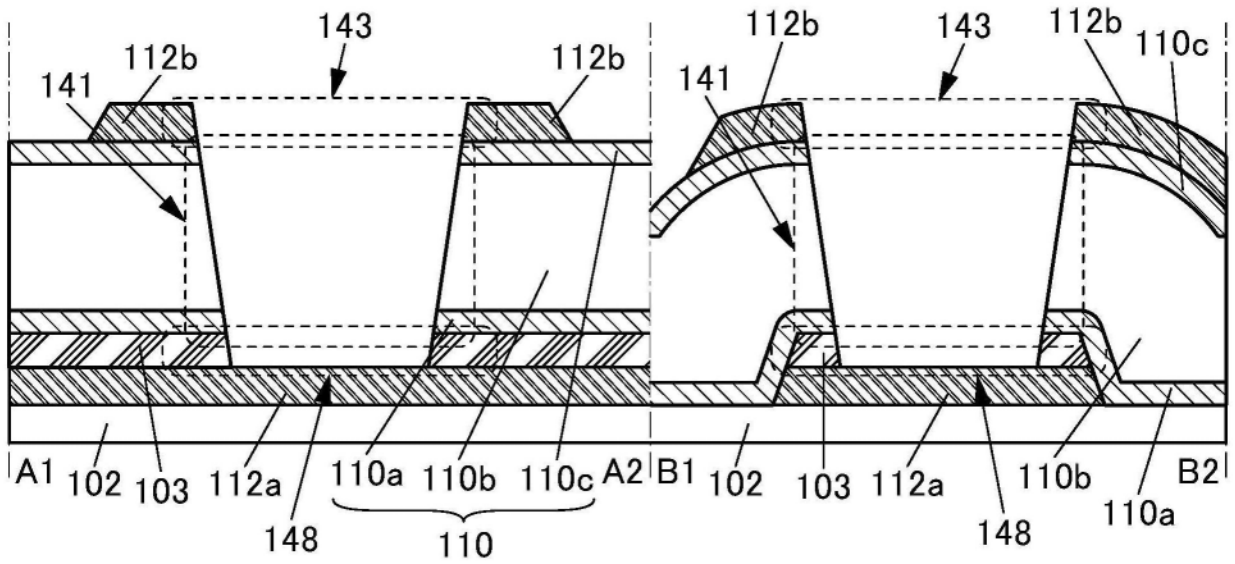


图18C

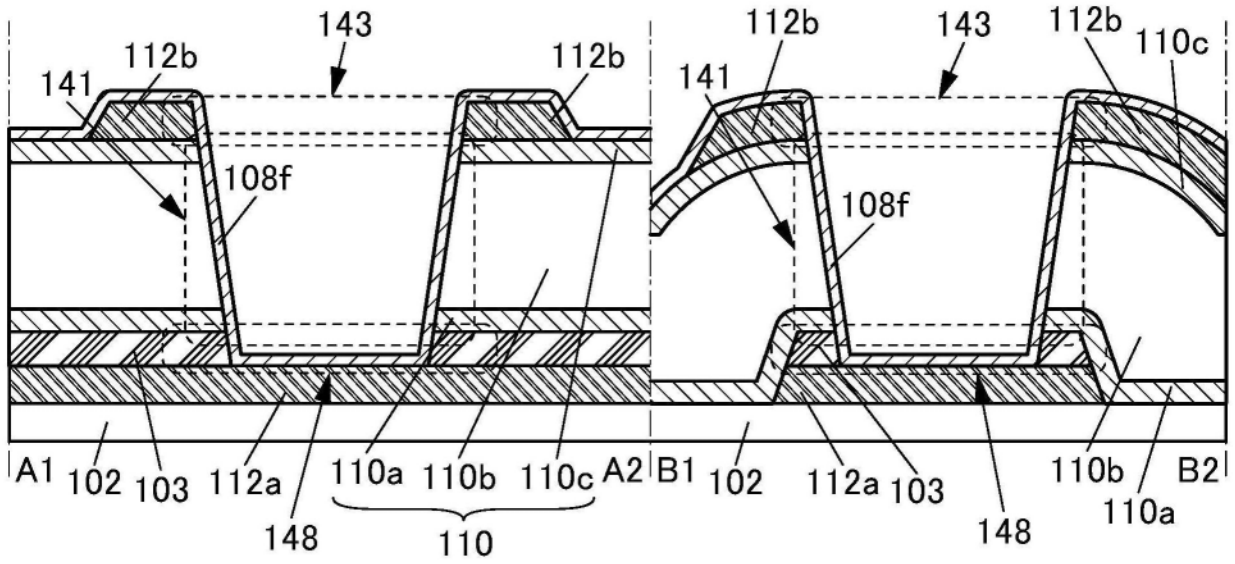


图19A

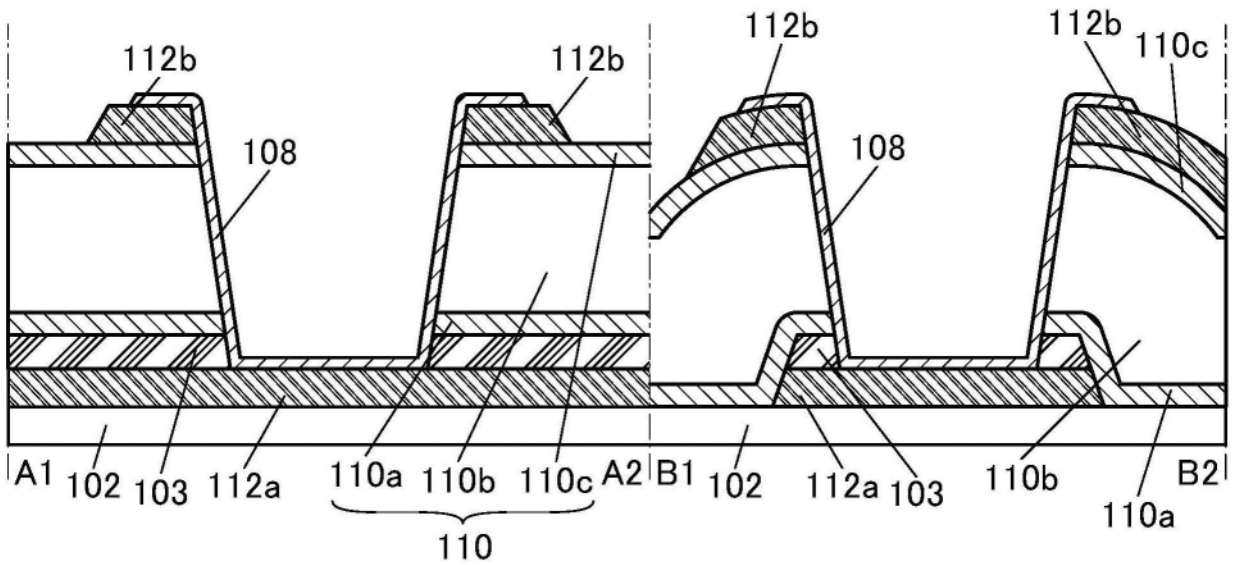


图19B

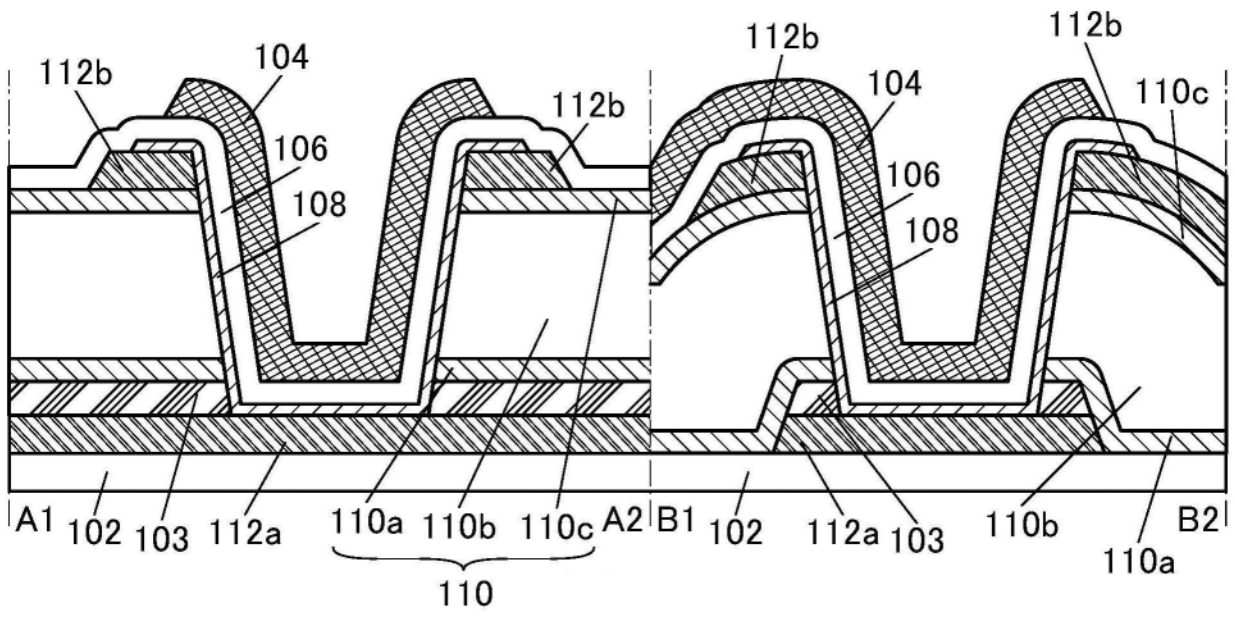


图19C

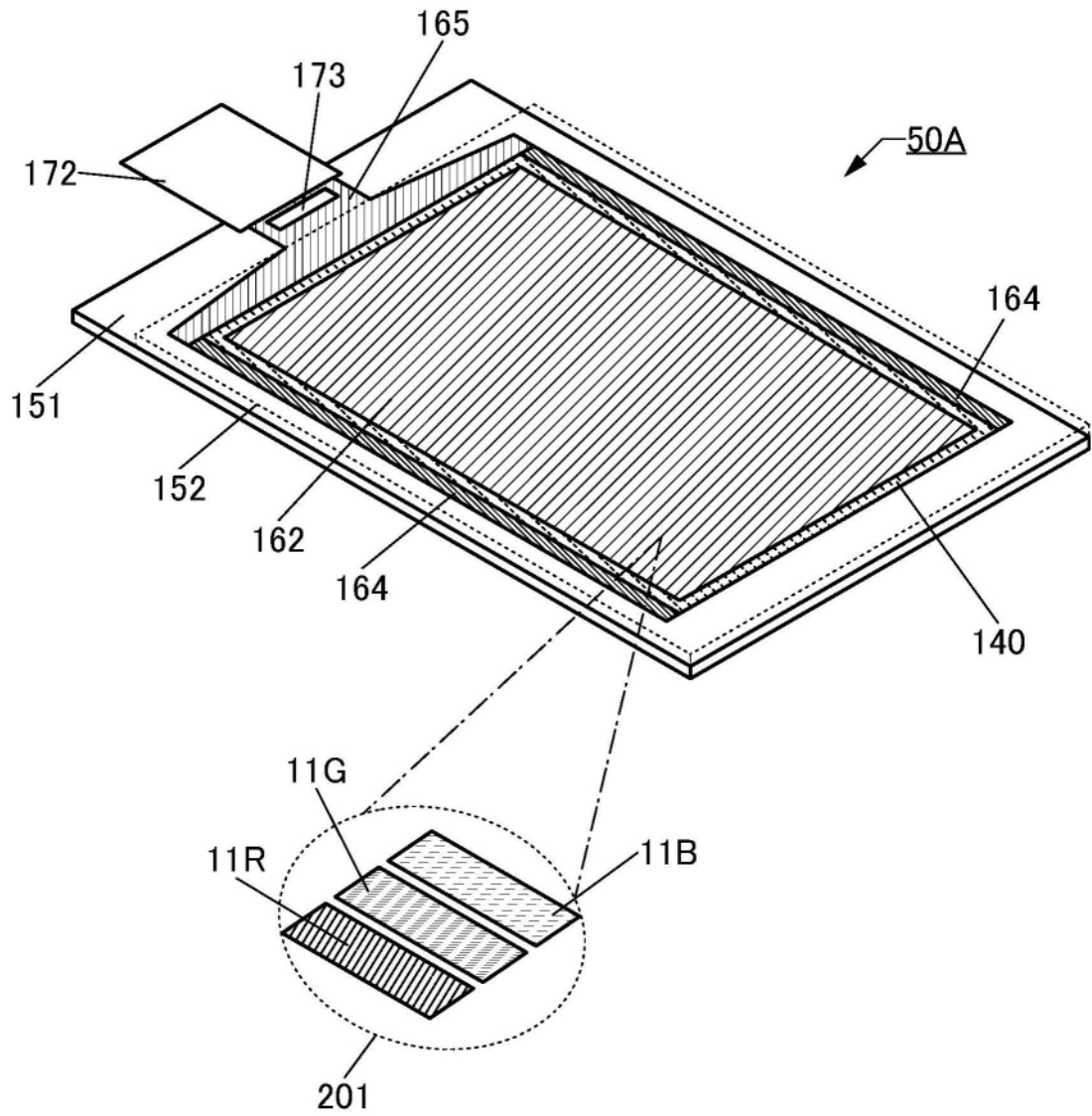


图20

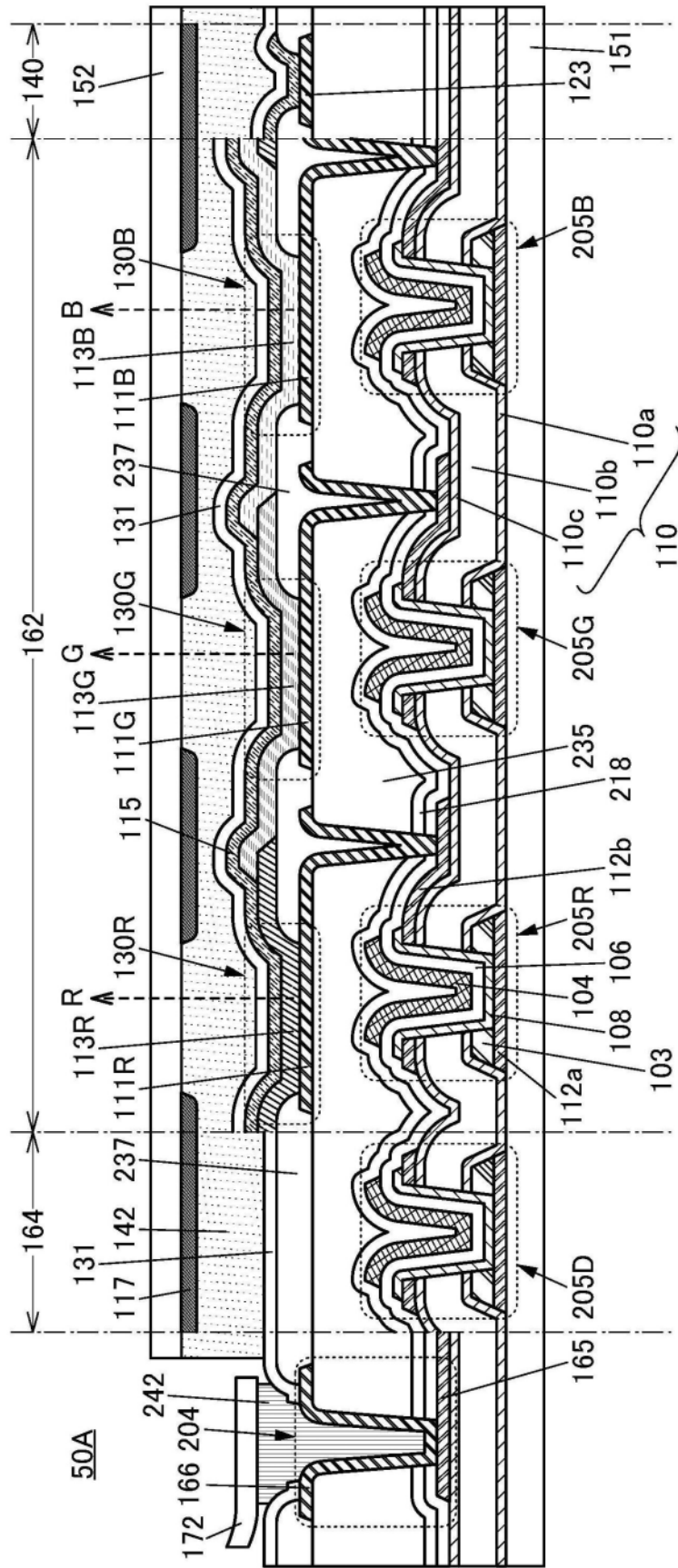
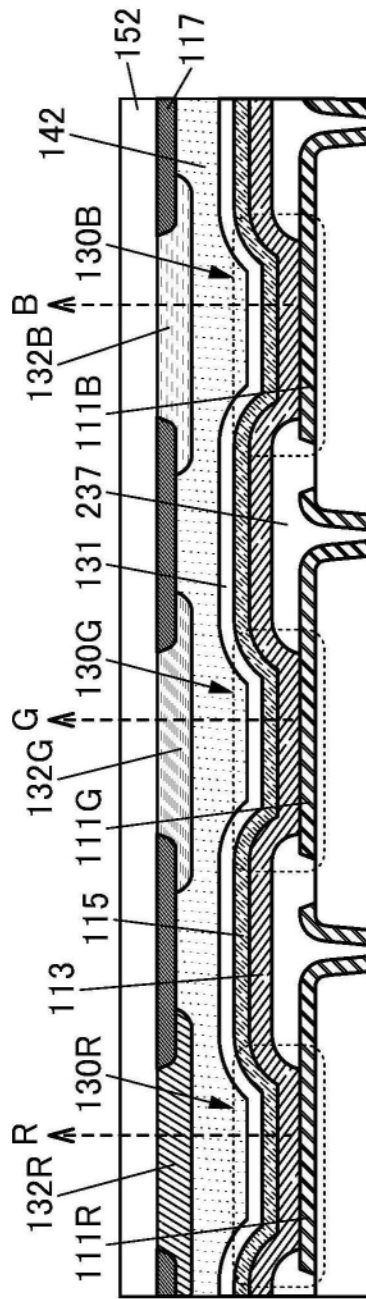


图21A



50B

图21B

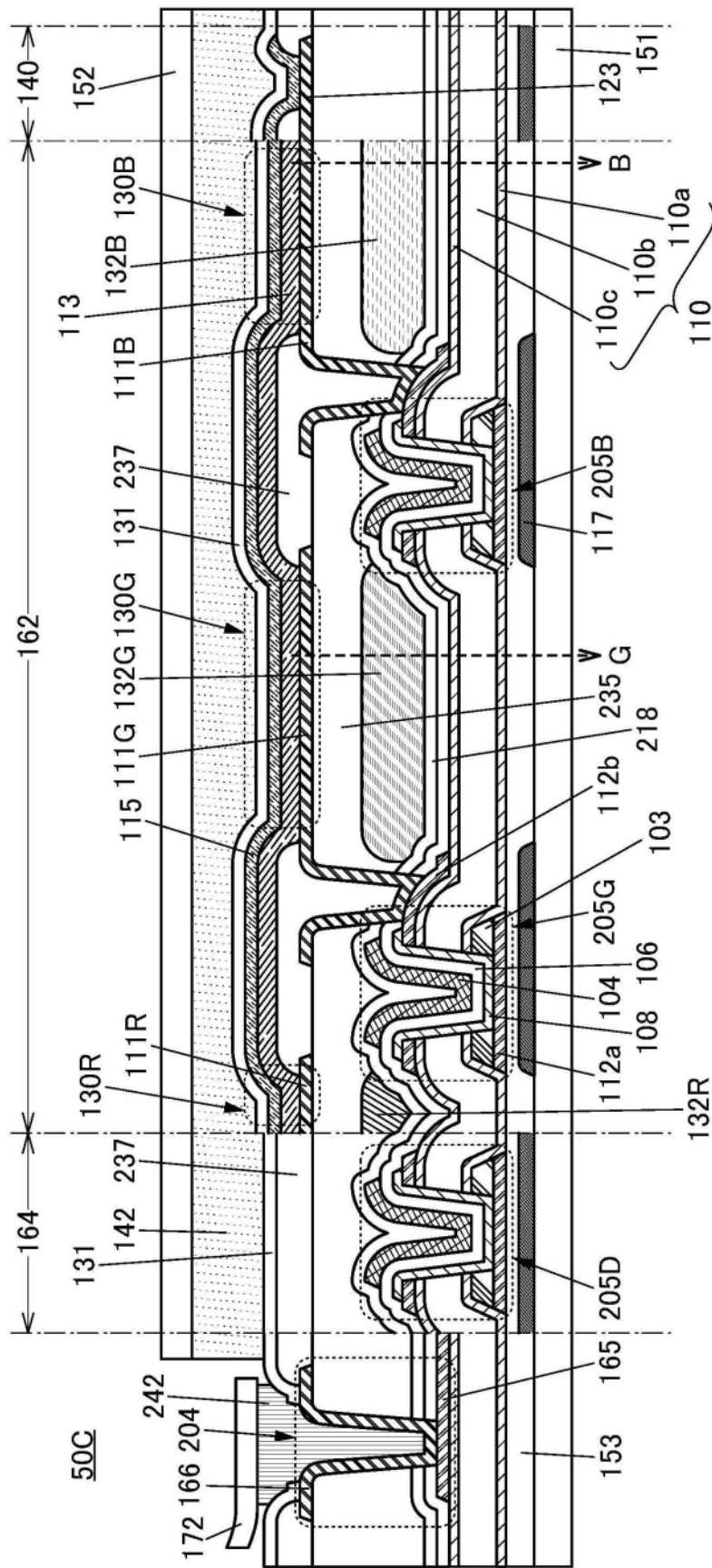


图22

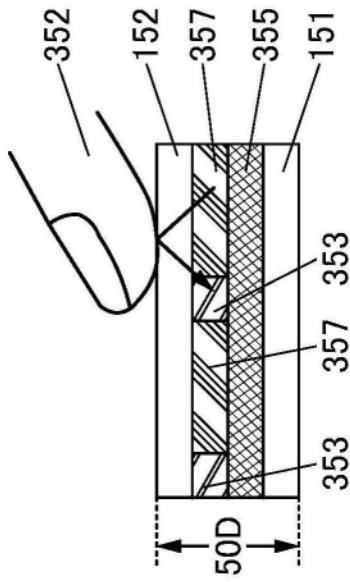


图23B

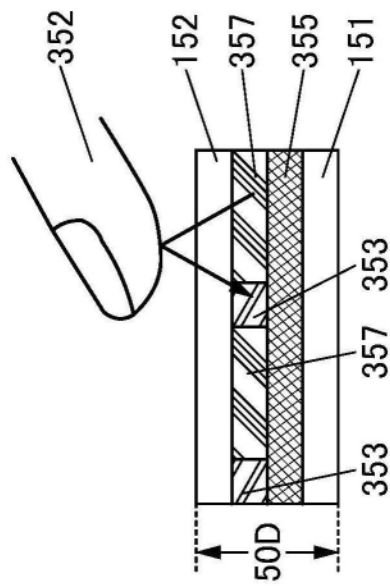


图23C

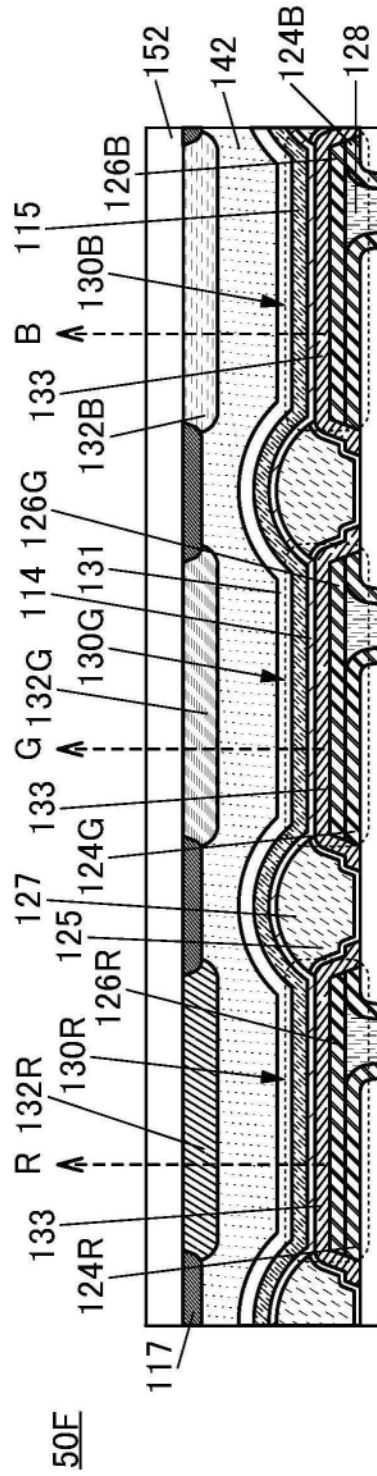


图24B

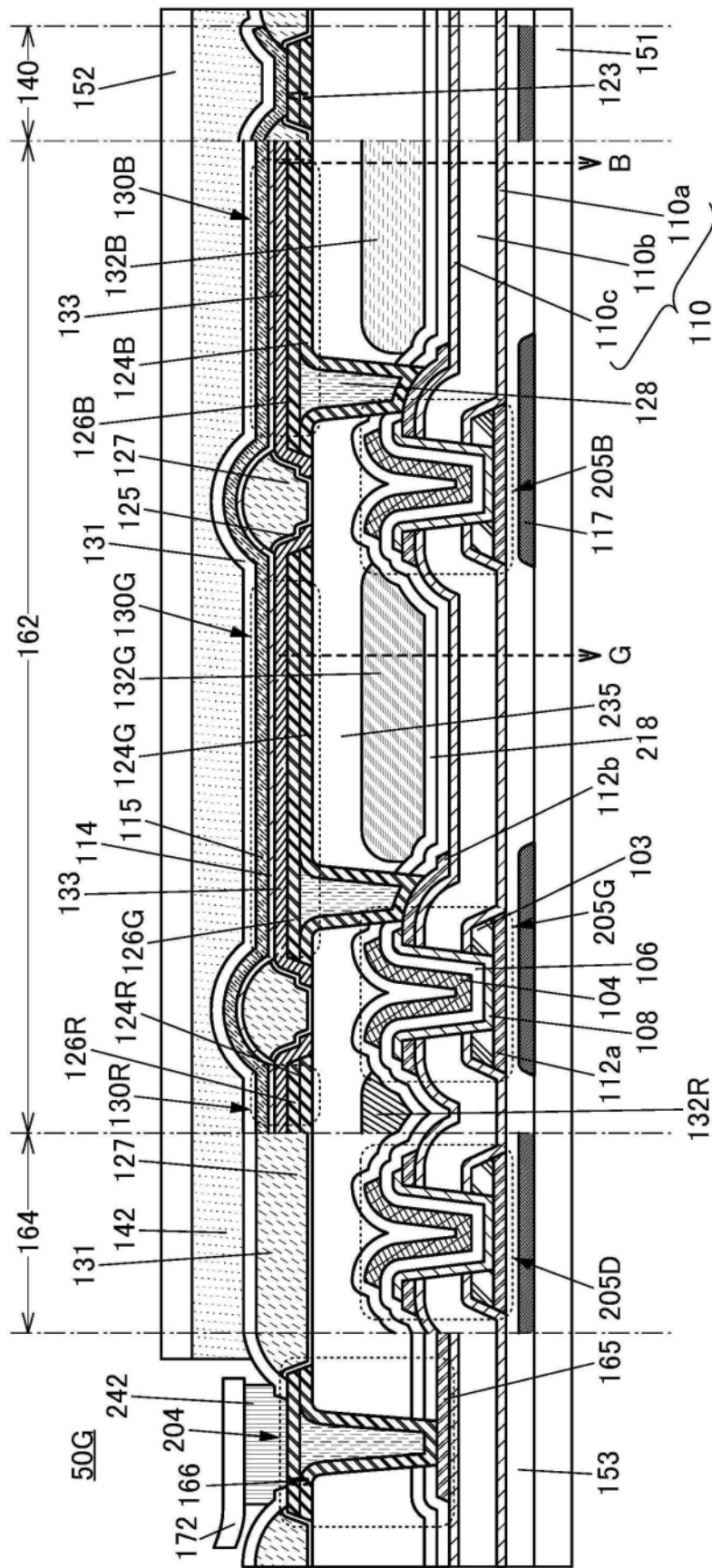


图25

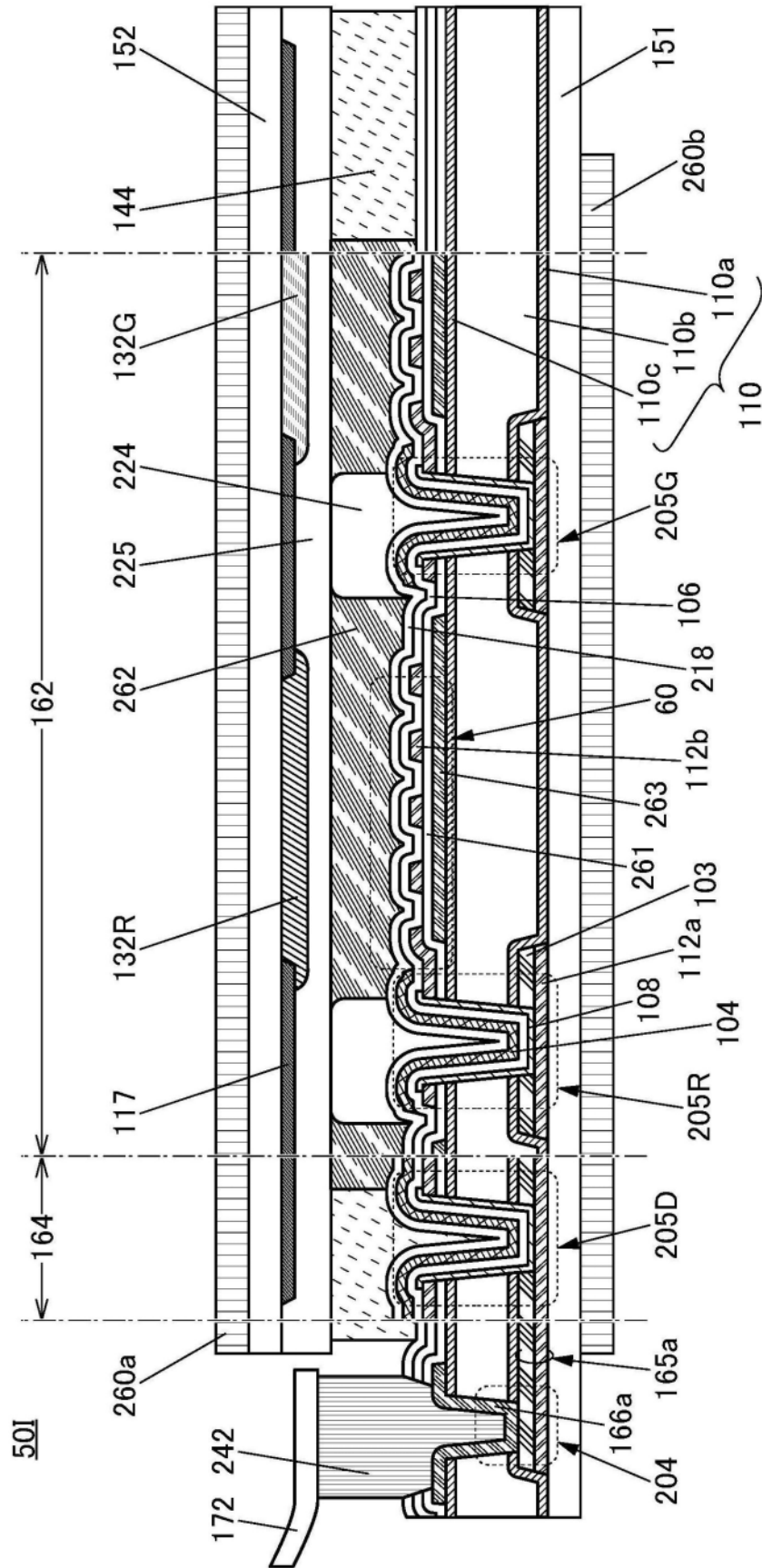


图27

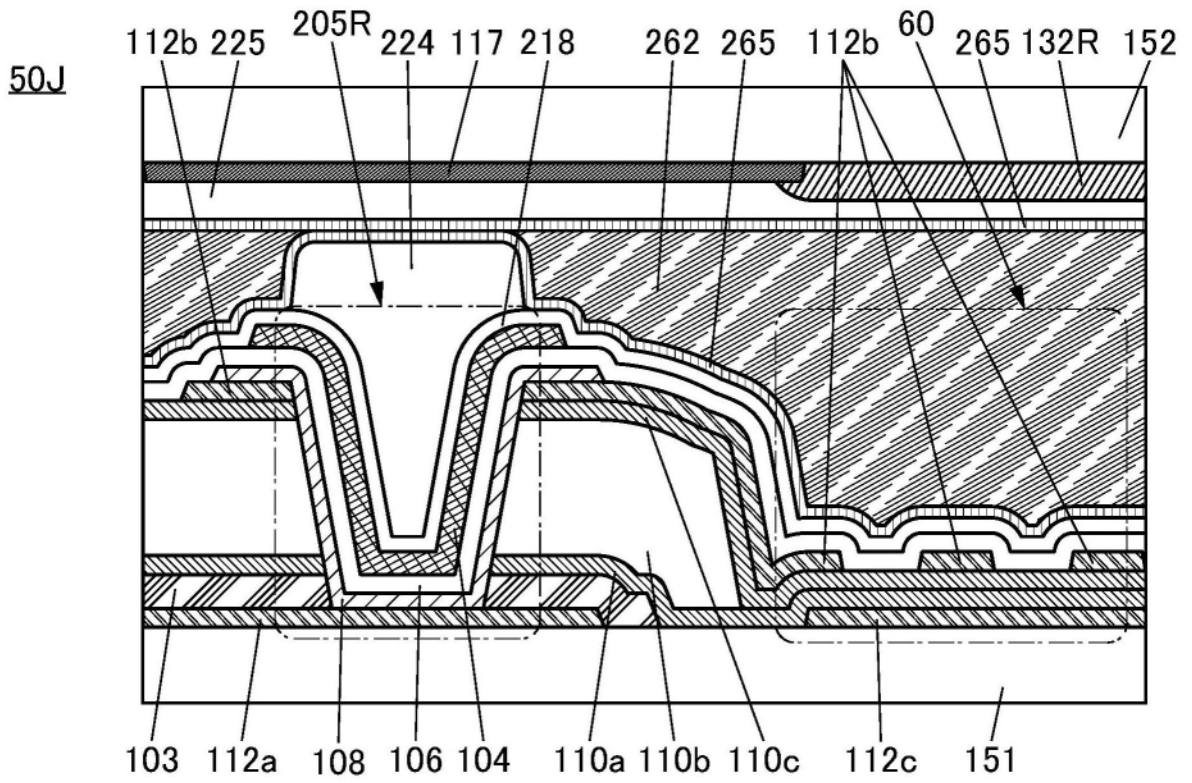


图28A

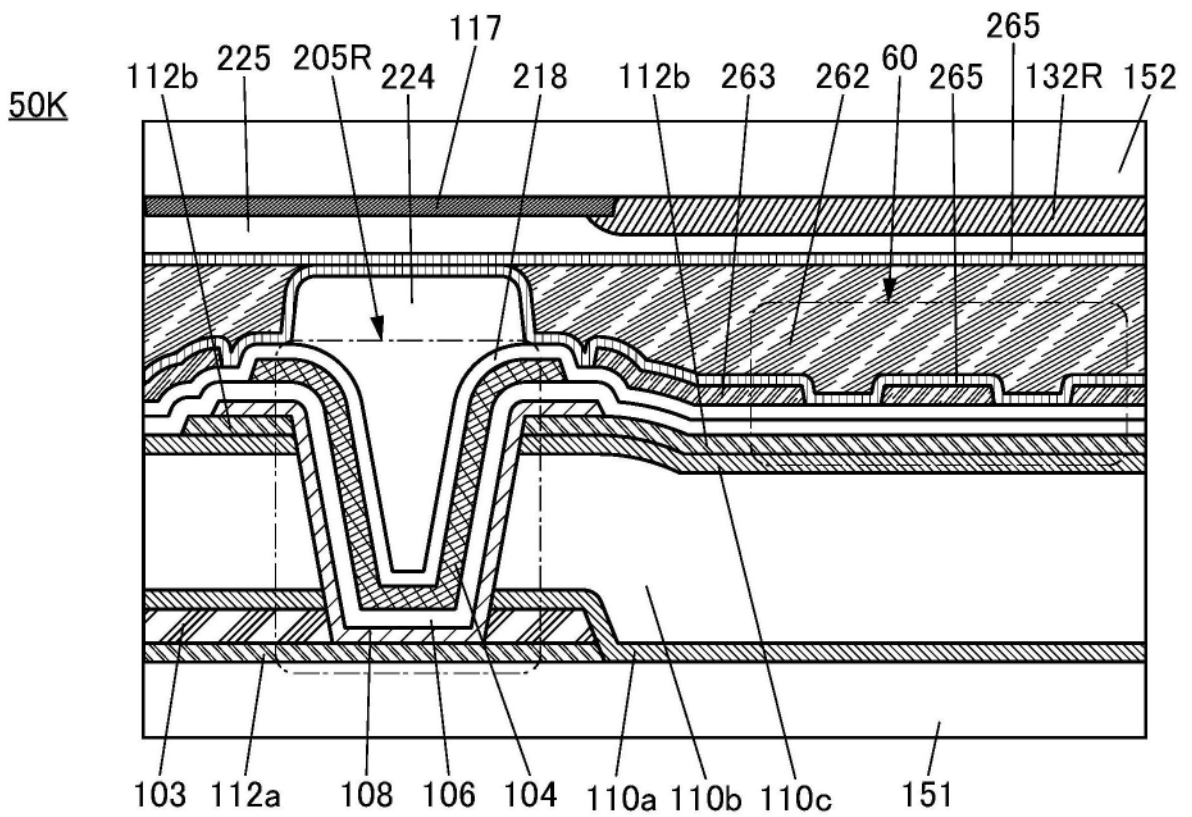


图28B

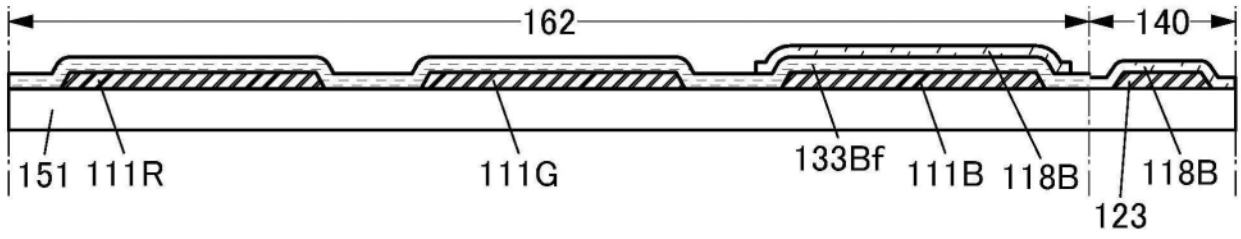


图29A

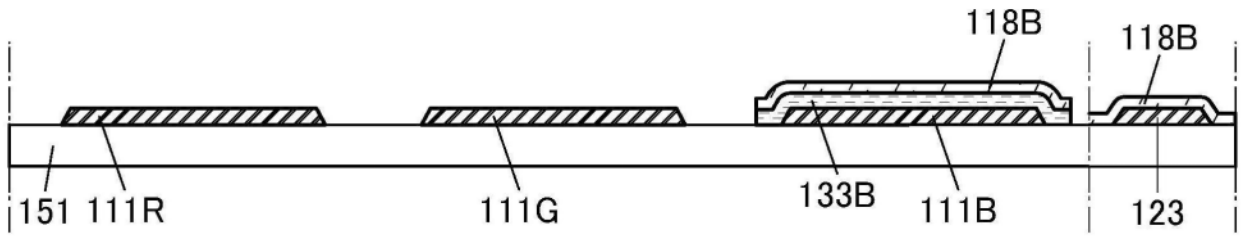


图29B

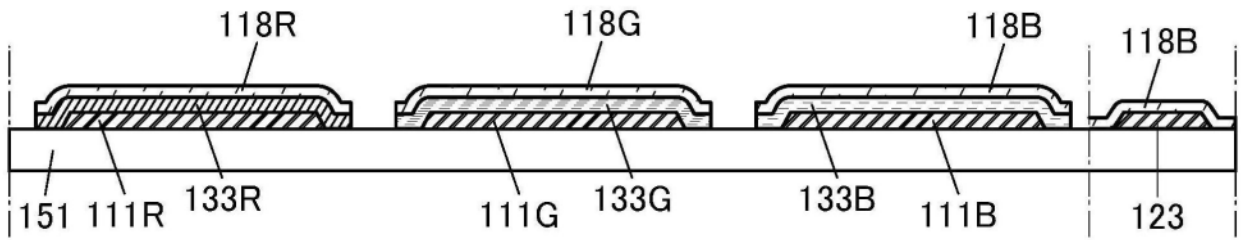


图29C

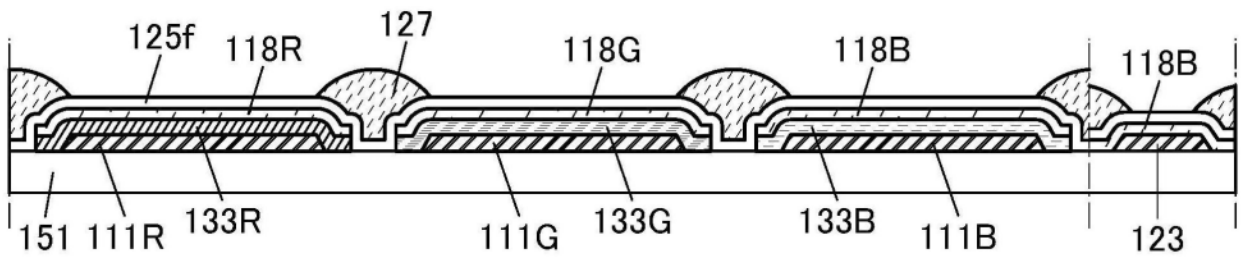


图29D

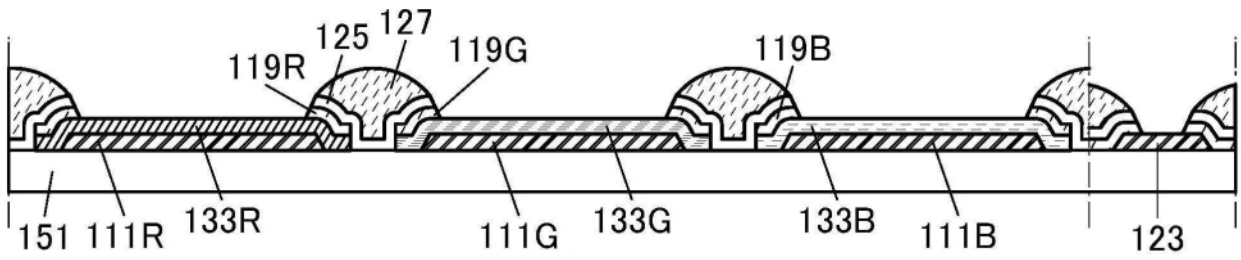


图29E

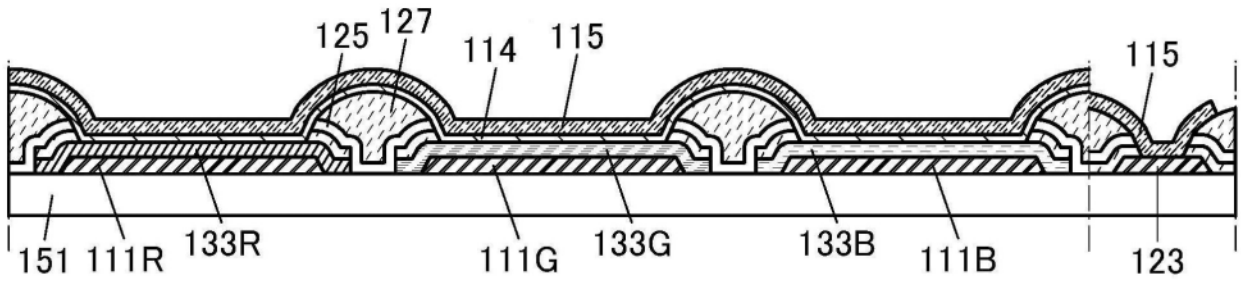


图29F

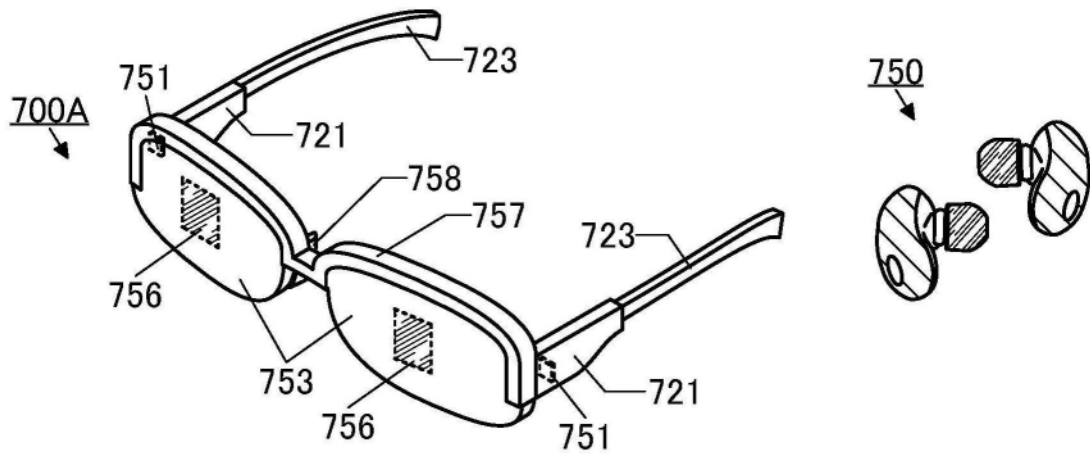


图30A

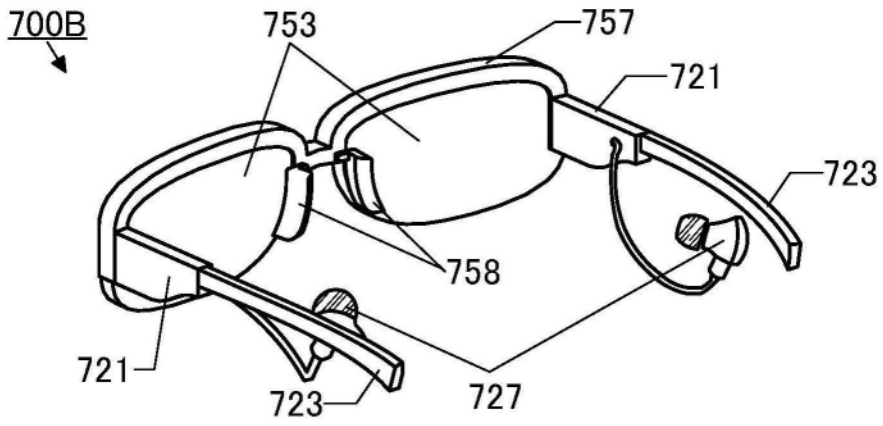


图30B

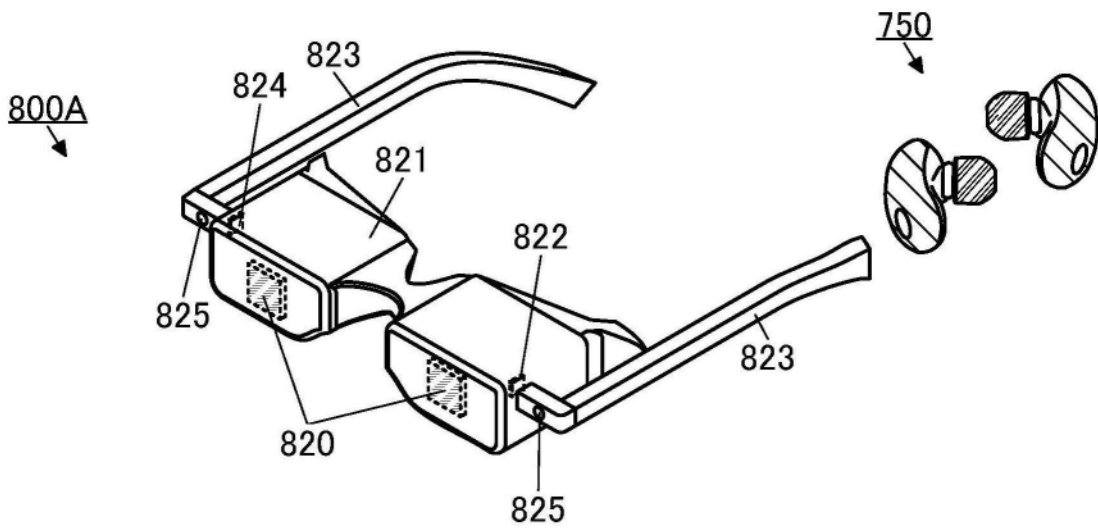


图30C

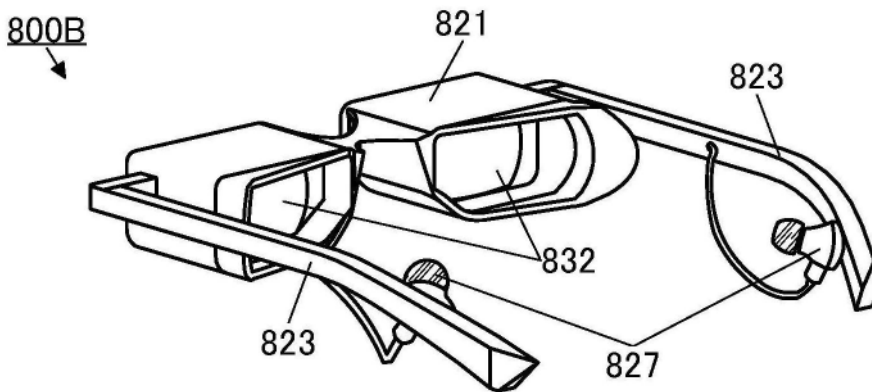


图30D

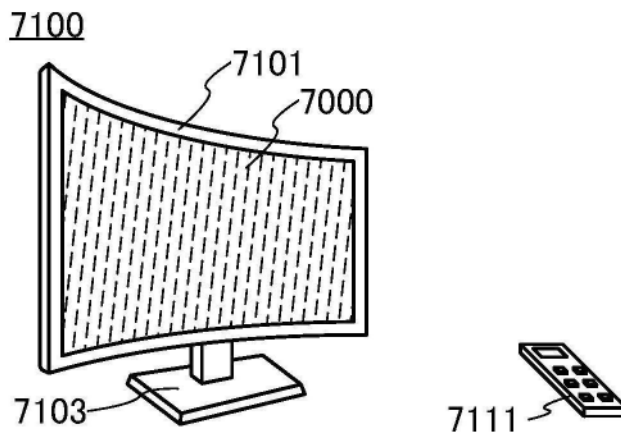
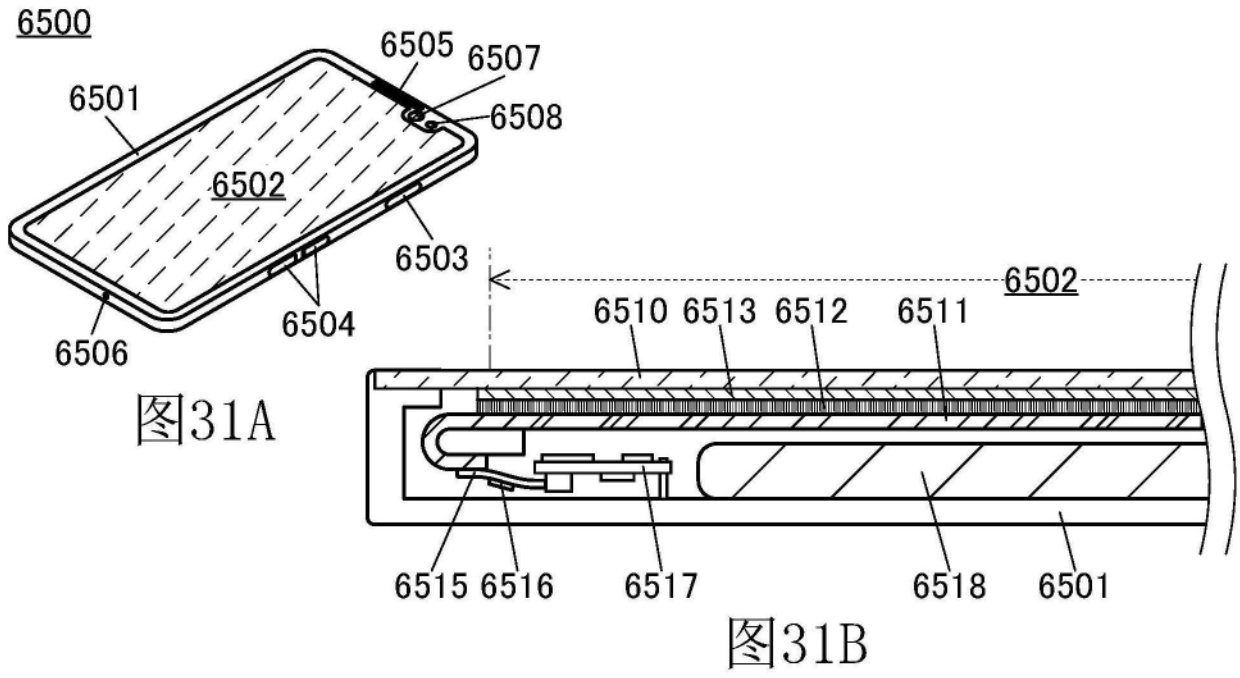


图31C

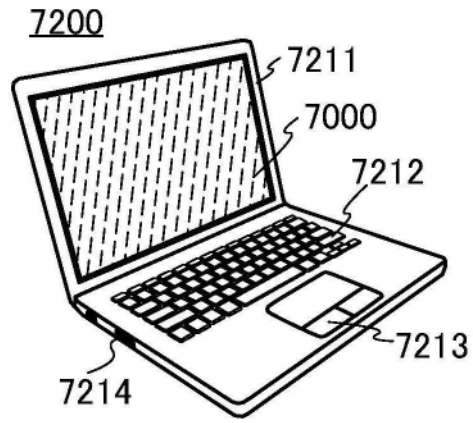


图31D

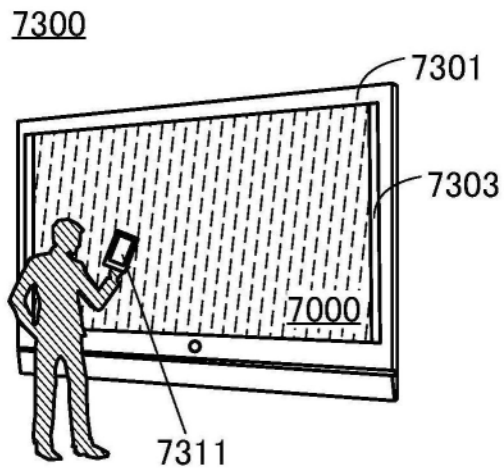


图31E

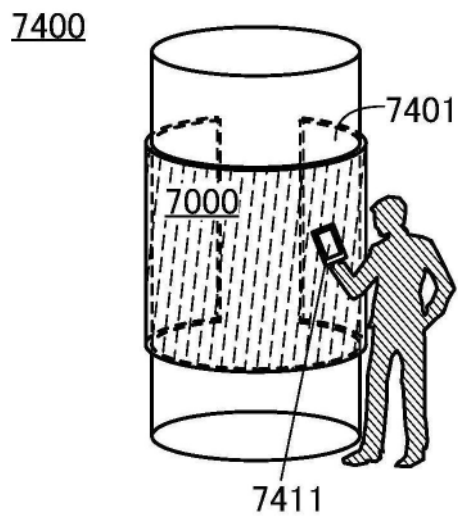


图31F

9101

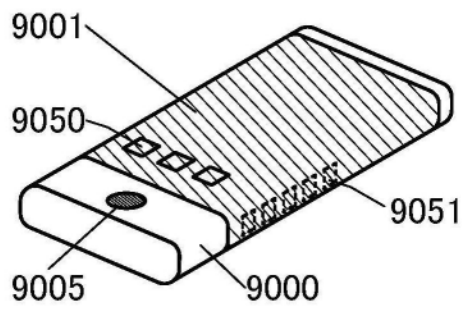


图32A

9102

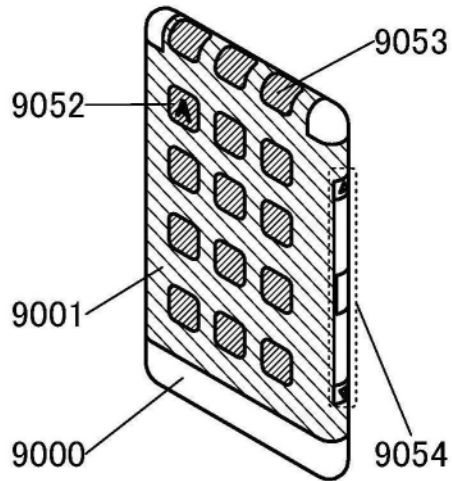


图32B

9103

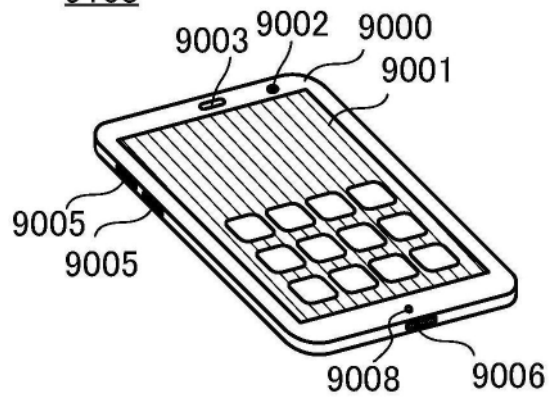


图32C

9200

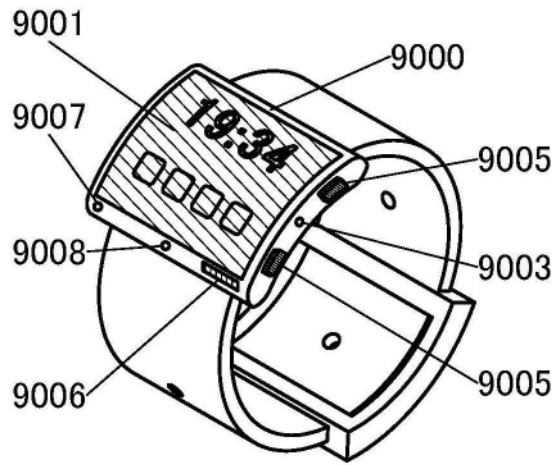


图32D

9201

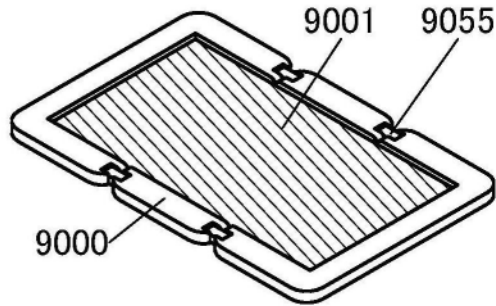


图32E

9201

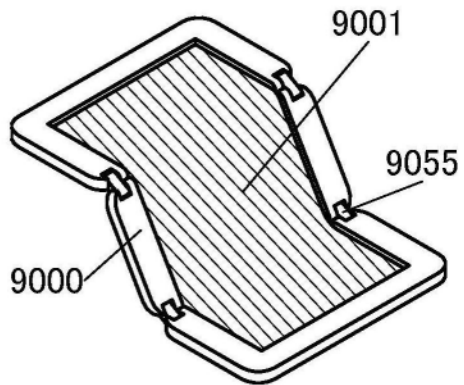


图32F

9201

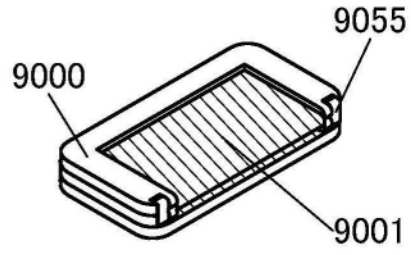


图32G