



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

202 340

(11) (B1)

(51) Int. Cl.³

G 05 F 1/56 //

H 02 M 3/155

[22] Přihlášeno 11. 10. 78

[21] PV 6604-78

[40] Zveřejněno 30 04 80

[45] Vydáno 30 08 82

[75]

Autor vynálezu

KRISTEN Jiří, Praha

(54) Řízený zdroj stejnosměrného napětí

1

Vynález se týká řízeného zdroje stejnosměrného napětí pro programovací zařízení, ovládaného logickými úrovněmi na vstupu. Až dosud se v těchto případech využívalo např. integrovaného stabilizátoru napětí, jehož zem byla opřena o Zennerovu diodu s paralelně připojeným tranzistorem. V sepnutém stavu tranzistoru bylo na výstupu zdroje napětí, dané součtem napětí integrovaného stabilizátoru a saturačního napětí tranzistoru. V rozepnutém stavu tranzistoru dával zdroj napětí, dané součtem napětí integrovaného stabilizátoru a Zennerova napětí použité diody.

V jiných případech se využívalo vlastností integrovaného stabilizačního obvodu, u kterého je možno v jednom rozsahu používat k nastavení napětí na výstupu děliče referenčního napětí, vytvářeného uvnitř stabilizačního obvodu, při vyšších rozsazích používat děliče na výstupních svorkách stabilizátoru, přičemž v prvním případě střed děliče referenčního napětí byl připojován na neinvertovaný vstup diferenčního zesilovače uvnitř stabilizačního obvodu a výstupní svorky stabilizátoru na invertovaný vstup diferenčního zesilovače, zatímco ve druhém případě byl neinvertovaný vstup diferenčního zesilovače spojen s plným referenčním napětím a invertovaný vstup diferenčního zesilovače na střed děliče, připojeného na výstupní svorky stabilizátoru. Výstupní napětí stabilizovaného zdroje pak bylo nasta-

2

veno jednou pro vždy poměrem odporů vstupního, nebo výstupního děliče.

Podstatou stabilizátoru podle vynálezu je použití dvou děličů současně na vstupu i na výstupu stabilizačního integrovaného obvodu, tj. děliče referenčního napětí i děliče výstupního napětí, jejichž středy jsou zapojeny na vstupy diferenčního zesilovače, přičemž poměr odporů vstupního děliče může být pomocí spínače změněn a výstupní napětí stabilizátoru skokem přepnuto na jinou úroveň. Výstupní napětí stabilizátoru je možno shora uvedeným způsobem nastavit v celém rozsahu napětí integrovaného stabilizačního obvodu.

Podstata vynálezu řízeného zdroje stejnosměrného napětí sestávajícího z integrovaného stabilizačního obvodu, dvou děličů napětí a elektronického spínače, spočívá v tom, že výstup referenčního napětí integrovaného stabilizačního obvodu je spojen přes první odpor jednak s neinvertovaným vstupem diferenčního zesilovače, který je součástí integrovaného stabilizačního obvodu, jednak s druhým odporem, jehož opačný konec je spojen se zápornou svorkou napájecí sběrnice a dále pátým odporem, který je spojen přes spínač se zápornou svorkou napájecí sběrnice, zatímco výstup integrovaného stabilizačního obvodu je spojen s výstupní svorkou řízeného zdroje a přes třetí odpor na invertovaný vstup diferenčního zesilovače, který je dále spojen přes čtvrtý odpor na zápornou svorku napájecí sběrnice, přičemž

kladná svorka napájecí sběrnice je spojena se vstupem stabilizačního obvodu.

Na připojeném výkresu je příklad zapojení řízeného zdroje stejnosměrného napětí podle vynálezu. Integrovaný stabilizační obvod **1** například MAA 723 je připojen na kladnou svorku **Up** napájecí sběrnice vstupem **2** kladného napájení a na zápornou svorkou **Un** napájecí sběrnice vstupem **3** záporného napájení, zatímco výstupní stabilizované napětí se odebírá z výstupní svorky **Us** řízeného zdroje, spojené s výstupem **W** integrovaného stabilizačního obvodu **1** a dále s děličem výstupního napětí, tvořeným třetím a čtvrtým odporem **R3** a **R4**, který je čtvrtým odporem **R4** spojen se zápornou svorkou **Un** napájecí sběrnice, přičemž z jeho středu je napojen invertovaný vstup **Vin** diferenčního zesilovače integrovaného stabilizačního obvodu **1**. Výstup **Ur** referenčního napětí je připojen na první odpor **R1** děliče, tvořeného prvním a druhým odporem **R1** a **R2**, který je druhým odporem **R2** spojen se zápornou svorkou **Un** napájecí sběrnice, přičemž z jeho středu je napojen neinvertovaný vstup **Vn** diferenčního zesilovače integrovaného stabilizačního obvodu **1** a zároveň přes pátý odpor **R5** a spínač **S**

(například tranzistor) je dále tento střed děliče spojen se zápornou svorkou **Un** napájecí sběrnice.

Na výstupu **W** integrovaného stabilizačního obvodu **1** se vytvoří takové napětí, aby rozdíl mezi napětími středů obou děličů byl nulový, takže platí, že

$$\frac{U_s \cdot R_4}{R_3 + R_4} = \frac{U_r \cdot R_2}{R_1 + R_2}$$

Z této rovnice úpravou

$$U_s = U_r \cdot \frac{R_2 \cdot (R_3 + R_4)}{R_4 \cdot (R_1 + R_2)}$$

Sepne-li spínač **S**, potom se paralelní kombinací druhého a pátého odporu **R2** a **R5** změní dělicí poměr děliče na referenčním napětí a tím i hodnota výstupního napětí.

Zapojení dle vynálezu se využívá u programovačů pevných polovodičových pamětí, pro nastavení úrovně napájecího napětí během programovacího cyklu dle požadavku výrobce paměťových obvodů. Je možno ho využít i pro jiná měřicí zařízení, u nichž je třeba měnit podle požadovaného testovacího programu napájecí napětí.

PŘEDMĚT VYNÁLEZU

Řízený zdroj stejnosměrného napětí pro programovací zařízení sestávající z integrovaného stabilizačního obvodu, dvou děličů a elektronického spínače, je význačný tím, že výstup (**Ur**) referenčního napětí integrovaného stabilizačního obvodu (**1**) je spojen přes první odpor (**R1**) jednak s neinvertovaným vstupem (**Vn**) diferenčního zesilovače, jednak s druhým odporem (**R2**), jehož opačný konec je spojen se zápornou svorkou (**Un**) napájecí sběrnice a dále s pátým odporem (**R5**), který je spojen přes spínač (**S**) se zápornou svorkou (**Un**) napájecí sběrnice, zatímco výstup (**W**) integrovaného

stabilizačního obvodu (**1**) je spojen s výstupní svorkou (**Us**) řízeného zdroje a přes třetí odpor (**R3**) na invertovaný vstup (**Vin**) diferenčního zesilovače integrovaného stabilizačního obvodu, který je dále spojen přes čtvrtý odpor (**R4**) se zápornou svorkou (**Un**) napájecí sběrnice, přičemž kladná svorka (**Up**), napájecí sběrnice je spojena se vstupem (**2**) kladného napájení integrovaného stabilizačního obvodu (**1**) a záporná svorka (**Un**) napájecí sběrnice je spojena se vstupem (**3**) záporného napájení integrovaného stabilizačního obvodu (**1**).

