

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7645729号  
(P7645729)

(45)発行日 令和7年3月14日(2025.3.14)

(24)登録日 令和7年3月6日(2025.3.6)

(51)国際特許分類

F I

H O 1 L 21/762 (2006.01)

H O 1 L 21/76

D

請求項の数 6 (全13頁)

|          |                             |          |                      |
|----------|-----------------------------|----------|----------------------|
| (21)出願番号 | 特願2021-111910(P2021-111910) | (73)特許権者 | 715010864            |
| (22)出願日  | 令和3年7月6日(2021.7.6)          |          | エイブリック株式会社           |
| (65)公開番号 | 特開2023-8384(P2023-8384A)    |          | 長野県北佐久郡御代田町大字御代田 4 1 |
| (43)公開日  | 令和5年1月19日(2023.1.19)        |          | 0 6 番地 7 3           |
| 審査請求日    | 令和6年3月29日(2024.3.29)        | (72)発明者  | 長澤 立樹                |
|          |                             |          | 東京都港区三田三丁目9番6号 エイブ   |
|          |                             |          | リック株式会社内             |
|          |                             | (72)発明者  | 鷹巣 博昭                |
|          |                             |          | 東京都港区三田三丁目9番6号 エイブ   |
|          |                             |          | リック株式会社内             |
|          |                             | (72)発明者  | 刈込 修                 |
|          |                             |          | 東京都港区三田三丁目9番6号 エイブ   |
|          |                             |          | リック株式会社内             |
|          |                             | 審査官      | 平野 崇                 |

最終頁に続く

(54)【発明の名称】 半導体装置の製造方法

(57)【特許請求の範囲】

【請求項1】

半導体素子を形成する活性化領域と、前記半導体素子を電氣的に分離する素子分離領域とを設ける半導体装置の製造方法であって、

シリコン半導体基板の表面に下地酸化膜を形成し、

前記下地酸化膜に対し、前記活性化領域と前記素子分離領域との境界に沿って設けられ、かつ少なくとも前記境界から前記素子分離領域側に所定の幅を有する厚膜部と、前記厚膜部以外の前記活性化領域及び前記素子分離領域において前記厚膜部の膜厚より薄い薄膜部と、を形成し、

前記厚膜部及び前記薄膜部の表面にシリコン窒化膜を形成し、

前記素子分離領域の前記シリコン窒化膜をオーバーエッチング処理により選択除去し、

前記活性化領域の前記シリコン窒化膜をマスクとするフィールド酸化処理により、前記素子分離領域の前記シリコン半導体基板の表面にフィールド酸化膜を選択的に形成する、ことを含むことを特徴とする半導体装置の製造方法。

【請求項2】

前記所定の幅は、前記シリコン窒化膜を選択除去する前記オーバーエッチング処理の条件で、前記下地酸化膜を一定の膜厚とした下地酸化膜において前記境界から前記素子分離領域側に深くエッチングされた領域の幅をあらかじめ測定して設定される請求項1に記載の半導体装置の製造方法。

【請求項3】

前記シリコン窒化膜の前記オーバーエッチング処理において、前記厚膜部が前記活性化領域側に延伸して形成される請求項 1 又は 2 に記載の半導体装置の製造方法。

【請求項 4】

前記シリコン窒化膜の前記オーバーエッチング処理において、前記厚膜部が前記素子分離領域の全域に形成される請求項 1 から 3 のいずれかに記載の半導体装置の製造方法。

【請求項 5】

前記厚膜部及び前記薄膜部がハーフエッチング処理により形成される請求項 1 から 4 のいずれかに記載の半導体装置の製造方法。

【請求項 6】

前記厚膜部及び前記薄膜部がフィールド酸化処理により形成される請求項 1 から 5 のいずれかに記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の製造方法に関する。

【背景技術】

【0002】

複数の半導体素子を有する半導体装置では、素子間で電氣的に干渉しないように素子分離構造が設けられている。この素子分離構造を設ける方法としては、例えば、素子分離領域（「フィールド」と称することもある）に厚いシリコン酸化膜（「フィールド酸化膜」と称することもある）を選択的に形成することにより、活性化領域に形成する複数の素子を分離する LOCOS（Local Oxidation of Silicon）法が挙げられる。

【0003】

この LOCOS 法の一例としては、まず、シリコン半導体基板上に、酸化種を通しにくく、かつシリコンに比べて十分に熱酸化しにくいシリコン窒化膜を形成する。また、シリコン窒化膜を形成する前に、シリコン半導体基板とシリコン窒化膜との間に応力緩衝膜として下地酸化膜を形成する。次に、シリコン窒化膜をエッチング処理により選択除去してマスクパターンを形成した後、フィールド酸化処理を行う。これにより、シリコン窒化膜で覆われていないシリコン半導体基板の表面を酸化させて厚くしたフィールド酸化膜で素子分離構造を設け、複数の素子を電氣的に分離する。

【0004】

しかしながら、フィールド酸化処理の際に、酸化種がマスクパターンの開口部から下地酸化膜を通じてシリコン窒化膜の下に拡散するため、フィールド酸化膜の周縁がシリコン窒化膜の下方に入り込むような構造になる。フィールド酸化膜の周縁における断面形状が鳥のくちばしのような形状をしていることから、「バズビーク」と称することがある。このバズビークは、活性化領域に入り込んでしまうので、活性化領域の有効面積を狭くさせ、更には電氣的特性に悪影響を与える場合がある。

そこで、シリコン窒化膜の下にシリコン半導体基板に酸化種が拡散しないように、下地酸化膜をできるだけ薄くすることにより、バズビークを小さくして活性化領域の有効面積を広く確保し、より多くの半導体素子を配置できるようにしている。

【0005】

しかしながら、下地酸化膜を薄くすると、下地酸化膜とシリコン窒化膜との間に生じるせん断応力によってシリコン半導体基板に転位が生じやすくなる。この転位の発生はホットキャリアによる特性の劣化を招来し、耐久年数（デバイス寿命）が大幅に低下する場合がある。

そこで、このせん断応力を緩和させる目的で、例えば、下地酸化膜の膜厚を 10 nm～100 nm とし、下地酸化膜に対して行う熱処理の加熱温度を 1,050℃ 以上として 400 nm 以上の膜厚のフィールド酸化膜を形成する方法が提案されている（特許文献 1 参照）。

【先行技術文献】

## 【特許文献】

【0006】

【文献】特開平5-21424号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

【0007】

下地酸化膜を薄くした場合において、特許文献1に記載の半導体装置の製造方法では、応力での転位により耐久性が低下する点を解決しているが、このほかにシリコン窒化膜をドライエッチング処理により選択除去する際にマイクロトレンチと称する微小な穴が形成されることがある。

【0008】

具体的には、このドライエッチング処理では、 $SF_6$ などのエッチングガスに高周波電力を印加してイオンやラジカルを生成させてシリコン窒化膜を選択除去すると、エッチング面の周縁近傍においては、特に反応性の高いラジカルがたまりやすくなる。すると、周囲のシリコンに欠陥を伴うマイクロトレンチが形成されたり、マイクロトレンチの形成に至らなくても、そのエッチングダメージによりシリコンに欠陥が生じたりする場合がある。このような状態でシリコン半導体基板をフィールド酸化させると、フィールド酸化膜やそのバズピークの変形とともにシリコンの欠陥が残留し、その欠陥を介したリーク電流の発生などにより、活性化領域に形成される半導体素子において所望の電気的特性を得られないときがある。

【0009】

そこで、本発明の一つの側面では、バズピークを小さくするために下地酸化膜を薄くしても、フィールド酸化膜及びそのバズピークの大きな変形や欠陥が生じることを抑制し、所望の電気的特性を得やすい半導体素子が形成できる半導体装置の製造方法を提供することを目的とする。

## 【課題を解決するための手段】

【0010】

本発明の一実施形態における半導体装置の製造方法は、

半導体素子を形成する活性化領域と、前記半導体素子を電気的に分離する素子分離領域とを設ける半導体装置の製造方法であって、

シリコン半導体基板の表面に下地酸化膜を形成し、

前記下地酸化膜に対し、前記活性化領域と前記素子分離領域との境界に沿って設けられ、かつ少なくとも前記境界から前記素子分離領域側に所定の幅を有する厚膜部と、前記厚膜部以外の前記活性化領域及び前記素子分離領域において前記厚膜部の膜厚より薄い薄膜部と、を形成し、

前記厚膜部及び前記薄膜部の表面にシリコン窒化膜を形成し、

前記素子分離領域の前記シリコン窒化膜をオーバーエッチング処理により選択除去し、

前記活性化領域の前記シリコン窒化膜をマスクとするフィールド酸化処理により、前記素子分離領域の前記シリコン半導体基板の表面にフィールド酸化膜を選択的に形成する、ことを含む。

## 【発明の効果】

【0011】

本発明の一つの側面によれば、バズピークを小さくするために下地酸化膜を薄くしても、フィールド酸化膜及びそのバズピークの大きな変形や欠陥が生じることを抑制し、所望の電気的特性を得やすい半導体素子が形成できる半導体装置の製造方法を提供することができる。

## 【図面の簡単な説明】

【0012】

【図1】図1は、第1の実施形態における半導体装置の製造方法を示す概略断面図である。

【図2】図2は、第1の実施形態における半導体装置の製造方法を示す概略断面図である。

【図 3】図 3 は、第 1 の実施形態における半導体装置の製造方法を示す概略断面図である。  
【図 4】図 4 は、第 1 の実施形態における半導体装置の製造方法を示す概略断面図である。  
【図 5】図 5 は、第 1 の実施形態における半導体装置の製造方法を示す概略断面図である。  
【図 6】図 6 は、第 2 の実施形態における半導体装置の製造方法を示す概略断面図である。  
【図 7】図 7 は、第 3 の実施形態における半導体装置の製造方法を示す概略断面図である。  
【図 8】図 8 は、従来における半導体装置の製造方法を示す概略断面図である。  
【図 9】図 9 は、従来における半導体装置の製造方法を示す概略断面図である。  
【図 10】図 10 は、従来における半導体装置の製造方法を示す概略断面図である。  
【図 11】図 11 は、従来における半導体装置の製造方法を示す概略断面図である。  
【図 12】図 12 は、従来における別の半導体装置の製造方法を示す概略断面図である。  
【図 13】図 13 は、従来における別の半導体装置を示す概略断面図である。

10

【発明を実施するための形態】

【0013】

本発明の一実施形態における半導体装置の製造方法は、半導体素子を形成する活性化領域と、半導体素子を電氣的に分離する素子分離領域とを設ける半導体装置の製造方法である。この半導体装置の製造方法では、まず、シリコン半導体基板の表面に下地酸化膜を形成する。次に、下地酸化膜に対し、活性化領域と素子分離領域との境界に沿って設けられ、かつ少なくとも境界から素子分離領域側に所定の幅を有する厚膜部と、厚膜部以外の活性化領域及び素子分離領域において厚膜部の膜厚より薄い薄膜部と、を形成する。次に、厚膜部及び薄膜部の表面にシリコン窒化膜を形成し、素子分離領域のシリコン窒化膜をオーバーエッチング処理により選択除去する。そして、活性化領域のシリコン窒化膜をマスクとするフィールド酸化処理により、素子分離領域のシリコン半導体基板の表面にフィールド酸化膜を選択的に形成することを含む。

20

【0014】

この半導体装置の製造方法では、ドライエッチングを用いたオーバーエッチング処理で素子分離領域のシリコン窒化膜を選択除去する際に、エッチングが深くなりやすいエッチング面の周縁、即ち、活性化領域と素子分離領域との境界から素子分離領域側に下地酸化膜の厚膜部を形成する。これにより、シリコン半導体基板バースピークを小さくするために下地酸化膜の薄膜部を薄くしても、エッチングがシリコン半導体基板まで達することを厚膜部が防止する。このため、フィールド酸化膜及びそのバースピークの大きな変形や欠陥が生じることを抑制し、所望の電氣的特性を得やすい半導体素子が形成できる半導体装置を得ることができる。

30

【0015】

なお、このようなバースピーク近傍の局所的なシリコン内の欠陥の低減を直接特定することはおよそ实际的でない。

【0016】

ここで、「オーバーエッチング」とは、ジャストエッチングを行っても「面内ばらつき」によって残留しているシリコン窒化膜を十分除去し得るエッチングをいう。上記の「ジャストエッチング」とは、シリコン窒化膜の大部分を除去し、プラズマ内のエッチング生成物が変わることによってプラズマ発光のスペクトルが大きく変わるまで行うエッチングをいう。

40

【0017】

また、「下地酸化膜」とは、シリコン半導体基板（あるいは、例えば、以下の実施形態のようにシリコン半導体基板に形成した P 型ウェル層）の表面に形成したシリコン酸化膜をいい、フィールド酸化の際にマスクとして用いるシリコン窒化膜の下地になる酸化膜をいう。この下地酸化膜は、一般に熱酸化法により形成するが、CVD により堆積した酸化膜であっても構わない。さらに、この下地酸化膜は、シリコン窒化膜の下地としてシリコン半導体基板上に形成するものであればどのような形状であっても構わない。

【0018】

以下、従来の実施形態及び本発明の実施形態について、図面を参照しながら詳細に説明する。

50

なお、図面においては、同一構成部分には同一符号を付し、重複した説明を省略する場合がある。また、図面において、X方向、Y方向及びZ方向は、互いに直交する。X方向と、当該X方向の反対の方向（-X方向）とを含む方向を「X軸方向」といい、Y方向と、当該Y方向の反対の方向（-Y方向）とを含む方向を「Y軸方向」といい、Z方向と、当該Z方向の反対の方向（-Z方向）とを含む方向を「Z軸方向」（高さ方向、厚さ方向）という。この点、以下の各実施形態において、各膜のZ方向側の面を「表面」と称する場合がある。

図面は模式的なものであり、幅、長さ及び奥行き比率などは図面で示したとおりではない。

#### 【0019】

まず、本発明の実施形態の説明の前に、従来の実施形態の説明を行う。

なお、これらの実施形態は、いずれも半導体素子を形成する活性化領域と、半導体素子を電氣的に分離する素子分離領域とを設ける半導体装置の製造方法である。

#### 【0020】

図8から図10は、従来における半導体装置の製造方法を示す概略断面図である。図8から図10で示す従来の製造方法は、下地酸化膜を極力薄くすることにより、フィールド酸化において酸化種を通過しにくくしてバズピークを大きくさせないようにしている。

#### 【0021】

従来における半導体装置の製造方法としては、まず、図8に示すように、P型のシリコン半導体基板11の表面に、不純物の注入及び熱拡散によりP型ウェル領域12を形成した後、P型ウェル領域12を熱酸化処理により膜厚 $t_1$ の下地酸化膜13を形成する。

#### 【0022】

次に、図9に示すように、下地酸化膜13の表面全域に、フィールド酸化時のマスクとなるシリコン窒化膜14を形成した後、そのシリコン窒化膜14の表面全域にシリコン窒化膜エッチング時のマスクとなるフォトレジスト膜15を形成する。

#### 【0023】

そして、図10に示すように、素子分離領域Bにおいて、フォトレジスト膜15を露光処理により選択除去した後、シリコン窒化膜14をエッチング処理により選択除去する。

シリコン窒化膜14のエッチング処理では、ドライエッチングを用いると、一般的にはシリコン窒化膜14の下地酸化膜13に対する選択比が2~3程度と比較的小さくなる。また、シリコン窒化膜14の膜厚ばらつき及びエッチングでの面内ばらつきを考慮してオーバーエッチング処理によりシリコン窒化膜14を選択除去する。このとき、オーバーエッチング処理によりエッチング面は下地酸化膜13まで達し、下地酸化膜13の膜厚が $t_1$ より薄い $t_2$ になる。さらに、このエッチング面の周縁（即ち、活性化領域Aと素子分離領域Bとの境界C）から素子分離領域B側では、ラジカルがたまりやすく局所的にエッチング速度が速くなりやすいため、P型ウェル領域12までエッチングが達し、マイクロトレンチMTが形成される。

#### 【0024】

具体的には、シリコン窒化膜14のオーバーエッチング処理において、エッチング面の周縁近傍のエッチング速度は、エッチング面の周縁近傍以外のエッチング速度と比べて約1.2倍になる場合がある。

実際に、オーバーエッチング処理の条件を、一定の膜厚とした下地酸化膜13のオーバーエッチング分を10nmとして、膜厚が150nmのシリコン窒化膜14をドライエッチングで選択除去した。すると、エッチング面の周縁近傍では22nmほど、エッチング面の周縁近傍以外では10nmほど、下地酸化膜13がオーバーエッチングされた。この結果から、シリコン窒化膜14の下地酸化膜13に対する選択比を2としてシリコン窒化膜14に換算すると、エッチング面の周縁近傍では194nm~216nm程度、周縁近傍以外では170nm~180nm程度エッチングされたものと考えられる。したがって、これらの値から、エッチング面の周縁近傍のエッチング速度は、エッチング面の周縁近傍以外のエッチング速度と比べて約1.2倍になることが分かる。

10

20

30

40

50

## 【0025】

また、このオーバーエッチング処理の条件において、エッチング面の周縁から素子分離領域B側に深くエッチングされた領域の幅は、約 $0.3\text{ }\mu\text{m}$ であった。

## 【0026】

さらに、図10で示したように、P型ウェル領域12にマイクロレンチMTが形成された状態でフィールド酸化すると、酸化種が反応する面が大きくなるためバズピーク16aの形成領域 $W_{b1}$ が広くなるとともに、フィールド酸化膜16やそのバズピーク16aが変形してしまう。このため、活性化領域Aに形成される半導体素子において所望の電気的特性を得られない場合がある。

## 【0027】

そこで、下地酸化膜13の膜厚を十分厚くすることにより、P型ウェル領域12にマイクロレンチMTを形成しないようにすることが考えられる。

具体的には、図12に示すように、下地酸化膜13の膜厚を $t_1$ よりも十分厚い $t_3$ にすることにより、P型ウェル領域12にマイクロレンチMTを形成しないようにすることができる。

この状態でフィールド酸化すると、図13に示すように、フィールド酸化膜16及びそのバズピーク16aが変形しないが、下地酸化膜13の膜厚 $t_3$ が図10で示した下地酸化膜13の膜厚 $t_1$ よりも厚いので酸化種が下地酸化膜13を通りやすくなる。すると、シリコン窒化膜14の下にP型ウェル領域12に酸化種が拡散しやすくなり、バズピーク16aの形成領域 $W_{b2}$ が広がってしまう。

## 【0028】

このように、従来の半導体装置の製造方法では、バズピーク16aの形成領域が広くなりすぎず、かつフィールド酸化膜16やそのバズピーク16aが変形しないように、下地酸化膜13の膜厚を調整する必要があるが、この調整が非常に困難であった。

そこで、本発明の実施形態では、バズピーク16aを小さくするために下地酸化膜13を薄くしても、フィールド酸化膜16やそのバズピーク16aが大きく変形することなく、所望の電気的特性を得やすい半導体素子100が形成できる半導体装置を提供できるようにした。

## 【0029】

## (第1の実施形態)

図1から図5は、第1の実施形態に係る半導体装置の製造方法を示す概略断面図である。

第1の実施形態に係る半導体装置100は、第1の実施形態に係る半導体装置の製造方法により製造される。第1の実施形態に係る半導体装置の製造方法では、半導体素子を形成する活性化領域Aと、半導体素子を電気的に分離する素子分離領域Bとを設ける。

以下では、この半導体装置の製造方法について詳細に説明する。

## 【0030】

本実施形態に係る半導体装置の製造方法では、まず、図1に示すように、P型のシリコン半導体基板11の表面に、不純物の注入及び熱拡散によりP型ウェル領域12を形成した後、P型ウェル領域12を熱酸化処理により膜厚 $t_a$ の下地酸化膜13を形成する。

## 【0031】

次に、図2に示すように、下地酸化膜13に対し、厚膜部13aと薄膜部13bとを形成する。

具体的には、厚膜部13a及び薄膜部13bは、厚膜部13aを形成する範囲で膜厚が $t_a$ の状態を維持するようにフォトリソist膜で覆い、薄膜部13bを形成する範囲で膜厚が $t_a$ よりも薄い $t_b$ となるように下地酸化膜13をハーフエッチング処理することで形成される。

## 【0032】

厚膜部13aは、活性化領域Aと素子分離領域Bとの境界Cに沿って設けられ、かつ少なくともその境界Cから素子分離領域B側に所定の幅 $W$ を有する。この厚膜部13aは、素子分離領域Bにおけるシリコン窒化膜14をドライエッチングで選択除去する際に、P

10

20

30

40

50

型ウェル領域 12 までオーバーエッチングされないようにストoppaとして機能する。これは、ラジカルがたまりやすいエッチング面の周縁近傍で局所的にエッチング速度が速くなるため、厚膜部 13 a は、エッチング面の周縁近傍を含むように、活性化領域 A と素子分離領域 B との境界 C に沿って設けられる。

#### 【0033】

厚膜部 13 a の膜厚  $t_a$  としては、シリコン窒化膜 14 を選択除去する際に、エッチングが P 型ウェル領域 12 まで達しない膜厚であれば、特に制限はなく、目的に応じて適宜選択することができる。この膜厚  $t_a$  は、厚すぎるとバースピークの形成領域が広がりやすくなる観点から、エッチングが P 型ウェル領域 12 まで達しない程度に薄くすることが好ましい。

#### 【0034】

厚膜部 13 a の所定の幅 W としては、シリコン窒化膜 14 を選択除去する際に、エッチング面の周縁近傍において深くエッチングされる幅以上であれば、特に制限はなく、目的に応じて適宜選択することができるが、エッチング面の周縁近傍で深くエッチングされる幅が好ましい。

本実施形態では、厚膜部 13 a を活性化領域 A と素子分離領域 B との境界 C に沿わせて安定して形成し得る観点から、厚膜部 13 a の所定の幅 W を  $1\ \mu\text{m}$  とした。

#### 【0035】

厚膜部 13 a の位置としては、エッチング面の周縁近傍における深くエッチングされる領域を含むように、活性化領域 A と素子分離領域 B との境界 C に沿わせて設けることができれば、特に制限はなく、目的に応じて適宜選択することができるが、素子分離領域 B においては深くエッチングされる幅を含む位置が好ましい。また、バースピークを小さくする観点から、活性化領域 A においては厚膜部 13 a を含まないようにすることが好ましい。

本実施形態では、厚膜部 13 a の位置は、厚膜部 13 a の所定の幅 W の  $1\ \mu\text{m}$  のうち、 $0.3\ \mu\text{m}$  が活性化領域 A に含まれ、 $0.7\ \mu\text{m}$  が素子分離領域 B に含まれる位置とした。

#### 【0036】

薄膜部 13 b は、厚膜部 13 a 以外の活性化領域 A 及び素子分離領域 B において厚膜部 13 a の膜厚  $t_a$  より薄い膜厚  $t_b$  を有する。

薄膜部 13 b の膜厚  $t_b$  としては、シリコン窒化膜 14 を選択除去する際に、エッチングが P 型ウェル領域 12 まで達しない膜厚であれば、特に制限はなく、目的に応じて適宜選択することができるが、薄いほうがフィールド酸化の際に酸化種が通りにくくなり、シリコン窒化膜 14 の下に拡散させないようにすることができる点で、 $35\ \text{nm}$  以下が好ましい。また、薄膜部 13 b の膜厚  $t_b$  は、薄すぎても応力によりシリコン半導体基板 11 に転位が生じ、耐久年数が低下しやすくなる点で、 $20\ \text{nm}$  以上が好ましい。

#### 【0037】

シリコン窒化膜 14 の膜厚から厚膜部 13 a 及び薄膜部 13 b の膜厚について検討すると、シリコン窒化膜 14 を完全に選択除去するために、シリコン窒化膜 14 の膜厚  $t$  より 1.2 倍深くエッチングにより除去する場合を考える。この場合には、シリコン窒化膜 14 の下地酸化膜 13 に対する選択比を少なく見積もって 2 であるとする、下地酸化膜 13 の薄膜部 13 b は  $0.1t$  の厚さがエッチングされる。このことから、薄膜部 13 b の膜厚  $t_b$  としては、 $0.1t$  以上とする必要がある。また、エッチング面の周縁近傍では薄膜部 13 b の 1.2 倍ほど深くエッチングされるため、下地酸化膜 13 の厚膜部 13 a は  $0.22t$  の厚さがエッチングされる。このことから、厚膜部 13 a の膜厚  $t_a$  としては、 $0.22t$  以上とする必要がある。

#### 【0038】

具体的には、シリコン窒化膜 14 の下地酸化膜 13 に対する選択比を 2 とすると、次式、 $(t + 2t_a) / (t + 2t_b) \geq 1.2$ 、を満たすことが好ましい。

例えば、シリコン窒化膜 14 の膜厚  $t$  が  $150\ \text{nm}$  であれば、薄膜部 13 b の膜厚  $t_b$  を  $0.1t$  以上、厚膜部 13 a の膜厚  $t_a$  を  $0.22t$  以上とし、薄膜部 13 b の膜厚  $t_b$  の好ましい範囲が  $20\ \text{nm} \leq t_b \leq 35\ \text{nm}$  であることを考慮すると、厚膜部 13 a の膜

10

20

30

40

50

厚 $t_a$ を39nm以上とし、薄膜部13bの膜厚 $t_b$ を20nm以上とする。

【0039】

次に、図3に示すように、厚膜部13a及び薄膜部13bを含む下地酸化膜13の表面全域にシリコン窒化膜14をCVD法により形成した後、シリコン窒化膜14の表面全域にフォトレジスト膜15を形成する。

【0040】

シリコン窒化膜14の膜厚は、フィールド酸化させる際のマスクとなる膜厚があれば、特に制限はなく、目的に応じて適宜選択することができるが、選択除去が容易になる膜厚が好ましい。

本実施形態では、シリコン窒化膜14の膜厚 $t$ を150nmとした。

10

【0041】

次に、図4に示すように、素子分離領域Bのフォトレジスト膜15を露光処理により選択除去した後、ドライエッチングを用いたオーバーエッチング処理により、素子分離領域Bのシリコン窒化膜14を選択除去する。このとき、エッチング面の下地酸化膜13の膜厚 $t_c$ は、厚膜部13aの膜厚 $t_a$ 及び薄膜部13bの膜厚 $t_b$ よりも薄くなる。

【0042】

次に、図4で示した活性化領域Aのシリコン窒化膜14をマスクとするフィールド酸化処理により、図5に示すように、素子分離領域BのP型ウェル領域12の表面にフィールド酸化膜16を選択的に形成する。

【0043】

20

そして、フィールド酸化膜16を形成した後は、活性化領域Aのシリコン窒化膜14や下地酸化膜13を除去するようにし、活性化領域AでMOSFETなどの半導体素子を形成する。

【0044】

このように、第1の実施形態における半導体装置の製造方法では、エッチングがP型ウェル領域12まで達せず、マイクロトレンチMTが発生しない。したがって、この半導体装置の製造方法では、バースピーク16aを小さくするために下地酸化膜13を薄くしても、フィールド酸化膜16及びそのバースピーク16aの大きな変形や欠陥が生じることを抑制し、所望の電気的特性を得やすい半導体素子を形成することができる。

【0045】

30

(第2の実施形態)

図6は、第2の実施形態における半導体装置の製造方法を示す概略断面図である。また、図6は、第1の実施形態において図3で示したフォトレジスト膜15を形成した状態と同様の状態を示す。

【0046】

図6に示すように、第2の実施形態は、第1の実施形態における厚膜部13aが活性化領域Aに延伸して形成されていない以外は、第1の実施形態と同様である。

これにより、第2の実施形態では、厚膜部13aが活性化領域Aに延伸して形成されていないことから、フィールド酸化の際に酸化種が活性化領域Aのシリコン窒化膜14の下を通りにくくなるため、バースピークをより小さくすることができる。

40

【0047】

(第3の実施形態)

図7は、第3の実施形態における半導体装置の製造方法を示す概略断面図である。また、図7は、第1の実施形態において図3で示したフォトレジスト膜15を形成した状態と同様の状態を示す。

【0048】

図7に示すように、第3の実施形態は、第1の実施形態における厚膜部13aが素子分離領域Bの全域に延伸して形成されている以外は、第1の実施形態と同様である。

これにより、第3の実施形態では、厚膜部13aが素子分離領域Bの全域に延伸して形成されていることから、フォトレジスト膜15の露光処理及びシリコン窒化膜14をオー

50



バーエッチング処理する際の位置合わせを容易に行うことができる。

【0049】

以上説明したように、本発明の一実施形態における半導体装置の製造方法は、半導体素子を形成する活性化領域と、半導体素子を電氣的に分離する素子分離領域とを設ける半導体装置の製造方法である。この半導体装置の製造方法では、まず、シリコン半導体基板の表面に下地酸化膜を形成する。次に、下地酸化膜に対し、活性化領域と素子分離領域との境界に沿って設けられ、かつ少なくとも境界から素子分離領域側に所定の幅を有する厚膜部と、厚膜部以外の活性化領域及び素子分離領域において厚膜部の膜厚より薄い薄膜部と、を形成する。次に、厚膜部及び薄膜部の表面にシリコン窒化膜を形成し、素子分離領域のシリコン窒化膜をオーバーエッチング処理により選択除去する。そして、活性化領域のシリコン窒化膜をマスクとするフィールド酸化処理により、素子分離領域のシリコン半導体基板の表面にフィールド酸化膜を選択的に形成することを含む。

10

【0050】

これにより、バースピークを小さくするために下地酸化膜を薄くしても、フィールド酸化膜及びそのバースピークの大きな変形や欠陥が生じることを抑制し、所望の電氣的特性を得やすい半導体素子が形成できる半導体装置を提供することができる。

【0051】

以上、本発明の各実施形態に基づき具体的に説明したが、本発明はこれまで記載した実施形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能である。

【0052】

20

例えば、上記の各実施形態では、P型のシリコン半導体基板の上にP型ウェル領域を形成したが、これに限ることなく、いずれもN型としてもよく、いずれかをN型としてもよい。

また、上記の各実施形態では、P型ウェル領域を形成したが、これに限ることなく、P型ウェル領域を形成しなくてもよい。

さらに、上記の各実施形態では、厚膜部及び薄膜部をハーフエッチング処理により形成したが、これに限ることなく、フィールド酸化処理により厚膜部を形成してもよい。

【符号の説明】

【0053】

- 1 1 シリコン半導体基板
- 1 2 P型ウェル領域
- 1 3 下地酸化膜
- 1 3 a 厚膜部
- 1 3 b 薄膜部
- 1 4 シリコン窒化膜
- 1 5 フォトレジスト膜
- 1 6 フィールド酸化膜
- 1 0 0 半導体装置
- A 活性化領域
- B 素子分離領域
- C 境界
- t シリコン窒化膜の膜厚
- t a 厚膜部の膜厚
- t b 薄膜部の膜厚
- W (厚膜部における) 所定の幅
- W b (バースピークの) 形成領域

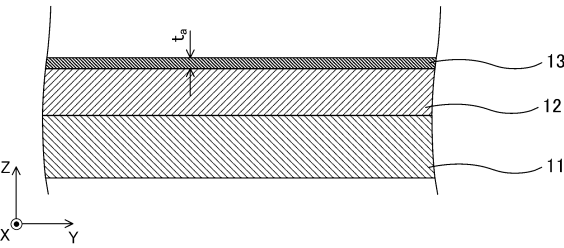
30

40

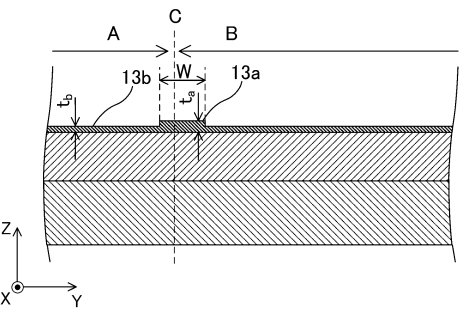
50

【図面】

【図 1】

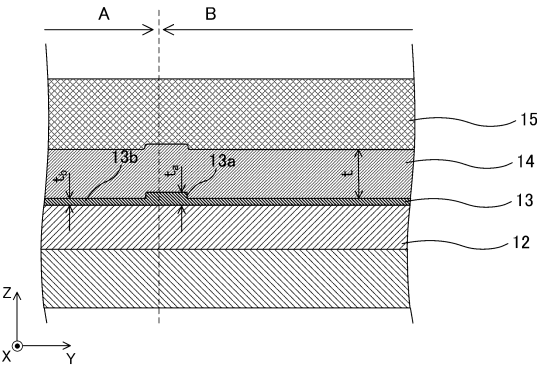


【図 2】

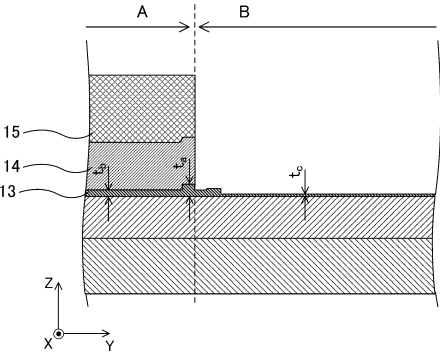


10

【図 3】

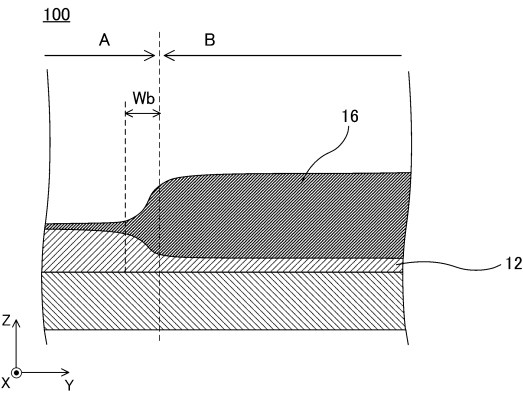


【図 4】

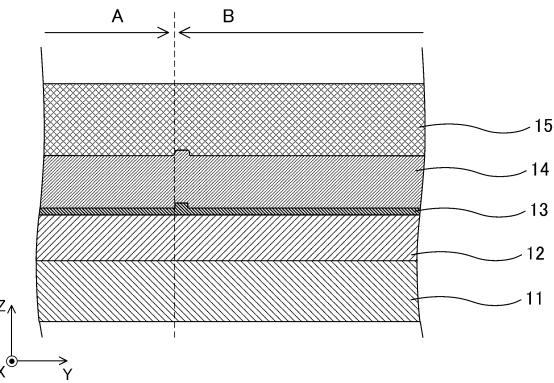


20

【図 5】



【図 6】

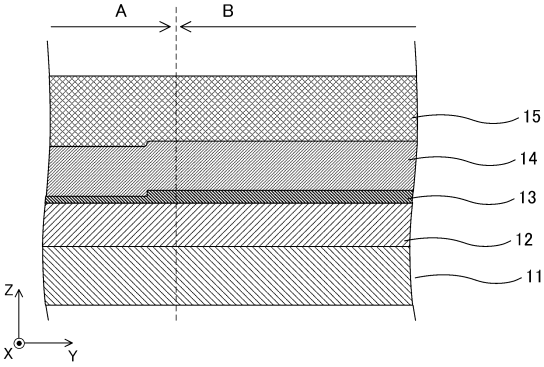


30

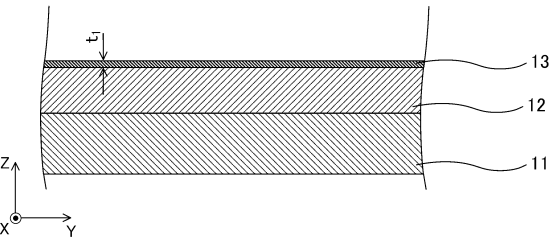
40

50

【図 7】

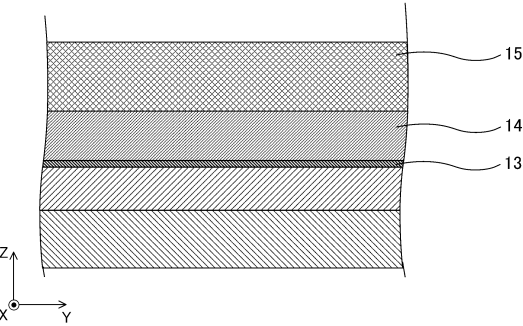


【図 8】

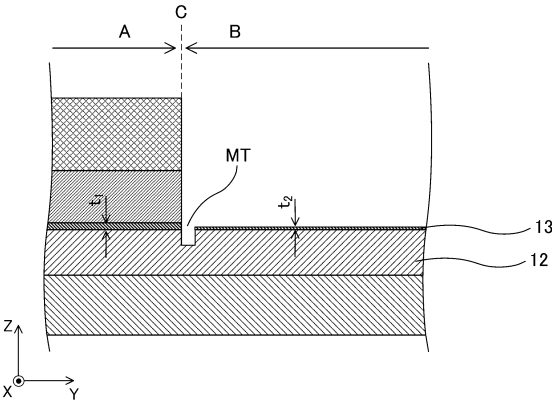


10

【図 9】

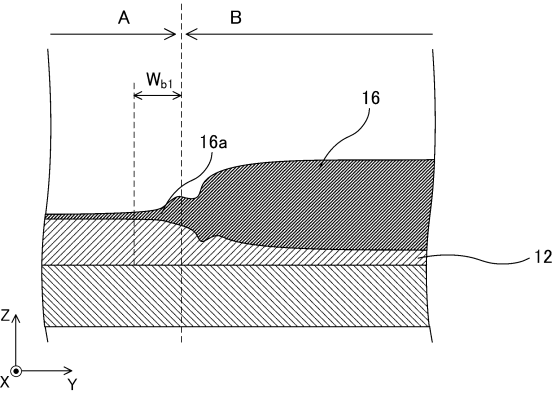


【図 10】

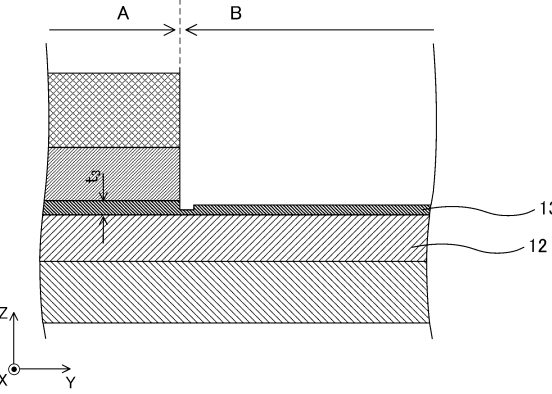


20

【図 11】



【図 12】

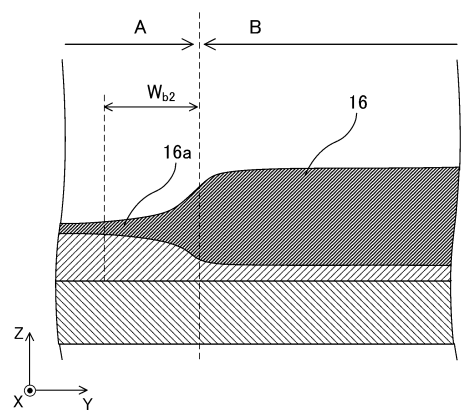


30

40

50

【図 13】



10

20

30

40

50

---

フロントページの続き

- (56)参考文献 米国特許第05861339 (US, A)  
特開平07-106320 (JP, A)  
特開平10-284477 (JP, A)
- (58)調査した分野 (Int.Cl., DB名)  
H01L 21/762  
H01L 21/316