

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2014 年 10 月 23 日 (23.10.2014)



(10) 国际公布号
WO 2014/169537 A1

- (51) 国际专利分类号:
G09G 3/32 (2006.01)
- (21) 国际申请号: PCT/CN2013/078920
- (22) 国际申请日: 2013 年 7 月 5 日 (05.07.2013)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201310129893.5 2013 年 4 月 15 日 (15.04.2013) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。成都京东方光电科技有限公司 (CHENGDU BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国四川省成都市高新区 (西区) 合作路 1188 号, Sichuan 611731 (CN)。
- (72) 发明人: 青海刚 (QING, Haigang); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。祁小敬 (QI, Xiaojing); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市朝阳区北辰东路 8 号汇宾大厦 A0601, Beijing 100101 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第 21 条(3))。

(54) Title: PIXEL CIRCUIT, METHOD FOR DRIVING PIXEL CIRCUIT, AND DISPLAY APPARATUS

(54) 发明名称: 像素电路、像素电路驱动方法及显示装置

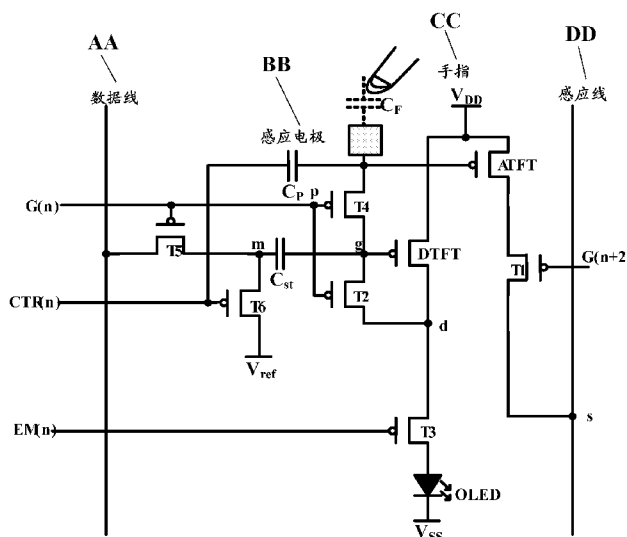


图 10 /FIG. 10

AA Data line
BB Induction electrode
CC Finger
DD Induction line

(57) Abstract: A pixel circuit, a driving method for driving the pixel circuit, and a display apparatus comprising the pixel circuit. When a pixel circuit writes data into a storage capacitor (C_{st}), a threshold voltage drift is effectively compensated by blocking, by a blocking transistor (T_3), an electrical connection between a drain of a driving transistor (DTFT) and an organic light emitting diode (OLED) and by pre-storing, by the storage capacitor (C_{st}), a threshold voltage and a data voltage (V_{data}) signal of the driving transistor (DTFT), thereby ensuring the uniformity and stability of a driving current. Further, a touch control circuit re-uses a scanning signal of the pixel circuit. When the storage capacitor (C_{st}) is charged, a coupling capacitor (C_p) in the touch control circuit is also charged by using a charging transistor (T_4), thereby implementing the integration of the touch control circuit in the pixel circuit.

(57) 摘要: 一种像素电路、驱动该像素电路的驱动方法以及包括该像素电路的显示装置。该像素电路在向存储电容 (C_{st}) 写入数据时通过阻断晶体管 (T_3) 阻断驱动晶体管 (DTFT) 的漏极与有机发光二极管 (OLED) 的电连接, 并通过存储电容 (C_{st}) 预存驱动晶体管 (DTFT) 的阈值电压和数据电压 (V_{data}) 信号, 对阈值电压漂移进行补偿, 保证了驱动电流的均匀性和稳定性。进一步的,

触控电路复用像素电路的扫描信号, 并在为存储电容 (C_{st}) 充电的同时通过充电晶体管 (T_4) 为触控电路中的耦合电容 (C_p) 充电, 实现了触控电路在像素电路中的集成。

WO 2014/169537 A1

像素电路、像素电路驱动方法及显示装置

技术领域

本公开涉及有机发光显示技术领域，具体涉及一种像素电路、驱动该像素电路的驱动方法以及包括该像素电路的显示装置。

背景技术

相比传统的液晶面板，AMOLED (Active Matrix/Organic Light Emitting Diode, 有源矩阵有机发光二极管) 面板具有反应速度更快、对比度更高、视角更广等特点，因此，AMOLED 得到了显示装置开发商日益广泛的关注。

有源矩阵有机发光二极管由像素电路驱动发光。传统的 2T1C 像素电路由两个晶体管(TFT)和一个电容(C)组成，具体如图 1 中所示：包括驱动晶体管 DTFT、开关晶体管 T5' 以及存储电容 C_{st} 。其中，开关晶体管 T5' 由扫描线信号 V_{scan} 控制，以用于控制数据电压 V_{data} 的输入，驱动晶体管 DTFT 用于控制有机发光二极管(OLED)的发光，存储电容 C_{st} 用于为驱动晶体管 DTFT 的栅极提供维持电压。

如图 2 中所示，其为图 1 所示 2T1C 像素电路的驱动时序图。该 2T1C 像素电路的工作过程为：当扫描信号为低电平时，开关晶体管 T5' 导通，数据 (data) 线上的灰阶电压对存储电容 C_{st} 充电，同时数据电压 V_{data} 作用在驱动晶体管 DTFT 的栅极上，使驱动晶体管 DTFT 工作在饱和状态下，驱动有机发光二极管 OLED 发光。当扫描信号为高电平时，开关晶体管 T5' 截止，存储电容 C_{st} 为驱动晶体管 DTFT 的栅极提供维持电压，使驱动晶体管 DTFT 仍处于饱和状态，从而使 OLED 持续发光。

由上述可知，AMOLED 中的 OLED 能够发光是由驱动晶体管 DTFT 工作在饱和状态时所产生的驱动电流驱动的，具体而言驱动电流(即流过 OLED 的电路) $I_{OLED} = K(V_{gs} - |V_{thd}|)^2$ ，其中 V_{gs} 为驱动晶体管 DTFT 的栅极和源极之间的电压差， $|V_{thd}|$ 为驱动晶体管 DTFT 的阈值电压，K 为与驱动晶体管 DTFT 自身结构和工艺有关的常数。因为在现有的低温多晶硅工艺制程中晶体管的阈值电压 V_{th} 均匀性较差，而且在使用过程中还会发生阈值电压漂移，这样当向驱动晶体管 DTFT 输入相同数据电压 V_{data} 时，由于驱动晶体管 DTFT 的阈值电压不同而产生不同的驱动电流，从而导致 AMOLED 面板亮度的均匀

性较差。

近年来，触控功能在各种显示面板尤其是移动显示中的应用越来越广，几乎成了智能手机的标准配置，现有技术中是将显示面板和触摸面板（Touch Screen Panel, TSP）分开制作，然后再进行贴合。这样的工艺流程使得实现显示功能和触摸功能的面板工艺复杂，成本高，也不利于显示触摸面板的轻薄化。TSP in cell 技术则是将显示功能和触控功能进行整合，使用一道工艺流程即可完成，而不用分成两道流程，因此不仅拥有低成本的优势，还能使得工艺简单，使得显示触摸面板更加轻薄。但是对于如何完美将触控电路与像素电路集成，目前还没有很好的解决方案。

10

发明内容

本公开的目的在于提供一种能够补偿驱动晶体管阈值电压漂移的像素电路，以提高 OLED 显示面板亮度的均匀性；进一步的，本公开还在不增加电路结构和操作复杂性的同时，在上述像素电路中完美的集成了触控电路。

15 本公开还提供了一种驱动上述像素电路的驱动方法以及包括上述像素电路的显示装置，以提高显示装置的显示质量。

根据本公开实施例，提供了一种像素电路，包括电致发光元件、驱动晶体管、第一开关单元、补偿单元、隔断单元以及存储电容；

20 所述第一开关单元用于控制数据线的数据电压的写入，所述第一开关单元的第一端与所述存储电容的第一端连接、第二端与所述数据线连接；

所述存储电容的第二端分别与所述驱动晶体管的栅极以及所述补偿单元的第一端连接；

所述补偿单元用于向所述存储电容预先存储所述驱动晶体管的阈值电压，所述补偿单元的第二端与所述驱动晶体管的漏极连接；

25 所述驱动晶体管的源极与电源端连接、漏极与所述隔断单元的第一端连接；

所述隔断单元用于隔断所述驱动晶体管与电致发光元件的电连接，所述隔断单元的第二端与所述电致发光元件的第一端连接；

所述电致发光元件的第二端与接地端连接。

30 在一个示例中，所述电致发光元件为有机发光二极管，所述第一开关单元为第一开关晶体管，所述补偿单元为补偿晶体管，所述隔断单元为隔断晶

体管；

所述第一开关晶体管的栅极与第一扫描信号端连接、源极与所述存储电容的第一端连接、漏极与所述数据线连接；

5 所述存储电容的第二端分别与所述驱动晶体管的栅极以及补偿晶体管的漏极连接；

所述补偿晶体管的栅极与第一扫描信号端连接、源极与所述驱动晶体管的漏极连接；

所述驱动晶体管的源极与电源端连接、漏极与所述隔断晶体管的源极连接；

10 所述隔断晶体管的栅极与第二控制信号端连接、漏极与所述有机发光二极管的阳极连接；

所述有机发光二极管的阴极与接地端连接。

15 在一个示例中，还包括第二开关晶体管；所述第二开关晶体管的栅极与第一控制信号端、源极与所述存储电容的第一端连接、漏极与参考电压端连接。

在一个示例中，所述像素电路还与触控电路连接，所述触控电路包括充电晶体管、耦合电容、感应电极、放大晶体管、第三开关晶体管、第二扫描信号端以及感应线；

20 所述充电晶体管的栅极与第三控制信号端连接、源极与所述存储电容的第二端连接、漏极分别与所述耦合电容的第一端、感应电极以及放大晶体管的栅极连接；

所述耦合电容的第二端与第一控制信号端连接；

所述放大晶体管的源极与电源端连接、漏极与所述第三开关晶体管的源极连接；

25 所述第三开关晶体管的栅极与第二扫描信号端连接、漏极与感应线连接。

在一个示例中，所述第三控制信号端为所述第一扫描信号端。

在一个示例中，所有所述晶体管均具有相同的沟道类型。

本公开实施例还提供了一种驱动上述像素电路的驱动方法，包括步骤：

30 S1. 在所述第一扫描信号端施加扫描信号以导通所述第一开关晶体管以及补偿晶体管，在所述第一控制信号端以及第二控制信号端施加控制信号以截止所述第二开关晶体管以及隔断晶体管，使所述驱动晶体管的阈值电压以

及数据线上的数据电压写入所述存储电容；

S2. 在所述第一扫描信号端施加扫描信号以截止所述第一开关晶体管以及补偿晶体管，在所述第一控制信号端以及第二控制信号端施加控制信号以导通所述第二开关晶体管以及隔断晶体管，利用存储在所述存储电容中的电压驱动所述有机发光二极管发光。

在一个示例中，所述步骤 S1 之前还包括：

在所述第一扫描信号端施加扫描信号以及在所述第二控制信号端施加控制信号以导通所述第一开关晶体管、补偿晶体管、隔断晶体管以及充电晶体管，在所述第一控制信号端施加控制信号以及在所述第二扫描信号端施加扫描信号以截止所述第二开关晶体管以及第三开关晶体管，重置所述存储电容以及耦合电容。

在一个示例中，所述步骤 S1 中还包括：

施加在所述第一扫描信号端的扫描信号导通所述充电晶体管，在所述第二扫描信号端施加扫描信号以截止所述第三开关晶体管，所述电源端通过所述驱动晶体管以及充电晶体管为所述耦合电容充电；

所述步骤 S2 中还包括：

施加在所述第一扫描信号端的扫描信号截止所述充电晶体管，在所述第二扫描信号端施加扫描信号导通所述第三开关晶体管；监测所述感应线上的电流变化。

本公开实施例还提供了一种包括上述任一种像素电路的显示装置。

本公开实施例所提供的像素电路在向存储电容写入数据时通过隔断晶体管阻断驱动晶体管的漏极与有机发光二极管的电连接，并通过存储电容预存驱动晶体管的阈值电压和数据电压信号，对阈值电压漂移进行了有效的补偿，保证了驱动电流的均匀性和稳定性。进一步的，本公开实施例中触控电路复用像素电路的扫描信号，并在为存储电容充电的同时通过充电晶体管为触控电路中的耦合电容充电，因此，在不增加电路结构和操作复杂性的同时，完美的实现了触控电路在像素电路中的集成。

附图说明

图 1 是现有技术中像素电路的结构示意图；

图 2 是图 1 中所示像素电路的驱动时序图；

图 3 是本公开实施例一中的像素电路的示意性框图；

图 4 是本公开实施例一中的像素电路的结构示意图；

图 5 是图 4 中所示像素电路的驱动时序图；

图 6 是图 4 中所示像素电路在 t_1 阶段的等效电路结构示意图；

5 图 7 是图 4 中所示像素电路在 t_2 阶段的等效电路结构示意图；

图 8 是图 4 中所示像素电路在 t_3 阶段的等效电路结构示意图；

图 9 是图 4 中所示像素电路在 t_4 阶段的等效电路结构示意图；

图 10 是本公开实施例二中像素电路的结构示意图；

图 11 是图 10 中所示像素电路的驱动时序图；

10 图 12 是图 10 中所示像素电路在 t_1 阶段的等效电路结构示意图；

图 13 是图 10 中所示像素电路在 t_2 阶段的等效电路结构示意图；

图 14 是图 10 中所示像素电路在 t_3 阶段的等效电路结构示意图；

图 15 是图 10 中所示像素电路在 t_4 阶段的等效电路结构示意图；

图 16 是图 10 中所示像素电路在 t_5 阶段的等效电路结构示意图。

15

具体实施方式

下面结合附图和实施例，对本公开实施例的具体实施方式做进一步描述。以下实施例仅用于说明本公开，但不用来限制本公开的范围。

实施例一

20 本实施例中以共阴极的有机发光二极管显示器的像素电路结构为例进行说明。本公开中的像素电路如图 3 中所示，包括电致发光元件、驱动晶体管、第一开关单元、补偿单元、隔断单元以及存储电容；第一开关单元用于控制数据线的电压的写入，第一开关单元的第一端与存储电容的第一端连接、第二端与数据线连接；存储电容的第二端分别与驱动晶体管的栅极以及补偿单元的第一端连接；补偿单元用于向存储电容预先存储驱动晶体管的
25 阈值电压，补偿单元的第二端与驱动晶体管的漏极连接；驱动晶体管的源极与电源端连接、漏极与隔断单元的第一端连接；隔断单元用于隔断驱动晶体管与电致发光元件的电连接，隔断单元的第二端与电致发光元件的第一端连接；电致发光元件的第二端与接地端连接。本实施例中的像素电路的具体结
30 构可以如图 4 中所示，包括驱动晶体管 DTFT 以及存储电容 C_{st} ，电致发光元件为有机发光二极管 OLED，第一开关单元为第一开关晶体管 T5、补偿单元

为补偿晶体管 T2、隔断单元为隔断晶体管 T3，还包括电源端 V_{DD} 以及接地端 V_{SS} ，第一扫描信号端提供扫描信号来导通或者截止第一开关晶体管 T5 以及补偿晶体管 T2，数据线 Data Line 通过第一开关晶体管 T5 向像素中写入数据电压信号。

5 第一开关晶体管 T5 的栅极与第一扫描信号端连接、源极与存储电容 C_{st} 的第一端连接、漏极与数据线 Data Line 连接，在第一扫描信号端提供的扫描信号的控制下，第一开关晶体管 T5 向存储电容 C_{st} 提供数据线 Data Line 的数据电压信号并由存储电容 C_{st} 保持该电压；存储电容 C_{st} 的第二端分别与驱动晶体管 DTFT 的栅极以及补偿晶体管 T2 的漏极连接。

10 补偿晶体管 T2 的栅极与第一扫描信号端连接、源极与驱动晶体管 DTFT 的漏极连接；驱动晶体管 DTFT 的源极与电源端 V_{DD} 连接、漏极与隔断晶体管 T3 的源极连接。在第一扫描信号端提供的扫描信号的控制下，补偿晶体管 T2 导通，驱动晶体管 DTFT 的栅极和漏极连接，形成一个二极管连接，保证驱动晶体管 DTFT 处于饱和电流区，在电源端 V_{DD} 的驱动下，通过驱动晶
15 体管 DTFT 给存储电容 C_{st} 充电的方法，将驱动晶体管 DTFT 的阈值电压存储到存储电容 C_{st} 里，达到补偿阈值电压的目的；驱动晶体管 DTFT 受存储电容 C_{st} 存储电压的控制而导通或截止，流过驱动晶体管 DTFT 的电流受到存储电容 C_{st} 上存储的电压的控制。

20 隔断晶体管 T3 的栅极与第二控制信号端连接、漏极与有机发光二极管 OLED 的阳极连接，有机发光二极管 OLED 的阴极连接接地端，在第二控制信号端提供的控制信号的控制下，导通或截止隔断晶体管 T3，在向该像素电路写入数据线 Data Line 的数据电压信号时，截止隔断晶体管 T3，以防止：隔断晶体管 T3 导通后电流流过有机发光二极管 OLED，导致存储电容 C_{st} 无法存储驱动晶体管 DTFT 阈值电压和数据电压，同时也会造成有机发光
25 二极管 OLED 显示闪烁。

30 本实施例中的像素电路还可以包括第二开关晶体管 T6，第二开关晶体管 T6 栅极与第一控制信号端连接、源极与存储电容 C_{st} 的第一端连接、漏极与参考电压端连接，在第一控制信号端提供的控制信号控制下，第二开关晶体管导通，将参考电压端的电位信号提供给存储电容 C_{st} ，以便箝制驱动管栅极端的电位，防止该电位受到噪声的干扰而产生波动。

本实施例中的像素电路可以和电压振幅调制的数据驱动芯片兼容，也可

以和脉冲宽度调制的数据驱动芯片兼容，用于向第一扫描信号端、数据线 Data Line、第一控制信号端以及第二控制信号端等提供所需的电压信号。

本实施例中像素电路的另一个优势就是采用单一沟道类型的晶体管即全为 P 沟道型晶体管，从而降低了制备工艺的复杂程度和生产成本。当然，本领域所属技术人员很容易得出本发明所提供的像素电路可以轻易改成全为 N 沟道型晶体管或全为 CMOS（Complementary Metal Oxide Semiconductor，互补金属氧化物半导体）的电路；以及，本发明也适用于共阳极的有机发光二极管 OLED 显示器，并不局限于本实施例中的共阴极的有机发光二极管 OLED 显示器，在此不再赘述。

本公开实施例中还提供了一种驱动上述像素电路的驱动方法，其驱动时序示意图如图 5 中所示，在该时序图中，示意了在一帧工作时序中的第一扫描信号端的扫描信号电压 $G(n)$ 、数据线 Data Line 的数据电压 V_{data} 、第一控制信号端的控制信号电压 $CTR(n)$ 以及第二控制信号端的控制信号电压 $EM(n)$ 的变化。其中，数据电压信号写入像素电路之前需要对存储电容 C_{st} 进行放电，以消除上一帧数据的影响，即为时序段 t_1 。该驱动方法主要包括补偿驱动晶体管 DTFT 阈值电压阶段（即 t_2 时序段）和驱动显示阶段（即为时序段 t_3 以及时序段 t_4 ）两个阶段，而写入数据是在补偿阶段内完成。

在补偿驱动晶体管 DTFT 阈值电压阶段中，补偿晶体管 T2 和驱动晶体管 DTFT 在多级电压信号的控制下，在存储电容 C_{st} 里预先存储驱动晶体管 DTFT 的阈值电压以及数据线 Data Line 的数据电压 V_{data} ，在驱动显示时序段存储电容 C_{st} 保持该阈值电压和数据电压 V_{data} 不变。下面将结合图 6-图 9 分别对上述各个时序段进行具体说明：

复位时序段 t_1 ：

该时序段等效电路图如图 6 中所示；在该时序段，第一扫描信号端的扫描信号电压 $G(n)$ 以及第二控制信号端的控制电压信号 $EM(n)$ 为低电平，第一开关晶体管 T5、隔断晶体管 T3、以及补偿晶体管 T2 导通，第一控制信号端的控制信号电压 $CTR(n)$ 高电平，第二开关晶体管 T6 截止，驱动晶体管 DTFT 的栅极和漏极连接，形成一个二极管连接，存储电容 C_{st} 通过补偿晶体管 T2 放电。该时序段为重置阶段，用于消除上一阶段的残留电压信号。

补偿时序段 t_2 ：

该时序段等效电路图如图 7 中所示；在该时序段，有机发光二极管 OLED

处于截止状态,向存储电容 C_{st} 中预先存储近似等于驱动晶体管DTFT阈值电压的初始电压和数据线Data Line的数据电压 V_{data} 。具体为,当向像素中写入数据电压 V_{data} 时,第一扫描信号端的扫描信号电压 $G(n)$ 维持低电平不变,使得开关晶体管和补偿晶体管T2处于导通状态,第一控制信号端的控制信号电压

5 CTR(n)维持高电平不变,第二控制信号端的控制信号电压EM(n)跳变为高电平,隔断晶体管T3截止。由于驱动晶体管DTFT为二极管连接,保证驱动晶体管DTFT工作在电流饱和区,电源端 V_{DD} 通过驱动晶体管DTFT提供稳定的驱动电流对存储电容 C_{st} 充电,直到g点的电位上升到 $V_{DD}-|V_{thd}|$, V_{thd} 为驱动管的阈值电压,此时驱动晶体管DTFT截止,由于此阶段数据线上的电压信号为 V_{data} ,

10 因此存储电容 C_{st} 两端的电压为 $V_{DD}-|V_{thd}|-V_{data}$;由于第二开关晶体管T6处于截止状态,从而使参考电位不能到达存储电容的第一端。

隔离时序段 t_3 :

该时序段等效电路图如图8中所示;在该时序段,第一控制信号端的控制电压信号 CTR(n)以及第二控制信号端的控制信号电压 EM(n) 维持不变,

15 第一扫描信号端的扫描信号电压 $G(n)$ 跳变为高电平,第一开关晶体管 T5 以及补偿晶体管 T2 截止;驱动晶体管 DTFT 虽然不再是二极管连接,但各个点的电位维持不变。该时序段为隔离阶段,避免信号的同时跳变引起杂讯的输入。需要理解的是,隔离时序段 t_3 仅仅为本实施例中的优选方式,其也可以在下述时序段 t_4 中完成。

20 驱动显示时序段 t_4 :

该时序段等效电路图如图9中所示;在该时序段,有机发光二极管OLED处于导通状态,存储电容 C_{st} 中存储的电压驱动有机发光二极管OLED显示。具体为,第一扫描信号端的扫描信号电压 $G(n)$ 维持高电平 V_{GH} 不变,使得第一开关晶体管T5以及补偿晶体管T2处于截止状态,第一控制信号端的控制信号

25 电压CTR(n)跳变为低电平 V_{GL} ,第二控制信号端的控制信号电压EM(n)跳变为低电平,隔断晶体管T3以及第二开关晶体管T6处于导通状态,使得m点电位跳变为电位 V_{ref} ,有机发光二极管OLED处于导通状态;由于驱动晶体管DTFT栅极处于悬空状态,因此驱动晶体管DTFT的栅极电位也跟着跳变为:

$V_g = V_{DD} - |V_{thd}| + V_{ref} - V_{data}$; 驱动晶体管DTFT的栅源电压为:

30 $V_{sg} = V_s - V_g = V_{DD} - (V_{DD} - |V_{thd}| + V_{ref} - V_{data}) = |V_{thd}| + V_{data} - V_{ref}$; 此时驱动晶体管DTFT处于饱和状态,为有机发光二极管OLED提供稳定的驱动电流,有机发光二极

管 OLED 的驱动电流为: $I_{oled} = K(V_{sg} - |V_{thd}|)^2 = K(|V_{thd}| + V_{data} - V_{ref} - |V_{thd}|)^2 = K(V_{data} - V_{ref})^2$, K 为与工艺和驱动设计有关的常数。可以看到, 驱动电流 I_{oled} 与驱动晶体管 DTFT 的阈值电压没有关系, 则驱动晶体管 DTFT 阈值电压的漂移, 不会对漏极电流 (即像素电路的驱动电流 I_{oled}) 产生影响。

5 实施例二

本公开还在像素电路中完美的集成了触控电路; 本实施例中在实施例一中所所述的像素电路基础上为例进行说明, 图 10 中所示为本实施例中的像素电路, 除了包括有机发光二极管 OLED、驱动晶体管 DTFT、第一开关晶体管 T5、补偿晶体管 T2、隔断晶体管 T3、第二开关晶体管 T6 以及存储电容 C_{st} 之外, 还包括在上述像素电路中集成的触控电路, 该触控电路包括充电晶体管 T4、耦合电容 C_p 、感应电极 Sense Electrode、放大晶体管 ATFT 以及第三开关晶体管 T1。

充电晶体管 T4 的栅极与第三控制信号端连接、源极与存储电容 C_{st} 的第二端连接、漏极与耦合电容 C_p 的第一端、感应电极 Sense Electrode 以及放大晶体管 ATFT 的栅极连接, 在第三控制信号端提供的控制信号的控制下, 充电晶体管 T4 导通, 在电源端 V_{DD} 为存储电容 C_{st} 充电的同时, 也为耦合电容 C_p 提供了驱动电压并由耦合电容 C_p 保持该电压。耦合电容 C_p 的第二端与第一控制信号端连接。

放大晶体管 ATFT 的源极与电源端 V_{DD} 连接、漏极与第三开关晶体管 T1 的源极连接, 主要用于对手指的触摸信号进行放大。第三开关晶体管 T1 的栅极与第二扫描信号端连接、漏极与感应线 Sense Line 连接, 在第二扫描信号端提供的控制信号的控制下, 第三开关晶体管 T1 导通, 将放大后的触控信号传递至感应线 Sense Line, 通过检测感应线 Sense Line 中的信号变化, 即可得到触控信息。

为了简化工艺以及减少成本, 上述第三控制信号端可以为第一扫描信号端; 通过复用了像素电路中的扫描信号, 对触控电路中的耦合电容 C_p 进行充电, 在不增加电路结构和操作复杂性的同时, 完美的实现了触控电路在像素电路中的集成。同时, 本实施例中的像素电路的数据驱动芯片, 无需为触控电路设置专门的控制信号驱动, 简化了电路结构, 简化了工艺流程。

本实施例中还提供了一种驱动上述像素电路的驱动方法, 其驱动时序示意图如图 11 中所示, 在该时序图中, 示意了在一帧工作时序中的第一扫描

信号端的扫描信号电压 $G(n)$ 、第二扫描信号端的扫描信号电压 $G(n+2)$ 、数据线 Data Line 的数据电压 V_{data} 、第一控制信号端的控制信号电压 $CTR(n)$ 以及第二控制信号端的控制信号电压 $EM(n)$ 的变化。下面将结合图 12-图 16 分别各个时序段进行具体说明：

5 复位时序段 t_1 :

该时序段等效电路图如图 12 中所示；在该时序段，第一扫描信号端的扫描信号电压 $G(n)$ 以及第二控制信号端的控制电压信号 $EM(n)$ 为低电平，第一开关晶体管 $T5$ 、隔断晶体管 $T3$ 、补偿晶体管 $T2$ 以及充电晶体管 $T4$ 导通，第一控制信号端的控制信号电压 $CTR(n)$ 以及第二扫描信号端的扫描信号电压 $G(n+2)$ 为高电平，第二开关晶体管 $T6$ 以及第三开关晶体管 $T1$ 截止，驱动晶体管 $DTFT$ 的栅极和漏极连接，形成一个二极管连接，存储电容 C_{st} 通过补偿晶体管 $T2$ 放电，耦合电容 C_p 通过充电晶体管 $T4$ 以及补偿晶体管 $T2$ 放电， p 点的电位为 V_{GH} 。该时序段为重置阶段，用于消除上一阶段的残留电压信号。

15 补偿时序段 t_2 :

该时序段等效电路图如图 13 中所示；在该时序段，有机发光二极管 OLED 处于截止状态，向存储电容 C_{st} 中预先存储近似等于驱动晶体管 $DTFT$ 的阈值电压的初始电压和数据线 Data Line 的数据电压 V_{data} ，同时，对耦合电容 C_p 进行充电。具体为，当向像素中写入数据电压 V_{data} 时，第一扫描信号端的扫描信号电压 $G(n)$ 维持低电平不变，使得第一开关晶体管 $T5$ 和补偿晶体管 $T2$ 处于导通状态，第一控制信号端的控制信号电压 $CTR(n)$ 以及第二扫描信号端的扫描信号电压 $G(n+2)$ 维持高电平不变，第二控制信号端的控制信号电压 $EM(n)$ 跳变为高电平，隔断晶体管 $T3$ 截止。由于驱动晶体管 $DTFT$ 为二极管连接，保证驱动晶体管 $DTFT$ 工作在电流饱和区，电源端 V_{DD} 通过驱动晶体管 $DTFT$ 对存储电容 C_{st} 充电，直到 g 点的电位上升到 $V_{DD}-|V_{thd}|$ ， p 点的电位也被充到 $V_{DD}-|V_{thd}|$ ， V_{thd} 为驱动管的阈值电压，此时驱动晶体管 $DTFT$ 截止，由于此阶段数据线上的电压信号为 V_{data} ，因此存储电容 C_{st} 两端的电压为 $V_{DD}-|V_{thd}|-V_{data}$ ；耦合电容 C_p 两端的电压为 $V_{DD}-|V_{thd}|-V_{GH}$ 。由于隔断晶体管 $T3$ 处于截止状态，从而使有机发光二极管 OLED 处于截止状态，防止电流流过有机发光二极管 OLED 导致不正确的显示。

30 隔离时序段 t_3 :

该时序段等效电路图如图 14 中所示；在该时序段，第一控制信号端的控制电压信号 CTR(n)以及第二控制信号端的控制信号电压 EM(n) 维持不变，第一扫描信号端的扫描信号电压 G(n)跳变为高电平，第一开关晶体管 T5 以及补偿晶体管 T2 截止；驱动晶体管 DTFT 虽然不再是二极管连接，但各个点的电位维持不变。该时序段为隔离阶段，避免信号的同时跳变引起杂讯的输入。需要理解的是，隔离时序段 t_3 仅仅为本实施例中的优选方式，其也可以在下述时序段 t_4 中完成。

驱动显示时序段 t_4 :

该时序段等效电路图如图15中所示；在该时序段，有机发光二极管OLED处于导通状态，存储电容 C_{st} 中存储的电压驱动有机发光二极管OLED显示，在放大晶体管ATFT的栅极电位中反映了触控信息。具体为，第一扫描信号端的扫描信号电压G(n)维持高电平不变，使得第一开关晶体管T5、补偿晶体管T2以及充电晶体管T4处于截止状态，第二扫描信号端的扫描信号电压G(n+2)也维持高电平不变，使得第三开关晶体管T1处于截止状态，第一控制信号端的控制信号电压CTR(n)跳变为低电平，使得第二开关晶体管T6处于导通状态，m点电位跳变为低电平 V_{ref} ，第二控制信号端的控制信号电压EM(n)跳变为低电平，隔断晶体管T3处于导通状态，有机发光二极管OLED处于导通状态；由于驱动晶体管DTFT栅极悬空，因此驱动晶体管DTFT的栅极电位也跟着跳变为： $V_g = V_{DD} - |V_{thd}| + V_{ref} - V_{data}$ ；驱动晶体管DTFT的栅源电压为： $V_{sg} = V_s - V_g = V_{DD} - (V_{DD} - |V_{thd}| + V_{ref} - V_{data}) = |V_{thd}| + V_{data} - V_{ref}$ ；此时驱动晶体管DTFT处于饱和状态，为有机发光二极管OLED提供稳定的驱动电流，有机发光二极管OLED的驱动电流：

$I_{oled} = K(V_{sg} - |V_{thd}|)^2 = K(|V_{thd}| + V_{data} - V_{ref} - |V_{thd}|)^2 = k(V_{data} - V_{ref})^2$ ，K为与工艺和驱动设计有关的常数。可以看到，驱动电流 I_{oled} 与驱动晶体管DTFT的阈值电压没有关系，则驱动晶体管DTFT的阈值电压的漂移，不会对漏极电流（即像素电路的驱动电流 I_{oled} ）产生影响，同时该电路电流公式中没有电源电压（ V_{DD} 或 V_{SS} ）的影响，克服了内阻对发光电流的影响，使得有机发光二极管OLED显示稳定，极大的提升了显示品质。

由于第一控制信号端的控制电压信号CTR(n)跳变为低电平，通过耦合电容 C_p ，放大晶体管ATFT的栅极电位也从 $V_{DD} - |V_{thd}|$ 被下拉。具体的下拉电位如下：如果有手指触摸，则感应电极Sense Electrode和手指之间形成感应电容 C_F ，

因此放大晶体管ATFT的栅极电位为： $[V_{DD}-|V_{thd}|-(V_{GH}-V_{GL})] \times C_p/(C_p+C_F)$ ；如果没有手指触摸，则放大管ATFT的栅极电位为： $V_{DD}-|V_{thd}|-(V_{GH}-V_{GL})$ ；由于该阶段第三开关晶体管T1处于截止状态，因此放大晶体管ATFT的漏极断路，没有电流流过。

5 触控判断时序段 t_5 :

该时序段等效电路图如图16中所示；在该时序段，第二扫描信号端的扫描信号电压 $G(n+2)$ 向下跳变，第三开关晶体管T1处于导通状态，第一扫描信号端的扫描信号电压 $G(n)$ 、第一控制信号端的控制电压信号 $CTR(n)$ 以及第二控制信号端的控制电压信号 $EM(n)$ 维持不变。如果有手指触摸，放大晶体管

10 ATFT的栅源电压 V_{sg} 为:

$$\begin{aligned} V_{sg} &= V_s - V_g = V_{DD} - [V_{DD} - |V_{thd}| + (V_{GL} - V_{GH})] \times C_p / (C_p + C_F) \\ &= (|V_{thd}| + V_{GH} - V_{GL} + V_{DD} \times C_F / C_p) \times C_p / (C_p + C_F); \end{aligned}$$

因此通过感应线 Sense Line 的感应电流大小为:

$$\begin{aligned} I_{se} &= K_a (V_{sg} - |V_{tha}|)^2 = K_a (V_{sg} - |V_{tha}|)^2 \\ &= K_a [(|V_{thd}| + V_{GH} - V_{GL} + V_{DD} \times C_F / C_p) \times C_p / (C_p + C_F) - |V_{tha}|]^2; \end{aligned}$$

其中， V_{thd} 为驱动晶体管的阈值电压、 V_{tha} 为放大晶体管 ATFT 的阈值电压； K_a 为放大晶体管 ATFT 与工艺和设计有关的常数。

如果没有手指触摸，则放大晶体管 ATFT 的栅源电压 V_{sg} 为:

$$\begin{aligned} V_{sg} &= V_s - V_g = V_{DD} - [V_{DD} - |V_{thd}| - (V_{GH} - V_{GL})] \\ &= |V_{thd}| + V_{GH} - V_{GL}; \end{aligned}$$

通过感应线 Sense Line 的感应电流大小为:

$$\begin{aligned} I_{se} &= K_a (V_{sg} - |V_{tha}|)^2 = K_a (V_{sg} - |V_{tha}|)^2 \\ &= K_a [|V_{thd}| + (V_{GH} - V_{GL}) - |V_{tha}|]^2; \end{aligned}$$

因此，通过监测感应线 Sense Line 中电流即可判断该处是否有手指触摸，

25 触摸导致的电流差见图 11 中的 $I_{sense-line}$ 。

通过以上阶段即完成了一行像素发光的驱动和触控的判断，而且没有不增加电路结构和操作复杂性，因此完美的实现了触控电路在像素电路中的集成。

实施例三

30 本实施例中提供了一种显示装置，包括上述的像素电路。具体地，该显示装置包括多个像素单元阵列，每个像素单元对应上述实施例中的任一像素

电路。由于该像素电路补偿了驱动晶体管的阈值电压漂移，使得有机发光二极管的显示稳定，不会闪烁，从而保证了有机发光显示装置的显示质量；同时，本发明中触控电路复用像素电路的扫描信号，在为存储电容充电的同时通过充电晶体管为触控电路中的耦合电容充电，完美的实现了触控电路在像素电路中的集成，将显示和触控功能进行整合，使用一道工艺流程即可完成，而不用分成两道工艺流程，因此不仅拥有低成本的优势，还能使得工艺简单，且显示装置更加轻薄。

以上实施方式仅用于说明本发明，而并非对本发明的限制，有关技术领域的普通技术人员，在不脱离本发明的精神和范围的情况下，还可以做出各种变化和变型，因此所有等同的技术方案也属于本发明的保护范畴。

权 利 要 求 书

1、一种像素电路，包括：电致发光元件、驱动晶体管、第一开关单元、补偿单元、隔断单元以及存储电容；

5 所述第一开关单元用于控制数据线的数据电压的写入，所述第一开关单元的第一端与所述存储电容的第一端连接、第二端与所述数据线连接；

 所述存储电容的第二端分别与所述驱动晶体管的栅极以及所述补偿单元的第一端连接；

 所述补偿单元用于向所述存储电容预先存储所述驱动晶体管的阈值电压，所述补偿单元的第二端与所述驱动晶体管的漏极连接；

10 所述驱动晶体管的源极与电源端连接、漏极与所述隔断单元的第一端连接；

 所述隔断单元用于隔断所述驱动晶体管与所述电致发光元件的电连接，所述隔断单元的第二端与所述电致发光元件的第一端连接；

15 所述电致发光元件的第二端与接地端连接。

2、根据权利要求1所述的像素电路，其中：所述电致发光元件为有机发光二极管，所述第一开关单元为第一开关晶体管，所述补偿单元为补偿晶体管，所述隔断单元为隔断晶体管；

20 所述第一开关晶体管的栅极与第一扫描信号端连接、源极与所述存储电容的第一端连接、漏极与所述数据线连接；

 所述存储电容的第二端分别与所述驱动晶体管的栅极以及所述补偿晶体管的漏极连接；

 所述补偿晶体管的栅极与第一扫描信号端连接、源极与所述驱动晶体管的漏极连接；

25 所述驱动晶体管的源极与电源端连接、漏极与所述隔断晶体管的源极连接；

 所述隔断晶体管的栅极与第二控制信号端连接、漏极与所述有机发光二极管的阳极连接；

 所述有机发光二极管的阴极与接地端连接。

30 3、根据权利要求2所述的像素电路，还包括第二开关晶体管；所述第二开关晶体管的栅极与第一控制信号端、源极与所述存储电容的第一端连接、

漏极与参考电压端连接。

4、根据权利要求 2 或 3 所述的像素电路，其中：所述像素电路还与触控电路连接，所述触控电路包括充电晶体管、耦合电容、感应电极、放大晶体管、第三开关晶体管、第二扫描信号端以及感应线；

5 所述充电晶体管的栅极与第三控制信号端连接、源极与所述存储电容的第二端连接、漏极分别与所述耦合电容的第一端、感应电极以及放大晶体管的栅极连接；

所述耦合电容的第二端与第一控制信号端连接；

10 所述放大晶体管的源极与电源端连接、漏极与所述第三开关晶体管的源极连接；

所述第三开关晶体管的栅极与第二扫描信号端连接、漏极与感应线连接。

5、根据权利要求 4 所述的像素电路，其中：所述第三控制信号端为所述第一扫描信号端。

15 6、根据权利要求 2-3 或 5 任一项所述的像素电路，其中：所有所述晶体管均具有相同的沟道类型。

7、一种像素电路驱动方法，包括步骤：

20 S1. 在所述第一扫描信号端施加扫描信号以导通所述第一开关晶体管以及补偿晶体管，在所述第一控制信号端以及第二控制信号端施加控制信号以截止所述第二开关晶体管以及隔断晶体管，使所述驱动晶体管的阈值电压以及数据线上的数据电压写入所述存储电容；

S2. 在所述第一扫描信号端施加扫描信号以截止所述第一开关晶体管以及补偿晶体管，在所述第一控制信号端以及第二控制信号端施加控制信号以导通所述第二开关晶体管以及隔断晶体管，利用存储在所述存储电容中的电压驱动所述有机发光二极管发光。

25 8、根据权利要求 7 所述的像素电路驱动方法，其中，所述步骤 S1 之前还包括：

30 在所述第一扫描信号端以及第二控制信号端施加控制信号以导通所述第一开关晶体管、补偿晶体管、隔断晶体管以及充电晶体管，在所述第一控制信号端施加控制信号以及在所述第二扫描信号端施加扫描信号以截止所述第二开关晶体管以及第三开关晶体管，重置所述存储电容以及耦合电容。

9、根据权利要求 7 或 8 所述的像素电路驱动方法，其中，所述步骤 S1

中还包括:

施加在所述第一扫描信号端的扫描信号导通所述充电晶体管, 在所述第二扫描信号端施加扫描信号截止所述第三开关晶体管, 所述电源端通过所述驱动晶体管以及充电晶体管为所述耦合电容充电;

5 所述步骤 S2 中还包括:

施加在所述第一扫描信号端的扫描信号截止所述充电晶体管, 在所述第二扫描信号端施加扫描信号导通所述第三开关晶体管; 监测所述感应线上的电流变化。

10、一种显示装置, 包括权利要求 1-6 任一项所述的像素电路。

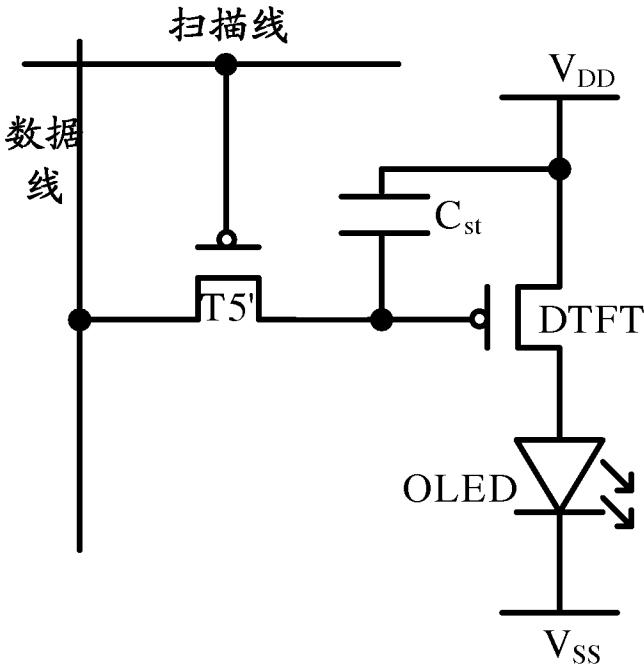


图 1

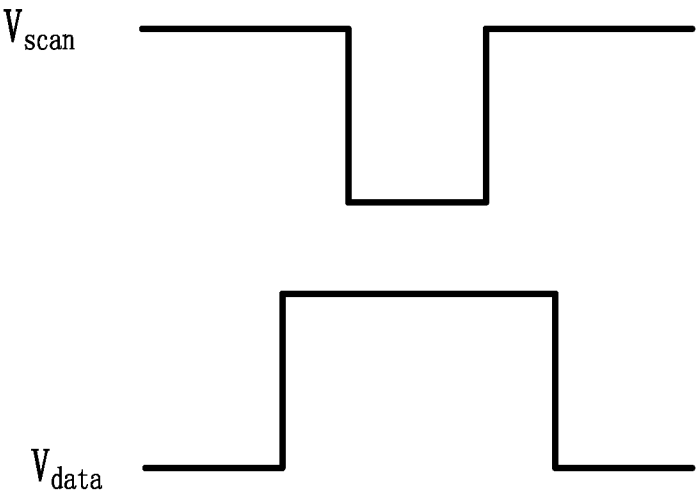


图 2

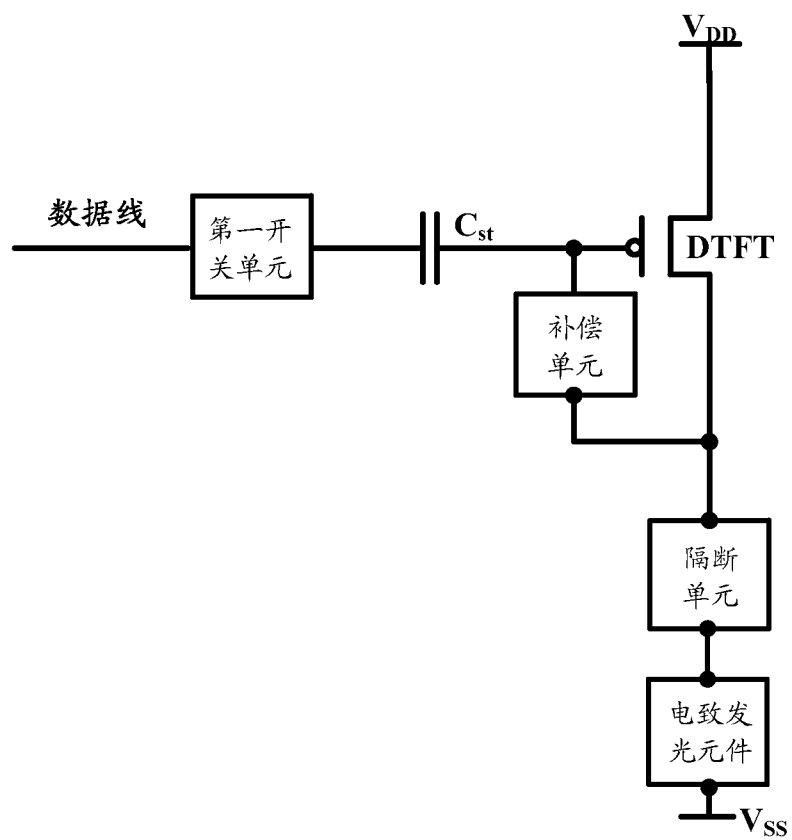


图 3

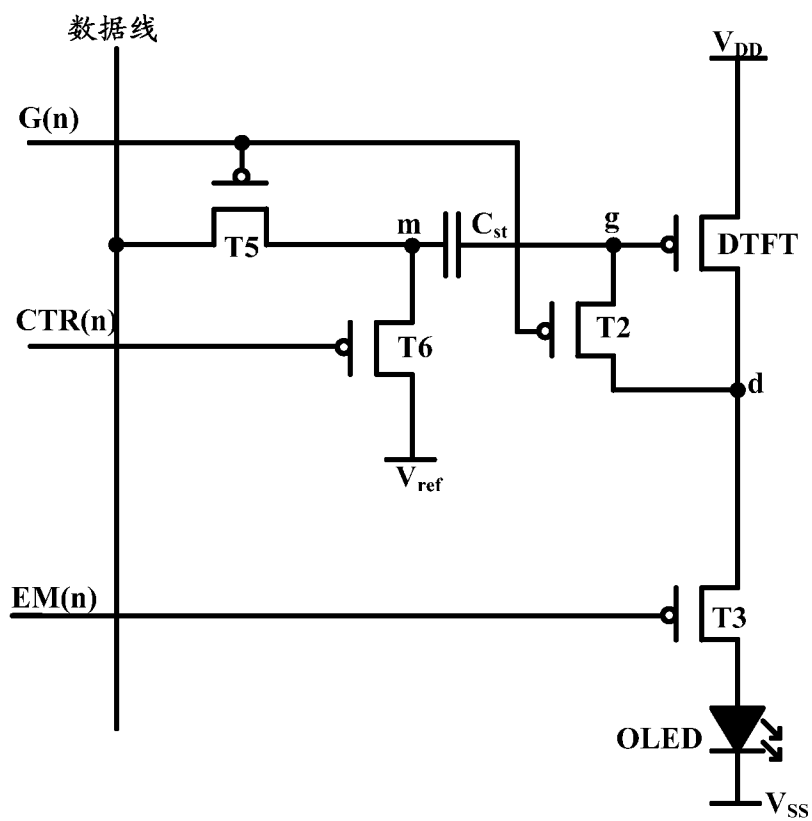


图 4

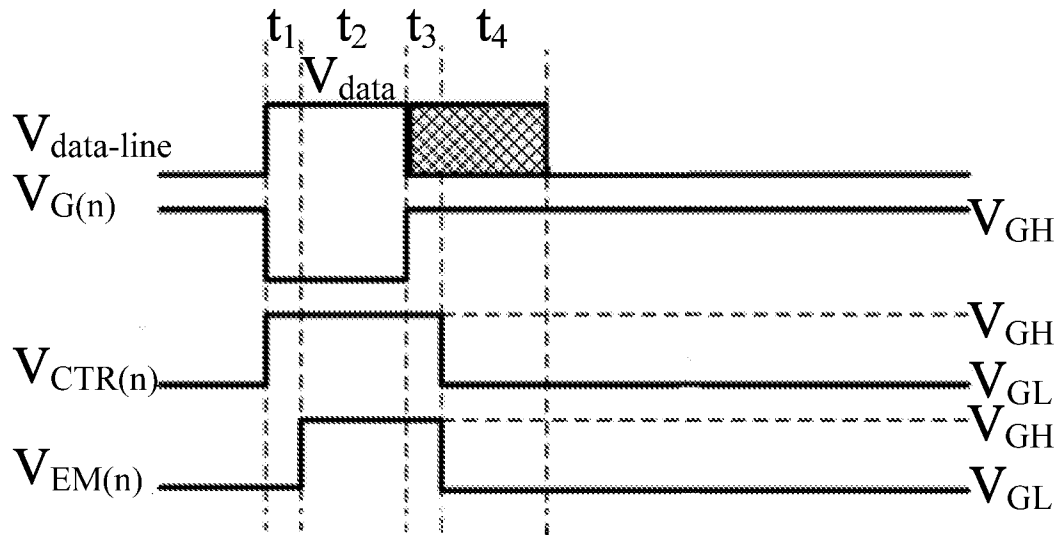


图 5

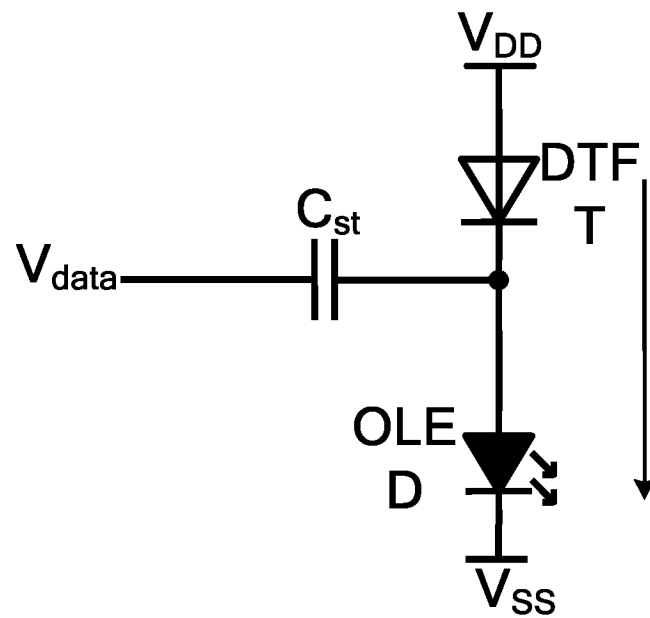


图 6

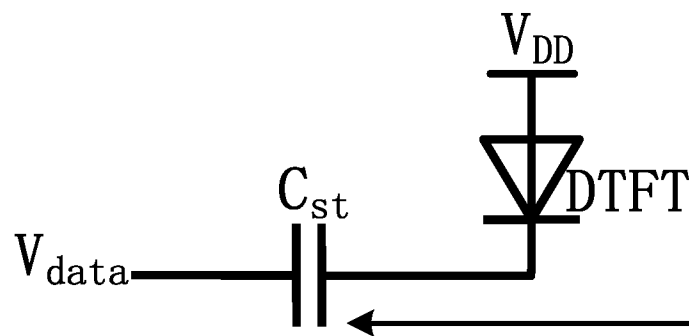


图 7

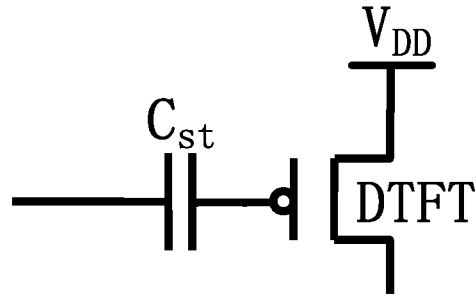


图 8

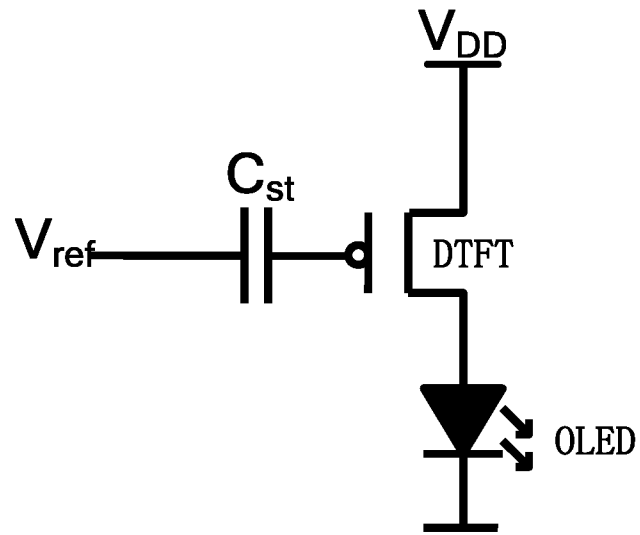


图 9

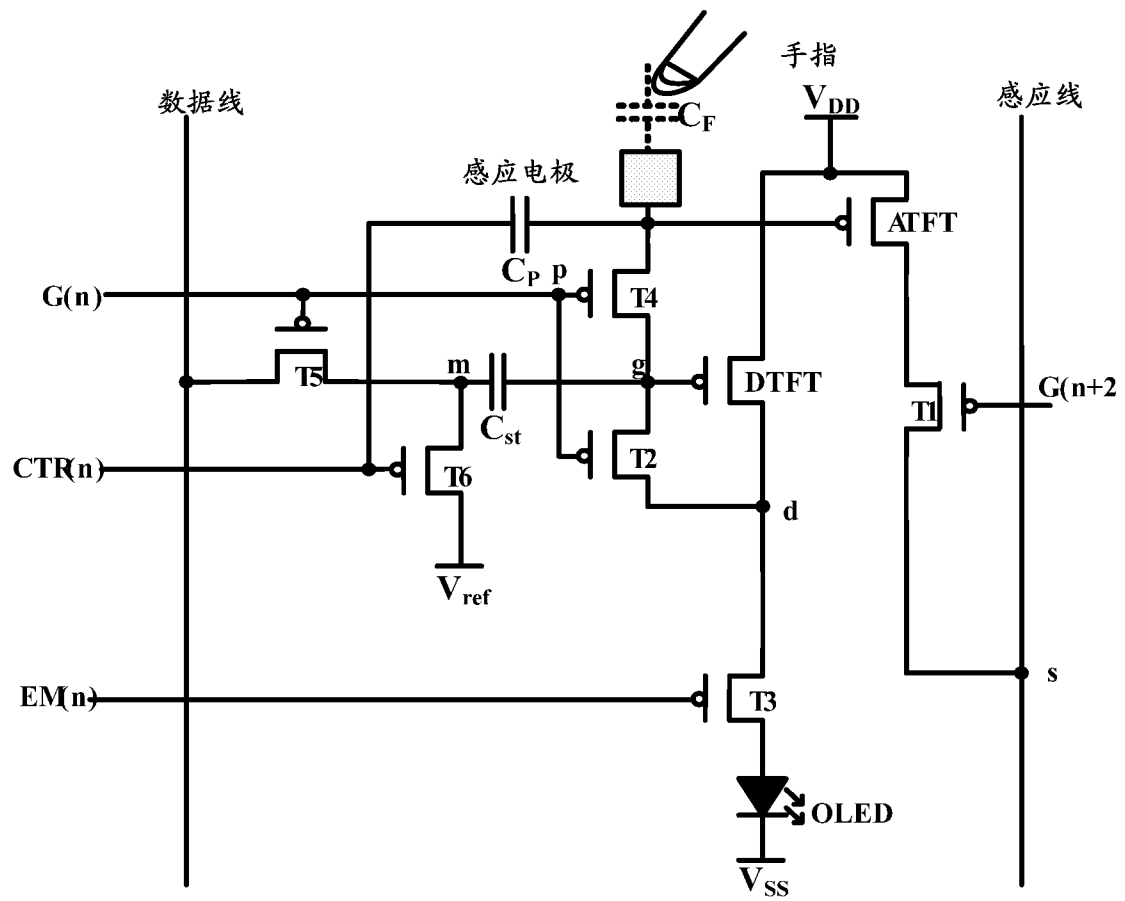


图 10

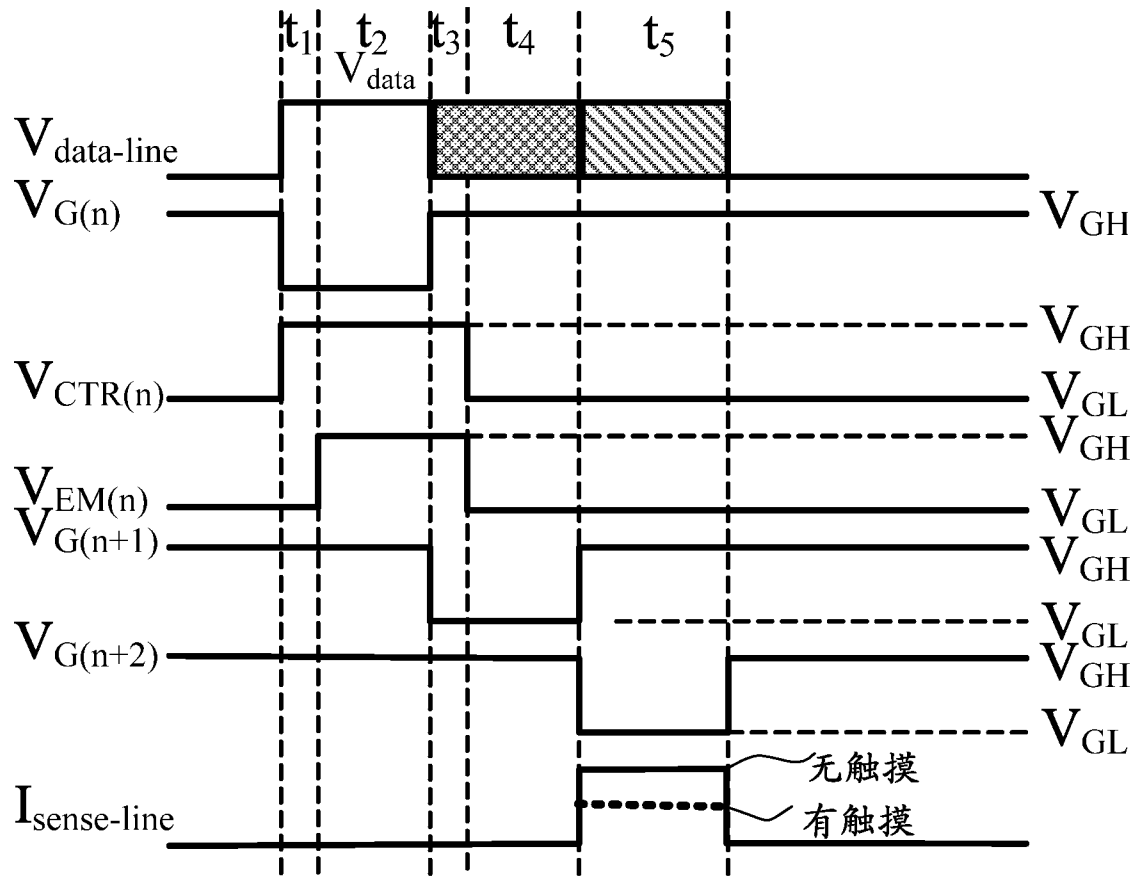


图 11

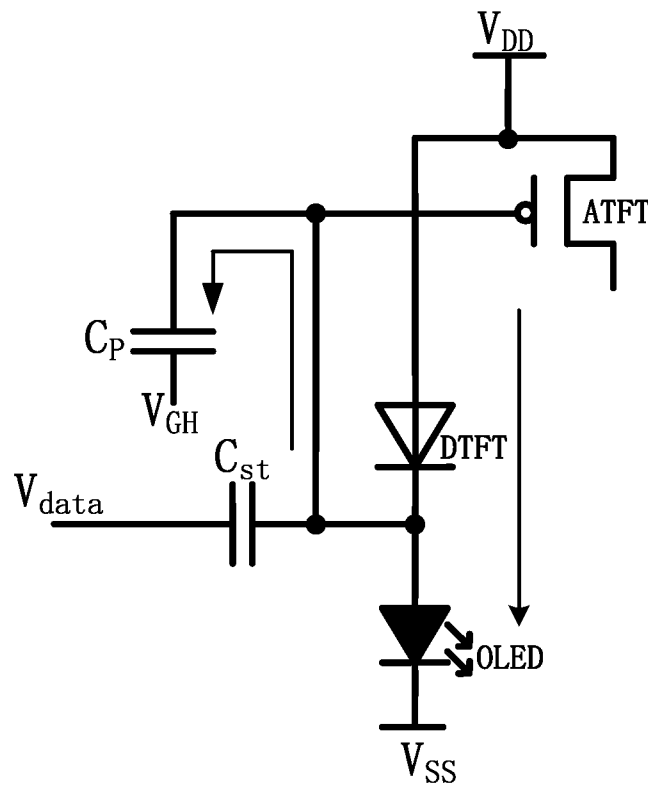


图 12

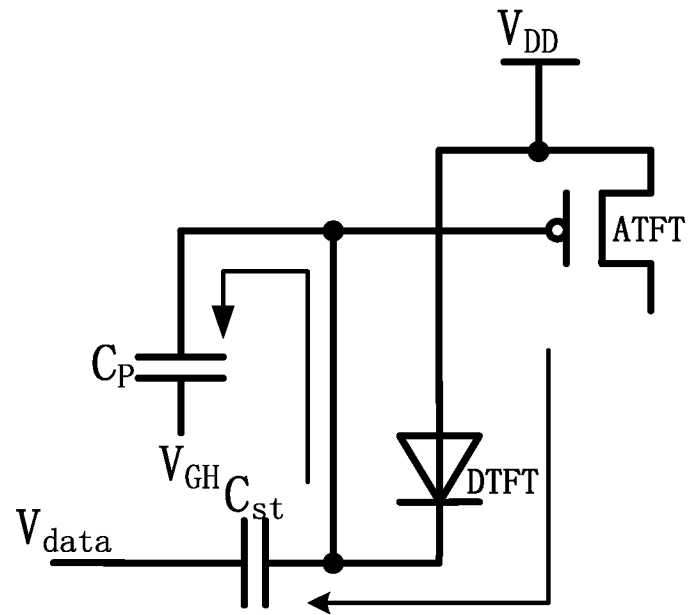


图 13

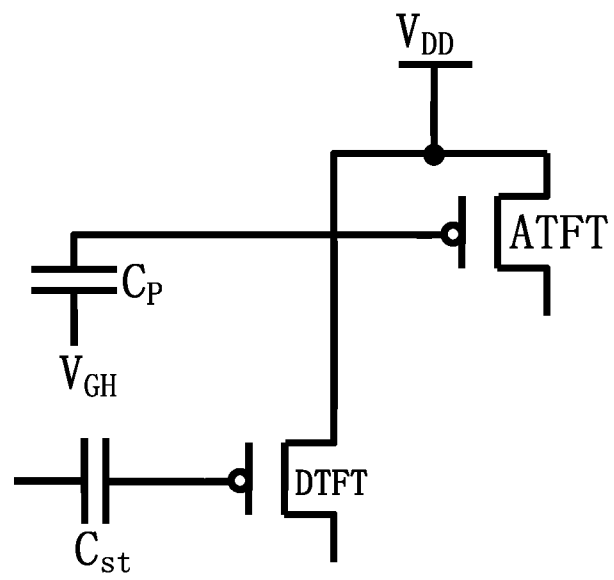


图 14

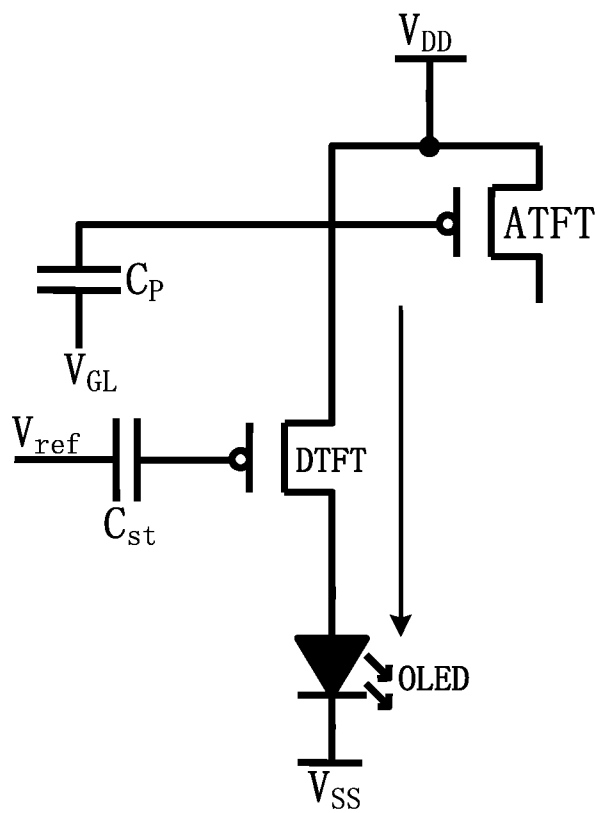


图 15

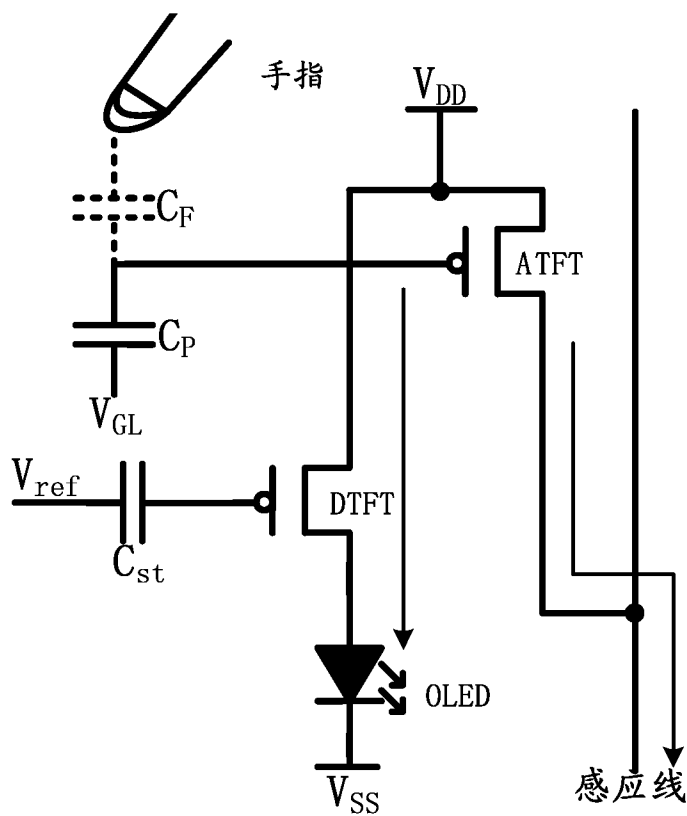


图 16

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/078920

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/32 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CPRSABS, CNTXT: charge, drive, control, reset, electric quantity, conservation, touch, touch control, capacitance, source, drain, transistor

VEN: charg+, driv+, reset+, pixel, gate, electric, quantity, conservat+, touch, capacitor, capacitors, source, drain+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 102881255 A (AU OPTRONICS CORP.), 16 January 2013 (16.01.2013), description, paragraphs 62-65, and figure 2	1-3, 6, 10
A	CN 102881255 A (AU OPTRONICS CORP.), 16 January 2013 (16.01.2013), description, paragraphs 62-65, and figure 2	4-5, 7-9
A	CN 102881253 A (BOE TECHNOLOGY GROUP CO., LTD.), 16 January 2013 (16.01.2013), the whole document	1-10
A	CN 101339737 A (SVA OPTRONICS CO., LTD.), 07 January 2009 (07.01.2009), the whole document	1-10
A	US 4642552 A (HITACHI LTD.), 10 February 1987 (10.02.1987), the whole document	1-10
A	CN 102194408 A (HITACHI DISPLAY LTD. et al.), 21 September 2011 (21.09.2011), the whole document	1-10

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 15 December 2013 (15.12.2013)	Date of mailing of the international search report 23 January 2014 (23.01.2014)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer XI, Wanhua Telephone No.: (86-10) 62085833

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2013/078920

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102881255 A	16.01.2013	None	
CN 102881253 A	16.01.2013	None	
CN 101339737 A	07.01.2009	CN 100578593 C	06.01.2010
US 4642552 A	10.02.1987	None	
CN 102194408 A	21.09.2011	KR 20110103342 A	20.09.2011
		KR 1231365 B1	07.02.2013
		TW 201131539 A	16.09.2011
		JP 2011191449 A	29.09.2011
		US 2011221791 A1	15.09.2011

A. 主题的分类

G09G 3/32 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS, CPRSABS, CNTXT: 充电, 驱动, 控制, 复位, 电量, 守恒, 触摸, 触控, 电容, 源极, 漏极, 晶体管

VEN: charg+, driv+, reset+, pixel, gate, electric, quantity, conservat+, touch, capacitor, capacitors, source, drain+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 102881255 A (友达光电股份有限公司) 16.1 月 2013 (16.01.2013) 说明书第 62 段到第 65 段、附图 2	1-3, 6, 10
A	CN 102881255 A (友达光电股份有限公司) 16.1 月 2013 (16.01.2013) 说明书第 62 段到第 65 段、附图 2	4-5, 7-9
A	CN 102881253 A (京东方科技集团股份有限公司) 16.1 月 2013 (16.01.2013) 全文	1-10
A	CN 101339737 A (上海广电光电子有限公司) 07.1 月 2009 (07.01.2009) 全文	1-10
A	US 4642552 A (HITACHI LTD) 10.2 月 1987 (10.02.1987) 全文	1-10
A	CN 102194408 A (株式会社日立显示器 等) 21.9 月 2011 (21.09.2011) 全文	1-10



其余文件在 C 栏的续页中列出。



见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇
引用文件的公布日而引用的或者因其他特殊理由而引
用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了
理解发明之理论或原理的在后文件“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的
发明不是新颖的或不具有创造性“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件
结合并且这种结合对于本领域技术人员为显而易见时,
要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

15.12 月 2013 (15.12.2013)

国际检索报告邮寄日期

23.1 月 2014 (23.01.2014)

ISA/CN 的名称和邮寄地址:

中华人民共和国国家知识产权局

中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

受权官员

席万花

电话号码: (86-10) 62085833

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2013/078920

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN 102881255 A	16.01.2013	无	
CN 102881253 A	16.01.2013	无	
CN 101339737 A	07.01.2009	CN 100578593 C	06.01.2010
US 4642552 A	10.02.1987	无	
CN 102194408 A	21.09.2011	KR 20110103342 A	20.09.2011
		KR 1231365 B1	07.02.2013
		TW 201131539 A	16.09.2011
		JP 2011191449 A	29.09.2011
		US 2011221791 A1	15.09.2011