(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 115443352 A
(43)申请公布日 2022.12.06

(21)申请号 202180028128.7
(22)申请日 2021.03.30
(30)优先权数据
2020-072550 2020.04.14 JP
(85)PCT国际申请进入国家阶段日
2022.10.12
(86)PCT国际申请的申请数据
PCT/JP2021/013746 2021.03.30
(87)PCT国际申请的公布数据
WO2021/210393 JA 2021.10.21
(71)申请人 学校法人关西学院
地址 日本国兵库县
申请人 东洋铝株式会社
丰田通商株式会社
(72)发明人 金子忠昭 堂岛大地 松原萌子
西尾佳高
(74)专利代理机构 北京商专永信知识产权代理事务所(普通合伙) 11400
专利代理师 方挺 侯晓艳
(51)Int.Cl.
C30B 29/38(2006.01)
C30B 23/06(2006.01)

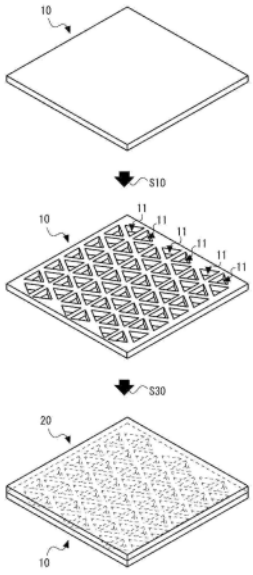
权利要求书1页 说明书9页 附图10页

(54)发明名称

氮化铝衬底的制造方法、氮化铝衬底以及形成氮化铝层的方法

(57)摘要

本发明要解决的问题在于提供一种能够制造大口径的AlN衬底的新颖技术。本发明涉及一种AlN衬底的制造方法，包括在具有贯通孔(11)的SiC基底衬底(10)上形成AlN层(20)的晶体生长步骤(S30)。此外，本发明还涉及一种形成AlN层(20)的方法，包括在SiC基底衬底(10)的表面上形成AlN层(20)之前在SiC基底衬底(10)上形成贯通孔(11)的贯通孔形成步骤(S10)。



CN 115443352 A

1.一种氮化铝衬底的制造方法,包括在具有贯通孔的碳化硅基底衬底上形成氮化铝层的晶体生长步骤。

2.根据权利要求1所述的氮化铝衬底的制造方法,其中,所述晶体生长步骤加热成沿所述碳化硅基底衬底的垂直方向形成温度梯度。

3.根据权利要求1或2所述的氮化铝衬底的制造方法,其中,所述晶体生长步骤使所述碳化硅基底衬底和所述氮化铝层的原料相对配置并进行加热以在所述碳化硅基底衬底和所述原料之间形成温度梯度。

4.根据权利要求1至3中任一项所述的半导体衬底的制造方法,其中,所述晶体生长步骤具有使所述氮化铝层在所述碳化硅基底衬底的水平方向上生长的横向生长步骤和使所述氮化铝层在所述碳化硅基底衬底的垂直方向上生长的纵向生长步骤。

5.根据权利要求1至4中任一项所述的氮化铝衬底的制造方法,还包括:

在所述碳化硅基底衬底上形成贯通孔的贯通孔形成步骤;和

去除通过所述贯通孔形成步骤所引入的应变层的应变层去除步骤。

6.根据权利要求5所述的氮化铝衬底的制造方法,其中,所述贯通孔形成步骤通过对所述碳化硅基底衬底照射激光而形成贯通孔。

7.根据权利要求5或6所述的氮化铝衬底的制造方法,其中,所述应变层去除步骤通过进行热处理而去除所述碳化硅基底衬底的应变层。

8.根据权利要求5至7中任一项所述的氮化铝衬底的制造方法,其中,所述应变层去除步骤在硅气氛下蚀刻所述碳化硅基底衬底。

9.一种氮化铝衬底,通过根据权利要求1至8中任一项所述的制造方法来制造。

10.一种形成氮化铝层的方法,包括在碳化硅基底衬底的表面上形成氮化铝层之前在所述碳化硅基底衬底上形成贯通孔的贯通孔形成步骤。

11.根据权利要求10所述的方法,包括去除通过所述贯通孔形成步骤所引入的应变层的应变层去除步骤。

12.根据权利要求11所述的方法,其中,所述应变层去除步骤通过进行热处理而蚀刻所述碳化硅基底衬底。

氮化铝衬底的制造方法、氮化铝衬底以及形成氮化铝层的方法

技术领域

[0001] 本发明涉及氮化铝衬底的制造方法、氮化铝衬底以及形成氮化铝层的方法

背景技术

[0002] 通常，半导体衬底是通过在基底衬底上使生长层进行晶体生长来制造的。然而，报道了这样的问题，即，根据进行晶体生长的半导体材料的组成，难以获得大口径的半导体衬底。

[0003] 例如，列举了在氮化铝(AlN)衬底或碳化硅(SiC)衬底等基底衬底上通过升华法使AlN晶体生长的情况。在仅通过升华法进行晶体生长的情况下，存在AlN晶体不生长的区域，存在难以得到大口径的晶体性良好的半导体衬底的问题。

[0004] 针对这种问题，专利文献1记载了这样的技术，即，“一种AlN晶体的生长方法，通过气相生长法在设置于反应容器内的晶体生长容器内的晶体生长室内配置的晶种衬底上使AlN晶体生长，其特征在于，在晶体生长时，在所述晶体生长室内供给含碳的气体”。

[0005] 现有技术文献

[0006] 专利文献

[0007] 专利文献1：日本特开2007-55881号公报

发明内容

[0008] 发明要解决的问题

[0009] 本发明要解决的问题是提供一种能够制造大口径的AlN衬底的新颖技术。

[0010] 此外，本发明要解决的问题是提供一种能够制造大口径的晶体性良好的AlN衬底的新颖技术。

[0011] 解决问题的手段

[0012] 解决上述问题的本发明是一种氮化铝衬底的制造方法，包括在具有贯通孔的碳化硅基底衬底上形成氮化铝层的晶体生长步骤。

[0013] 这样，通过在具有贯通孔的碳化硅基底衬底上形成氮化铝层，可以制造大口径的晶体性良好的氮化铝衬底。

[0014] 这样，通过在具有贯通孔的碳化硅基底衬底上形成氮化铝层，可以制造具有与碳化硅基底衬底的直径相等直径的氮化铝衬底。因此，通过采用大直径的碳化硅基底衬底，可以获得大口径的氮化铝衬底。

[0015] 另外，本说明书中的术语“大口径”意味着与在不具有贯通孔的碳化硅基底衬底上形成氮化铝层的情况相比较获得大面积的氮化铝层。

[0016] 在本发明的优选实施方式中，所述晶体生长步骤进行加热从而沿所述碳化硅基底衬底的垂直方向形成温度梯度的。

[0017] 在本发明的优选实施方式中，所述晶体生长步骤使所述碳化硅基底衬底和所述氮

化铝层的原料相对配置并进行加热而在所述碳化硅基底衬底和所述原料之间形成温度梯度。

[0018] 在本发明的优选实施方式中，所述晶体生长步骤具有使所述氮化铝层在所述碳化硅基底衬底的水平方向上生长的横向生长步骤和使所述氮化铝层在所述碳化硅基底衬底的垂直方向上生长的纵向生长步骤。

[0019] 在本发明的优选实施方式中，还包括在所述碳化硅基底衬底上形成贯通孔的贯通孔形成步骤和去除通过所述贯通孔形成步骤所引入的应变层的应变层去除步骤。

[0020] 在本发明的优选实施方式中，所述贯通孔形成步骤通过对所述碳化硅基底衬底照射激光而形成贯通孔。

[0021] 在本发明的优选实施方式中，所述应变层去除步骤通过进行热处理而去除所述碳化硅基底衬底的应变层。

[0022] 在本发明的优选实施方式中，所述应变层去除步骤在硅气氛下蚀刻所述碳化硅基底衬底。

[0023] 此外，本发明还涉及一种形成氮化铝层的方法。即，解决上述问题的本发明是一种形成氮化铝层的方法，包括在碳化硅基底衬底上形成氮化铝层之前在所述碳化硅基底衬底上形成贯通孔的贯通孔形成步骤。

[0024] 在本发明的优选实施方式中，还包括去除通过所述贯通孔形成步骤所引入的应变层的应变层去除步骤。

[0025] 在本发明的优选实施方式中，所述应变层去除步骤通过进行热处理而蚀刻所述碳化硅基底衬底。

[0026] 发明的效果

[0027] 根据所公开的技术，可以提供一种能够制造大口径的AlN衬底的新颖技术。

[0028] 此外，根据所公开的技术，可以提供一种能够制造大口径的晶体性良好的AlN衬底的新颖技术。

[0029] 其他问题、特征和优点将通过阅读下面描述的实施本发明的实施方式并结合附图和权利要求而变得显而易见。

附图说明

[0030] 图1是说明根据实施方式的AlN衬底的制造方法的步骤的说明图。

[0031] 图2是说明根据实施方式的贯通孔形成步骤和应变层去除步骤的说明图。

[0032] 图3是根据实施方式的贯通孔形成步骤的说明图。

[0033] 图4是说明根据实施方式的晶体生长步骤的说明图。

[0034] 图5是说明根据实施方式的晶体生长步骤的说明图。

[0035] 图6是根据实施例1的贯通孔形成步骤的说明图。

[0036] 图7是根据实施例1的应变层去除步骤的说明图。

[0037] 图8是根据实施例1的晶体生长步骤的说明图。

[0038] 图9是根据实施例1的晶体生长步骤的说明图。

[0039] 图10是根据比较例1的晶体生长步骤的说明图。

具体实施方式

[0040] 以下参照附图对根据本发明的AlN衬底的制造方法的优选实施方式进行详细说明。本发明的技术范围不限于附图所示的实施方式，能够在权利要求书记载的范围内适当变更。此外，附图是概念图，各部件的相对尺寸等并不限定本发明。此外，在本说明书中，以说明本发明为目的，存在基于附图的上下而指称上下的情况，但在与本发明的AlN衬底的使用方式等关系方面不限定上下。另外，在以下实施方式的说明和附图中，对相同的结构附上相同的附图标记，并且省略重复的说明。

[0041] 《氮化铝衬底的制造方法》

[0042] 图1至图4示出了说明根据本发明的实施方式的AlN衬底的制造方法的说明图。

[0043] 根据实施方式的AlN衬底的制造方法可以包括：在SiC基底衬底10上形成贯通孔11的贯通孔形成步骤S10；去除通过贯通孔形成步骤S10所引入的应变层12的应变层去除步骤S20；以及在具有该贯通孔11的SiC基底衬底10上形成AlN层20的晶体生长步骤S30。

[0044] 此外，本实施方式可以理解为一种大面积形成AlN层20的方法，包括在SiC基底衬底10的表面上形成AlN层20之前在SiC基底衬底10上形成贯通孔11的贯通孔形成步骤S10。

[0045] 以下，对实施方式的各步骤进行详细说明。

[0046] 〈贯通孔形成步骤〉

[0047] 贯通孔形成步骤S10是在SiC基底衬底10上形成贯通孔11的步骤。该贯通孔形成步骤S10只要是能够在SiC基底衬底10上形成贯通孔11的方法，就当然可以采用。

[0048] 贯通孔11的形成方法可以例如采用激光加工、聚焦离子束系统(Focused Ion Beam System:FIB)、反应性离子蚀刻(Reactive Ion Etching:RIE)等等离子体蚀刻。另外，在示出了本实施方式的图2中例示了通过对SiC基底衬底10照射激光L而形成贯通孔11的手段。

[0049] 另外，SiC基底衬底10既可以使用由块状晶体加工而成的晶片或衬底，也可以使用单独具有由上述半导体材料制成的缓冲层的衬底。

[0050] 贯通孔11只要采用降低SiC基底衬底10的强度的形状即可，并且也可以形成单个或多个贯通孔11。此外，也可以采用使多个贯通孔11排列而成的贯通孔组(图案)。

[0051] 以下，对使六方晶系的半导体材料生长时的图案的一例进行详细说明。

[0052] 图3是说明根据实施方式的图案100的说明图。图案100表示的线段是Sic基底衬底10。图案100优选地呈现三次对称的正六边形位移形。以下参照图3对本说明书说明中的“正六边形位移形”进行详细说明。正六边形位移形是十二边形。此外，正六边形位移形由呈现相等长度且直线状的12个线段构成。呈现正六边形位移形的图案100内含作为正三角形的具有面积101a且包括3个顶点104的基准图形101。该3个顶点104中的每一个均包括在图案100的顶点中。这里，该三个顶点104可以理解为存在位于构成图案100的线段上的情况。图案100包括：从顶点104延伸且包括顶点104的线段102(相当于第一线段)，和不从顶点104延伸且不包括顶点104的与线段102邻接的线段103(相当于第二线段)。这里，图案100中的两个相邻的线段102所成的角度θ是恒定的，并且等于图案100中的两个相邻的线段103所成的角度θ。另外，本说明书说明中的“正六边形位移形”可以理解为，由正六边形基于表示凹凸程度的角度θ在保持该正六边形的面积的同时进行位移(变形)而成的十二边形。

[0053] 角度θ优选为大于60°，更优选为66°以上，更优选为80°以上，更优选为83°以上，更

优选为120°以上,更优选为150°以上,更优选为155°以上。此外,角度θ优选为180°以下,更优选为155°以下,更优选为150°以下,更优选为120°以下,更优选为83°以下,更优选为80°以下,更优选为66°以下。

[0054] 根据实施方式的图案100也可以是六次对称的正十二边形位移形的结构,而取代三次对称的正六边形位移形。正十二边形位移形是二十四边形。此外,正十二边形位移形由呈现相等长度且直线状的24个线段构成。呈现正十二边形位移形的图案100包含作为正六边形的具有面积101a且包括6个顶点104的基准图形101。该6个顶点104中的每一个均包括在图案100的顶点中。另外,与正六边形位移形一样,图案100中的两个相邻的线段102所成的角度θ是恒定的,并且等于图案100中的两个相邻的线段103所成的角度θ。也就是说,本说明书中的说明中的"正十二边形位移形"可以理解为,正十二边形是基于表示凹凸程度的角度θ在保持该正十二边形的面积的同时进行位移(变形)而成的二十四边形。另外,图案100也可以是正2n边形呈现基于表示凹凸程度的角度θ在保持该正2n边形的面积的同时进行位移(变形)而成的4n边形即2n边形位移形的结构。此时,2n边形位移形可以理解为内含正n边形(相当于基准图形101)。

[0055] 根据实施方式的图案100也可以是包括正2n边形位移形(包括正六边形位移形和正12边形位移形)的结构。此外,图案100也可以是除了构成正2n边形位移形的线段之外还包括至少一个将正2n边形位移形中的相邻的两个线段103的交点和基准图形101的重心连接的线段(相当于第三线段)的结构。此外,图案100也可以是除了构成正2n边形位移形的线段之外还包括至少一个将正2n边形位移形中的相邻的两个线段103的交点和构成基准图形101的顶点104连接的线段的结构。此外,图案100也可以是除了构成正2n边形位移形的线段之外还包括至少一个构成正2n边形位移形中包括的构成基准图形101的线段的结构。

[0056] 此外,贯通孔形成步骤S10优选地是去除SiC基底衬底10的有效面积的50%以上的步骤。此外,更优选地是去除有效面积的60%以上的步骤,进一步优选地是去除有效面积的70%以上的步骤,进一步优选地是去除有效面积的80%以上的步骤。

[0057] 另外,本说明书中的有效面积是指在晶体生长步骤S30中原料附着的SiC基底衬底10的表面。换句话说,是指在SiC基底衬底10的生长表面中除了由贯通孔11去除的区域以外的残留区域。

[0058] <应变层去除步骤>

[0059] 应变层去除步骤S20是去除通过贯通孔形成步骤S10形成在SiC基底衬底10上的应变层12的步骤。作为该应变层去除步骤S20,可以例示出通过对SiC基底衬底10进行热处理而蚀刻SiC基底衬底10的手段。

[0060] 此外,只要是能够去除应变层12的手段即可以采用。

[0061] 去除应变层12的方法可以例如采用:使用氢气作为蚀刻气体的氢蚀刻法,在Si气氛下进行加热的Si蒸气蚀刻(Si-Vapor Etching:SiVE)法,和后述的实施例1记载的蚀刻方法。

[0062] <晶体生长步骤>

[0063] 晶体生长步骤S30是在形成有贯通孔11的SiC基底衬底10上形成AlN层20的步骤。

[0064] 作为AlN层20的生长方法,晶体生长步骤S30可以采用物理气相输送法(Physical Vapor Transport:PVT)、升华再结晶法、改良瑞利法、化学气相输送法(Chemical Vapor

Transport:CVT)、有机金属气相生长法(Molecular-Organic Vapor Phase Epitaxy:MOVPE)、氢化物气相生长法(Hydride Vapor Phase Epitaxy:HVPE)等已知的气相生长法(相当于气相外延法)。另外,晶体生长步骤S30可以采用物理气相生长法(Physical Vapor Deposition:PVD,物理气相沉积)而取代PVT。另外,晶体生长步骤S30可以采用化学气相生长法(Chemical Vapor Deposition:CVD,化学气相沉积)而取代CVT。

[0065] 图4和图5是说明根据实施方式的晶体生长步骤S30的说明图。

[0066] 根据实施方式的晶体生长步骤S30是将SiC基底衬底10和成为AlN层20的原料的半导体材料40相对(彼此面对)配置在具有准封闭空间的坩埚30内并进行加热的步骤。另外,本说明书中的“准封闭空间”是指虽然能够进行空间内的抽真空、但能够将在容器内产生的蒸气的至少一部分封入的空间。

[0067] 此外,晶体生长步骤S30是加热成沿SiC基底衬底10的垂直方向形成温度梯度的步骤。通过在该温度梯度中加热坩埚30(SiC基底衬底10和半导体材料40),将原料通过原料输送空间31从半导体材料40输送到SiC基底衬底10上。

[0068] 作为输送原料的驱动力,可以采用上述的温度梯度或SiC基底衬底10和半导体材料40之间的化学势差。

[0069] 具体地,在准封闭空间内,由从半导体材料40升华的元素构成的蒸气通过在原料输送空间31中扩散而被输送,并且在温度被设定成低于半导体材料40的SiC基底衬底10上达到过饱和并凝结。结果,在SiC基底衬底10上形成AlN层20。

[0070] 此外,晶体生长步骤S30具有使AlN层20在SiC基底衬底10的水平方向上生长的横向生长步骤S31和使AlN层20在SiC基底衬底10的垂直方向上生长的纵向生长步骤S32。

[0071] 另外,在横向生长步骤S31中,只要朝水平方向的生长分量大于朝垂直方向的生长分量即可,并且也可以包括朝垂直方向的生长分量(生长分量:水平方向>垂直方向)。

[0072] 此外,在纵向生长步骤S32中,只要朝垂直方向的生长分量大于朝水平方向的生长分量即可,并且也可以包括朝水平方向的生长分量(生长分量:垂直方向>水平方向)。

[0073] 即,如图4所示,横向生长步骤S31是随着热量从SiC基底衬底10的贯通孔11逸出而在SiC基底衬底10的表面上形成水平方向的温度梯度使得AlN层20朝向贯通孔11生长的步骤。

[0074] 之后,当通过横向生长步骤S31在贯通孔11上形成AlN层20时,在SiC基底衬底10的表面上水平方向的温度梯度减少/消失,并且自动转到纵向生长步骤S32。

[0075] 另外,在该晶体生长步骤S30中,也可以将惰性气体或掺杂气体引入到原料输送空间31中并控制AlN层20的掺杂浓度或生长环境。此外,在晶体生长步骤S30中,期望的是,通过引入氮气,使原料输送空间31的内部成为氮气氛而进行生长。

[0076] 根据本发明,通过在具有贯通孔11的SiC基底衬底10上使AlN层20进行晶体生长,可以制造大口径的AlN衬底。即,随着热量从形成有贯通孔11的区域逸出,生长驱动力在SiC基底衬底10的水平方向上起作用。结果,在形成有贯通孔11的区域上促进了AlN层20的接合,并且可以形成具有与SiC基底衬底10的直径相等直径的AlN层20。因此,通过采用大直径的SiC基底衬底10,可以得到大口径的AlN衬底。

[0077] 此外,根据本发明,通过在形成有贯通孔11的区域上形成AlN层20,可以使AlN层20的晶体性良好。即,在形成有贯通孔11的区域上形成的AlN层20不位于SiC基底衬底10的正

上方。因此，不会延续SiC基底衬底10处存在的贯通系的位错(例如，贯通螺旋位错、贯通刃型位错、微管等)，并且可以减少AlN层20中的贯通系的位错。

[0078] 实施例

[0079] 列举实施例1和比较例1更具体地说明本发明。

[0080] 《实施例1》

[0081] <贯通孔形成步骤>

[0082] 在以下条件下，对SiC基底衬底10照射激光并形成贯通孔11。

[0083] (SiC基底衬底10)

[0084] 半导体材料：4H-SiC

[0085] 衬底尺寸：横宽11mm×纵长11mm×厚度524μm

[0086] 生长表面：Si表面

[0087] 偏移角：同轴

[0088] (激光加工条件)

[0089] 种类：绿激光

[0090] 波长：532nm

[0091] 光斑直径：40μm

[0092] 平均输出：4W(30kHz时)

[0093] (图案的细节)

[0094] 图6是说明在根据实施例1的贯通孔形成步骤S10中所形成的贯通孔11的图案的说明图。图6的(a)是示出多个贯通孔11的排列状态的说明图。在该图6的(a)中，黑色显示的区域表示贯通孔11的部分，白色显示的区域保留作为SiC基底衬底10。

[0095] 图6的(b)是示出图6的(a)的贯通孔11的放大状态的说明图。在该图6的(b)中，白色显示的区域表示贯通孔11的部分，黑色显示的区域保留作为SiC基底衬底10。

[0096] 另外，在图6的图案中，去除SiC基底衬底10的有效面积的80％以上，并且降低SiC基底衬底10的强度。

[0097] <应变层去除步骤S20>

[0098] 图7是说明根据实施例1的应变层去除步骤S20的说明图。

[0099] 将通过贯通孔形成步骤S10形成了贯通孔11的SiC基底衬底10收纳在SiC容器50内，进一步将SiC容器50收纳在TaC容器60内，并且在以下条件下进行加热。

[0100] (加热条件)

[0101] 加热温度：1800℃

[0102] 加热时间：2小时

[0103] 蚀刻量：8μm

[0104] (SiC容器50)

[0105] 材料：多晶SiC

[0106] 容器尺寸：直径60mm×高度4mm

[0107] SiC基底衬底10和SiC容器50的底面之间的距离：2mm

[0108] (SiC容器50的细节)

[0109] 如图5所示，SiC容器50是包括能够相互嵌合的上容器51和下容器52的嵌合容器。

在上容器51和下容器52的嵌合部处形成有微小的间隙53，构成为能够从该间隙53进行SiC容器50内的排气(抽真空)。

[0110] SiC容器50具有通过在SiC基底衬底10配置在温度梯度的高温侧的状态下使配置在温度梯度的低温侧的SiC容器50的一部分和SiC基底衬底10相对而形成的蚀刻空间54。该蚀刻空间54是以设置在SiC基底衬底10和SiC容器50的底面之间的温度差作为驱动力将Si原子和C原子从SiC基底衬底10输送到SiC容器50并进行蚀刻的空间。

[0111] 此外，SiC容器50具有将SiC基底衬底10保持在半空中并形成蚀刻空间54的衬底保持件55。另外，也可以根据加热炉的温度梯度的方向不设置该衬底保持件55。例如，在加热炉形成温度梯度以使温度从下容器52向上容器51下降的情况下，也可以在下容器52的底表面上配置SiC基底衬底10，而不设置衬底保持件55。

[0112] (TaC容器60)

[0113] 材料：TaC

[0114] 容器尺寸：直径160mm×高度60mm

[0115] Si蒸气供给源64(Si化合物)：$TaSi_2$

[0116] (TaC容器60的细节)

[0117] 与SiC容器50一样，TaC容器60是包括能够相互嵌合的上容器61和下容器62的嵌合容器，并且构成为能够收纳SiC容器50。在上容器61和下容器62的嵌合部处形成有微小的间隙63，构成为能够从该间隙63进行TaC容器60内的排气(抽真空)。

[0118] TaC容器60具有能够在TaC容器60内供给包含Si元素的气相物种的蒸气压的Si蒸气供给源64。Si蒸气供应源64只要是用于在加热处理时在TaC容器60内产生包含Si元素的气相物种的蒸气压的结构即可。

[0119] <晶体生长步骤S30>

[0120] 图8是说明根据实施例1的晶体生长步骤S30的说明图。

[0121] 将通过应变层去除步骤S20去除了应变层12的SiC基底衬底10以与半导体材料40相对的方式收纳在坩埚30内，并且在以下条件下进行加热。

[0122] (加热条件)

[0123] 加热温度：2040℃

[0124] 加热时间：70小时

[0125] 生长厚度：500μm

[0126] N_2气体压力：10kPa

[0127] (坩埚30)

[0128] 材料：碳化钽(TaC)和/或钨(W)

[0129] 容器尺寸：10mm×10mm×1.5mm

[0130] SiC基底衬底10和半导体材料40之间的距离：1mm

[0131] (坩埚30的细节)

[0132] 坩埚30在SiC基底衬底10和半导体材料40之间具有原料输送空间31。将原料通过该原料输送空间31从半导体材料40输送到SiC基底衬底10上。

[0133] 图8的(a)是在晶体生长步骤S20中使用的坩埚30的一例。与SiC容器50和TaC容器60一样，该坩埚30是包括能够相互嵌合的上容器32和下容器33的嵌合容器。在上容器32和

下容器33的嵌合部处形成有微小的间隙34，构成为能够从该间隙34进行坩埚30内的排气(抽真空)。

[0134] 另外，坩埚30具有用于形成原料输送空间31的衬底保持件35。该衬底保持件35设置在SiC基底衬底10和半导体材料40之间，并且将半导体材料40配置在高温侧并将SiC基底衬底10配置在低温侧而形成原料输送空间31。

[0135] 图8的(b)和图8的(c)是在晶体生长步骤S30中使用的坩埚30的另外的示例。该图8的(b)和图8的(c)的温度梯度设定为与图8的(a)的温度梯度相反，并且SiC基底衬底10配置在上侧。即，与图8的(a)一样，将半导体材料40配置在高温侧而将SiC基底衬底10配置在低温侧，形成原料输送空间31。

[0136] 图8的(b)示出了通过将SiC基底衬底10固定在上容器32侧而在与半导体材料40之间形成原料输送空间31的示例。

[0137] 图8的(c)示出了通过在上容器32处形成贯通窗并配置SiC基底衬底10而在与半导体材料40之间形成原料输送空间31的示例。此外，如该图8的(c)所示，也可以通过在上容器32和下容器33之间设置中间部件36而形成原料输送空间31。

[0138] (半导体材料40)

[0139] 材料：AlN烧结体

[0140] 尺寸：横宽20mm×纵长20mm×厚度5mm

[0141] (半导体材料40的细节)

[0142] 半导体材料40的AlN烧结体通过以下顺序进行烧结。

[0143] 将AlN粉末放入TaC块的框内，并且用适度的力进行压固。之后，将所压固的AlN粉末和TaC块收纳在热分解碳坩埚中，并且在以下条件下进行加热。

[0144] 加热温度：1850℃

[0145] N_2气体压力：10kPa

[0146] 加热时间：3小时

[0147] 图9是示出实施例1的晶体生长步骤S30的示意图。通过在形成有贯通孔11的SiC基底衬底10上使AlN层20进行晶体生长，可以在SiC基底衬底10的水平方向上形成温度梯度，并将其用作AlN层20的横向生长的驱动力。即，即使是难以进行朝水平方向的晶体生长的AlN等半导体材料，也可以在形成有贯通孔11的区域上形成AlN层20，并且可以制造大口径的AlN衬底。

[0148] 另外，在根据实施例1所制造的AlN衬底中，在形成在形成有贯通孔11的区域上的AlN层20中没有发现贯通系的位错。

[0149] 《比较例1》

[0150] 根据比较例1的SiC基底衬底10形成有槽13而取代实施例1的贯通孔11。针对该SiC基底衬底10，在与实施例1相同的条件下实施晶体生长步骤S30。即，比较例1执行晶体生长步骤S30但是不执行贯通孔形成步骤S10。

[0151] 图10是示出比较例1的晶体生长步骤S30的示意图。根据比较例1所制造的AlN衬底在槽13上形成有AlN层20未生长的区域。

[0152] 即，在形成有槽13而取代贯通孔11的情况下，槽13的区域的温度不会降低，不会在SiC基底衬底10的水平方向上形成温度梯度。结果是认为，不产生横向的生长驱动力，并且

在槽13的区域中未形成AlN层20。

[0153] 从实施例1和比较例1的结果可以理解为,通过在具有贯通孔11的SiC基底衬底10上形成AlN层20,可以制造大口径的AlN衬底。

[0154] 附图标记说明

[0155] 10 SiC基底衬底

[0156] 11 贯通孔

[0157] 12 应变层

[0158] 13 槽

[0159] 20 AlN层

[0160] 30 坩埚

[0161] 31 原料输送空间

[0162] 40 半导体材料

[0163] 50 SiC容器

[0164] 60 TaC容器

[0165] S10 贯通孔形成步骤

[0166] S20 应变层去除步骤

[0167] S30 晶体生长步骤

[0168] S31 横向生长步骤

[0169] S32 纵向生长步骤

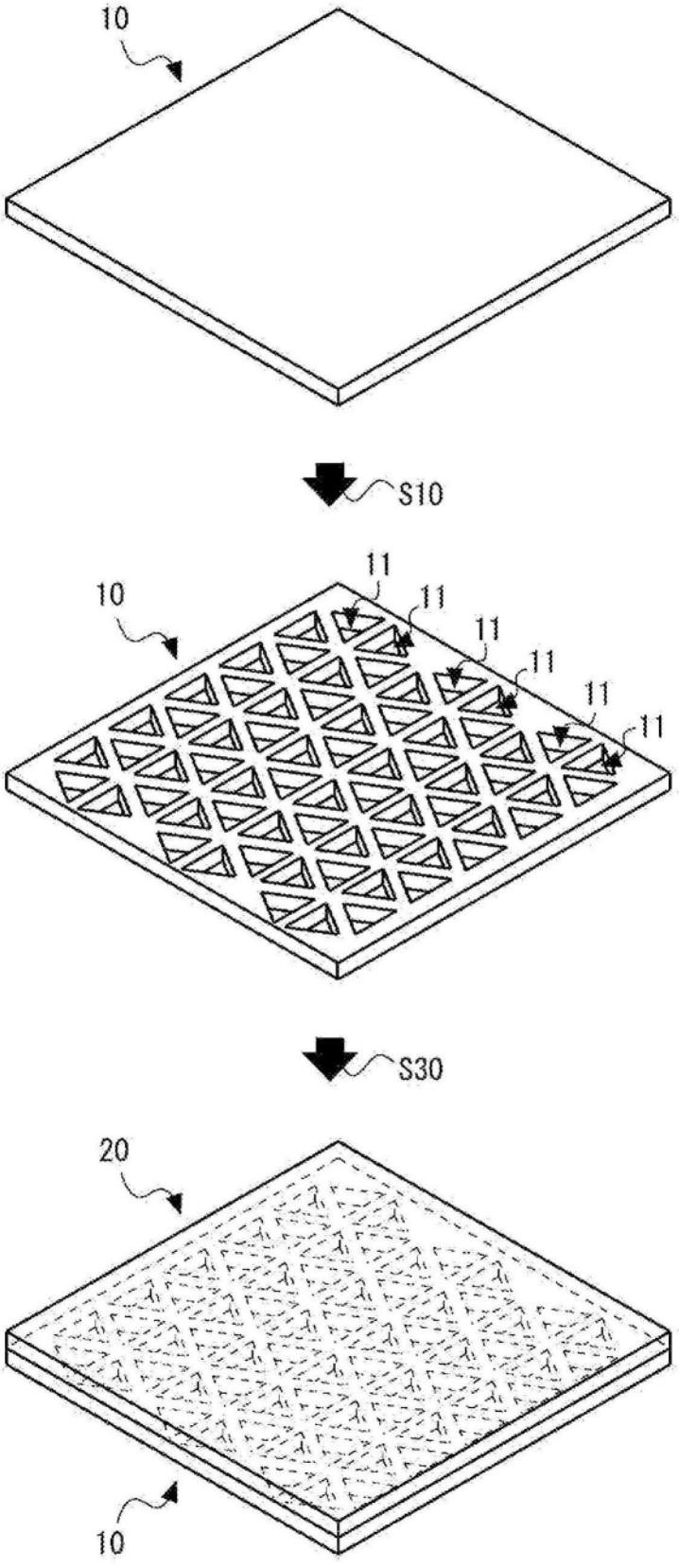


图1

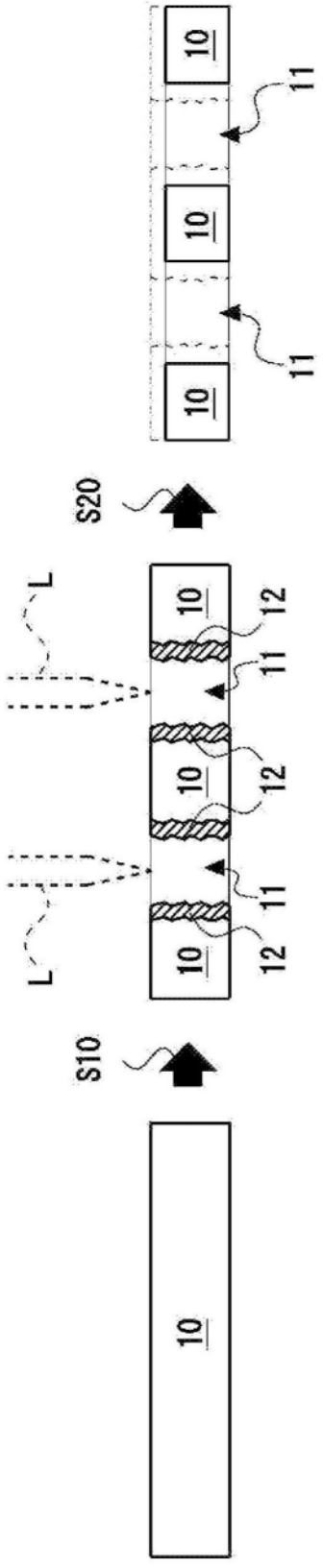


图2

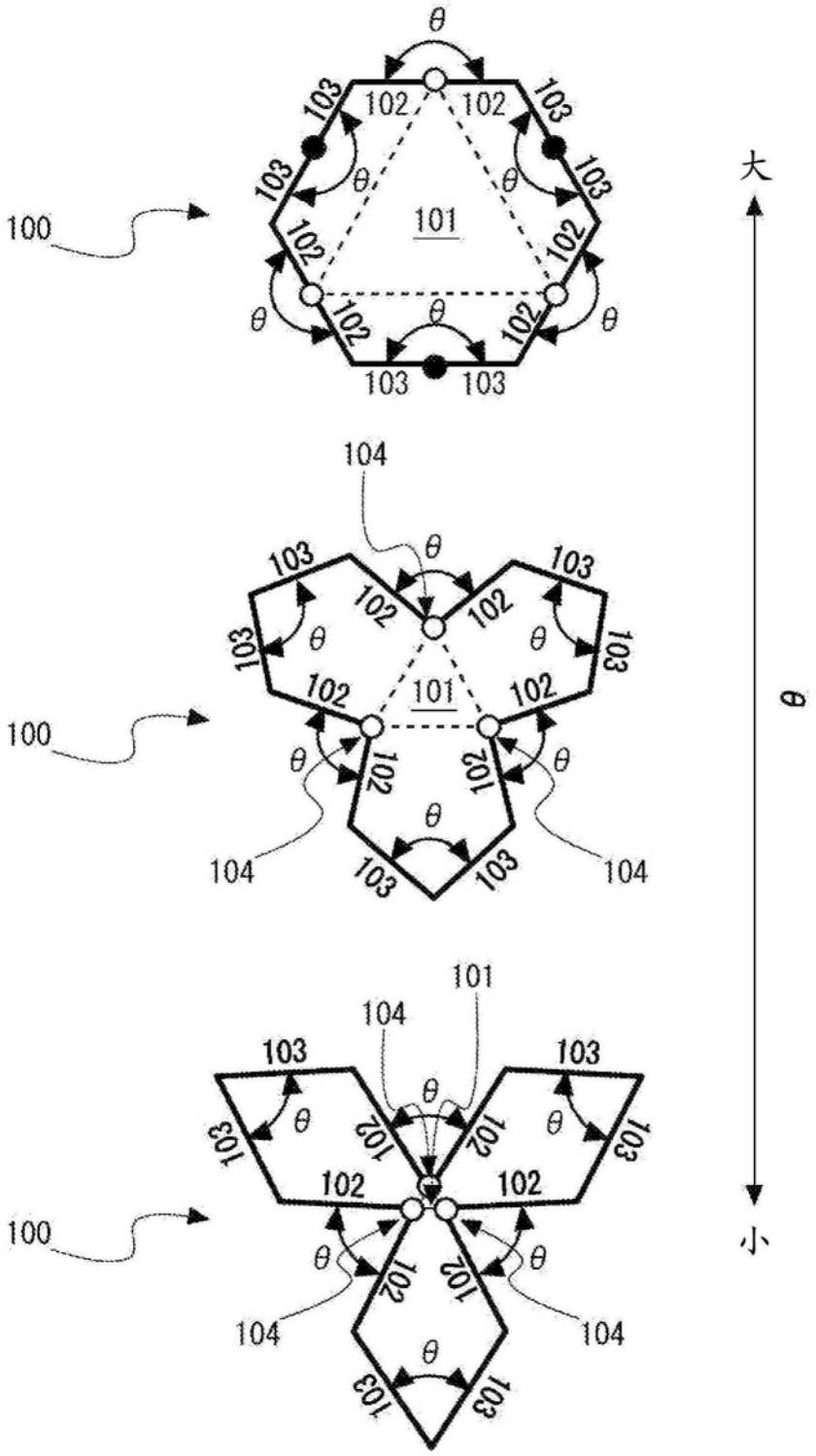


图3

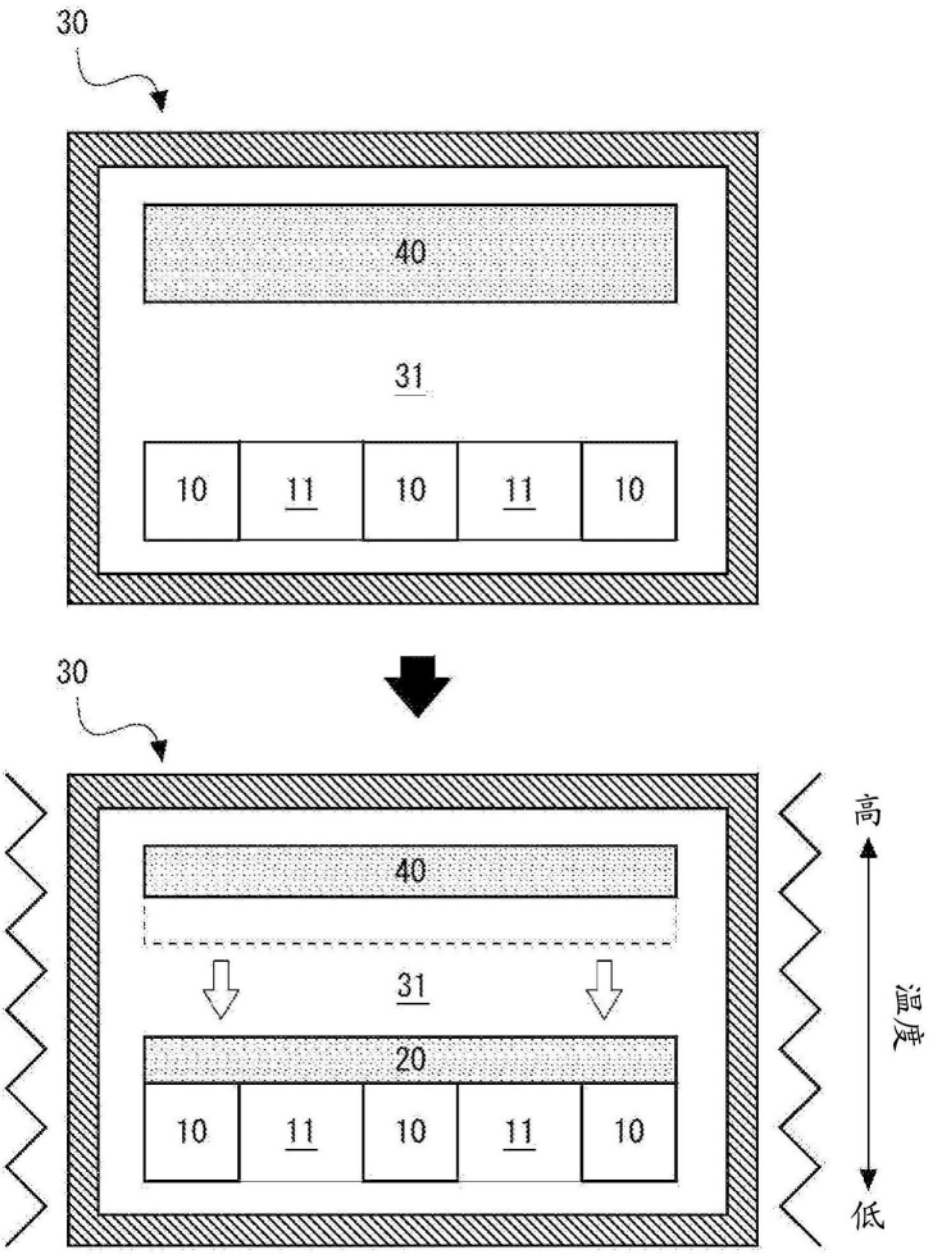


图4

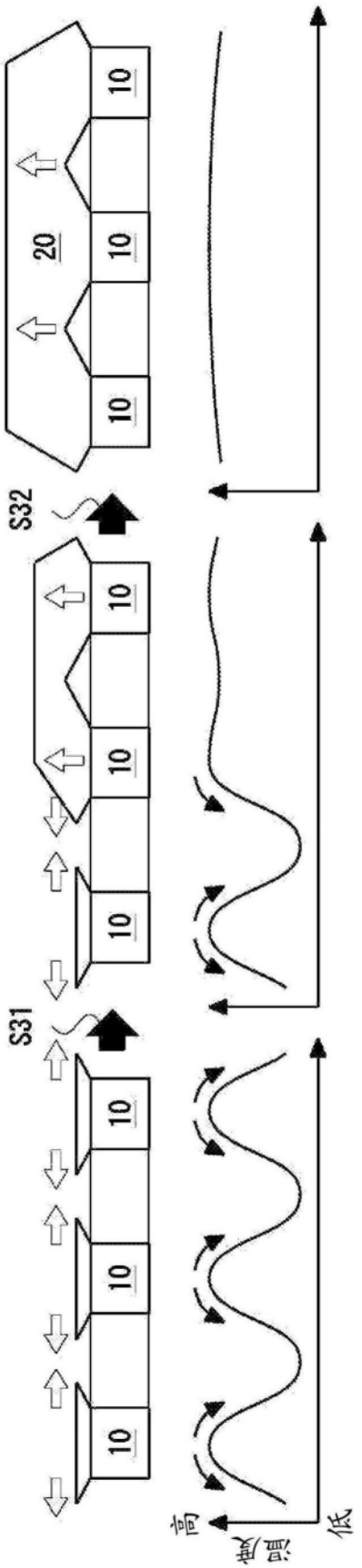
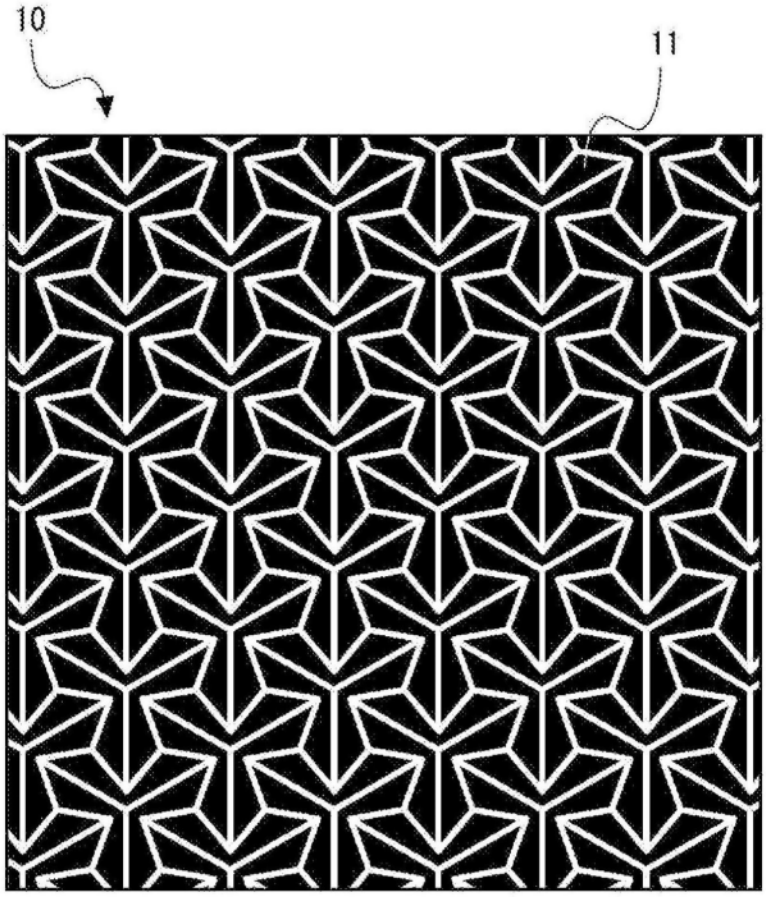
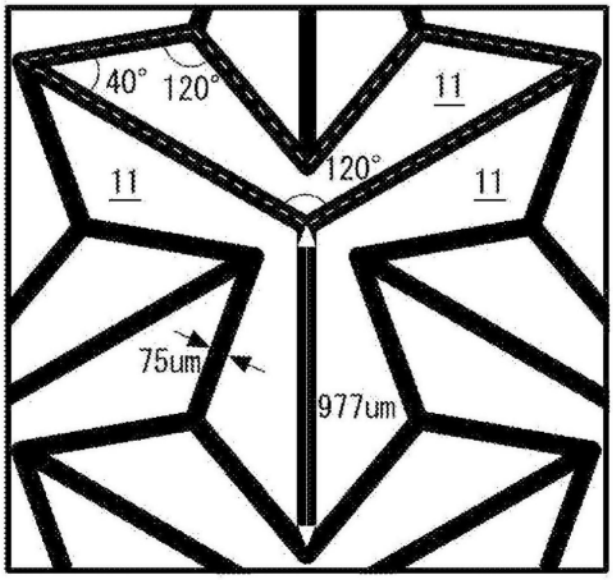


图5



（a）



（b）

图6

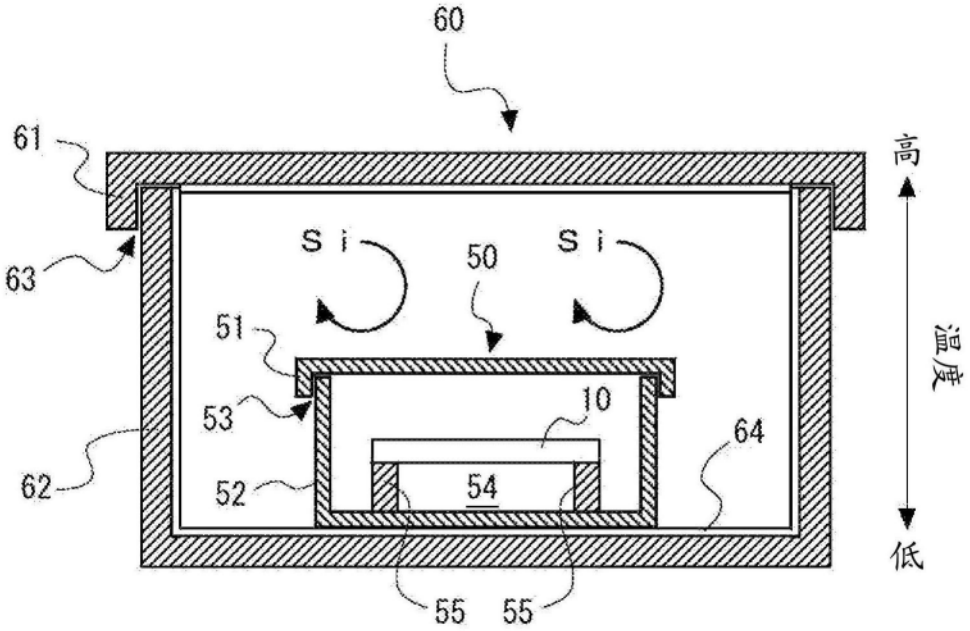


图7

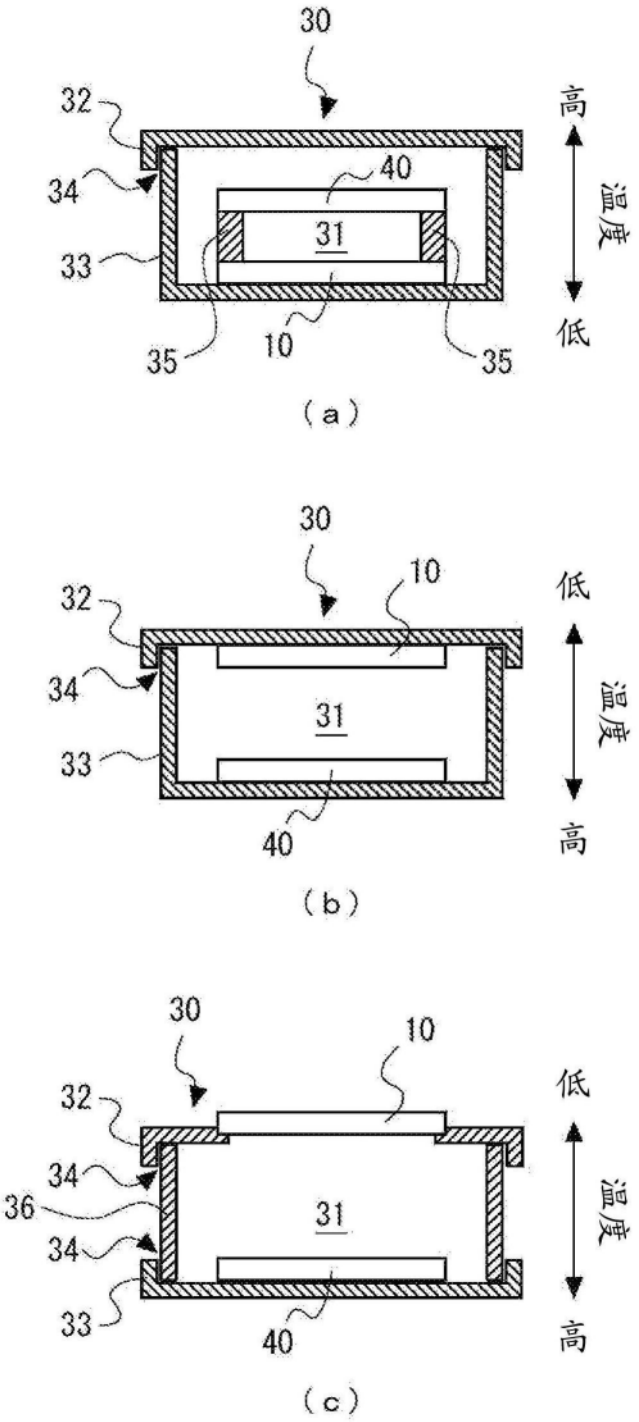

30
32
34
33
35
10
35
40
31
高
温度
低
（a）
30
10
低
32
34
31
33
40
温度
高
（b）
30
10
低
32
34
36
31
34
33
40
温度
高
（c）

图8

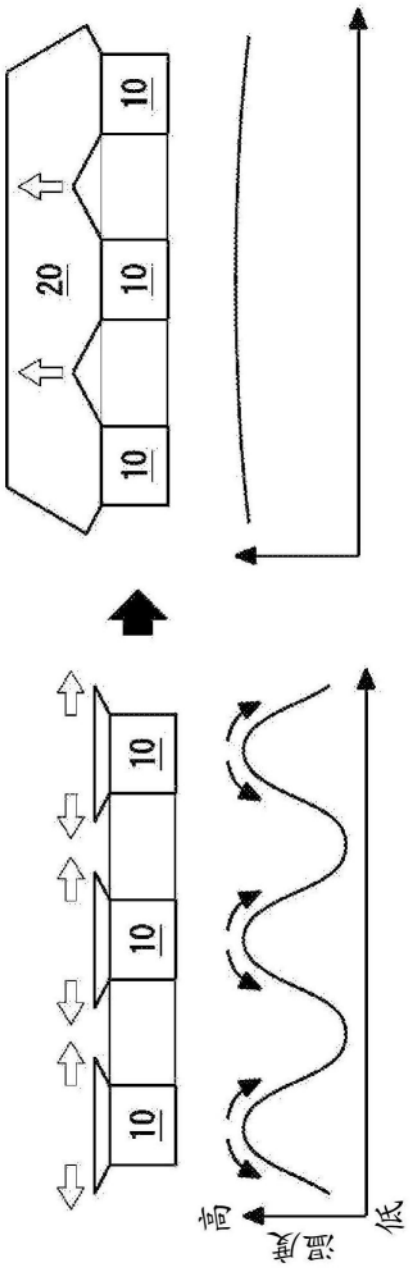


图9

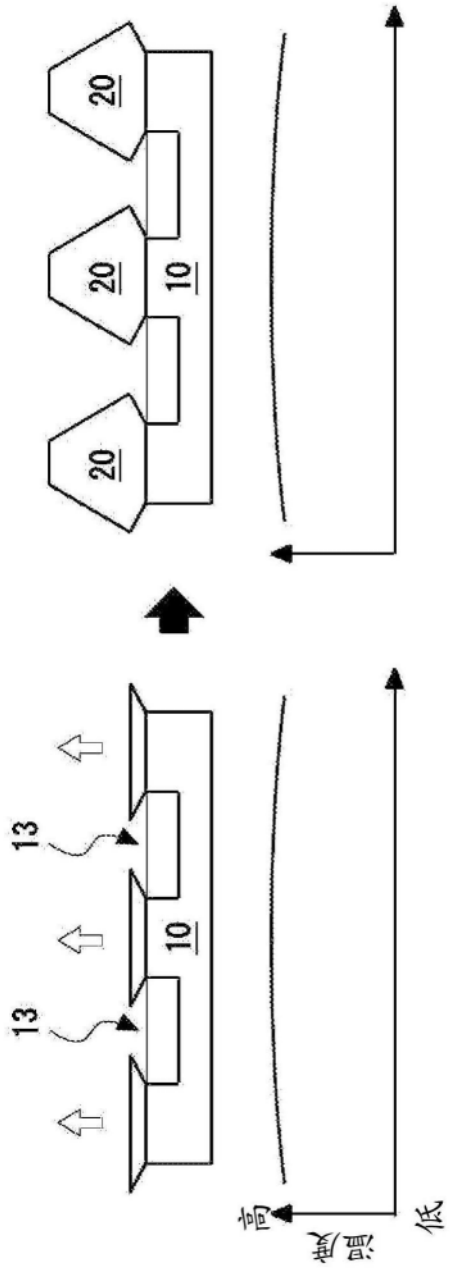


图10