

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 9 月 23 日 (23.09.2021)



(10) 国际公布号
WO 2021/184542 A1

(51) 国际专利分类号:
H01L 27/12 (2006.01)

(21) 国际申请号: PCT/CN2020/092280

(22) 国际申请日: 2020 年 5 月 26 日 (26.05.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202010190331.1 2020 年 3 月 18 日 (18.03.2020) CN

(71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。

(72) 发明人: 周帅 (ZHOU, Shuai); 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。 薛炎 (XUE, Yan); 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道高新区社区高新南一道006号TCL工业研究院大厦A802, Guangdong 518057 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,

(54) Title: ARRAY SUBSTRATE AND DISPLAY PANEL

(54) 发明名称: 阵列基板及显示面板

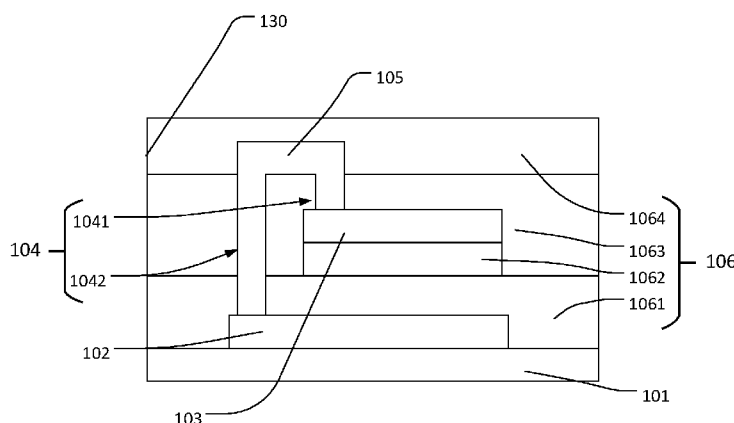


图 3

(57) Abstract: The present invention provides an array substrate and a display device. The array substrate comprises: a substrate, a first gate line, a second gate line, adapter holes, and a first metal line. According to the present invention, the adapter holes are provided in a non-display area, so that the adapter holes can be prevented from occupying the space of a pixel in a display area, the storage capacitance of the pixel can be increased, and the increased capacitance accounts for about 25% of the storage capacitance of the pixel. The original design in the pixel does not need to be adjusted, the influence on the design space in the pixel is small, the present invention is suitable for high PPI pixel design, simple in pixel design, and easy to implement a process, and has universal applicability.

(57) 摘要: 本发明提供了一种阵列基板及显示装置。该阵列基板包括: 基板、第一栅极线、第二栅极线、转接孔以及第一金属线。本发明通过将转接孔设于非显示区, 因此, 可以避免转接孔挤占显示区的像素的空间, 有利于增加像素的存储电容, 增加的电容约占像素存储电容的25%。无需调整像素内部的原有设计, 对像素内部的设计空间影响很小, 适用于高PPI像素设计, 像素设计简单, 工艺易于实现, 具有普遍适用性。

JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK,
LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区
保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告 (条约第21条(3))。

阵列基板及显示面板

技术领域

本发明涉及显示技术领域，特别是一种阵列基板及显示面板。

5 背景技术

相比于非晶硅（a-Si）薄膜晶体管（TFT）和低温多晶硅（LTPS）薄膜晶体管，氧化物薄膜晶体管因具有的较高迁移率、较低的制程温度、良好的均一性等特性，已经广泛应用于大尺寸有机电激光显示（OrganicLight-Emitting Diode, OLED）之中。目前，高刷新频率、GOA窄边框、柔性等逐渐成为OLED
10 面板的主要方向，因此，对于TFT的迁移率、稳定性的要求也逐渐提高。

采用双栅结构是提升TFT迁移率和稳定性的重要方式。相比于单个栅极的TFT，双栅TFT的两个栅极分布于氧化物的两侧，会在半导体的两侧各形成沟道，即双栅TFT比单个栅极的TFT多一条沟道。因此，会产生更多的载流子，有助于提升TFT的迁移率和稳定性。

15 技术问题

目前，双栅结构主要有两种：底栅（Bottom Gate）由顶栅（Top Gate）通过金属转接而成，构成对偶栅极（Dual-gate）结构；另一种的Bottom Gate由TFT的源极端通过金属转接而成，构成Dual-gate结构。两种方式均需要设置双栅的金属转接孔。如图1所示，面对高像素PPI的面板需求，像素的尺寸逐
20 渐减小，像素内部的设计空间也越来越紧密，在像素内部设计双栅的金属转接孔（方框标记处）会挤占像素内TFT、存储电容Cst的设计空间。

技术方案

本发明的目的在于，提供一种阵列基板，通过将第一栅极线与第二栅极线的转接孔设于显示区的两侧。因此，可以解决接触孔在像素内部的影响。

25 本发明提供一种阵列基板，包括：基板，具有显示区以及非显示区，所述非显示区设于所述显示区的两侧；至少一条设于所述基板上的第一栅极线，所述第一栅极线从所述显示区一侧的非显示区延伸至所述显示区的另一侧的非

显示区；至少一条第二栅极线，所述第二栅极线对应的设于所述第一栅极线上，所述第二栅极线与所述第一栅极线之间至少设有一绝缘层；至少两个转接孔，分别设于所述显示区的两侧且贯穿所述绝缘层，用以将所述第一栅极线与所述第二栅极线部分显露；第一金属线，设于所述转接孔中，将所述第一栅极线与
5 所述第二栅极线连接。

进一步地，所述绝缘层包括：第一绝缘层，设于所述第一栅极线以及所述基板上；第二绝缘层，设于所述第一绝缘层上且对应所述第二栅极线；第三绝缘层，设于所述第一绝缘层以及所述第二栅极线上；第四绝缘层，设于所述第三绝缘层上。

10 进一步地，所述转接孔包括凹槽以及通孔，所述凹槽设于所述第三绝缘层中，所述凹槽向下凹陷至所述第二金属线的上表面，所述通孔贯穿所述第三绝缘层以及部分第一绝缘层直至所述第一金属线的表面。

进一步地，所述第一金属线设于所述第四绝缘层上；所述第一金属线一端通过所述凹槽连接所述第二栅极线，另一端通过所述通孔连接所述第一栅极
15 线。

进一步地，在所述显示区，还包括：半导体层，设于所述第一栅极线与所述第二栅极线之间且对应所述第二栅极线。

进一步地，所述第一栅极线与所述第二栅极线的连接方式为并联。

进一步地，所述第一栅极线的宽度大于所述第二栅极线的宽度；在所述显示
20 区，所述第二栅极线在所述基板上的投影与所述第一栅极线重叠。

进一步地，所述第一栅极线进入显示区域之前，通过所述转接孔中的所述第一金属线转接成所述第二栅极线；或，所述第二栅极线进入显示区域之前，通过所述转接孔中的所述第一金属线转接成所述第一栅极线。

进一步地，所述第一栅极线的材料包括：铝、铜或金属合金材料；和/或，
25 所述第二栅极线的材料包括：铝、铜或金属合金材料；和/或，所述第一金属线的材料包括：铝、铜或金属合金材料。

本发明还提供一种显示面板，包括前文所述的阵列基板。。

本发明的有益效果是：提供一种阵列基板，通过将第一栅极线与第二栅极线的转接孔设于显示区的两侧，形成像素的双栅极结构。因此，可以避免转接

孔挤占显示区的像素的空间，有利于增加像素的存储电容。

有益效果

5 本发明提供一种光阻剥离装置以及光阻剥离方法，通过在过滤装置的滤芯中添加 MOF 材料，该材料在在可见光下可以捕捉溶液中的氧气，降低溶液中的溶解氧，进而降低缝隙内外的氧浓度差，缓解因基板剥离光阻所产生铜的掏空现象；进一步的，当达到饱和时，可对其进行加热或者紫外光照，将其吸附的氧气释放出去，进而可循环使用滤芯材料。

附图说明

图 1 为现有技术中的像素结构的平面图。

10 图 2 为本发明提供的阵列基板的平面图。

图 3 为图 2 中非显示区域的接触孔的剖面图。

图 4 为本发明提供的显示区像素结构的平面图。

阵列基板 100；

基板 101；第一栅极线 102；第二栅极线 103；

15 转接孔 104；第一金属线 105；显示区 110；

绝缘层 106；第一绝缘层 1061；第二绝缘层 1062；

第三绝缘层 1063；第四绝缘层 1064；凹槽 1041；

通孔 1042。

本发明的实施方式

20 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述。显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

25 在本发明的描述中，需要理解的是，术语“中心”、“纵向”、“横向”、“长度”、“宽度”、“厚度”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、

“底”、“内”、“外”、“顺时针”、“逆时针”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本发明和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本发明的限制。此外，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个所述特征。在本发明的描述中，“多个”的含义是两个或两个以上，除非另有明确具体的限定。

在本发明的描述中，需要说明的是，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”应做广义理解，例如，可以是固定连接，也可以是可拆卸连接，或一体地连接；可以是机械连接，也可以是电连接或可以相互通讯；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通或两个元件的相互作用关系。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本发明中的具体含义。

在本发明中，除非另有明确的规定和限定，第一特征在第二特征之“上”或之“下”可以包括第一和第二特征直接接触，也可以包括第一和第二特征不是直接接触而是通过它们之间的另外的特征接触。而且，第一特征在第二特征“之上”、“上方”和“上面”包括第一特征在第二特征正上方和斜上方，或仅仅表示第一特征水平高度高于第二特征。第一特征在第二特征“之下”、“下方”和“下面”包括第一特征在第二特征正下方和斜下方，或仅仅表示第一特征水平高度小于第二特征。

下文的公开提供了许多不同的实施方式或例子用来实现本发明的不同结构。为了简化本发明的公开，下文中对特定例子的部件和设置进行描述。当然，它们仅仅为示例，并且目的不在于限制本发明。此外，本发明可以在不同例子中重复参考数字和/或参考字母，这种重复是为了简化和清楚的目的，其本身不指示所讨论各种实施方式和/或设置之间的关系。此外，本发明提供了的各种特定的工艺和材料的例子，但是本领域普通技术人员可以意识到其他工艺的应用和/或其他材料的使用。

如图 2 以及图 3 所示，本发明提供一种阵列基板 100，包括：基板 101、

第一栅极线 102、第二栅极线 103、转接孔 104 以及第一金属线 105。

所述基板 101 具有显示区 110 以及非显示区,所述非显示区设于所述显示区 110 的两侧。

5 所述第一栅极线 102 纵向的设于所述基板 101 上,所述第一栅极线 102 的数量至少一条,所述第一栅极线 102 从所述显示区 110 一侧的非显示区延伸至所述显示区 110 的另一侧的非显示区。当所述第一栅极线 102 两条以上的时候,相互平行设置。

所述第二栅极线 103 对应的设于所述第一栅极线 102 上,所述第二栅极线 103 与所述第一栅极线 102 之间至少设有一绝缘层 106。

10 每条第一栅极线 102 对应两个转接孔 104,分别设于所述显示区 110 的两侧且贯穿所述绝缘层 106,用以将所述第一栅极线 102 与所述第二栅极线 103 部分显露。

所述第一金属线 105 设于所述转接孔 104 中,将所述第一栅极线 102 与所述第二栅极线 103 连接。

15 在一实施例中,所述绝缘层 106 包括:第一绝缘层 1061、第二绝缘层 1062、第三绝缘层 1063 以及第四绝缘层 1064。

所述第一绝缘层 1061 设于所述第一栅极线 102 以及所述基板 101 上;所述第二绝缘层 1062 设于所述第一绝缘层 1061 上且对应所述第二栅极线 103;所述第三绝缘层 1063 设于所述第一绝缘层 1061 以及所述第二栅极线 103 上;20 所述第四绝缘层 1064 设于所述第三绝缘层 1063 上。

在一实施例中,所述转接孔 104 包括凹槽 1041 以及通孔 1042,所述凹槽 1041 设于所述第三绝缘层 1063 中,所述凹槽 1041 向下凹陷至所述第二金属线的上表面,所述通孔 1042 贯穿所述第三绝缘层 1063 以及部分第一绝缘层 1061 直至所述第一金属线 105 的表面。

25 所述第一金属线 105 设于所述第四绝缘层 1064 上;所述第一金属线 105 一端通过所述凹槽 1041 连接所述第二栅极线 103,另一端通过所述通孔 1042 连接所述第一栅极线 102。

在一实施例中,在所述显示区 110,所述半导体层设于所述第一栅极线 102 与所述第二栅极线 103 之间且对应所述第二栅极线 103,形成如图 4 所示的子

像素结构，每一子像素结构，第一栅极线 102 与所述第二栅极线 103 之间的有效区域形成一存储电容。

所述第一栅极线 102 与所述第二栅极线 103 的连接方式为并联，降低整个栅极线的电阻，有助于降低栅极线的 RC loading。

5 本发明通过将转接孔 104 设于非显示区，因此，可以避免转接孔 104 挤占显示区 110 的像素的空间，有利于增加像素的存储电容，增加的电容约占像素存储电容的 25%。无需调整像素内部的原有设计，对像素内部的设计空间影响很小，适用于高 PPI 像素设计，像素设计简单，工艺易于实现，具有普遍适用性。

10 所述第一栅极线 102 的宽度大于所述第二栅极线 103 的宽度；在所述显示区 110，所述第二栅极线 103 在所述基板 101 上的投影与所述第一栅极线 102 重叠。因此本发明的两条栅极线采用上下平行、重叠布线的方式，避免新引入的栅极线对像素设计空间的挤占，节省像素的设计空间。

15 所述第一栅极线 102 进入显示区 110 之前，通过所述转接孔 104 中的所述第一金属线 105 转接成所述第二栅极线 103；或，所述第二栅极线 103 进入显示区 110 之前，通过所述转接孔 104 中的所述第一金属线 105 转接成所述第一栅极线 102。

20 所述第一栅极线 102 的材料包括：铝、铜或金属合金材料；和/或，所述第二栅极线 103 的材料包括：铝、铜或金属合金材料；和/或，所述第一金属线 105 的材料包括：铝、铜或金属合金材料。

25 本发明提供一种阵列基板 100，通过将第一栅极线 102 与第二栅极线 103 的转接孔 104 设于显示区 110 的两侧。在所述第一栅极线 102 进入显示区 110 之前，通过所述转接孔 104 中的所述第一金属线 105 转接成所述第二栅极线 103；或，所述第二栅极线 103 进入显示区 110 之前，通过所述转接孔 104 中的所述第一金属线 105 转接成所述第一栅极线 102，形成像素的双栅极结构。因此，可以避免转接孔 104 挤占显示区 110 的像素的空间，有利于增加像素的存储电容，增加的电容约占像素存储电容的 25%。

此外，栅极线在像素内部的布线更加简单，降低了栅极线与其他膜层间的寄生电容；并且由于栅极线两端均设有双栅转接孔 104，所以上下栅极线间形

成了并联结构，更有助于栅极线电阻的降低。

表 1. 两种像素双栅设计的比较。

Item	双栅转接孔设计在外围	双栅转接孔设计在像素内
栅极电阻 ($k\Omega$)	1.90	2.56
栅极 C loading (pF)	576.7	600.5
G 像素存储电容 (pF)	0.49	0.34

5 综上，相比于将双栅转接孔 104 设计于像素内，将双栅转接孔 104 设计在面板外围，有助于降低栅极线的 RC loading，同时也有利于增大像素的存储电容。

本发明还提供一种显示面板，包括所述的阵列基板 100。

10 通过将第一栅极线 102 与第二栅极线 103 的转接孔 104 设于显示区 110 的两侧。在所述第一栅极线 102 进入显示区 110 之前，通过所述转接孔 104 中的所述第一金属线 105 转接成所述第二栅极线 103；或，所述第二栅极线 103 进入显示区 110 之前，通过所述转接孔 104 中的所述第一金属线 105 转接成所述第一栅极线 102，形成像素的双栅极结构。因此，可以避免转接孔 104 挤占显示区 110 的像素的空间，有利于增加像素的存储电容，增加的电容约占像素存储电容的 25%。

15 此外，栅极线在像素内部的布线更加简单，降低了栅极线与其他膜层间的寄生电容；并且由于栅极线两端均设有双栅转接孔 104，所以上下栅极线间形成了并联结构，更有助于栅极线电阻的降低。

本发明并无需调整像素内部的原有设计，对像素内部的设计空间影响很小，适用于高 PPI 像素设计。其设计简单，工艺易于实现，具有普遍适用性。

20 可以理解的是，对本领域普通技术人员来说，可以根据本申请的技术方案及其发明构思加以等同替换或改变，而所有这些改变或替换都应属于本申请所附的权利要求的保护范围。

权 利 要 求 书

1、一种阵列基板，其中，包括：

基板，具有显示区以及非显示区，所述非显示区设于所述显示区的两侧；

至少一条设于所述基板上的第一栅极线，所述第一栅极线从所述显示区一
5 侧的非显示区延伸至所述显示区另一侧的非显示区；

至少一条第二栅极线，所述第二栅极线对应的设于所述第一栅极线上，所述
第二栅极线与所述第一栅极线之间至少设有一绝缘层；

至少两个转接孔，分别设于所述显示区的两侧且贯穿所述绝缘层，用以将
所述第一栅极线与所述第二栅极线部分显露；

10 第一金属线，设于所述转接孔中，将所述第一栅极线与所述第二栅极线连
接。

2、如权利要求 1 所述的阵列基板，其中，

所述绝缘层包括：

第一绝缘层，设于所述第一栅极线以及所述基板上；

15 第二绝缘层，设于所述第一绝缘层上且对应所述第二栅极线；

第三绝缘层，设于所述第一绝缘层以及所述第二栅极线上；

第四绝缘层，设于所述第三绝缘层上。

3、如权利要求 2 所述的阵列基板，其中，

所述转接孔包括凹槽以及通孔，

20 所述凹槽设于所述第三绝缘层中，所述凹槽向下凹陷至所述第二金属线的
上表面，所述通孔贯穿所述第三绝缘层以及部分第一绝缘层直至所述第一金属
线的表面。

4、如权利要求 3 所述的阵列基板，其中，

所述第一金属线设于所述第四绝缘层上；

25 所述第一金属线一端通过所述凹槽连接所述第二栅极线，另一端通过所述
通孔连接所述第一栅极线。

5、如权利要求 2 所述的阵列基板，其中，在所述显示区，还包括：

半导体层，设于所述第一栅极线与所述第二栅极线之间且对应所述第二栅
极线。

6、如权利要求 3 所述的阵列基板，其中，

所述第一栅极线与所述第二栅极线的连接方式为并联。

7、如权利要求 1 所述的阵列基板，其中，

所述第一栅极线的宽度大于所述第二栅极线的宽度；

5 在所述显示区，所述第二栅极线在所述基板上的投影与所述第一栅极线重叠。

8、如权利要求 1 所述的阵列基板，其中，

所述第一栅极线进入显示区域之前，通过所述转接孔中的所述第一金属线转接成所述第二栅极线；或，

10 所述第二栅极线进入显示区域之前，通过所述转接孔中的所述第一金属线转接成所述第一栅极线。

9、如权利要求 1 所述的阵列基板，其中，

所述第一栅极线的材料包括：铝、铜或金属合金材料；和/或，

所述第二栅极线的材料包括：铝、铜或金属合金材料；和/或，

15 所述第一金属线的材料包括：铝、铜或金属合金材料。

10、一种显示面板，其中，包括权利要求 1 所述的阵列基板。

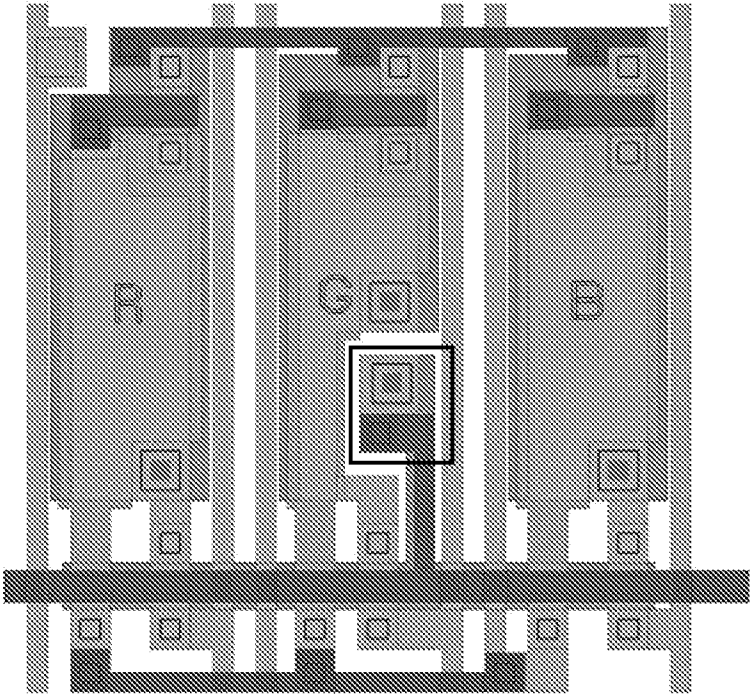


图 1

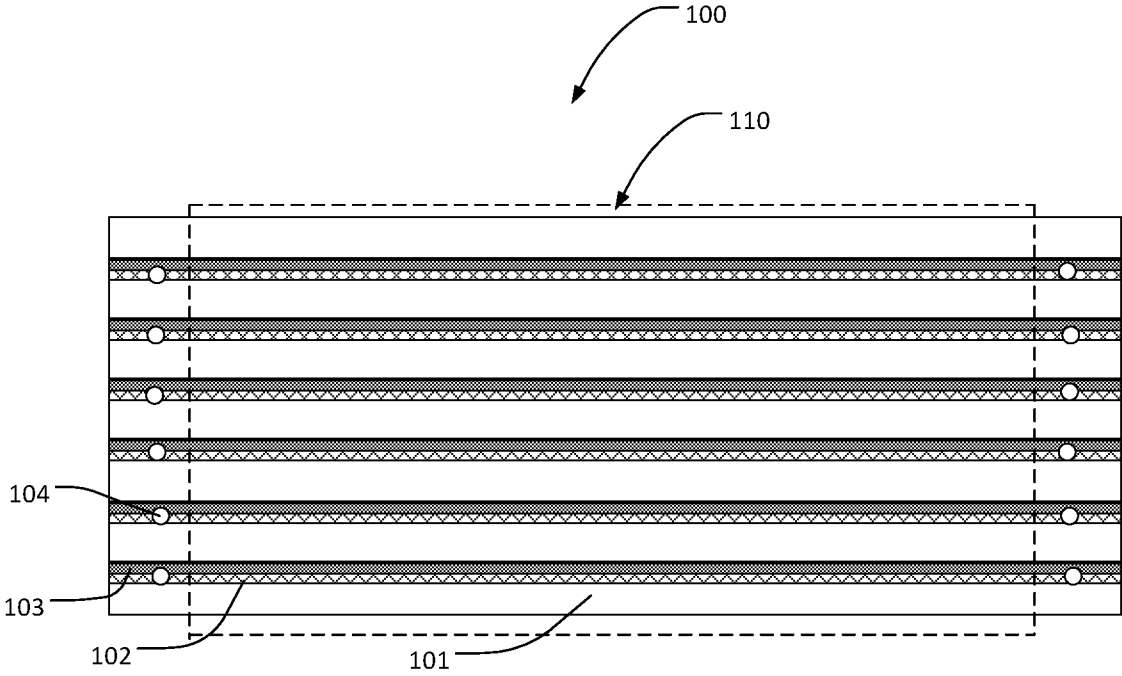


图 2

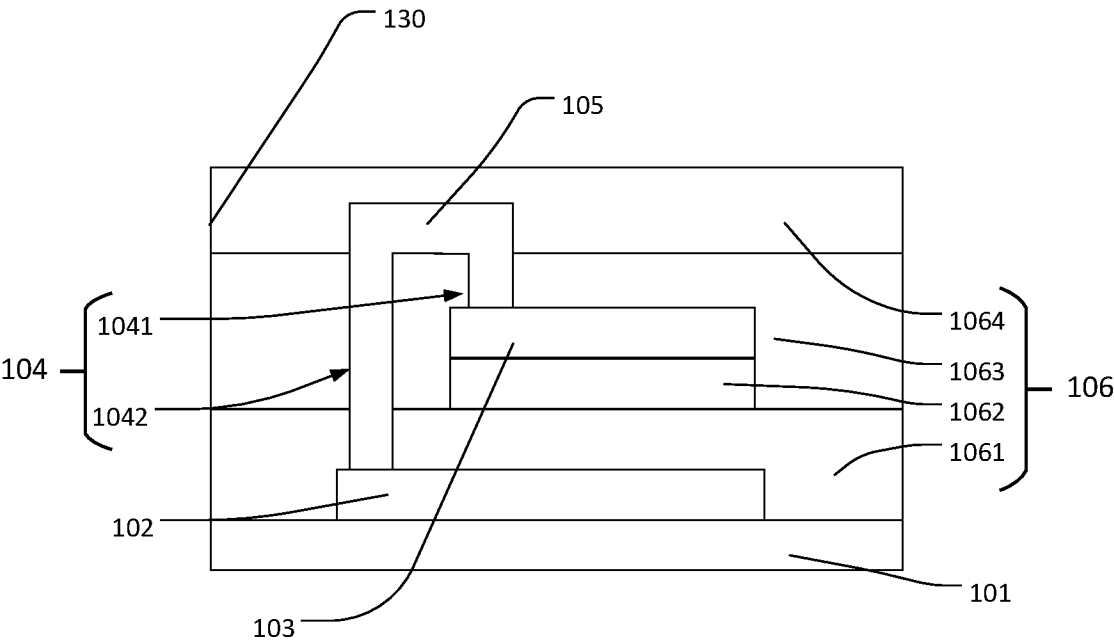


图 3

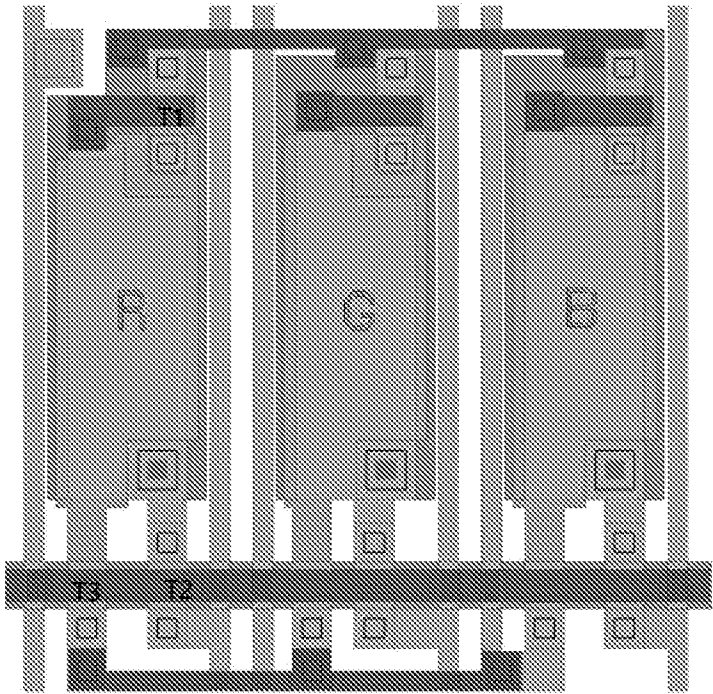


图 4

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/092280

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; VEN; USTXT; WOTXT; EPTXT; CNKI: 双, 栅, 转接孔, 显示, dual, gate, transfer hole, display

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 110690228 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 14 January 2020 (2020-01-14) description, paragraphs 41-77, figures 1-2	1-10
Y	CN 107942594 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 20 April 2018 (2018-04-20) description, paragraphs 82-85, figures 3-4	1-10
A	CN 109239991 A (HKC CO., LTD. et al.) 18 January 2019 (2019-01-18) entire document	1-10
A	US 2016035805 A1 (SAMSUNG DISPLAY CO., LTD.) 04 February 2016 (2016-02-04) entire document	1-10

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

12 November 2020

Date of mailing of the international search report

07 December 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/ CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/092280

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	110690228	A	14 January 2020	None			
CN	107942594	A	20 April 2018	None			
CN	109239991	A	18 January 2019	WO	2020073415	A1	16 April 2020
US	2016035805	A1	04 February 2016	KR	20160017328	A	16 February 2016
				US	9847055	B2	19 December 2017

国际检索报告

国际申请号

PCT/CN2020/092280

A. 主题的分类 H01L 27/12 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类		
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) H01L27/- 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNABS; CNTXT; VEN; USTXT; WOTXT; EPTXT; CNKI: 双, 栅, 转接孔, 显示, dual, gate, transfer hole, display		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN 110690228 A (深圳市华星光电半导体显示技术有限公司) 2020年 1月 14日 (2020 - 01 - 14) 说明书第41-77段, 附图1-2	1-10
Y	CN 107942594 A (京东方科技集团股份有限公司 等) 2018年 4月 20日 (2018 - 04 - 20) 说明书第82-85段、附图3-4	1-10
A	CN 109239991 A (惠科股份有限公司 等) 2019年 1月 18日 (2019 - 01 - 18) 全文	1-10
A	US 2016035805 A1 (SAMSUNG DISPLAY CO LTD) 2016年 2月 4日 (2016 - 02 - 04) 全文	1-10
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2020年 11月 12日		国际检索报告邮寄日期 2020年 12月 7日
ISA/CN的名称和邮寄地址 中国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 陈峰 电话号码 86-(20)-28958135

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/092280

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	110690228	A	2020年 1月 14日	无			
CN	107942594	A	2018年 4月 20日	无			
CN	109239991	A	2019年 1月 18日	W0	2020073415	A1	2020年 4月 16日
US	2016035805	A1	2016年 2月 4日	KR	20160017328	A	2016年 2月 16日
				US	9847055	B2	2017年 12月 19日