

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4030246号
(P4030246)

(45) 発行日 平成20年1月9日(2008.1.9)

(24) 登録日 平成19年10月26日(2007.10.26)

(51) Int. Cl.		F I		
GO 1 R 29/08	(2006.01)	GO 1 R	29/08	D
GO 1 R 33/09	(2006.01)	GO 1 R	29/08	F
		GO 1 R	33/06	R

請求項の数 4 (全 11 頁)

(21) 出願番号	特願2000-101044 (P2000-101044)	(73) 特許権者	000006747
(22) 出願日	平成12年4月3日(2000.4.3)		株式会社リコー
(65) 公開番号	特開2001-289893 (P2001-289893A)		東京都大田区中馬込1丁目3番6号
(43) 公開日	平成13年10月19日(2001.10.19)	(74) 代理人	100110386
審査請求日	平成17年1月11日(2005.1.11)		弁理士 園田 敏雄
		(72) 発明者	高 太好
			東京都大田区中馬込1丁目3番6号株式会 社リコー内
		審査官	森 雅之
		(56) 参考文献	特開平11-202009 (JP, A)
			特開平03-176682 (JP, A)
			特開昭63-221269 (JP, A)
			特開昭58-032179 (JP, A)
			最終頁に続く

(54) 【発明の名称】 広帯域近磁界プローブ

(57) 【特許請求の範囲】

【請求項1】

ループコイル部、伝送線路パッド部及び信号処理部を備えた近磁界プローブにおいて、上記ループコイル部の一部を磁性金属部材による磁気抵抗効果素子としたことを特長とする広帯域近磁界プローブ。

【請求項2】

上記磁気抵抗効果素子に、ループコイルの上記磁気抵抗効果素子以外の部分を使って電流を与えるようにした請求項1の広帯域近磁界プローブ。

【請求項3】

上記ループコイル部分の一部を磁気抵抗効果素子としたループコイル、伝送線路部、パッド部を薄膜で構成し、かつ、信号処理回路部を有する半導体基板上に一体で構成した請求項1または請求項2の広帯域近磁界プローブ。

【請求項4】

上記ループコイルからの信号を積分する回路部を設けた請求項1乃至請求項3の広帯域近磁界プローブ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

この発明は、電子式複写機、FAX、印刷機、パソコン等の事務機器、家庭用電気機器、産業機器等、各種電気電子機器からの電磁ノイズを検知し、また装置内に内在させるプリ

10

20

ント配線基板等からのノイズを検知し、その対策を検討するために用いられる広帯域近磁界プローブ、殊に対象物に近接させ、ノイズ源になる電流を特定する際に必要な近接磁界検出を行って電流を検知するいわゆる近磁界プローブに関するものであり、各種電子機器のEMC規制対策を検討するための電磁障害対策用検査機器に利用して有効なものである。

【0002】

【従来の技術】

従来、EMC（電磁環境適合性：Electromagnetic Compatibility）対策、法的規制で定めているオープンサイトや電波暗室内で10m、30m等の遠方での電磁波を定められたアンテナを用いて計測した結果から対策を講じる方法がある。これとは別にこのような認証サイト等での計測の前に近接させたプローブで被検対象からの電磁界を検知し、これにより対象物への対策を講じる方法もある。また、従来のカレントプローブのようにケーブルに巻き付けて使用するタイプや巻き線をループコイルとした比較的大きな対象へ近接して電流検出を行うプローブがある（Credence社プローブ：US5773974）。

また、対称なループコイルとそれに続くシールドボックス内の回路で磁界のみにより生じた信号を検出する「磁界測定プローブ」（特開昭62-106379号公報）、フレキシブル基板上にエッチングで形成したセンサーとエルボーになった先に出力コネクタを備えた「広帯域マイクロ波本来位置テスト装置」（特開平7-191058号公報）、プリント基板で構成し、シールドを設けてある「電磁雑音測定用磁界プローブ、電磁雑音測定用電界プローブ、及び電磁雑音測定装置」（特開平8-248080号公報）があり、また、金属線コイルとコネクタと抵抗からなるプローブにおいて、対象に対して、概ね開口を広げたコーン型のシールド板を設けている「EMIプローブ」（実開平4-69771号公報）があり、さらに、電流プローブで通電ケーブルの同相ノイズで測定し、そのデータより遠方界での放射電界ノイズを近似演算して推定する「放射評価装置および方法」（特開平10-307159号公報）、センサー部に高周波電流を流して、その時のインピーダンス変化が磁界強度に比例する素子に負帰還コイルを設け、磁界に対する出力の直線性を向上させるようにした「磁気インピーダンスセンサ」（特開平11-109006号公報）など、様々なものが公知である。

また、薄膜で、近磁界プローブを作製し、その伝送路にシールドを設け、また、伝送路をトリプレート構造とすることで、測定上の誤差を低減させるもので、プローブを並列におき、測定個所の位置決め精度を高める構成とした「近磁界プローブ及び近磁界プローブユニット及び近磁界プローブシステム」がある（特願平9-59267号）。

【0003】

以上の従来技術で用いられているループコイル型近磁界プローブの構成概要は、基本的には本願図面の図15に示すようなものであり、ループコイル部2、伝送線路部3、パッド部4を導電性金属（アルミ等の非磁性金属）箔1aを切断して検知部を形成するのであるが、このものは、支持部材を兼ねたエポキシ基板等の絶縁シート1bと導電性金属箔1aとを張り合わせたもの（（a）図）を上記のように所定形状に加工している。パッド部4にコネクタ5の心線部を接続し、このコネクタに同軸ケーブル6を介して信号処理部7に接続している。

このようなループコイル部を備えた近磁界プローブは、ループコイル部が非磁性金属であるから、高周波帯域での感度は高いが、低周波帯域での感度は低い。したがってこのものは低周波帯域での電磁ノイズを検知するには不向きであるので、これらのループコイル型近磁界プローブを使用するには低周波帯域ノイズ検知のためのループコイル型近磁界プローブを別途使用する必要がある。

【0004】

【解決しようとする課題】

そこで、この発明は、ループコイル部、導電線路及びパッド部、信号処理部を備えたループコイル型近磁界プローブについて、低周波帯域での感度も向上させるように、その機構を工夫することをその課題とするものである。

【 0 0 0 5 】

【課題解決のために講じた手段】

上記課題を解決するために講じた手段は、ループコイル部、導電線路及びパッド部、信号処理部を備えたループコイル型近磁界プローブを前提として、上記ループコイル部の一部を磁性金属部材による磁気抵抗効果素子としたことである。

【 0 0 0 6 】

【作用】

アルミ等の非磁性金属のループ基体部と磁性金属部材による磁気抵抗効果素子が一体になってループコイル部を構成しているが、これは例えば、100kHz以上の高周波帯域では一体のループコイルとして機能し、ループコイル内に鎖交した磁束密度の変化に応じて、高周波信号である誘起電圧が発生し、これを信号処理部で検出する。そして、磁性金属部材による磁気抵抗効果素子に流れる電流値が外部磁界の影響によって変化し、当該薄膜の抵抗値が変化する。

10

例えば100kHz以下の低周波帯域では、磁性金属部材による磁気抵抗効果素子が、十分磁界強度に応じた抵抗変化率を持つので、信号処理回路部から与えた直流電流の変動を基準抵抗で検知することができる。

したがって、高周波帯域、低周波帯域におけるそれぞれの感度域の差を予め決めて、補正した出力を校正しておき、それぞれの出力を合成することで、高周波帯域から低周波帯域の広帯域での近磁界ノイズを検出することができる。なお、発生する電磁波の周波数が予め分かっている対象用には、出力を切り替える方式を採用することもできる。

20

この近磁界プローブをスペクトラムアナライザなどの計測器に接続して、実稼動状態のPCP等の電磁波ノイズや電流値を100kHzから1GHzまで、あるいはそれよりも広い帯域を高感度で検知することができる。

【 0 0 0 7 】

【実施態様1】

実施態様1は、上記解決手段における磁気抵抗効果素子に、ループコイルの磁気抵抗効果素子以外の部分を使って電流を与えることである。

【作用】

ループコイルの一部の配線とそれに続く伝送線路、およびパッドを設け、このループコイルの一部とそれに続く伝送線路、およびパッド部を、ループコイルの一部が上記磁気抵抗効果素子に電流を与えるのに兼用されるから、構造を簡素化、簡略化することができる。

30

【 0 0 0 8 】

【実施態様2】

実施態様2は、上記解決手段または実施態様1におけるループコイル部分の一部を磁気抵抗効果素子としたループコイル、伝送線路部、パッド部を薄膜で構成し、かつ、信号処理回路部を有する半導体基板上に一体で構成したことである。

【作用】

チップ部品でモノリシックに構成することができるから、これによりさらに小型化することができる。

【 0 0 0 9 】

40

【実施態様3】

実施態様3は、上記解決手段、実施態様1または実施態様2の、ループコイルと伝送路よりなる近磁界プローブについて、ループコイルからの信号を積分する回路部を設けたことである。

【作用】

ループコイルで得られる信号は微分波形であるので、ループコイルからの出力を積分することで、磁気抵抗効果素子による検知波形については実時間電流波形が得られ、検知できる全周波数範囲について、実時間電流波形が得られる。

【 0 0 1 0 】

【実施例】

50

次いで、図面を参照しつつ実施例について説明する。

1. 実施例 1

実施例 1 は、解決手段（請求項 1 に対応）の範囲のものである。

ループコイル 104 は基本的には、図 15 に示す従来のものと違いはないが、ループの一部を $Fe_2O_3 - Ni_8O_{10}$ の膜による磁気抵抗効果素子 101 で構成した点において違うものである。

この実施例のループコイル 104 の作製方法の一例は次のとおりである。

石英、ガラスなどの絶縁基板上に $Fe_2O_3 - Ni_8O_{10}$ 膜をスパッタ成膜する。この $Fe_2O_3 - Ni_8O_{10}$ 膜は磁気抵抗効果膜であって、薄膜に流れる電流値が外部磁界の影響によって変化し、その結果、薄膜の抵抗値が変化するものである（図 1）。

この場合に磁気抵抗効果素子は磁性金属部材であれば、目的とする磁界強度に応じて適宜選択すればよい。なお、 $Fe_2O_3 - Ni_8O_{10}$ 膜以外に $Ni - Fe$ 膜、 $CuMnO$ パーマロイ膜、 $CoFeB$ アモルファス膜、 $FeSiCoB$ アモルファス薄膜などでもよい。また、 $Fe_2O_3 - Ni_8O_{10}$ 膜に関してはメッキ法によっても作製できる。さらに、今回膜厚を $5\ \mu m$ としたが、感度その他の必要に応じて適宜設定することが可能である。

【0011】

次に半導体製作工程に用いられる一般的なフォトリソグラフィ技術と $CF_4 + H_2$ を用いた RIE（Reactive Ion Etching）によりパターンを形成する。このパターンは直線状にループコイル 104 の先端の一部となるもので、磁気抵抗効果素子として機能できる幅 $10\ \mu m \times$ 長さ $200\ \mu m$ の形状をしている。磁気抵抗効果素子 101 の幅、長さの具体的な寸法は目的によって適宜選択できる。また、磁気抵抗効果素子による上記パターンの形成法としては他にエッチング法またはウェットエッチング法を採用することもできる。この場合、エッチング液は王水を用いるとよいが、組成については別の液を採用することもできる（図 2）。

上記磁気抵抗効果素子 101 のパターン形成後、絶縁層 102 としての SiO_2 膜をスパッタで成膜する。この SiO_2 の成膜には EB 蒸着法（Electron Beam）や CVD 法（Chemical Vapor Deposition）などの他の成膜方法を用いることもできる。同様に一般的なフォトリソグラフィ技術と $CF_4 + H_2$ を用いた RIE により、磁気抵抗効果素子 101 上にスルーホール 103 を開ける（図 3）。

絶縁層材料としては Si_3N_4 などの他の絶縁材料でもよい。絶縁層のエッチングとしてはウェットエッチングでもよいが、基板もエッチングされる場合には基板の裏面をレジストなどで保護することが必要である。

基板としては石英以外の絶縁基板やポリエチレンテレフタレートやポリイミドなどのフレキシブル絶縁基板を採用することもできる。

フォトリソ工程によっては絶縁層を必要としない工程にすることもできる。また、絶縁層は Si 窒化膜などのほかの材料でもよい。

次に、ループコイル 104 の一部とそれに続く伝送線路 105、ループコイル用パッド 106 と磁気抵抗効果素子 101 に直流電流を与える磁気抵抗効果素子用ケーブル 108 および磁気抵抗効果素子用パッド 107 をスパッタにより成膜し、その後、 $Fe_2O_3 - Ni_8O_{10}$ 膜と同様にフォトリソ法により作製する。Al の成膜法は蒸着法などの他の成膜方法でもよい。ループコイル基部を構成する非磁性金属は、上記の Al の他に Cu 、 Ag 、 Au 及びその合金などでもよい（図 4、5）。

この実施例における伝送線路部 105 の構造は、平行線路型であるが、他にマイクロストリップ型、トリプレート型等の伝送路にすることもできる。

以上のようにして形成されたものに、図 6 に示すようなブロックダイアグラムをもつ信号処理回路部をガラスエポキシ基板上で接続する（図 5）。なお、この例の図においては演算回路用の DC 電源の配置を省略している。

【0012】

図 6 に示した信号処理回路部は、磁気抵抗効果素子用ケーブル（磁気抵抗効果素子に電流を与えるケーブル）とループコイル用ケーブルとを別にしたタイプである。ループコイル

10

20

30

40

50

104に誘起される高周波信号は、同軸ケーブル109、同軸ケーブル用コネクタ121を介し、ハイパスフィルタ122により低周波ノイズが除去され、ループコイル感度補正回路123にて感度が調節される。一方、磁気抵抗効果素子101に誘起される信号は、磁気抵抗効果素子用ケーブル108、磁気抵抗効果素子用ケーブルコネクタ124を介し、インピーダンス変化検知回路125内のローパスフィルタ126にて高周波ノイズが除去され、インピーダンス変化が検出されて低周波信号が取り出される。またこのケーブル108を介して直流電源より磁気抵抗効果素子に直流を印加する(図6では不示)。その後、低周波信号は磁気抵抗効果素子感度補正回路128にて感度を調節し、上記高周波信号と出力合成回路128にて合成され、合成信号を同軸ケーブル用コネクタ129、同軸ケーブル130を介し計測器へ送出する。

この実施例の近磁界プローブでは、およそ100kHz以上の高周波域では $Fe_{20} - Ni_{80}$ 膜による磁気抵抗効果素子部及び及びAlによるループコイル基部が一体のループコイルとして機能し、そのループ内に鎖交した磁束に比例した出力電圧を信号処理部で高周波磁界強度に比例した電圧として検出する。

また、およそ100kHz以下で $Fe_{20} - Ni_{80}$ 膜は十分磁界強度に応じた抵抗変化率を持つので、信号処理回路部から与えた直流電流の変動を基準抵抗で検出することができる。それぞれの感度域の差を予め決めて補正した出力を校正しておき、それぞれの出力を合成することで高周波帯域から低周波帯域の広帯域での電磁ノイズを検出できる。

なお、発生周波数が予め分かっている対象用には、出力を切り換える方式を採ればよい。この近磁界プローブをスペクトラムアナライザなどの計測器に接続することで、実稼働状態のPCP等の電磁ノイズやその電流値を100kHz以下の周波数から11GHz以上まで高感度に検出できる近磁界プローブが実現される。

【0013】

2. 実施例2

この実施例2は、実施態様2(請求項2に対応)の具体例であるが、これを図7乃至図9を参照しつつ説明する。

実施例2のプローブの製造方法は、上記のとおりの実施例1におけるそれと同じ方法で成形される。構造を簡素化するために、磁気抵抗効果素子201に直流電流を与えるものとして、ループコイル204の一部の配線とそれに続く伝送線路205、およびパッド206を設けている。このループコイル204の一部とそれに続く伝送線路205、およびパッド部206はループコイル部の一部を兼ねるようにしてあり、実施例1と同様に、低周波信号を磁気抵抗効果素子201によって検知し、高周波信号をループコイル204で検知することができるような信号処理回路部を、図9に示すような構成として設けている。他の構成は実施例1と同様であるので説明を省略する。

この構成では、直流電流231がスペクトラムアナライザなどの計測器に流れない可能性があるため、これを回避して十分に所要の機能を奏することができるようにする必要があるので、構造を簡素化することで、全体を小型化でき、また、プローブをアレー化することが容易である。

【0014】

3. 実施例3

実施例3は実施態様2(請求項3に対応)の具体例であるが、これを図10乃至図12を参照しつつ説明する。

予め、図4に示すものと同様の信号処理回路部320をSi半導体基板上に通常の半導体プロセスにより形成し、さらに絶縁層302及びスルーホール303を形成する。実施例2で作製したプローブ部を、同様にして絶縁層302を形成したSi基板上に形成する。プローブ部とSi基板上に形成した信号処理回路部320の接続を、通常の半導体プロセスにおける配線プロセスで行なう。この場合、検出する電磁ノイズの周波数帯域の如何によってはGaAs半導体基板を用いる必要がある。

この実施例3によれば、実施例2と同様な機能を有する近磁界プローブをさらにコンパクトな構成にすることができる。この実施例3では、アンプ部により信号源の近傍で増幅で

10

20

30

40

50

きるため、さらに、S / N比を向上させることができ、微小信号を測定することが可能となる。

【 0 0 1 5 】

4 . 実施例 4

実施例 4 は上記実施態様 3 (請求項 4 に対応するもの) の具体例であるが、これを図 1 3 , 1 4 を参照しつつ説明する。

この実施例 4 は、ループコイルで得られる信号が微分波形であるので、ループコイルからの出力だけを積分する構成としている。磁気抵抗効果素子による検知波形については実時間電流波形が得られており、検知できる全周波数範囲について、実時間電流波形が得られる。具体的な積分回路としては図 1 4 に示すようなものが考えられる。

10

したがって、プローブをオシロスコープなどに接続することで、容易に広帯域電流プローブを実現することができる。

【 0 0 1 6 】

【効果】

本発明のプローブによれば、高周波帯域から低周波帯域の広い帯域の電磁ノイズを検出する近磁界プローブ及び電流プローブを実現することができ、さらに請求項 2、請求項 3 の構成を採ることでこのプローブを小型化することができる。

また、請求項 4 の構成を採ることで実時間電流波形検知が可能となる。

【図面の簡単な説明】

【図 1】は実施例 1 のプローブの作製手順 1 を示す正面図である。

20

【図 2】(a) は実施例 1 のプローブの作製手順 2 を示す正面図、(b) は平面図である。

【図 3】(a) は実施例 1 のプローブの作製手順 3 を示す正面図、(b) は平面図である。

【図 4】(a) は実施例 1 のプローブの作製手順 4 を示す正面図、(b) は平面図である。

【図 5】は実施例 1 のプローブの平面図である。

【図 6】は実施例 1 の信号処理回路部のブロック図である。

【図 7】(a) は実施例 2 のプローブ先端部の正面図、(b) は平面図である。

【図 8】は実施例 2 のプローブの平面図である。

30

【図 9】は実施例 2 の信号処理回路部のブロック図である。

【図 1 0】は実施例 3 のプローブの製作工程 1 を示す平面図、(b) は正面図である。

【図 1 1】(a) は実施例 3 の製作工程 2 の平面図、(b) は正面図である。

【図 1 2】(a) は実施例 3 の製作工程 3 の平面図、(b) は正面図である。

【図 1 3】は実施例 4 の信号処理回路部のブロック図である。

【図 1 4】は実施例 4 の積分回路部の等価回路図である。

【図 1 5】(a) はループコイルによる従来のプローブの作成低順 1 の平面図、(b) は作成手順 2 の平面図である。

【符号の説明】

1 a 導電性金属箔

40

1 b 絶縁層シート

2 ループコイル

3 伝送線路部

4 パット部

5 コネクター

6 同軸ケーブル

7 信号処理部

1 0 0 ガラス基板

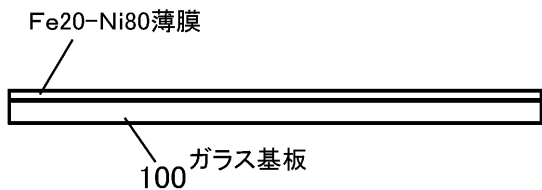
1 0 1 , 2 0 1 磁気抵抗効果素子

1 0 2 , 3 0 2 絶縁膜

50

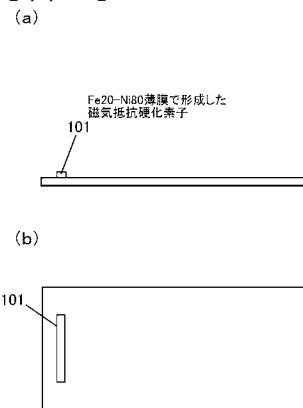
103, 303	スルーホール	
104, 204	ループコイル	
105, 205	伝送線路	
106, 206	ループコイル用パッド	
107	磁気抵抗効果素子用パッド	
108	磁気抵抗効果素子用ケーブル	
109, 209	同軸ケーブル	
120, 220, 320	信号処理回路部	
121, 221	同軸ケーブル用コネクタ	
122, 222	ハイパスフィルタ	10
123, 223	ループコイル感度補正用回路	
124	磁気抵抗効果素子用ケーブルコネクタ	
125, 225	インピーダンス変化検知回路	
126, 226	ローパスフィルタ	
127, 227	磁気抵抗効果素子感度補正用回路	
128, 228	出力合成用回路	
129, 229	同軸ケーブル用コネクタ	
130, 230	同軸ケーブル	
131, 231	直流電源	
400	積分回路	20

【図1】



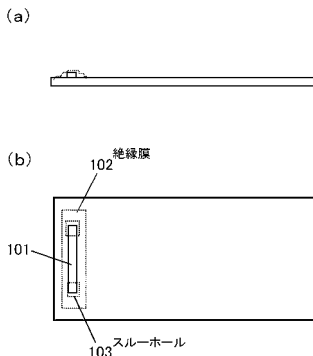
実施例1(作成手順1)

【図2】



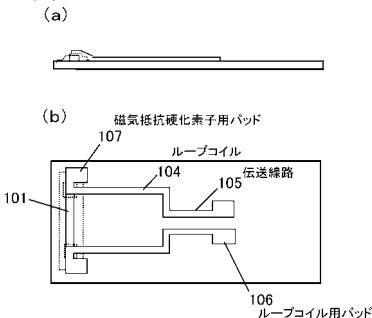
実施例1(作成手順2)

【図3】



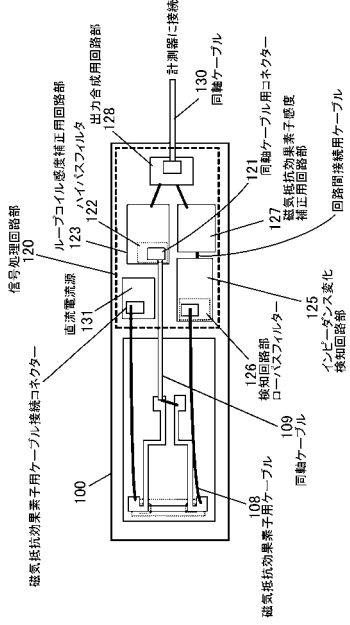
実施例1(作成手順3)

【図4】



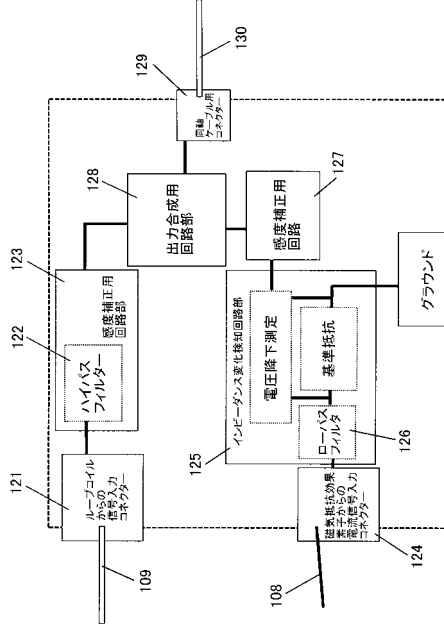
実施例1(作成手順4:プローブ先端部完成)

【図5】



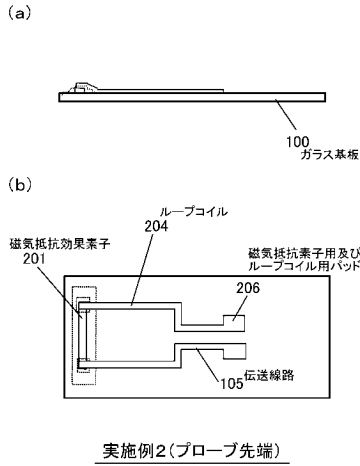
実施例1 (完成したプローブ)

【図6】



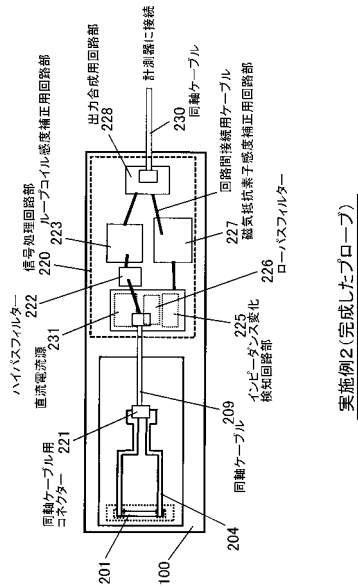
信号処理回路部のブロックダイヤグラム(実施例1)

【図7】



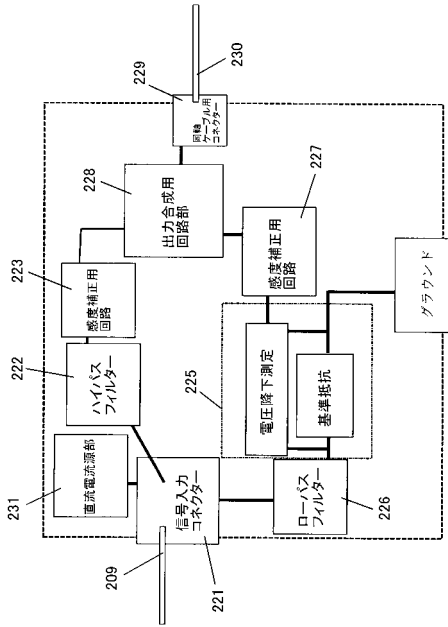
実施例2(プローブ先端)

【図8】



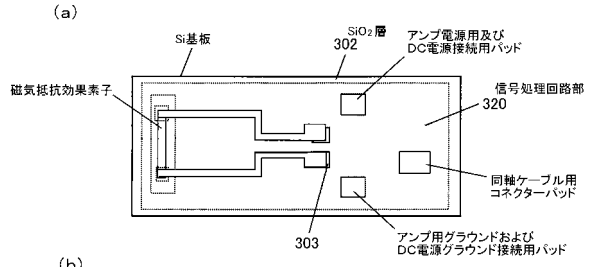
実施例2 (完成したプローブ)

【図9】



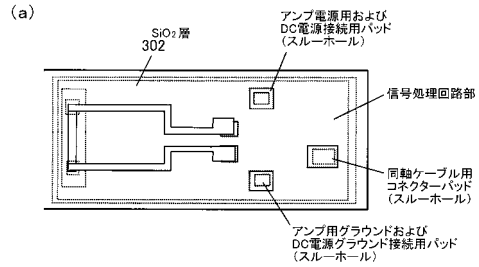
信号処理回路部のブロックダイアグラム(実施例2)

【図10】



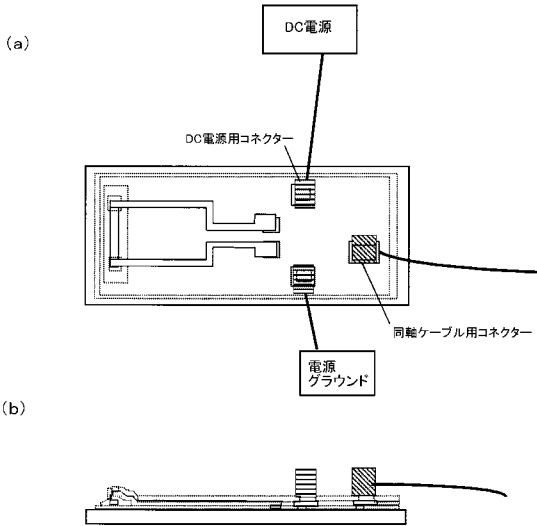
実施例3の製作工程1

【図11】



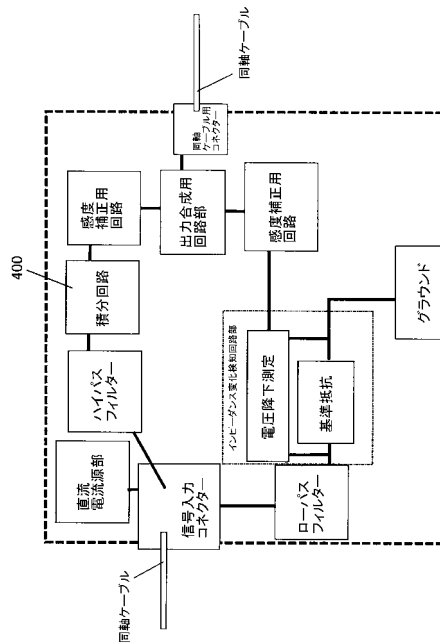
実施例3の製作工程2

【図12】



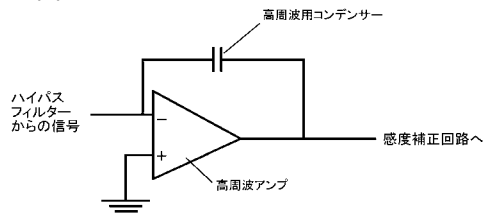
実施例3の製作工程3

【図13】



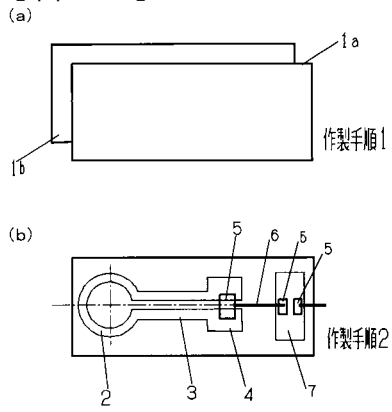
信号処理回路部のブロックダイアグラム(実施例4)

【 図 1 4 】



実施例4の積分回路部の等価回路

【 図 1 5 】



フロントページの続き

(58)調査した分野(Int.Cl. , DB名)

G01R 29/08

G01R 33/02