

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成30年7月26日 (2018.7.26)

【公開番号】特開2016-10157(P2016-10157A)

【公開日】平成28年1月18日 (2016.1.18)

【年通号数】公開・登録公報2016-004

【出願番号】特願2015-118773(P2015-118773)

【国際特許分類】

H 0 4 L 12/42 (2006.01)

G 0 6 F 13/14 (2006.01)

H 0 4 L 12/771 (2013.01)

H 0 4 L 12/931 (2013.01)

G 0 6 F 13/10 (2006.01)

【F I】

H 0 4 L 12/42 Z

G 0 6 F 13/14 3 1 0 H

H 0 4 L 12/771

H 0 4 L 12/931

G 0 6 F 13/14 3 1 0 F

G 0 6 F 13/10 3 4 0 A

【手続補正書】

【提出日】平成30年6月12日 (2018.6.12)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

統合ストレージ、処理、およびネットワークスイッチング構造を有するコンピューティングシステムであって、

複数の処理ノードと、

複数のモジュール内ポートであって、各モジュール内ポートは前記処理ノードの 1 つと関連付けられる、モジュール内ポートと、

複数のモジュール間ポートであって、各モジュール間ポートは前記処理ノードの 1 つと関連付けられる、モジュール間ポートと、

複数の処理モジュールであって、各処理モジュールは、前記処理ノードのうちの少なくとも 1 つを備え、モジュール内ネットワークを形成するために、各処理ノードは当該処理ノードが備えられる前記モジュール内の前記処理ノードのすべての残りの処理ノードに接続される、処理モジュールと、

前記処理モジュールのうちの 1 つの処理モジュールの 1 つのモジュール間ポートと前記処理モジュールのうちの他の 1 つの処理モジュールの他の 1 つのモジュール間ポートとの間に、少なくとも 1 つの接続を備える、モジュール間ネットワークであって、前記モジュール間ネットワークは、前記処理モジュール ($2^P * N + 1$) から ($2^P * N + 2^{P-1}$) のモジュール間ポート P を、前記処理モジュール ($2^P * N + 2^{P-1} + 1$) から ($2^P * N + 2^P$) のモジュール間ポート P と、それぞれ接続する方法に従って提供される接続を備え、N は $[0, 1, \dots, (M / 2^P) - 1]$ であり、P は $[1, 2, \dots, P]$ であり、前記処理モジュールの数は M であり、前記処理モジュールの各々は少なくとも P 個のモジュール

ル間ポートを有する、前記モジュール間ネットワークと、
を備える、コンピューティングシステム。

【請求項 2】

前記モジュール内接続ネットワークは、
バス、リング、スター、メッシュ、およびクロスバースイッチ、
のうちの少なくとも 1 つを備える、請求項 1 に記載のシステム。

【請求項 3】

前記処理ノードは各々、
物理ノード及び仮想ノードの少なくとも 1 つを備える、
請求項 1 に記載のシステム。

【請求項 4】

前記処理ノードは各々、
処理要素、メモリコントローラ、メモリ、ストレージコントローラ、ストレージデバイス、及び、モジュール内ポート及びモジュール間ポートへのインタフェースの少なくとも 1 つを備える、
請求項 1 に記載のシステム。

【請求項 5】

線形的に接続された処理モジュールの列であって、前記列の最初と最後が相互に結合されてリングを形成し、前記接続された処理モジュールの各々から 2 つのモジュール間ポートを使用する、前記列を備える、更なるモジュール間ネットワーク、
をさらに備える、請求項 1 に記載のシステム。

【請求項 6】

前記リングの 2 つの非隣接処理モジュールの間の接続であって、前記 2 つの処理モジュールのうちの 1 つに配置され、前記線形接続に使用されない、1 つのモジュール間ポートを介する、前記 2 つの非隣接処理モジュールのうちの他方に配置され、前記線形接続に使用されない、別のモジュール間ポートへの接続をさらに備える、請求項 5 に記載のシステム。

【請求項 7】

前記リングの処理モジュール N と前記リングの処理モジュール $N + S$ との間の、前記処理モジュール N の 1 つの未使用モジュール間ポートを、前記処理モジュール $N + S$ の別の未使用モジュール間ポートと接続することによる接続であって、 M は前記リングの前記処理モジュールの数であり、 S は M の整数の約数であり、 N は $[x, x + S, \dots, x + (M - S)(S \text{ ずつ増加})]$ であり、 x は $[1, 2, \dots, S - 1]$ である、接続と、

前記リングの処理モジュール N と前記リングの処理モジュール $N + S - 1$ との間の、前記処理モジュール N の 1 つの未使用モジュール間ポートを、前記処理モジュール $N + S - 1$ の別の未使用モジュール間ポートと接続することによる接続であって、 M は前記リングの前記処理モジュールの数であり、 S は M の整数の約数であり、 N は $[x, x + S, \dots, x + (M - S)(S \text{ ずつ増加})]$ であり、 x は $[1, 2, \dots, S - 1]$ である、接続と、

前記リングの処理モジュール N と前記リングの処理モジュール $N + S - r$ との間の、前記処理モジュール N の 1 つの未使用モジュール間ポートを、前記処理モジュール $N + S - r$ の別の未使用モジュール間ポートと接続することによる接続であって、 M は前記リングの前記処理モジュールの数であり、 S は M の整数の約数であり、 N は $[x, x + S, \dots, x + (M - S)(S \text{ ずつ増加})]$ であり、 x は $[1, 2, \dots, S - 1]$ であり、 r は $[2, 3, \dots, S - 1]$ である、接続と、
のうちの少なくとも 1 つをさらに備える、請求項 5 に記載のシステム。

【請求項 8】

データパケットを、前記処理ノードのうちの 1 つから前記処理ノードのうちの他の 1 つへ前記確立されたモジュール間接続を介して転送する、送信モジュールと、を更に備える
請求項 1 に記載のシステム。

【請求項 9】

前記データパケットトラフィックパターンを測定する、監視モジュールと、
前記確立されたモジュール間接続を前記パケットトラフィックパターンに基づいて変更する、修正モジュールと、
をさらに備える、請求項 8 に記載のシステム。

【請求項 10】

統合ストレージ、処理、およびネットワークスイッチング構造を有するコンピューティングシステムを生成する又は使用方法であって、

複数の処理モジュールを提供するステップであって、各処理モジュールは複数の処理ノードを含み、各処理ノードは当該処理ノードが備えられる前記モジュール内の前記処理ノードのすべての残りの処理ノードに接続される、複数の処理モジュールを提供するステップと、

前記処理ノードの少なくとも 1 つのためにモジュール間ポートを提供するステップと、

前記モジュール間ポートの各々のために、モジュール間接続を作成するために、前記処理ノードが備えられる処理モジュールとは異なる前記処理モジュールにおける処理ノードの他の 1 つを決定するステップと、

前記処理モジュール間のモジュール間接続を確立することにより、前記決定に基づいて前記モジュール間接続を確立するステップであって、前記処理モジュールの数は M であり、各処理モジュールは少なくともモジュール間ポート P を有し、処理モジュール $(2^P * N + 1)$ から $(2^P * N + 2^{P-1})$ のモジュール間ポート P を処理モジュール $(2^P * N + 2^{P-1} + 1)$ から $(2^P * N + 2^P)$ の更なるモジュール間ポート P に各々接続し、 N は $[0, 1, \dots, (M / 2^P) - 1]$ であり、 P は $[1, 2, \dots, P]$ である、確立するステップと、

を備える方法。

【請求項 11】

バス、リング、スター、メッシュ、およびクロスバースwitchのうちの少なくとも 1 つを介するモジュール内接続を形成するステップを更に備える、

請求項 10 に記載の方法。

【請求項 12】

前記処理ノードの各々を物理ノード及び仮想ノードの 1 つとして提供するステップをさらに備える、

請求項 10 に記載の方法。

【請求項 13】

前記処理ノードは各々は、

処理要素、メモリコントローラ、メモリ、ストレージコントローラ、ストレージデバイス、及び、モジュール内ポート及びモジュール間ポートへのインタフェースの少なくとも 1 つを備える、

請求項 10 に記載の方法。

【請求項 14】

残りの処理モジュールの列を線形的に接続することと、

リングを形成するために前記列の最初と最後を接続することと、を含む、さらなるモジュール間接続を確立するステップをさらに備え、

前記接続は、前記接続された処理モジュールの各々から 2 つのモジュール間ポートを用いて提供される、

請求項 10 に記載の方法。

【請求項 15】

前記リングにおける前記処理モジュールの 1 つにおける 1 つの使用されないモジュール間ポートを前記リングにおける他の 1 つの隣接しない処理モジュールにおける他の 1 つの使用されないモジュール間ポートに接続するステップをさらに備える、請求項 14 に記載の方法。

【請求項 16】

前記リングの処理モジュール N と前記リングの処理モジュール $N + S$ との間の、前記処理モジュール N の 1 つの未使用モジュール間ポートを、前記処理モジュール $N + S$ の別の未使用モジュール間ポートと接続することによる接続であって、 M は前記リングの前記処理モジュールの数であり、 S は M の整数の約数であり、 N は $[x, x + S, \dots, x + (M - S)(S \text{ ずつ増加})]$ であり、 x は $[1, 2, \dots, S - 1]$ である、接続を提供するステップと、

前記リングの処理モジュール N と前記リングの処理モジュール $N + S - 1$ との間の、前記処理モジュール N の 1 つの未使用モジュール間ポートを、前記処理モジュール $N + S - 1$ の別の未使用モジュール間ポートと接続することによる接続であって、 M は前記リングの前記処理モジュールの数であり、 S は M の整数の約数であり、 N は $[x, x + S, \dots, x + (M - S)(S \text{ ずつ増加})]$ であり、 x は $[1, 2, \dots, S - 1]$ である、接続を提供するステップと、

前記リングの処理モジュール N と前記リングの処理モジュール $N + S - r$ との間の、前記処理モジュール N の 1 つの未使用モジュール間ポートを、前記処理モジュール $N + S - r$ の別の未使用モジュール間ポートと接続することによる接続であって、 M は前記リングの前記処理モジュールの数であり、 S は M の整数の約数であり、 N は $[x, x + S, \dots, x + (M - S)(S \text{ ずつ増加})]$ であり、 x は $[1, 2, \dots, S - 1]$ であり、 r は $[2, 3, \dots, S - 1]$ である、接続を提供するステップと、

のうちの少なくとも 1 つをさらに備える、請求項 14 に記載の方法。

【請求項 17】

データパケットを、前記処理ノードのうちの 1 つから前記処理ノードのうちの他の 1 つへ前記確立されたモジュール間接続を介して転送するステップ、をさらに備える請求項 10 に記載の方法。

【請求項 18】

前記データパケットトラフィックパターンを測定するステップと、

前記確立されたモジュール間接続を前記パケットトラフィックパターンに基づいて変更するステップと、

をさらに備える、請求項 17 に記載の方法。