

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5025291号  
(P5025291)

(45) 発行日 平成24年9月12日(2012.9.12)

(24) 登録日 平成24年6月29日(2012.6.29)

(51) Int.Cl.

F I

G O 6 K 19/07 (2006.01)

G O 6 K 19/00

J

H O 1 L 29/423 (2006.01)

H O 1 L 29/58

G

H O 1 L 29/49 (2006.01)

H O 1 L 29/50

M

H O 1 L 29/417 (2006.01)

H O 1 L 21/88

R

H O 1 L 23/532 (2006.01)

H O 1 L 21/90

C

請求項の数 5 (全 46 頁) 最終頁に続く

(21) 出願番号 特願2007-59653 (P2007-59653)  
 (22) 出願日 平成19年3月9日(2007.3.9)  
 (65) 公開番号 特開2007-272882 (P2007-272882A)  
 (43) 公開日 平成19年10月18日(2007.10.18)  
 審査請求日 平成22年1月20日(2010.1.20)  
 (31) 優先権主張番号 特願2006-66811 (P2006-66811)  
 (32) 優先日 平成18年3月10日(2006.3.10)  
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000153878  
 株式会社半導体エネルギー研究所  
 神奈川県厚木市長谷398番地  
 (72) 発明者 山崎 舜平  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 小山 潤  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 石井 将人  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 (72) 発明者 熱海 知昭  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

バッテリーと、

アンテナ回路と、

信号処理回路と、を有し、

前記信号処理回路は、前記アンテナ回路によって受信された信号を処理して、前記アンテナ回路へ供給する信号を生成することができる機能を有する半導体装置であって、

前記信号処理回路は、整流回路と、電源回路と、制御回路とを有し、

前記整流回路は、入力された信号を整流して出力し、

前記電源回路は、入力された信号から電源電圧を生成して出力し、

前記制御回路は、第1の整流素子と、第2の整流素子と、第1のスイッチと、第2のスイッチと、電圧比較回路とを有し、

前記第1の整流素子は、第1の端子と第2の端子とを有し、前記第1の端子から前記第2の端子に電流を流す機能を有し、

前記第2の整流素子は、第3の端子と第4の端子とを有し、前記第3の端子から前記第4の端子に電流を流す機能を有し、

前記第1の整流素子の前記第1の端子は、前記第2の整流素子の前記第4の端子と、前記整流回路の出力と、前記電源回路の入力とに電氣的に接続され、

前記第1の整流素子の前記第2の端子は、前記第1のスイッチを介して前記バッテリーと電氣的に接続され、

前記第 2 の整流素子の前記第 3 の端子は、前記第 2 のスイッチを介して前記バッテリーと電氣的に接続され、

前記電圧比較回路は、前記整流回路から出力される第 1 の電圧が、基準電圧以上の場合に、前記第 1 のスイッチをオンとし、且つ、前記第 2 のスイッチをオフとし、前記第 1 の電圧が前記基準電圧より低い場合に、前記第 1 のスイッチをオフとし、且つ、前記第 2 のスイッチをオンとすることを特徴とする半導体装置。

【請求項 2】

バッテリーと、

アンテナ回路と、

信号処理回路と、を有し、

前記信号処理回路は、前記アンテナ回路によって受信された信号を処理して、前記アンテナ回路へ供給する信号を生成することができる機能を有する半導体装置であって、

前記信号処理回路は、整流回路と、電源回路と、制御回路とを有し、

前記整流回路は、入力された信号を整流して出力し、

前記電源回路は、入力された信号から電源電圧を生成して出力し、

前記制御回路は、第 1 の整流素子と、第 2 の整流素子と、第 1 のスイッチと、第 2 のスイッチと、電圧比較回路とを有し、

前記第 1 の整流素子は、第 1 の端子と第 2 の端子とを有し、前記第 1 の端子から前記第 2 の端子に電流を流す機能を有し、

前記第 2 の整流素子は、第 3 の端子と第 4 の端子とを有し、前記第 3 の端子から前記第 4 の端子に電流を流す機能を有し、

前記第 1 の整流素子の前記第 1 の端子は、前記第 2 の整流素子の前記第 4 の端子と、前記整流回路の出力と、前記電源回路の入力とに電氣的に接続され、

前記第 1 の整流素子の前記第 2 の端子は、前記第 1 のスイッチを介して前記バッテリーと電氣的に接続され、

前記第 2 の整流素子の前記第 3 の端子は、前記第 2 のスイッチを介して前記バッテリーと電氣的に接続され、

前記電圧比較回路は、前記整流回路から出力される第 1 の電圧が、基準電圧以上の場合に、前記第 1 のスイッチをオンとし、且つ、前記第 2 のスイッチをオフとし、前記第 1 の電圧が前記基準電圧より低い場合に、前記第 1 のスイッチをオフとし、且つ、前記第 2 のスイッチをオンとし、

前記制御回路は、

前記第 1 のスイッチがオンとなり、且つ、前記第 2 のスイッチがオフのとき、前記アンテナ回路によって受信された信号の電力を前記電源回路及び前記バッテリーに供給し、

前記第 1 のスイッチがオフとなり、且つ、前記第 2 のスイッチがオンのとき、前記第 1 の電圧が前記バッテリーから出力される第 2 の電圧以上の場合には前記第 2 の整流素子には電流は流れず、前記アンテナ回路によって受信された信号の電力を前記電源回路に供給し、前記第 1 の電圧が前記第 2 の電圧より低い場合は前記アンテナ回路によって受信された信号の電力及び前記バッテリーの電力を前記電源回路に供給することを特徴とする半導体装置。

【請求項 3】

バッテリーと、

第 1 のアンテナ回路と、

第 2 のアンテナ回路と、

信号処理回路と、を有し、

前記第 2 のアンテナ回路は、前記第 1 のアンテナ回路と相互誘導するように設けられ、

前記信号処理回路は、前記第 1 のアンテナ回路によって受信された信号を処理して、前記第 1 のアンテナ回路へ供給する信号を生成することができる機能を有する半導体装置であって、

前記信号処理回路は、整流回路と、電源回路と、制御回路とを有し、

10

20

30

40

50

前記整流回路は、入力された信号を整流して出力し、  
前記電源回路は、入力された信号から電源電圧を生成して出力し、  
前記制御回路は、第 1 の整流素子と、第 2 の整流素子と、第 1 のスイッチと、第 2 のスイッチと、電圧比較回路とを有し、  
前記第 1 の整流素子は、第 1 の端子と第 2 の端子とを有し、前記第 1 の端子から前記第 2 の端子に電流を流す機能を有し、  
前記第 2 の整流素子は、第 3 の端子と第 4 の端子とを有し、前記第 3 の端子から前記第 4 の端子に電流を流す機能を有し、  
前記第 1 の整流素子の前記第 1 の端子は、前記第 2 の整流素子の前記第 4 の端子と、前記整流回路の出力と、前記電源回路の入力とに電氣的に接続され、  
前記第 1 の整流素子の前記第 2 の端子は、前記第 1 のスイッチを介して前記バッテリーと電氣的に接続され、  
前記第 2 の整流素子の前記第 3 の端子は、前記第 2 のスイッチを介して前記バッテリーと電氣的に接続され、  
前記電圧比較回路は、前記整流回路から出力される第 1 の電圧が、基準電圧以上の場合に、前記第 1 のスイッチをオンとし、且つ、前記第 2 のスイッチをオフとし、前記第 1 の電圧が前記基準電圧より低い場合に、前記第 1 のスイッチをオフとし、且つ、前記第 2 のスイッチをオンとすることを特徴とする半導体装置。

10

【請求項 4】

バッテリーと、  
第 1 のアンテナ回路と、  
第 2 のアンテナ回路と、  
信号処理回路と、を有し、  
前記第 2 のアンテナ回路は、前記第 1 のアンテナ回路と相互誘導するように設けられ、  
前記信号処理回路は、前記第 1 のアンテナ回路によって受信された信号を処理して、前記第 1 のアンテナ回路へ供給する信号を生成することができる機能を有する半導体装置であって、

20

前記信号処理回路は、整流回路と、電源回路と、制御回路とを有し、  
前記整流回路は、入力された信号を整流して出力し、  
前記電源回路は、入力された信号から電源電圧を生成して出力し、  
前記制御回路は、第 1 の整流素子と、第 2 の整流素子と、第 1 のスイッチと、第 2 のスイッチと、電圧比較回路とを有し、  
前記第 1 の整流素子は、第 1 の端子と第 2 の端子とを有し、前記第 1 の端子から前記第 2 の端子に電流を流す機能を有し、  
前記第 2 の整流素子は、第 3 の端子と第 4 の端子とを有し、前記第 3 の端子から前記第 4 の端子に電流を流す機能を有し、

30

前記第 1 の整流素子の前記第 1 の端子は、前記第 2 の整流素子の前記第 4 の端子と、前記整流回路の出力と、前記電源回路の入力とに電氣的に接続され、

前記第 1 の整流素子の前記第 2 の端子は、前記第 1 のスイッチを介して前記バッテリーと電氣的に接続され、

40

前記第 2 の整流素子の前記第 3 の端子は、前記第 2 のスイッチを介して前記バッテリーと電氣的に接続され、

前記電圧比較回路は、前記整流回路から出力される第 1 の電圧が、基準電圧以上の場合に、前記第 1 のスイッチをオンとし、且つ、前記第 2 のスイッチをオフとし、前記第 1 の電圧が前記基準電圧より低い場合に、前記第 1 のスイッチをオフとし、且つ、前記第 2 のスイッチをオンとし、

前記制御回路は、

前記第 1 のスイッチがオンとなり、且つ、前記第 2 のスイッチがオフのとき、前記第 1 のアンテナ回路によって受信された信号の電力を前記電源回路及び前記バッテリーに供給し、

50

前記第 1 のスイッチがオフとなり、且つ、前記第 2 のスイッチがオンのとき、前記第 1 の電圧が前記バッテリーから出力される第 2 の電圧より高い場合は前記第 2 の整流素子には電流は流れず、前記第 1 のアンテナ回路によって受信された信号の電力を前記電源回路に供給し、前記第 1 の電圧が前記第 2 の電圧より低い場合は前記第 1 のアンテナ回路によって受信された信号の電力及び前記バッテリーの電力を前記電源回路に供給することを特徴とする半導体装置。

【請求項 5】

請求項 3 又は請求項 4 において、

前記第 1 のアンテナ回路は、第 1 のアンテナコイルを有し、

前記第 2 のアンテナ回路は、第 2 のアンテナコイルを有し、

前記信号処理回路は、素子形成層に設けられた薄膜トランジスタを有し、

前記第 1 のアンテナコイルは、前記素子形成層の上方に設けられ、

前記第 2 のアンテナコイルは、前記素子形成層の下方に設けられることを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体装置に関する。特に、電波を介したデータの送受信及び電力の受信を行う半導体装置に関する。また、その動作方法に関する。更に、電波を介した半導体装置と当該半導体装置とデータの送受信を行うアンテナ及びリーダライタ、並びに当該半導体装置に電力を供給するためのアンテナ及び充電器、を用いた通信システムに関する。

【背景技術】

【0002】

近年、電波または電磁波等の無線通信を利用した個体識別技術が注目を集めている。特に、無線通信によりデータの交信を行う半導体装置として、RFID(Radio Frequency Identification)タグを利用した個体識別技術が注目を集めている。RFIDタグ(以下、単にRFIDという)は、IC(Integrated Circuit)タグ、ICチップ、RFタグ、無線タグ、電子タグとも呼ばれる。RFIDを用いた個体識別技術は、個々の対象物の生産、管理等に役立てられ始めており、個人認証への応用も期待されている。

【0003】

RFIDは、電源を内蔵するか、外部から電源供給を受けるかの違いにより、アクティブタイプ(能動タイプ)のRFIDと、パッシブタイプ(受動タイプ)のRFIDとの二つのタイプに分けることができる(アクティブタイプに関しては特許文献1、パッシブタイプに関しては特許文献2を参照)。このうち、アクティブタイプのRFIDにおいては、RFIDを駆動するための電源を内蔵しており、電源として電池を備えて構成されている。また、パッシブタイプのRFIDにおいては、RFIDを駆動するための電源を外部からの電波または電磁波(搬送波)の電力を利用して作りだし、電池を備えることのない構成を実現している。

【0004】

図3にアクティブタイプのRFIDの具体的な構成についてブロック図を示す。図3のアクティブタイプのRFID300では、アンテナ回路301によって受信された通信信号が信号処理回路302における復調回路306、アンプ307に入力される。通常、通信信号は13.56MHz、915MHzなどのキャリアをASK変調、PSK変調などの処理をおこなって送られてくる。ここで図3においては、通信信号として13.56MHzの例について示す。図3において、信号を処理するためには基準となるクロック信号が必要であり、ここでは13.56MHzのキャリアをクロック信号に用いている。アンプ307は13.56MHzのキャリアを増幅し、クロック信号として論理回路308に供給する。またASK変調やPSK変調された通信信号は復調回路306で復調される。復調後の信号も論理回路308に送られ解析される。論理回路308で解析された信号はメ

10

20

30

40

50

メモリコントロール回路 309 に送られ、それに基づき、メモリコントロール回路 309 はメモリ回路 310 を制御し、メモリ回路 310 に記憶されたデータを取り出し論理回路 305 に送られる。メモリ回路 310 に記憶されたデータは論理回路 305 でエンコード処理されたのちアンプ 304 で増幅され、その信号によって、変調回路 303 はキャリアに変調をかける。ここで図 3 における電源は、電池 321 によって電源回路 320 を介して供給している。そして電源回路 320 はアンプ 307、復調回路 306、論理回路 308、メモリコントロール回路 309、メモリ回路 310、論理回路 305、アンプ 304、変調回路 303 などに電力を供給する。このようにしてアクティブタイプの R F I D は動作する。

#### 【0005】

図 2 に、パッシブタイプの R F I D の具体的な構成についてブロック図を示す。図 2 のパッシブタイプの R F I D 200 では、アンテナ回路 201 によって受信された通信信号が信号処理回路 202 における復調回路 206、アンプ 207 に入力される。通常、通信信号は 13.56 MHz、915 MHz などのキャリアを A S K 変調、P S K 変調などの処理をおこなって送られてくる。図 2 においては、通信信号として 13.56 MHz の例について示す。図 2 において、信号を処理するためには基準となるクロック信号が必要であり、ここでは 13.56 MHz のキャリアをクロック信号に用いている。アンプ 207 は 13.56 MHz のキャリアを増幅し、クロック信号として論理回路 208 に供給する。また A S K 変調や P S K 変調された通信信号は復調回路 206 で復調される。復調後の信号も論理回路 208 に送られ解析される。論理回路 208 で解析された信号はメモリコントロール回路 209 に送られ、それに基づき、メモリコントロール回路 209 はメモリ回路 210 を制御し、メモリ回路 210 に記憶されたデータを取り出し論理回路 205 に送られる。メモリ回路 210 に記憶されたデータは論理回路 205 でエンコード処理されたのちアンプ 204 で増幅され、その信号によって、変調回路 203 はキャリアに変調をかける。一方、整流回路 220 に入った通信信号は整流され、電源回路 221 に入力される。電源回路 221 はアンプ 207、復調回路 206、論理回路 208、メモリコントロール回路 209、メモリ回路 210、論理回路 205、アンプ 204、変調回路 203 などに電力を供給する。このようにしてパッシブタイプの R F I D は動作する。

【特許文献 1】特開 2005 - 316724 号公報

【特許文献 2】特表 2006 - 503376 号公報

【発明の開示】

【発明が解決しようとする課題】

#### 【0006】

しかしながら、図 3 に示したように、駆動用の電池を備えたアクティブタイプの R F I D の場合、個体情報の送受信時間及び送受信に必要な電波の強度設定に応じて、電池は経時的に消耗する。そして、最終的には個体情報の送受信に必要な電力が電池から得られなくなるといった課題があった。このため、駆動用の電池を備えたアクティブタイプの R F I D を使用し続けるためには、電池の残存容量の確認や電池の交換をする作業を要するという課題があった。

#### 【0007】

また、図 2 に示したように、駆動するための電源を外部からの電波または電磁波（搬送波）の電力を利用して作り出すパッシブタイプの R F I D の場合、長距離からの信号の送受信、及び電波を送信するための電力の確保が難しく、良好な送受信状態を実現することが難しいといった課題があった。このため、駆動するための電源を外部からの電波または電磁波（搬送波）の電力を利用して作り出すパッシブタイプの R F I D を使用するためには、外部からの電波または電磁波（搬送波）の電力の供給が十分となる、電力供給手段であるリーダ/ライタのアンテナから近距離に限られるという課題があった。

#### 【0008】

そこで本発明は、R F I D の駆動用の電池の経時的劣化に伴う電池の残存容量の確認や電池の交換作業をすることなく、個体情報を送受信することができ、且つ外部からの電波ま

10

20

30

40

50

たは電磁波（搬送波）の電力が十分でない場合であっても良好な個体情報の送受信状態を維持するRFIDを有する半導体装置を提供することを課題とする。

【課題を解決するための手段】

【0009】

上述の諸問題を解決するため、RFIDにおける電力を供給するための電源としてバッテリー（2次電池ともいう）を設ける。そして、本発明の半導体装置は、駆動するための電源を外部から受信した信号の電力を利用して作りだし、外部から受信した信号から得られる電力が所定の電力より大きいときには、その余剰電力をバッテリーに蓄え、外部から受信した信号から得られる電力が所定の電力より小さいときには、バッテリーから得られる電力を駆動するための電力に用いる。

10

【0010】

本発明の半導体装置の一は、バッテリーを備え、信号を非接触で送受信する回路と、信号から得られる電力から所望の電圧を生成する回路と、を有する半導体装置であって、受信された信号の電力が所定の電力より小さいときには、受信された信号から得られる電力と、該バッテリーから出力される電力と、から生成された電圧を用いて信号処理が行われ、受信された信号の電力が所定の電力より大きいときには、受信された信号から得られる電力から生成された電圧を用いて信号処理が行われ、且つ該バッテリーへ電力が蓄えられる構成とする。

【0011】

また、別の本発明の半導体装置の一は、信号を受信するための受信手段と、該受信手段によって受信された信号を処理して送信するための信号を生成する信号処理手段と、該信号処理手段により生成された信号を送信するための送信手段と、供給された電力を蓄える電力蓄積手段と、を有し、該信号処理手段は、該受信手段によって受信された信号を直流電力に変換する電力変換手段と、供給される電力から所定の電圧を生成する電圧生成手段と、該電力変換手段により変換された電力が所定の電力より大きいときには、該電力変換手段により出力される電力を該電圧生成手段及び該バッテリーに供給し、該電力変換手段により変換された電力が所定の電力より小さいときには、該電力変換手段により出力される電力を該電圧生成手段に供給し、且つ該バッテリーに蓄えられた電力を該信号処理回路に供給する、制御手段と、を備えている構成とする。

20

【0012】

また、別の本発明の半導体装置の一は、信号を受信するための第1の受信手段と、該第1の受信手段よりも受信距離が大きい第2の受信手段と、該第1の受信手段によって受信された信号を処理して送信するための信号を生成する信号処理手段と、該信号処理手段により生成された信号を送信するための第1の送信手段と、該第1の送信手段よりも送信距離が大きく、該第2の受信手段によって受信された信号を送信するための第2の送信手段と、供給された電力を蓄える電力蓄積手段と、を有し、該信号処理手段は、該第1の受信手段によって受信された信号を直流電力に変換する電力変換手段と、供給される電力から所定の電圧を生成する電圧生成手段と、該電力変換手段により変換された電力が所定の電力より大きいときには、該電力変換手段により出力される電力を該電圧生成手段及び該バッテリーに供給し、該電力変換手段により変換された電力が所定の電力より小さいときには、該電力変換手段により出力される電力を該電圧生成手段に供給し、且つ該バッテリーに蓄えられた電力を該信号処理回路に供給する、制御手段と、を備えている構成とする。

30

40

【0013】

また、別の本発明の半導体装置の一は、信号を送受信するアンテナ回路と、該アンテナ回路により受信された信号を処理して、送信するための信号を該アンテナ回路に供給する信号処理回路と、供給された電力を蓄えるバッテリーと、を有し、該信号処理回路は、アンテナ回路により受信された信号を整流して、直流電力を出力する整流回路と、供給された電力から所定の電圧を生成する電源回路と、該整流回路から出力された電力が所定の電力より大きいときには該整流回路から出力された電力を該電源回路及び該バッテリーに供給し、該整流回路から出力された電力が所定の電力より小さいときには該整流回路から出力

50

された電力を該電源回路に供給し、且つ該バッテリーに蓄えられた電力を該電源回路に供給する、制御手段と、を備えている構成とする。

【 0 0 1 4 】

また、別の本発明の半導体装置の一は、信号を送受信する第 1 のアンテナ回路と、該第 1 のアンテナ回路より送受信距離が大きい第 2 のアンテナ回路と、該第 1 のアンテナ回路により受信された信号を処理して、送信するための信号を該第 1 のアンテナ回路に供給する信号処理回路と、供給された電力を蓄えるバッテリーと、を有し、該信号処理回路は、アンテナ回路により受信された信号を整流して、直流電力を出力する整流回路と、供給された電力から所定の電圧を生成する電源回路と、該整流回路から出力された電力が所定の電力より大きいときには該整流回路から出力された電力を該電源回路及び該バッテリーに供給し、該整流回路から出力された電力が所定の電力より小さいときには該整流回路から出力された電力を該電源回路に供給し、且つ該バッテリーに蓄えられた電力を該電源回路に供給する、制御手段と、を備えている構成とする。

10

【 0 0 1 5 】

また、別の本発明の半導体装置の一は、上記構成において、該第 2 のアンテナ回路は該第 1 のアンテナ回路のキャリア周波数と同調している構成とする。

【 0 0 1 6 】

また、別の本発明の半導体装置の一は、上記構成において、該第 1 のアンテナ回路には第 1 のアンテナと第 1 のコンデンサを含み、該第 2 のアンテナ回路には第 2 のアンテナと第 2 のコンデンサを含む構成とする。

20

【 0 0 1 7 】

また、別の本発明の半導体装置の一は、上記構成において、該第 1 のアンテナ及び該第 2 のアンテナは導線を巻いたコイルである構成とする。

【 0 0 1 8 】

また、別の本発明の半導体装置の一は、上記構成において、該第 2 のアンテナのコイル径は第 1 のアンテナのコイル径より大きい構成とする。

【 0 0 1 9 】

なお、本発明に示すスイッチは、様々な形態のものを用いることができ、一例として、電氣的スイッチや機械的なスイッチなどがある。つまり、電流の流れを制御できるものであればよく、特定のものに限定されず、様々なものを用いることができる。例えば、トランジスタでもよいし、ダイオード（PNダイオード、PINダイオード、ショットキーダイオード、ダイオード接続のトランジスタなど）でもよいし、それらを組み合わせた論理回路でもよい。よって、スイッチとしてトランジスタを用いる場合、トランジスタの極性（導電型）は特に限定されない。ただし、オフ電流が少ない方が望ましい場合、オフ電流が少ない方の極性のトランジスタを用いることが望ましい。オフ電流が少ないトランジスタとしては、LDD領域を設けているものやマルチゲート構造にしているもの等がある。また、スイッチとして動作させるトランジスタのソース端子の電位が、低電位側電源（ $V_{ss}$ 、 $GND$ 、 $0V$ など）に近い状態の場合はNチャネル型を、反対に、ソース端子の電位が、高電位側電源（ $V_{dd}$ など）に近い状態の場合はPチャネル型を用いることが望ましい。なぜなら、ゲートソース間電圧の絶対値を大きくできるため、トランジスタがスイッチとしての機能を果たし易くなるからである。なお、Nチャネル型とPチャネル型の両方を用いて、CMOS型のスイッチにしてもよい。CMOS型のスイッチにすると、スイッチを介して出力する電圧（つまりスイッチへの入力電圧）が、出力側の電圧に対して、高い、若しくは低いことにより、状況が変化する場合においても、適切に動作させることが出来る。

30

40

【 0 0 2 0 】

なお、本発明において、接続されているとは、電氣的に接続されている場合と直接接続されている場合とを含むものとする。したがって、本発明が開示する構成において、所定の接続関係に加え、その間に電氣的な接続を可能とする他の素子（例えば、スイッチやトランジスタや容量素子やインダクタや抵抗素子やダイオードなど）が配置されていてもよい

50

。あるいは、間に他の素子を挟まずに、直接接続されて、配置されていてもよい。なお、電氣的な接続を可能とする他の素子を間に介さずに接続されていて、直接接続されている場合のみを含む場合には、直接接続されている、と記載するものとする。なお、電氣的に接続されている、と記載する場合は、電氣的に接続されている場合と直接接続されている場合とを含むものとする。

#### 【 0 0 2 1 】

なお、本発明において、トランジスタは、様々な形態のトランジスタを適用させることができる。よって、適用可能なトランジスタの種類に限定はない。したがって、非晶質シリコンや多結晶シリコンに代表される非単結晶半導体膜を用いた薄膜トランジスタ（TFT）、半導体基板やSOI基板を用いて形成されるトランジスタ、MOS型トランジスタ、接合型トランジスタ、バイポーラトランジスタ、ZnO、a-InGaZnOなどの化合物半導体を用いたトランジスタ、有機半導体やカーボンナノチューブを用いたトランジスタ、その他のトランジスタを適用することができる。なお、非単結晶半導体膜には水素またはハロゲンが含まれていてもよい。また、トランジスタが配置されている基板の種類は、様々なものを用いることができ、特定のものに限定されることはない。従って例えば、単結晶基板、SOI基板、ガラス基板、石英基板、プラスチック基板、紙基板、セロファン基板、石材基板などに配置することが出来る。また、ある基板でトランジスタを形成し、その後、別の基板にトランジスタを移動させて、別の基板上に配置するようにしてもよい。

#### 【 0 0 2 2 】

なお、トランジスタの構成は、様々な形態をとることができる。特定の構成に限定されない。例えば、ゲート本数が2本以上になっているマルチゲート構造を用いてもよい。マルチゲート構造にすることにより、オフ電流を低減し、トランジスタの耐圧を向上させて信頼性を良くし、若しくは飽和領域で動作する時に、ドレイン・ソース間電圧が変化しても、ドレイン・ソース間電流があまり変化せず、フラットな特性にすることができる。また、チャンネルの上下にゲート電極が配置されている構造でもよい。チャンネルの上下にゲート電極が配置されている構造にすることにより、チャンネル領域が増えるため、電流値を大きくする、若しくは空乏層ができやすくなってS値を小さくすることができる。また、チャンネルの上にゲート電極が配置されている構造でもよいし、チャンネルの下にゲート電極が配置されている構造でもよいし、正スタガ構造であってもよいし、逆スタガ構造でもよいし、チャンネル領域が複数の領域に分かれていてもよいし、並列に接続されていてもよいし、直列に接続されていてもよい。また、チャンネル（もしくはその一部）にソース電極やドレイン電極が重なっていてもよい。チャンネル（もしくはその一部）にソース電極やドレイン電極が重なっている構造にすることにより、チャンネルの一部に電荷がたまって、動作が不安定になることを防ぐことができる。また、LDD領域があってもよい。LDD領域を設けることにより、オフ電流を低減し、トランジスタの耐圧を向上させて信頼性を良くし、若しくは飽和領域で動作する時に、ドレイン・ソース間電圧が変化しても、ドレイン・ソース間電流があまり変化せず、フラットな特性にすることができる。

#### 【 0 0 2 3 】

なお、すでに述べたように、本発明におけるトランジスタは、様々なタイプを用いることができ、様々な基板上に形成させることができる。したがって、回路の全てが、ガラス基板上に形成されていてもよいし、プラスチック基板に形成されていてもよいし、単結晶基板に形成されていてもよいし、SOI基板上に形成されていてもよいし、どのような基板上に形成されていてもよい。回路の全てが同じ基板上に形成されていることにより、部品点数を減らしてコストの低減若しくは回路部品との接続点数を減らして信頼性の向上を図ることができる。あるいは、回路の一部が、ある基板に形成されており、回路の別の一部が、別の基板に形成されていてもよい。つまり、回路の全てが同じ基板上に形成されていなくてもよい。例えば、回路の一部は、ガラス基板上にトランジスタを用いて形成し、回路の別の一部は、単結晶基板上に形成し（ICチップ）、そのICチップをCOG（Chip On Glass）で接続してガラス基板上に配置してもよい。あるいは、そのI



CチップをTAB (Tape Automated Bonding) やプリント基板を用いてガラス基板と接続してもよい。このように、回路の一部が同じ基板に形成されていることにより、部品点数を減らしてコストの低減若しくは回路部品との接続点数を減らして信頼性の向上を図ることができる。また、駆動電圧が高い部分や駆動周波数が高い部分は、消費電力が大きくなってしまうので、そのような部分は同じ基板に形成しないようにすれば、消費電力の向上を防ぐことができる。

#### 【0024】

なお、本発明において、ある物の上に形成されている、あるいは、～上に形成されている、というように、～の上に、あるいは、～上に、という記載については、ある物の上に直接接していることに限定されない。直接接してはいない場合、つまり、間に別のものが挟まっている場合も含むものとする。従って例えば、層Aの上に（もしくは層A上に）、層Bが形成されている、という場合は、層Aの上に直接接して層Bが形成されている場合と、層Aの上に直接接して別の層（例えば層Cや層Dなど）が形成されていて、その上に直接接して層Bが形成されている場合とを含むものとする。また、～の上方に、という記載についても同様であり、ある物の上に直接接していることに限定されず、間に別のものが挟まっている場合も含むものとする。従って例えば、層Aの上方に、層Bが形成されている、という場合は、層Aの上に直接接して層Bが形成されている場合と、層Aの上に直接接して別の層（例えば層Cや層Dなど）が形成されていて、その上に直接接して層Bが形成されている場合とを含むものとする。なお、～の下に、あるいは、～の下方に、の場合についても、同様であり、直接接している場合と、接していない場合とを含むこととする。

#### 【発明の効果】

#### 【0025】

本発明の半導体装置は、バッテリーを有することを特徴とする。そのため、従来のように、電池の経時的な劣化に伴う個体情報の送受信にするための電力の不足を防止することができる。そして、バッテリーは、充電器に直接接続することなく、外部からの電波または電磁波の電力を利用してバッテリーを充電することができる。その結果、アクティブタイプのRFIDのような電池の残存容量の確認や電池の交換をする作業が発生するといったことなく、使用し続けることが可能になる。加えて、RFIDを駆動するための電力を常にバッテリー内に保持することにより、RFIDが動作するための十分な電力が得られ、リーダ/ライタとの通信距離を伸ばすことができる。

#### 【0026】

なお、本発明において、半導体装置とは半導体素子（トランジスタやダイオードなど）を含む回路を有する装置をいう。また、半導体特性を利用することで機能しうる装置全般でもよい。そして、半導体装置の形状としては、ラベル型、円筒型、カード型、箱型のいずれでもよく様々な形態を用いることができる。

#### 【発明を実施するための最良の形態】

#### 【0027】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って本実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じ物を指し示す符号は異なる図面間において共通とする。

#### 【0028】

##### （実施の形態1）

まず、本発明の実施の形態1に係る半導体装置の構成の概略について簡単に説明する。

#### 【0029】

半導体装置は、アンテナ回路と、アンテナ回路によって受信された信号を処理する信号処理回路と、供給される電力を蓄えるバッテリーと、を有している。

#### 【0030】

アンテナ回路は、信号を受信するアンテナを有している。

【0031】

アンテナ回路のアンテナ形状としては、様々な形態をとることができる。例えば、いわゆる、ダイポールアンテナ、ループアンテナ、八木アンテナ、パッチアンテナ又は微小アンテナなどの形状をとることができる。信号処理回路に含まれるトランジスタを形成する基板上にアンテナも形成する場合には、好ましくは、アンテナ形状を微小ループアンテナや、微小ダイポールアンテナなどの形状のアンテナとするとよい。

【0032】

また、アンテナ回路には、受信した信号の周波数を変更する手段を有していても良い。例えば、アンテナ形状がループアンテナのとき、アンテナを構成するアンテナコイルと、コンデンサとにより共振回路を形成していてもよい。

10

【0033】

信号処理回路は、供給される電力から半導体装置の所定の電圧を生成する電源回路と、アンテナ回路によって受信された信号を整流して、電源回路に直流電力を供給する整流回路と、を有している。

【0034】

また、信号処理回路は、整流回路から出力される電力が、信号処理回路を動作させるのに必要な電力より十分に大きいときには、整流回路から出力される電力のうち余剰電力をバッテリーに蓄え、整流回路から出力される電力が、信号処理回路を動作させるのに十分でないときには、バッテリーからも電源回路に電力を供給する制御手段を有している。

20

【0035】

バッテリーにはリチウムイオン電池、リチウム二次電池、ニッケル水素電池、ニカド電池、有機ラジカル電池などの電池が使用可能であるが、これには限定されない。また大容量のコンデンサーなどを用いても良い。

【0036】

制御手段としては、整流回路に制御回路を介してバッテリーを接続することにより実現することができる。バッテリーを接続することによって、余剰電力をバッテリーに蓄え、整流回路から出力される電力が低下した時にはバッテリーから電源回路に電力を供給する。

【0037】

制御回路の動作は以下のとおりである。

30

【0038】

制御回路はバッテリーから出力される電圧と整流回路から出力される電圧とを比較する。整流回路から出力される電圧がバッテリーから出力される電圧よりも十分高ければ、整流回路とバッテリーとを接続する。このとき整流回路から出力される電力はバッテリーと電源回路の両方に供給され、余剰電力がバッテリーに蓄えられる。

【0039】

整流回路から出力される電圧がバッテリーから出力される電圧と比較して十分な高さでなくなると電源回路とバッテリーとを接続する。このとき、整流回路から出力された電圧がバッテリーから出力された電圧より高いときには、整流回路から出力される電力が電源回路に供給され、バッテリーへの充電やバッテリーの電力の消費はない。そして、整流回路から出力される電圧がバッテリーから出力される電圧より低くなると、バッテリーから電源回路に電力を供給する。

40

【0040】

つまり、制御回路は整流回路から出力される電圧とバッテリーから出力される電圧とに応じて電流の方向を制御する。

【0041】

次に、本発明の実施の形態1に係る半導体装置の構成例を図1に示すブロック図を用いて、詳しく説明する。

【0042】

本発明の実施の形態1に係る半導体装置は、アンテナ回路101と、信号処理回路102

50

と、バッテリー 131 と、を有する。

【0043】

アンテナ回路 101 は、例えば図 22 (A) に示すように、アンテナコイル 2201 と、コンデンサ 2202 とを有し、アンテナコイル 2201 とコンデンサ 2202 とにより共振回路を形成していてもよい。

【0044】

信号処理回路 102 は、変調回路 103 と、アンプ 104 と、論理回路 105 と、復調回路 106 と、アンプ 107 と、論理回路 108 と、メモリコントロール回路 109 と、メモリ回路 110 と、整流回路 120 と、電源回路 121 と、制御回路 130 と、を有している。

10

【0045】

整流回路 120 は、例えば図 22 (B) に示すように、整流素子 2203 と整流素子 2204 と、コンデンサ 2205 を有し、アンテナ回路 101 で受信した交流信号を整流素子 2203 及び整流素子 2204 によって半波整流し、コンデンサ 2205 によって平滑する。そして、整流回路 120 から出力される電圧は、電源回路 121 及び制御回路 130 に供給される。

【0046】

制御回路 130 の例を図 4 に示す。

【0047】

制御回路 130 は整流素子 404、整流素子 405、電圧比較回路 401、スイッチ 402、及びスイッチ 403 を有している。

20

【0048】

電圧比較回路 401 は、バッテリー 131 から出力される電圧と整流回路 120 から出力される電圧とを比較する。整流回路 120 から出力される電圧がバッテリー 131 から出力される電圧よりも十分に高いときには、電圧比較回路 401 はスイッチ 402 をオンにし、スイッチ 403 をオフにする。すると、整流回路 120 から整流素子 404 及びスイッチ 402 を介してバッテリー 131 に電流が流れる。一方、整流回路 120 から出力される電圧がバッテリー 131 から出力される電圧と比較して十分な高さでなくなると、電圧比較回路 401 はスイッチ 402 をオフにし、スイッチ 403 をオンにする。このとき、整流回路 120 から出力された電圧がバッテリーから出力された電圧より高ければ、整流素子 405 には電流が流れないが、整流回路 120 から出力された電圧がバッテリーから出力された電圧より低ければ、バッテリー 131 からスイッチ 403 及び整流素子 405 を介して電源回路 121 に電流が流れる。

30

【0049】

制御回路は本実施の形態の記載に限定されず他の形式を用いても良い。

【0050】

また、電圧比較回路 401 の例を図 5 に示す。

【0051】

電圧比較回路 401 は、バッテリー 131 から出力される電圧を抵抗素子 501 と抵抗素子 502 で抵抗分割し、整流回路 120 から出力される電圧を抵抗素子 503 と抵抗素子 504 で抵抗分割し、それぞれ抵抗分割した電圧をコンパレータ 505 に入力している。コンパレータ 505 の出力にはインバータ形式のバッファ回路 506 及びバッファ回路 507 を直列に接続する。そして、バッファ回路 506 の出力をスイッチ 403 の制御端子に入力し、バッファ回路 507 の出力をスイッチ 402 の制御端子に入力し、図 4 のスイッチ 402 及びスイッチ 403 のオンオフを制御する。なお、スイッチ 402 及びスイッチ 403 は制御端子に入力される信号が H レベルのときオンし、L レベルのときオフするものとする。

40

【0052】

また、抵抗分割して、コンパレータ 505 に入力する電圧を調整することにより、バッテリーから出力される電圧より整流回路から出力される電圧がどれだけ高くなったら、ス

50

スイッチ 402 をオンにし、スイッチ 403 をオフにするかを制御することができる。

【0053】

電圧比較回路は本実施の形態の記載に限定されず他の形式を用いても良い。

【0054】

本発明の実施の形態 1 に係る半導体装置の信号処理については以下のとおりである。アンテナ回路 101 によって受信された通信信号が復調回路 106 及びアンプ 107 に入力される。通常、通信信号は 13.56 MHz、915 MHz などのキャリアを ASK 変調、PSK 変調などの処理をおこなって送られてくる。

【0055】

図 1 は 13.56 MHz の通信信号を用いた場合の例である。信号を処理するためには基準となるクロック信号が必要であり、この例では 13.56 MHz のキャリア周波数をクロック信号に用いている。アンプ 107 は 13.56 MHz のキャリアを増幅し、クロック信号として論理回路 108 に供給する。また ASK 変調や PSK 変調された通信信号は復調回路 106 で復調される。復調後の信号も論理回路 108 に送られ解析される。論理回路 108 で解析された信号はメモリコントロール回路 109 に送られ、それに基づき、メモリコントロール回路 109 はメモリ回路 110 を制御する。そして、メモリコントロール回路 109 は、メモリ回路 110 に記憶されたデータを取り出し論理回路 105 に送る。論理回路 105 に送られたデータは、論理回路 105 でエンコード処理されたのちアンプ 104 で増幅され、その信号によって、変調回路 103 はキャリアに変調をかける。このようにして、本発明の実施の形態 1 に係る半導体装置は動作する。

【0056】

ここでは 13.56 MHz の通信信号について述べたが本発明は 13.56 MHz に限定されるものではなく、125 KHz、UHF 帯周波数、2.45 GHz その他の周波数においても実現することが可能である。また、ブロック構成についても図 1 に示した以外の構成でも実現は可能である。

【0057】

次に、本発明の実施の形態 1 に係る半導体装置の模式図を図 6 に示す。

【0058】

半導体装置は、基体 1101 内に、信号処理回路 1102 と、アンテナ 1103 と、バッテリー 1104 と、を有している。アンテナ 1103 は接続端子 1105a 及び接続端子 1105b を備えている。アンテナ 1103 は、接続端子 1105a 及び接続端子 1105b のそれぞれが信号処理回路 1102 と接続されている。

【0059】

なお、図 6 においては、信号処理回路 1102、アンテナ 1103 及びバッテリー 1104 が形成された基板については図示されていない。

【0060】

基体 1101 は、少なくとも 2 枚のシートを有しており、この 2 枚のシートが張り合わされている。シートとしては、紙、プラスチックなどの材料を用いることができる。

【0061】

信号処理回路 1102 に含まれるトランジスタは、様々な形態のトランジスタを適用させることが出来る。よって、適用可能なトランジスタの種類に限定はない。したがって、非晶質シリコンや多結晶シリコンに代表される非単結晶半導体膜を用いた薄膜トランジスタ (TFET)、半導体基板や SOI 基板を用いて形成されるトランジスタ、MOS 型トランジスタ、接合型トランジスタ、バイポーラトランジスタ、ZnO、a-InGaZnO などの化合物半導体を用いたトランジスタ、有機半導体やカーボンナノチューブを用いたトランジスタ、その他のトランジスタを適用することができる。なお、非単結晶半導体膜には水素またはハロゲンが含まれていてもよい。また、信号処理回路 1102 が形成されている基板の種類は、様々なものを用いることができ、特定のものに限定されることはない。従って例えば、単結晶基板、SOI 基板、ガラス基板、石英基板、プラスチック基板、紙基板、セロファン基板、石材基板などに形成することが出来る。また、ある基板に信号

処理回路 1 1 0 2 を形成し、その後、別の基板に信号処理回路 1 1 0 2 を移動させて、別の基板上に配置するようにしてもよい。

【 0 0 6 2 】

アンテナ 1 1 0 3 の形状としては、図示されたものに限定されず様々な形態をとることができる。例えば、いわゆる、ダイポールアンテナ、ループアンテナ、八木アンテナ、パッチアンテナ又は微小アンテナなどの形状をとることができる。信号処理回路 1 1 0 2 に含まれるトランジスタを形成する基板上にアンテナ 1 1 0 3 も形成する場合には、特に、好ましくは、アンテナ形状を微小ループアンテナや、微小ダイポールアンテナなどの形状のアンテナとするとよい。アンテナ 1 1 0 3 は、信号処理回路 1 1 0 2 が形成された基板上に形成されていてもよいし、信号処理回路 1 1 0 2 の形成された基板とは別の基板上に形成してもよい。そして、アンテナ 1 1 0 3 を形成する基板の種類は、様々なものを用いることができ、特定のものに限定されることはない。従って例えば、単結晶基板、S O I 基板、ガラス基板、石英基板、プラスチック基板、紙基板、セロファン基板、石材基板などに形成することが出来る。そして、アンテナ 1 1 0 3 を信号処理回路 1 1 0 2 の形成された基板と同じ基板に形成する場合には、スパッタリング法や、C V D 法、スピンコーティング法などにより導電膜を形成し、導電膜をパターンニングしてアンテナ 1 1 0 3 を形成してもよいし、インクジェット法に代表される液滴吐出法又はスクリーン印刷法などによりアンテナ 1 1 0 3 を形成してもよい。アンテナ 1 1 0 3 を信号処理回路 1 1 0 2 の形成された基板と別の基板に形成する場合にも上述した方法によりアンテナ 1 1 0 3 を形成することができるが、好ましくは、特にスクリーン印刷法によりアンテナ 1 1 0 3 を形成するとよい。なお、パターンニングとは、膜を形状加工することをいい、フォトリソグラフィ技術によって膜のパターンを形成すること（例えば、感光性アクリルにコンタクトホールを形成することや、感光性アクリルをスペーサとなるように形状加工することを含む）や、フォトリソグラフィ技術によってマスクパターンを形成し、当該マスクパターンを用いてエッチング加工を行うことなどをいう。

【 0 0 6 3 】

アンテナの具体的な形状の例を図 2 3 ( A ) ~ ( E ) に示す。なお、ここでは説明を簡単にするためバッテリー 1 1 0 4 に相当するものは記載されていないが本発明の実施の形態 1 に係る半導体装置にはバッテリーが備えられる。

【 0 0 6 4 】

図 2 3 ( A ) は信号処理回路の周りを一面のアンテナで覆ったものである。基体 2 3 0 0 内にアンテナ 2 3 0 1 と信号処理回路 2 3 0 2 とを有している。図面では信号処理回路 2 3 0 2 の周りをアンテナ 2 3 0 1 で覆う構成になっているが、全面をアンテナで覆い、その上に信号処理回路 2 3 0 2 を有している構成でもよい。

【 0 0 6 5 】

図 2 3 ( B ) は信号処理回路の周りを細いアンテナを回るように配置したものである。基体 2 3 0 3 内にアンテナ 2 3 0 4 と信号処理回路 2 3 0 5 とを有している。なお、アンテナの配線は一例であってこれに限定するものではない。

【 0 0 6 6 】

図 2 3 ( C ) は高周波数のアンテナである。基体 2 3 0 6 内にアンテナ 2 3 0 7 と信号処理回路 2 3 0 8 とを有している。

【 0 0 6 7 】

図 2 3 ( D ) は 1 8 0 度無指向性（どの方向からでも同じく受信可能）なアンテナである。基体 2 3 0 9 内にアンテナ 2 3 1 0 と信号処理回路 2 3 1 1 とを有している。

【 0 0 6 8 】

図 2 3 ( E ) は棒状に長く伸ばしたアンテナである。基体 2 3 1 2 内にアンテナ 2 3 1 3 と信号処理回路 2 3 1 4 とを有している。

【 0 0 6 9 】

アンテナは信号処理回路が形成された基板上に形成してもよいし、信号処理回路が形成された基板とは別の基板にアンテナを形成してもよい。なお、信号処理回路の形成された基

10

20

30

40

50

板とアンテナとの接続は公知の方法で行うことができる。例えばアンテナと信号処理回路が形成された基板とをワイヤボンディング接続やバンプ接続を用いて接続する、あるいはチップ化した信号処理回路の形成された基板一面を電極にしてアンテナに貼り付けるという方法を取ってもよい。この方式では基板とアンテナとをACF (Anisotropic Conductive Film; 異方性導電性フィルム) を用いて貼り付けることができる。

#### 【0070】

アンテナに必要な適正な長さは受信に用いる周波数によって異なる。一般には波長の整数分の1の長さにとすると良いとされる。例えば周波数が2.45GHzの場合は約60mm (1/2波長)、約30mm (1/4波長) とすれば良い。

10

#### 【0071】

バッテリー1104には、リチウムイオン電池、リチウム二次電池、ニッケル水素電池、ニカド電池、有機ラジカル電池、鉛蓄電池、空気二次電池、ニッケル亜鉛電池、銀亜鉛電池などの二次電池が適用可能であるが、これには限定されない。また大容量のコンデンサーなどを適用してもよい。特に、リチウムイオン電池やリチウム二次電池は充放電容量が大きいので、本発明の実施の形態1に係る半導体装置に備えるバッテリーに適用することで小型化を図ることができる。なお、リチウムイオン電池の活物質や電解質をスパッタリング法により形成することにより、バッテリー1104を信号処理回路1102が形成された基板上に形成してもよいし、アンテナ1103が形成された基板上に形成されていてもよい。信号処理回路1102やアンテナ1103が形成された基板上にバッテリー1104を形成することにより、歩留まりが向上する。金属リチウム電池は、正極活物質にリチウムイオン含有遷移金属酸化物、金属酸化物、金属硫化物、鉄系化合物、導電性ポリマー若しくは有機イオウ系化合物等を用い、負極活物質にリチウム(合金)、電解質に有機系電解液若しくはポリマー電解質などを用いることでより充放電容量の大きなバッテリー1104とすることができる。

20

#### 【0072】

なお、本発明の実施の形態1に係る半導体装置の構成としては、図6に示すものに限られない。つまり、図6では、断面からみると、アンテナ1103とバッテリー1104との間に信号処理回路1102が配置されている構成を示しているが、アンテナ1103と信号処理回路1102との間にバッテリー1104が配置されていてもよいし、バッテリー1104と信号処理回路1102との間にアンテナ1103が配置されていてもよい。また、アンテナ1103とバッテリー1104と信号処理回路1102との面積比もこれに限られるものではない。つまり、本発明の実施の形態1に係る半導体装置は、断面から層別に見たときに、アンテナ1103とバッテリー1104と信号処理回路1102との位置関係は限定されない。また、アンテナ1103と信号処理回路1102とがそれぞれ別の基板に形成されていてもよいし、アンテナ1103と信号処理回路1102とバッテリー1104とが同じ基板上に形成されていてもよい。

30

#### 【0073】

図8(A)に示すように、基板801上に信号処理回路802と、アンテナ803が形成され、基板801の、信号処理回路802及びアンテナ803が形成された面側にバッテリー804が張り合わされていてもよいし、図8(B)に示すように、基板801の信号処理回路802及びアンテナ803が形成された面とは反対側にバッテリー804が張り合わされていてもよい。なお、アンテナ803は、接続端子805a及び接続端子805bのそれぞれが信号処理回路802と接続されている。

40

#### 【0074】

また、図9(A)に示すように、アンテナ903が形成された基板901の、アンテナ903が形成された面側に信号処理回路が形成された基板902が張り合わされ、さらにバッテリー904が張り合わされていてもよい。なお、このとき、バッテリー904の面積が基板901の面積より小さいのであれば、バッテリー904と信号処理回路が形成された基板902とは重ならないように配置してもよい。重なるのであれば、信号処理回路が

50

形成された基板 902 上にバッテリー 904 を貼り合わせれば、信号処理回路と、アンテナ 903 の接続端子 905 a 及び接続端子 905 b と、の接続が容易となり、また、信号処理回路が形成された基板 902 とバッテリー 904 との接続も容易となるので好ましい。また、図 9 (B) に示すように、アンテナ 903 が形成された基板 901 の、アンテナ 903 が形成された面側に信号処理回路が形成された基板 902 が張り合わされ、さらに反対の面側にバッテリー 904 が張り合わされていてもよい。

【0075】

本発明の実施の形態 1 に係る半導体装置によれば、電力を蓄えるバッテリーを有しているので、電池の交換が不要である。また、受信する信号が弱くなっても、バッテリーから信号処理回路に電力を供給することができるので、半導体装置を動作させ通信を行うことができる。つまり、弱い信号でも通信が可能であるので、通信距離の延長、及び安定した通信を行うことができる。

10

【0076】

また、受信した信号が強ければ自動的にバッテリーに電力を蓄えることができるので、使用者が意図的に充電作業を行わなくても充電を行うことができる。もちろん、バッテリーに蓄えられた電力が小さくなれば、使用者が意図的に充電を行うことも容易にできる。

【0077】

(実施の形態 2)

本発明の実施の形態 2 に係る半導体装置は、本発明の実施の形態 1 に係る半導体装置に、いわゆるブースターアンテナを備えた構成を示す。

20

【0078】

まず、本発明の実施の形態 2 に係る半導体装置の概略について簡単に説明する。

【0079】

半導体装置は、アンテナ回路と、アンテナ回路によって受信された信号を処理する信号処理回路と、供給される電力を蓄えるバッテリーと、を有している。

【0080】

なお、アンテナ回路は、第 1 のアンテナ部と、第 2 のアンテナ部と、を有している。そして、第 1 のアンテナ部は第 1 のアンテナコイルを備え、第 2 のアンテナ部は第 1 のアンテナコイルより外径の大きい第 2 のアンテナコイルを備えている。そして、第 1 のアンテナ部と第 2 のアンテナ部とは送受信周波数が同調している。アンテナコイルとはループアンテナ形状のアンテナをいい、導線を環状にしたものである。アンテナコイルには、導線を複数回巻いたものを含む。

30

【0081】

また、アンテナ回路には、コンデンサを有していてもよい。そしてアンテナとコンデンサとにより共振回路を構成していてもよい。つまり、第 1 のアンテナ部及び第 2 アンテナ部にそれぞれコンデンサが接続され、それぞれ共振回路を形成していてもよい。その場合には、第 1 のアンテナコイルと第 1 のコンデンサにより形成された第 1 の共振回路の共振周波数と、第 2 のアンテナコイルと第 2 のコンデンサにより形成された第 2 の共振回路の共振周波数とを同調させるようにする。

【0082】

第 1 のアンテナコイルは信号処理回路に接続され、第 2 のアンテナコイルは第 1 のアンテナコイルの中心軸が第 2 のアンテナコイルの導線環内に位置するように配置されている。好ましくは、第 1 のアンテナコイルと第 2 のアンテナコイルとは、互いの中心軸とが一致するように配置する。

40

【0083】

第 1 のアンテナ部と第 2 のアンテナ部とは共振周波数が同調しているので、第 2 のアンテナ部で信号を受信して磁界が発生すると、相互誘導により第 1 のアンテナ部に誘導起電力が発生する。こうして、より通信距離が近いときには主に第 1 のアンテナ部で信号を受信し、通信距離が遠くなると主に第 2 のアンテナ部で信号を受信することにより、効率よく誘導起電力を得ることができる。

50

## 【 0 0 8 4 】

信号処理回路は、供給される電力から半導体装置の所定の電圧を生成する電源回路と、第1のアンテナ部によって受信された信号によって発生した誘導起電圧を整流して、電源回路に直流電力を供給する整流回路と、を有している。また、信号処理回路は、整流回路から出力される電圧が、バッテリーから出力される電圧より十分に高いときには、整流回路から出力される電力のうち余剰電力をバッテリーに蓄え、整流回路から出力される電圧が、バッテリーから出力される電圧より低いときには、バッテリーから電源回路に電力を供給する制御手段を有している。

## 【 0 0 8 5 】

バッテリーにはリチウムイオン電池、ニッケル水素電池、ニカド電池、有機ラジカル電池などの電池が使用可能であるが、これには限定されない。また大容量のコンデンサーなどを用いても良い。

10

## 【 0 0 8 6 】

制御手段としては、整流回路に制御回路を介してバッテリーを接続することにより実現することができる。バッテリーを接続することによって、余剰電力をバッテリーに蓄え、整流回路から出力される電力が低下した時にはバッテリーより電源回路に電力を供給する。

## 【 0 0 8 7 】

制御回路の役割は以下のとおりである。

## 【 0 0 8 8 】

制御回路はバッテリーから出力される電圧と整流回路から出力される電圧を比較する。整流回路から出力される電圧がバッテリーから出力される電圧よりも十分高ければ、整流回路から出力される電力をバッテリーと電源回路の両方に供給する。つまり、余剰電力がバッテリーに蓄えられる。

20

## 【 0 0 8 9 】

整流回路から出力される電圧がバッテリーから出力される電圧より低くなると、バッテリーから電源回路に電流を供給する。制御回路は整流回路から出力される電圧とバッテリーから出力される電圧とに応じて電流の方向を制御する。

## 【 0 0 9 0 】

本発明の実施の形態2に係る半導体装置は、通信距離を大きくすることができる。また、起電力が大きくなり、整流回路から出力される電力が大きくなるため、バッテリーに蓄える余剰電力の取得を容易にすることができる。

30

## 【 0 0 9 1 】

次に、本発明の実施の形態2に係る半導体装置の模式図を図7に示す。

## 【 0 0 9 2 】

半導体装置は、基体1211内に、チップ1212と、ブースターアンテナ1213と、バッテリー1204と、静電容量1215と、を有している。ブースターアンテナ1213には静電容量接続端子1214a及び静電容量接続端子1214bを備えている。ブースターアンテナ1213は、静電容量接続端子1214a及び静電容量接続端子1214bのそれぞれが静電容量1215と接続されている。

## 【 0 0 9 3 】

なお、図7(A)においては、ブースターアンテナ1213及びバッテリー1204が形成された基板については図示されていない。

40

## 【 0 0 9 4 】

基体1211は、少なくとも2枚のシートを有しており、この2枚のシートが張り合わされている。シートとしては、紙、プラスチックなどの材料を用いることができる。

## 【 0 0 9 5 】

チップ1212は、図7(B)に示すように、基板1201上に信号処理回路1202と、チップアンテナ1203とが形成されたものであり、チップアンテナ1203の接続端子1205a及び接続端子1205bのそれぞれが信号処理回路1202と接続されている。

50



## 【0096】

信号処理回路1202に含まれるトランジスタは、様々な形態のトランジスタを適用させることが出来る。よって、適用可能なトランジスタの種類に限定はない。したがって、非晶質シリコンや多結晶シリコンに代表される非単結晶半導体膜を用いた薄膜トランジスタ(TFT)、半導体基板やSOI基板を用いて形成されるトランジスタ、MOS型トランジスタ、接合型トランジスタ、バイポーラトランジスタ、ZnO、a-InGaZnOなどの化合物半導体を用いたトランジスタ、有機半導体やカーボンナノチューブを用いたトランジスタ、その他のトランジスタを適用することができる。なお、非単結晶半導体膜には水素またはハロゲンが含まれていてもよい。また、信号処理回路1202が形成されている基板の種類は、様々なものを用いることができ、特定のものに限定されることはない。従って例えば、単結晶基板、SOI基板、ガラス基板、石英基板、プラスチック基板、紙基板、セロファン基板、石材基板などに形成することが出来る。また、ある基板に信号処理回路1202を形成し、その後、別の基板に信号処理回路1202を移動させて、別の基板上に配置するようにしてもよい。

10

## 【0097】

ブースターアンテナ1213及びチップアンテナ1203の形状としては、図示されたものに限定されず、送受信周波数が同調するものであれば様々な形態をとることができる。好ましくは、ブースターアンテナ1213のアンテナ形状をループアンテナにし、チップアンテナ1203のアンテナ形状を微小ループアンテナとするとよい。チップアンテナ1203は、信号処理回路1202が形成された基板1201上に形成されている。よって、スパッタリング法や、CVD法、スピンコーティング法などにより導電膜を形成し、導電膜をパターニングしてチップアンテナ1203を形成してもよいし、インクジェット法に代表される液滴吐出法又はスクリーン印刷法などによりチップアンテナ1203を形成してもよい。ブースターアンテナ1213を形成する基板の種類は、様々なものを用いることができ、特定のものに限定されることはない。従って例えば、単結晶基板、SOI基板、ガラス基板、石英基板、プラスチック基板、紙基板、セロファン基板、石材基板などに形成することが出来る。よって、スパッタリング法や、CVD法、スピンコーティング法などにより導電膜を形成し、導電膜をパターニングしてブースターアンテナ1213を形成してもよいし、インクジェット法に代表される液滴吐出法又はスクリーン印刷法などによりブースターアンテナ1213を形成してもよい。好ましくは、スクリーン印刷法によりブースターアンテナ1213を形成するとよい。

20

30

## 【0098】

バッテリー1204には、リチウムイオン電池、リチウム二次電池、ニッケル水素電池、ニカド電池、有機ラジカル電池、鉛蓄電池、空気二次電池、ニッケル亜鉛電池、銀亜鉛電池などの二次電池が適用可能であるが、これには限定されない。また大容量のコンデンサーなどを適用してもよい。特に、リチウムイオン電池やリチウム二次電池は充放電容量が大きいので、本発明の実施の形態2に係る半導体装置に備えるバッテリーに適用することで小型化を図ることができる。なお、リチウムイオン電池の活物質や電解質をスパッタリング法により形成することにより、バッテリー1204をブースターアンテナ1213が形成された基板上に形成してもよい。ブースターアンテナ1213が形成された基板上にバッテリー1204を形成することにより、歩留まりが向上する。金属リチウム電池は、正極活物質にリチウムイオン含有遷移金属酸化物、金属酸化物、金属硫化物、鉄系化合物、導電性ポリマー若しくは有機イオウ系化合物等を用い、負極活物質にリチウム(合金)、電解質に有機系電解液若しくはポリマー電解質などを用いることでより充放電容量の大きなバッテリー1204とすることができる。

40

## 【0099】

なお、本発明の実施の形態2に係る半導体装置の構成としては、図7に示すものに限られない。つまり、図7では、断面からみると、少なくともバッテリー1204の片面側にブースターアンテナ1213とチップ1212が配置されているが、ブースターアンテナ1213とチップ1212との間にバッテリー1204が配置されていてもよいし、ブース

50

ターアンテナ 1 2 1 3 とバッテリー 1 2 0 4 との間にチップ 1 2 1 2 が配置されていてもよいし、バッテリー 1 2 0 4 とチップ 1 2 1 2 との間にブースターアンテナ 1 2 1 3 が配置されていてもよい。また、ブースターアンテナ 1 2 1 3 とバッテリー 1 2 0 4 とチップ 1 2 1 2 との面積比もこれに限られるものではない。つまり、本発明の実施の形態 2 に係る半導体装置は、断面から層別に見たときに、ブースターアンテナ 1 2 1 3 とバッテリー 1 2 0 4 とチップ 1 2 1 2 との位置関係は限定されない。また、ブースターアンテナ 1 2 1 3 とバッテリー 1 2 0 4 とは張り合わされていてもよいし、ブースターアンテナ 1 2 1 3 とバッテリー 1 2 0 4 とが同じ基板上に形成されていてもよい。

#### 【0100】

図 10 (A) に示すように、基板 1 0 0 1 上にブースターアンテナ 1 0 0 3 が形成され、  
ブースターアンテナ 1 0 0 3 の静電容量接続端子 1 0 0 5 a 及び静電容量接続端子 1 0 0  
5 b のそれぞれが静電容量 1 0 0 6 に接続されている。基板 1 0 0 1 の、ブースターアン  
テナ 1 0 0 3 が形成された面側に、チップ 1 0 0 2 が張り合わされ、さらにバッテリー 1  
0 0 4 が張り合わされていてもよい。なお、このとき、バッテリー 1 0 0 4 の面積が基板  
1 0 0 1 の面積より遙かに小さいのであれば、バッテリー 1 0 0 4 とチップ 1 0 0 2 とは  
重ならないように配置してもよいが、チップ 1 0 0 2 上にバッテリー 1 0 0 4 を貼り合わ  
せれば、チップ 1 0 0 2 内の信号処理回路とバッテリー 1 0 0 4 との接続も容易となるの  
で好ましい。また、図 10 (B) に示すように、基板 1 0 0 1 の、ブースターアンテナ 1  
0 0 3 が形成された面側に、チップ 1 0 0 2 が張り合わされ、さらに反対の面側にバッテ  
リ 1 0 0 4 が張り合わされていてもよい。

#### 【0101】

本発明の実施の形態 2 に係る半導体装置によれば、電力を蓄えるバッテリーを有している  
ので、電池の交換が不要である。また、受信する信号が弱くなっても、バッテリーから信  
号処理回路に電力を供給することができるので、半導体装置を動作させ通信を行うことが  
できる。つまり、弱い信号でも通信が可能であるので、通信距離の延長、及び安定した通  
信を行うことができる。

#### 【0102】

また、受信した信号が強ければ自動的にバッテリーに電力を蓄えることができるので、使  
用者が意図的に充電作業を行わなくても充電を行うことができる。もちろん、バッテリー  
に蓄えられた電力が小さくなれば、使用者が意図的に充電を行うことも容易にできる。

#### 【0103】

さらに、本発明の実施の形態 2 に係る半導体装置は、ブースターアンテナを設けたことに  
より、通信距離を延長し、また効率よくバッテリーの充電を行うこともできる。

#### 【0104】

また、本発明の実施の形態 2 に係る半導体装置は、ブースターアンテナとチップアンテナ  
とが電磁結合方式によって通信を行うため、外部接続アンテナにより送受信を行う半導体  
装置において、チップと外部接続アンテナとの貼り合わせで生じるような接続不良が生じ  
ることもない。よって、本発明の実施の形態 2 に係る半導体装置の構成にすることで半導  
体装置の生産性が向上する。

#### 【0105】

##### (実施の形態 3)

本実施の形態では、上記実施の形態で示した半導体装置の作製方法の一例に関して、図  
面を参照して説明する。

#### 【0106】

まず、基板 6 0 1 の一表面に絶縁膜 6 0 2 を介して剥離層 6 0 3 を形成し、続けて下地  
膜として機能する絶縁膜 6 0 4 と半導体膜 6 0 5 (例えば、非晶質珪素を含む膜) を積層  
して形成する(図 11 (A) 参照)。なお、絶縁膜 6 0 2、剥離層 6 0 3、絶縁膜 6 0 4  
および非晶質半導体膜 6 0 5 は、連続して形成することができる。

#### 【0107】

基板 6 0 1 は、ガラス基板、石英基板、金属基板(例えばセラミック基板またはステン

10

20

30

40

50

レス基板など)、Si基板等の半導体基板、など、から選択されるものである。他にもプラスチック基板として、ポリエチレンテレフタレート(PET)、ポリエチレンナフタレート(PEN)、ポリエーテルサルフィン(PES)、アクリルなどの基板を選択することもできる。なお、本工程では、剥離層603は、絶縁膜602を介して基板601の全面に設けているが、必要に応じて、基板601の全面に剥離層603を設けた後に、フォトリソグラフィ法により選択的に設けてもよい。

#### 【0108】

絶縁膜602、絶縁膜604は、CVD法やスパッタリング法等を用いて、酸化シリコン、窒化シリコン、酸化窒化シリコン( $\text{SiO}_x\text{N}_y$ )( $x > y > 0$ )、窒化酸化シリコン( $\text{SiN}_x\text{O}_y$ )( $x > y > 0$ )等の絶縁材料を用いて形成する。例えば、絶縁膜602、604を2層構造とする場合、第1層目の絶縁膜として窒化酸化シリコン膜を形成し、第2層目の絶縁膜として酸化窒化シリコン膜を形成するとよい。また、第1層目の絶縁膜として窒化シリコン膜を形成し、第2層目の絶縁膜として酸化シリコン膜を形成してもよい。絶縁膜602は、基板601から剥離層603又はその上に形成される素子に不純物元素が混入するのを防ぐブロッキング層として機能し、絶縁膜604は基板601、剥離層603からその上に形成される素子に不純物元素が混入するのを防ぐブロッキング層として機能する。このように、ブロッキング層として機能する絶縁膜602、604を形成することによって、基板601からNaなどのアルカリ金属やアルカリ土類金属が、剥離層603から剥離層603に含まれる不純物元素がこの上に形成する素子に悪影響を与えることを防ぐことができる。なお、基板601として石英を用いるような場合には絶縁膜602、604を省略してもよい。

#### 【0109】

剥離層603は、金属膜や金属膜と金属酸化膜の積層構造等を用いることができる。金属膜としては、タングステン(W)、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、ニオブ(Nb)、ニッケル(Ni)、コバルト(Co)、ジルコニウム(Zr)、亜鉛(Zn)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスミウム(Os)、イリジウム(Ir)から選択された元素、または前記元素を主成分とする合金材料又は化合物材料を単層又は積層して形成する。また、これらの材料は、スパッタ法やプラズマCVD法等の各種CVD法等を用いて形成することができる。金属膜と金属酸化膜の積層構造としては、上述した金属膜を形成した後に、酸素雰囲気気化または $\text{N}_2\text{O}$ 雰囲気気下におけるプラズマ処理、酸素雰囲気気化または $\text{N}_2\text{O}$ 雰囲気気下における加熱処理を行うことによって、金属膜表面に当該金属膜の酸化物または酸化窒化物を設けることができる。例えば、金属膜としてスパッタ法やCVD法等によりタングステン膜を設けた場合、タングステン膜にプラズマ処理を行うことによって、タングステン膜表面にタングステン酸化物からなる金属酸化膜を形成することができる。また、この場合、タングステンの酸化物は、 $\text{WO}_x$ で表され、Xは2~3であり、Xが2の場合( $\text{WO}_2$ )、Xが2.5の場合( $\text{W}_2\text{O}_5$ )、Xが2.75の場合( $\text{W}_4\text{O}_{11}$ )、Xが3の場合( $\text{WO}_3$ )などがある。タングステンの酸化物を形成するにあたり、上記に挙げたXの値に特に制約はなく、エッチングレート等を基に、どの酸化物を形成するかを決めるとよい。他にも、例えば、金属膜(例えば、タングステン)を形成した後に、当該金属膜上にスパッタ法で酸化珪素( $\text{SiO}_2$ )等の絶縁膜を設けると共に、金属膜上に金属酸化物(例えば、タングステン上にタングステン酸化物)を形成してもよい。また、プラズマ処理として、例えば高密度プラズマ処理を行ってもよい。また、金属酸化膜の他にも、金属窒化物や金属酸化窒化物を用いてもよい。この場合、金属膜に窒素雰囲気下または窒素と酸素雰囲気下でプラズマ処理や加熱処理を行えばよい。

#### 【0110】

非晶質半導体膜605は、スパッタリング法、LPCVD法、プラズマCVD法等により、25~200nm(好ましくは30~150nm)の厚さで形成する。

#### 【0111】

次に、非晶質半導体膜605にレーザー光を照射して結晶化を行う。なお、レーザー光

10

20

30

40

50

の照射と、R T A又はファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法とを組み合わせた方法等により非晶質半導体膜605の結晶化を行ってもよい。その後、得られた結晶質半導体膜を所望の形状にエッチングして、結晶質半導体膜605a~605fを形成し、当該半導体膜605a~605fを覆うようにゲート絶縁膜606を形成する(図11(B)参照)。

#### 【0112】

ゲート絶縁膜606は、C V D法やスパッタリング法等を用いて、酸化シリコン、窒化シリコン、酸化窒化シリコン( $\text{SiO}_x\text{N}_y$ ) ( $x > y > 0$ )、窒化酸化シリコン( $\text{SiN}_x\text{O}_y$ ) ( $x > y > 0$ )等の絶縁材料を用いて形成する。例えば、ゲート絶縁膜606を2層構造とする場合、第1層目の絶縁膜として酸化窒化シリコン膜を形成し、第2層目の絶縁膜として窒化酸化シリコン膜を形成するとよい。また、第1層目の絶縁膜として酸化シリコン膜を形成し、第2層目の絶縁膜として窒化シリコン膜を形成してもよい。

10

#### 【0113】

結晶質半導体膜605a~605fの作製工程の一例を以下に簡単に説明すると、まず、プラズマC V D法を用いて、膜厚50~60nmの非晶質半導体膜を形成する。次に、結晶化を助長する金属元素であるニッケルを含む溶液を非晶質半導体膜上に保持させた後、非晶質半導体膜に脱水素化の処理(500℃、1時間)と、熱結晶化の処理(550℃、4時間)を行って結晶質半導体膜を形成する。その後、レーザー光を照射し、フォトリソグラフィ法を用いることによって結晶質半導体膜605a~605fを形成する。なお、結晶化を助長する金属元素を用いる熱結晶化を行わずに、レーザー光の照射だけで非晶質半導体膜の結晶化を行ってもよい。

20

#### 【0114】

結晶化に用いるレーザー発振器としては、連続発振型のレーザービーム(C Wレーザービーム)やパルス発振型のレーザービーム(パルスレーザービーム)を用いることができる。ここで用いることができるレーザービームは、A rレーザー、K rレーザー、エキシマレーザーなどの気体レーザー、単結晶のY A G、Y V O<sub>4</sub>、フォルステライト( $\text{Mg}_2\text{SiO}_4$ )、Y A l O<sub>3</sub>、G d V O<sub>4</sub>、若しくは多結晶(セラミック)のY A G、Y<sub>2</sub>O<sub>3</sub>、Y V O<sub>4</sub>、Y A l O<sub>3</sub>、G d V O<sub>4</sub>に、ドーパントとしてN d、Y b、C r、T i、H o、E r、T m、T aのうち1種または複数種添加されているものを媒質とするレーザー、ガラスレーザー、ルビーレーザー、アレキサンドライトレーザー、T i : サファイアレーザー、銅蒸気レーザーまたは金蒸気レーザーのうち一種または複数種から発振されるものが挙げられる。このようなレーザービームの基本波、及びこれらの基本波の第2高調波から第4高調波のレーザービームを照射することで、大粒径の結晶を得ることができる。例えば、N d : Y V O<sub>4</sub>レーザー(基本波1064nm)の第2高調波(532nm)や第3高調波(355nm)を用いることができる。このときレーザーのパワー密度は0.01~100MW/cm<sup>2</sup>程度(好ましくは0.1~10MW/cm<sup>2</sup>)が必要である。そして、走査速度を10~2000cm/sec程度として照射する。なお、単結晶のY A G、Y V O<sub>4</sub>、フォルステライト( $\text{Mg}_2\text{SiO}_4$ )、Y A l O<sub>3</sub>、G d V O<sub>4</sub>、若しくは多結晶(セラミック)のY A G、Y<sub>2</sub>O<sub>3</sub>、Y V O<sub>4</sub>、Y A l O<sub>3</sub>、G d V O<sub>4</sub>に、ドーパントとしてN d、Y b、C r、T i、H o、E r、T m、T aのうち1種または複数種添加されているものを媒質とするレーザー、A r イオンレーザー、またはT i : サファイアレーザーは、連続発振をさせることが可能であり、Qスイッチ動作やモード同期などを行うことによって10MHz以上の発振周波数でパルス発振をさせることも可能である。10MHz以上の発振周波数でレーザービームを発振させると、半導体膜がレーザーによって溶融してから固化するまでの間に、次のパルスが半導体膜に照射される。従って、発振周波数が低いパルスレーザーを用いる場合と異なり、半導体膜中において固液界面を連続的に移動させることができるため、走査方向に向かって連続的に成長した結晶粒を得ることができる。

30

40

#### 【0115】

また、ゲート絶縁膜606は、半導体膜605a~605fに対し前述の高密度プラズ

50

マ処理を行い、表面を酸化又は窒化することで形成しても良い。例えば、He、Ar、Kr、Xeなどの希ガスと、酸素、酸化窒素( $\text{NO}_2$ )、アンモニア、窒素、水素などの混合ガスを導入したプラズマ処理で形成する。この場合のプラズマの励起は、マイクロ波の導入により行くと、低電子温度で高密度のプラズマを生成することができる。この高密度プラズマで生成された酸素ラジカル(OHラジカルを含む場合もある)や窒素ラジカル(NHラジカルを含む場合もある)によって、半導体膜605a~605fの表面を酸化又は窒化することができる。

#### 【0116】

このような高密度プラズマを用いた処理により、1~20nm、代表的には5~10nmの絶縁膜が半導体膜に形成される。この場合の反応は、固相反応であるため、当該絶縁膜と半導体膜との界面準位密度はきわめて低くすることができる。このような、高密度プラズマ処理は、半導体膜(結晶性シリコン、或いは多結晶シリコン)を直接酸化(若しくは窒化)するため、形成される絶縁膜の厚さは理想的には、ばらつきをきわめて小さくすることができる。加えて、結晶性シリコンの結晶粒界でも酸化が強くされることがないため、非常に好ましい状態となる。すなわち、ここで示す高密度プラズマ処理で半導体膜の表面を固相酸化することにより、結晶粒界において異常に酸化反応をさせることなく、均一性が良く、界面準位密度が低い絶縁膜を形成することができる。

#### 【0117】

ゲート絶縁膜は、高密度プラズマ処理によって形成される絶縁膜のみを用いても良いし、それにプラズマや熱反応を利用したCVD法で酸化シリコン、酸窒化シリコン、窒化シリコンなどの絶縁膜を堆積し、積層させても良い。いずれにしても、高密度プラズマで形成した絶縁膜をゲート絶縁膜の一部又は全部に含んで形成されるトランジスタは、特性のばらつきを小さくすることができる。

#### 【0118】

また、半導体膜に対し、連続発振レーザー若しくは10MHz以上の周波数で発振するレーザービームを照射しながら一方向に走査して結晶化させて得られた半導体膜605a~605fは、そのビームの走査方向に結晶が成長する特性がある。その走査方向をチャネル長方向(チャネル形成領域が形成されたときにキャリアが流れる方向)に合わせてトランジスタを配置し、上記ゲート絶縁膜を組み合わせることで、特性ばらつきが小さく、しかも電界効果移動度が高い薄膜トランジスタ(TFT)を得ることができる。

#### 【0119】

次に、ゲート絶縁膜606上に、第1の導電膜と第2の導電膜とを積層して形成する。ここでは、第1の導電膜は、CVD法やスパッタリング法等により、20~100nmの厚さで形成する。第2の導電膜は、100~400nmの厚さで形成する。第1の導電膜と第2の導電膜は、タンタル(Ta)、タングステン(W)、チタン(Ti)、モリブデン(Mo)、アルミニウム(Al)、銅(Cu)、クロム(Cr)、ニオブ(Nb)等から選択された元素又はこれらの元素を主成分とする合金材料若しくは化合物材料で形成する。または、リン等の不純物元素をドーピングした多結晶珪素に代表される半導体材料により形成する。第1の導電膜と第2の導電膜の組み合わせの例を挙げると、窒化タンタル膜とタングステン膜、窒化タングステン膜とタングステン膜、窒化モリブデン膜とモリブデン膜等が挙げられる。タングステンや窒化タンタルは、耐熱性が高いため、第1の導電膜と第2の導電膜を形成した後に、熱活性化を目的とした加熱処理を行うことができる。また、2層構造ではなく、3層構造の場合は、モリブデン膜とアルミニウム膜とモリブデン膜の積層構造を採用するとよい。

#### 【0120】

次に、フォトリソグラフィ法を用いてレジストからなるマスクを形成し、ゲート電極とゲート線を形成するためのエッチング処理を行って、半導体膜605a~605fの上方にゲート電極607を形成する。ここでは、ゲート電極607として、第1の導電膜607aと第2の導電膜607bの積層構造で設けた例を示している。

#### 【0121】

10

20

30

40

50

次に、ゲート電極 607 をマスクとして半導体膜 605a ~ 605f に、イオンドープ法またはイオン注入法により、n 型を付与する不純物元素を低濃度に添加し、その後、フォトリソグラフィ法によりレジストからなるマスクを選択的に形成して、p 型を付与する不純物元素を高濃度に添加する。n 型を示す不純物元素としては、リン (P) やヒ素 (As) 等を用いることができる。p 型を示す不純物元素としては、ボロン (B) やアルミニウム (Al) やガリウム (Ga) 等を用いることができる。ここでは、n 型を付与する不純物元素としてリン (P) を用い、 $1 \times 10^{15} \sim 1 \times 10^{19} / \text{cm}^3$  の濃度で含まれるように半導体膜 605a ~ 605f に選択的に導入し、n 型を示す不純物領域 608 を形成する。また、p 型を付与する不純物元素としてボロン (B) を用い、 $1 \times 10^{19} \sim 1 \times 10^{20} / \text{cm}^3$  の濃度で含まれるように選択的に半導体膜 605c、605e に導入し、p 型を示す不純物領域 609 を形成する (図 11 (C) 参照)。

10

#### 【0122】

続いて、ゲート絶縁膜 606 とゲート電極 607 を覆うように、絶縁膜を形成する。絶縁膜は、プラズマ CVD 法やスパッタリング法等により、珪素、珪素の酸化物又は珪素の窒化物等の無機材料を含む膜や、有機樹脂などの有機材料を含む膜を、単層又は積層して形成する。次に、絶縁膜を、垂直方向を主体とした異方性エッチングにより選択的にエッチングして、ゲート電極 607 の側面に接する絶縁膜 610 (サイドウォールともよばれる) を形成する。絶縁膜 610 は、LDD (Lightly Doped Drain) 領域を形成する際のドーピング用のマスクとして用いる。

#### 【0123】

20

続いて、フォトリソグラフィ法により形成したレジストからなるマスクと、ゲート電極 607 および絶縁膜 610 をマスクとして用いて、半導体膜 605a、605b、605d、605f に n 型を付与する不純物元素を高濃度に添加して、n 型を示す不純物領域 611 を形成する。ここでは、n 型を付与する不純物元素としてリン (P) を用い、 $1 \times 10^{19} \sim 1 \times 10^{20} / \text{cm}^3$  の濃度で含まれるように半導体膜 605a、605b、605d、605f に選択的に導入し、不純物領域 608 より高濃度の n 型を示す不純物領域 611 を形成する。

#### 【0124】

以上の工程により、n チャンネル型薄膜トランジスタ 600a、600b、600d、600f と p チャンネル型薄膜トランジスタ 600c、600e が形成される (図 11 (D) 参照)。

30

#### 【0125】

n チャンネル型薄膜トランジスタ 600a は、ゲート電極 607 と重なる半導体膜 605a の領域にチャンネル形成領域が形成され、ゲート電極 607 及び絶縁膜 610 と重ならない領域にソース領域又はドレイン領域を形成する不純物領域 611 が形成され、絶縁膜 610 と重なる領域であってチャンネル形成領域と不純物領域 611 の間に低濃度不純物領域 (LDD 領域) が形成されている。また、n チャンネル型薄膜トランジスタ 600b、600d、600f も同様にチャンネル形成領域、低濃度不純物領域及び不純物領域 611 が形成されている。

#### 【0126】

40

p チャンネル型薄膜トランジスタ 600c は、ゲート電極 607 と重なる半導体膜 605c の領域にチャンネル形成領域が形成され、ゲート電極 607 と重ならない領域にソース領域又はドレイン領域を形成する不純物領域 609 が形成されている。また、p チャンネル型薄膜トランジスタ 600e も同様にチャンネル形成領域及び不純物領域 609 が形成されている。なお、ここでは、p チャンネル型薄膜トランジスタ 600c、600e には、LDD 領域を設けていないが、p チャンネル型薄膜トランジスタ 600c、600e に LDD 領域を設けてもよいし、n チャンネル型薄膜トランジスタ 600a、600b、600d、600f に LDD 領域を設けない構成としてもよい。

#### 【0127】

次に、半導体膜 605a ~ 605f、ゲート電極 607 等を覆うように、絶縁膜を単層

50

または積層して形成し、当該絶縁膜上に薄膜トランジスタ600a~600fのソース領域又はドレイン領域を形成する不純物領域609、611と電氣的に接続する導電膜613を形成する(図12(A)参照)。絶縁膜は、CVD法、スパッタ法、SOG法、液滴吐出法、スクリーン印刷法等により、珪素の酸化物や珪素の窒化物等の無機材料、ポリイミド、ポリアミド、ベンゾシクロブテン、アクリル、エポキシ等の有機材料やシロキサン材料等により、単層または積層で形成する。ここでは、当該絶縁膜を2層で設け、1層目の絶縁膜612aとして窒化酸化珪素膜で形成し、2層目の絶縁膜612bとして酸化窒化珪素膜で形成する。また、導電膜613は、薄膜トランジスタ600a~600fのソース電極又はドレイン電極を形成しうる。

#### 【0128】

なお、絶縁膜612a、612bを形成する前、または絶縁膜612a、612bのうちの1つまたは複数の薄膜を形成した後に、半導体膜の結晶性の回復や半導体膜に添加された不純物元素の活性化、半導体膜の水素化を目的とした加熱処理を行うとよい。加熱処理には、熱アニール、レーザーアニール法またはRTA法などを適用するとよい。

#### 【0129】

導電膜613は、CVD法やスパッタリング法等により、アルミニウム(Al)、タングステン(W)、チタン(Ti)、タンタル(Ta)、モリブデン(Mo)、ニッケル(Ni)、白金(Pt)、銅(Cu)、金(Au)、銀(Ag)、マンガン(Mn)、ネオジウム(Nd)から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層又は積層で形成する。アルミニウムを主成分とする合金材料とは、例えば、アルミニウムを主成分としニッケルを含む材料、又は、アルミニウムを主成分とし、ニッケルと、炭素と珪素の一方又は両方とを含む合金材料に相当する。導電膜613は、例えば、バリア膜とアルミニウムシリコン(Al-Si)膜とバリア膜の積層構造、バリア膜とアルミニウムシリコン(Al-Si)膜と窒化チタン(TiN)膜とバリア膜の積層構造を採用するとよい。なお、バリア膜とは、チタン、チタンの窒化物、モリブデン、又はモリブデンの窒化物からなる薄膜に相当する。アルミニウムやアルミニウムシリコンは抵抗値が低く、安価であるため、導電膜613を形成する材料として最適である。また、上層と下層のバリア層を設けると、アルミニウムやアルミニウムシリコンのヒロックの発生を防止することができる。また、還元性の高い元素であるチタンからなるバリア膜を形成すると、結晶質半導体膜上に薄い自然酸化膜ができていたとしても、この自然酸化膜を還元し、結晶質半導体膜と良好なコンタクトをとることができる。

#### 【0130】

次に、導電膜613を覆うように、絶縁膜614を形成し、当該絶縁膜614上に、薄膜トランジスタ600a、600fのソース電極又はドレイン電極を形成する導電膜613とそれぞれ電氣的に接続する導電膜615a、615bを形成する。また、薄膜トランジスタ600bのソース電極又はドレイン電極を形成する導電膜613と電氣的に接続する導電膜616を形成する。なお、導電膜615a、615bと導電膜616は同一の材料で同時に形成してもよい。導電膜615a、615bと導電膜616は、上述した導電膜613で示したいずれかの材料を用いて形成することができる。

#### 【0131】

続いて、導電膜616にアンテナとして機能する導電膜617が電氣的に接続されるように形成する(図12(B)参照)。

#### 【0132】

絶縁膜614は、CVD法やスパッタ法等により、酸化珪素( $\text{SiO}_x$ )、窒化珪素( $\text{SiN}_x$ )、酸化窒化珪素( $\text{SiO}_x\text{N}_y$ )( $x>y$ )、窒化酸化珪素( $\text{SiN}_x\text{O}_y$ )( $x>y$ )等の酸素または窒素を有する絶縁膜やDLC(ダイヤモンドライクカーボン)等の炭素を含む膜、エポキシ、ポリイミド、ポリアミド、ポリビニルフェノール、ベンゾシクロブテン、アクリル等の有機材料またはシロキサン樹脂等のシロキサン材料からなる単層または積層構造で設けることができる。なお、シロキサン材料とは、 $\text{Si}-\text{O}-\text{Si}$ 結合を含む材料に相当する。シロキサンは、シリコン(Si)と酸素(O)との結合で骨

10

20

30

40

50

格構造が構成される。置換基として、少なくとも水素を含む有機基（例えばアルキル基、芳香族炭化水素）が用いられる。置換基として、フルオロ基を用いることもできる。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。

#### 【0133】

導電膜617は、CVD法、スパッタリング法、スクリーン印刷やグラビア印刷等の印刷法、液滴吐出法、ディスペンサ法、メッキ法等を用いて、導電性材料により形成する。導電性材料は、アルミニウム（Al）、チタン（Ti）、銀（Ag）、銅（Cu）、金（Au）、白金（Pt）、ニッケル（Ni）、パラジウム（Pd）、タンタル（Ta）、モリブデン（Mo）から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層構造又は積層構造で形成する。

10

#### 【0134】

例えば、スクリーン印刷法を用いてアンテナとして機能する導電膜617を形成する場合には、粒径が数nmから数十μmの導電体粒子を有機樹脂に溶解または分散させた導電性のペーストを選択的に印刷することによって設けることができる。導電体粒子としては、銀（Ag）、金（Au）、銅（Cu）、ニッケル（Ni）、白金（Pt）、パラジウム（Pd）、タンタル（Ta）、モリブデン（Mo）およびチタン（Ti）等のいずれか一つ以上の金属粒子やハロゲン化銀の微粒子、または分散性ナノ粒子を用いることができる。また、導電性ペーストに含まれる有機樹脂は、金属粒子のバインダー、溶媒、分散剤および被覆材として機能する有機樹脂から選ばれた一つまたは複数を用いることができる。代表的には、エポキシ樹脂、珪素樹脂等の有機樹脂が挙げられる。また、導電膜の形成にあたり、導電性のペーストを押し出した後に焼成することが好ましい。例えば、導電性のペーストの材料として、銀を主成分とする微粒子（例えば粒径1nm以上100nm以下）を用いる場合、150～300の温度範囲で焼成することにより硬化させて導電膜を得ることができる。また、はんだや鉛フリーのはんだを主成分とする微粒子を用いてもよく、この場合は粒径20μm以下の微粒子を用いることが好ましい。はんだや鉛フリーはんだは、低コストであるといった利点を有している。

20

#### 【0135】

また、導電膜615a、615bは、後の工程において本実施の形態の半導体装置に含まれるバッテリーと電気的に接続される配線として機能しうる。また、アンテナとして機能する導電膜617を形成する際に、導電膜615a、615bに電気的に接続するように別途導電膜を形成し、当該導電膜をバッテリーに接続する配線として利用してもよい。

30

#### 【0136】

次に、導電膜617を覆うように絶縁膜618を形成した後、薄膜トランジスタ600a～600f、導電膜617等を含む層（以下、「素子形成層619」と記す）を基板601から剥離する。ここでは、レーザー光（例えばUV光）を照射することによって、薄膜トランジスタ600a～600fを避けた領域に開口部を形成後（図12（C）参照）、物理的な力を用いて基板601から素子形成層619を剥離することができる。また、基板601から素子形成層619を剥離する前に、形成した開口部にエッチング剤を導入して、剥離層603を選択的に除去してもよい。エッチング剤は、フッ化ハロゲンまたはハロゲン間化合物を含む気体又は液体を使用する。例えば、フッ化ハロゲンを含む気体として三フッ化塩素（ $\text{ClF}_3$ ）を使用する。そうすると、素子形成層619は、基板601から剥離された状態となる。なお、剥離層603は、全て除去せず一部分を残存させてもよい。こうすることによって、エッチング剤の消費量を抑え剥離層603の除去に要する処理時間を短縮することが可能となる。また、剥離層603の除去を行った後にも、基板601上に素子形成層619を保持しておくことが可能となる。また、素子形成層619が剥離された基板601を再利用することによって、コストの削減をすることができる。

40

#### 【0137】

絶縁膜618は、CVD法やスパッタ法等により、酸化珪素（ $\text{SiO}_x$ ）、窒化珪素（ $\text{SiN}_x$ ）、酸化窒化珪素（ $\text{SiO}_x\text{N}_y$ ）（ $x > y$ ）、窒化酸化珪素（ $\text{SiN}_x\text{O}_y$ ）

50



( $x > y$ )等の酸素または窒素有する絶縁膜やDLC(ダイヤモンドライクカーボン)等の炭素を含む膜、エポキシ、ポリイミド、ポリアミド、ポリビニルフェノール、ベンゾシクロブテン、アクリル等の有機材料またはシロキサン樹脂等のシロキサン材料からなる単層または積層構造で設けることができる。

#### 【0138】

本実施の形態では、レーザー光の照射により素子形成層619に開口部を形成した後に、当該素子形成層619の一方の面(絶縁膜618の露出した面)に第1のシート材620を貼り合わせ、基板601から素子形成層619を剥離する(図13(A)参照)。

#### 【0139】

次に、素子形成層619の他方の面(剥離により露出した面)に、加熱処理と加圧処理の一方又は両方を行って第2のシート材621を貼り合わせる(図13(B)参照)。第1のシート材620、第2のシート材621として、ホットメルトフィルム等を用いることができる。

#### 【0140】

また、第1のシート材620、第2のシート材621として、静電気等を防止する帯電防止対策を施したフィルム(以下、帯電防止フィルムと記す)を用いることもできる。帯電防止フィルムとしては、帯電防止可能な材料を樹脂中に分散させたフィルム、及び帯電防止可能な材料が貼り付けられたフィルム等が挙げられる。帯電防止可能な材料が設けられたフィルムは、片面に帯電防止可能な材料を設けたフィルムであってもよいし、両面に帯電防止可能な材料を設けたフィルムであってもよい。さらに、片面に帯電防止可能な材料が設けられたフィルムは、帯電防止可能な材料が設けられた面をフィルムの内側になるように層に貼り付けてもよいし、フィルムの外側になるように貼り付けてもよい。なお、帯電防止可能な材料はフィルムの全面、あるいは一部に設けてあればよい。ここでの帯電防止可能な材料としては、金属、インジウムと錫の酸化物(ITO)、両性界面活性剤や陽イオン性界面活性剤や非イオン性界面活性剤等の界面活性剤用いることができる。また、他にも帯電防止材料として、側鎖にカルボキシル基および4級アンモニウム塩基をもつ架橋性共重合体高分子を含む樹脂材料等を用いることができる。これらの材料をフィルムに貼り付ける、練り込む、若しくは塗布することによって帯電防止フィルムとすることができる。帯電防止フィルムで封止を行うことによって、商品として取り扱う際に、外部からの静電気等によって半導体素子に悪影響が及ぶことを抑制することができる。

#### 【0141】

なお、バッテリーは、導電膜615a、615bに接続して形成されるが、バッテリーとの接続は、基板601から素子形成層619を剥離する前(図12(B)又は図12(C)の段階)に行ってもよいし、基板601から素子形成層619を剥離した後(図13(A)の段階)に行ってもよいし、素子形成層619を第1のシート材及び第2のシート材で封止した後(図13(B)の段階)に行ってもよい。以下に、素子形成層619とバッテリーを接続して形成する一例を図14、図15を用いて説明する。

#### 【0142】

図12(B)において、アンテナとして機能する導電膜617と同時に導電膜615a、615bにそれぞれ電氣的に接続する導電膜631a、631bを形成する。続けて、導電膜617、導電膜631a、631bを覆うように絶縁膜618を形成した後、導電膜631a、631bの表面が露出するように開口部632a、632bを形成する。その後、レーザー光の照射により素子形成層619に開口部を形成した後に、当該素子形成層619の一方の面(絶縁膜618の露出した面)に第1のシート材620を貼り合わせた後、基板601から素子形成層619を剥離する(図14(A)参照)。

#### 【0143】

次に、素子形成層619の他方の面(剥離により露出した面)に、第2のシート材621を貼り合わせた後、素子形成層619を第1のシート材620から剥離する。従って、ここでは第1のシート材620として粘着力が弱いものを用いる。続けて、開口部632a、632bを介して導電膜631a、631bとそれぞれ電氣的に接続する導電膜63

4 a、6 3 4 bを選択的に形成する(図14(B)参照)。

【0144】

導電膜6 3 4 a、6 3 4 bは、CVD法、スパッタリング法、スクリーン印刷やグラビア印刷等の印刷法、液滴吐出法、ディスペンサ法、メッキ法等を用いて、導電性材料により形成する。導電性材料は、アルミニウム(Al)、チタン(Ti)、銀(Ag)、銅(Cu)、金(Au)、白金(Pt)、ニッケル(Ni)、パラジウム(Pd)、タンタル(Ta)、モリブデン(Mo)から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層構造又は積層構造で形成する。

【0145】

なお、ここでは、基板6 0 1から素子形成層6 1 9を剥離した後に導電膜6 3 4 a、6 3 4 bを形成する例を示しているが、導電膜6 3 4 a、6 3 4 bを形成した後に基板6 0 1から素子形成層6 1 9の剥離を行ってもよい。

【0146】

次に、基板上に複数の素子を形成している場合には、素子形成層6 1 9を素子ごとに分断する(図15(A)参照)。分断は、レーザー照射装置、ダイシング装置、スクライブ装置等を用いることができる。ここでは、レーザー光を照射することによって1枚の基板に形成された複数の素子を各々分断する。

【0147】

次に、分断された素子をバッテリーの接続端子と電氣的に接続する(図15(B)参照)。ここでは、素子形成層6 1 9に設けられた導電膜6 3 4 a、6 3 4 bと基板6 3 5上に設けられたバッテリーの接続端子となる導電膜6 3 6 a、6 3 6 bとをそれぞれ接続する。ここで、導電膜6 3 4 aと導電膜6 3 6 aとの接続、又は導電膜6 3 4 bと導電膜6 3 6 bとの接続は、異方導電性フィルム(ACF(Anisotropic Conductive Film))や異方導電性ペースト(ACP(Anisotropic Conductive Paste))等の接着性を有する材料を介して圧着させることにより電氣的に接続する場合を示している。ここでは、接着性を有する樹脂6 3 7に含まれる導電性粒子6 3 8を用いて接続する例を示している。また、他にも、銀ペースト、銅ペーストまたはカーボンペースト等の導電性接着剤や半田接合等を用いて接続を行うことも可能である。

【0148】

バッテリーが素子より大きい場合には、図14、図15に示したように、一枚の基板上に複数の素子を形成し、当該素子を分断後にバッテリーと接続することによって、一枚の基板に作り込める素子の数を増やすことができるため、半導体装置をより低コストで作製することが可能となる。

【0149】

その後、上記実施の形態で示したように、ブースターアンテナと接続してもよい。

【0150】

なお、本実施の形態は、上記実施の形態と自由に組み合わせて行うことができる。

【0151】

(実施の形態4)

本実施の形態では、上記実施の形態と異なる半導体装置及びその作製方法の一例に関して図面を参照して説明する。

【0152】

まず、基板7 0 1の一表面に絶縁膜7 0 2を介して剥離層7 0 3を形成し、続けて下地膜として機能する絶縁膜7 0 4と導電膜7 0 5を積層して形成する(図16(A)参照)。なお、絶縁膜7 0 2、剥離層7 0 3、絶縁膜7 0 4および導電膜7 0 5は、連続して形成することができる。

【0153】

導電膜7 0 5は、タングステン(W)、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、ニオブ(Nb)、ニッケル(Ni)、コバルト(Co)、ジルコニウム(Z

10

20

30

40

50

r)、亜鉛(Zn)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスミウム(Os)、イリジウム(Ir)から選択された元素または前記元素を主成分とする合金材料又は化合物材料を単層又は積層して形成する。また、これらの材料は、スパッタ法やプラズマCVD法等の各種CVD法等を用いて形成することができる。

#### 【0154】

基板701、絶縁膜702、剥離層703、絶縁膜704は、それぞれ上記実施の形態で説明した基板601、絶縁膜602、剥離層603、絶縁膜604のいずれかの材料を用いて形成することができる。

#### 【0155】

次に、導電膜705を選択的にエッチングして導電膜705a~705eを形成し、当該導電膜705a~705eを覆うように絶縁膜706、707を積層して形成する(図16(B)参照)。

#### 【0156】

絶縁膜706、707は、CVD法やスパッタリング法等を用いて、酸化シリコン、窒化シリコン、酸化窒化シリコン( $\text{SiO}_x\text{N}_y$ )( $x>y>0$ )、窒化酸化シリコン( $\text{SiN}_x\text{O}_y$ )( $x>y>0$ )等の絶縁材料を用いて形成する。例えば、絶縁膜706として窒化酸化シリコンを用い、絶縁膜707として酸化窒化シリコンを用いて形成することができる。また、ここでは、絶縁膜を2層積層させて設けた例を示しているが、絶縁膜706又は707の一方のみ設けてもよいし、3層以上の絶縁膜を積層させて設けてもよい。

#### 【0157】

次に、導電膜705a~705dの上方に選択的に半導体膜708a~708dを形成する(図16(C)参照)。ここでは、絶縁膜707上にスパッタリング法、LPCVD法、プラズマCVD法等により、非晶質半導体膜(例えば、非晶質珪素膜)を25~200nm(好ましくは30~150nm)の厚さで形成し、当該非晶質半導体膜を結晶化した後に選択的にエッチングして半導体膜708a~708dを形成する。半導体膜の材料や結晶化方法等は上記実施の形態で示した材料や方法を用いることができる。また、絶縁膜706、707及び非晶質半導体膜は、連続して形成することができる。

#### 【0158】

なお、導電膜705a~705dにより絶縁膜707の表面凹凸となっている場合には、絶縁膜707上に非晶質半導体膜を形成する前に、絶縁膜707に平坦化処理を行い当該絶縁膜707の表面を平らにしておくことが好ましい。平坦化処理としては、CMP法等の研磨処理を用いることができる。CMP法等の研磨処理を行うことにより、図19(A)に示すように表面が平坦化された絶縁膜707上に半導体膜を形成することができるため、半導体膜708a~708dを用いて素子を形成する際に当該素子の特性へ及ぼす影響を低減することができる。

#### 【0159】

次に、半導体膜708a~708dを覆うようにゲート絶縁膜709を形成し、半導体膜708a~708cの上方にゲート電極710を選択的に形成した後、当該ゲート電極710をマスクとして、半導体膜708a~708dに不純物元素を添加し不純物領域711を形成する(図16(D)参照)。不純物元素としては、n型又はp型を付与する不純物元素を添加する。n型を示す不純物元素としては、リン(P)やヒ素(As)等を用いることができる。p型を示す不純物元素としては、ボロン(B)やアルミニウム(Al)やガリウム(Ga)等を用いることができる。ここでは、n型を付与する不純物元素であるリン(P)を $1 \times 10^{19} \sim 1 \times 10^{20} / \text{cm}^3$ の濃度で含まれるように半導体膜708a~708dに導入し、n型を示す不純物領域711を形成する。なお、これに限られず、p型を付与する不純物元素を添加してp型を示す不純物領域711を形成してもよいし、n型及びp型を付与する不純物元素を選択的に半導体膜708a~708dに導入してもよい。

#### 【0160】

以上の工程により、 $n$ チャネル型薄膜トランジスタ700a~700cと容量として機能する素子700dが形成される(図16(D)参照)。

【0161】

$n$ チャネル型薄膜トランジスタ700aは、ゲート電極710と重なる半導体膜708aの領域にチャネル形成領域が形成され、ゲート電極710と重ならない領域に当該チャネル形成領域と隣接してソース領域又はドレイン領域を形成する不純物領域711が形成されている。また、 $n$ チャネル型薄膜トランジスタ700b、700cも同様にチャネル形成領域及びソース領域又はドレイン領域を形成する不純物領域711が形成されている。

【0162】

素子700dは、導電膜705d、絶縁膜706、707及び不純物元素が導入された不純物領域711の半導体膜との積層構造によって容量が形成されている。

【0163】

なお、ここでは、 $n$ チャネル型薄膜トランジスタ700a~700cを設けた例を示したが、 $p$ チャネル薄膜トランジスタを設けてもよいし、上記実施の形態で示したように、ゲート電極710の側面に接して絶縁膜を設け半導体膜708a~708cに低濃度不純物領域(LDD領域)を設けた構成とすることも可能である。

【0164】

また、ここでは、半導体膜708a~708cより導電膜705a~705cを大きく形成した(薄膜トランジスタ700a~700cのチャネル形成領域及び不純物領域711と重なるように導電膜705a~705cを形成した)例を示しているが、これに限られない。例えば、薄膜トランジスタ700a~700cの不純物領域711の一部及びチャネル形成領域全面と重なるように導電膜705a~705cを設けてもよいし(図19(A)参照)、不純物領域711の一部及びチャネル形成領域の一部と重なるように導電膜705a~705cを設けてもよいし(図19(B)参照)、チャネル形成領域の一部とだけ重なるように導電膜705a~705cを設けてもよい。このように設ける場合には、特にCMP等の研磨処理を行い絶縁膜707の平坦化することが好ましい。

【0165】

なお、導電膜705a~705cを設けることによって、薄膜トランジスタの破損の防止、ESD(Electrostatic Discharge: 静電破壊)の防止、ショートチャネル効果の抑制、しきい値電圧制御、工程の削減などを行うことも可能となる。

【0166】

つまり、薄膜トランジスタ700a~700cを有する半導体装置は、撓んでも薄膜トランジスタ700a~700cのチャネル形成領域や不純物領域711と重なるように設けられた導電膜705a~705cによりチャネル形成領域や不純物領域711での撓みを抑制することができるため薄膜トランジスタ700a~700cの破損の防止も図ることができる。

【0167】

また、半導体装置の製造時において、導電膜705a~705cが電荷の逃げ道若しくは電荷の拡散領域となり、局所的な電荷の蓄積を低減し、電界集中を緩和することができるためESDを防止することができる。

【0168】

また、導電膜705a~705cによってそれぞれの薄膜トランジスタ700a~700cにおいて、ドレインからソースへの影響を遮断することによって、チャネル長が短くなっても、ショートチャネル効果を抑制することができる。つまり、薄膜トランジスタ700a~700cの微細化に伴って問題となる、チャネル長の減少によって生じるショートチャネル効果(トランジスタのしきい値電圧 $V_{th}$ が急激にシフトし、サブスレッショルド領域のドレイン電流の立ち上がりがなまるなどの現象)を抑制することができる。

【0169】

また、導電膜 705 a ~ 705 c に入力する電位によって、薄膜トランジスタ 700 a ~ 700 c のしきい値電圧を制御することができる。

【0170】

図 24 (B) は N 型の MOS トランジスタのドレイン電流とゲート電圧の関連を示したグラフである。理想的にはゲート電圧  $V_g$  が正の領域では、ドレイン電流  $I_d$  が十分大きく、ゲート電圧  $V_g$  が 0 (V) 以下の領域では、ドレイン電流  $I_d$  は 0 (V) であることが望ましい。ところが実際にはドレイン電流  $I_d$  はカーブ 2404 に示すようにゲート電圧  $V_g$  が 0 (V) であっても、 $I_L$  (mA) だけの漏れ電流が流れる。個々のトランジスタの漏れ電流は大きなものではないが、半導体装置には多くのトランジスタが設けられており、それらの漏れ電流をあわせると、決して小さなものにはならない。このような漏れ電流は待機時の半導体装置の消費電力を増加させるものとなる。つまり、バッテリーに蓄えられた電力の消費を増大させるものになってしまう。

10

【0171】

トランジスタのチャネル領域に不純物を微量添加し、図 24 (B) に示すカーブ 2404 を右にずらすことによって、この漏れ電流を減らすことは可能である。しかし、その場合、 $V_g$  が正の場合の電流も低下してしまい、回路の周波数特性を低下させるという問題があった。

【0172】

以上のような問題を解決するため、トランジスタを構成する半導体膜の上下側にそれぞれゲート電極を設ける。つまり、トランジスタを断面からみたとき、半導体膜は第 1 のゲート電極と第 2 のゲート電極の間に位置する。そして、第 1 のゲート電極に論理信号を、第 2 のゲート電極にしきい値電圧制御信号を加え、半導体装置を構成するトランジスタのしきい値電圧を第 2 のゲート電極の電位によって可変にする。本実施の形態においては、導電膜 705 a ~ 705 c をそれぞれ薄膜トランジスタ 700 a ~ 700 c の第 2 のゲート電極に用いることができる。

20

【0173】

図 24 (A) に第 1 のゲート電極および第 2 のゲート電極を有するトランジスタの  $I_d - V_g$  特性を示す。図 24 (A) では 3 種類のカーブ 2401 ~ カーブ 2403 を示しているが、カーブ 2402 は第 2 のゲート電極に正の電圧を加えたときのカーブである。このような場合にはカーブが左にシフトし、より電流が流れるようになる。またカーブ 2401 は第 2 のゲート電極に 0 (V) の電圧を加えた場合のカーブである。このような場合は従来例と同じである。カーブ 2403 は第 2 のゲート電極に負の電圧を加えたときのカーブである。このような場合にはカーブが右にシフトし、電流は流れにくくなり、漏れ電流も低減する。このように本実施の形態に係る半導体装置にしきい値制御機能を設け、トランジスタの  $I_d - V_g$  特性のカーブをシフトさせることによって、漏れ電流を低減することが可能となる。

30

【0174】

また、導電膜 705 a ~ 705 c を形成する際に同時に形成した導電膜 705 e をアンテナとして用いることにより、後述の説明において作製する導電膜 715 や導電膜 716 を省略することもできる。

40

【0175】

次に、薄膜トランジスタ 700 a ~ 700 c、素子 700 d を覆うように絶縁膜 712 を形成し、当該絶縁膜 712 上に薄膜トランジスタ 700 a ~ 700 c のソース領域又はドレイン領域を形成する不純物領域 711 と電氣的に接続する導電膜 713 を形成する (図 17 (A) 参照)。

【0176】

絶縁膜 712 は、CVD 法、スパッタ法、SOG 法、液滴吐出法、スクリーン印刷法等により、珪素の酸化物や珪素の窒化物等の無機材料、ポリイミド、ポリアミド、ベンゾシクロブテン、アクリル、エポキシ等の有機材料やシロキサン材料等により、単層または積層で形成する。

50

## 【 0 1 7 7 】

導電膜 7 1 3 は、上記実施の形態で説明した導電膜 6 1 3 のいずれかの材料を用いて形成することができる。

## 【 0 1 7 8 】

次に、導電膜 7 1 3 を覆うように絶縁膜 7 1 4 を形成し、当該絶縁膜 7 1 4 上に薄膜トランジスタ 7 0 0 a ~ 7 0 0 c のソース電極又はドレイン電極を形成する導電膜 7 1 3 とそれぞれ電氣的に接続する導電膜 7 1 5 を形成した後、当該導電膜 7 1 5 と電氣的に接続するようにアンテナとして機能する導電膜 7 1 6 を形成する（図 1 7（B）参照）。

## 【 0 1 7 9 】

続いて、導電膜 7 1 6 を覆うように絶縁膜 7 1 7 を形成した後、薄膜トランジスタ 7 0 0 a ~ 7 0 0 c、素子 7 0 0 d、導電膜 7 1 6 等を含む層（以下、「素子形成層 7 2 0」と記す）を基板 7 0 1 から剥離する。剥離する方法は上記実施の形態で示したいずれかの方法を用いることができる。

10

## 【 0 1 8 0 】

ここでは、レーザー光の照射により素子形成層 7 2 0 に開口部を形成した後に、当該素子形成層 7 2 0 の一方の面（絶縁膜 7 1 7 の露出した面）に第 1 のシート材 7 1 8 を貼り合わせ、基板 7 0 1 から素子形成層 7 2 0 を剥離する（図 1 8（A）参照）。

## 【 0 1 8 1 】

次に、素子形成層 7 2 0 の他方の面（剥離により露出した面）に、加熱処理と加圧処理の一方又は両方を行って第 2 のシート材 7 1 9 を貼り合わせる。第 1 のシート材 7 1 8、第 2 のシート材 7 1 9 として、ホットメルトフィルム等を用いることができる。

20

## 【 0 1 8 2 】

以上の工程によって、半導体装置を作製することができる（図 1 8（B）参照）。なお、本実施の形態では、容量を形成する素子 7 0 0 d をバッテリーとして用いることができる。また、素子 7 0 0 d とは別にバッテリーを設けてもよい。この場合、上記実施の形態で示した方法を用いてバッテリーを設けることができる。

## 【 0 1 8 3 】

なお、本実施の形態で示す半導体装置はこれに限られない。例えば、バッテリー又はアンテナとして機能する導電膜 7 1 6 を薄膜トランジスタ 7 0 0 a ~ 7 0 0 c の下方に設けた構造としてもよい。

30

## 【 0 1 8 4 】

バッテリーを薄膜トランジスタ 7 0 0 a ~ 7 0 0 c の下方に設けた例を図 2 0 に示す。ここでは、薄膜トランジスタ 7 0 0 b のソース電極又はドレイン電極として機能する導電膜 7 1 3 に電氣的に接続するように導電膜 7 3 1 a を設け、当該導電膜 7 3 1 a とバッテリーの接続配線を形成する導電膜 7 3 3 a との接続を素子形成層 7 2 0 の下方（基板 7 0 1 から素子形成層 7 2 0 を剥離して露出した面）で行っている例を示している。また、ここでは、容量を形成する素子 7 0 0 d の代わりに薄膜トランジスタを設け、当該薄膜トランジスタのソース電極又はドレイン電極として機能する導電膜 7 1 3 に電氣的に接続するように導電膜 7 3 1 b を設け、当該導電膜 7 3 1 b とバッテリーの接続配線を形成する導電膜 7 3 3 b との接続を素子形成層 7 2 0 の下方（基板 7 0 1 から素子形成層 7 2 0 を剥離して露出した面）で行っている例を示している。

40

## 【 0 1 8 5 】

このように設ける場合、上記図 1 7（A）において、薄膜トランジスタ 7 0 0 a ~ 7 0 0 c の不純物領域 7 1 1 を露出させるためにゲート絶縁膜 7 0 9 及び絶縁膜 7 1 2 に第 1 の開口部を形成すると同時に、絶縁膜 7 0 6、7 0 7、ゲート絶縁膜 7 0 9、絶縁膜 7 1 2 に第 2 の開口部を形成し、当該第 1 の開口部を充填するように導電膜 7 1 3 を設け、第 2 の開口部を充填するように導電膜 7 3 1 a、7 3 1 b を形成する。第 1 の開口部と第 2 の開口部は同時に形成することができ、第 1 の開口部を形成する場合には半導体膜 7 0 8 a ~ 7 0 8 c がストッパとして機能し、第 2 の開口部を形成する際には剥離層 7 0 3 がストッパとして機能する。その後、上述したようにアンテナとして機能する導電膜 7 1 6 を形

50

成した後（図 20（A）参照）、基板 701 から素子形成層 720 を剥離する。

【0186】

その後、基板 701 から剥離された素子形成層 720 の露出した面に形成された導電膜 731a、731b と基板 732 上に設けられたバッテリーの接続配線となる導電膜 733a、733b とをそれぞれ接続する（図 20（B）参照）。ここでは、導電膜 731a と導電膜 733a との接続、又は導電膜 731b と導電膜 733b との接続は、異方導電性フィルム（ACF（Anisotropic Conductive Film））や異方導電性ペースト（ACP（Anisotropic Conductive Paste））等の接着性を有する材料を介して圧着させることにより電氣的に接続する場合を示している。ここでは、接着性を有する樹脂 734 に含まれる導電性粒子 735 を用いて接続する例を示している。また、他にも、銀ペースト、銅ペーストまたはカーボンペースト等の導電性接着剤や半田接合等を用いて接続を行うことも可能である。

10

【0187】

なお、本実施の形態では、バッテリーのみならずアンテナとして機能する導電膜 716 を薄膜トランジスタ 700a ~ 700c の下方に設けた構造としてもよい。バッテリー及びアンテナとして機能する導電膜 716 を薄膜トランジスタ 700a ~ 700c の下方に設けた例を図 21 に示す。

【0188】

ここでは、薄膜トランジスタ 700c のソース電極又はドレイン電極を形成する導電膜 713 に電氣的に接続するように導電膜 731c を設け、当該導電膜 731c とアンテナとして機能する導電膜 716b との接続を素子形成層 720 の下方（基板 701 から素子形成層 720 を剥離して露出した面）で行っている例を示している。また、バッテリーも上記図 20 と同様に設けた例を示している。

20

【0189】

このように設ける場合、上記図 17（A）において、薄膜トランジスタ 700a ~ 700c の不純物領域 711 を露出させるためにゲート絶縁膜 709 及び絶縁膜 712 に第 1 の開口部を形成すると同時に、絶縁膜 706、707、ゲート絶縁膜 709、絶縁膜 712 に第 2 の開口部を形成し、当該第 1 の開口部を充填するように導電膜 713 を設け、第 2 の開口部を充填するように導電膜 731a、731b、731c を形成する。第 1 の開口部と第 2 の開口部は同時に形成することができ、第 1 の開口部を形成する場合には半導体膜 708a ~ 708c がストッパとして機能し、第 2 の開口部を形成する際には剥離層 703 がストッパとして機能する。その後、上述したようにアンテナとして機能する導電膜 716 を形成した後（図 21（A）参照）、基板 701 から素子形成層 720 を剥離する。

30

【0190】

その後、基板 701 から剥離された素子形成層 720 の露出した面に形成された導電膜 731a、731b と基板 732 上に設けられたバッテリーの接続配線となる導電膜 733a、733b とをそれぞれ接続する（図 21（B）参照）。また、基板 701 から剥離された素子形成層 720 の露出した面に形成された導電膜 731c と基板 736 上に設けられたアンテナとして機能する導電膜 716b とを接続する。

40

【0191】

このように薄膜トランジスタ 700a ~ 700c 等が設けられた素子よりバッテリーやアンテナが大きい場合には、図 20、図 21 に示したように、素子形成層 720 とバッテリー又はアンテナを貼り合わせて設けることが好ましい。素子より大きいバッテリーやアンテナ用いる場合には、一枚の基板上に複数の素子を形成し、当該素子を分断した後にバッテリーやアンテナを素子と貼り合わせて設けることによって、半導体装置をより低コストで作製することが可能となる。

【0192】

（実施の形態 5）

本実施の形態では、一方向に折り曲げ可能な ID ラベル等の商品に対して、チップ（例え

50

ば、実施の形態１の図６に相当）を設置する場合の、ＴＦＴの構成について説明する。

【０１９３】

図２５は、ＩＤラベル２５０２に形成されたチップ２５０１におけるＴＦＴ内の、島状半導体膜２５０４の層の上面図を示したものである。島状半導体膜２５０４には、ｎ型又はｐ型不純物が付与されたソース領域２５０５、ドレイン領域２５０７、及び該不純物が付与されていないチャネル領域２５０６が形成されている。また、チップにおける少なくとも一のＴＦＴの半導体領域は、アンテナ２５０３と接続されている。

【０１９４】

ここで、ソース（Ｓ）、チャネル（Ｃ）、ドレイン（Ｄ）領域が形成される方向、或いは、半導体膜の結晶成長方向と、略垂直な方向にＩＤラベル等の曲げ方向を設定することにより、ＩＤラベル等を曲げた時に、島状半導体膜２５０４に対するクラックの発生を防止することができ、ＩＤラベルの取り扱いに拘わらず、ＴＦＴの安定した動作が可能となる。

【０１９５】

（実施の形態６）

本実施の形態では、図２６、図２７を参照して、本発明に係る半導体装置（ＩＤラベル、ＩＤタグ、ＩＤカード）の応用例、及びそれらを付した商品の一例について説明する。

【０１９６】

図２６（Ａ）は、本発明に係るＩＤラベルの完成品の状態の一例である。ラベル台紙２６０２（セパレート紙）上に、チップ２５０１を内蔵した複数のＩＤラベル２５０２が形成されている。ＩＤラベル２５０２は、ボックス２６０１内に収納されている。また、ＩＤラベル２５０２上には、その商品や役務に関する情報（商品名、ブランド、商標、商標権者、販売者、製造者等）が記されており、一方、内蔵されているＩＤチップには、その商品（又は商品の種類）固有のＩＤナンバーが付されており、偽造や、商標権、特許権等の知的財産権侵害、不正競争等の不法行為を容易に把握することができる。また、ＩＤチップ内には、商品の容器やラベルに明記しきれない多大な情報、例えば、商品の産地、販売地、品質、原材料、効能、用途、数量、形状、価格、生産方法、使用方法、生産時期、使用時期、賞味期限、取扱説明、商品に関する知的財産情報等を入力しておくことができ、取引者や消費者は、簡易なリーダによって、それらの情報にアクセスすることができる。また、生産者側からは容易に書換え、消去等も可能であるが、取引者、消費者側からは書換え、消去等ができない仕組みになっている。

【０１９７】

図２６（Ｂ）は、チップを内蔵したＩＤタグ２６０４を示している。ＩＤタグ２６０４を商品に備え付けることにより、商品管理が容易になる。例えば、商品が盗難された場合に、商品の経路を辿ることによって、その犯人を迅速に把握することができる。このように、ＩＤタグ２６０４を備えることにより、所謂トレーサビリティに優れた商品を流通させることができる。

【０１９８】

図２６（Ｃ）は、本発明に係るＩＤカード２６０５の完成品の一例である。上記ＩＤカード２６０５としては、キャッシュカード、クレジットカード、プリペイドカード、電子乗車券、電子マネー、テレフォンカード、会員カード等のあらゆるカード類が含まれる。

【０１９９】

図２６（Ｄ）は、本発明を応用した無記名債券２６０６の完成品を示している。無記名債券２６０６には、チップ２５０１が埋め込まれており、その周囲は樹脂によってモールドされ、チップを保護している。ここで、該樹脂中にはフィラーが充填された構成となっている。無記名債券２６０６は、本発明に係るＩＤラベル、ＩＤタグ、ＩＤカードと同じ要領で作成することができる。なお、上記無記名債券類には、切手、切符、チケット、入場券、商品券、図書券、文具券、ビール券、おこめ券、各種ギフト券、各種サービス券等が含まれるが、勿論これらに限定されるものではない。

【０２００】



図 26 (E) は、本発明を応用した包装用フィルム類 2607 の完成品を示している。包装用フィルム類 2607 には、チップ 2501 が埋め込まれており、その周囲は樹脂によってモールドされ、チップを保護している。ここで、該樹脂中にはフィラーが充填された構成となっている。包装用フィルム類 2607 は、例えば、下層フィルム上に、チップを任意にばらまき、充填層を介して、上層フィルムで覆うことによって作製することができる。包装用フィルム類 2607 は、ボックス 2609 に収納されており、所望の量だけカッター 2608 で切り離して利用することができる。なお、包装用フィルム類 2607 としての素材は特に制限されない。例えば、薄膜樹脂、アルミ箔、紙等を用いることができる。

#### 【0201】

図 27 (A)、(B) は、本発明に係る ID ラベル 2502 を貼付した書籍 2701、及びペットボトル 2702 を示している。本発明に用いられる ID ラベルは非常に薄いため、上記書籍等の物品に ID ラベルを搭載しても、機能、デザイン性を損ねることがない。更に、非接触型薄膜集積回路装置の場合、アンテナとチップとを同一基板上に形成でき、曲面を有する商品に直接転写することが容易になる。

#### 【0202】

図 27 (C) は、果物類 2705 の生鮮食品に、直接 ID ラベル 2502 を貼り付けた状態を示している。また、図 27 (D) は、包装用フィルム類によって、野菜類 2704 の生鮮食品を包装した一例を示している。また、なお、チップ 2501 を商品に貼り付けた場合、剥がされる可能性があるが、包装用フィルム類 2703 によって商品にくるんだ場合、包装用フィルム 2703 類を剥がすのは困難であるため、防犯対策上多少のメリットはある。なお、上述した商品以外にも、あらゆる商品に、本発明に係るチップを利用することができる。

#### 【0203】

##### (実施の形態 7)

本実施の形態では、図 28 ~ 図 30 を参照して、本発明に係る半導体装置 (ID ラベル、ID タグ) を搭載した商品の管理方法及び情報や商品の流れについて説明する。

#### 【0204】

まず、図 28 (A) を参照して、顧客が店内で商品を購入する場合について説明する。店内に陳列された商品 2801 には、商品固有の情報、生産履歴等の情報を内蔵した ID ラベル 2502 又は ID タグが付されている。顧客は、店内に用意された、又は顧客自らが所有する顧客用 R/W 2802 を、商品 2801 にかざすことにより、R/W のアンテナ部 2803 を介して商品に付された ID ラベル等と通信を行うことで、ID ラベル等に内蔵された情報を読み出すことができる。

#### 【0205】

情報の読み取りや、購入 / 非購入の選択は、操作キー 2805 で顧客が自由に行えるようにしておくのが望ましい。また、読み出された情報は、R/W に備え付けられた表示部 2804 に表示されるようにしておく。情報としては、商品の価格、消費税、原産国、生産者、輸入元、生産時期、賞味期限、その商品の用途 (食品であればレシピ等) 等が挙げられる。また、買い物時の買い上げ総額も表示されるようにすると便利である。

#### 【0206】

また、顧客用 R/W 2802 を、POS システム 2806 (Point of Sales ; 販売時点情報管理システム (商品に付けられている ID ラベル、ID タグ等を、その商品が売れた時点で自動読取装置に読み取らせ、コンピュータに直接入力して、販売管理・顧客管理・在庫管理・仕入管理などを行うシステム)) に接続しておくことにより、従来のレジにおけるバーコード読み取り作業が不要となる。

#### 【0207】

また、R/W 2802 又は POS システム 2806 と、電子マネー等の個人口座 2807 とを接続しておき、購入額、利用額が自動引き落としとなるようにしておけば、キャッシュレス、レジスターレスとなり、効率良く買い物等をすることができる。また、個人が

10

20

30

40

50

有する電子マネーカードによって、その場で、R/Wとやりとりすることによって、精算を行うことも可能である。かかる電子マネーカードとしては、勿論、本発明に係るIDカードを採用することができる。また、店内の出入り口には、商品管理するためのゲートを設けておくことにより、R/W又はPOSシステムに入力されていない(すなわち、購入していない)商品をチェックし、盗難を防止することができる。

#### 【0208】

また、本発明の半導体装置を適用することにより、電力を蓄えるバッテリーを有しているので、電池の交換が不要であり、受信する信号が弱くなっても、バッテリーから信号処理回路に電力を供給することができるので、半導体装置を動作させ通信を行うことができる。つまり、弱い信号でも通信が可能であるので、通信距離の延長、及び安定した通信を行うことができる。また、受信した信号が強ければ自動的にバッテリーに電力を蓄えることができるので、使用者が意図的に充電作業を行わなくても充電を行うことができる。もちろん、バッテリーに蓄えられた電力が小さくなれば、使用者が意図的に充電を行うことも容易にできる。よって、IDラベル2502に本発明の半導体装置を適用することにより、センサー及びメモリを搭載して商品の状態をメモリに記憶して管理するシステムを容易に実現することができる。そのようなシステムとしては、例えば、酒の温度情報を管理するシステム等が挙げられる。

10

#### 【0209】

なお、R/Wの形状、機能としては、図28(A)に示したものに限定されない。例えば、図28(B)に示すように、個人が所有する携帯情報端末、例えば携帯電話機本体2809に、R/W機能を搭載させたものを用い、IDラベルもしくはIDタグを搭載した商品2808の情報を、センサー部2810を介し表示部2811に表示されるようにしておく。このようにして、従来の無線タグ等により提供される情報と比べて、消費者は商品に関する豊富な情報を自由に入手することができる。

20

#### 【0210】

なお、本発明に係る商品に非接触型薄膜集積回路装置が内蔵される場合、カード等の商品とリーダ/ライタとの距離及び周波数によって、密着型、近接型、近傍型、遠隔型に分類される。密着型は、0~2mmの通信距離を有する電磁誘導方式で、通信周波数は4.92GHzを使用する。また、近接型は、10cm程度の通信距離を有する電磁誘導方式で、通信周波数は13.56MHzを使用する。また、近傍型は、70cm程度の通信距離を有する電磁誘導方式で、通信周波数は13.56MHzを使用する。また、遠隔型は、数m程度の通信距離を有するマイクロ波方式である。

30

#### 【0211】

なお、非接触型のICの特徴は、コイル状に巻かれたアンテナの電磁誘導作用(電磁誘導方式)、相互誘導作用(電磁結合方式)又は静電気による誘導作用(静電結合方式)により電力が供給される点である。このアンテナの巻き数を制御することにより、受信する周波数の高さを選ぶことができる。例えば、周波数を高め波長を短くすることによりアンテナの巻き数を小さくできる。

#### 【0212】

また、非接触型薄膜集積回路装置は、接触型薄膜集積回路装置と比較するとリーダ/ライタに接触せず、非接触で電源供給及び情報通信を行うため、破損せず、高い耐久性を有し、静電気等によるエラーの心配がない。更にはリーダ/ライタ自体の構成は複雑にならず、非接触型薄膜集積回路装置をリーダ/ライタにかざせばよいので、取扱いが容易である。

40

#### 【0213】

ここで、本発明に係るIDラベル、IDタグ等を搭載した商品の流れについて簡単に説明する。図29において、生産(製造)者2901は販売者(小売業者、卸業者等)2902又は消費者2903に薄膜集積回路装置搭載の商品を提供する。そして販売者2902は、例えば消費者2903の精算時に料金情報、商品の売れ個数や購入時間等の販売情報を生産者2901に提供することができる。一方消費者2903は、個人情報等の購入

50

情報を提供することができる。例えば、薄膜集積回路装置搭載のクレジットカード、又は個人のリーダ等により購入情報を販売者 2902 や生産者 2901 ヘインターネット等を介して提供できる。また、販売者 2902 は、薄膜集積回路装置により、消費者 2903 に商品情報を提供し、販売者 2902 は消費者 2903 から購入情報を得ることができる。このような販売情報や購入情報等は、貴重な情報であり、今後の販売戦略に役立つ。

#### 【0214】

各種情報を提供する方法としては、薄膜集積回路装置から販売者 2902 や消費者 2903 の有するリーダが読み取った情報をコンピュータやネットワークを介して、生産者 2901、販売者 2902 又は消費者 2903 に開示する方法がある。以上のように、多種多様な情報を薄膜集積回路装置を介して必要な者へ提供することができるため、本発明に係る ID ラベル、ID タグは商品取引又は商品管理上でも有用である。なお、上記システムは、消費者 2903 から更に中古品販売業者に商品が流通する場合においても当てはめることができる。

#### 【0215】

次に、図 30 を参照して、空港における手荷物検査の場合について説明する。手荷物 3001 には、チップ 2501 を内蔵した ID タグ 2604 が備え付けられており、コンベア 3007 上を移動し、リーダ/ライタ 3002 を通過することにより、アンテナ 3003 から発振される電磁波 3004 によって、チップ 2501 を起動させ、メモリに含まれる情報を信号化して、リーダ/ライタ 3002 に返信することにより、コンピュータ 3005 によって情報を認識することができる。

#### 【0216】

また、コンピュータ 3005 は、ID ラベル又は ID タグが付され、又はチップが内蔵され、適正（適法）に市場に流通された商品（以下、「真正品」という。）のみについての情報が蓄積されたデータベース 3006 と接続されており、手荷物 3001 内に含まれている商品の情報と、データベース 3006 と照合させることもできる。そして、手荷物 3001 内に、真正品以外の物が含まれている場合には、検査を行い、必要に応じて、差押え、廃棄、処分等することができる。なお、真正品であっても、機内持ち込みが禁止されている危険物や銃刀類が含まれている場合には、コンピュータによって検出されるので、手荷物がゲートを通過できないように、コンピュータ内のソフトをプログラミングしておけばよい。

#### 【0217】

勿論、真正品以外の偽造品、模倣品、密売品、密輸品等の不法行為を組成する物品が含まれている場合には、手荷物はゲートを通過することができない。これによって、偽造品が国内に流入又は国外に流出することを水際で防ぐことができる。さらには、危険物や銃刀類の製造時にあらかじめ ID ラベル又は ID タグの内蔵を義務付けることによって、危険物や銃刀類を探知することができるため、テロ対策にも繋がる。

#### 【0218】

##### （実施の形態 8）

本実施の形態では、上述した実施の形態に示した非接触で通信可能な半導体装置において、信号を受信するアンテナ（本実施の形態において以下外付けアンテナという）が形成された基板と、受信した信号の処理をする回路が形成された基板（本実施の形態において以下第 1 のチップという）と、供給される電力を蓄えるバッテリーと、の接続、並びに信号を受信するアンテナ及び受信した信号の処理をする回路が形成された基板（本実施の形態において以下第 2 のチップという）と、第 2 のチップに形成されたアンテナ（本実施の形態において以下チップアンテナという）と通信信号の周波数が同調し、且つチップアンテナより通信距離が大きいアンテナ（本実施の形態において以下ブースターアンテナという）と、供給される電力を蓄えるバッテリーと、の接続の構成について説明する。

#### 【0219】

まず、第 1 のチップと、外付けアンテナと、バッテリーとの接続について説明する。

#### 【0220】

本実施の形態の第１の接続構成及び第２の接続構成は、第１のチップの両面に電極を有し、その両面の電極においてそれぞれがバッテリーと、外付けアンテナと、に接続される。

【０２２１】

そして、第１の接続構成では、バッテリーは側面に張り出されている電極を有しており、第２の接続構成では、バッテリーは一方の面に電極を有している。

【０２２２】

つまり、第１の接続構成は、図３１（Ａ）に示すように、第１のチップ９９０１の第１の電極９９０２がバッテリー９９０４の側面に張り出されている電極９９０５と接続され、第１のチップ９９０１の第２の電極９９０３が外付けアンテナの形成された基板９９０６の電極９９０７と接続される。

10

【０２２３】

第２の接続構成は、図３１（Ｄ）に示すように、第１のチップ９９０１の第１の電極９９０２が、バッテリー９９０４の一方の面に配置された電極９９１５と接続され、第１のチップ９９０１の第２の電極９９０３が外付けアンテナの形成された基板９９０６の電極９９０７と接続される。

【０２２４】

本実施の形態の第３の接続構成及び第４の接続構成は、第１のチップ９９０１の一方の面からチップ内の回路と接続される電極を少なくとも二つ有し、一方の電極は第１のチップ９９０１の一方の面側からバッテリーと接続され、他方の電極は第１のチップ９９０１の他方の面から外付けアンテナと接続される。

20

【０２２５】

つまり、第３の接続構成は、図３１（Ｂ）に示すように、第１のチップ９９０１の第１の電極９９１３がバッテリー９９０４の側面に張り出されている電極９９０５と接続され、第１のチップ９９０１の第２の電極９９１２が外付けアンテナの形成された基板９９０６の電極９９０７と接続される。

【０２２６】

第４の接続構成は、図３１（Ｅ）に示すように、第１のチップ９９０１の第１の電極９９１３がバッテリー９９０４の一方の面に配置された電極９９１５と接続され、第１のチップ９９０１の第２の電極９９１２が外付けアンテナの形成された基板９９０６の電極９９０７と接続される。

30

【０２２７】

次に、第２のチップと、ブースターアンテナと、バッテリーとの接続について説明する。

【０２２８】

本実施の形態の第５の接続構成は、図３１（Ｃ）に示すように、第２のチップ９９２１の電極９９２２がバッテリー９９０４の側面に張り出されている電極９９０５と接続され、第２のチップ９９２１はブースターアンテナの形成された基板９９０８上に配置される。

【０２２９】

本実施の形態の第６の接続構成は、図３１（Ｆ）に示すように、第２のチップ９９２１の電極９９２２がバッテリー９９０４の一方の面に配置された電極９９１５と接続され、第２のチップ９９２１はブースターアンテナの形成された基板９９０８上に配置される。

40

【０２３０】

なお、本実施の形態において、第１のチップ９９０１の第１の電極９９０２及び第２の電極９９０３、第２のチップ９９２１の電極９９２２、バッテリー９９０４の側面に張り出されている電極９９０５、バッテリー９９０４の一方の面に配置された電極９９１５、並びに外付けアンテナの形成された基板９９０６の電極９９０７、はそれぞれ複数の電極を有してもよい。

【０２３１】

なお、本実施の形態に示した第１のチップ９９０１の第１の電極９９０２及び第２の電極９９０３は実施の形態３及び実施の形態４の作製方法を組み合わせることにより実現することが可能である。例えば、図１４、図１５に示した導電膜６３４ａや導電膜６３４ｂを

50

第1のチップ9901の第1の電極9902とし、図21に示した導電膜731a及び導電膜731bを第1のチップ9901の第2の電極9903とすればよい。または、図15に示した導電膜634aや導電膜634bを第1のチップ9901の第2の電極9903とし、図21に示した導電膜731a及び導電膜731bを第1のチップ9901の第1の電極9902とすればよい。

【0232】

よって、第1の接続構成、第2の接続構成及び第3の接続構成は、バッテリー9904の電極の形成が容易にできるため歩留まりが向上する。

【0233】

第4の接続構成及び第5の接続構成は、外付けアンテナの形成された基板とほぼ同じ大きさのバッテリーを搭載しても、半導体装置の面積が大きくならないため半導体装置の小型化を図りつつ大容量のバッテリーを搭載することができる。また、第6の接続構成は、ブースターアンテナの形成された基板とほぼ同じ大きさのバッテリーを搭載しても、半導体装置の面積が大きくならないため半導体装置の小型化を図りつつ大容量のバッテリーを搭載することができる。

【図面の簡単な説明】

【0234】

【図1】本発明の半導体装置の構成を説明する図。

【図2】パッシブ型の半導体装置の構成を説明する図。

【図3】アクティブ型の半導体装置の構成を説明する図。

【図4】制御回路の例を説明する図。

【図5】電圧比較回路の例を説明する図。

【図6】本発明の半導体装置の構成を説明する図。

【図7】本発明の半導体装置の構成を説明する図。

【図8】本発明の半導体装置の構成を説明する図。

【図9】本発明の半導体装置の構成を説明する図。

【図10】本発明の半導体装置の構成を説明する図。

【図11】本発明の半導体装置の作製工程を説明する図。

【図12】本発明の半導体装置の作製工程を説明する図。

【図13】本発明の半導体装置の作製工程を説明する図。

【図14】本発明の半導体装置の作製工程を説明する図。

【図15】本発明の半導体装置の作製工程を説明する図。

【図16】本発明の半導体装置の作製工程を説明する図。

【図17】本発明の半導体装置の作製工程を説明する図。

【図18】本発明の半導体装置の作製工程を説明する図。

【図19】本発明の半導体装置の作製工程を説明する図。

【図20】本発明の半導体装置の作製工程を説明する図。

【図21】本発明の半導体装置の作製工程を説明する図。

【図22】(A)アンテナ回路の例を説明する図、(B)整流回路の例を説明する図。

【図23】アンテナ形状の例を説明する図。

【図24】 $I_d - V_g$ 特性を示す図。

【図25】TFTのソース/チャネル/ドレイン領域形成方向と商品基体の曲げ方向との関係を示す図。

【図26】本発明に係る物品の一例を説明する図。

【図27】本発明に係るIDラベル等を付した商品の一例を説明する図。

【図28】店内における商品購入の一例を説明する図。

【図29】生産者(製造者)、販売者、消費者との関係を示す図。

【図30】手荷物検査時においてIDタグを付した物品の検査方法を説明する図。

【図31】チップと、アンテナの形成された基板と、バッテリーとの接続を説明する図。

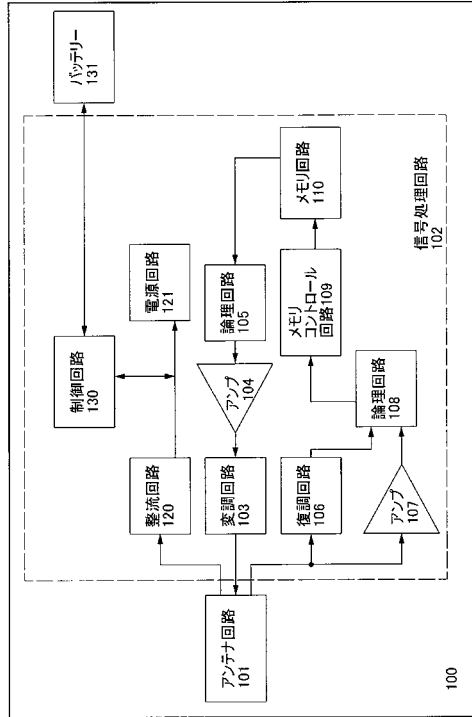
10

20

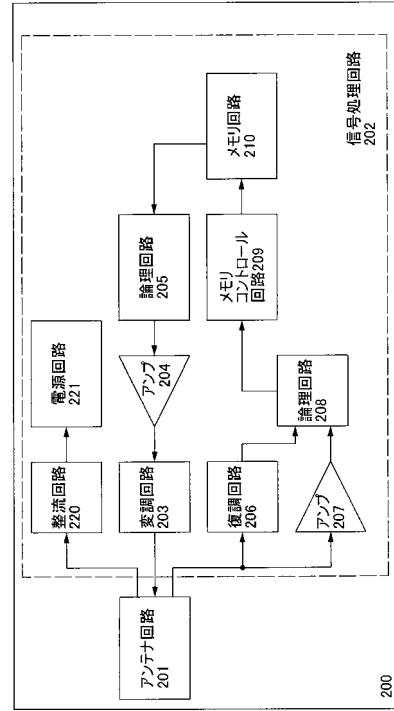
30

40

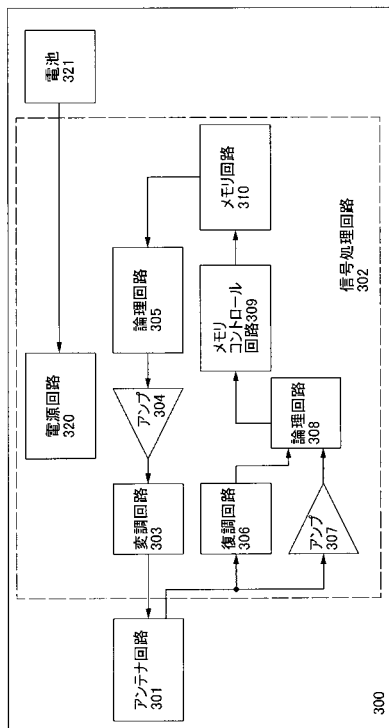
【図 1】



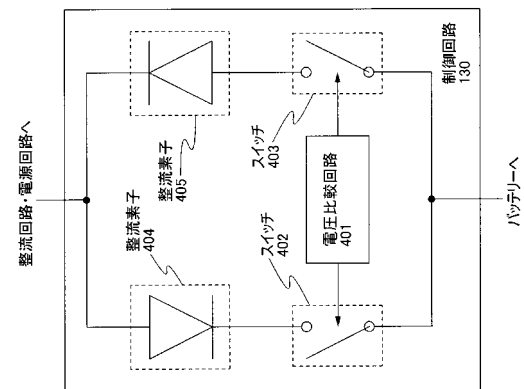
【図 2】



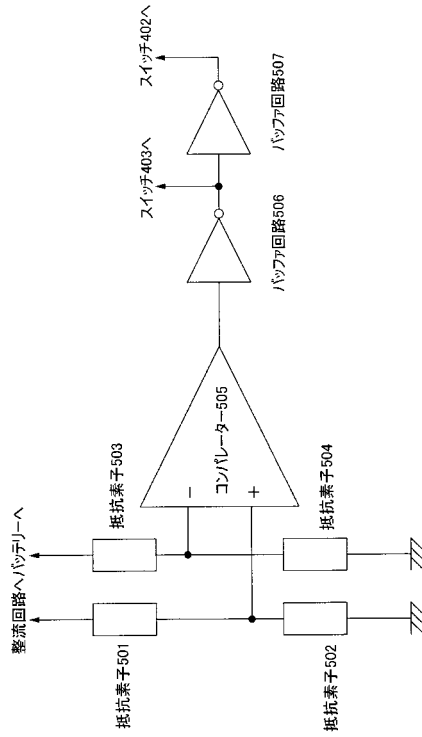
【図 3】



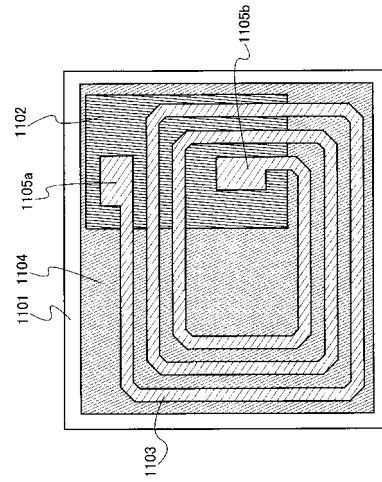
【図 4】



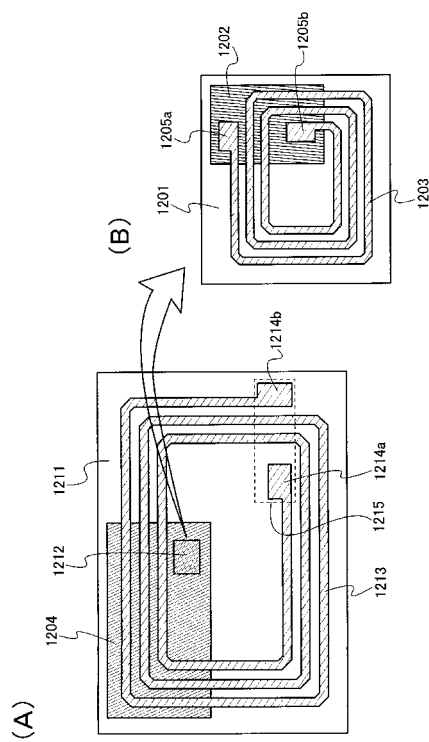
【 図 5 】



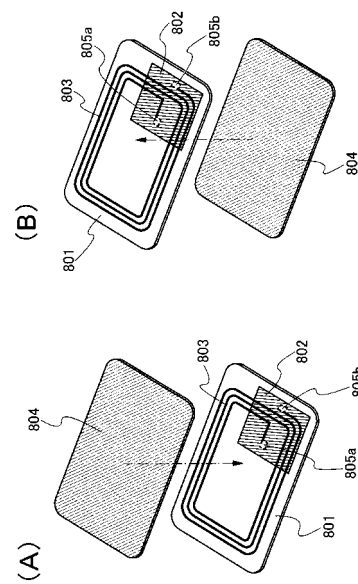
【 図 6 】



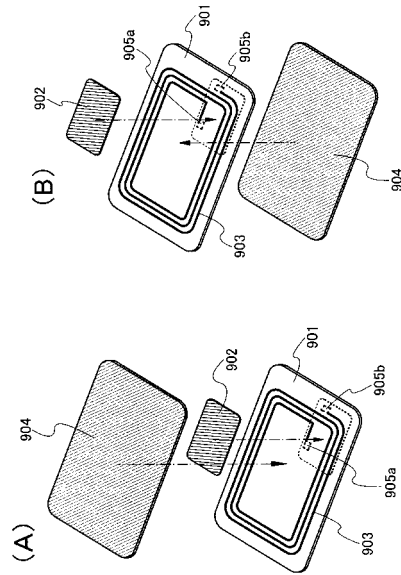
【圖 7】



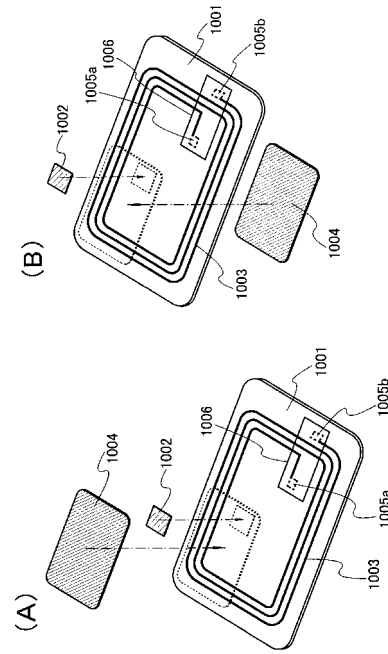
【 图 8 】



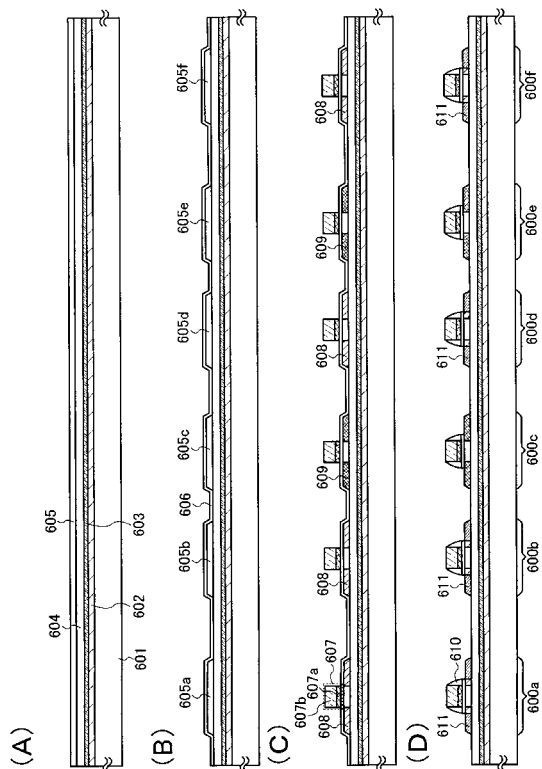
【図 9】



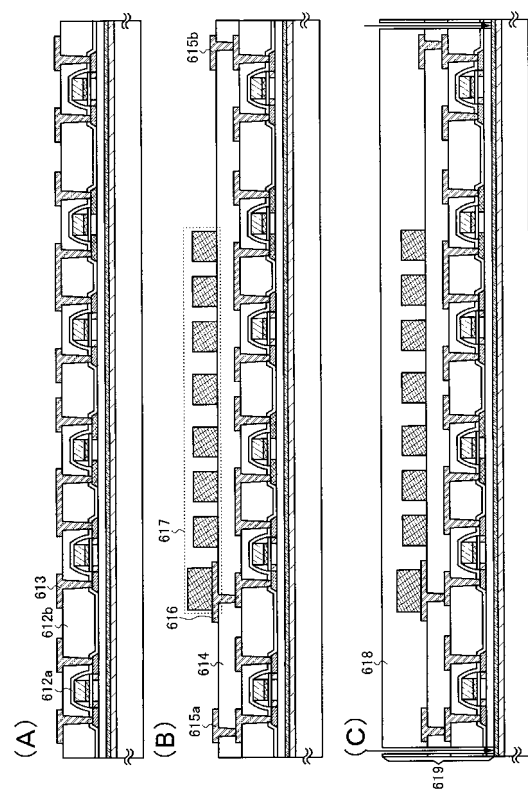
【図 10】



【図 11】

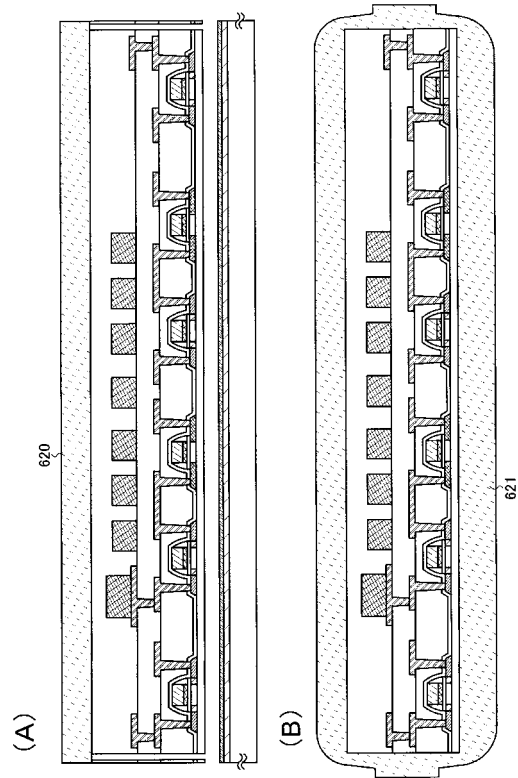


【図 12】

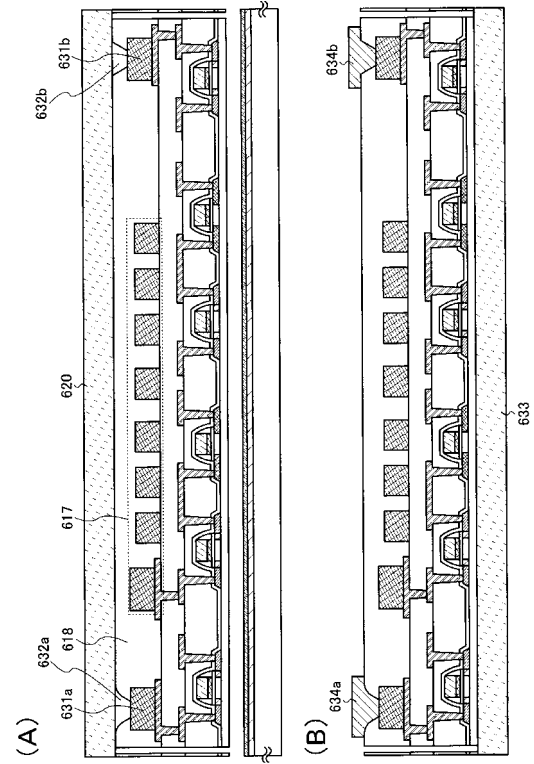




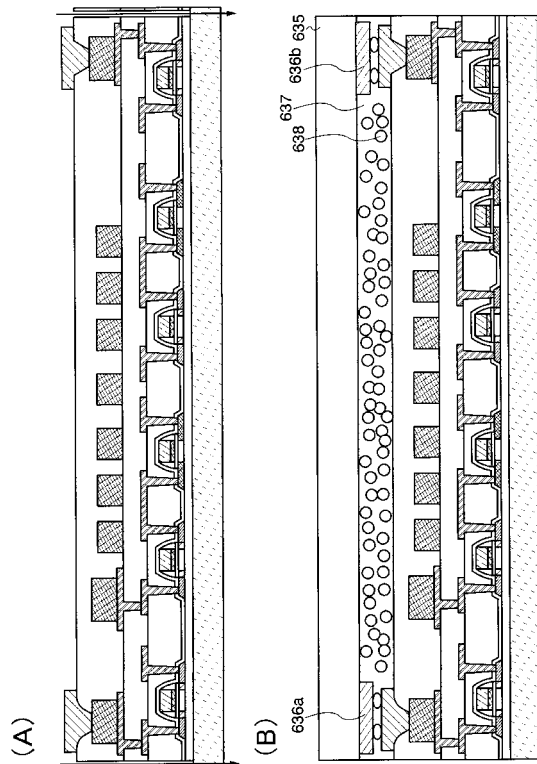
【図 13】



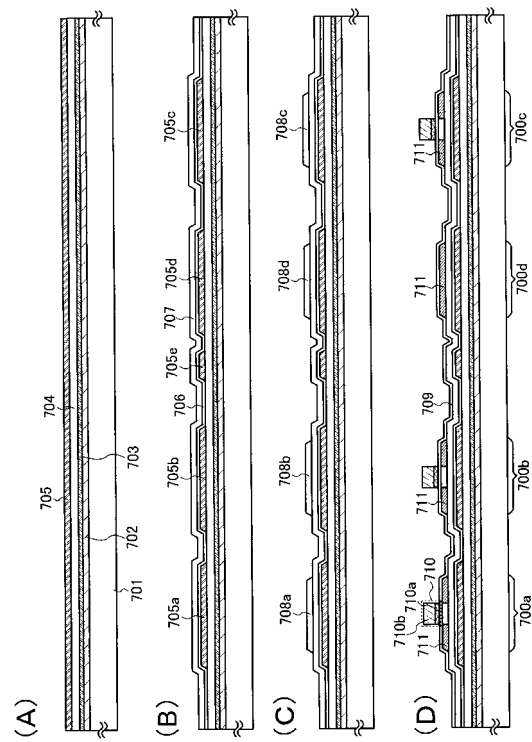
【図 14】



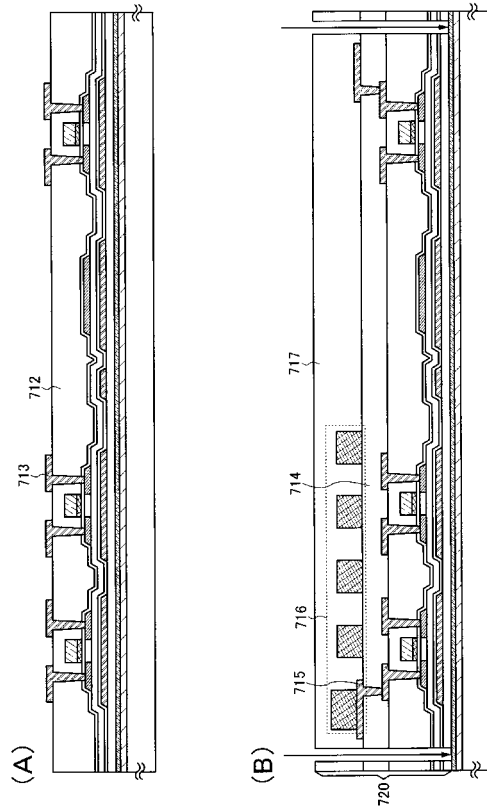
【図 15】



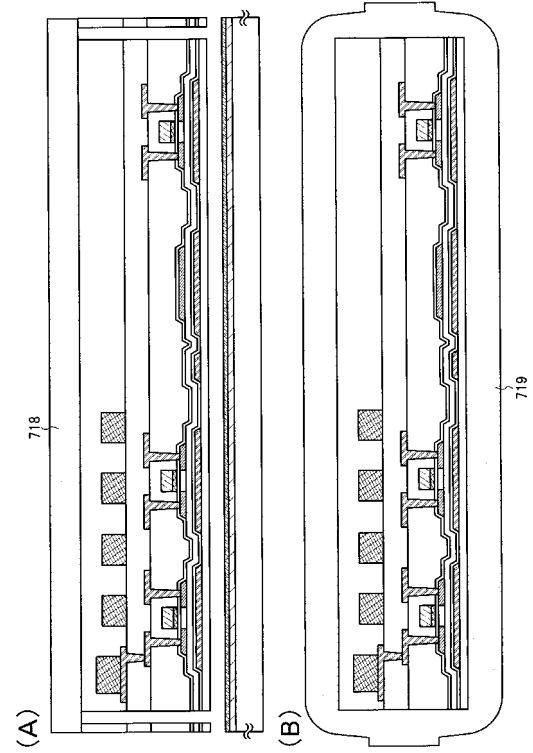
【図 16】



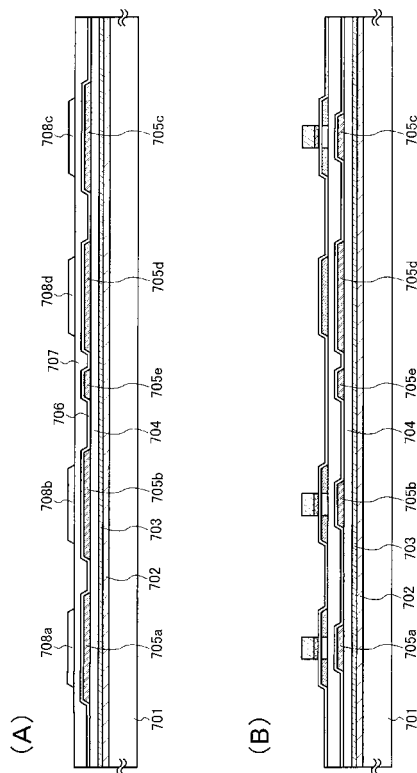
【図 17】



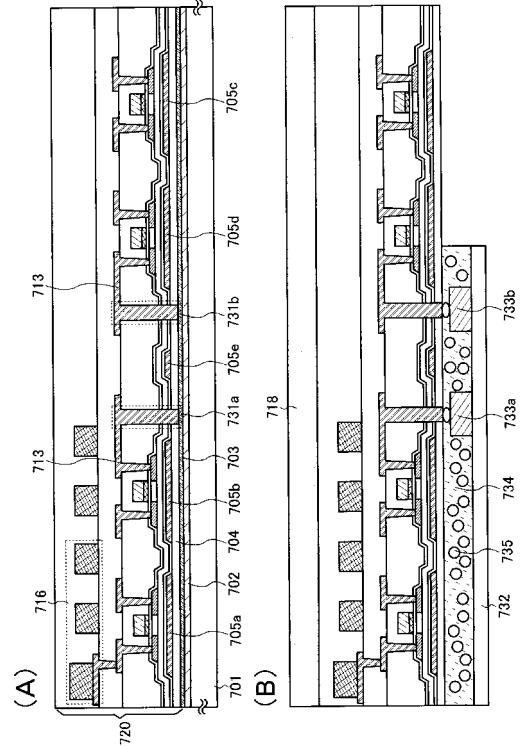
【図 18】



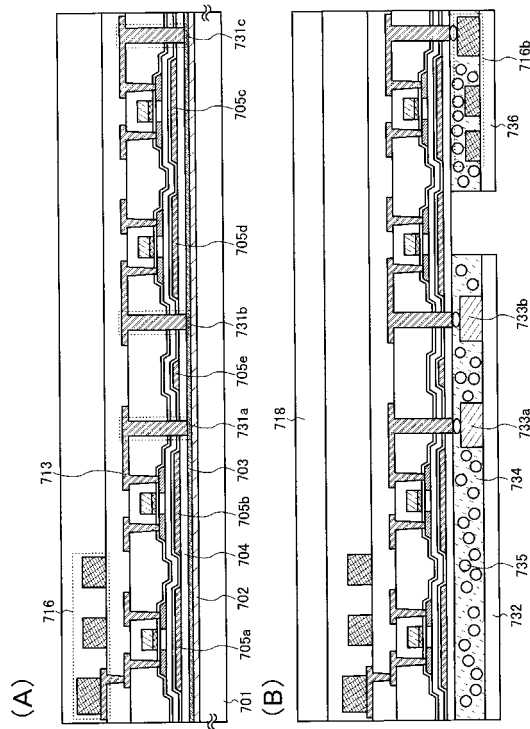
【図 19】



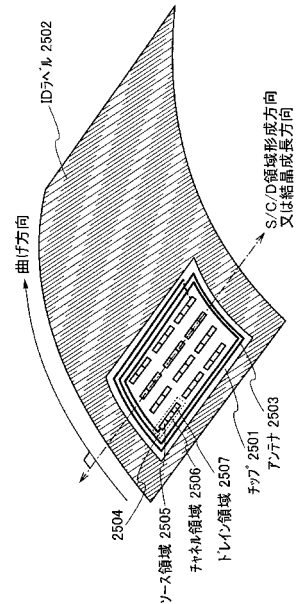
【図 20】



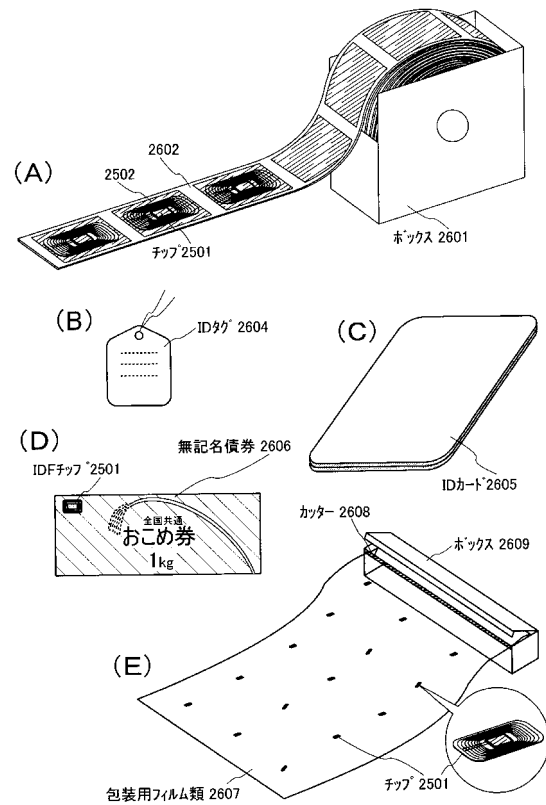
【図 2 1】



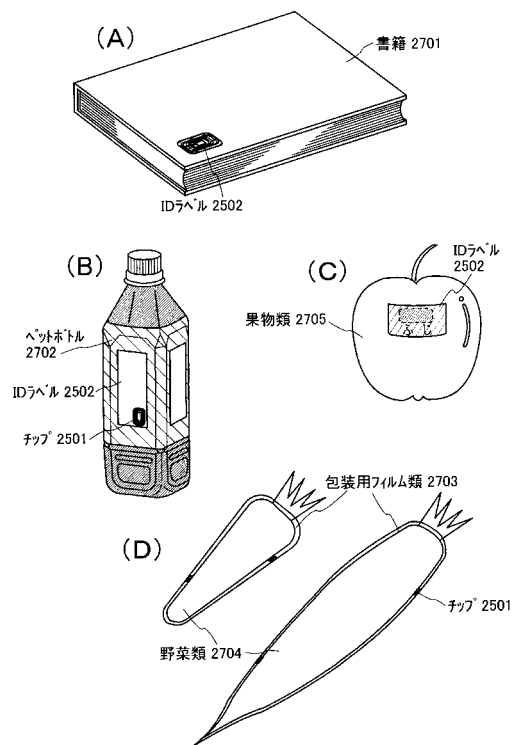
【図 25】



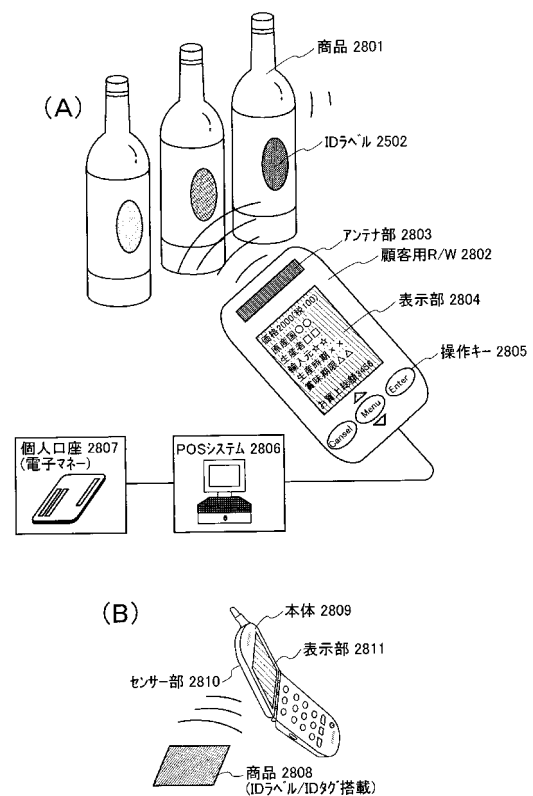
【図 26】



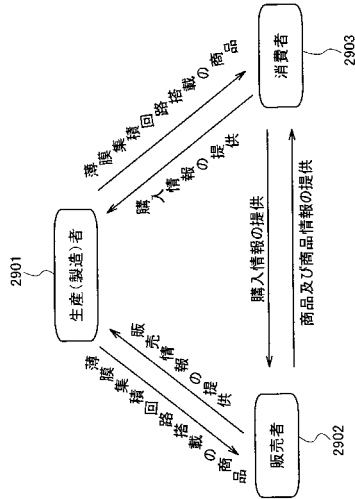
【図 27】



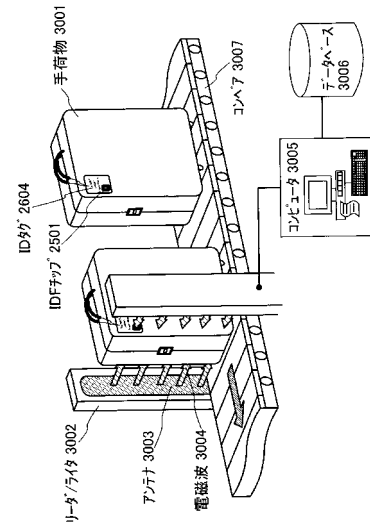
【図 28】



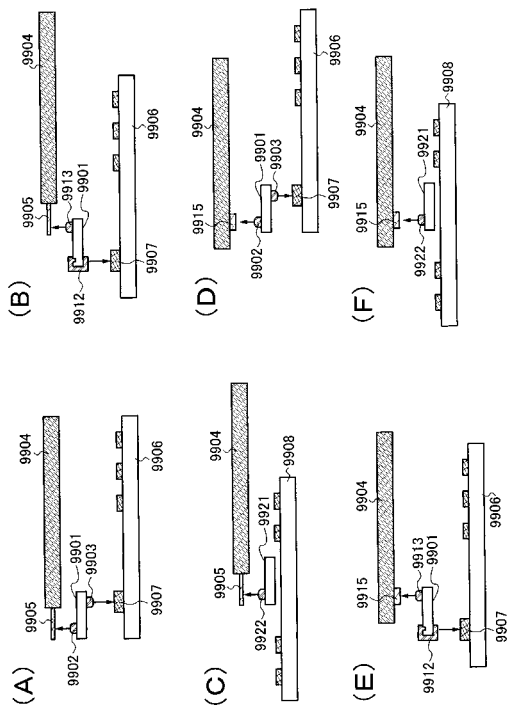
【図 29】



【図 30】



【図 31】



## フロントページの続き

(51)Int.Cl.		F I	
H 0 1 L 21/3205 (2006.01)		H 0 1 L 21/88	S
H 0 1 L 21/768 (2006.01)		G 0 6 K 19/00	H
H 0 1 L 23/522 (2006.01)			

(72)発明者 長多 剛  
 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

(72)発明者 池田 隆之  
 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

(72)発明者 黒川 義元  
 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

(72)発明者 塩野入 豊  
 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

審査官 北嶋 賢二

(56)参考文献 特開平 1 1 - 3 4 5 2 9 2 ( J P , A )  
 特開 2 0 0 0 - 0 9 0 2 2 1 ( J P , A )  
 特開 2 0 0 1 - 0 1 4 4 3 9 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

G 0 6 K	1 9 / 0 7
H 0 1 L	2 1 / 3 2 0 5
H 0 1 L	2 1 / 7 6 8
H 0 1 L	2 3 / 5 2 2
H 0 1 L	2 3 / 5 3 2
H 0 1 L	2 9 / 4 1 7
H 0 1 L	2 9 / 4 2 3
H 0 1 L	2 9 / 4 9