ITALIAN PATENT OFFICE

Document No.

102010901895764A1

Publication Date

20120602

Applicant

OSRAM GESELLSCHAFT MIT BESCHRAENKTER HAFTUNG

Title

DISPOSITIVO CONVERTITORE.

Front page automatically generated by WIPO

DESCRIZIONE dell'invenzione industriale dal titolo:
"Dispositivo convertitore"
di: OSRAM Gesellschaft mit beschränkter Haftung, nazionalità tedesca, Hellabrunner Str. 1 – 81543 München, Germania; OSRAM S.P.A. – SOCIETA' RIUNITE OSRAM EDISON CLERICI, nazionalità italiana, viale dell'Innovazione, 3 – 20126 Milano (MI)
Inventori designati: Francesco ANGELIN e Paolo DE ANNA
depositata il: 2 dicembre 2010

****

TESTO DELLA DESCRIZIONE

Campo tecnico

La descrizione si riferisce ai convertitori, ad esempio utilizzabili per alimentare carichi quali sorgenti luminose, ad esempio a LED.

Sfondo tecnologico

In un contesto come quello delineato in precedenza, varie soluzioni realizzative possono rifarsi al ben noto schema del convertitore "buck" (ossia in cui una corrente è alimentata ad un carico tramite un induttore), eventualmente senza condensatore di uscita e/o con una strategia di controllo a corrente costante al posto di una strategia di controllo a tensione costante, intendendosi qui in generale come corrente "costante" una corrente "mediamente costante", ovvero in oscillazione e sempre compresa tra due valori limite, tale appunto che il valore medio nel tempo sia costante.

Le figure 1 a 3 illustrano varie soluzioni utilizzabili per realizzare un'azione di controllo del tipo sopra delineato e le figure 4 e 5 illustrano vari modi di

pilotare un interruttore o switch elettronico quale un mosfet.

In tutte le figure il carico L_S alimentato dal convertitore può essere costituito, ad esempio, da una sorgente luminosa, quale una sorgente luminosa comprendente uno o più LED, eventualmente sotto forma di una cosiddetta "stringa" di LED.

In un tale contesto applicativo, è possibile ottenere una regolazione della luminosità media e/o del colore medio (quando siano utilizzati LED con diverso spettro cromatico) mediante la cortocircuitazione di tutta o parte della "stringa" in modo statico o con una tecnica di modulazione della larghezza d'impulso (PWM: Pulse Width Modulation). In tale particolare configurazione, è richiesto che il convertitore utilizzato sia in grado di conservare la regolazione della corrente con buona precisione malgrado le variazioni di tensione imposte dal circuito di modulazione (dimming): vedere, ad esempio, US-A-4 743 897 oppure US-B-7 339 323 oppure US2007/0262724 A1.

Nelle figure 1 a 3 il riferimento DA indica in generale un amplificatore differenziale, tipicamente configurato come amplificatore operazionale (nel caso della soluzione della figura 3 sono presenti due di questi amplificatori, rispettivamente DA1 e DA2), mentre i riferimenti L, D e R_s, eventualmente seguiti da altri suffissi, indicano in generale un induttore, un diodo ed un resistore.

Quando utilizzato come resistore di derivazione o shunt, il resistore R_s può essere collegato in serie con il carico L_S oppure con uno degli interruttori che operano la commutazione (ossia un interruttore elettronico costituito da un mosfet oppure da un diodo).

In particolare, nello schema della figura 1, il resistore di shunt R_S è collegato in serie fra l'induttore di uscita L ed il carico L_S. La corrente sul carico è rilevata durante tutto il periodo di commutazione dall'amplificatore differenziale DA che rileva la tensione ai capi del resistore R_S e pilota in modo corrispondente un modulo di controllo C. Questo a sua volta pilota lo switch principale M (ad esempio un mosfet) destinato a modulare l'alimentazione di energia verso il carico Ls.

La topologia della figura 1 rappresenta una buona scelta in presenza di variazioni della tensione di uscita ridotte o lente in considerazione del limite prestazionale dall'amplificatore DA in termini di dv/dt. Lo schema della figura 1 può andare soggetto ad errori di modo comune suscettibile di degradare le prestazioni complessive e di limitare l'ampiezza della tensione di uscita.

Nello schema della figura 2, dove parti o componenti identici o equivalenti a quelli già descritti in precedenza sono stati indicati con simboli analoghi, il resistore di shunt R_S è collegato nel ritorno dal carico verso massa. Ancora una volta la corrente è rilevata durante tutto il periodo di commutazione. In questo caso, l'amplificatore DA è riferito a massa (per cui non si hanno problemi di errori di modo comune), ma il carico L_S non è collegato direttamente a massa, il che può essere un aspetto critico in applicazioni tali da comportare l'impiego di più stringhe (multi-string), dove è importante avere un ritorno comune.

Così come già detto, lo schema della figura 3 prevede il ricorso a due amplificatori, il primo dei quali, DA1, rileva la caduta di tensione ai capi di un resistore di shunt R_S inserito nella linea di ingresso, mentre il

secondo, DA2, rileva la caduta ai capi di un resistore R_B inserito, ad esempio, in un partitore di tensione R_A, R_B collegato in parallelo al carico L_S. L'azione di controllo sull'interruttore M è dunque esercitata in funzione dei segnali di uscita di entrambi gli amplificatori DA1 e DA2. In questo caso la corrente è rilevata soltanto durante il periodo di "on" dello switch elettronico M utilizzando uno shunt di ingresso (appunto il resistore R_S) collegato in serie allo switch M. I problemi del modo comune dell'amplificatore DA1 sono ridotti operando in modo statico ad una tensione nota e costante.

La mancanza di rilevazione di corrente durante l'intervallo di "off" dello switch M richiede di far ricorso ad una tecnica di controllo leggermente diversa, con l'intervallo di "off" considerato in qualche modo inversamente proporzionale alla tensione di uscita. Questo richiede appunto il ricorso alla rilevazione di tensione tramite il partitore R_A, R_B insieme ad un timer programmabile per il tempo di off. La precisione conseguita è limitata come conseguenza della valutazione della corrente svolta in modo indiretto.

Un altro aspetto da tenere in debita considerazione è la natura dello switch principale, che può essere costituito da un transistore mosfet.

Qui sono possibili due scelte, tipo N o tipo P.

Il tipo N è più veloce, meno costoso e meno dissipativo rispetto al tipo P; in più, la carica di gate è molto più bassa. Il tipo N richiede tuttavia una tensione di gate più elevata rispetto alla tensione di source, e quindi più elevata della tensione d'ingresso, che di solito è la tensione più elevata nel circuito.

Questo richiede di far ricorso in qualche modo ad un

elevatore di tensione, suscettibile di essere realizzato con un circuito a pompa di carica. Inoltre, il terminale di sorgente (source) del mosfet è flottante, il che richiede un driver anch'esso flottante.

Un mosfet di tipo P utilizza una tensione di pilotaggio del gate più bassa rispetto a quella del source e il terminale di source stesso è collegato ad un punto stabile, il che semplifica il funzionamento del driver.

A titolo di riferimento, lo schema della figura 4, dove ancora una volta i riferimenti già utilizzati nelle figure precedenti sono stati utilizzati per indicare componenti identici o analoghi (con l'aggiunta, in questo caso, di un condensatore C_B e di un ulteriore diodo D_B), prevede un circuito di bootstrap con la funzione di alimentare un driver D_r che pilota il gate del mosfet M (in questo caso di tipo N). Il circuito di bootstrap comprende un diodo D_B ed un condensatore C_B facenti capo all'uscita dello switch M. In questo caso l'alimentazione ausiliaria del driver D_r funziona soltanto quando lo switch M viene periodicamente commutato, per cui non è possibile dare al gate una polarizzazione statica.

Lo schema della figura 5 prevede invece di utilizzare, quale switch M, un mosfet di tipo P per cui in questo caso è possibile alimentare il driver D_r che pilota il gate del mosfet M attraverso un generatore di corrente di tipo dissipativo.

Scopo e sintesi

Gli inventori hanno rilevato che le varie soluzioni descritte con riferimento alle figure 1 a 5 (e qualunque altra soluzione riconducibile agli stessi principi di fondo) presentano simultaneamente vantaggi e svantaggi.

Gli inventori hanno altresì notato che una strategia di controllo basata sulla corrente media non è raccomandabile quando vi siano rapide ed ampie variazioni della tensione d'uscita, in vista del ritardo temporale intrinsecamente legato alla tecnica di controllo stessa.

Sarebbe quindi auspicabile poter disporre di una soluzione che idealmente permetta di beneficiare delle soluzioni descritte in precedenza, evitandone gli inconvenienti, in particolare per quanto riguarda i seguenti aspetti:

- possibilità di "ritornare" o "chiudere" il carico L_S, quale ad esempio una stringa di LED, direttamente a massa senza dover aggiungere componenti quali ad esempio un resistore: come si è detto, questo vantaggio è particolarmente apprezzabile quando si utilizzano più stringhe di LED che si desidera abbiano un ritorno comune,

- possibilità di utilizzare come switch principale M un mosfet di tipo N, con i vantaggi che ne derivano (maggior velocità, minor costo, minore dissipazione e minore carica di gate rispetto al tipo P),

- possibilità di poter sostenere un duty-cycle del 100%, vale a dire un'accensione dello switch M idealmente statica, grazie alla disponibilità di un'alimentazione ausiliaria suscettibile di essere derivata, ad esempio, da un avvolgimento ausiliario di un trasformatore di isolamento solitamente a monte di un convertitore quale quello qui considerato, o tramite un circuito di pompa di carica,

- elevata accuratezza nella valutazione della corrente media, ad esempio grazie ad una misura diretta della corrente di picco ottenibile tramite due shunt, ossia - in generale - la possibilità di basare il funzionamento sul

valore reale della corrente nel carico, e

- possibilità di utilizzare segnali di controllo (set-point) riferiti ad una massa comune il che permette, ad esempio, di collegarli ad una "intelligenza" di controllo a bassa tensione.

La presente invenzione si prefigge lo scopo di fornire una soluzione all'esigenza sopra delineata.

Secondo l'invenzione, tale scopo è raggiunto grazie ad un convertitore avente le caratteristiche richiamate in modo specifico nelle rivendicazioni che seguono.

Le rivendicazioni formano parte integrante dell'insegnamento qui somministrato in relazione all'invenzione.

In particolare, gli inventori hanno osservato che in una regolazione di corrente ad elevata dinamica di un convertitore buck è possibile adottare una strategia di controllo ad isteresi, attuata misurando in qualche modo la corrente sul carico, ad esempio tramite due resistori di shunt.

In una tale architettura è possibile far sì che l'interruttore o switch principale si chiuda ogni volta che la corrente sul carico scende al di sotto di un certo punto inferiore di regolazione (low-set-point o SPL), aprendosi invece quando la corrente sul carico sale al di sopra di un punto di regolazione alto (high-set-point o SPH).

Questo comportamento implica di per sé un modo di conduzione continuo (CCM) con una corrente media I_{AV} legata alla grandezza (SPH+SPL)/2, mentre la differenza SPH-SPL identifica il "ripple" di corrente, ovverosia l'isteresi del convertitore.

In varie forme di attuazione, la descrizione può riferirsi a convertitori di tipo a commutazione (switching)

di tipo non isolato.

In varie forme di attuazione, la descrizione può riferirsi ad un generatore di corrente "costante" (nei termini meglio delineati nella parte introduttiva al presente descrizione, ossia una corrente mediamente costante, ovvero in oscillazione e sempre compresa tra due valori limite, tale appunto che il valore medio nel tempo sia costante) con una dinamica di tensione molto elevata, ovverosia in cui la corrente di uscita del convertitore DC/DC fornita al carico rimane stabile in modo indipendente da un'ampia variazione della tensione sul carico, per cui il convertitore realizza un generatore di corrente quasi ideale.

In varie forme di attuazione, la descrizione può applicarsi alle sorgenti d'illuminazione, ad esempio del tipo a LED.

Breve descrizione delle figure

L'invenzione sarà ora descritta, a puro titolo di esempio non limitativo, con riferimento alle figure annesse in cui:

- le figure 1 a 5 sono già state descritte in precedenza,
- la figura 6 è uno schema a blocchi di una forma di attuazione,
- le figure 7 a 12 illustrano la struttura di alcuni blocchi di una forma di attuazione,
- le figure 13 e 14 esemplificano possibili varianti realizzative di blocchi di forme di attuazione, e
- le figure 15 a 18 illustrano l'andamento di taluni segnali durante il funzionamento di una forma di attuazione.

Descrizione particolareggiata

Nella seguente descrizione sono illustrati vari dettagli specifici finalizzati ad un'approfondita comprensione delle forme di attuazione. Le forme di attuazione possono essere realizzate senza uno o più dei dettagli specifici, o con altri metodi, componenti materiali, etc. In altri casi, strutture, materiali o operazioni noti non sono mostrati o descritti in dettaglio per evitare di rendere oscuri i vari aspetti delle forme di attuazione.

Il riferimento ad "una forma di attuazione" nell'ambito di questa descrizione sta ad indicare che una particolare configurazione, struttura o caratteristica descritta in relazione alla forma di attuazione è compresa in almeno una forma di attuazione. Quindi, frasi come "in una forma di attuazione", eventualmente presenti in diversi luoghi di questa descrizione non sono necessariamente riferite alla stessa forma di attuazione. Inoltre, particolari conformazioni, strutture o caratteristiche possono essere combinate in ogni modo adeguato in una o più forme di attuazione.

I riferimenti qui utilizzati sono soltanto per comodità e non definiscono dunque l'ambito di tutela o la portata delle forme di attuazione.

Nello schema della figura 6 il riferimento 10 indica nel complesso un convertitore utilizzabile per pilotare, in varie forme di attuazione, un carico L_S costituito ad esempio da una o più sorgenti luminose a LED.

In varie forme di attuazione, il carico L_S può essere costituito da una o più stringhe di LED (LED string).

L'alimentazione è a partire da una sorgente che, in

varie forme di attuazione, è modellabile come una sorgente di tensione VS1, collegata al carico L_S attraverso un interruttore o switch M ed un filtro nella forma di un induttore. In varie forme di attuazione, lo switch M può essere un interruttore elettronico quale, ad esempio, un mosfet. In varie forme di attuazione, lo switch M può essere un mosfet di tipo N.

Nelle forme di attuazione cui fa riferimento lo schema della figura 6, il collegamento fra la sorgente VS1 e lo switch M è attraverso un resistore R_{SHH} ed il collegamento fra lo switch M ed il carico L_S è attraverso un induttore L.

Nelle forme di attuazione qui considerate a titolo di esempio un diodo D1 è collegato con il suo catodo in posizione interposta fra lo switch M e l'induttore L e l'anodo collegato ad un ulteriore resistore R_{SHL} il cui capo opposto al diodo D1 è collegato a massa.

I riferimenti SPH e SPL indicano, come meglio si vedrà nel seguito, due segnali di riferimento destinati a definire l'estremo superiore (o high-set-point)e l'estremo inferiore (o low-set-point) del campo di possibile variazione della corrente i_L nell'induttore L e nel carico L_S.

In varie forme di attuazione, lo schema della figura 6 è quindi rappresentativo di un convertitore che consente di alimentare ad un carico L_S, tramite un induttore L, una corrente i_L di intensità controllata compresa fra un livello massimo ed un livello minimo identificati dai segnali SPH e SPL.

Lo switch M rappresenta un interruttore selettivamente attivabile e disattivabile per consentire ovvero impedire, rispettivamente, l'alimentazione di

corrente dalla sorgente VS1 verso l'induttore L.

Il resistore di shunt R_{SHH} costituisce un primo sensore di corrente, sensibile alla corrente che fluisce attraverso l'interruttore M quando tale interruttore è attivo ("on", ovverosia conduttivo).

Il resistore di shunt R_{SHL} costituisce un secondo sensore di corrente sensibile alla corrente che fluisce verso il carico L_S attraverso l'induttore L quando l'interruttore M è disattivato ("off", ossia non conduttivo) ed il diodo D1 chiuso a ricircolare la corrente nell'induttore L.

I riferimenti VS2 e VS3 indicano due generatori ausiliari la cui funzione sarà meglio definita nel seguito. I generatori VS2 e VS3 possono essere realizzati secondo criteri noti nella tecnica, tali da non richiedere una descrizione particolareggiata in questa sede.

In varie forme di attuazione, nell'ambito del convertitore 10 possono essere identificate due porzioni principali, ossia una sezione o lato "alto" 10A ed una sezione o lato "basso" 10B.

La sezione o lato "alto" 10A fa capo alla linea V_H che collega la sorgente VS1 al carico L_S (ossia, in pratica, il ritorno comune per tutti i circuiti sul lato alto 10A) ed è provvista di una rispettiva alimentazione VS3. La sezione o lato "alto" 10A è destinata a rilevare la corrente i_L che fluisce attraverso lo switch M (dunque attraverso il carico L_S) quando lo switch M stesso è chiuso ("on"). Ciò avviene cooperando con il resistore di shunt R_{SHH} che, nell'esempio di attuazione qui considerato, è collegato in serie con il drain del mosfet di tipo N costituente lo switch M. La sezione o lato "alto" 10A comprende tre blocchi indicati B2, B3 e B4, destinati ad essere descritti in maggior

dettaglio con riferimento alle figure 7 a 9.

La sezione o lato "basso" 10B fa invece capo alla massa comune (vale a dire il ritorno del carico) ed ai riferimenti SPH e SPL, con una rispettiva alimentazione VS2. La sezione o lato "basso" 10B è destinata a rilevare la corrente i_L che fluisce attraverso l'induttore L (dunque attraverso il carico L_S) quando lo switch M è aperto ("off") ed il diodo D1 chiuso, ossia in conduzione. Ciò avviene attraverso il secondo resistore di shunt R_{SHL}. La sezione o lato "basso" 10B comprende i blocchi B1, B5 e B6 destinati anch'essi ad essere illustrati in maggior dettaglio con riferimento alle figure 10 a 12.

In varie forme di attuazione, i vari blocchi B1 a B6 possono essere definiti, per quanto riguarda la funzione da loro svolta, nei termini seguenti:

- B1: traslatore di livello (level shifter),
- B2: comparatore di corrente sul lato "alto";
- B3: logica principale di controllo,
- B4: gruppo di pilotaggio dello switch M (del gate del mosfet, nell'esempio qui considerato),
- B5: comparatore di corrente sul lato "basso", e
- B6: formatore di impulso e traslatore di livello.

Il riferimento a queste designazioni generali permette agevolmente di comprendere che l'ambito della presente descrizione non è in alcun modo limitato agli specifici esempi di attuazione descritti nel seguito: l'esperto del settore è infatti in grado di realizzare funzioni di trattamento equivalenti ricorrendo a topologie circuitali diverse. In proposito, si apprezzerà che nel seguito saranno esemplificate varie possibili forme di attuazione del blocco funzionale B4.

L'esperto del settore apprezzerà altresì che vari

aspetti delle funzioni e/o dei circuiti di trattamento descritti nel seguito non sono affatto imperativi ai fini della realizzazione di forme di attuazione.

Cominciando dal blocco B1, l'esame comparato delle figure 6 e 10 fa vedere che l'ingresso IN di tale blocco è costituito dal segnale di riferimento "alto" SPH sottoposto, nell'esempio di attuazione qui considerato, ad una semplice conversione tensione/corrente attuata tramite un amplificatore operazionale 12. L'amplificatore 12 riceve il segnale SPH sul suo ingresso non invertente e pilota un mosfet 14 destinato a generare un segnale di uscita in corrente OUT inviato verso il blocco B2 (si osservi la figura 6), ad esempio con una resistenza 16 che determina il rapporto tra tensione d'ingresso IN e corrente d'uscita OUT.

Il blocco B2 (in questo caso si fa riferimento in modo correlato alle figure 6 e 7) riceve sull'ingresso indicato come SP (Set Point) il valore di riferimento corrispondente al livello SPH convertito in corrente dal blocco B1 elaborandolo in funzione di un segnale di misura M rappresentativo del valore della corrente i_L (valore desumibile ad esempio in funzione della caduta di tensione ai capi del resistore di shunt R_{SHH}). Il segnale di uscita del blocco B2 indicato come OUT è essenzialmente un livello logico suscettibile di identificare il fatto che la corrente i_L nel carico ha raggiunto il livello superiore identificato in funzione del livello SPH. In pratica, quando la corrente nel carico raggiunge il livello (superiore) SPH, il blocco B2 è in grado di fornire un corrispondente segnale IN1 al blocco logico B3 di cui meglio si dirà nel seguito.

Nell'esempio di attuazione qui considerato a puro

titolo di riferimento, il blocco B2 è essenzialmente basato su un amplificatore operazionale 22 e funge da circuito di ricupero del punto di regolazione (set-point) operando sostanzialmente come convertitore corrente/tensione. Nell'esempio di attuazione qui considerato è altresì previsto un comparatore 24 che è sensibile all'uscita dell'amplificatore 22 ed asserisce un livello logico dato ("basso", nell'esempio di attuazione qui considerato) quando la corrente nel carico raggiunge il livello identificato da SPH.

I riferimenti 25, 26, 27 e 28 identificano i resistori associati ai componenti 22 e 24 sopra descritti al fine di assolvere la funzione descritta. I criteri di collegamento dei suddetti resistori sono da ritenersi di per sé ampiamente noti in funzione degli scopi desiderati, dunque tali da non richiedere una descrizione particolareggiata in questa sede.

Prima di descrivere i blocchi B3 e B4 si procederà per semplicità di trattazione a descrivere il B5, destinato a svolgere sul lato "basso" una funzione duale a quella svolta dal blocco B2 sul lato "alto".

Così, il blocco B5 riceve sull'ingresso SP (in questo caso si osservino in modo coordinato le figure 6 e 11) il segnale di riferimento o set-point "basso" identificato da SPL.

L'ingresso M verso il blocco B5 è costituito semplicemente da un segnale rappresentativo della corrente sul carico i_L misurata sul lato "basso", ad esempio rilevando la caduta di tensione ai capi del resistore di shunt R_{SHL}.

L'uscita OUT dal blocco B5, destinata ad essere inviata verso il blocco B6, è un segnale logico destinato a

segnalare al blocco logico B3 (attraverso il blocco B6, nell'esempio di attuazione qui considerato) il fatto che la corrente ha raggiunto il livello di soglia inferiore identificato da SPL.

Nell'esempio di attuazione qui considerato, il blocco B5 è realizzato utilizzando un comparatore 52 avente il suo ingresso non-invertente collegato a massa e il cui ingresso invertente funge da punto di somma destinato a ricevere, rispettivamente attraverso un resistore 54 ed attraverso un resistore 56, il segnale sull'ingresso SP (ossia il livello di soglia inferiore identificato da SPL) ed un segnale indicativo della corrente misurata (segnale M, generato a partire dal resistore di shunt R_{SHL}). Nell'esempio di attuazione qui illustrato, l'uscita del comparatore 52 è collegata ad un invertitore logico 58 destinato a generare il segnale di uscita del blocco B5, indicato con OUT.

Questo segnale è portato in ingresso al blocco B6 (vedere in questo caso in modo comparato le figure 6 e 12) la cui funzione è quella di ricevere il livello logico proveniente dal comparatore di corrente sul lato "basso" B5 per generare un segnale IN2 destinato al blocco logico B3 reso compatibile con il fatto che questo blocco logico si trova sul lato "alto" del convertitore 10. Nell'esempio di attuazione qui considerato, il blocco B6 è sostanzialmente assimilabile, per la presenza dell'elemento 69 di cui si dirà qui sotto, ad una rete di tipo derivativo con un circuito di start-up costituito da un oscillatore astabile retriggherabile.

In particolare, il riferimento 62 indica una porta logica NAND che riceve su un ingresso IN il segnale di uscita del blocco B5 e sull'altro ingresso il segnale di una rete di retroazione sostanzialmente assimilabile ad un

circuito RC (resistore 64 e condensatore 65) in cui il resistore 64 ha collegato in parallelo il collegamento in serie di un resistore 66 e di un diodo 67 con il catodo rivolto al condensatore 65 ed alla porta 62. Il tutto con l'uscita dalla porta 62 collegata alla rispettiva uscita destinata ad essere inviata verso il blocco B3 attraverso un condensatore 69.

Il circuito opera generando un impulso di uscita OUT ogniqualvolta ne arrivi uno all'ingresso IN oppure trascorra un certo tempo dall'arrivo di questo ovvero dall'ultimo inviato all'uscita, al fine di consentire la partenza o la ripartenza del funzionamento ciclico (oltre).

Venendo ora al blocco logico B3, si tratta - nell'esempio di attuazione qui considerato a puro titolo di esempio non limitativo - di un circuito logico a latch, con ingressi di tipo active-low.

Nell'esempio di attuazione qui considerato a puro titolo di esempio non limitativo, si tratta sostanzialmente di un circuito logico bistabile costruito intorno a due porte logiche NAND 32, 34 ciascuna delle quali riceve, su un ingresso, uno dei segnali IN1 e IN2 provenienti rispettivamente dal comparatore di "alto" B2 e dal comparatore di corrente "basso" B5 (attraverso il blocco B6) e, sull'altro ingresso, l'uscita della porta omologa (dunque l'uscita della porta 34 per la porta 32 e l'uscita della porta 32 per la porta 34). Il riferimento 36 indica un resistore di polarizzazione.

Un'uscita del blocco B3 (nell'esempio di attuazione qui considerato, l'uscita 34) può essere utilizzata per pilotare lo switch M tramite il blocco B4, compatibilmente con la funzione logica di chiudere lo switch quando arrivi un segnale da B6 e riaprirlo quando arrivi da B2.

Per quanto si è visto in precedenza, i segnali logici IN1 e IN2 forniti al blocco B3 a partire dai blocchi B2 e B5 indicano il fatto che il livello di corrente ha raggiunto uno degli estremi del campo di possibile variazione, ossia:

- il livello limite superiore, identificato dal segnale SHP – blocco B2, oppure
- il livello limite inferiore, identificato dal segnale SPL - blocco B5.

Ad esempio, quando la corrente raggiunge il livello di set-point alto (SPH), l'uscita del blocco B3 va ad un livello corrispondente allo spegnimento o apertura ("off") dello switch M, così da interrompere il passaggio di corrente verso l'induttore L.

Al contrario, se la corrente raggiunge il livello di set-point inferiore (SPL), l'uscita del blocco B3 va ad un livello corrispondente all'accensione o chiusura ("on") dello switch M, in modo da ristabilire il passaggio della corrente verso l'induttore L.

In varie forme di attuazione, il blocco B3 può svolgere anche altre funzioni, ad esempio una funzione di abilitazione/disabilitazione, gestione di avviamento del sistema, protezione ausiliaria. Parte delle funzioni del blocco B3 possono essere eventualmente condivise col blocco B6 oppure trasferite a tale blocco così da poter disporre di una massa comune per i segnali ausiliari.

Il blocco B4 (di cui – secondo un criterio che vale in generale per tutti i blocchi B1 a B6 qui considerati - si presenteranno a titolo esemplificativo varie modalità di attuazione possibili) ha essenzialmente la funzione di pilotare lo switch M.

Ad esempio, nel caso in cui lo switch M sia un mosfet,

ad esempio un mosfet di tipo N, il blocco B4 può convertire il livello logico generato sulla uscita OUT del blocco B3 in un effettivo segnale di pilotaggio per il gate del mosfet. Questo può comportare ad esempio delle funzioni di traslazione di livello e/o di amplificazione di corrente/tensione così da assicurare il pilotaggio dello switch M nelle condizioni desiderate.

In un possibile esempio di attuazione, il circuito B4 può essere costituito semplicemente da un buffer/amplificatore 42 alimentabile ad esempio tramite la sorgente del lato "alto" VS3, almeno in condizioni statiche o durante l'avviamento del circuito.

La figura 13 illustra modalità adottabili in varie forme di attuazione per il pilotaggio dello switch M a partire dal blocco B3.

Al riguardo si osserva che:

- nella figura 13, parti od elementi già descritti in precedenza sono indicati con gli stessi riferimenti già utilizzati a tal fine, rendendo così superfluo ripetere la descrizione di tali parti od elementi;

- per fini di chiarezza e semplicità di illustrazione, lo schema della figura 13 riprende, dello schema generale della figura 6, i soli elementi di interesse per la descrizione che segue.

Secondo la soluzione illustrata nella figura 13, il circuito di pilotaggio dello switch M può essere realizzato ricorrendo a due generatori di corrente Ig1 e Ig2, preferibilmente costituiti ciascuno da un transistore BJT PNP Q1, Q2 e da un resistore 70a, 70b che stabilisce la corrente erogata. I due generatori vengono attivati uno in alternativa all'altro, rispettivamente per spegnere o accendere il mosfet. I due generatori Ig1 e Ig2 vengono

attivati dalle uscite complementari OUT1 e OUT2 del blocco B3. Il generatore Ig1 si incarica di spegnere il mosfet, ed è costituito da Q1 e dal resistore 70a; il generatore Ig2 invece accende il mosfet, a mezzo di Q2 e 70b.

I due generatori di corrente Ig1 e Ig2 sono vincolati alla tensione Vs3, cioè ad una tensione maggiore della tensione di alimentazione principale Vs1, in grado quindi di attivare il mosfet tipo N.

Nell'esempio di attuazione illustrato, fra i due generatori di corrente Ig1 e Ig2 e lo switch Q1 sono poi presenti:

- un primo amplificatore invertitore a emettitore comune (transistore Q3 con relativi resistori 80a e 80b) che amplifica la corrente di Ig1, e
- una coppia complementare di transistori Q4 e Q5 che costituisce un amplificatore di corrente o buffer (detto anche inseguitore di emettitore complementare) che pilota il gate del mosfet.

Il gruppo Q3, Q4, Q5 è vincolato al source del mosfet M e risulta pertanto "flottante", ovvero senza un riferimento stabile.

Nell'esempio di attuazione illustrato, sono poi ancora presenti:

- un diodo zener Dz in grado di limitare la tensione di gate dello switch M, al fine di proteggere il mosfet dal danneggiamento, e
- un circuito bootstrap, realizzato a mezzo di un condensatore Cb e di un diodo Db, connesso all'alimentazione ausiliaria "inferiore" V_{s2} ed in grado di alimentare il buffer quando il mosfet sia in commutazione.

Il circuito testé descritto (vari componenti del quale, si apprezzerà, possono essere in varie forme di

attuazione eliminati o sostituiti con componenti equivalenti) opera come segue.

Quando arriva un segnale attivo basso a IN1 (B3), il segnale OUT1 accende il generatore di corrente Ig1 che, tramite il collettore di Q1, inietta una corrente in Q3, che viene amplificata da questo e quindi dal buffer Q4. L'effetto è di scaricare la carica del gate del mosfet M al source dello stesso, con l'effetto di aprirlo.

La tensione al source del mosfet quindi scende molto rapidamente verso massa, trascinandosi il gruppo amplificatore Q3, Q4, Q5 ed il collettore di Q1, il quale tuttavia continua a fornire la corrente di spegnimento. In questa fase Q2 è aperto e non genera alcuna corrente di collettore.

Quando arriva un segnale attivo basso a IN2, viene attivato Ig2 da OUT2, in modo da iniettare una corrente direttamente nel buffer Q5, il quale amplifica detta corrente a mezzo dell'energia immagazzinata in Cb, e accende il mosfet. In questa fase Q1, Q3 e Q4 sono inattivi.

Il transistore Q5 può disporre di energia da Cb in quanto il mosfet viene periodicamente commutato, in modo da ricaricare ad ogni ciclo Cb a mezzo del diodo Db dalla sorgente Vs2 (questo circuito è appunto denominato "bootstrap").

Quando il condensatore Cb risulti scarico, è la corrente stessa proveniente da Q2 che, circolando per la giunzione diretta base-emettitore di Q5, carica il gate del mosfet accendendolo.

Questo funzionamento garantisce l'operatività statica del circuito driver, e consente lo start-up del circuito di bootstrap. Onde evitare una modalità molto dissipativa in

condizione di commutazione periodica, in varie forme di attuazione esso può essere affiancato dal circuito di bootstrap stesso.

La figura 14 mira a tenere in conto il fatto che, in varie forme di attuazione, può essere utile disporre di un segnale analogico che esprima il valore della corrente media (average) al carico.

Ancora una volta:

- nella figura 14, parti od elementi già descritti in precedenza sono indicati con gli stessi riferimenti già utilizzati a tal fine, rendendo così superfluo ripetere la descrizione di tali parti od elementi;

- per fini di chiarezza e semplicità di illustrazione, lo schema della figura 14 riprende, dello schema generale della figura 6, i soli elementi di interesse per la descrizione che segue.

Nella particolare topologia proposta, è possibile ricavare un segnale rappresentativo del valore della corrente media (average) al carico semplicemente sommando i valori medi della corrente ricavati da ciascuno shunt (R_{SHH} e R_{SHL}).

Nello schema rappresentato a titolo di esempio nella figura 14 è presentata una possibile soluzione in cui un amplificatore differenziale 90a ricava il valor medio della corrente per la parte "alta" del circuito; la presenza di condensatore 91a esprime una caratteristica integrativa dell'amplificatore, vale a dire che l'uscita è il valore medio del segnale differenziale d'ingresso.

Un ulteriore amplificatore differenziale 90b ricava il valor medio della corrente per la parte "bassa" del circuito; la presenza di un condensatore 91b esprime una caratteristica integrativa dell'amplificatore, vale a dire

che l'uscita è il valore medio del segnale differenziale d'ingresso, utilizzabile per varie funzioni eventualmente associata al circuito descritto.

E' poi presente un blocco 94 che esegue la somma dei due segnali ricavati, per restituire il valore della corrente media sul carico.

Il funzionamento si basa sul fatto che l'integrale della somma delle correnti (che è la corrente alimentata al carico) corrisponde alla somma degli integrali (cioè delle singole componenti ricavate rispettivamente da 90a e 90b).

Le figure 15 a 18 sono cronogrammi riferiti ad una scala temporale comune e tali da rappresentare le condizioni di attivazione o chiusura ("on") ovvero di disattivazione/spegnimento o apertura ("off") dello switch M in funzione dell'andamento della corrente nel carico i_L (figura 15) che varia intorno ad un valore medio ("average") fra un livello massimo e un livello minimo identificati dai livelli SPH e SPL.

I diagrammi delle figure 16 e 17 indicano il corrispondente andamento della corrente attraverso i resistori di shunt "alto" R_{SHH} (figura 16) ed attraverso il resistore di shunt "basso" R_{SHL} (figura 17).

Le figure 15 a 18 fanno riferimento ad un possibile funzionamento di forme di attuazione in cui si suppone un funzionamento a regime (steady state) con una tensione di uscita costante inferiore rispetto alla tensione di ingresso e supponendo di partire da una condizione iniziale in cui lo switch M è chiuso, ossia conduttivo.

In queste condizioni, la corrente che fluisce verso il carico L_S attraverso l'induttore L cresce con un andamento corrispondente rispecchiato dalla tensione rilevabile ai capi del resistore di shunt R_{SHH} (figura 16).

Si suppone che all'istante di tempo t1 la corrente abbia raggiunto il livello massimo identificato dal segnale SPH. Questo evento è rilevato dal blocco B2 che agisce sul blocco B3 (segnale IN1) facendo sì che questo apra lo switch M attraverso il blocco B4.

In tali condizioni (ossia all'apertura dello switch M) la corrente nella rete di drain (dunque anche la corrente attraverso il resistore di shunt R_{SHH}) va a zero, mentre il diodo D1, fungente da diodo di freewheeling, comincia a condurre, facendo sì che il resistore di shunt del lato basso R_{SHL} sia attraversato dalla stessa corrente i_L che fluisce nel carico L_S attraverso l'induttore L.

A questo punto la corrente di uscita comincia a scendere fino a che, all'istante di tempo t2, essa raggiunge il livello inferiore identificato dal segnale SPL. Questo evento è identificato dal blocco B5 che interviene sul blocco B3 (segnale IN2) in modo tale per cui quest'ultimo, ancora una volta tramite il blocco B4, attiva nuovamente lo switch M. Come conseguenza la corrente attraverso il resistore di shunt "basso" R_{SHL} cade a zero e il diodo D1 si apre.

A questo punto il ciclo riparte con la corrente attraverso l'induttore L che torna nuovamente a crescere.

Nel caso in cui la corrente di uscita non raggiunga il livello superiore identificato dal livello SPL, in varie forme di attuazione lo switch M può essere pilotato in maniera da rimanere attivo per un tempo indefinito.

Naturalmente, fermo restando il principio dell'invenzione, i particolari di realizzazione e le forme di attuazione potranno variare, anche in modo significativo, rispetto a quanto qui illustrato a puro titolo di esempio non limitativo, senza per questo uscire

dall'ambito dell'invenzione così come definito dalle rivendicazioni annesse. Ad esempio, in varie forme di attuazione, il diodo D1 può essere sostituito, nella sua funzione di interruttore o switch "automatico" destinato a far sì che - con l'interruttore M disattivato (ossia "off") - il resistore R_{SHL} sia attraversato dalla corrente che fluisce attraverso detto induttore L, da un secondo interruttore o switch controllato, in particolare secondo criteri complementari a quelli adottati per lo switch principale M. Tutto ciò secondo criteri di per sé noti (c.d. rettificazione sincrona).

RIVENDICAZIONI

1. Convertitore per alimentare un carico (L_S) tramite un induttore (L) con una corrente (i_L) di intensità controllata compresa fra un livello massimo (SPH) ed un livello minimo (SPL), il convertitore (10) comprendendo:

- un interruttore (M) attivabile e disattivabile per consentire ovvero impedire, rispettivamente, l'alimentazione di corrente verso detto induttore (L),
- un primo sensore di corrente (R_{SHH}) sensibile alla corrente che fluisce attraverso detto interruttore (M) quando detto interruttore è attivo,
- un secondo sensore di corrente (R_{SHL}) sensibile alla corrente che fluisce attraverso detto induttore (L) quando detto interruttore (M) è disattivo,
- circuiteria di confronto (B2, B5) per identificare se l'intensità della corrente rilevata da detto primo sensore di corrente (R_{SHH}) e da detto secondo sensore di corrente (R_{SHL}) raggiunge detto livello massimo (SPH) e detto livello minimo (SPL) rispettivamente, generando rispettivi segnali logici (IN1, IN2), e
- circuiteria di pilotaggio (B3, B4) di detto interruttore (M) sensibile a detti segnali logici (IN1, IN2) e configurata per disattivare detto interruttore (M) quando l'intensità della corrente rilevata da detto primo sensore di corrente (R_{SHH}) raggiunge detto livello massimo (SPH) e attivare detto interruttore (M) quando l'intensità della corrente rilevata da detto secondo sensore di corrente (R_{SHL}) raggiunge detto livello minimo (SPL).

2. Convertitore secondo la rivendicazione 1, in cui detto interruttore (M) è uno switch elettronico, quale un mosfet, preferibilmente di tipo N.

3. Convertitore secondo la rivendicazione 1 o la rivendicazione 2, in cui detto primo sensore (R_{SHH}) comprende un resistore attraversato dalla corrente che fluisce attraverso detto interruttore (M).

4. Convertitore secondo una qualsiasi delle precedenti rivendicazioni, in cui:

- detto secondo sensore (R_{SHL}) comprende un resistore accoppiato all'uscita del convertitore, e

- un ulteriore interruttore (D1) è interposto fra detto interruttore (M) e detto resistore (R_{SHL}) accoppiato all'uscita del convertitore; detto ulteriore interruttore (D1) essendo conduttivo quando detto interruttore (M) è disattivato, per cui, con detto interruttore (M) disattivato, detto resistore (R_{SHL}) accoppiato all'uscita del convertitore è attraversato dalla corrente che fluisce attraverso detto induttore (L).

5. Convertitore secondo una qualsiasi delle precedenti rivendicazioni, comprendente un comparatore di livello alto (B2) accoppiato a detto primo sensore di corrente (R_{SHH}) con accoppiato in ingresso un traslatore di livello (B1), preferibilmente sotto forma di un convertitore tensione/corrente, per traslare di livello un segnale di ingresso (SPH) al convertitore (10) rappresentativo di detto livello massimo di corrente.

6. Convertitore secondo una qualsiasi delle precedenti rivendicazioni, comprendente un comparatore di livello basso (B5) accoppiato a detto secondo sensore di corrente (R_{SHL}) e con accoppiato in uscita un sagomatore di impulso (B6), preferibilmente sotto forma di una rete derivativa, per generare in uscita il rispettivo livello logico (IN2) da alimentare a detta circuiteria di pilotaggio (B3, B4).

7. Convertitore secondo una qualsiasi delle precedenti

rivendicazioni, in cui detta circuiteria di pilotaggio comprende:

- un circuito logico (B3) sensibile a detti rispettivi segnali logici (IN1, IN2) per generare in uscita almeno un segnale logico risultante (OUT1, OUT2), e

- un circuito di pilotaggio (B4) per generare a partire da detto almeno un segnale logico risultante (OUT1, OUT2) un segnale di pilotaggio per detto interruttore (M).

8. Convertitore secondo la rivendicazione 7, in cui detto circuito di pilotaggio (B4) comprende:

- un coppia di generatori di corrente (Ig1, Ig2) attivati alternativamente da detto almeno un segnale logico risultante (OUT1, OUT2), rispettivamente per attivare e disattivare detto interruttore (M), e

- un amplificatore di corrente o buffer (Q4, Q5) pilotato (Q3) da detti generatori di corrente (Ig1, Ig2) e che a sua volta pilota detto interruttore (M).

9. Convertitore secondo la rivendicazione 8, in cui detti generatori di corrente (Ig1, Ig2) pilotano detto amplificatore di corrente o buffer (Q4, Q5) tramite un amplificatore intermedio (Q3) che amplifica la corrente di uno (Ig1) di detti generatori di corrente (Ig1, Ig2).

10. Uso di un convertitore secondo una qualsiasi delle precedenti rivendicazioni per pilotare un carico (L_S) costituito da una sorgente luminosa, ad esempio a LED.

CLAIMS

1. A converter for feeding a load (L_S) via an inductor (L) with a current (i_L) having a controlled intensity between a maximum level (SPH) and a minimum level (SPL), the converter (10) including:

- a switch (M) switcheable on and off to permit or prevent, respectively, feeding of current towards said inductor (L),
- a first current sensor (R_{SHH}) sensitive to the current flowing through said switch (M) when said switch is on,
- a second current sensor (R_{SHL}) sensitive to the current flowing through said inductor (L) when said switch (M) is off,
- comparator circuitry (B2, B5) to identify if the current intensity detected by said first current sensor (R_{SHH}) and said second current sensor (R_{SHL}) reaches said maximum level (SPH) and said minimum level (SPL), respectively, by generating respective logical signals (IN1, IN2), and
- drive circuitry (B3, B4) for said switch (M) sensitive to said logical signals (IN1, IN2) and configured to turn off said switch (M) when the current intensity detected by said first sensor (R_{SHH}) reaches said maximum level (SPH) and turning on said switch (M) when the current intensity detected by said second current sensor (R_{SHL}) reaches said minimum level (SPL).

2. The converter of claim 1, wherein said switch (M) is an electronic switch, such a mosfet, preferably of the N type.

3. The converter of claim 1 or claim 2, wherein said first sensor (R_{SHH}) includes a resistor traversed by the current flowing through said switch (M).

4. The converter of any of the previous claims, wherein

- said second sensor (R_{SHL}) includes a resistor coupled to the converter output, and
- a further switch (D1) is interposed between said switch (M) and said resistor (R_{SHL}) coupled to the converter output, said further switch (D1) conductive when said switch (M) is turned off, whereby, with said switch (M) turned off, said resistor coupled to the converter output is traversed by the current flowing through said inductor (L).

5. The converter of any of the previous claims, including a high level comparator (B2) coupled to said first current sensor (R_{SHH}) and having an input coupled with a level shifter (B1), preferably in the form of a voltage/current converter, to shift the level of an input signal (SPH) to the converter (10) representative of said maximum current level.

6. The converter of any of the previous claims, including a low level comparator (B5) coupled to said second current sensor (R_{SHL}) having its output coupled with a pulse former (B6), preferably in the form of a derivative network, to generate as an output said respective logic level (IN2) to feed to said drive circuitry (B3, B4).

7. The converter of any of the previous claims, including:

- a logical circuit (B3) sensitive to said respective logical signals (IN1, IN2) to generate at least one resulting logical output signal (OUT1, OUT2),

- a drive circuit (B4) to generate, starting from said at least one resulting logical output signal (OUT1, OUT2), a drive signal for said switch (M).

8. The converter of claim 7, wherein said drive circuit (B4)includes:

- a pair of current generators (Ig1, Ig2) alternatively activated by said at least one resulting logical output signal (OUT1, OUT2), to turn said switch (M) on and off, repectively, and

- a current amplifier or buffer (Q4, Q5) driven (Q3) by said current generators (Ig1, Ig2) and in turn driving said switch (M).

9. The converter of claim 8, wherein said current generators (Ig1, Ig2) drive said current amplifier or buffer (Q4, Q5) via an intermediate amplifier (Q3) which amplifies the current of one (Ig1) of said current generators (Ig1, Ig2).

10. Use of a converter according to any of the previous claims to drive a load (L_S) in the form of a light source, such as a LED light source.

FIG. 1

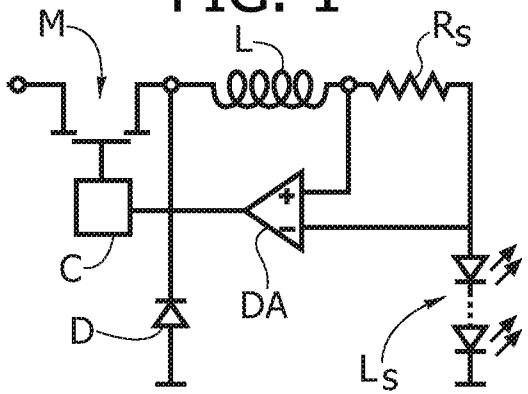


FIG. 2

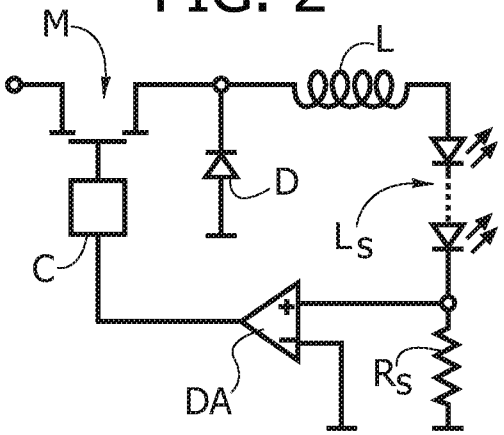


FIG. 3

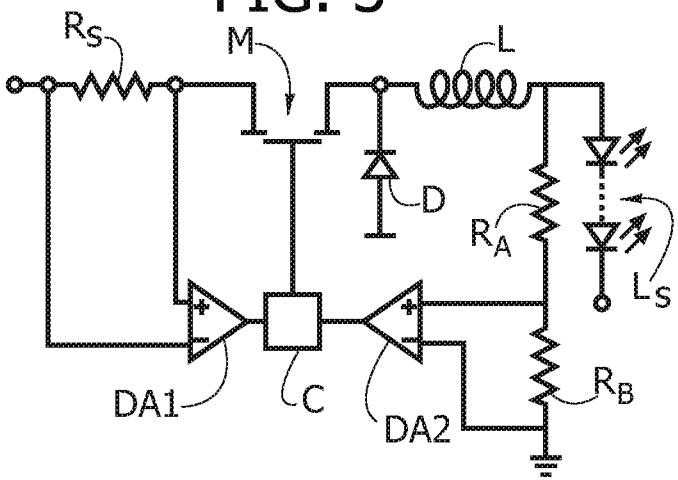


FIG. 4

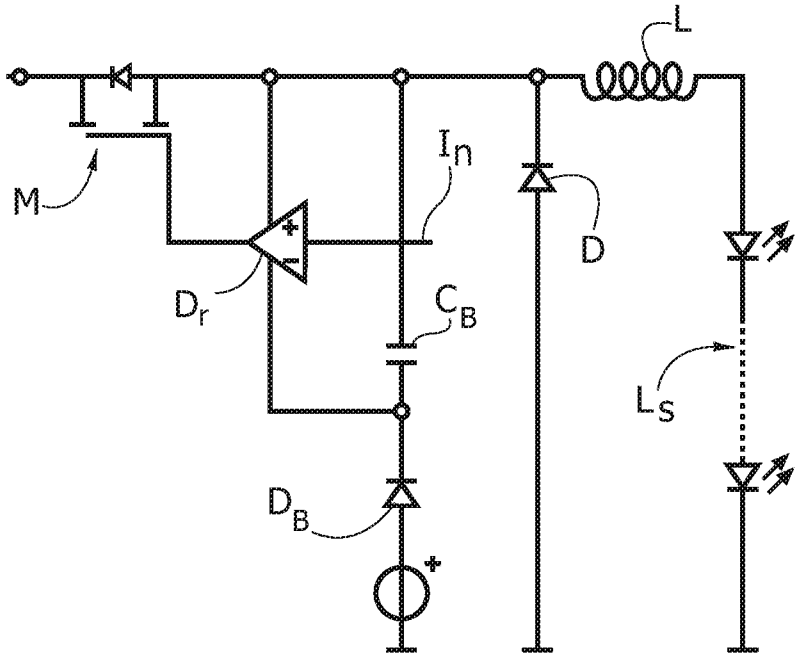


FIG. 5

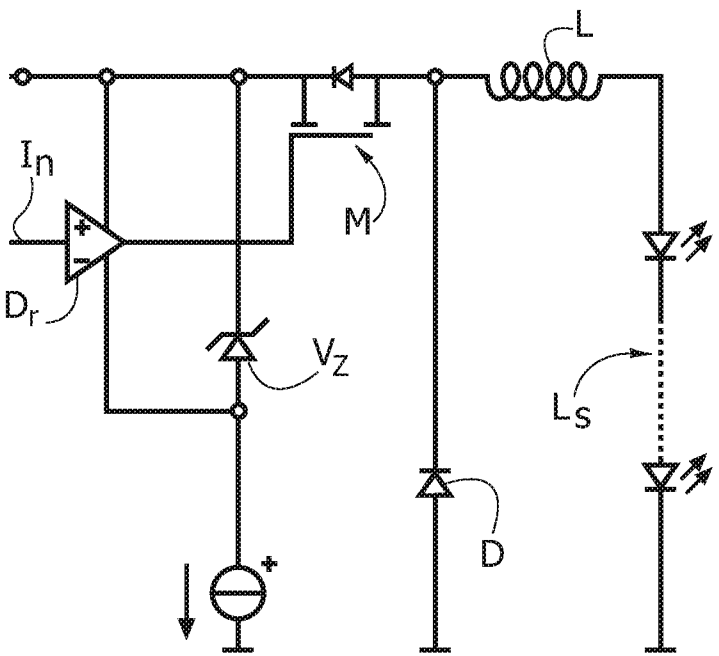


FIG. 6

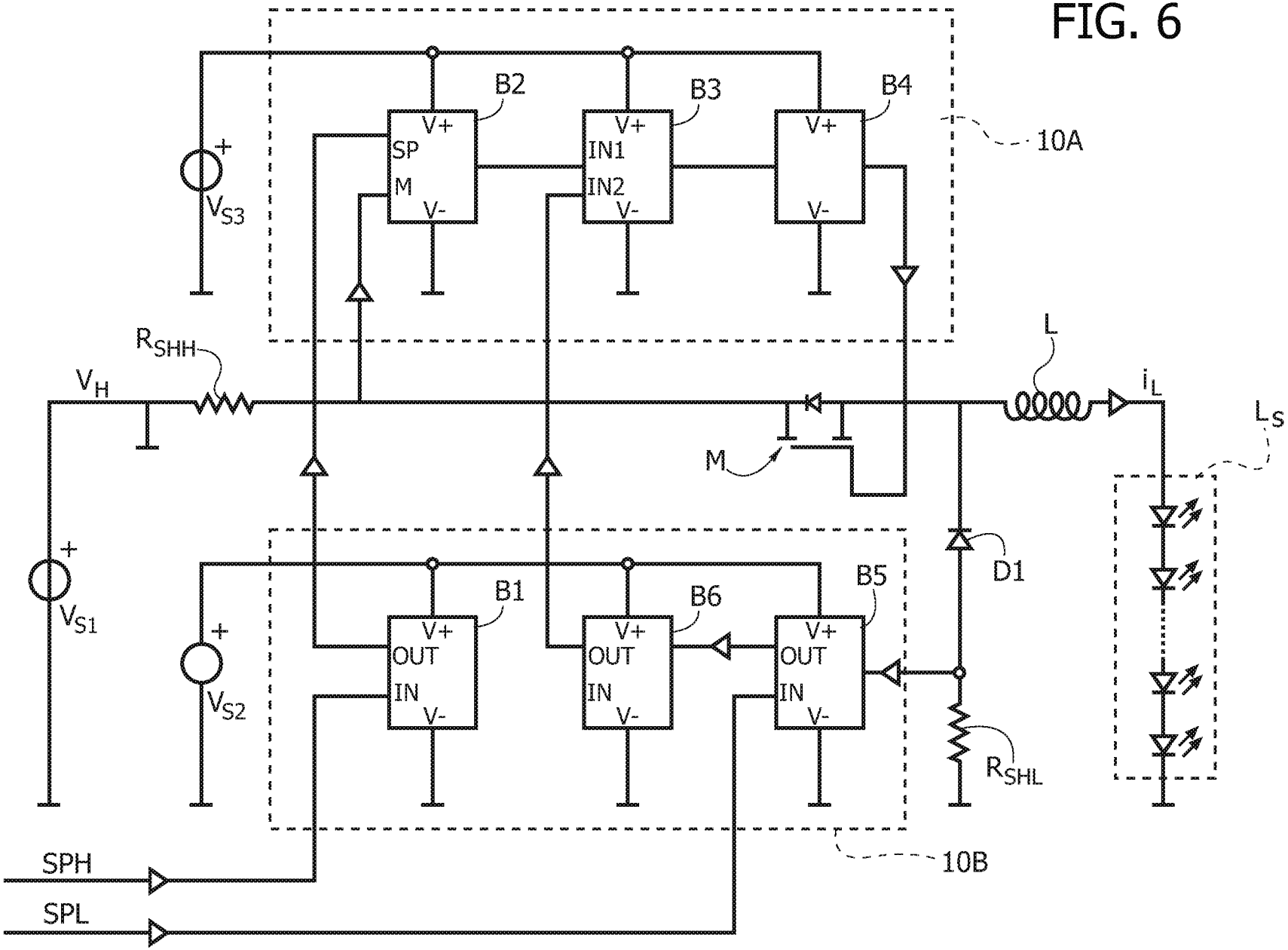

B2
B3
B4
V+
SP
M
V-
IN1
IN2
10A
V_{S3}
R_{SHH}
V_H
L
i_L
L_S
M
D1
B1
B6
B5
OUT
IN
V_{S1}
V_{S2}
R_{SHL}
10B
SPH
SPL

FIG. 7

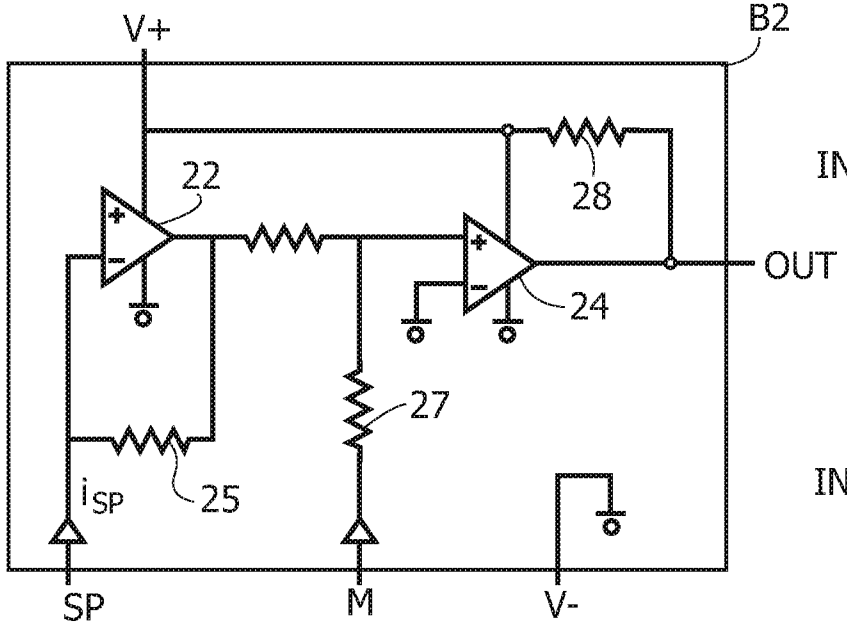


FIG. 8

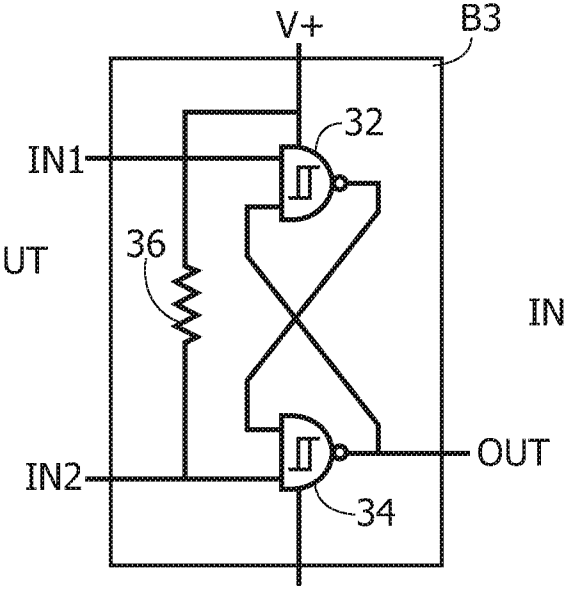


FIG. 9

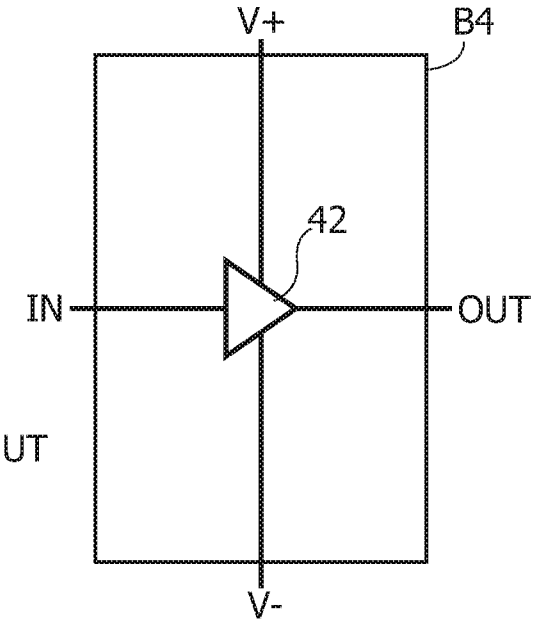


FIG. 10

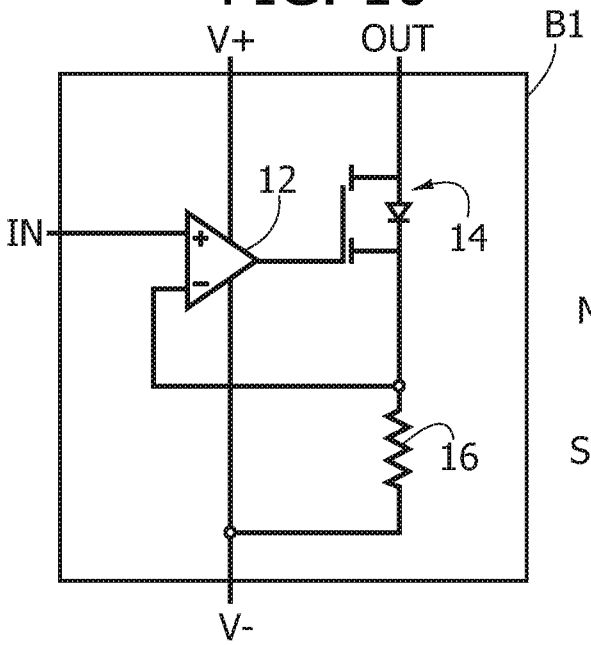


FIG. 11

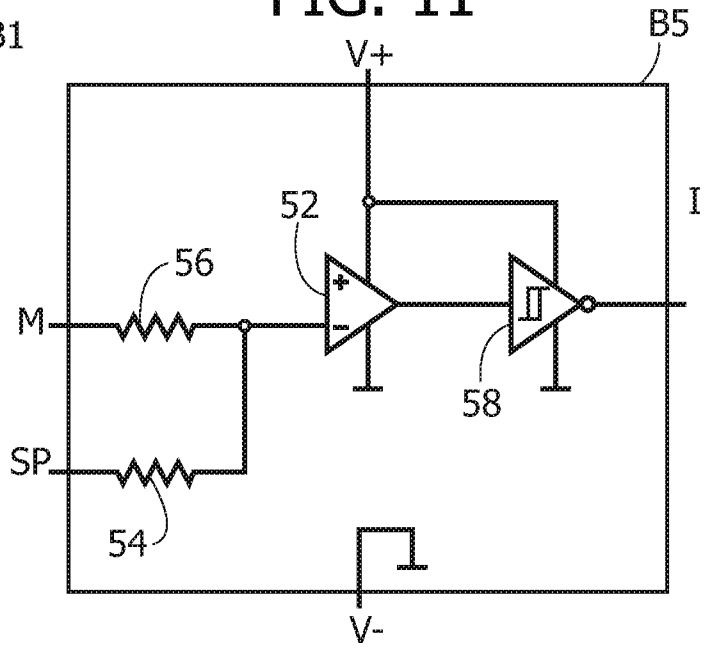
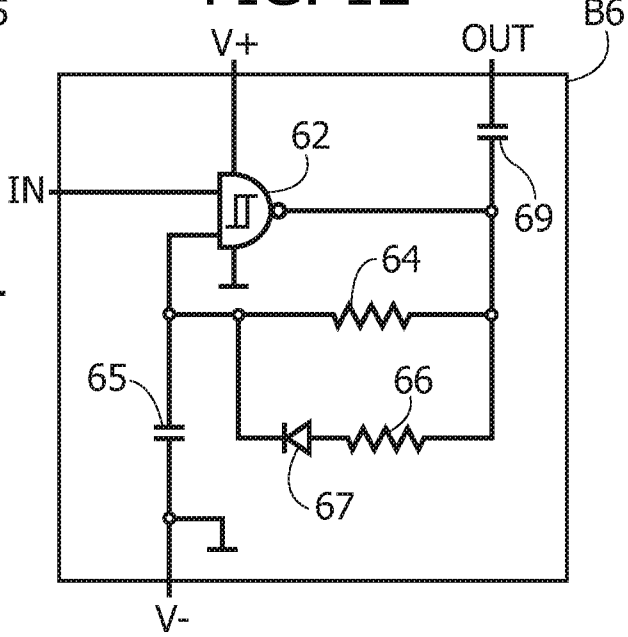


FIG. 12



V_{S1}
V_{S3}
R_{SHH}
IN2
IN1
B3
M
D_B
C_B
V_{S2}
Q_3
Q_4
D_2
34
32
OUT1
OUT2
I_{g1}
70a
Q_3
80a
80b
Q_1
B4
L
I_{g2}
Q_2
70b
L_S

FIG. 13

FIG. 14

FIG. 15

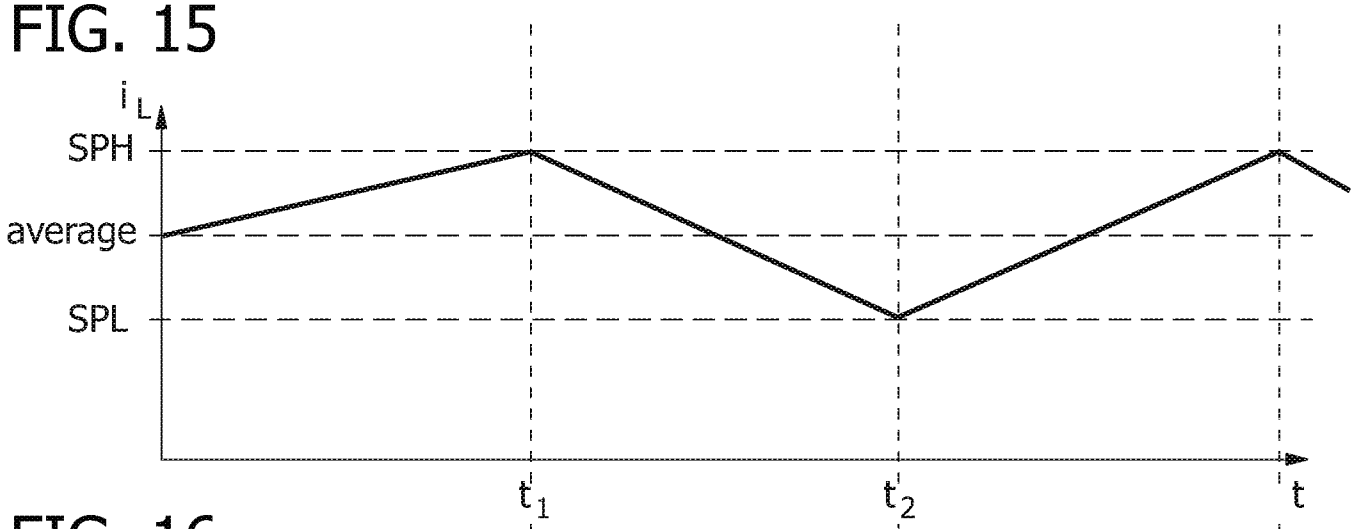


FIG. 16

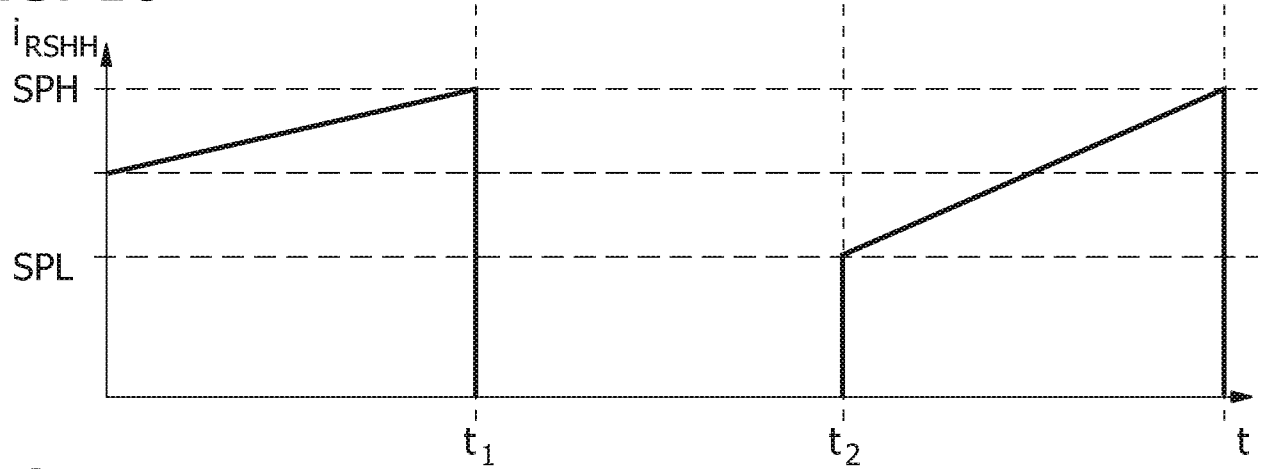


FIG. 17

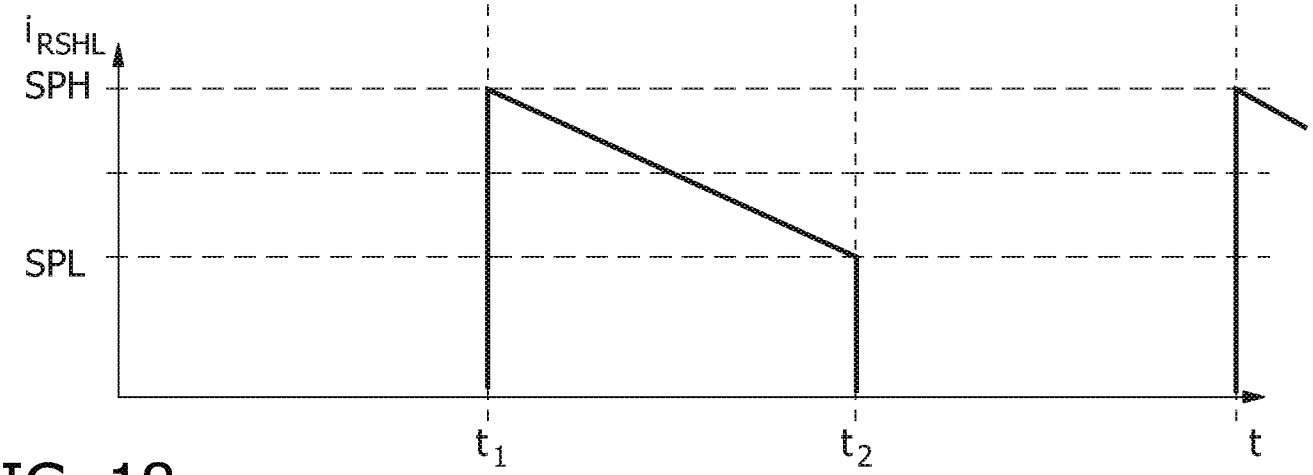


FIG. 18

