



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I544467 B

(45)公告日：中華民國 105 (2016) 年 08 月 01 日

(21)申請案號：100116766

(22)申請日：中華民國 100 (2011) 年 05 月 13 日

(51)Int. Cl. : G09G3/36 (2006.01)

G09G3/20 (2006.01)

(30)優先權：2010/07/01 日本

2010-150889

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：三宅博之 MIYAKE, HIROYUKI (JP)；宍戶英明 SHISHIDO, HIDEAKI (JP)；荒澤
亮 ARASAWA, RYO (JP)

(74)代理人：林志剛

(56)參考文獻：

TW I312219

TW 200929149A

TW 201011923A

US 2008/0151132A1

審查人員：吳傳瑞

申請專利範圍項數：19 項 圖式數：17 共 94 頁

(54)名稱

液晶顯示裝置的驅動方法

DRIVING METHOD OF LIQUID CRYSTAL DISPLAY DEVICE

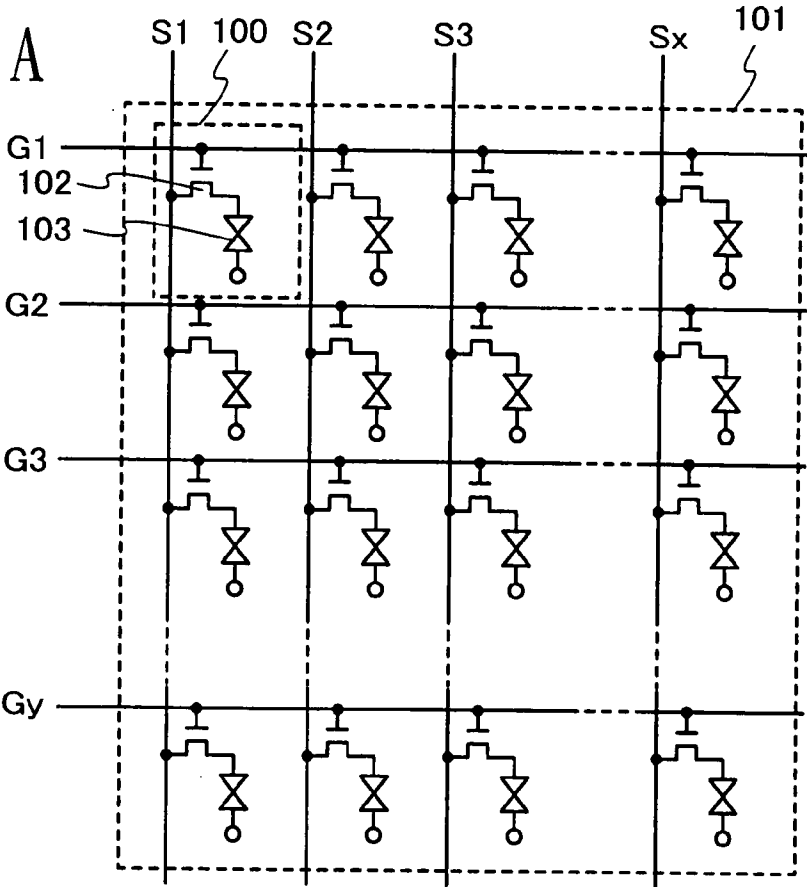
(57)摘要

本發明的課題是提供一種低功耗且高影像品質的液晶顯示裝置的驅動方法。在像素中包括液晶元件以及控制向該液晶元件的圖像信號的供給的電晶體。在上述電晶體中，通道形成區包括其能隙寬於矽半導體的能隙，且其本徵載子密度低於矽的本徵載子密度的半導體，且截止電流極小。當使像素進行反轉驅動時，向以在其間夾有像素電極的方式配置的一對信號線輸入具有相反的極性的圖像信號。藉由採用上述結構，即使在像素中不設置電容器也可以提高所顯示的影像品質。

An object is to provide a driving method of a liquid crystal display device with a low power consumption and a high image quality. A pixel includes a liquid crystal element and a transistor which controls supply of an image signal to the liquid crystal element. The transistor includes, in a channel formation region, a semiconductor which has a wider band gap than a silicon semiconductor and has a lower intrinsic carrier density than silicon, and has an extremely low off-state current. In inversion driving of pixels, image signals having opposite polarities are input to a pair of signal lines between which a pixel electrode is disposed. By employing such a structure, the quality of the displayed image can be increased even in the absence of a capacitor in the pixel.

指定代表圖：

圖 1A



符號簡單說明：
100 . . . 像素
101 . . . 像素部
102 . . . 電晶體
103 . . . 液晶元件

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100116766

※申請日：100 年 05 月 13 日

※IPC 分類：G09G 3/36 (2006.01)

一、發明名稱：(中文／英文)

G09G 3/36 (2006.01)

液晶顯示裝置的驅動方法

Driving method of liquid crystal display device

二、中文發明摘要：

本發明的課題是提供一種低功耗且高影像品質的液晶顯示裝置的驅動方法。在像素中包括液晶元件以及控制向該液晶元件的圖像信號的供給的電晶體。在上述電晶體中，通道形成區包括其能隙寬於矽半導體的能隙，且其本徵載子密度低於矽的本徵載子密度的半導體，且截止電流極小。當使像素進行反轉驅動時，向以在其間夾有像素電極的方式配置的一對信號線輸入具有相反的極性的圖像信號。藉由採用上述結構，即使在像素中不設置電容器也可以提高所顯示的影像品質。

三、英文發明摘要：

An object is to provide a driving method of a liquid crystal display device with a low power consumption and a high image quality. A pixel includes a liquid crystal element and a transistor which controls supply of an image signal to the liquid crystal element. The transistor includes, in a channel formation region, a semiconductor which has a wider band gap than a silicon semiconductor and has a lower intrinsic carrier density than silicon, and has an extremely low off-state current. In inversion driving of pixels, image signals having opposite polarities are input to a pair of signal lines between which a pixel electrode is disposed. By employing such a structure, the quality of the displayed image can be increased even in the absence of a capacitor in the pixel.

四、指定代表圖：

(一) 本案指定代表圖為：第 (1A) 圖。

(二) 本代表圖之元件符號簡單說明：

100：像素

101：像素部

102：電晶體

103：液晶元件

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種在像素中包括電晶體的主動矩陣型液晶顯示裝置的驅動方法。

【先前技術】

近年來，作為兼有多晶矽或微晶矽所具有的高遷移率和非晶矽所具有的均勻的元件特性的新的用於半導體元件的材料，被稱為氧化物半導體的呈現半導體特性的金屬氧化物引人注目。金屬氧化物用於多種用途，例如作為眾所周知的金屬氧化物的氧化銦用於液晶顯示裝置中的像素電極材料。作為呈現半導體特性的金屬氧化物，例如有氧化鎢、氧化錫、氧化銦、氧化鋅等，並且已知將上述呈現半導體特性的金屬氧化物用於通道形成區的電晶體（專利文獻 1 以及專利文獻 2）。

[專利文獻 1] 日本專利申請公開第 2007-123861 號公報

[專利文獻 2] 日本專利申請公開第 2007-96055 號公報

低功耗是半導體顯示裝置的性能評價上的重要點中之一，並且液晶顯示裝置也根據相同的點進行評價。特別是，至於行動電話等的可攜式電子設備，因為如果液晶顯示裝置的功耗高，則導致連續使用時間縮短的缺點，所以需

要低功耗。

而且，由於在透過型液晶顯示裝置中，藉由提高像素中的透過光的區域佔有的比例，即提高孔徑比，可以有效地利用從背光燈發射的光，因此可以減少功耗。但是，當優先孔徑比的提高地決定像素的佈局時，需要縮小構成像素的電晶體及電容元件等的半導體元件的尺寸。因為如果電容元件的電容值變小，則能夠保持圖像信號的電位的期間變短，所以所顯示的影像品質降低。

【發明內容】

鑒於上述課題，本發明的一個實施例的課題是提供一種液晶顯示裝置的驅動方法，其中可以防止影像品質的降低並實現功耗的降低。

在本發明的一個實施例中，像素包括液晶元件以及控制向該液晶元件的圖像信號的供給的電晶體。本發明的一個實施例的特徵在於：上述電晶體是截止電流極小的絕緣閘極場效應電晶體（下面，簡單地稱為電晶體）；上述電晶體的通道形成區包括其能隙寬於矽半導體的能隙，且其本徵載子密度低於矽的本徵載子密度的半導體材料。藉由在通道形成區中包括具有上述特性的半導體材料，可以實現截止電流顯著低，且耐壓性高的電晶體。作為這種半導體材料，例如可舉出具有大能隙，即矽的能隙的 2 倍以上的能隙的氧化物半導體。

在本發明的一個實施例中，藉由將截止電流顯著低的

電晶體用於像素，與使用一般的由矽或銻等的半導體材料形成的電晶體的情況相比，可以在較長的時間內保持圖像信號的電位。因此，即使不將電容元件連接到液晶元件以保持圖像信號的電位，也可以防止所顯示的影像品質降低。

另外，在液晶元件所具有的像素電極和用來向像素輸入圖像信號的信號線之間形成寄生電容。而且，在不將電容元件連接到液晶元件時，像素電極的電位容易受到上述寄生電容的影響。因此，被稱為串擾的現象容易發生，其中當在保持圖像信號的電位的期間中信號線的電位變化時，隨著該變化而上述像素電極的電位也變動。當發生串擾時，對比度降低。

於是，在本發明的一個實施例中，當使像素進行反轉驅動時，向以在其間夾有像素電極的方式配置的一對信號線輸入具有相反的極性的圖像信號。注意，具有彼此相反的極性的圖像信號是指：當將液晶元件的對置電極的電位設定為基準電位時，一方是具有高於基準電位的電位的圖像信號，而另一方是具有低於基準電位的電位的圖像信號。

明確而言，進行源極線反轉，其中向連接到一個信號線的多個像素及連接到與上述信號線相鄰的一個信號線的多個像素輸入在任意一個訊框期間具有相反的極性的圖像信號。或者，進行點反轉，其中向連接到一個信號線的多個像素及分別與所述多個像素相鄰並連接到與所述一個信

號線相鄰的其他信號線的多個像素輸入在任意一個訊框期間具有相反的極性的圖像信號，且在連接到同一信號線的多個像素中向相鄰的像素輸入具有相反的極性的圖像信號。

由於藉由進行上述反轉驅動，相鄰的一對信號線的電位變動到彼此相反的方向，因此消除任意的像素電極所受到的電位的變動。由此，可以抑制串擾的發生。

另外，減少成為電子給體（施體）的水分或氫等的雜質而被高純度化的氧化物半導體（purified OS）是 i 型（本徵半導體）或無限趨近於 i 型。因此，使用上述氧化物半導體的電晶體具有截止電流顯著低的特性。明確而言，利用二次離子質譜分析法（SIMS：Secondary Ion Mass Spectrometry）測量的被高純度化的氧化物半導體的氫濃度值為 $5 \times 10^{19}/\text{cm}^3$ 以下，較佳為 $5 \times 10^{18}/\text{cm}^3$ 以下，還較佳為 $5 \times 10^{17}/\text{cm}^3$ 以下，更佳為 $1 \times 10^{16}/\text{cm}^3$ 以下。由此，可以藉由霍爾效應測量進行測量的氧化物半導體膜的載子密度低於 $1 \times 10^{14}/\text{cm}^3$ 、低於 $1 \times 10^{12}/\text{cm}^3$ 或低於 $1 \times 10^{11}/\text{cm}^3$ 。此外，氧化物半導體的能隙為 2eV 以上、2.5eV 以上或 3eV 以上。藉由使用充分地減少水分或氫等的雜質濃度而被高純度化的氧化物半導體膜，可以降低電晶體的截止電流。

在此，說明氧化物半導體膜中的氫濃度的分析。使用二次離子質譜分析法（SIMS：Secondary Ion Mass Spectrometry）測量氧化物半導體膜中及導電膜中的氫濃

度。已知的是：在 SIMS 分析中，由於其原理而難以獲得樣品表面附近或材質不同的膜的疊層介面附近的準確資料。因此，當使用 SIMS 來分析膜中的厚度方向上的氫濃度分佈時，採用在物件的膜所存在的範圍中沒有值的極端變動且可以獲得大致一定的值的區域中的平均值作為氫濃度。另外，當測定物件的膜的厚度小時，有時因受到相鄰的膜內的氫濃度的影響而找不到可以獲得大致一定的值的區域。此時，採用該膜所存在的區域中的氫濃度的最大值或最小值作為該膜中的氫濃度。再者，當在該膜所存在的區域中沒有最大值的峰值、最小值的谷形時，採用拐點的值作為氫濃度。

明確而言，根據各種實驗可以證明將被高純度化的氧化物半導體膜用作啟動層的電晶體的截止電流低。例如，通道寬度為 $1 \times 10^6 \mu\text{m}$ ，且通道長度為 $10 \mu\text{m}$ 的元件也可以在源極電極和汲極電極之間的電壓（汲極電壓）為 1V 至 10V 的範圍內獲得截止電流（閘極電極和源極電極之間的電壓為 0V 以下時的汲極電極）為半導體參數分析儀的測量極限以下，即 $1 \times 10^{-13} \text{A}$ 以下的特性。在此情況下，可知相當於截止電流除以電晶體的通道寬度的數值的截止電流密度為 $100 \text{ zA}/\mu\text{m}$ 以下。此外，藉由使用使電容元件和電晶體連接，並由該電晶體控制流入到電容元件的電荷或從電容元件流出的電荷的電路，來進行截止電流密度的測量。在該測量時，將被高純度化的氧化物半導體膜用於上述電晶體的通道形成區，且根據電容元件的每個單位時間

的電荷量推移測量該電晶體的截止電流密度。其結果是，可知當電晶體的源極電極和汲極電極之間的電壓為 3 V 時，可以獲得更低的截止電流密度，即幾十 $\text{yA}/\mu\text{m}$ 。因此，在根據本發明的一個實施例的半導體裝置中，取決於源極電極和汲極電極之間的電壓，而可以將以被高純度化的氧化物半導體膜為啓動層的電晶體的截止電流密度設定為 $100\text{yA}/\mu\text{m}$ 以下，較佳設定為 $10\text{yA}/\mu\text{m}$ 以下，更佳設定為 $1\text{yA}/\mu\text{m}$ 以下。由此，以被高純度化的氧化物半導體膜為啓動層的電晶體的截止電流比使用具有晶性的矽的電晶體的截止電流顯著低。

另外，在使用被高純度化的氧化物半導體形成的電晶體中，幾乎不呈現截止電流的溫度依賴性。可以認為這原因是：藉由去除在氧化物半導體中成為電子給體（施體）的雜質使氧化物半導體高純度化，而導電型無限趨近於本徵型，費米能階位於禁止帶中央。此外，氧化物半導體的能隙為 3 eV 以上，且熱激發載子極少也是沒有呈現溫度依賴性的原因之一。此外，源極電極及汲極電極處於退化狀態也是沒有呈現溫度依賴性的原因之一。電晶體主要根據從退化狀態的源極電極注入到氧化物半導體中的載子而工作，且載子密度沒有的溫度依賴性，因此可以解釋截止電流不呈現溫度依賴性的現象。

另外，作為氧化物半導體，可以使用：四元金屬氧化物的 In-Sn-Ga-Zn-O 類氧化物半導體；三元金屬氧化物的 In-Ga-Zn-O 類氧化物半導體、In-Sn-Zn-O 類氧化物半導

體、In-Al-Zn-O 類氧化物半導體、Sn-Ga-Zn-O 類氧化物半導體、Al-Ga-Zn-O 類氧化物半導體、Sn-Al-Zn-O 類氧化物半導體；二元金屬氧化物的 In-Zn-O 類氧化物半導體、Sn-Zn-O 類氧化物半導體、Al-Zn-O 類氧化物半導體、Zn-Mg-O 類氧化物半導體、Sn-Mg-O 類氧化物半導體、In-Mg-O 類氧化物半導體、In-Ga-O 類氧化物半導體；或者 In-O 類氧化物半導體、Sn-O 類氧化物半導體、Zn-O 類氧化物半導體等。另外，在本發明說明中，例如 In-Sn-Ga-Zn-O 類氧化物半導體是指具有銦（In）、錫（Sn）、鎵（Ga）、鋅（Zn）的金屬氧化物，而對其化學計量組成比沒有特別的限制。另外，上述氧化物半導體也可以包含矽。

或者，可以利用化學式 $\text{InMO}_3(\text{ZnO})_m$ （ $m>0$ ， m 不一定是自然數）表示氧化物半導體。這裏， M 表示選自 Ga、Al、Mn 及 Co 中的一種或多種金屬元素。

在本發明的一個實施例中，藉由將截止電流顯著低的電晶體用於像素，即使不將電容元件連接到液晶元件也可以防止所顯示的影像品質的降低。因此，可以提高孔徑比而減少功耗。而且，在本發明的一個實施例中，藉由使用源極線反轉或點反轉，即使不使用電容元件也可以抑制串擾，來提高影像品質。

【實施方式】

下面，關於本發明的實施例模式參照附圖給予詳細說

明。但是，所屬技術領域的普通技術人員可以很容易地理解一個事實就是本發明不侷限於下面的說明，而其方式和詳細內容在不脫離其宗旨及其範圍內可以被變換為各種各樣的形式。因此，本發明不應該被解釋為僅限定在以下所示的實施例模式所記載的內容中。

[實施例模式 1]

在用於根據本發明的一個實施例的驅動方法的液晶顯示裝置中，多個像素分別包括液晶元件以及控制向該液晶元件的圖像信號的供給的電晶體。而且，用來選擇上述多個像素的多個掃描線及用來向被選擇的像素供給圖像信號的多個信號線分別連接到上述多個像素。

圖 1A 示出設置有多個像素 100 的像素部 101 的結構作為一例。在圖 1A 中，各像素 100 包括信號線 S1 至信號線 Sx 中的至少一個以及掃描線 G1 至掃描線 Gy 中的至少一個。此外，像素 100 包括用作切換元件的電晶體 102 以及液晶元件 103。液晶元件 103 包括像素電極、對置電極及被施加像素電極和對置電極之間的電壓的液晶。

電晶體 102 控制是否向液晶元件 103 的像素電極供給信號線的電位，即圖像信號的電位。液晶元件 103 的對置電極被施加預定的基準電位。

而且，本發明的一個實施例的特徵在於：在上述電晶體 102 的通道形成區包括其能隙寬於矽半導體的能隙，且其本徵載子密度低於矽的本徵載子密度的半導體。作為上

述半導體的一例，可以應用由碳化矽（SiC）、氮化鎵（GaN）等的化合物半導體、氧化鋅（ZnO）等的金屬氧化物等構成的氧化物半導體等。尤其是，氧化物半導體具有如下優點，即可以藉由濺射法、濕式法（印刷法等）形成，且量產性高等。此外，碳化矽的處理溫度大致是 1500℃，氮化鎵的處理溫度大致為 1100℃，但是也可以在室溫下形成氧化物半導體膜。因此，可以在容易以廉價得到的玻璃基板上形成氧化物半導體。此外，也可以在使用不能耐受以 1500℃ 至 2000℃ 的高溫進行的熱處理的半導體的積體電路上層疊使用氧化物半導體的半導體元件。另外，可以對應於基板的大型化。由此，特別是，在上述半導體中，氧化物半導體具有高量產性的優點。此外，在爲了提高電晶體的性能（例如，場效應遷移率）而想要獲得結晶氧化物半導體的情況下，也可以藉由 250℃ 至 800℃ 的熱處理容易獲得結晶氧化物半導體。

在下面的說明中，以作爲能隙寬的半導體，使用具有上述優點的氧化物半導體的情況爲例子而描述。

藉由在通道形成區中包括具有如上所述的特性的半導體材料，可以實現截止電流極低且耐壓性高的電晶體 102。而且，藉由將具有上述結構的電晶體 102 用作切換元件，可以與使用一般的由矽或鍺等的半導體材料形成的電晶體的情況相比防止積累在液晶元件 103 中的電荷洩漏。因此可以在更長的期間保持圖像信號的電位，由此即使不將電容元件連接到液晶元件 103 以保持圖像信號的電位，也

可以防止所顯示的影像品質的降低。因此，因為藉由不設置電容元件或藉由使電容元件的尺寸抑制為小，可以提高孔徑比，所以可以減少液晶顯示裝置的功耗。

另外，在本發明說明中，電容元件與液晶元件本身所具有的電容區別。

此外，在沒有特別的說明的情況下，至於 n 通道型電晶體，本發明說明中的截止電流是指在使汲極電極的電位高於源極電極及閘極電極的電位的狀態下，當以源極電極的電位為標準時的閘極電極的電位為 0 以下時流過在源極電極和汲極電極之間的電流。或者，至於 p 通道型電晶體，本發明說明中的截止電流是指在使汲極電極的電位低於源極電極及閘極電極的電位的狀態下，當以源極電極的電位為標準時的閘極電極的電位為 0 以上時流過在源極電極和汲極電極之間的電流。

另外，根據電晶體的極性及供給到各電極的電位的差異而電晶體所具有的源極電極和汲極電極的術語被互換地使用。一般而言，在 n 通道型電晶體中，將被供給低電位的電極稱為源極電極，而將被供給高電位的電極稱為汲極電極。另外，在 p 通道型電晶體中，將被供給低電位的電極稱為汲極電極，而將被供給高電位的電極稱為源極電極。下面，以源極電極和汲極電極中的任一個為第一端子，以另一方為第二端子，而說明電晶體 102 和液晶元件 103 之間的具體連接關係。

電晶體 102 的閘極電極連接到掃描線 $G1$ 至掃描線 Gy

中任一個。電晶體 102 的第一端子連接到信號線 S1 至信號線 Sx 中任一個，電晶體 102 的第二端子連接到液晶元件 103 的像素電極。

另外，根據需要，像素 100 還可以包括電晶體、二極體、電阻元件、電容元件、電感器等的其他電路元件。

雖然圖 1A 示出在像素 100 中將一個電晶體 102 用作切換元件的情況，但是本發明不侷限於該結構。也可以使用用作一個切換元件的多個電晶體。當多個電晶體用作一個切換元件的情況下，上述多個電晶體可以並聯連接，串聯連接或組合串聯和並聯而連接。

在本發明說明中，電晶體串聯連接的狀態例如是指僅第一電晶體的第一端子和第二端子中的任一個連接到第二電晶體的第一端子和第二端子中任一個的狀態。此外，電晶體並聯連接的狀態是指第一電晶體的第一端子連接到第二電晶體的第一端子，而第一電晶體的第二端子連接到第二電晶體的第二端子的狀態。

注意，在本發明說明中，連接是指電連接，並相當於能夠供應或傳送電流、電壓或電位的狀態。因此，連接狀態不一定必須是指直接連接的狀態，而在其範疇內還包括以能夠供應或傳送電流、電壓或電位的方式藉由佈線、電阻、二極體、電晶體等的電路元件間接地連接的狀態。

此外，當在電路圖上獨立的構成要素彼此連接時，也在實際上，有一個導電膜兼具有多個構成要素的功能的情況，例如佈線的一部分用作電極的情況等。本發明說明中

的連接的範疇內包括這種一個導電膜兼具有多個構成要素的功能的情況。

圖 1B 示出連接到任意的信號線 S_i (i 是 1 至 $x-1$ 中的任一個) 的一行像素 100 的結構。但是與圖 1A 不同地，圖 1B 圖示液晶元件 103 所具有的像素電極 104 代替液晶元件 103。

在連接到信號線 S_i 的像素 100 中，以被信號線 S_i 和與信號線 S_i 相鄰的信號線 S_{i+1} 夾住的方式配置有像素電極 104。在電晶體 102 處於截止狀態時，在理想上像素電極 104 和信號線 S_i 電分離。此外，在理想上像素電極 104 和信號線 S_{i+1} 也電分離。但是，在實際上，在像素電極 104 和信號線 S_i 之間有寄生電容 106，並且在像素電極 104 和信號線 S_{i+1} 之間有寄生電容 107。

在不將液晶元件 103 連接到電容元件的情況下，或連接到液晶元件 103 的電容元件的電容值小的情況下，像素電極 104 的電位容易受到上述寄生電容 106 和寄生電容 107 的影響。因此，容易發生所謂的串擾的現象，其中即使在保持圖像信號的電位的期間中電晶體 102 處於截止狀態，也隨著信號線 S_i 或信號線 S_{i+1} 的電位的變化而上述像素電極 104 的電位變動。由此，當作爲液晶元件 103 使用常白的液晶元件時，影像成爲泛白色，而對比度降低。

於是，在本發明的一個實施例中，在任意的一個訊框期間中，向以在其間夾有像素電極 104 的方式配置的信號線 S_i 和信號線 S_{i+1} 輸入具有彼此相反的極性的圖像信號

例如，如圖 1B 所示，首先在第一訊框期間中，向信號線 S_i 輸入具有正（+）的極性的圖像信號，向信號線 S_{i+1} 輸入負（-）的極性的圖像信號。接著，在第二訊框期間中，向信號線 S_i 輸入具有負（-）的極性的圖像信號，向信號線 S_{i+1} 輸入正（+）的極性的圖像信號。接著，在第三訊框期間中，向信號線 S_i 輸入具有正（+）的極性的圖像信號，向信號線 S_{i+1} 輸入負（-）的極性的圖像信號。

像這樣，藉由向信號線 S_i 及信號線 S_{i+1} 輸入具有彼此相反的極性的圖像信號，信號線 S_i 的電位變化所引起的像素電極 104 的電位變動和信號線 S_{i+1} 的電位變化所引起的像素電極 104 的電位變動在相反方向上起作用而彼此消除。由此，在不將電容元件連接到液晶元件 103 的情況下，或連接到液晶元件 103 的電容元件的電容值小的情況下，也可以將像素電極 104 的電位變動抑制為小。因此，可以抑制串擾的發生來提高影像品質。

注意，作為向相鄰的信號線輸入具有彼此相反的極性的圖像信號的驅動方法，有源極線反轉驅動法及點反轉驅動法。

圖 2A 和 2B 示意性地示出使用源極線反轉驅動時的供給到各像素的像素信號的極性。在圖 2A 中，由符號 + 表示在任意一個訊框期間被供給的圖像信號的極性為正的像素。在圖 2A 中，由符號 - 表示在任意一個訊框期間被供

給的圖像信號的極性為負的像素。此外，在圖 2B 中，由符號 + 表示在圖 2A 的下一個訊框期間被供給的圖像信號的極性為正的像素。在圖 2B 中，由符號 - 表示在圖 2A 的下一個訊框期間被供給的圖像信號的極性為負的像素。

如圖 2A 和 2B 所示，在源極線反轉中，向所有連接到同一信號線的多個像素供給具有同一極性的圖像信號。而且，向所有連接到相鄰的信號線的多個像素供給具有與上述極性相反的極性的圖像信號。

此外，圖 3A 和 3B 示意性地示出使用點反轉驅動時的供給到各像素的像素信號的極性。在圖 3A 中，由符號 + 表示在任意一個訊框期間被供給的圖像信號的極性為正的像素，由符號 - 表示在任意一個訊框期間被供給的圖像信號的極性為負的像素。此外，在圖 3B 中，由符號 + 表示在圖 3A 的下一個訊框期間被供給的圖像信號的極性為正的像素，由符號 - 表示在圖 3A 的下一個訊框期間被供給的圖像信號的極性為負的像素。

如圖 3A 和 3B 所示，在點反轉驅動中，向連接到一個信號線的多個像素和分別與所述多個像素相鄰並連接到與所述一個信號線相鄰的其他信號線的多個像素供給具有相反的極性的圖像信號。並且，在連接到同一信號線的多個像素中，向彼此相鄰的像素供給具有相反的極性的圖像信號。換言之，當關注一個訊框期間時，輸入到一個信號線的圖像信號的極性交替反轉。

接著，圖 4 示出藉由源極線反轉驅動使圖 1A 所示的

像素部 101 工作時的時序圖。明確而言，在圖 4 中示出供給到掃描線 G1 的信號的電位的時間變化、供給到信號線 S1 至信號線 Sx 的圖像信號的電位以及連接到掃描線 G1 的各像素所具有的像素電極的電位的時間變化。

首先，藉由向掃描線 G1 輸入具有脈衝的信號，掃描線 G1 被選擇。在連接到被選擇的掃描線 G1 的多個像素中的各像素 100 中，電晶體 102 導通。然後，當在電晶體 102 處於導通狀態下向信號線 S1 至信號線 Sx 供給圖像信號的電位時，藉由導通狀態的電晶體 102 將圖像信號的電位供給到液晶元件 103 的像素電極。

圖 4 所示的時序圖示出在第一訊框期間的掃描線 G1 被選擇的期間中，向第奇數個信號線 S1、信號線 S3... 依次輸入有具有正的極性的圖像信號，向第偶數個信號線 S2、信號線 S4... 信號線 Sx 輸入有具有負的極性的圖像信號的例子。因此，向連接到第奇數個信號線 S1、信號線 S3... 信號線 Sx-1 的像素 100 中的像素電極 (S1)、像素電極 (S3) ... 像素電極 (Sx-1) 供給有具有正的極性的圖像信號。此外，向連接到第偶數個信號線 S2、信號線 S4... 信號線 Sx 的像素 100 中的像素電極 (S2)、像素電極 (S4) ... 像素電極 (Sx) 供給有具有負的極性的圖像信號。

在液晶元件 103 中，根據供給到像素電極和對置電極之間的電壓值而液晶分子的取向變化，且透射率變化。因此藉由根據圖像信號的電位控制液晶元件 103 的透射率，

液晶元件 103 可以顯示灰度。

當向信號線 S1 至信號線 S_x 的圖像信號的輸入結束時，掃描線 G1 的選擇也結束。當掃描線的選擇結束時，在具有該掃描線的像素 100 中，電晶體 102 截止。於是，液晶元件 103 保持供給到像素電極和對置電極之間的電壓來維持灰度的顯示。然後，掃描線 G2 至掃描線 G_y 依次被選擇，且在連接到上述各掃描線的像素中，進行與掃描線 G1 被選擇的期間同樣的工作。

接著，在第二訊框期間中，掃描線 G1 再次被選擇。而且在第二訊框期間的掃描線 G1 被選擇的期間中，與第一訊框期間的掃描線 G1 被選擇的期間不同地，向第奇數個信號線 S1、信號線 S3...信號線 S_{x-1} 依次輸入有具有負的極性的圖像信號，向第偶數個信號線 S2、信號線 S4...信號線 S_x 輸入有具有正的極性的圖像信號。因此，向連接到第奇數個信號線 S1、信號線 S3...的像素 100 中的像素電極（S1）、像素電極（S3）...像素電極（S_{x-1}）供給有具有負的極性的圖像信號。此外，向連接到第偶數個信號線 S2、信號線 S4...信號線 S_x 的像素 100 中的像素電極（S2）、像素電極（S4）...像素電極（S_x）供給有具有正的極性的圖像信號。

在第二訊框期間中，當向信號線 S1 至信號線 S_x 的圖像信號的輸入結束時，掃描線 G1 的選擇也結束。然後，從掃描線 G2 至掃描線 G_y 依次被選擇，且在連接到上述各掃描線的像素中，進行與掃描線 G1 被選擇的期間同樣

的工作。

然後，在第三訊框期間和第四訊框期間中也同樣地反復上述工作。

注意，雖然圖 4 所示的時序圖例示從信號線 S1 至信號線 Sx 依次輸入有圖像信號的情況，但是本發明不侷限於該結構。既可以向信號線 S1 至信號線 Sx 一齊輸入圖像信號，也可以向多個信號線的每個依次輸入有圖像信號。

此外，雖然在本實施例模式中說明了採用逐行掃描方式選擇掃描線的情況，但是也可以採用隔行掃描方式選擇掃描線。

另外，藉由進行以對置電極的參考電位為標準使圖像信號的電位的極性反轉的反轉驅動，可以防止被稱為殘影的液晶的劣化。但是，由於在進行反轉驅動的情況下，當圖像信號的極性變化時供給到信號線的電位的變化變大，因此用作切換元件的電晶體 102 的源極電極和汲極電極之間的電位差也變大。因此，在電晶體 102 中容易發生特性劣化諸如臨界值電壓的遷移等。此外，為了維持液晶元件 103 所保持的電壓，需要即使源極電極和汲極電極之間的電位差大，也截止電流低。在本發明的一個實施例中，由於將其能隙寬於矽或鎢的能隙，且其本徵載子密度低於矽或鎢的本徵載子密度的氧化物半導體等的半導體用於電晶體 102，因此可以提高電晶體 102 的耐壓性，且顯著地減少截止電流。由此，與使用一般的由矽或鎢等的半導體材料形成的電晶體的情況相比，可以防止電晶體 102 的劣化

，並維持液晶元件 103 所保持的電壓。

注意，一般而言，液晶的從被施加電壓到其透射率收斂的回應時間為幾十 msec 左右。由此，液晶的緩慢的回應容易作為動態影像的模糊被人眼察覺。於是，本發明的一個實施例也可以採用過驅動，其中暫時增大施加到液晶元件 103 的電壓來快速地使液晶取向變化。藉由採用過驅動，提高液晶的回應速度並防止動態影像的模糊，從而可以改善動態影像的影像品質。

此外，由於當在電晶體 102 截止之後也液晶元件的透射率不收斂而繼續變化時，液晶的相對介電常數也發生變化，因此液晶元件所保持的電壓容易發生變化。特別是，在如本發明的一個實施例那樣，不將電容元件並聯連接到液晶元件的情況下或者即使將電容元件並聯連接到液晶元件也其電容值小的情況下，上述液晶元件所保持的電壓顯著容易發生變化。但是，由於藉由使用上述過驅動可以縮短回應時間，因此可以降低電晶體 102 截止之後的液晶元件的透射率的變化。由此，在不將電容元件並聯連接到液晶元件的情況下或者即使將電容元件並聯連接到液晶元件也其電容值小的情況下，也在電晶體 102 截止之後防止液晶元件所保持的電壓的變化。

接著，說明本發明的一個實施例中的像素的具體結構。圖 5A 示出本發明的一個實施例中的像素的俯視圖的一例。此外，圖 5B 示出沿著圖 5A 的虛線 A1-A2 的剖面圖。

在圖 5A 所示的像素 100 中，在基板 200 上形成有絕緣膜 201，且在絕緣膜 201 上形成有導電膜 202。導電膜 202 用作掃描線及電晶體 102 的閘極電極。此外，在導電膜 202 上形成有閘極絕緣膜 204，在閘極絕緣膜 204 上的與導電膜 202 重疊的位置上形成有半導體膜 205。半導體膜 205 包括其能隙比矽半導體的能隙寬，且其本徵載子密度比矽的載子密度低的半導體，例如包括氧化物半導體。並且，半導體膜 205 用作電晶體 102 的啓動層。

此外，在半導體膜 205 上形成有導電膜 206 和導電膜 207。藉由利用蝕刻等將形成在閘極絕緣膜 204 及半導體膜 205 上的一個導電膜加工為所希望的形狀，來可以形成導電膜 206 和導電膜 207。導電膜 206 用作信號線及電晶體 102 的第一端子。此外，導電膜 207 用作電晶體 102 的第二端子。

在半導體膜 205、導電膜 206 及導電膜 207 上形成有絕緣膜 208，在絕緣膜 208 上形成有液晶元件 103 所具有的像素電極 104。像素電極 104 藉由形成在絕緣膜 208 中的接觸孔連接到導電膜 207。

如圖 5A 所示，在本發明的一個實施例中，不將電容元件並聯連接到液晶元件。換言之，導電膜 207 只電連接到像素電極 104 和半導體膜 205。因此可以大幅度地提高像素 100 的孔徑比。

另外，雖然在圖 5A 中，作為一例示出反交錯型電晶體 102，但是電晶體 102 也可以具有其他電晶體結構，諸

如底閘型或頂閘型。

作為像素電極 104，使用具有透光性的導電膜。藉由濺射法、真空蒸鍍法等使用氧化銦、氧化銦氧化錫混合氧化物（下面縮寫為 ITO）等，來形成具有透光性的導電膜。作為具有透光性的導電膜的其他材料，也可以使用包含氮的 Al-Zn-O 類氧化物半導體、包含氮的 Zn-O 類氧化物半導體、包含氮的 Sn-Zn-O 類氧化物半導體。

另外，在實際上，在像素部配置有多個上述像素 100。多個像素 100 也可以採用條形配置、三角配置或拜爾（Bayer）配置排列在像素部中。

此外，在進行彩色顯示時使用的顏色不侷限於 RGB（R 是紅，G 是綠，B 是藍）的三種顏色，而也可以使用更多種顏色。例如還可以使用 RGBW（W 是白）或對 RGB 加上黃色、青色、品紅色等的一種以上顏色來進行彩色顯示。

另外，也可以在圖 5A 和 5B 所示的像素中設置有能夠遮罩光的遮罩膜。圖 17A 示出使遮罩膜 210 與圖 5A 和 5B 所示的像素 100 重疊的情況下的俯視圖的一例。此外，圖 17B 示出沿著圖 17A 的虛線 A1-A2 的剖面圖。如圖 17A 和 17B 所示，在遮罩膜 210 與像素電極 104 重疊的區域中具有開口部。由此，由遮罩膜 210 對半導體膜 205 進行遮光，從而可以防止半導體膜 205 所包括的氧化物半導體的光劣化，並防止引起特性的劣化諸如電晶體 102 的臨界值電壓的遷移等。此外，藉由將遮罩膜 210 設置在像素

之間，可以防止視覺確認到像素之間的液晶的取向錯亂所引起的旋錯（disclination）。

此外，如圖 17A 和 17B 所示，藉由將半導體膜 205 形成在與用作閘極電極的導電膜 202 完全重疊的位置上，可以防止從基板 200 一側入射到半導體膜 205 中的光。因此，可以防止半導體膜 205 所包括的氧化物半導體的光劣化，並防止引起特性劣化諸如電晶體 102 的臨界值電壓的遷移等。

另外，在將驅動電路形成在面板時，藉由還對用於驅動電路的電晶體進行利用閘極電極或遮罩膜的遮光，可以防止引起特性劣化諸如電晶體的臨界值電壓的遷移等。

接著，估計藉由採用本發明的一個實施例的使用氧化物半導體膜的電晶體，而液晶顯示裝置中的各像素的孔徑比有多大提高。

在用來估計像素的孔徑比的參數中，將使用氧化物半導體膜的電晶體的截止電流假定為 1yA ，將像素部的尺寸假定為 3.4 英寸，將所顯示的灰度假定為 256 灰度，將所輸入的電壓假定為 10V，將一個訊框期間假定為 $1.66 \times 10^{-2}\text{sec}$ 。此外，將閘極絕緣膜的相對介電常數假定為 3.7，將其厚度假定為 100nm。

首先，對將上述參數應用於像素數為 $540 \times \text{RGB} \times 960$ 的面板（稱為第一面板）時的電容元件的面積及孔徑比進行估計。在該面板中，像素尺寸為 $26\mu\text{m} \times 78\mu\text{m}$ ，即像素面積為 $2.03 \times 10^{-9}\text{m}^2$ 。其中，除了佈線及電晶體所占的區

域之外的面積為 $1.43 \times 10^{-9} \text{m}^2$ ，佈線及電晶體所占的區域的面積為 $6.00 \times 10^{-10} \text{m}^2$ 。

在第一面板中，電容元件所需要的最低電容值在具備具有氧化物半導體膜的電晶體的像素中為 $4.25 \times 10^{-25} \text{F}$ 。在此情況下，所需要的電容器面積為 $1.30 \times 10^{-21} \text{m}^2$ ，在像素中電容元件所占的面積的比例為 $6.4 \times 10^{-11} \%$ ，孔徑比為 70.4%。

此外，對將上述參數應用於像素數為 $480 \times \text{RGB} \times 640$ 的面板（稱為第二面板）時的電容元件的面積及孔徑比進行估計。在該面板中，像素尺寸為 $36 \mu\text{m} \times 108 \mu\text{m}$ ，即像素面積為 $3.89 \times 10^{-9} \text{m}^2$ 。其中，除了佈線及電晶體所占的區域之外的面積為 $3.29 \times 10^{-9} \text{m}^2$ ，佈線及電晶體所占的區域的面積為 $6.00 \times 10^{-10} \text{m}^2$ 。

在第二面板中，電容元件所需要的最低電容值在具備具有氧化物半導體膜的電晶體的像素中為 $4.25 \times 10^{-25} \text{F}$ 。在此情況下，所需要的電容器面積為 $1.30 \times 10^{-21} \text{m}^2$ ，在像素中電容元件所占的面積的比例為 $3.3 \times 10^{-11} \%$ ，孔徑比為 84.6%。

因此，藉由將本發明的一個實施例的截止電流低的電晶體用於第一面板及第二面板，可以使具有其需要的最低電容值的電容元件的面積減少到不用顧及的程度。由此，可以得到高孔徑比，即第一面板得到 70.4% 的孔徑比，第二面板得到 84.6% 的孔徑比。

[實施例模式 2]

在本實施例模式中，說明使用氧化物半導體的電晶體的製造方法。

首先，如圖 6A 所示，在基板 700 的絕緣表面上形成絕緣膜 701，並且在絕緣膜 701 上形成閘極電極 702。

對可以用作基板 700 的基板只要具有透光性而沒有其他的大限制，但是需要至少具有能夠承受後面的加熱處理的程度的耐熱性。例如，作為基板 700，可以使用熔融法或浮法而製造的玻璃基板、石英基板、陶瓷基板等。另外，當後面的加熱處理的溫度較高時，作為玻璃基板較佳使用應變點為 730℃ 以上的玻璃基板。儘管有一種傾向，即，由諸如塑膠的具有撓性的合成樹脂構成的基板的耐熱性比通常比上述基板低，但是當能夠承受製造製程中的處理溫度時，可以採用上述由合成樹脂構成的基板。

作為絕緣膜 701，使用可耐受後面的製造製程中的加熱處理的溫度的材料。明確而言，作為絕緣膜 701，較佳使用氧化矽、氮化矽、氮氧化矽、氧氮化矽、氮化鋁、氧化鋁等。

另外，在本發明說明中，氧氮化物是指在其組成中含氧量多於含氮量的物質。此外，氮氧化物是指在其組成中含氮量多於含氧量的物質。

作為閘極電極 702 的材料，可以使用鉬、鈦、鉻、鉕、鎢、釹、銦等金屬材料、以這些金屬材料為主要成分的合金材料的導電膜或這些金屬的氮化物的單層或疊層。另

外，若能夠耐受後面的製程中進行的加熱處理的溫度，則作為上述金屬材料可以使用鋁、銅。鋁或銅為了避免耐熱性或腐蝕性的問題，較佳與高熔點金屬材料組合而使用。作為高熔點金屬材料，可以使用鉬、鈦、鉻、鉭、鎢、釹、釷等。

例如，作為具有兩層結構的閘極電極 702，較佳採用：在鋁膜上層疊有鉬膜的兩層結構；在銅膜上層疊有鉬膜的兩層結構；在銅膜上層疊有氮化鈦膜或氮化鉭膜的兩層結構；或者層疊有氮化鈦膜和鉬膜的兩層結構。作為具有三層結構的閘極電極 702，較佳採用將鋁膜、鋁和矽的合金膜、鋁和鈦的合金膜或鋁和釹的合金膜用作中間層，且將鎢膜、氮化鎢膜、氮化鈦膜或鈦膜用作上方和下方的層而層疊的結構。

另外，作為閘極電極 702，也可以使用氧化銦、氧化銦氧化錫混合氧化物、氧化銦氧化鋅混合氧化物、氧化鋅、氧化鋅鋁、氧氮化鋅鋁或氧化鋅鎳等的具有透光性的氧化物導電膜。

閘極電極 702 的厚度為 10nm 至 400nm，較佳為 100nm 至 200nm。在本實施例模式中，在藉由使用鎢靶材的濺射法形成 150nm 的用於閘極電極的導電膜之後，藉由蝕刻將該導電膜加工（構圖）為所希望的形狀，來形成閘極電極 702。另外，若所形成的閘極電極的端部的形狀為錐形形狀，則層疊在其上的閘極絕緣膜的覆蓋性提高，因此是較佳的。另外，也可以藉由噴墨法形成抗蝕劑掩模

。當藉由噴墨法形成抗蝕劑掩模時不使用光掩模，因此可以縮減製造成本。

接下來，如圖 6B 所示，在閘極電極 702 上形成閘極絕緣膜 703，然後在閘極絕緣膜 703 上的與閘極電極 702 重疊的位置上形成島狀的氧化物半導體膜 704。

閘極絕緣膜 703 使用電漿 CVD 法或濺射法等並使用氧化矽膜、氮化矽膜、氧氮化矽膜、氮氧化矽膜、氧化鋁膜、氮化鋁膜、氧氮化鋁膜、氮氧化鋁膜、氧化鉛膜或氧化鉬膜的單層或疊層形成。閘極絕緣膜 703 較佳儘量不包含水分、氫、氧等的雜質。在藉由濺射法形成氧化矽膜時，作為靶材使用矽靶材或石英靶材，並且作為濺射氣體使用氧或氧及氫的混合氣體。

由於藉由去除雜質實現 i 型化或實質上 i 型化的氧化物半導體（被高純度化的氧化物半導體）對介面能階或介面電荷非常敏感，所以被高純度化的氧化物半導體與閘極絕緣膜 703 之間的介面很重要。由此，要求與被高純度化的氧化物半導體接觸的閘極絕緣膜（GI）的高品質化。

例如，使用微波（頻率為 2.45GHz）的高密度電漿 CVD 可以形成緻密且絕緣耐壓高的高品質絕緣膜，所以是較佳的。這原因是：藉由使被高純度化的氧化物半導體與高品質的閘極絕緣膜密接，可以降低介面能階並使介面特性為良好。

當然，只要作為閘極絕緣膜 703 可以形成良好的絕緣膜，就可以適當地使用濺射法或電漿 CVD 法等其他成膜

方法。另外，也可以使用藉由成膜後的熱處理改善膜性質及與氧化物半導體之間的介面特性的絕緣膜。無論在哪一種情況下，使用如下閘極絕緣膜即可：不僅作為閘極絕緣膜的膜性質良好，而且降低閘極絕緣膜與氧化物半導體之間的介面態密度，並可以形成良好的介面。

也可以形成層疊有使用高阻擋性的材料形成的絕緣膜和氮的含有比率低的絕緣膜諸如氧化矽膜及氧氮化矽膜等的閘極絕緣膜 703。在此情況下，將氧化矽膜、氧氮化矽膜等的絕緣膜形成在高阻擋性的絕緣膜和氧化物半導體膜之間。作為高阻擋性的絕緣膜，例如可以舉出氮化矽膜、氮氧化矽膜、氮化鋁膜或氮氧化鋁膜等。藉由使用高阻擋性的絕緣膜，可以防止水分或氫等的氣圍中的雜質或包含在基板內的鹼金屬、重金屬等的雜質侵入到氧化物半導體膜內、閘極絕緣膜 703 內或者氧化物半導體膜和其他絕緣膜的介面及其近旁。另外，藉由以與氧化物半導體膜接觸的方式形成氮的含有比率低的氧化矽膜、氧氮化矽膜等的絕緣膜，可以防止高阻擋性的絕緣膜直接接觸於氧化物半導體膜。

例如，也可以作為第一閘極絕緣膜藉由濺射法形成厚度為 50nm 以上且 200nm 以下的氮化矽膜（ SiN_y （ $y>0$ ）），在第一閘極絕緣膜上作為第二閘極絕緣膜層疊厚度為 5nm 以上且 300nm 以下的氧化矽膜（ SiO_x （ $x>0$ ）），來形成閘極絕緣膜 703。閘極絕緣膜 703 的厚度根據電晶體被要求的特性適當地設定即可，也可以為 350nm 至

400nm 左右。

在本實施例模式中形成閘極絕緣膜 703，該閘極絕緣膜 703 具有在藉由濺射法形成的厚度為 50nm 的氮化矽膜上層疊藉由濺射法形成的厚度為 100nm 的氧化矽膜的結構。

注意，閘極絕緣膜 703 與後面形成的氧化物半導體接觸。因為當氧化物半導體含有氫時對特性造成不良影響，所以閘極絕緣膜 703 較佳不包含氫、羥基及水分。為了使閘極絕緣膜 703 中儘量不包含氫、羥基及水分，作為成膜的預處理，較佳在濺射裝置的預熱室中對形成有閘極電極 702 的基板 700 進行預熱，使吸附到基板 700 的水分或氫等雜質脫離且進行排氣。注意，預熱的溫度是 100℃ 以上且 400℃ 以下，較佳是 150℃ 以上且 300℃ 以下。注意，作為設置在預熱室中的排氣單元，較佳使用低溫泵。另外，也可以省略該預熱處理。

藉由將形成在閘極絕緣膜 703 上的氧化物半導體膜加工為所希望的形狀，可以形成島狀的氧化物半導體膜 704。將上述氧化物半導體膜的厚度設定為 2nm 以上且 200nm 以下，較佳設定為 3nm 以上且 50nm 以下，更佳設定為 3nm 以上且 20nm 以下。將氧化物半導體用作靶材並使用濺射法形成氧化物半導體膜。另外，氧化物半導體膜可以在稀有氣體（例如氬）氣圍下、在氧氣圍下或在稀有氣體（例如氬）及氧的混合氣圍下藉由濺射法形成。

另外，較佳在使用濺射法形成氧化物半導體膜之前，

進行引入氬氣體並產生電漿的反濺射，而去除附著在閘極絕緣膜 703 的表面的灰塵。反濺射是指一種方法，其中不對靶一側施加電壓而在氬氣圍下使用 RF 電源對基板一側施加電壓來在基板近旁形成電漿，以對表面進行改性。注意，也可以使用氮、氦等代替氬氣圍。另外，也可以在對氬氣圍添加氧、一氧化二氮等的氣圍下進行反濺射。另外，也可以在對氬氣圍添加氯、四氯化碳等的氣圍下進行反濺射。

如上所述，作為氧化物半導體膜，可以使用：四元金屬氧化物的 In-Sn-Ga-Zn-O 類氧化物半導體；三元金屬氧化物的 In-Ga-Zn-O 類氧化物半導體、In-Sn-Zn-O 類氧化物半導體、In-Al-Zn-O 類氧化物半導體、Sn-Ga-Zn-O 類氧化物半導體、Al-Ga-Zn-O 類氧化物半導體、Sn-Al-Zn-O 類氧化物半導體；二元金屬氧化物的 In-Zn-O 類氧化物半導體、Sn-Zn-O 類氧化物半導體、Al-Zn-O 類氧化物半導體、Zn-Mg-O 類氧化物半導體、Sn-Mg-O 類氧化物半導體、In-Mg-O 類氧化物半導體、In-Ga-O 類氧化物半導體；或者 In-O 類氧化物半導體、Sn-O 類氧化物半導體、Zn-O 類氧化物半導體等。

在本實施例模式中，將藉由使用包含 In（銦）、Ga（鎵）及 Zn（鋅）的靶材的濺射法而得到的厚度為 30nm 的 In-Ga-Zn-O 類氧化物半導體的薄膜用作氧化物半導體膜。作為上述靶材，例如可以使用組成比為 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ [莫耳數比] 的靶材。此外，可以使用組成

比為 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$ [莫耳數比] 的靶材或組成比為 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 4$ [莫耳數比] 的靶材。另外，包含 In、Ga 及 Zn 的靶材的填充率為 90% 以上且 100% 以下，較佳為 95% 以上且低於 100%。藉由採用填充率高的靶材，可以形成緻密的氧化物半導體膜。

在本實施例模式中，將基板放置在保持為減壓狀態的處理室內，去除處理室內的殘留水分並引入被去除了氫及水分的濺射氣體，使用上述靶材在基板 700 上形成氧化物半導體膜。在進行成膜時，也可以將基板溫度設定為 100℃ 以上且 600℃ 以下，較佳為 200℃ 以上且 400℃ 以下。藉由邊加熱基板邊進行成膜，可以降低所形成的氧化物半導體膜所包含的雜質濃度。另外，可以減少因濺射產生的損傷。為了去除殘留在處理室中的水分，較佳使用吸附型真空泵。例如，較佳使用低溫泵、離子泵、鈦昇華泵。另外，作為排氣單元，也可以使用設置有冷阱的渦輪泵。在採用低溫泵來對沉積室進行排氣時，排出氫原子、水（ H_2O ）等的包含氫原子的化合物（更佳地，還有包含碳原子的化合物）等，由此可降低該沉積室中形成的氧化物半導體膜所包含的雜質濃度。

作為成膜條件的一例，應用如下條件，即基板和靶材之間的距離為 100mm，壓力為 0.6Pa，直流（DC）電源為 0.5kW，採用氧（氧流量比率為 100%）氣圍。另外，脈衝直流（DC）電源是較佳的，因為可以減少在成膜時發生的灰塵並可以實現均勻的膜厚度分佈。

另外，爲了使氧化物半導體膜中儘量不包含氫、羥基及水分，作爲成膜的預處理，較佳在濺射裝置的預熱室中對形成到閘極絕緣膜 703 的基板 700 進行預熱，使吸附到基板 700 的水分或氫等的雜質脫離且進行排氣。注意，預熱的溫度是 100°C 以上且 400°C 以下，較佳是 150°C 以上且 300°C 以下。另外，設置在預熱室中的排氣單元較佳是低溫泵。注意，可以省略該預熱處理。另外，該預熱也可以在後面進行的形成絕緣膜 707 之前，對形成了導電膜 705、導電膜 706 的基板 700 同樣地進行。

另外，作爲用來形成島狀的氧化物半導體膜 704 的蝕刻，可以採用乾蝕刻及濕蝕刻中的一方或兩者。作爲用於乾蝕刻的蝕刻氣體，較佳使用包括氯的氣體（氯類氣體，例如，氯（ Cl_2 ）、三氯化硼（ BCl_3 ）、四氯化矽（ SiCl_4 ）、四氯化碳（ CCl_4 ）等）。另外，還可以使用含氟的氣體（氟類氣體，例如四氟化碳（ CF_4 ）、六氟化硫（ SF_6 ）、三氟化氮（ NF_3 ）、三氟甲烷（ CHF_3 ）等）、溴化氫（ HBr ）、氧（ O_2 ）或對上述氣體添加了氦（ He ）或氬（ Ar ）等的稀有氣體的氣體等。

作爲乾蝕刻法，可以使用平行平板型 RIE（Reactive Ion Etching：反應離子蝕刻）法或 ICP（Inductively Coupled Plasma：感應耦合電漿）蝕刻法。適當地調節蝕刻條件（施加到線圈型電極的電力量、施加到基板一側的電極的電力量、基板一側的電極溫度等），以可以蝕刻爲所希望的加工形狀。

作為用於濕蝕刻的蝕刻液，也可以使用 ITO-07N（日本關東化學公司製造）。

也可以藉由噴墨法形成用來形成島狀的氧化物半導體膜 704 的抗蝕劑掩模。由於當藉由噴墨法形成抗蝕劑掩模時不使用光掩模，因此可以縮減製造成本。

另外，較佳在下一個製程中形成導電膜之前進行反濺射，去除附著在島狀的氧化物半導體膜 704 及閘極絕緣膜 703 的表面的抗蝕劑殘渣等。

另外，有時在藉由濺射等形成的氧化物半導體膜中包含多量的水分或氫等的雜質。由於水分或氫容易形成施體能階，因此對於氧化物半導體來說水分或氫是雜質。於是，在本發明的一個實施例中，為了減少氧化物半導體膜中的水分或氫等的雜質，在氮、氧、超乾燥空氣或者稀有氣體（氬、氦等）的氣圍下對島狀的氧化物半導體膜 704 進行加熱處理。上述氣體的含水量較佳為 20ppm 以下，較佳為 1ppm 以下，更佳為 10ppb 以下。

藉由對島狀的氧化物半導體膜 704 進行加熱處理，可以使島狀的氧化物半導體膜 704 中的水分或氫脫離。明確而言，在 300℃ 以上且 700℃ 以下，較佳在 300℃ 以上且 500℃ 以下進行加熱處理，即可。例如，以 500℃ 進行 3 分鐘以上且 6 分鐘以下左右的加熱處理即可。藉由使用 RTA 法作為加熱處理，可以在短時間內進行脫水化或脫氫化，由此也可以以超過玻璃基板的應變點的溫度進行處理。

在本實施例模式中，使用加熱處理裝置中之一的電爐。

注意，加熱處理裝置不侷限於電爐而可以具備利用電阻發熱體等的發熱體所產生的熱傳導或熱輻射對被處理物進行加熱的裝置。例如，可以使用 GRTA (Gas Rapid Thermal Anneal: 氣體快速熱退火) 裝置、LRTA (Lamp Rapid Thermal Anneal: 燈快速熱退火) 裝置等的 RTA (Rapid Thermal Anneal: 快速熱退火) 裝置。LRTA 裝置是藉由利用從鹵素燈、金鹵燈、氬弧燈、碳弧燈、高壓鈉燈或者高壓汞燈等的燈發射的光 (電磁波) 的輻射來加熱被處理物的裝置。GRTA 裝置是指使用高溫氣體進行加熱處理的裝置。作為氣體，使用即使進行加熱處理也不與被處理物產生反應的惰性氣體如氬等的稀有氣體或氮。

另外，在加熱處理中，較佳在氮或氬、氦、氬等的稀有氣體中不包含水分或氫等。或者，較佳將引入到加熱處理裝置中的氮或氬、氦、氬等的稀有氣體的純度設定為 6N (99.9999%) 以上，更佳設定為 7N (99.99999%) 以上 (即，將雜質濃度設定為 1ppm 以下，較佳設定為 0.1ppm 以下) 。

藉由上述製程可以降低島狀的氧化物半導體膜 704 中的氬濃度，來實現高純度化。由此可以實現氧化物半導體膜的特性的穩定化。另外，藉由玻璃轉變溫度以下的加熱處理，可以形成載子密度極少，且能隙寬的氧化物半導體膜。由此，可以使用大面積基板製造電晶體，而可以提高

量產性。另外，藉由使用該氫濃度降低而高純度化的氧化物半導體膜，可以製造耐壓性高且截止電流顯著低的電晶體。

另外，當加熱氧化物半導體膜時，雖然根據氧化物半導體膜的材料或加熱條件，但是有時在其表面上形成板狀結晶。板狀結晶較佳是進行了大致垂直於氧化物半導體膜的表面的 c 軸取向的單晶體。此外，即使不是單晶體，也較佳是各結晶是進行了大致垂直於氧化物半導體膜的表面的 c 軸取向的多晶體。再者，較佳的是，上述多晶體不僅進行 c 軸取向，而且各結晶的 ab 面一致，或者 a 軸或 b 軸一致。另外，在氧化物半導體膜的基底表面具有凹凸的情況下，板狀結晶成為多晶體。因此，基底表面較佳儘量為平坦。

接著，如圖 6C 所示，形成用作源極電極、汲極電極的導電膜 705 和導電膜 706 以及上述導電膜 705、導電膜 706 及島狀的氧化物半導體膜 704 上的絕緣膜 707。

在藉由濺射法或真空蒸鍍法覆蓋島狀的氧化物半導體膜 704 地形成導電膜之後，藉由蝕刻等對該導電膜進行構圖，來可以形成導電膜 705、導電膜 706。

導電膜 705 及導電膜 706 與島狀的氧化物半導體膜 704 接觸。作為成為導電膜 705、706 的導電膜材料，可以舉出選自鋁、鉻、銅、鈮、鈦、鉬、鎢中的元素、以上述元素為主要成分的合金或組合上述元素而成的合金膜等。此外，還可以採用在鋁、銅等的金屬膜的下側或上側層

疊 鉻、鉍、鈦、鉬、鎢等的高熔點金屬膜的結構。另外，鋁或銅爲了避免耐熱性或腐蝕性的問題，較佳與高熔點金屬材料組合而使用。作爲高熔點金屬材料，可以使用鉬、鈦、鉻、鉍、鎢、釹、銩、釷等。

另外，導電膜可以採用單層結構或兩層以上的疊層結構。例如，可以舉出：包含矽的鋁膜的單層結構；在鋁膜上層疊鈦膜的兩層結構；以及鈦膜、層疊在該鈦膜上的鋁膜、還在其上層疊的鈦膜的三層結構等。

此外，也可以使用導電金屬氧化物形成成爲導電膜 705、導電膜 706 的導電膜。作爲導電金屬氧化物，可以使用氧化銦、氧化錫、氧化鋅、氧化銦氧化錫混合氧化物、氧化銦氧化鋅混合氧化物或使所述金屬氧化物材料包含矽或氧化矽的材料。

在形成導電膜之後進行加熱處理的情況下，較佳使導電膜具有承受該加熱處理的耐熱性。

另外，在對導電膜進行蝕刻時，以儘量不去除島狀的氧化物半導體膜 704 的方式適當地調節各個材料及蝕刻條件。根據蝕刻條件，有時藉由島狀的氧化物半導體膜 704 中的露出一部分被部分地蝕刻，形成槽部（凹部）。

在本實施例模式中，作爲導電膜使用鈦膜。因此，使用包含氨和過氧化氫水的溶液（過氧化氫），對導電膜選擇性地進行濕蝕刻，但是島狀的氧化物半導體膜 704 的一部分也被蝕刻。明確而言，使用以 5：2：2 的體積比混合 31wt% 的過氧化氫水、28wt% 的氨水和水的過氧化氫氨水

。或者，也可以使用包含氯（ Cl_2 ）、三氯化硼（ BCl_3 ）等的氣體對導電膜進行乾蝕刻。

另外，爲了縮減在光微影製程中使用的光掩模數及製程數，還可以使用由多色調掩模形成的抗蝕劑掩模來進行蝕刻製程，該多色調掩模是使透過光具有多種強度的掩模。由於使用多色調掩模形成的抗蝕劑掩模成爲具有多種厚度的形狀，且藉由進行蝕刻可以進一步改變形狀，因此可以用於加工爲不同圖案的多個蝕刻製程。由此，可以使用一個多色調掩模形成至少對應於兩種以上的不同圖案的抗蝕劑掩模。從而，可以縮減曝光掩模數，並還可以縮減與其對應的光微影製程，所以可以實現製程的簡化。

另外，在形成絕緣膜 707 之前，使用 N_2O 、 N_2 或 Ar 等的氣體對島狀的氧化物半導體膜 704 進行電漿處理。藉由該電漿處理去除附著到露出的島狀的氧化物半導體膜 704 表面的吸著水等。另外，也可以使用氧和氬的混合氣體進行電漿處理。

絕緣膜 707 較佳儘量不包含水分、氬、氧等的雜質，既可以是單層的絕緣膜又可以是層疊的多個絕緣膜構成的絕緣膜。當在絕緣膜 707 中包含氬時，該氬侵入到氧化物半導體膜中或者該氬抽出氧化物半導體膜中的氧，從而有可能島狀的氧化物半導體膜 704 的背通道部低電阻化（ n 型化）而形成寄生通道。因此，爲了使絕緣膜 707 儘量地不含有氬，作爲成膜方法，不使用氬是重要的。上述絕緣膜 707 較佳使用高阻擋性的材料。例如，作爲高阻擋性

的絕緣膜，可以使用氮化矽膜、氮氧化矽膜、氮化鋁膜或氮氧化鋁膜等。當使用多個層疊的絕緣膜時，將氮的含有比率低的氧化矽膜、氮氧化矽膜等的絕緣膜形成在與上述高阻擋性的絕緣膜相比接近於島狀的氧化物半導體膜 704 的一側。然後，以在其間夾著氮的含有比率低的絕緣膜且與導電膜 705、導電膜 706 及島狀的氧化物半導體膜 704 重疊的方式形成高阻擋性的絕緣膜。藉由使用高阻擋性的絕緣膜，可以防止水分或氫等的雜質侵入到島狀的氧化物半導體膜 704 中、閘極絕緣膜 703 中或者島狀的氧化物半導體膜 704 和其他絕緣膜的介面及其近旁。另外，藉由以與島狀的氧化物半導體膜 704 接觸的方式形成氮比率低的氧化矽膜、氮氧化矽膜等的絕緣膜，可以防止使用高阻擋性的材料的絕緣膜直接接觸於島狀的氧化物半導體膜 704。

在本實施例模式中，形成具有在藉由濺射法形成的厚度為 200nm 的氧化矽膜上層疊藉由濺射法形成的厚度為 100nm 的氮化矽膜的結構的絕緣膜 707。進行成膜時的基板溫度為室溫以上且 300℃ 以下，即可。在本實施例模式中採用 100℃。

另外，也可以在形成絕緣膜 707 之後進行加熱處理。該加熱處理在氮、超乾燥空氣或稀有氣體（氫、氦等）的氣圍下較佳以 200℃ 以上且 400℃ 以下，例如 250℃ 以上且 350℃ 以下進行。上述氣體的含水量為 20ppm 以下，較佳為 1ppm 以下，更佳為 10ppb 以下。在本實施例模式中

，例如在氮氣圍下以 250°C 進行 1 小時的加熱處理。或者，在形成導電膜 705、導電膜 706 之前，也可以與爲了減少水分或氫對氧化物半導體膜進行的上述加熱處理同樣地在短時間進行高溫的 RTA 處理。藉由在設置包含氧的絕緣膜 707 之後進行加熱處理，即使因上述加熱處理而在島狀的氧化物半導體膜 704 中產生氧缺陷，也從絕緣膜 707 將氧供應到島狀的氧化物半導體膜 704。並且，藉由將氧供應到島狀的氧化物半導體膜 704，可以在島狀的氧化物半導體膜 704 中降低成爲施體的氧缺陷，並滿足化學計量組成比。其結果是，可以使島狀的氧化物半導體膜 704 趨近於 i 型，降低因氧缺陷而導致的電晶體的電特性的偏差，從而實現電特性的提高。進行該加熱處理的時序只要是形成絕緣膜 707 之後就沒有特別的限制，而藉由兼作該加熱處理與其他製程例如形成樹脂膜時的加熱處理、用來使具有透光性的導電膜低電阻化的加熱處理，可以不增加製程數地使島狀的氧化物半導體膜 704 趨近於 i 型。

另外，也可以藉由在氧氣圍下對島狀的氧化物半導體膜 704 進行加熱處理，對氧化物半導體添加氧，而減少在島狀的氧化物半導體膜 704 中成爲施體的氧缺陷。加熱處理的溫度例如是 100°C 以上且低於 350°C ，較佳是 150°C 以上且低於 250°C 。上述用於氧氣圍下的加熱處理的氧氣體較佳不包含水、氫等。或者，較佳將引入到加熱處理裝置中的氧氣體的純度設定爲 6N (99.9999%) 以上，更佳設定爲 7N (99.99999%) 以上（也就是說，將氧中的雜

質濃度為 1ppm 以下，較佳為 0.1ppm 以下）。

或者，也可以藉由採用離子植入法或離子摻雜法等對島狀的氧化物半導體膜 704 添加氧，來減少成為施體的氧缺陷。例如，將以 2.45GHz 的微波電漿化了的氧添加到島狀的氧化物半導體膜 704 中，即可。

另外，也可以藉由在絕緣膜 707 上形成導電膜之後對該導電膜進行構圖，在與島狀的氧化物半導體膜 704 重疊的位置上形成背閘極電極。當形成背閘極電極時，較佳覆蓋背閘極電極地形成絕緣膜。可以使用與閘極電極 702 或導電膜 705 和導電膜 706 同樣的材料、結構來形成背閘極電極。

背閘極電極的厚度為 10nm 至 400nm，較佳為 100nm 至 200nm。例如，較佳的是，在形成具有鈦膜、鋁膜和鈦膜的層疊結構的導電膜之後，藉由光微影法等形成抗蝕劑掩模，並且藉由蝕刻去除不需要的部分來將該導電膜加工（構圖）為所希望的形狀，從而形成背閘極電極。

藉由上述製程，形成電晶體 708。

電晶體 708 包括閘極電極 702、閘極電極 702 上的閘極絕緣膜 703、閘極絕緣膜 703 上的與閘極電極 702 重疊的島狀的氧化物半導體膜 704 以及形成在島狀的氧化物半導體膜 704 上的一對導電膜 705 或導電膜 706。再者，電晶體 708 也可以包括絕緣膜 707 作為其構成要素。圖 6C 所示的電晶體 708 具有在導電膜 705 和導電膜 706 之間，島狀的氧化物半導體膜 704 的一部分被蝕刻的通道蝕刻結

構。

注意，作為電晶體 708 使用單閘結構的電晶體而進行說明，但是根據需要，藉由具有電連接的多個閘極電極 702，可以形成具有多個通道形成區的多閘結構的電晶體。

本實施例模式可以與上述實施例模式組合而實施。

[實施例模式 3]

在本實施例模式中，說明電晶體的結構例。注意，可以與上述實施例模式同樣地形成與上述實施例模式相同的部分或具有相同功能的部分，並且可以與上述實施例模式同樣地進行與上述實施例模式相同的製程，而在本實施例模式中省略反復說明。此外，還省略對相同的部分的詳細說明。

在圖 7A 所示的電晶體 2450 中，在基板 2400 上形成有閘極電極 2401，在閘極電極 2401 上形成有閘極絕緣膜 2402，在閘極絕緣膜 2402 上形成有氧化物半導體膜 2403，在氧化物半導體膜 2403 上形成主動電極 2405a 及汲極電極 2405b。此外，在氧化物半導體膜 2403、源極電極 2405a 及汲極電極 2405b 上形成有絕緣膜 2407。此外，也可以在絕緣膜 2407 上形成絕緣膜 2409。電晶體 2450 是底柵結構的電晶體中之一種，也是反交錯型電晶體中之一種。

在圖 7B 所示的電晶體 2460 中，在基板 2400 上形成

有閘極電極 2401，在閘極電極 2401 上形成有閘極絕緣膜 2402，在閘極絕緣膜 2402 上形成有氧化物半導體膜 2403，在氧化物半導體膜 2403 上形成有通道保護膜 2406，在通道保護膜 2406 及氧化物半導體膜 2403 上形成主動電極 2405a 及汲極電極 2405b。此外，也可以在源極電極 2405a 及汲極電極 2405b 上形成有絕緣膜 2409。電晶體 2460 是被稱為通道保護型（也被稱為通道停止型）的底閘結構的電晶體中之一種，也是反交錯型電晶體中之一種。藉由使用與其他絕緣膜同樣的材料及方法可以形成通道保護膜 2406。

在圖 7C 所示的電晶體 2470 中，在基板 2400 上形成有基底膜 2436，在基底膜 2436 上形成有氧化物半導體膜 2403，在氧化物半導體膜 2403 及基底膜 2436 上形成主動電極 2405a 及汲極電極 2405b，在氧化物半導體膜 2403、源極電極 2405a 及汲極電極 2405b 上形成有閘極絕緣膜 2402，在閘極絕緣膜 2402 上形成有閘極電極 2401。此外，也可以在閘極電極 2401 上形成絕緣膜 2409。電晶體 2470 是頂閘結構的電晶體中之一種。

在圖 7D 所示的電晶體 2480 中，在基板 2400 上形成有閘極電極 2411，在閘極電極 2411 上形成有第一閘極絕緣膜 2413，在第一閘極絕緣膜 2413 上形成有氧化物半導體膜 2403，在氧化物半導體膜 2403 及第一閘極絕緣膜 2413 上形成主動電極 2405a 及汲極電極 2405b。此外，在氧化物半導體膜 2403、源極電極 2405a 及汲極電極 2405b

上形成有第二絕緣膜 2414，並且在第二閘極絕緣膜 2414 上形成有背閘極電極 2412。此外，也可以在背閘極電極 2412 上形成絕緣膜 2409。

電晶體 2480 具有組合電晶體 2450 的結構和電晶體 2470 的結構。

藉由改變背閘極電極的電位，可以改變電晶體的臨界值電壓。以與氧化物半導體膜 2403 的通道形成區重疊的方式形成背閘極電極。背閘極電極處於電絕緣的浮動狀態或供給有電位的狀態。在背閘極電極處於供給有電位的狀態時，向該背閘極電極供給與閘極電極相同位準的電位或接地電位等的固定電位。藉由控制供給到背閘極電極的電位的高度，可以控制電晶體的臨界值電壓。

此外，藉由由背閘極電極和源極電極 2405a 及汲極電極 2405b 完全覆蓋氧化物半導體膜 2403，可以防止光從背閘極電極一側入射到氧化物半導體膜 2403。因此可以防止氧化物半導體膜 2403 的光劣化，並防止引起特性劣化諸如電晶體 102 的臨界值電壓的遷移等。

作為與氧化物半導體膜 2403 接觸的絕緣膜（在本實施例模式中，相當於閘極絕緣膜 2402、絕緣膜 2407、通道保護膜 2406、基底膜 2436、第一閘極絕緣膜 2413、第二閘極絕緣膜 2414。），較佳使用包含第 13 族元素及氧的絕緣材料。較多氧化物半導體材料包含第 13 族元素，包含第 13 族元素的絕緣材料與氧化物半導體搭配，並且藉由將它用於與氧化物半導體接觸的絕緣膜，可以保持與

氧化物半導體之間的介面的良好狀態。

包含第 13 族元素的絕緣材料是指包含一種或多種第 13 族元素的絕緣材料。作為包含第 13 族元素的絕緣材料，例如有氧化鎵、氧化鋁、氧化鋁鎵、氧化鎵鋁等的金屬氧化物等。在此，氧化鋁鎵是指含鋁量（at.%）多於含鎵量（at.%）的物質，氧化鎵鋁是指含鎵量（at.%）等於或多於含鋁量（at.%）的物質。

例如，當以與包含鎵的氧化物半導體膜接觸的方式形成絕緣膜時，藉由將包含氧化鎵的材料用於絕緣膜，可以保持氧化物半導體膜和絕緣膜之間的良好界面特性。例如，藉由以彼此接觸的方式設置氧化物半導體膜和包含氧化鎵的絕緣膜，可以減少在氧化物半導體膜和絕緣膜之間產生的氫的沉積（pileup）。另外，在作為絕緣膜使用屬於與氧化物半導體的成分元素相同的族的元素時，可以獲得同樣效果。例如，使用包含氧化鋁的材料形成絕緣膜是有效的。另外，由於氧化鋁具有不容易透過水的特性，因此從防止水侵入到氧化物半導體膜中的角度來看，使用該材料是較佳的。

此外，作為與氧化物半導體膜 2403 接觸的絕緣膜，較佳採用藉由進行氧氣圍下的熱處理或氧摻雜等包含多於化學計量組成比（化學計量值）的氧的絕緣材料。氧摻雜是指對塊體添加氧的處理。為了明確表示不僅對薄膜表面添加氧，而且對薄膜內部添加氧，使用該“塊體”。此外，氧摻雜包括將電漿化了的氧添加到塊體中的氧電漿摻雜

。另外，也可以藉由離子植入法或離子摻雜法進行氧摻雜。

例如，當作與氧化物半導體膜 2403 接觸的絕緣膜使用氧化鎵時，藉由進行氧氣圍下的熱處理或氧摻雜，可以將氧化鎵的組成成為 Ga_2O_x ($X=3+\alpha$ ， $0 < \alpha < 1$)。

此外，作為與氧化物半導體膜 2403 接觸的絕緣膜使用氧化鋁時，藉由進行氧氣圍下的熱處理或氧摻雜，可以將氧化鋁的組成成為 Al_2O_x ($X=3+\alpha$ ， $0 < \alpha < 1$)。

此外，作為與氧化物半導體膜 2403 接觸的絕緣膜使用氧化鎵鋁（氧化鋁鎵）時，藉由進行氧氣圍下的熱處理或氧摻雜，可以將氧化鎵鋁（氧化鋁鎵）的組成成為 $Ga_xAl_{2-x}O_{3+\alpha}$ ($0 < X < 2$ ， $0 < \alpha < 1$)。

藉由進行氧摻雜處理，可以形成包括包含多於化學計量組成比的氧的區域的絕緣膜。藉由使具備這種區域的絕緣膜和氧化物半導體膜接觸，絕緣膜中的過剩的氧被供給到氧化物半導體膜中，減少氧化物半導體膜中或氧化物半導體膜和絕緣膜之間的介面中的氧缺陷，來可以使氧化物半導體膜成為 i 型化或無限趨近於 i 型的氧化物半導體。

也可以將包括包含多於化學計量組成比的氧的區域的絕緣膜僅用於與氧化物半導體膜 2403 接觸的絕緣膜中的位置於上層的絕緣膜及位置於下層的絕緣膜中的一方，但是較佳用於兩者絕緣膜。藉由將包括包含多於化學計量組成比的氧的區域的絕緣膜用於與氧化物半導體膜 2403 接觸的絕緣膜中的位置於上層及下層的絕緣膜，而實現夾住

氧化物半導體膜 2403 的結構，來可以進一步提高上述效果。

此外，對於用於氧化物半導體膜 2403 的上層或下層的絕緣膜而言，既可以是使用具有相同的構成要素的絕緣膜，又可以是使用具有不同的構成要素的絕緣膜。例如，上層和下層都可以是其組成爲 Ga_2O_x ($x=3+\alpha$, $0 < \alpha < 1$) 的氧化鎵，或者上層和下層中的一方可以是其組成爲 Ga_2O_x ($x=3+\alpha$, $0 < \alpha < 1$) 的氧化鎵，另一方可以是其組成爲 Al_2O_x ($x=3+\alpha$, $0 < \alpha < 1$) 的氧化鋁。

另外，與氧化物半導體膜 2403 接觸的絕緣膜也可以是包括包含多於化學計量組成比的氧的區域的絕緣膜的疊層。例如，作爲氧化物半導體膜 2403 的上層，可以形成組成爲 Ga_2O_x ($x=3+\alpha$, $0 < \alpha < 1$) 的氧化鎵，且在其上形成 $\text{Ga}_x\text{Al}_{2-x}\text{O}_{3+\alpha}$ ($0 < x < 2$, $0 < \alpha < 1$) 的氧化鎵鋁（氧化鋁鎵）。此外，氧化物半導體膜 2403 的下層可以是包括包含多於化學計量組成比的氧的區域的絕緣膜的疊層。氧化物半導體膜 2403 的上層及下層都可以是包括包含多於化學計量組成比的氧的區域的絕緣膜的疊層。

本實施例模式可以與其他實施例模式適當地組合而實施。

[實施例模式 4]

在本實施例模式中說明電晶體的截止電流的計算例。

首先，參照圖 8 說明用於截止電流的計算的特性評價

電路的結構。在本實施例模式中，特性評價電路具備彼此並聯連接的多個測量系統 801。明確而言，在圖 8 中例示八個測量系統 801 並聯連接的特性評價電路。

測量系統 801 包括電晶體 811、電晶體 812、電容元件 813、電晶體 814 及電晶體 815。

電晶體 811 是電荷注入用電晶體。並且在電晶體 811 中，第一端子連接到供給有電位 V_1 的節點，第二端子連接到電晶體 812 的第一端子。電晶體 811 的閘極電極連接到供給有電位 V_{ext_a} 的節點。

電晶體 812 是洩漏電流評價用電晶體。注意，在本實施例模式中，洩漏電流包括電晶體的截止電流。並且，在電晶體 812 中，第一端子連接到電晶體 811 的第二端子，第二端子連接到供給有電位 V_2 的節點。電晶體 812 的閘極電極連接到供給有電位 V_{ext_b} 的節點。

電容元件 813 的第一電極連接到電晶體 811 的第二端子及電晶體 812 的第一端子。電容元件 813 的第二電極連接到供給有電位 V_2 的節點。

在電晶體 814 中，第一端子連接到供給有電位 V_3 的節點，第二端子連接到電晶體 815 的第一端子。電晶體 814 的閘極電極連接到電晶體 811 的第二端子、電晶體 812 的第一端子、電容元件 813 的第一電極。另外，以該電晶體 814 的閘極電極的連接部分為節點 A。

在電晶體 815 中，第一端子連接到電晶體 814 的第二端子，第二端子連接到供給有電位 V_4 的節點。電晶體

815 的閘極電極連接到供給有電位 V_{ext_c} 的節點。

而且，測量系統 801 輸出連接有電晶體 814 的第二端子和電晶體 815 的第一端子的節點的電位作為輸出信號的電位 V_{out} 。

而且，在本實施例模式中，作為電晶體 811 使用一種電晶體，其中在啓動層包括氧化物半導體，且包括在啓動層中的通道形成區的尺寸為：通道長度 $L=10\mu m$ ，通道寬度 $W=10\mu m$ 。

注意，通道形成區相當於如下區域，即半導體膜中的在源極電極和汲極電極之間，在其間夾著閘極絕緣膜與閘極電極重疊的區域。

此外，作為電晶體 814 及電晶體 815 使用一種電晶體，其中在啓動層包括氧化物半導體，且包括在啓動層中的通道形成區的尺寸為：通道長度 $L=3\mu m$ ，通道寬度 $W=100\mu m$ 。

另外，作為電晶體 812 使用一種底閘結構的電晶體，其中在啓動層包括氧化物半導體，在啓動層的上部與源極電極及汲極電極接觸，不設置源極電極及汲極電極與閘極電極重疊的重疊區，且具有寬度為 $1\mu m$ 的偏移區。藉由設置偏移區，可以減少寄生電容。再者，作為電晶體 812 使用一種電晶體，其中包括在啓動層中的通道形成區使用如下述表 1 的條件 1 至條件 6 所示的具有不同尺寸。

[表 1]

	通道長度 L[μm]	通道寬度 W[μm]
條件 1	1.5	1×10^5
條件 2	3	1×10^5
條件 3	10	1×10^5
條件 4	1.5	1×10^6
條件 5	3	1×10^6
條件 6	10	1×10^6

另外，當在測量系統 801 中不設置電荷注入用電晶體 811 時，需要在對電容元件 813 注入電荷時，使洩漏電流評價用電晶體 812 成為一次導通狀態。在此情況下，如果洩漏電流評價用電晶體 812 是從導通狀態到成為截止的穩定狀態需要時間的元件，則測量需要時間。如圖 8 所示，藉由將電荷注入用電晶體 811 及洩漏電流評價用電晶體 812 分別設置在測量系統 801 中，可以在注入電荷時，一直保持洩漏電流評價用電晶體 812 的截止狀態。因此，可以縮短測量所需要的時間。

藉由將電荷注入用電晶體 811 及洩漏電流評價用電晶體 812 分別設置在測量系統 801 中，可以以適當的尺寸形成各電晶體。此外，藉由使洩漏電流評價用電晶體 812 的通道寬度 W 大於電荷注入用電晶體 811 的通道寬度 W，可以使洩漏電流評價用電晶體 812 的洩漏電流之外的特性評價電路中的洩漏電流成分為相對小。其結果是，可以以

高精度測量洩漏電流評價用電晶體 812 的洩漏電流。在同時，由於不需要當注入電荷時使洩漏電流評價用電晶體 812 成為一次導通狀態，因此不發生通道形成區的電荷的一部分流入到節點 A 中所導致的節點 A 的電位變動的影響。

另一方面，藉由使電荷注入用電晶體 811 的通道寬度 W 小於洩漏電流評價用電晶體 812 的通道寬度 W ，可以使洩漏電流評價用電晶體 812 的洩漏電流為相對小。此外，當注入電荷時，通道形成區的電荷的一部分流入到節點 A 中所導致的節點 A 的電位變動的影響也小。

此外，如圖 8 所示，藉由採用使多個測量系統 801 並聯連接的結構，更正確地計算特性評價電路的洩漏電流。

接著，說明使用圖 8 所示的特性評價電路來計算電晶體的截止電流的具體方法。

首先，參照圖 9 說明利用圖 8 所示的特性評價電路測量洩漏電流的方法。圖 9 是用來說明使用圖 8 所示的特性評價電路測量洩漏電流的方法的時序圖。

使用圖 8 所示的特性評價電路測量洩漏電流的方法被劃分為寫入期間和保持期間。下面說明各期間中的工作。注意，在寫入期間及保持期間的兩者期間中，電位 V_2 及電位 V_4 為 $0V$ ，電位 V_3 為 $5V$ ，電位 V_{ext_c} 為 $0.5V$ 。

首先，在寫入期間中，將電位 V_{ext_b} 設定為電晶體 812 成為截止狀態的電位 V_L ($-3V$)。此外，在將電位 V_1 設定為寫入電位 V_w 之後，將電位 V_{ext_a} 設定為電晶

體 811 在一定期間中處於導通狀態的電位 V_H (5V)。藉由採用上述結構，電荷積累到節點 A 中，且節點 A 的電位得到與寫入電位 V_w 同等的值。接著，將電位 V_{ext_a} 設定為電晶體 811 成為截止狀態的電位 V_L 。然後，將電位 V_1 設定為電位 V_{SS} (0V)。

接著，在保持期間中，測量因節點 A 所保持的電荷量的變化而發生的節點 A 的電位變化量。根據電位變化量，可以計算流過在電晶體 812 的源極電極和汲極電極之間的電流值。由此，可以進行節點 A 的電荷積累或節點 A 的電位變化量的測量。

反復進行節點 A 的電荷積累及節點 A 的電位變化量的測量（也稱為積累及測量工作）。首先，反復 15 次第一積累及測量工作。在第一積累及測量工作中，在寫入期間中作為寫入電位 V_w 輸入 5V 的電位，且在保持期間中進行 1 小時的保持。接著，反復 2 次第二積累及測量工作。在第二積累及測量工作中，在寫入期間中作為寫入電位 V_w 輸入 3.5V 的電位，且在保持期間中進行 50 小時的保持。接著，進行 1 次第三積累及測量工作。在第三積累及測量工作中，在寫入期間中作為寫入電位 V_w 輸入 4.5V 的電位，且在保持期間中進行 10 小時的保持。藉由反復積累及測量工作，可以確認所測量的電流值是穩定狀態下的值。換言之，可以去除流過在節點 A 中的電流 I_A 中的暫態電流（在開始測量之後，隨著時間經過而減少的電流成分）。其結果是，以更高的精度測量洩漏電流。

一般而言，作為輸出信號的電位 V_{out} 的函數，可以由下述算式表示節點 A 的電位 V_A 。

[算式 1]

$$V_A = F(V_{out})$$

此外，由節點 A 的電位 V_A 、連接到節點 A 的電容 C_A 、常數 (const) 表示節點 A 的電荷 Q_A 。連接到節點 A 的電容 C_A 是電容元件 813 的電容值和電容元件 813 之外的電容器所具有的電容值的總和。

[算式 2]

$$Q_A = C_A V_A + \text{const}$$

因為節點 A 的電流 I_A 是流入到節點 A 的電荷（或從節點 A 流出的電荷）的時間積分，所以由下述算式表示節點 A 的電流 I_A 。

[算式 3]

$$I_A \equiv \frac{\Delta Q_A}{\Delta t} = \frac{C_A \cdot \Delta F(V_{out})}{\Delta t}$$

例如，將 Δt 大致設定為 54000sec。由於可以根據連接到節點 A 的電容 C_A 和輸出信號的電位 V_{out} 求得節點 A 的電流 I_A ，因此可以求得特性評價電路的洩漏電流。

接著，表示利用使用上述特性評價電路的測量方法得到的輸出信號的電位 V_{out} 的測量結果及根據該測量結果算出了的特性評價電路的洩漏電流的值。

圖 10 示出根據在條件 1、條件 2 及條件 3 下進行的上述測量（第一積累及測量工作）的經過時間 Time 和輸

出信號的電位 V_{out} 之間的關係作為一例。圖 11 示出根據上述測量的經過時間 $Time$ 和藉由該測量算出的洩漏電流之間的關係。可知的是，在開始測量之後，輸出信號的電位 V_{out} 開始變動，並且為得到穩定狀態需要 10 小時以上。

此外，圖 12 示出根據上述測量估計的條件 1 至條件 6 下的節點 A 的電位和洩漏電流之間的關係。在圖 12 中，例如在條件 4 下，當節點 A 的電位為 3.0V 時，洩漏電流為 $28\text{yA}/\mu\text{m}$ 。因為洩漏電流包括電晶體 812 的截止電流，所以電晶體 812 的截止電流也可以被認為是 $28\text{yA}/\mu\text{m}$ 以下。

如上所述，確認到：在使用包括具有通道形成層的功能且被高純度化的氧化物半導體層的電晶體的特性評價電路中，因為洩漏電流充分低，所以該電晶體的截止電流充分小。

[實施例模式 5]

在本實施例模式中說明使用根據本發明的一個實施例的驅動方法的液晶顯示裝置的驅動電路的結構。

圖 13 示出液晶顯示裝置的結構的方塊圖作為一例。此外，雖然在方塊圖中，根據每個功能劃分構成要素而表示為互相獨立的方塊，但是實際上的構成要素難以根據每個功能完全劃分，且一個構成要素可能會關於多個功能。

圖 13 所示的液晶顯示裝置 600 包括像素部 611、信

號線驅動電路 601 及掃描線驅動電路 608。信號線驅動電路 601 包括移位暫存器 602、第一儲存電路 603、第二儲存電路 604、電位轉移器 605、DAC606 及類比緩衝器 607。此外，掃描線驅動電路 608 包括移位暫存器 609 及數位緩衝器 610。

接著，說明圖 13 所示的液晶顯示裝置 600 的工作。當向移位暫存器 602 輸入起始信號 SSP、時鐘信號 SCK 時，移位暫存器 602 產生脈衝依次轉移的時序信號。

向第一儲存電路 603 輸入圖像信號 IMG。圖像信號 IMG 具有正的極性的脈衝和負的極性的脈衝。而且，當向第一儲存電路 603 輸入時序信號時，根據該時序信號的脈衝，圖像信號 IMG 被採樣，且它依次被寫入到第一儲存電路 603 所具有的多個記憶元件中。換言之，將以串列方式被寫入到信號線驅動電路 601 中的圖像信號 IMG 以並行方式寫入到第一儲存電路 603 中。寫入到第一儲存電路 603 中的圖像信號 IMG 被保持。

另外，雖然可以向第一儲存電路 603 所具有的多個記憶元件依次寫入圖像信號 IMG，但是也可以將第一儲存電路 603 所具有的多個記憶元件劃分為幾個組，而進行所謂的分割驅動，其中向該組的每個在同時輸入圖像信號 IMG。另外，將此時的組中的記憶元件數稱為分割數。例如，在劃分為每四個記憶元件時，以四分割的方式進行分割驅動。

向第二儲存電路 604 輸入鎖存信號 LP。在向第一儲

存電路 603 的圖像信號 IMG 的寫入都完成之後，在回歸期間中，根據輸入到第二儲存電路 604 中的鎖存信號 LP 的脈衝，保持在第一儲存電路 603 中的圖像信號 IMG 一齊被寫入到第二儲存電路 604 中，而被保持在其中。在將圖像信號 IMG 傳送到第二儲存電路 604 中之後的第一儲存電路 603 中，再次根據來自移位暫存器 602 的時序信號依次進行下一個圖像信號 IMG 的寫入。在該第二週期的一行期間中，被寫入到第二儲存電路 604 中並被保持的圖像信號 IMG 在電位轉移器 605 中調整其電壓的振幅，然後該圖像信號 IMG 被傳送到 DAC606 中。在 DAC606 中，將被輸入的圖像信號 IMG 從數位方式轉換為類比方式。然後，將被轉換為類比方式的圖像信號 IMG 傳送到類比緩衝器 607 中。將從 DAC606 被傳送的圖像信號 IMG 從類比緩衝器 607 藉由信號線傳送到像素部 611 中。

另一方面，在掃描線驅動電路 608 中，當起始信號 GSP、時鐘信號 GCK 被輸入時，移位暫存器 609 產生脈衝依次轉移的掃描信號 SCN。將從移位暫存器 602 輸出的掃描信號 SCN 從數位緩衝器 610 藉由掃描線傳送到像素部 611 中。

像素部 611 所具有的像素從掃描線驅動電路 608 被輸入的掃描信號 SCN 選擇。從信號線驅動電路 601 藉由信號線傳送到像素部 611 中的圖像信號 IMG 被輸入到上述被選擇的像素中。

在圖 13 所示的液晶顯示裝置 600 中，起始信號 SSP

、時鐘信號 SCK、鎖存信號 LP 等相當於信號線驅動電路 601 的驅動信號。此外，起始信號 GSP、時鐘信號 GCK 等相當於掃描線驅動電路 608 的驅動信號。

另外，在顯示靜態影像的期間中，也可以停止驅動信號及電源電位的供給。藉由採用上述結構，可以減少向像素部 611 的圖像信號 IMG 的寫入次數，來減少液晶顯示裝置的功耗。

本實施例模式可以與上述實施例模式適當地組合而實施。

[實施例模式 6]

在本實施例模式中，對根據本發明的一個實施例的液晶顯示裝置的結構進行說明。

圖 14 示出根據本發明的一個實施例的液晶顯示裝置的像素的剖面圖作為一例。圖 14 所示的電晶體 1401 包括：形成在具有絕緣表面的基板 1400 上的閘極電極 1402；閘極電極 1402 上的閘極絕緣膜 1403；在閘極絕緣膜 1403 上與閘極電極 1402 重疊的氧化物半導體膜 1404；以及依次疊層在氧化物半導體膜 1404 上的用作源極電極或汲極電極的導電膜 1405 及導電膜 1406。另外，作為電晶體 1401 的構成要素，還可以包括形成在氧化物半導體膜 1404 上的絕緣膜 1407。絕緣膜 1407 以覆蓋閘極電極 1402、閘極絕緣膜 1403、氧化物半導體膜 1404、導電膜 1405 及導電膜 1406 的方式形成。

在絕緣膜 1407 上形成有絕緣膜 1408。在絕緣膜 1407、絕緣膜 1408 的一部分中設置有開口部，在該開口部中以與導電膜 1406 接觸的方式形成有像素電極 1410。

另外，在絕緣膜 1408 上形成有用來控制液晶元件的液晶盒間隙的間隔物 1417。間隔物 1417 可以藉由將絕緣膜蝕刻為所希望的形狀而形成，但是也可以藉由在絕緣膜 1408 上分散填料來控制液晶盒間隙。

而且，在像素電極 1410 上形成有取向膜 1411。另外，與像素電極 1410 相對的位置設置有對置電極 1413，在對置電極 1413 的接近於像素電極 1410 一側形成有取向膜 1414。取向膜 1411、取向膜 1414 可以使用聚醯亞胺、聚乙烯醇等有機樹脂形成，並且對其表面進行如摩擦處理等的用來使液晶分子按一定方向排列的取向處理。藉由在對取向膜施加壓力的同時，使纏繞有尼龍等的布的滾筒轉動，而沿一定方向擦磨上述取向膜的表面，可以進行摩擦處理。另外，也可以不進行取向處理而使用氧化矽等無機材料並藉由蒸鍍法來直接形成具有取向特性的取向膜 1411、取向膜 1414。

而且，在像素電極 1410 和對置電極 1413 之間的被密封材料 1416 圍繞的區域中設置有液晶 1415。作為液晶 1415 的注入，既可以使用分配器方式（滴落方式）也可以使用浸漬方式（泵浦方式）。另外，密封材料 1416 中也可以混入填料。

另外，使用像素電極 1410、對置電極 1413、液晶

1415 形成的液晶元件也可以與能夠透過特定波長區域的光的濾色片重疊。將濾色片形成在形成有對置電極 1413 的基板（對置基板）1420 上即可。也可以在將分散有顏料的丙烯酸類樹脂等有機樹脂塗在基板 1420 上之後，使用光微影法選擇性地形成濾色片。另外，也可以在將分散有顏料的聚醯亞胺類樹脂塗在基板 1420 上之後，使用蝕刻選擇性地形成濾色片。或者，也可以藉由使用噴墨法等液滴噴射法來選擇性地形成濾色片。

此外，在基板 1420 上形成可以遮罩光的遮罩膜 1430。如圖 14 所示，藉由以與氧化物半導體膜 1404 重疊的方式設置遮罩膜 1430，可以防止光從基板 1420 一側入射到氧化物半導體膜 1404 中。因此，可以防止因氧化物半導體膜 1404 的光劣化而引起特性劣化諸如電晶體 1401 的臨界值電壓的遷移等。此外，藉由將遮罩膜 1430 設置在像素之間，可以防止視覺確認到像素之間的液晶 1415 的取向錯亂所引起的旋錯（disclination）。作為遮擋膜可以使用碳黑、其氧化數比二氧化鈦小的低價氧化鈦等的包含黑色顏料的有機樹脂。或者，也可以利用使用鉻的膜形成遮蔽膜。

此外，如圖 14 所示，藉由將氧化物半導體膜 1404 形成在與閘極電極 1402 完全重疊的位置上，可以防止光從基板 1400 一側入射到氧化物半導體膜 1404 中。因此，可以防止因氧化物半導體膜 1404 的光劣化而引起特性劣化諸如電晶體 1401 的臨界值電壓的遷移等。

作為像素電極 1410 和對置電極 1413，例如可以使用含有氧化矽的氧化銦錫混合氧化物（ITSO）、氧化銦錫合金混合氧化物、氧化鋅（ZnO）、氧化銦鋅（IZO）、添加有鎘的氧化鋅（GZO）等的透明導電材料。

此外，作為液晶的驅動方法，有 TN（Twisted Nematic：扭轉向列）模式、STN（Super Twisted Nematic：超扭曲向列）模式、VA（Vertical Alignment：垂直定向）模式、MVA（Multi-domain Vertical Alignment：多疇垂直排列）模式、IPS（In-Plane Switching：平面內切換）模式、OCB（Optically Compensated Birefringence：光學補償雙折射）模式、ECB（Electrically Controlled Birefringence：電控雙折射）模式、FLC（Ferroelectric Liquid Crystal：鐵電液晶）模式、AFLC（AntiFerroelectric Liquid Crystal：反鐵電液晶）模式、PDLC（Polymer Dispersed Liquid Crystal：聚合物分散型液晶）模式、PNLC（Polymer Network Liquid Crystal：聚合物網路型液晶）模式、賓主模式等。

或者，作為液晶 1415，可以使用呈現使取向膜不必要的藍相的液晶。藍相是液晶相中之一種，當使膽固醇相液晶的溫度升高時，在即將由膽固醇相液晶轉變成均質相之前呈現。由於藍相只出現在較窄的溫度範圍內，所以添加手性試劑或紫外線固化樹脂來改善溫度範圍。包含顯示為藍相的液晶和手性試劑的液晶組成物的回應速度短，即為 $10\mu\text{sec}$ 以上 $100\mu\text{sec}$ 以下，並且由於其具有光學各向

同性而不需要取向處理從而視角依賴性小，所以是較佳的。

圖 15 是示出本發明的一個實施例的液晶顯示裝置的結構的透視圖的一例。圖 15 所示的液晶顯示裝置包括：在一對基板之間形成有像素部的面板 1601、第一擴散板 1602、稜鏡片 1603、第二擴散板 1604、導光板 1605、反射板 1606、光源 1607、電路基板 1608 以及第一基板 1611。

依次層疊有面板 1601、第一擴散板 1602、稜鏡片 1603、第二擴散板 1604、導光板 1605、反射板 1606。在導光板 1605 的端部提供有光源 1607。從光源 1607 擴散到導光板 1605 內部的的光由第一擴散板 1602、稜鏡片 1603 和第二擴散板 1604 均勻地照射到面板 1601。

注意，雖然在本實施例模式中使用第一擴散板 1602 和第二擴散板 1604，但是擴散板的數量不侷限於此，還可以是單數或者三個以上。擴散板可以提供在導光板 1605 與面板 1601 之間，即可。因此，擴散板可以僅提供在比稜鏡片 1603 更接近於面板 1601 的一側，或可以僅提供在比稜鏡片 1603 更接近於導光板 1605 的一側。

此外，稜鏡片 1603 的剖面不侷限於圖 15 所示的鋸齒狀的形狀，而只要是具有能夠將來自導光板 1605 的光聚焦到面板 1601 一側的形狀，即可。

在電路基板 1608 中設置有產生輸入到面板 1601 中的各種信號的電路或者對這些信號進行處理的電路等。而且

，在圖 15 中，電路基板 1608 和面板 1601 藉由 COF 膠帶 1609 連接。此外，第一基板 1611 藉由 COF (Chip On Film) 法與 COF 膠帶 1609 連接。

在圖 15 中示出在電路基板 1608 上設置有控制光源 1607 的驅動的 control 類電路，並且該 control 類電路與光源 1607 藉由 FPC1610 連接的例子。但是，上述 control 類電路也可以形成在面板 1601 上，並且在這種情況下，使面板 1601 和光源 1607 藉由 FPC 等相互連接。

注意，雖然圖 15 例示在面板 1601 的端部配置光源 1607 的邊緣照光型的光源，但是本發明的液晶顯示裝置也可以是在面板 1601 的正下方配置光源 1607 的正下型。

本實施例模式可以與上述實施例模式適當地組合而實施。

[實施例 1]

藉由使用採用根據本發明的一個實施例的驅動方法的液晶顯示裝置，可以提供低功耗的電子設備以及能夠顯示高品質影像的電子設備。

液晶顯示裝置可用於顯示裝置、筆記本型個人電腦或者提供有記錄媒體的影像再現裝置（典型的是，再現記錄媒體諸如 DVD（數位多功能光碟）等並且具有用於顯示再現影像的顯示器的裝置）。除此之外，作為可以使用採用根據本發明的一個實施例的驅動方法的液晶顯示裝置的電子設備，可給出行動電話、可攜式遊戲機、可攜式資訊

終端、電子書閱讀器、攝像機、數位靜態照相機、護目鏡型顯示器（頭盔顯示器）、導航系統、音頻再現裝置（例如，汽車音響和數位音頻播放器）、影印機、傳真機、印表機、多功能印表機、自動櫃員機（ATM）、自動售貨機等。圖 16A 到 16D 示出這些電子設備的具體例。

圖 16A 是一種可攜式遊戲機，包括外殼 7031、外殼 7032、顯示部 7033、顯示部 7034、麥克風 7035、揚聲器 7036、操作鍵 7037、觸控筆 7038 等。可以將採用根據本發明的一個實施例的驅動方法的液晶顯示裝置用於顯示部 7033 或顯示部 7034。藉由將採用根據本發明的一個實施例的驅動方法的液晶顯示裝置用於顯示部 7033 或顯示部 7034，可以提供低功耗的可攜式遊戲機、能夠顯示高品質影像的可攜式遊戲機。注意，雖然圖 16A 所示的可攜式遊戲機包括兩個顯示部 7033 和 7034，但是可攜式遊戲機所包括的顯示部的數量不侷限於此。

圖 16B 是一種行動電話，包括外殼 7041、顯示部 7042、音頻輸入部 7043、音頻輸出部 7044、操作鍵 7045、光接收部 7046 等。藉由將由光接收部 7046 接收的光轉換為電信號，可以提取外部的影像。採用根據本發明的一個實施例的驅動方法的液晶顯示裝置可以用於顯示部 7042。藉由將採用根據本發明的一個實施例的驅動方法的液晶顯示裝置用於顯示部 7042，可以提供低功耗的行動電話、能夠顯示高品質影像的行動電話。

圖 16C 是一種可攜式資訊終端，包括外殼 7051、顯

示部 7052、操作鍵 7053 等。在圖 16C 所示的可攜式資訊終端中，也可以將數據機安裝在外殼 7051 的內部。可以將採用根據本發明的一個實施例的驅動方法的液晶顯示裝置用於顯示部 7052。藉由將採用根據本發明的一個實施例的驅動方法的液晶顯示裝置用於顯示部 7052，可以提供低功耗的可攜式資訊終端、能夠顯示高品質影像的可攜式資訊終端。

圖 16D 是一種顯示裝置，包括外殼 7011、顯示部 7012、支撐台 7013 等。採用根據本發明的一個實施例的驅動方法的液晶顯示裝置可以用於顯示部 7012。藉由將採用根據本發明的一個實施例的驅動方法的液晶顯示裝置用於顯示部 7012，可以提供低功耗的顯示裝置、能夠顯示高品質影像的顯示裝置。另外，顯示裝置包括用於個人電腦、TV 播放接收、廣告顯示等的所有資訊顯示用顯示裝置。

本實施例可以與上述實施例模式適當地組合而實施。

【圖式簡單說明】

在附圖中：

圖 1A 是像素部的電路圖，而圖 1B 示意性地示出其驅動方法的圖；

圖 2A 和 2B 是示意性地示出當利用源極線反轉驅動時供給到各像素的圖像信號的極性的圖；

圖 3A 和 3B 是示意性地示出當利用點反轉驅動時供

給到各像素的圖像信號的極性的圖；

圖 4 是利用源極線反轉驅動使像素部工作時的時序圖

；

圖 5A 是像素的俯視圖，而圖 5B 是像素的剖面圖；

圖 6A 至 6C 是示出電晶體的製造方法的剖面圖；

圖 7A 至 7D 是電晶體的剖面圖；

圖 8 是特性評價電路的電路圖；

圖 9 是特性評價電路的時序圖；

圖 10 是示出特性評價電路中的經過時間 Time 和輸出信號的電位 V_{out} 之間的關係的圖；

圖 11 是示出特性評價電路中的經過時間 Time 和根據該測量計算了的洩漏電流之間的關係的圖；

圖 12 是示出特性評價電路中的節點 A 的電位和洩漏電流之間的關係的圖；

圖 13 是液晶顯示裝置的方塊圖；

圖 14 是像素的剖面圖；

圖 15 是示出液晶顯示裝置的結構的透視圖；

圖 16A 至 16D 是電子設備的圖；以及

圖 17A 是像素的俯視圖，而圖 17B 是像素的剖面圖

。

【主要元件符號說明】

100：像素

101：像素部

- 102：電 晶 體
- 103：液 晶 元 件
- 104：像 素 電 極
- 106：寄 生 電 容
- 107：寄 生 電 容
- 200：基 板
- 201：絕 緣 膜
- 202：導 電 膜
- 204：閘 極 絕 緣 膜
- 205：半 導 體 膜
- 206：導 電 膜
- 207：導 電 膜
- 208：絕 緣 膜
- 210：遮 罩 膜
- 600：液 晶 顯 示 裝 置
- 601：信 號 線 驅 動 電 路
- 602：移 位 暫 存 器
- 603：儲 存 電 路
- 604：儲 存 電 路
- 605：電 位 轉 移 器
- 606：D A C
- 607：類 比 緩 衝 器
- 608：掃 描 線 驅 動 電 路
- 609：移 位 暫 存 器

610：數位緩衝器
611：像素部
700：基板
701：絕緣膜
702：閘極電極
703：閘極絕緣膜
704：氧化物半導體膜
705：導電膜
706：導電膜
707：絕緣膜
708：電晶體
801：測量系統
811：電晶體
812：電晶體
813：電容元件
814：電晶體
815：電晶體
1400：基板
1401：電晶體
1402：閘極電極
1403：閘極絕緣膜
1404：氧化物半導體膜
1405：導電膜
1406：導電膜

1407：絕緣膜
 1408：絕緣膜
 1410：像素電極
 1411：取向膜
 1413：對置電極
 1414：取向膜
 1415：液晶
 1416：密封材料
 1417：間隔物
 1420：基板
 1430：遮罩膜
 1601：面板
 1602：擴散板
 1603：稜鏡片
 1604：擴散板
 1605：導光板
 1606：反射板
 1607：光源
 1608：電路基板
 1609：COF膠帶
 1610：FPC
 1611：基板
 2400：基板
 2401：閘極電極

2402：閘極絕緣膜

2403：氧化物半導體膜

2405a：源極電極

2405b：汲極電極

2406：通道保護膜

2407：絕緣膜

2409：絕緣膜

2411：閘極電極

2412：背閘極電極

2413：閘極絕緣膜

2414：閘極絕緣膜

2436：基底膜

2450：電晶體

2460：電晶體

2470：電晶體

2480：電晶體

7011：外殼

7012：顯示部

7013：支撐台

7031：外殼

7032：外殼

7033：顯示部

7034：顯示部

7035：麥克風

03年5月7日修(東)正替換頁

7036 : 揚 聲 器

7037 : 操 作 鍵

7038 : 觸 控 筆

7041 : 外 殼

7042 : 顯 示 部

7043 : 音 頻 輸 入 部

7044 : 音 頻 輸 出 部

7045 : 操 作 鍵

7046 : 光 接 收 部

7051 : 外 殼

7052 : 顯 示 部

7053 : 操 作 鍵

1973年5月7日修(東)正替換頁

空白頁

七、申請專利範圍：

1. 一種包含多個像素及多個信號線的液晶顯示裝置的驅動方法，包含如下步驟：

在每一個訊框期間中，反轉從該多個信號線輸入到該多個像素中的圖像信號的極性，

其中，在各訊框期間中，任何兩個像素的該圖像信號的極性不同，該兩個像素彼此相鄰且在其間具有該多個信號線中之一個，

其中，該多個像素的各個包含含有像素電極的液晶元件及含有第一端子及第二端子的電晶體，以及

其中，該電晶體包含其能隙寬於矽半導體的能隙的半導體。

2. 一種包含多個像素、多個信號線及多個掃描線的液晶顯示裝置的驅動方法，包含如下步驟：

在每一個訊框期間中，反轉從該多個信號線輸入到該多個像素的圖像信號的極性，

其中，在各訊框期間中，任何兩個像素的該圖像信號的極性不同，該兩個像素彼此相鄰且在其間具有該多個信號線中之一個，

其中，在各訊框期間中，任何兩個像素的該圖像信號的極性相同，該兩個像素彼此相鄰且在其間具有該多個掃描線中之一個，

其中，該多個像素的各個包含含有像素電極的液晶元件及含有第一端子及第二端子的電晶體，以及

其中，該電晶體包含其能隙寬於矽半導體的能隙的半導體。

3. 根據申請專利範圍第 1 或 2 項所述的液晶顯示裝置的驅動方法，

其中該電晶體還包含該半導體上的絕緣膜，

其中該絕緣膜包含第 13 族元素的金屬氧化物，以及

其中該金屬氧化物的氧比率高於化學計量值。

4. 一種包含多個像素、多個信號線及多個掃描線的液晶顯示裝置的驅動方法，包含如下步驟：

在每一個訊框期間中，反轉從該多個信號線輸入到該多個像素的圖像信號的極性，

其中，在各訊框期間中，任何兩個像素的該圖像信號的極性不同，該兩個像素彼此相鄰且在其間具有該多個信號線中之一個，

其中，在各訊框期間中，任何兩個像素的該圖像信號的極性不同，該兩個像素彼此相鄰且在其間具有該多個掃描線中之一個，

其中，該多個像素的各個包含含有像素電極的液晶元件及含有第一端子及第二端子的電晶體，以及

其中，該電晶體包含其能隙寬於矽半導體的能隙的半導體。

5. 根據申請專利範圍第 1、2、和 4 項中任一項所述的液晶顯示裝置的驅動方法，

其中該半導體的本徵載子密度低於該矽半導體的本徵

載子密度。

6. 根據申請專利範圍第 1、2、和 4 項中任一項所述的液晶顯示裝置的驅動方法，

其中該半導體是氧化物半導體。

7. 根據申請專利範圍第 1、2、和 4 項中任一項所述的液晶顯示裝置的驅動方法，

其中該半導體是包含鋅的氧化物半導體。

8. 根據申請專利範圍第 1、2、和 4 項中任一項所述的液晶顯示裝置的驅動方法，

其中該半導體是包含銻的氧化物半導體。

9. 根據申請專利範圍第 1、2、和 4 項中任一項所述的液晶顯示裝置的驅動方法，

其中該半導體是包含鋅及銻的氧化物半導體。

10. 根據申請專利範圍第 1、2、和 4 項中任一項所述的液晶顯示裝置的驅動方法，

其中該半導體是以 In-Ga-Zn-O 為基的氧化物半導體。

11. 根據申請專利範圍第 1、2、和 4 項中任一項所述的液晶顯示裝置的驅動方法，

其中在該多個像素的各個中，該電晶體的該第一端子電連接到該多個信號線中的一個，且該電晶體的該第二端子只電連接到該像素電極及該半導體。

12. 一種包含基板上的多個像素的液晶顯示裝置，該多個像素中的至少一個包含：

該基板上的信號線；

該基板上的閘極電極；

該閘極電極上的閘極絕緣膜，該閘極絕緣膜包含第 13 族元素的金屬氧化物；

該閘極絕緣膜上的半導體膜，該半導體膜的能隙寬於矽半導體的能隙；

該半導體膜上的第一導電膜及第二導電膜；以及

包含像素電極的液晶元件，

其中，該第一導電膜電連接到該信號線，且該第二導電膜電連接到該像素電極，以及

其中，該金屬氧化物的氧比率高於化學計量值。

13. 根據申請專利範圍第 12 項所述的液晶顯示裝置，

其中該半導體膜的本徵載子密度低於該矽半導體的本徵載子密度。

14. 根據申請專利範圍第 12 項所述的液晶顯示裝置，

其中該半導體膜是氧化物半導體。

15. 根據申請專利範圍第 12 項所述的液晶顯示裝置，

其中該半導體膜是包含鋅的氧化物半導體。

16. 根據申請專利範圍第 12 項所述的液晶顯示裝置，

其中該半導體膜是包含鎵的氧化物半導體。

17. 根據申請專利範圍第 12 項所述的液晶顯示裝置，

其中該半導體膜是包含鋅及鎵的氧化物半導體。

18. 根據申請專利範圍第 12 項所述的液晶顯示裝置，

其中該半導體膜是以 In-Ga-Zn-O 為基的氧化物半導體。

19. 根據申請專利範圍第 12 項所述的液晶顯示裝置，

其中該第二導電膜只電連接到該像素電極及該半導體膜。

圖 1A

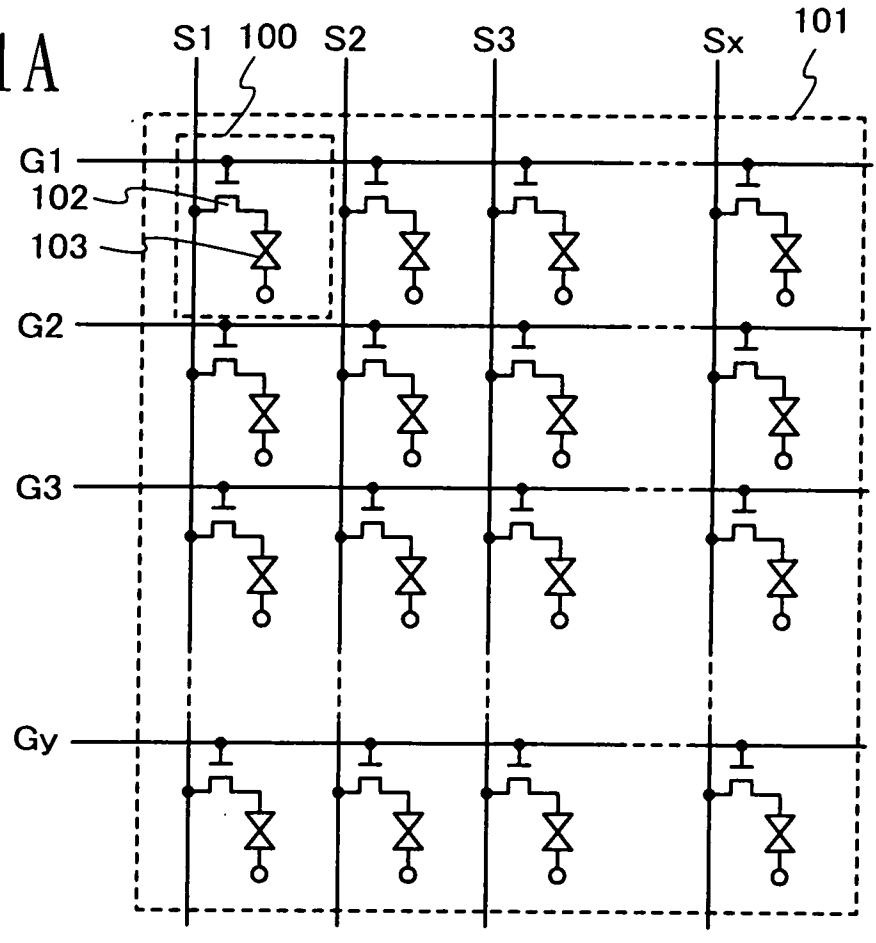
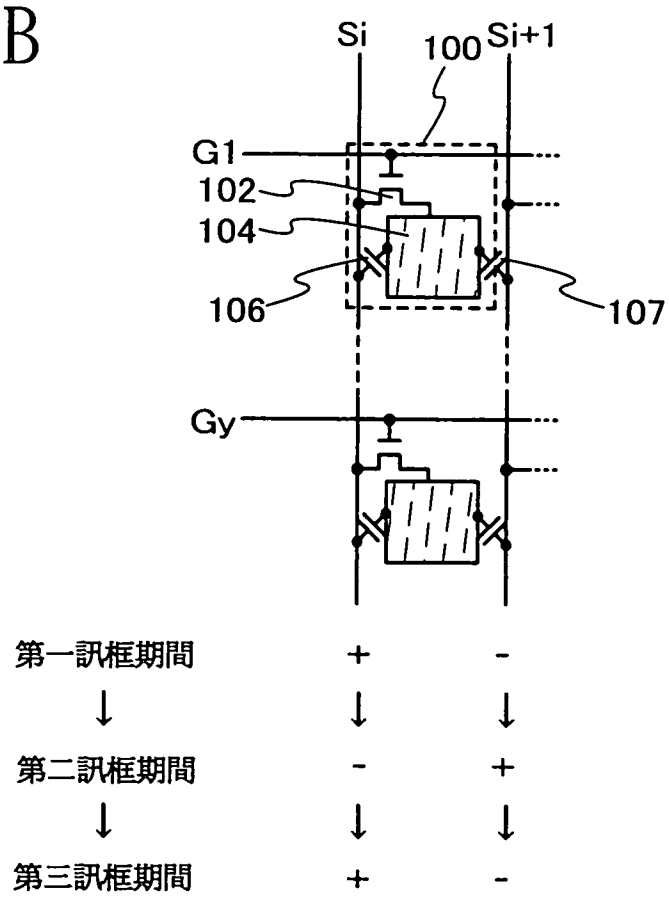


圖 1B



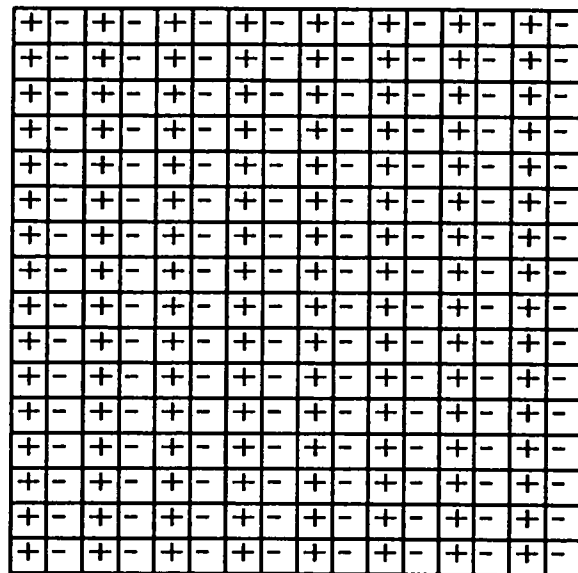
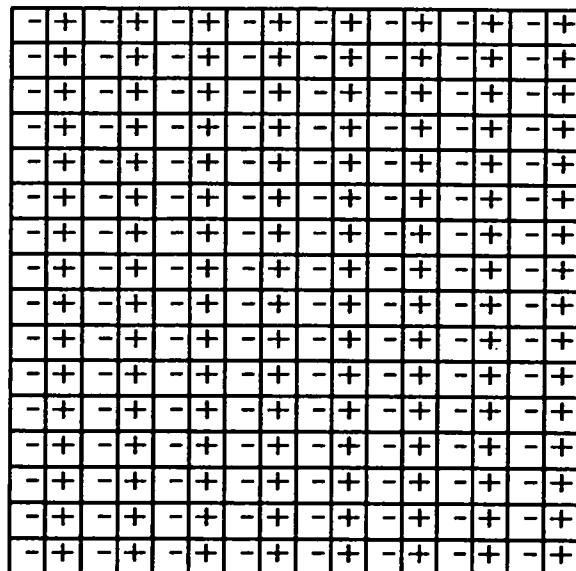


圖 2B



•

[illegible]

圖4

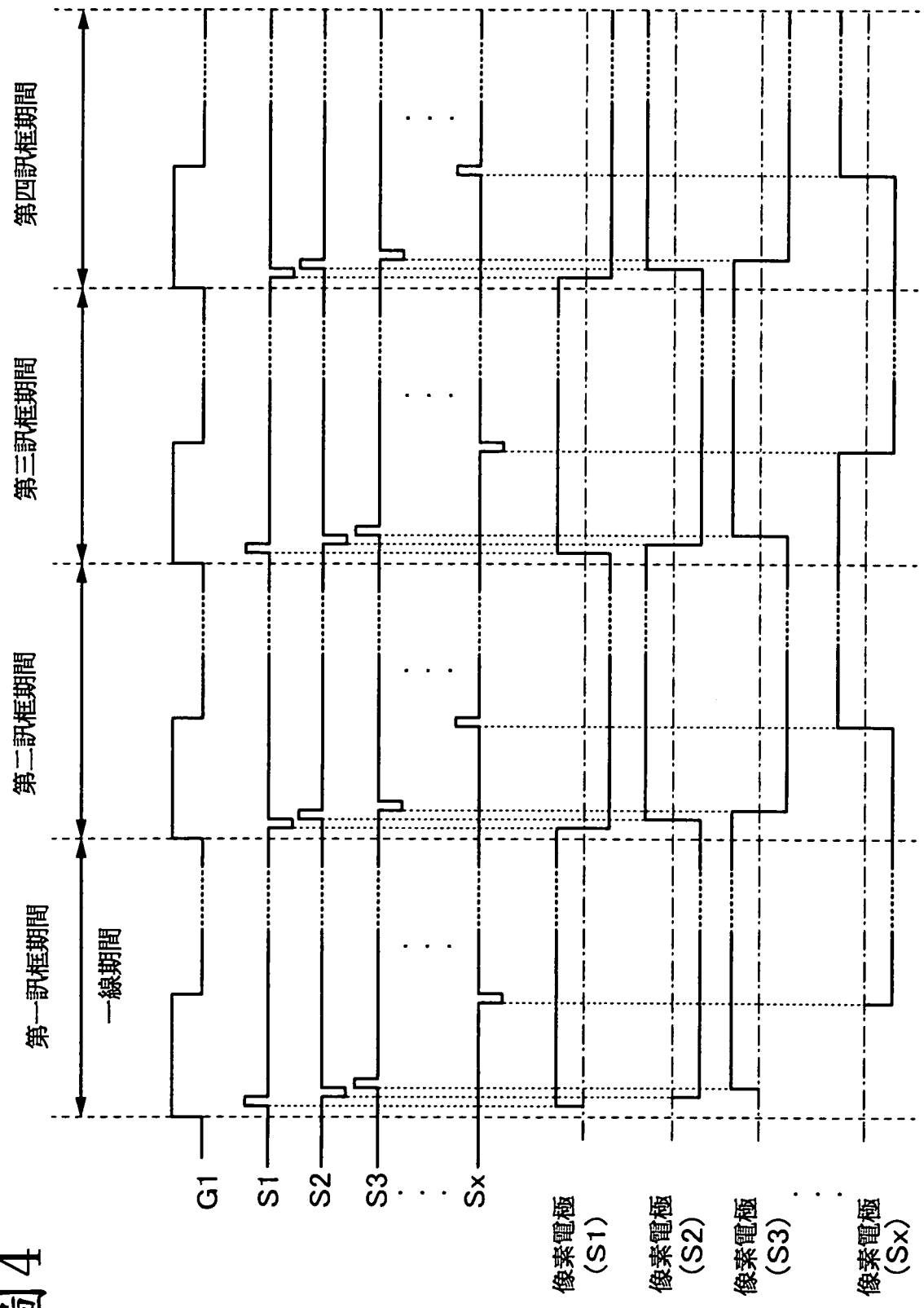


圖5A

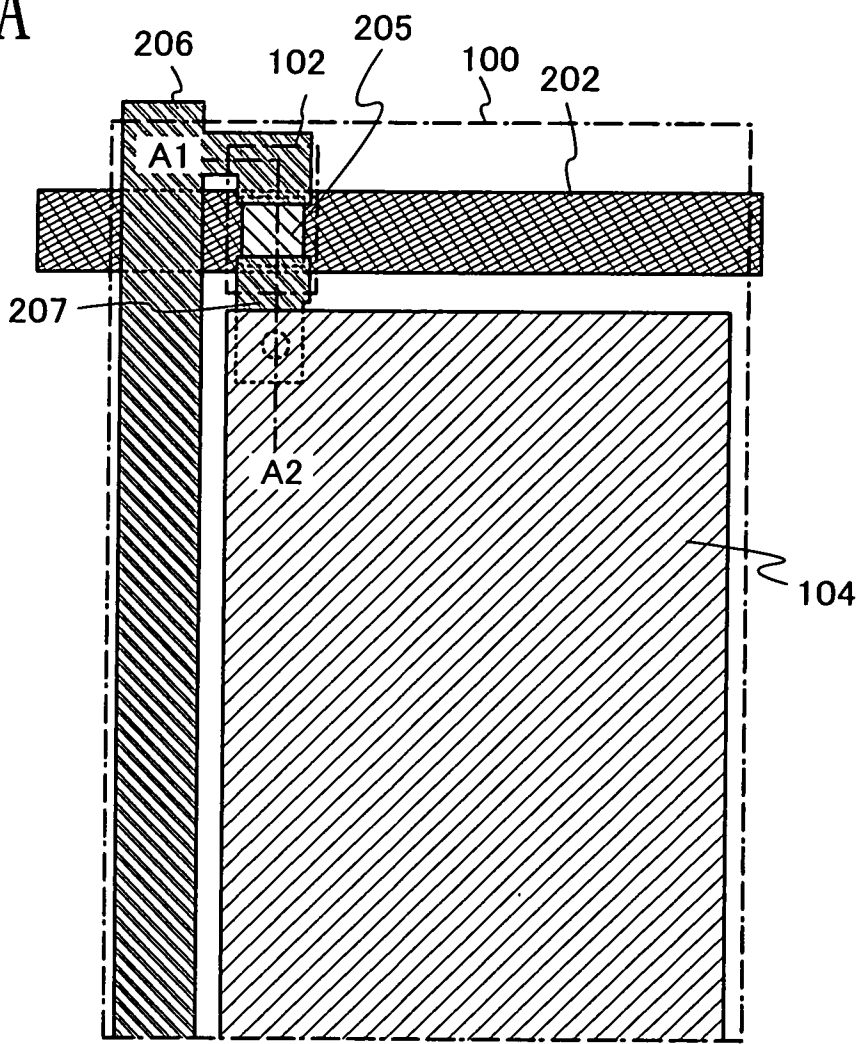


圖5B

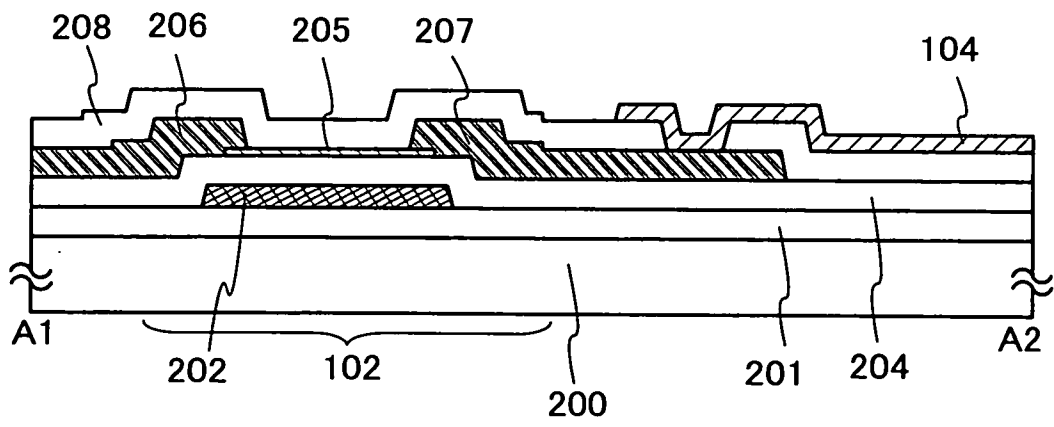


圖 6A

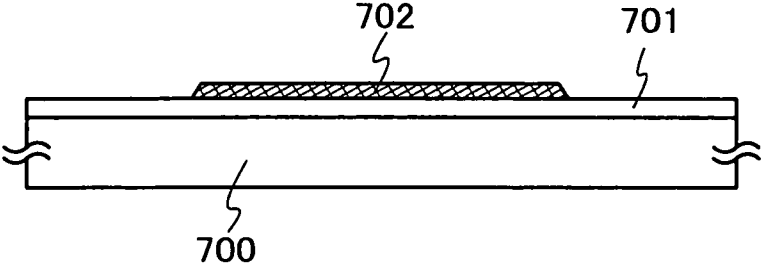


圖 6B

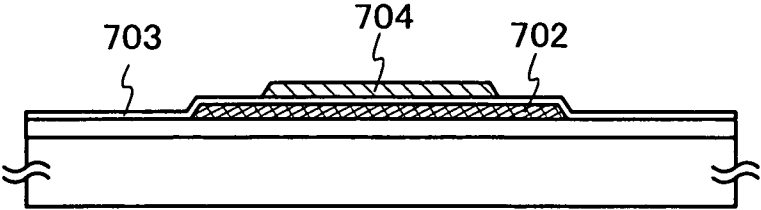


圖 6C

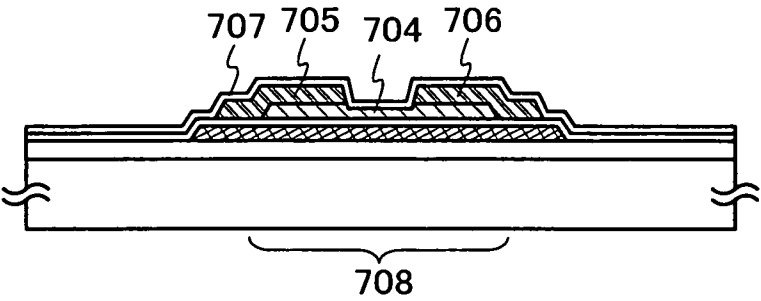


圖 7A

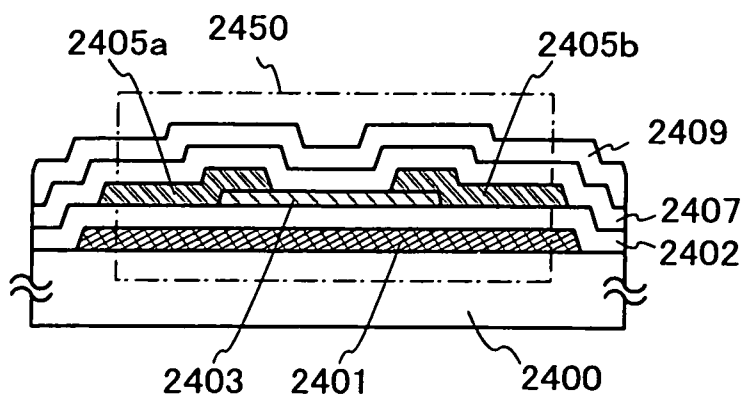


圖 7B

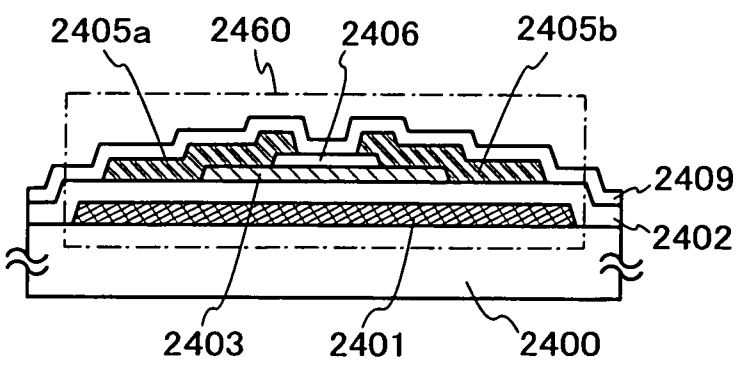


圖 7C

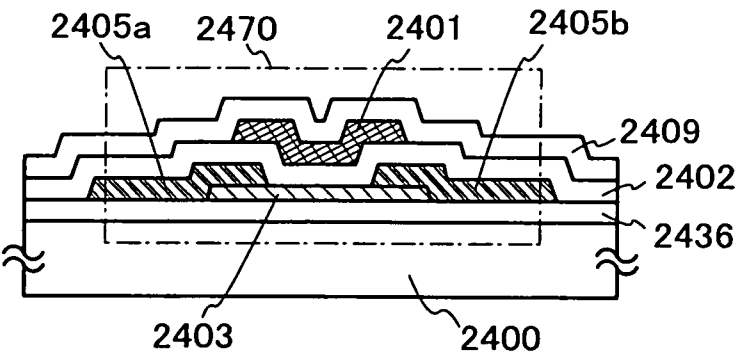


圖 7D

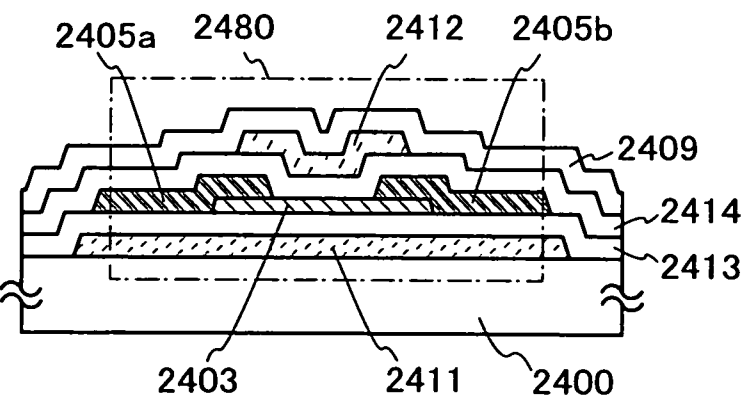


圖 8

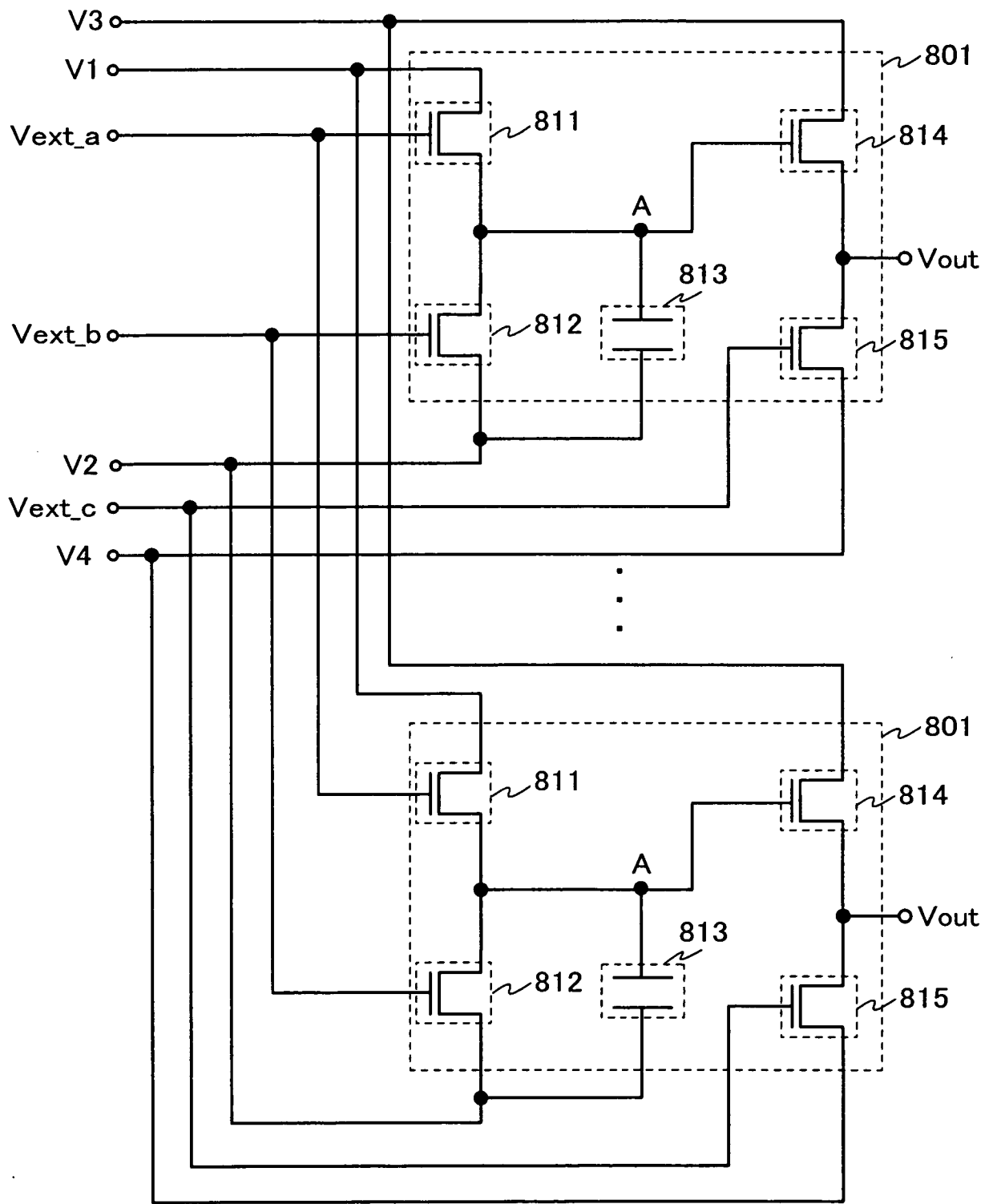




圖 10

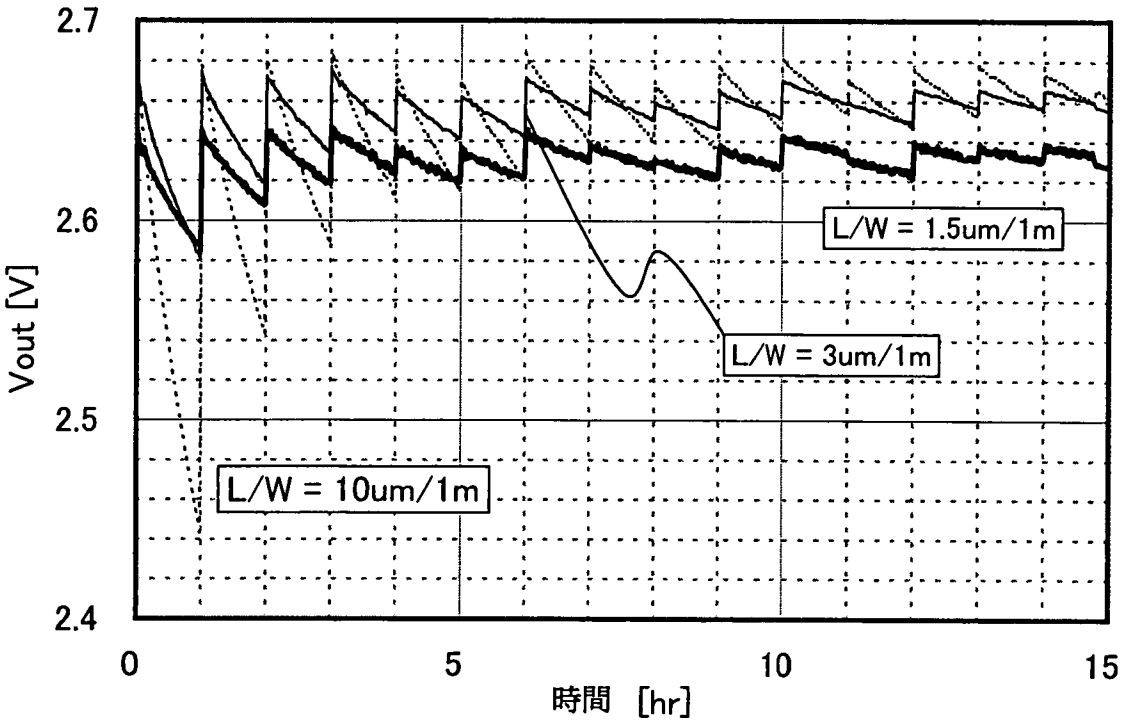


圖 11

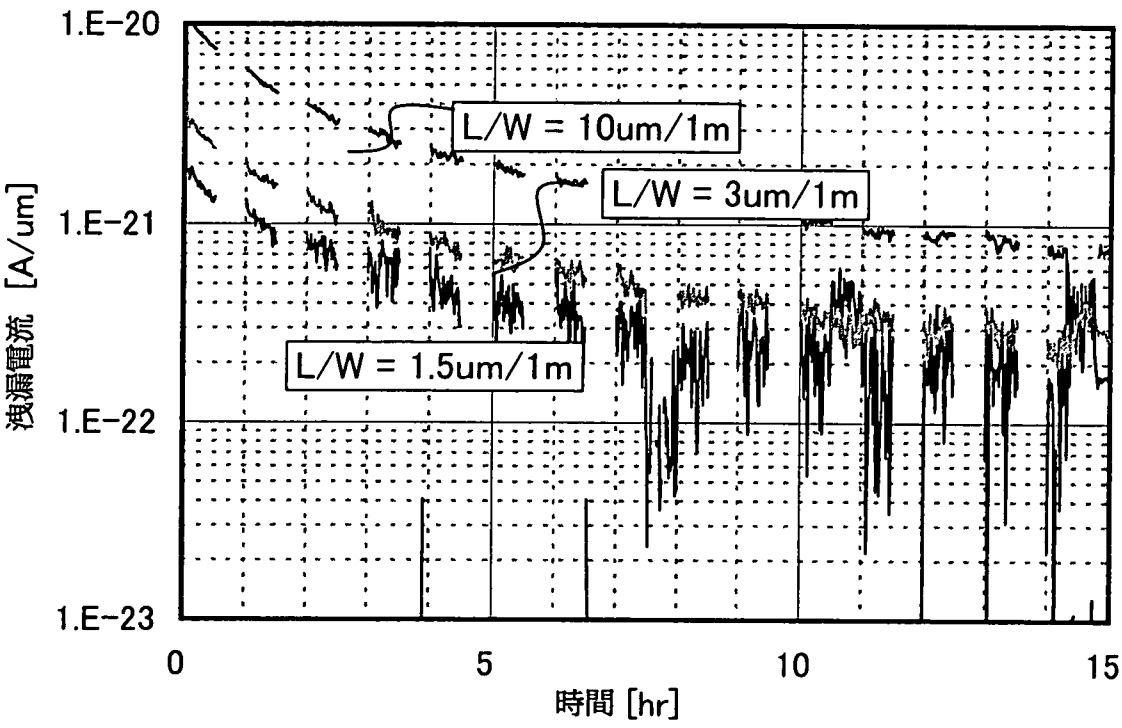


圖 12

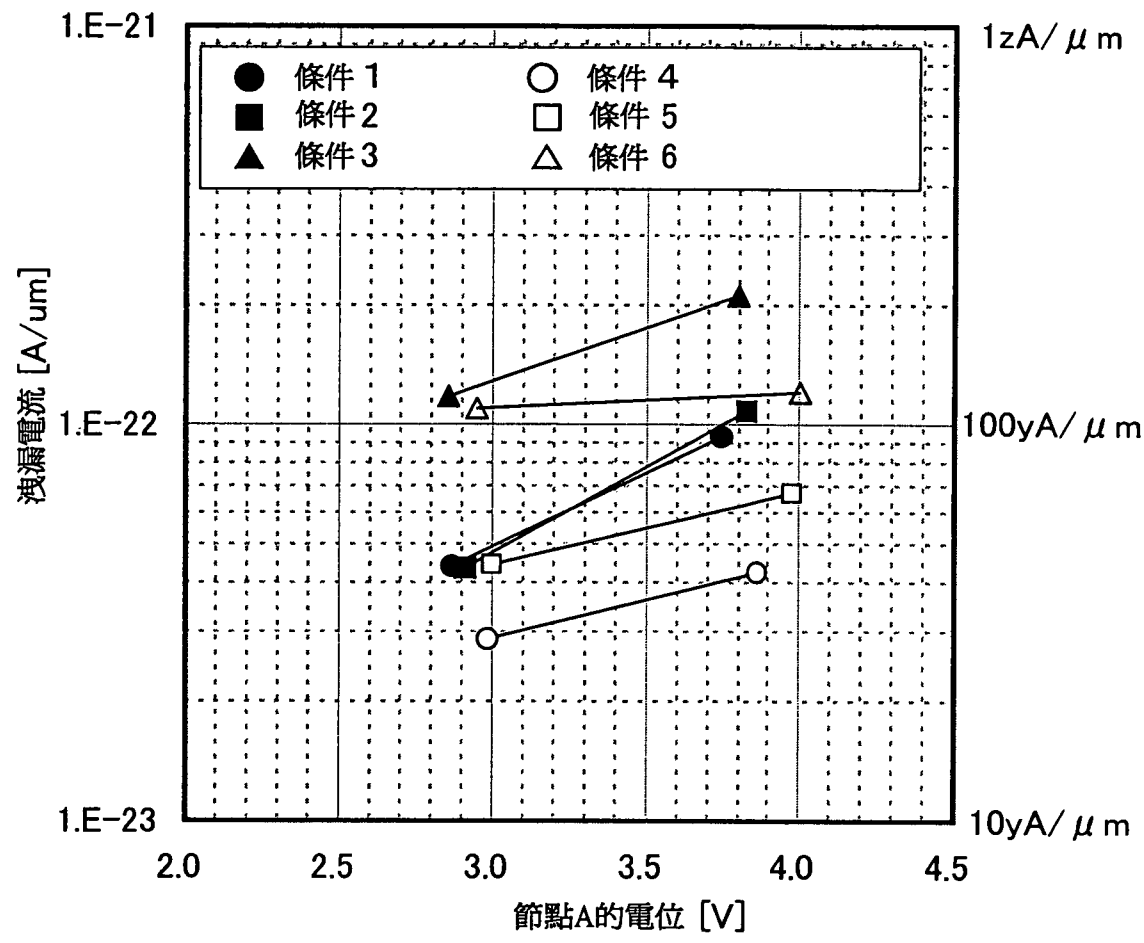


圖13

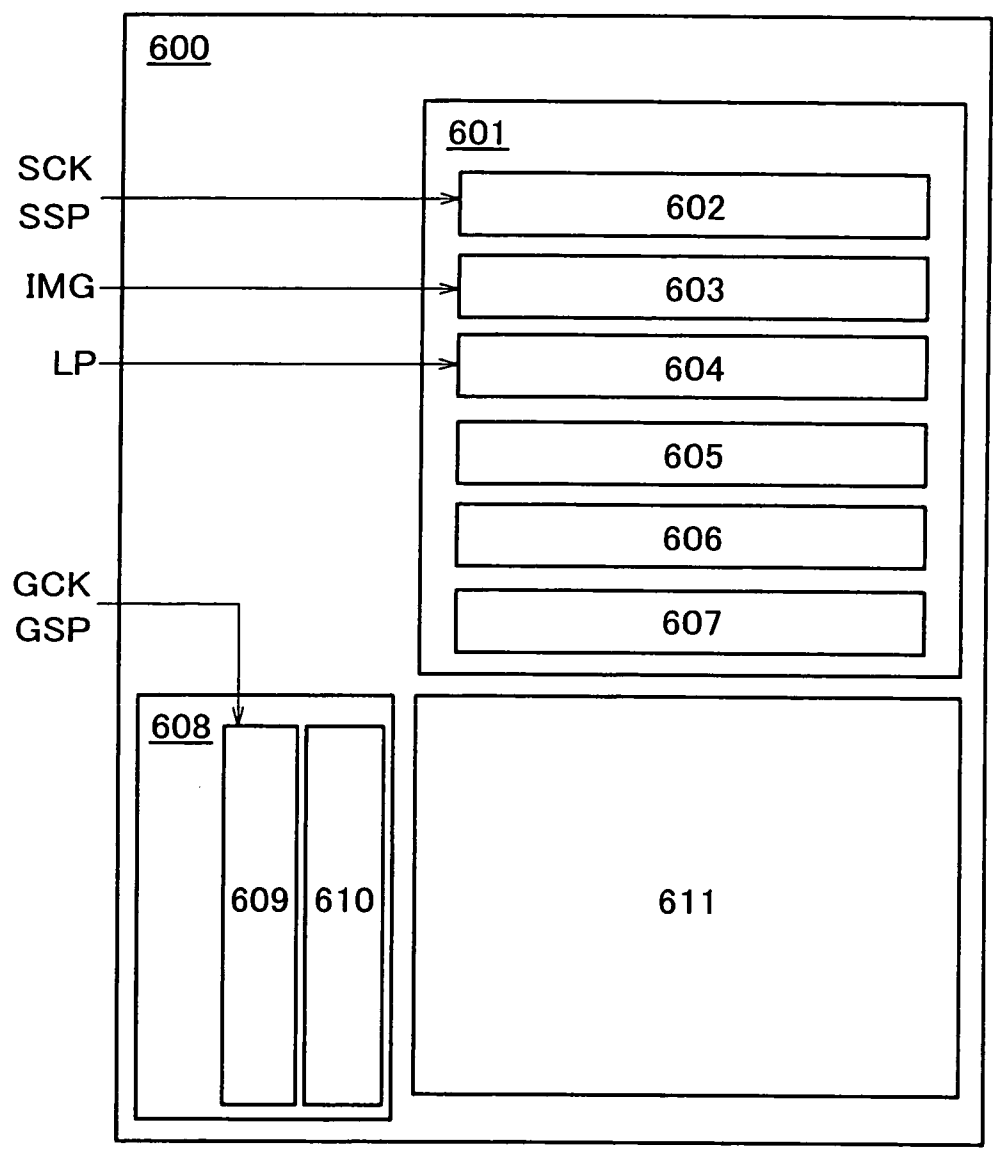


圖14

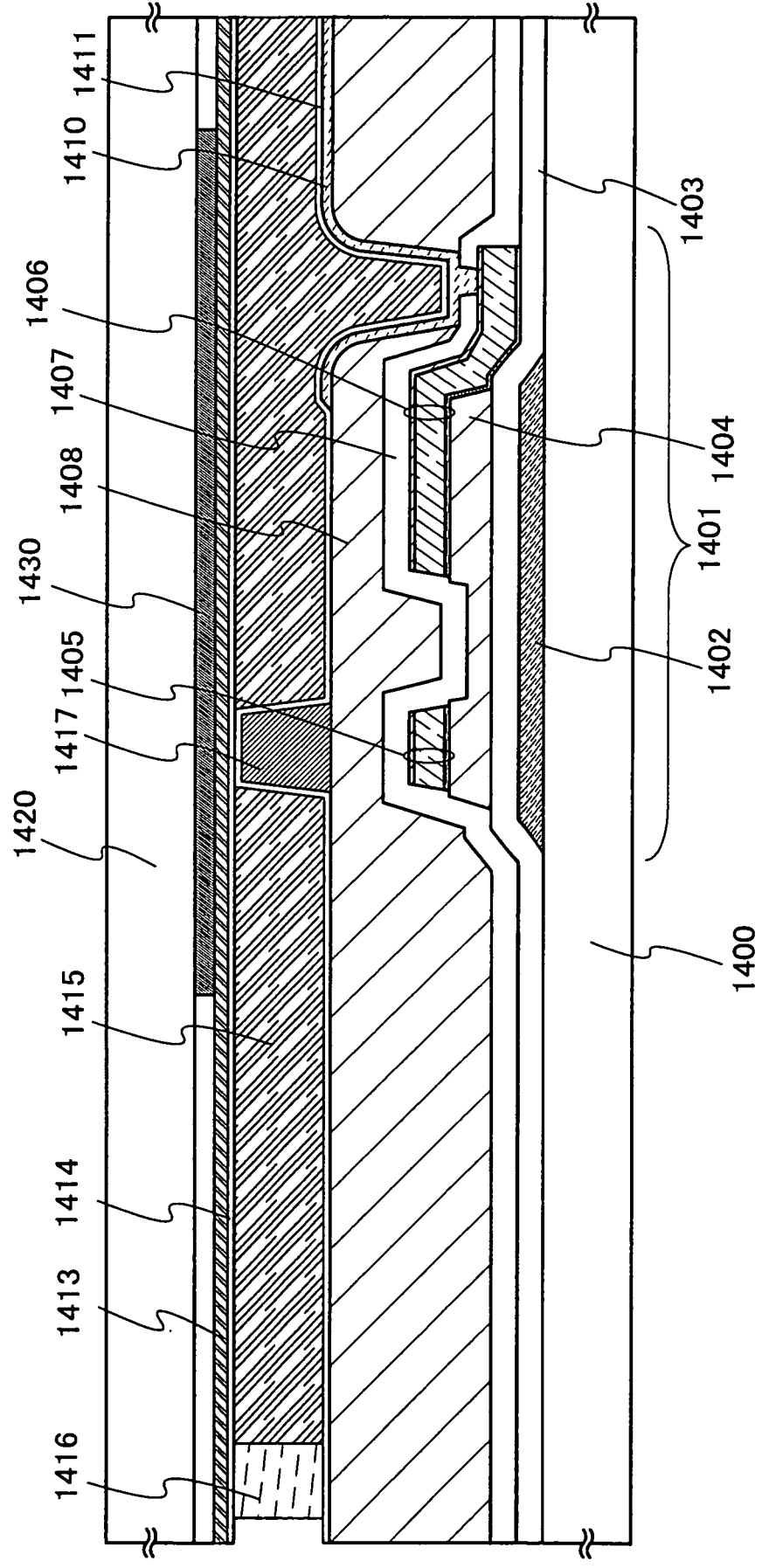


圖 15

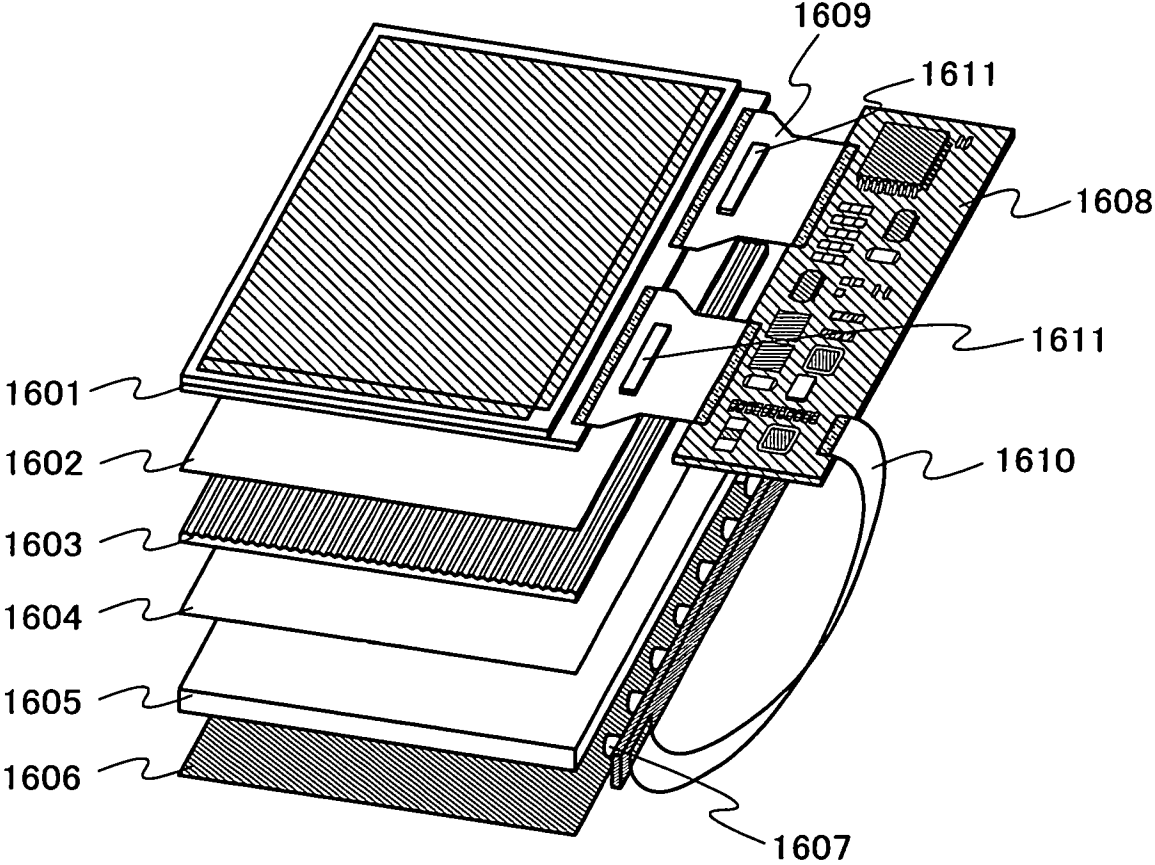


圖 16A

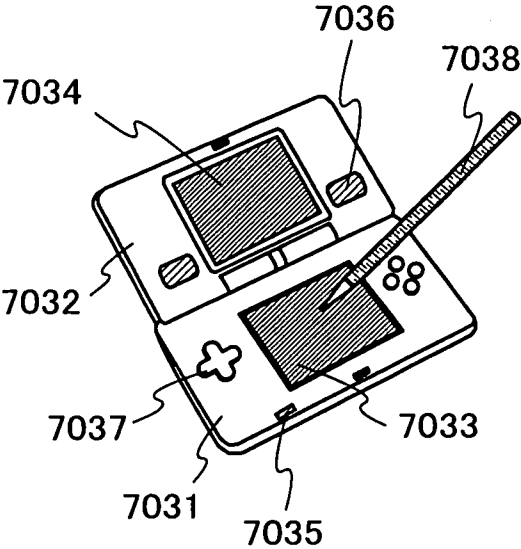


圖 16B

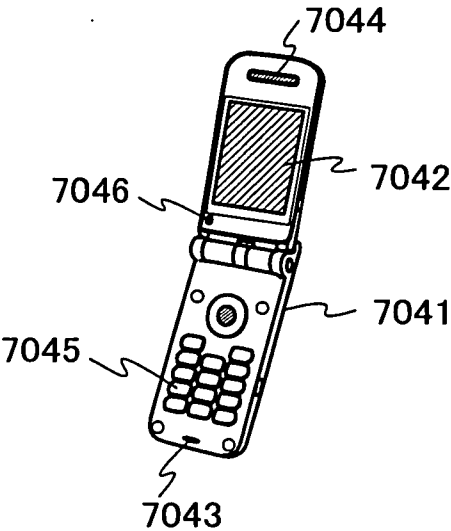


圖 16C

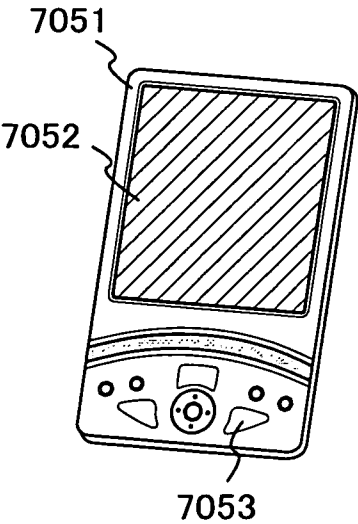


圖 16D

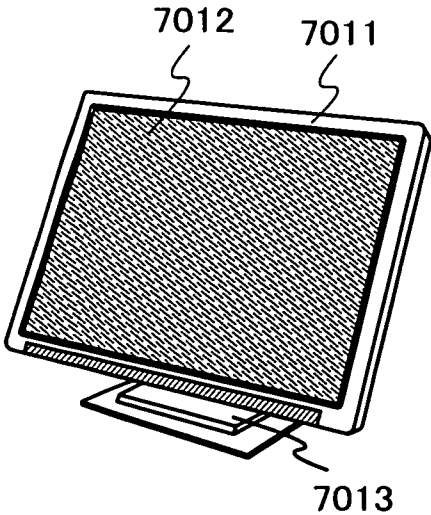


圖 17A

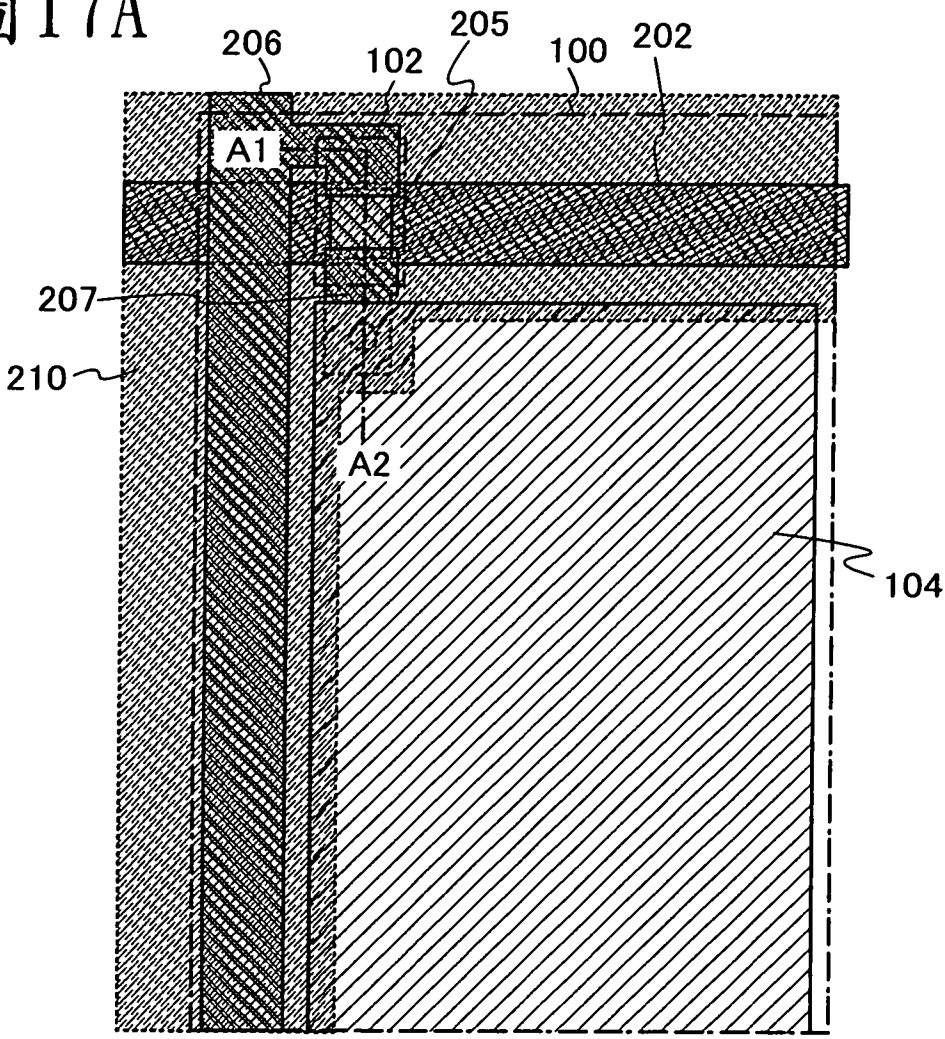


圖 17B

