

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-291858

(P2005-291858A)

(43) 公開日 平成17年10月20日(2005.10.20)

(51) Int.Cl.⁷

G01C 19/56
G01P 9/04
H01L 41/08
H01L 41/18
H01L 41/22

F 1

G01C 19/56
G01P 9/04
H01L 41/08
H01L 41/22
H01L 41/18

テーマコード(参考)

2 F 1 O 5

Z
Z
1 O 1 Z

審査請求 有 請求項の数 38 O L (全 37 頁)

(21) 出願番号
(22) 出願日特願2004-105885 (P2004-105885)
平成16年3月31日 (2004.3.31)

(71) 出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(74) 代理人 100067736
弁理士 小池 晃
(74) 代理人 100086335
弁理士 田村 榮一
(74) 代理人 100096677
弁理士 伊賀 誠司
(72) 発明者 高橋 和夫
東京都品川区北品川6丁目7番35号 ソ
ニー株式会社内
(72) 発明者 田村 孝
東京都品川区北品川6丁目7番35号 ソ
ニー株式会社内

最終頁に続く

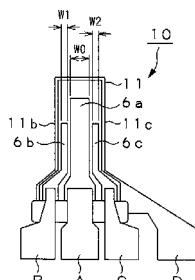
(54) 【発明の名称】振動型ジャイロセンサ素子

(57) 【要約】

【課題】 小型で感度の高い、片持ち梁形状の振動子を有する振動型ジャイロセンサ素子とする。

【解決手段】 単結晶シリコン基板上に薄膜形成プロセスにより形成された下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子11が、上部電極として、振動子11を振動させる電圧を印加する振動子11の長手方向に形成された駆動電極6aと、駆動電極6aを挟む形で、駆動電極6aと接触することなく平行に振動子11の長手方向に形成された第1の検出電極6b及び第2の検出電極6cとを有し、駆動電極6aの幅をW0、第1の検出電極6bの幅をW1、第2の検出電極6cの幅をW2、 $W = W_0 + W_1 + W_2$ とした場合に、条件として、 $0.5 < (W_0 / W) < 1$ を満たすことで実現する。

【選択図】図35



【特許請求の範囲】

【請求項 1】

単結晶シリコン基板上に薄膜形成プロセスにより形成された下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子であって、

上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第1の検出電極及び第2の検出電極とを有し、

上記振動子の根元から上記駆動電極の重心位置までの距離をL1、上記振動子の根元から上記第1の検出電極の重心位置までの距離をL2、上記振動子の根元から上記第2の検出電極の重心位置までの距離を同じくL2とした場合に、以下に示す条件(1)を満たすこと

を特徴とする振動型ジャイロセンサ素子。

$$(1) 0 < (L_2 / L_1) < 0.75$$

【請求項 2】

さらに、以下に示す条件(2)を満たすこと

を特徴とする請求項1記載の振動型ジャイロセンサ素子。

$$(2) 0.15 < (L_2 / L_1) < 0.75$$

【請求項 3】

上記第1の検出電極が形成されている側の上記振動子の側壁面から、上記第1の検出電極の幅方向の中心位置までの最短距離をP1、上記第2の検出電極が形成されている側の上記振動子の側壁面から、上記第2の検出電極の幅方向の中心位置までの最短距離をP2、上記振動子の幅をSとした場合に、以下に示す条件(3)、(4)を満たすこと

を特徴とする請求項1記載の振動型ジャイロセンサ素子。

$$(3) 0 < (P_1 / S) < 0.125$$

$$(4) 0 < (P_2 / S) < 0.125$$

【請求項 4】

さらに、以下に示す条件(5)、(6)を満たすこと

を特徴とする請求項3記載の振動型ジャイロセンサ素子。

$$(5) 0.04 < (P_1 / S) < 0.125$$

$$(6) 0.04 < (P_2 / S) < 0.125$$

【請求項 5】

上記駆動電極の幅をW0、上記第1の検出電極の幅をW1、上記第2の検出電極の幅をW2、W = W0 + W1 + W2とした場合に、以下に示す条件(7)を満たすこと

を特徴とする請求項1記載の振動型ジャイロセンサ素子。

$$(7) 0.5 < (W_0 / W) < 1$$

【請求項 6】

さらに、以下に示す条件(8)を満たすこと

を特徴とする請求項5記載の振動型ジャイロセンサ素子。

$$(8) 0.5 < (W_0 / W) < 0.95$$

【請求項 7】

下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子において、

一方主面及び他方主面の面方位が{100}である単結晶シリコン基板の一方主面上に、{110}面に対して平行又は垂直な直線で構成された第1の開口部を有する第1の保護膜パターンを形成し、上記第1の開口部に対して上記振動子の厚みとなるまで結晶異方性エッチングを行い、

上記振動子の厚みとなるまで結晶異方性エッチングされた上記一方主面に対向する上記他方主面上の上記振動子となる領域に、上記下部電極、上記圧電薄膜、上記上部電極を順

10

20

30

40

50

に積層して形成し、

上記下部電極、上記圧電薄膜、上記上部電極が形成された上記他方主面上に、上記 { 1 10 } 面に対して平行又は垂直な直線で構成され、上記振動子を上記片持ち梁形状とする空隙を型取った第 2 の開口部を有する第 2 の保護膜パターンを形成し、上記第 2 の開口部に対して反応性イオンエッチング (R I E : Reactive Ion Etching) を行うことで形成された上記振動子を備え、

上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第 1 の検出電極及び第 2 の検出電極とを有し、

上記振動子の根元から上記駆動電極の重心位置までの距離を L 1 、上記振動子の根元から上記第 1 の検出電極の重心位置までの距離を L 2 、上記振動子の根元から上記第 2 の検出電極の重心位置までの距離と同じく L 2 とした場合に、以下に示す条件 (1) を満たすこと

を特徴とする振動型ジャイロセンサ素子。

$$(1) 0 < (L_2 / L_1) < 0.75$$

但し、 “ { } ” は、方向が異なる等価な面方位を総称して表すための記号である。

【請求項 8】

さらに、以下に示す条件 (2) を満たすこと

を特徴とする請求項 7 記載の振動型ジャイロセンサ素子。

$$(2) 0.15 < (L_2 / L_1) < 0.75$$

【請求項 9】

上記第 1 の検出電極が形成されている側の上記振動子の側壁面から、上記第 1 の検出電極の幅方向の中心位置までの最短距離を P 1 、上記第 2 の検出電極が形成されている側の上記振動子の側壁面から、上記第 2 の検出電極の幅方向の中心位置までの最短距離を P 2 、上記振動子の幅を S とした場合に、以下に示す条件 (3) , (4) を満たすこと

を特徴とする請求項 7 記載の振動型ジャイロセンサ素子。

$$(3) 0 < (P_1 / S) < 0.125$$

$$(4) 0 < (P_2 / S) < 0.125$$

【請求項 10】

さらに、以下に示す条件 (5) , (6) を満たすこと

を特徴とする請求項 9 記載の振動型ジャイロセンサ素子。

$$(5) 0.04 < (P_1 / S) < 0.125$$

$$(6) 0.04 < (P_2 / S) < 0.125$$

【請求項 11】

上記駆動電極の幅を W 0 、上記第 1 の検出電極の幅を W 1 、上記第 2 の検出電極の幅を W 2 、 $W = W_0 + W_1 + W_2$ とした場合に、以下に示す条件 (7) を満たすこと

を特徴とする請求項 7 記載の振動型ジャイロセンサ素子。

$$(7) 0.5 < (W_0 / W) < 1$$

【請求項 12】

さらに、以下に示す条件 (8) を満たすこと

を特徴とする請求項 11 記載の振動型ジャイロセンサ素子。

$$(8) 0.5 < (W_0 / W) < 0.95$$

【請求項 13】

単結晶シリコン基板上に薄膜形成プロセスにより形成された下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子であって、

上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第 1 の検出電極及び第 2 の検出電極

10

20

30

40

50

とを有し、

上記第1の検出電極が形成されている側の上記振動子の側壁面から、上記第1の検出電極の幅方向の中心位置までの最短距離をP1、上記第2の検出電極が形成されている側の上記振動子の側壁面から、上記第2の検出電極の幅方向の中心位置までの最短距離をP2、上記振動子の幅をSとした場合に、以下に示す条件(1)、(2)を満たすこと

を特徴とする振動型ジャイロセンサ素子。

$$(1) 0 < (P1 / S) < 0.125$$

$$(2) 0 < (P2 / S) < 0.125$$

【請求項14】

さらに、以下に示す条件(3)、(4)を満たすこと

を特徴とする請求項13記載の振動型ジャイロセンサ素子。

$$(3) 0.04 (P1 / S) < 0.125$$

$$(4) 0.04 (P2 / S) < 0.125$$

10

【請求項15】

上記振動子の根元から上記駆動電極の重心位置までの距離をL1、上記振動子の根元から上記第1の検出電極の重心位置までの距離をL2、上記振動子の根元から上記第2の検出電極の重心位置までの距離と同じくL2とした場合に、以下に示す条件(5)を満たすこと

を特徴とする請求項13記載の振動型ジャイロセンサ素子。

$$(5) 0.15 (L2 / L1) 0.75$$

20

【請求項16】

上記駆動電極の幅をW0、上記第1の検出電極の幅をW1、上記第2の検出電極の幅をW2、W = W0 + W1 + W2とした場合に、以下に示す条件(6)を満たすこと

を特徴とする請求項13記載の振動型ジャイロセンサ素子。

$$(6) 0.5 < (W0 / W) < 1$$

【請求項17】

さらに、以下に示す条件(7)を満たすこと

を特徴とする請求項16記載の振動型ジャイロセンサ素子。

$$(7) 0.5 < (W0 / W) 0.95$$

30

【請求項18】

下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子において、

一方主面及び他方主面の面方位が{100}である単結晶シリコン基板の一方主面上に、{110}面に対して平行又は垂直な直線で構成された第1の開口部を有する第1の保護膜パターンを形成し、上記第1の開口部に対して上記振動子の厚みとなるまで結晶異方性エッチングを行い、

上記振動子の厚みとなるまで結晶異方性エッチングされた上記一方主面に対向する上記他方主面上の上記振動子となる領域に、上記下部電極、上記圧電薄膜、上記上部電極を順に積層して形成し、

上記下部電極、上記圧電薄膜、上記上部電極が形成された上記他方主面上に、上記{100}面に対して平行又は垂直な直線で構成され、上記振動子を上記片持ち梁形状とする空隙を型取った第2の開口部を有する第2の保護膜パターンを形成し、上記第2の開口部に対して反応性イオンエッチング(RIE: Reactive Ion Etching)を行うことで形成された上記振動子を備え、

上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第1の検出電極及び第2の検出電極とを有し、

上記第1の検出電極が形成されている側の上記振動子の側壁面から、上記第1の検出電極の幅方向の中心位置までの最短距離をP1、上記第2の検出電極が形成されている側の

40

50

上記振動子の側壁面から、上記第2の検出電極の幅方向の中心位置までの最短距離をP2、上記振動子の幅をSとした場合に、以下に示す条件(1)、(2)を満たすことを特徴とする振動型ジャイロセンサ素子。

$$(1) 0 < (P1/S) < 0.125$$

$$(2) 0 < (P2/S) < 0.125$$

但し、“{ }”は、方向が異なる等価な面方位を総称して表すための記号である。

【請求項19】

さらに、以下に示す条件(3)、(4)を満たすことを特徴とする請求項18記載の振動型ジャイロセンサ素子。

$$(3) 0.04 < (P1/S) < 0.125$$

$$(4) 0.04 < (P2/S) < 0.125$$

10

【請求項20】

上記振動子の根元から上記駆動電極の重心位置までの距離をL1、上記振動子の根元から上記第1の検出電極の重心位置までの距離をL2、上記振動子の根元から上記第2の検出電極の重心位置までの距離と同じくL2とした場合に、以下に示す条件(5)を満たすこと

を特徴とする請求項18記載の振動型ジャイロセンサ素子。

$$(5) 0.15 < (L2/L1) < 0.75$$

【請求項21】

上記駆動電極の幅をW0、上記第1の検出電極の幅をW1、上記第2の検出電極の幅をW2、W = W0 + W1 + W2とした場合に、以下に示す条件(6)を満たすこと

20

を特徴とする請求項18記載の振動型ジャイロセンサ素子。

$$(6) 0.5 < (W0/W) < 1$$

【請求項22】

さらに、以下に示す条件(7)を満たすこと

を特徴とする請求項21記載の振動型ジャイロセンサ素子。

$$(7) 0.5 < (W0/W) < 0.95$$

30

【請求項23】

単結晶シリコン基板上に薄膜形成プロセスにより形成された下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子であって、

上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第1の検出電極及び第2の検出電極とを有し、

上記駆動電極の幅をW0、上記第1の検出電極の幅をW1、上記第2の検出電極の幅をW2、W = W0 + W1 + W2とした場合に、以下に示す条件(1)を満たすこと

40

を特徴とする振動型ジャイロセンサ素子。

$$(1) 0.5 < (W0/W) < 1$$

【請求項24】

さらに、以下に示す条件(2)を満たすこと

を特徴とする請求項23記載の振動型ジャイロセンサ素子。

$$(2) 0.5 < (W0/W) < 0.95$$

【請求項25】

上記振動子の根元から上記駆動電極の重心位置までの距離をL1、上記振動子の根元から上記第1の検出電極の重心位置までの距離をL2、上記振動子の根元から上記第2の検出電極の重心位置までの距離と同じくL2とした場合に、以下に示す条件(3)を満たすこと

50

を特徴とする請求項23記載の振動型ジャイロセンサ素子。

$$(3) 0.15 < (L2/L1) < 0.75$$

【請求項 2 6】

上記第1の検出電極が形成されている側の上記振動子の側壁面から、上記第1の検出電極の幅方向の中心位置までの最短距離をP1、上記第2の検出電極が形成されている側の上記振動子の側壁面から、上記第2の検出電極の幅方向の中心位置までの最短距離をP2、上記振動子の幅をSとした場合に、以下に示す条件(4)、(5)を満たすこと

を特徴とする請求項23記載の振動型ジャイロセンサ素子。

$$(4) 0.04 \quad (P1 / S) < 0.125$$

$$(5) 0.04 \quad (P2 / S) < 0.125$$

【請求項 2 7】

下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子において、

一方主面及び他方主面の面方位が{100}である単結晶シリコン基板の一方主面上に、{110}面に対して平行又は垂直な直線で構成された第1の開口部を有する第1の保護膜パターンを形成し、上記第1の開口部に対して上記振動子の厚みとなるまで結晶異方性エッチングを行い、

上記振動子の厚みとなるまで結晶異方性エッチングされた上記一方主面に対向する上記他方主面上の上記振動子となる領域に、上記下部電極、上記圧電薄膜、上記上部電極を順に積層して形成し、

上記下部電極、上記圧電薄膜、上記上部電極が形成された上記他方主面上に、上記{100}面に対して平行又は垂直な直線で構成され、上記振動子を上記片持ち梁形状とする空隙を型取った第2の開口部を有する第2の保護膜パターンを形成し、上記第2の開口部に対して反応性イオンエッチング(RIE: Reactive Ion Etching)を行うことで形成された上記振動子を備え、

上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第1の検出電極及び第2の検出電極とを有し、

上記駆動電極の幅をW0、上記第1の検出電極の幅をW1、上記第2の検出電極の幅をW2、W = W0 + W1 + W2とした場合に、以下に示す条件(1)を満たすこと

を特徴とする振動型ジャイロセンサ素子。

$$(1) 0.5 < (W0 / W) < 1$$

但し、“{ }”は、方向が異なる等価な面方位を総称して表すための記号である。

【請求項 2 8】

さらに、以下に示す条件(2)を満たすこと

を特徴とする請求項27記載の振動型ジャイロセンサ素子。

$$(2) 0.5 < (W0 / W) 0.95$$

【請求項 2 9】

上記振動子の根元から上記駆動電極の重心位置までの距離をL1、上記振動子の根元から上記第1の検出電極の重心位置までの距離をL2、上記振動子の根元から上記第2の検出電極の重心位置までの距離と同じくL2とした場合に、以下に示す条件(3)を満たすこと

を特徴とする請求項27記載の振動型ジャイロセンサ素子。

$$(3) 0.15 \quad (L2 / L1) 0.75$$

【請求項 3 0】

上記第1の検出電極が形成されている側の上記振動子の側壁面から、上記第1の検出電極の幅方向の中心位置までの最短距離をP1、上記第2の検出電極が形成されている側の上記振動子の側壁面から、上記第2の検出電極の幅方向の中心位置までの最短距離をP2、上記振動子の幅をSとした場合に、以下に示す条件(4)、(5)を満たすこと

を特徴とする請求項27記載の振動型ジャイロセンサ素子。

$$(4) 0.04 \quad (P1 / S) < 0.125$$

10

20

30

40

50

(5) 0 . 0 4 (P 2 / S) < 0 . 1 2 5

【請求項 3 1】

単結晶シリコン基板上に薄膜形成プロセスにより形成された下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子であって、

上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第1の検出電極及び第2の検出電極とを有し、

上記駆動電極の幅を W 0 、上記第1の検出電極の幅を W 1 、上記第2の検出電極の幅を W 2 、 $W = W 0 + W 1 + W 2$ とし、

上記振動子の根元から上記駆動電極の重心位置までの距離を L 1 、上記振動子の根元から上記第1の検出電極の重心位置までの距離及び上記振動子の根元から上記第2の検出電極の重心位置までの距離を L 2 とし、

上記第1の検出電極が形成されている側の上記振動子の側壁面から、上記第1の検出電極の幅方向の中心位置までの最短距離を P 1 、上記第2の検出電極が形成されている側の上記振動子の側壁面から、上記第2の検出電極の幅方向の中心位置までの最短距離を P 2 、上記振動子の幅を S とした場合に、以下に示す条件(1)～(4)を満たすこと

を特徴とする振動型ジャイロセンサ素子。

(1) 0 < (L 2 / L 1) 0 . 7 5

(2) 0 < (P 1 / S) < 0 . 1 2 5

(3) 0 < (P 2 / S) < 0 . 1 2 5

(4) 0 . 5 < (W 0 / W) < 1

10

20

30

40

50

【請求項 3 2】

さらに、以下に示す条件(5)を満たすこと
を特徴とする請求項3 1記載の振動型ジャイロセンサ素子。

(5) 0 . 1 5 (L 2 / L 1) 0 . 7 5

【請求項 3 3】

さらに、以下に示す条件(6)、(7)を満たすこと
を特徴とする請求項3 1記載の振動型ジャイロセンサ素子。

(6) 0 . 0 4 (P 1 / S) < 0 . 1 2 5

(7) 0 . 0 4 (P 2 / S) < 0 . 1 2 5

【請求項 3 4】

さらに、以下に示す条件(8)を満たすこと
を特徴とする請求項3 1記載の振動型ジャイロセンサ素子。

(8) 0 . 5 < (W 0 / W) 0 . 9 5

【請求項 3 5】

下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子において、

一方主面及び他方主面の面方位が { 1 0 0 } である単結晶シリコン基板の一方主面上に、{ 1 1 0 } 面に対して平行又は垂直な直線で構成された第1の開口部を有する第1の保護膜パターンを形成し、上記第1の開口部に対して上記振動子の厚みとなるまで結晶異方性エッチングを行い、

上記振動子の厚みとなるまで結晶異方性エッチングされた上記一方主面に対向する上記他方主面上の上記振動子となる領域に、上記下部電極、上記圧電薄膜、上記上部電極を順に積層して形成し、

上記下部電極、上記圧電薄膜、上記上部電極が形成された上記他方主面上に、上記 { 1 1 0 } 面に対して平行又は垂直な直線で構成され、上記振動子を上記片持ち梁形状とする空隙を型取った第2の開口部を有する第2の保護膜パターンを形成し、上記第2の開口部に対して反応性イオンエッチング (R I E : Reactive Ion Etching) を行うことで形成さ

れた上記振動子を備え、

上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第1の検出電極及び第2の検出電極とを有し、

上記駆動電極の幅をW0、上記第1の検出電極の幅をW1、上記第2の検出電極の幅をW2、 $W = W_0 + W_1 + W_2$ とし、

上記振動子の根元から上記駆動電極の重心位置までの距離をL1、上記振動子の根元から上記第1の検出電極の重心位置までの距離及び上記振動子の根元から上記第2の検出電極の重心位置までの距離をL2とし、

上記第1の検出電極が形成されている側の上記振動子の側壁面から、上記第1の検出電極の幅方向の中心位置までの最短距離をP1、上記第2の検出電極が形成されている側の上記振動子の側壁面から、上記第2の検出電極の幅方向の中心位置までの最短距離をP2、上記振動子の幅をSとした場合に、以下に示す条件(1)～(4)を満たすこと

を特徴とする振動型ジャイロセンサ素子。

$$(1) 0 < (L_2 / L_1) < 0.75$$

$$(2) 0 < (P_1 / S) < 0.125$$

$$(3) 0 < (P_2 / S) < 0.125$$

$$(4) 0.5 < (W_0 / W) < 1$$

【請求項36】

さらに、以下に示す条件(5)を満たすこと

を特徴とする請求項35記載の振動型ジャイロセンサ素子。

$$(5) 0.15 < (L_2 / L_1) < 0.75$$

【請求項37】

さらに、以下に示す条件(6)、(7)を満たすこと

を特徴とする請求項35記載の振動型ジャイロセンサ素子。

$$(6) 0.04 < (P_1 / S) < 0.125$$

$$(7) 0.04 < (P_2 / S) < 0.125$$

【請求項38】

さらに、以下に示す条件(8)を満たすこと

を特徴とする請求項35記載の振動型ジャイロセンサ素子。

$$(8) 0.5 < (W_0 / W) < 0.95$$

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、例えば、ビデオカメラの手振れ検知や、バーチャルリアリティ装置における動作検知や、カーナビゲーションシステムにおける方向検知などに用いられる角速度センサに関し、詳しくは、片持ち梁の振動子を有する小型の振動型ジャイロセンサ素子に関する。

【背景技術】

【0002】

従来より、民生用の角速度センサとしては、片持ち梁の振動子を所定の共振周波数で振動させておき、角速度の影響によって生じるコリオリ力を圧電素子などで検出することによって角速度を検出する、いわゆる振動型のジャイロセンサ（以下、振動型ジャイロセンサと呼ぶ。）が、広く使用されている。

【0003】

振動型ジャイロセンサは、単純な機構、短い起動時間、安価で製造可能といった利点を有しており、例えば、ビデオカメラ、バーチャルリアリティ装置、カーナビゲーションシステムなどの電子機器に搭載され、それぞれ手振れ検知、動作検知、方向検知などをする際のセンサとして活用されている。

10

20

30

40

50

【0004】

振動型ジャイロセンサは、搭載される電子機器の小型化、高性能化に伴い、小型化、高性能化が要求されている。例えば、電子機器の多機能化のため、他の用途で用いる各種センサと組み合わせて、振動型ジャイロセンサを一基板上に搭載させ、小型化を図るといった要請がある。

【0005】

ところが、振動型ジャイロセンサは、圧電材料を機械加工によって切り出し、整形をすることで振動子を作製していたため、上述したような小型化を行うのに加工精度に限界があり、所望の性能を得ることができないといった問題があった。

【0006】

そこで、振動子を、単結晶シリコン基板上に圧電材料で薄膜を形成することで作製し、小型化した圧電振動角速度計、つまり振動型ジャイロセンサが考案されている（例えば、特許文献1、特許文献2参照。）。また、シリコン加工プロセスによって形成された片持ち梁の振動子をし、この振動子の長手方向に駆動電極と、駆動電極を挟む形で駆動電極と接触することなく平行に一対の検出電極とが形成された振動型ジャイロセンサが考案されている。（例えば、特許文献3参照。）。

【0007】

このような振動型ジャイロセンサにおいては、より高い感度で角速度を検出することが要求されている。

【0008】

【特許文献1】特開平8-261763号公報

【特許文献2】特開平8-327364号公報

【特許文献3】特開平7-113643号公報

10

20

30

40

50

【発明の開示】

【発明が解決しようとする課題】

【0009】

そこで、本発明は、上述したような従来の技術を鑑みて案出されたものであり、駆動電極の幅、駆動電極の長さ、検出電極の振動子上の位置を規定することで、感度を向上させた振動型ジャイロセンサ素子を提供することを目的とする。

【課題を解決するための手段】

【0010】

上述の目的を達成するために、本発明に係る振動型ジャイロセンサ素子は、単結晶シリコン基板上に薄膜形成プロセスにより形成された下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子であって、上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第1の検出電極及び第2の検出電極とを有する。

【0011】

そして、上記振動子の根元から上記駆動電極の重心位置までの距離をL1、上記振動子の根元から上記第1の検出電極の重心位置までの距離をL2、上記振動子の根元から上記第2の検出電極の重心位置までの距離を同じくL2とした場合に、条件として、 $0 < (L_2 / L_1) - 0.75$ を満たす。

【0012】

上述の目的を達成するために、本発明に係る振動型ジャイロセンサ素子は、下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子において、一方主面及び他方主面の面方位が{100}である単結晶シリコン基板の一方主面上に、{110}面に対して平行又は垂直な直線で構成された第1の開口部を有する第1の保護膜パターンを形成し、上記第1の開口部に対して上記振動子の厚みとなるまで結晶異方性エッチングを行い、上記振

動子の厚みとなるまで結晶異方性エッチングされた上記一方主面に対向する上記他方主面上の上記振動子となる領域に、上記下部電極、上記圧電薄膜、上記上部電極を順に積層して形成し、上記下部電極、上記圧電薄膜、上記上部電極が形成された上記他方主面上に、上記{110}面に対して平行又は垂直な直線で構成され、上記振動子を上記片持ち梁形状とする空隙を型取った第2の開口部を有する第2の保護膜パターンを形成し、上記第2の開口部に対して反応性イオンエッチング(R I E : Reactive Ion Etching)を行うことで形成された上記振動子を備え、上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第1の検出電極及び第2の検出電極とを有する。

10

【0013】

そして、上記振動子の根元から上記駆動電極の重心位置までの距離をL1、上記振動子の根元から上記第1の検出電極の重心位置までの距離をL2、上記振動子の根元から上記第2の検出電極の重心位置までの距離と同じくL2とした場合に、条件として、 $0 < (L2 / L1) - 0.75$ を満たす。但し、“{ }”は、方向が異なる等価な面方位を総称して表すための記号である。

【0014】

上述の目的を達成するために、本発明に係る振動型ジャイロセンサ素子は、単結晶シリコン基板上に薄膜形成プロセスにより形成された下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子であって、上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第1の検出電極及び第2の検出電極とを有する。

20

【0015】

そして、上記第1の検出電極が形成されている側の上記振動子の側壁面から、上記第1の検出電極の幅方向の中心位置までの最短距離をP1、上記第2の検出電極が形成されている側の上記振動子の側壁面から、上記第2の検出電極の幅方向の中心位置までの最短距離をP2、上記振動子の幅をSとした場合に、条件として、 $0 < (P1 / S) < 0.125$ 、 $0 < (P2 / S) < 0.125$ を満たす。

30

【0016】

上述の目的を達成するために、本発明に係る振動型ジャイロセンサ素子は、下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子において、一方主面及び他方主面の面方位が{100}である単結晶シリコン基板の一方主面上に、{110}面に対して平行又は垂直な直線で構成された第1の開口部を有する第1の保護膜パターンを形成し、上記第1の開口部に対して上記振動子の厚みとなるまで結晶異方性エッチングを行い、上記振動子の厚みとなるまで結晶異方性エッチングされた上記一方主面に対向する上記他方主面上の上記振動子となる領域に、上記下部電極、上記圧電薄膜、上記上部電極を順に積層して形成し、上記下部電極、上記圧電薄膜、上記上部電極が形成された上記他方主面上に、上記{110}面に対して平行又は垂直な直線で構成され、上記振動子を上記片持ち梁形状とする空隙を型取った第2の開口部を有する第2の保護膜パターンを形成し、上記第2の開口部に対して反応性イオンエッチング(R I E : Reactive Ion Etching)を行うことで形成された上記振動子を備え、上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第1の検出電極及び第2の検出電極とを有する。

40

【0017】

そして、上記第1の検出電極が形成されている側の上記振動子の側壁面から、上記第1の検出電極の幅方向の中心位置までの最短距離をP1、上記第2の検出電極が形成されて

50

いる側の上記振動子の側壁面から、上記第2の検出電極の幅方向の中心位置までの最短距離をP2、上記振動子の幅をSとした場合に、条件として、 $0 < (P1/S) < 0.125$ 、 $0 < (P2/S) < 0.125$ を満たす。但し、“{ }”は、方向が異なる等価な面方位を総称して表すための記号である。

【0018】

上述の目的を達成するために、本発明に係る振動型ジャイロセンサ素子は、単結晶シリコン基板上に薄膜形成プロセスにより形成された下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子であって、上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第1の検出電極及び第2の検出電極とを有する。

【0019】

そして、上記駆動電極の幅をW0、上記第1の検出電極の幅をW1、上記第2の検出電極の幅をW2、 $W = W0 + W1 + W2$ とした場合に、条件として、 $0.5 < (W0/W) < 1$ を満たす。

【0020】

上述の目的を達成するために、本発明に係る振動型ジャイロセンサ素子は、下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子において、一方主面及び他方主面の面方位が{100}である単結晶シリコン基板の一方主面上に、{110}面に対して平行又は垂直な直線で構成された第1の開口部を有する第1の保護膜パターンを形成し、上記第1の開口部に対して上記振動子の厚みとなるまで結晶異方性エッチングを行い、上記振動子の厚みとなるまで結晶異方性エッチングされた上記一方主面に対向する上記他方主面上の上記振動子となる領域に、上記下部電極、上記圧電薄膜、上記上部電極を順に積層して形成し、上記下部電極、上記圧電薄膜、上記上部電極が形成された上記他方主面上に、上記{110}面に対して平行又は垂直な直線で構成され、上記振動子を上記片持ち梁形状とする空隙を型取った第2の開口部を有する第2の保護膜パターンを形成し、上記第2の開口部に対して反応性イオンエッチング(RIE: Reactive Ion Etching)を行うことで形成された上記振動子を備え、上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第1の検出電極及び第2の検出電極とを有する。

【0021】

そして、上記駆動電極の幅をW0、上記第1の検出電極の幅をW1、上記第2の検出電極の幅をW2、 $W = W0 + W1 + W2$ とした場合に、条件として、 $0.5 < (W0/W) < 1$ を満たす。但し、“{ }”は、方向が異なる等価な面方位を総称して表すための記号である。

【0022】

上述の目的を達成するために、本発明に係る振動型ジャイロセンサ素子は、単結晶シリコン基板上に薄膜形成プロセスにより形成された下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子であって、上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第1の検出電極及び第2の検出電極とを有する。

【0023】

そして、上記駆動電極の幅をW0、上記第1の検出電極の幅をW1、上記第2の検出電極の幅をW2、 $W = W0 + W1 + W2$ とし、上記振動子の根元から上記駆動電極の重心位置までの距離をL1、上記振動子の根元から上記第1の検出電極の重心位置までの距離及

10

20

30

40

50

び上記振動子の根元から上記第2の検出電極の重心位置までの距離をL2とし、上記第1の検出電極が形成されている側の上記振動子の側壁面から、上記第1の検出電極の幅方向の中心位置までの最短距離をP1、上記第2の検出電極が形成されている側の上記振動子の側壁面から、上記第2の検出電極の幅方向の中心位置までの最短距離をP2、上記振動子の幅をSとした場合に、条件として、 $0 < (L2 / L1) < 0.75$ 、 $0 < (P1 / S) < 0.125$ 、 $0 < (P2 / S) < 0.125$ 、 $0.5 < (W0 / W) < 1$ を満たす。

【0024】

上述の目的を達成するために、本発明に係る振動型ジャイロセンサ素子は、下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、上記圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子において、一方主面及び他方主面の面方位が{100}である単結晶シリコン基板の一方主面上に、{110}面に対して平行又は垂直な直線で構成された第1の開口部を有する第1の保護膜パターンを形成し、上記第1の開口部に対して上記振動子の厚みとなるまで結晶異方性エッチングを行い、上記振動子の厚みとなるまで結晶異方性エッチングされた上記一方主面に対向する上記他方主面上の上記振動子となる領域に、上記下部電極、上記圧電薄膜、上記上部電極を順に積層して形成し、上記下部電極、上記圧電薄膜、上記上部電極が形成された上記他方主面上に、上記{110}面に対して平行又は垂直な直線で構成され、上記振動子を上記片持ち梁形状とする空隙を型取った第2の開口部を有する第2の保護膜パターンを形成し、上記第2の開口部に対して反応性イオンエッチング(RIE: Reactive Ion Etching)を行うことで形成された上記振動子を備え、上記振動子は、上記上部電極として、上記振動子を振動させる電圧を印加する上記振動子の長手方向に形成された駆動電極と、上記駆動電極を挟む形で、上記駆動電極と接触することなく平行に上記振動子の長手方向に形成された第1の検出電極及び第2の検出電極とを有する。

【0025】

そして、上記駆動電極の幅をW0、上記第1の検出電極の幅をW1、上記第2の検出電極の幅をW2、 $W = W0 + W1 + W2$ とし、上記振動子の根元から上記駆動電極の重心位置までの距離をL1、上記振動子の根元から上記第1の検出電極の重心位置までの距離及び上記振動子の根元から上記第2の検出電極の重心位置までの距離をL2とし、上記第1の検出電極が形成されている側の上記振動子の側壁面から、上記第1の検出電極の幅方向の中心位置までの最短距離をP1、上記第2の検出電極が形成されている側の上記振動子の側壁面から、上記第2の検出電極の幅方向の中心位置までの最短距離をP2、上記振動子の幅をSとした場合に、条件として $0 < (L2 / L1) < 0.75$ 、 $0 < (P1 / S) < 0.125$ 、 $0 < (P2 / S) < 0.125$ 、 $0.5 < (W0 / W) < 1$ を満たす。

【発明の効果】

【0026】

本発明は、駆動電極の幅をW0、第1の検出電極の幅をW1、第2の検出電極の幅をW2、 $W = W0 + W1 + W2$ とし、振動子の根元から駆動電極の重心位置までの距離をL1、振動子の根元から第1の検出電極の重心位置までの距離及び上記振動子の根元から第2の検出電極の重心位置までの距離をL2とし、第1の検出電極が形成されている側の振動子の側壁面から、第1の検出電極の幅方向の中心位置までの最短距離をP1、第2の検出電極が形成されている側の振動子の側壁面から、第2の検出電極の幅方向の中心位置までの最短距離をP2、振動子の幅をSとした場合に、以下に示す条件(1) $0 < (L2 / L1) < 0.75$ 、(2) $0 < (P1 / S) < 0.125$ 、(3) $0 < (P2 / S) < 0.125$ 、(4) $0.5 < (W0 / W) < 1$ を単独で、あるいは、任意に組み合わせて満たしている。

【0027】

このように、駆動電極の幅、第1の検出電極及び第2の検出電極の長さ、第1の検出電極及び第2の検出電極の振動子上の位置を規定することで、振動子の振動量が増し、検出信号の信号レベルが高くなり、検出効率を上げることができるため、非常に感度の高い振動型ジャイロセンサ素子とすることを可能とする。

10

20

30

40

50

【発明を実施するための最良の形態】

【0028】

以下、本発明に係る振動型ジャイロセンサ素子を実施するための最良の形態を図面を参照して詳細に説明する。

【0029】

図1は、本発明を適用した角速度センサ50が備える振動型ジャイロセンサ素子10の外観斜視図であり、図2は、角速度センサ50の回路構成の一例を示した図である。なお、説明のため、図1に示す振動型ジャイロセンサ素子10は、一部を透過して示している。

【0030】

図1に示すように、振動型ジャイロセンサ素子10は、いわゆる片持ち梁の振動子11を備えている。振動子11は、シリコン単結晶基板から切り出される厚みt1、長さt2、幅t3の素子から振動子11の周囲に周囲空間12を設けることで他端が固定された梁として形成される。振動子11は、長手方向と垂直な方向にt7b及びt7cの空間幅、長手方向にt7aの空間幅が確保される。なお、t7bと、t7cとは、同じ長さである。

【0031】

このような振動子11は、長手方向に対して垂直な平面で切断したときの断面形状が直角四辺形となる四角柱状に形成されている。

【0032】

振動型ジャイロセンサ素子10の大きさは、例えば、上述したように素子の厚みをt1、素子の長さをt2、素子の幅をt3とすると、 $t_1 = 300 \mu\text{m}$ 、 $t_2 = 3 \text{mm}$ 、 $t_3 = 1 \text{mm}$ とすることができます。また、この時の振動子11の大きさは、図3に示すように振動子の厚みをt4、振動子の長さをt5、振動子の幅をt6とすると、例えば、 $t_4 = 100 \mu\text{m}$ 、 $t_5 = 2.5 \text{mm}$ 、 $t_6 = 100 \mu\text{m}$ とすることができる。

【0033】

図4に、振動型ジャイロセンサ素子10の平面図を示す。図4に示すように、振動子11の上部には、基準電極4a、圧電体5aが順に積層され、さらに圧電体5a上に駆動電極6aと、駆動電極6aを挟む形で一対の検出電極6b、6cとが、振動子11の長手方向に沿って互いに平行に、且つ接触しないように形成されている。駆動電極6a、検出電極6b、6c、基準電極4aには、それぞれ配線接続端子A、B、C、Dが設けられている。

【0034】

圧電体5aは、例えば、チタン酸ジルコン酸鉛(PZT)などの圧電セラミックスや、水晶、LaTaO₃などの圧電単結晶などからなる薄膜である。

【0035】

このような、振動型ジャイロセンサ素子10は、図2に示すIC回路40に接続されることで動作し、角速度に応じて発生するコリオリ力を検出する角速度センサ50として機能する。

【0036】

IC回路40は、加算回路41と、増幅回路42と、移相回路43と、AGC(Automatic Gain Control)44と、差動増幅回路45と、同期検波回路46と、平滑回路47とを備えている。

【0037】

振動型ジャイロセンサ素子10の1対の検出電極6b、6cは、それぞれ配線接続端子B、Cを介して、加算回路41と、差動増幅回路45に接続される。また、振動型ジャイロセンサ素子10の駆動電極6aは、配線接続端子Aを介して、AGC44の出力端と接続される。

【0038】

角速度センサ50では、加算回路41、増幅回路42、移相回路43、AGC44及び

10

20

30

40

50

振動型ジャイロセンサ素子10によっていわゆる移相発振回路が構成されており、この移相発振回路によって振動型ジャイロセンサ素子10の基準電極4a、駆動電極6a間に電圧が印加され振動子11を自励振動させる。振動子11の振動方向は、当該振動子11の厚み方向となる。

【0039】

また、角速度センサ50では、1対の検出電極6b, 6cが配線接続端子B, Cを介して接続された加算回路41、差動增幅回路45の出力端が、同期検波回路46に接続され、この同期検波回路46が平滑回路47に接続されており、これらと、圧電体5aとで、振動子11の角速度を検出する検出部として機能する。

【0040】

すなわち、図2に示す角速度センサ50では、振動型ジャイロセンサ素子10の振動子11を上述した移相発振回路で自励振動させている際に、振動子11の長手方向に角速度が加えられることで振動方向に垂直な方向に発生するコリオリ力を、圧電体5aで検出し、検出電極6b, 6cから互いに逆極性の信号として出力し、差動增幅回路45に入力する。差動增幅回路45にて増幅された出力は、同期検波回路46に入力され、同期検波が行われる。このとき、同期検波回路46には、同期検波を行うために、加算器41からの出力が同期信号として供給される。そして、同期検波回路46からの出力が、平滑回路47を介して、振動子11に生じたコリオリ力を検出することにより得られた直流信号である角速度信号として出力される。

【0041】

以上のように、角速度センサ50では、圧電体5aを用いて振動子11を振動させるとともに、振動子11に生じるコリオリ力を圧電体5aによって検出し、この圧電体5aによって検出されたコリオリ力に基づいて角速度を検出することができる。

<実施例>

続いて、実施例として、上述した振動型ジャイロセンサ素子10を実際に作製し、その製造方法について説明をする。

【0042】

上述したように、図1に示した振動型ジャイロセンサ素子10は、単結晶シリコン基板を加工することで形成される。

【0043】

図5は、振動型ジャイロセンサ素子10を形成する際に用いる単結晶シリコン基板1の平面図であり、図6は、図5に示す単結晶シリコン基板1をXX線で切断した断面図である。上記単結晶シリコン基板1の一方主面1B、他方主面1Aは、熱酸化されて、後述する結晶異方性エッティング時の保護膜とするSiO₂膜が形成されている。

【0044】

振動型ジャイロセンサ素子10で使用する単結晶シリコン基板1は、図5に示すように、当該単結晶シリコン基板1の一方主面1Bの面方位が{100}、図6に示すように側面1Cの面方位が{110}となるように切り出されている。なお、他方主面1Aは一方主面1Bと平行であるため、他方主面1Aの面方位も{100}となっている。

【0045】

但し、“{ }”は、方向が異なる等価な面方位を総称して表すための記号であり、例えば、{100}は、(100), (010), (001)などを総称しているものとする。

【0046】

このように結晶面方位を規定して切り出される単結晶シリコン基板1の大きさは、加工プロセスのラインに設けられた装置に応じて任意に設定される。例えば、本実施例では、縦×横が3cm×3cm角の単結晶シリコン基板1を用いている。

【0047】

また、単結晶シリコン基板1の厚みは、作業性や、当該基板の値段により決定されるが、少なくとも振動型ジャイロセンサ素子10に形成する振動子11の厚み以上であればよ

10

20

30

40

50

い。例えば、本実施例では、図3を用いて示したように振動子11の厚み t_4 を100μmとしているので、単結晶シリコン基板1の厚みを3倍の300μmとしている。

【0048】

図6に示すように、単結晶シリコン基板1の他方正面1A及び一方正面1Bには、熱酸化することでSiO₂膜である熱酸化膜2A, 2Bを形成する。この熱酸化膜2A, 2Bは、後述する結晶異方性エッチングを行う際の保護膜として機能する。熱酸化膜2A, 2Bの厚みは、任意であるが、本実施例では、0.1μmとしている。また、本実施例で用いる、単結晶シリコン基板1は、伝導型としてN型を採用しているが、任意に決めることができる。

【0049】

なお、以下の説明において、単結晶シリコン基板1において、熱酸化膜2Aが形成された他方正面1A側を表面とし、熱酸化膜2Bが形成された一方正面1B側を裏面とする。

【0050】

このような単結晶シリコン基板1を用いて、まず、当該単結晶シリコン基板1の裏面において、結晶異方性エッチングを行う個所に形成されている熱酸化膜2Bをフォトエッチングにより除去する。

【0051】

フォトエッチングは、熱酸化膜2B上に、上記除去する個所が開口したレジスト膜パターンを形成する工程(フォトリソグラフィー)と、上記パターンを用いて熱酸化膜2Bを除去する工程(エッチング)とに大別される。

【0052】

図7は、単結晶シリコン基板1の熱酸化膜2B上にレジスト膜パターン3が形成された様子を示した平面図であり、図8は、図7で示す単結晶シリコン基板1をXX線で切断した際の断面図である。

【0053】

図7に示すように、熱酸化膜2B上に形成されたレジスト膜パターン3は、{110}面と垂直な方向の長さを t_8 とし、{110}面と平行な方向の長さを t_9 とする $t_8 \times t_9$ のサイズ長方形形状をした開口部3aが所定の間隔を持って規則的に配列されたパターンとなっている。本実施例では、3×5個の開口部3aが形成されたパターンとしている。開口部3aの、それぞれが1つの振動型ジャイロセンサ素子10となる。

【0054】

このレジスト膜パターン3は、半導体加工プロセスで利用されているフォトリソグラフィーと全く同様にして、熱酸化膜2B上をマイクロ波で加熱して水分を除去するプレベーリングを行ってから、感光性樹脂であるフォトレジスト膜を塗布し、上記開口部3aを形成するための上記パターンが形成されたマスクをフォトレジスト膜に露光し、現像をするという工程を経ることで形成される。

【0055】

開口部3aの大きさを決める t_8 、 t_9 は、振動型ジャイロセンサ素子10の振動子11の形状と、単結晶シリコン基板10の厚み t_1 、図1で示した振動子の空間幅 t_{7a} , t_{7b} , t_{7c} によって決定される。なお、 t_8 , t_9 の具体的な数値については、後で詳細に説明をする。

【0056】

このようにして、図8に示すように、単結晶シリコン基板1の熱酸化膜2B上には、レジスト膜パターン3が形成されることになる。

【0057】

続いて、レジスト膜パターン3によって形成された開口部3aの熱酸化膜2Bをエッチングにより除去する。図9は、レジスト膜パターン3によって形成された開口部3aの個所の熱酸化膜2Bのみが除去された単結晶シリコン基板1の様子を示した平面図であり、図10は、図9で示す単結晶シリコン基板1をXX線で切断した際の断面図である。

【0058】

10

20

30

40

50

熱酸化膜 2 B の除去する場合のエッティングは、イオンエッティング等の物理的エッティングでもよいし、湿式エッティングでもよいが、単結晶シリコン基板 1 の界面の平滑性を考慮すると熱酸化膜 2 B のみが除去される湿式エッティングが好適である。

【 0 0 5 9 】

本実施例では、湿式エッティングの薬液としてフッ化アンモニウムを用いた。ただし、湿式エッティングの場合、長時間エッティングを行うと開口部分の側面からエッティングが進行する、いわゆるサイドエッティングが大きくなるため、熱酸化膜 2 B の開口部分 3 a のみが除去された時点で終了するようエッティング時間を正確に制御する。

【 0 0 6 0 】

このようにして、レジスト膜パターン 3 の開口部 3 a に位置する熱酸化膜 2 B は、図 1 10 0 に示すように除去される。

【 0 0 6 1 】

続いて、上述したエッティングにより、熱酸化膜 2 B が除去されることで、レジスト膜パターン 3 の開口部 3 a と同じ大きさの $t_8 \times t_9$ の開口部 2 B a で { 100 } 面が露出した単結晶シリコン基板 1 に対して、湿式エッティングを施し、単結晶シリコン基板 1 の厚みを振動子 1 1 の厚みである t_4 まで削り取る。

【 0 0 6 2 】

図 1 1 は、単結晶シリコン基板 1 において、熱酸化膜 2 B が除去され、{ 100 } 面が露出した $t_8 \times t_9$ の大きさの開口部 2 B a のみがエッティングされた様子を示した平面図であり、図 1 2 は、図 1 1 で示す単結晶シリコン基板 1 を X X 線で切断した際の断面図である。また、図 1 3 は、図 1 2 に示す領域 A を拡大して示した図である。 20

【 0 0 6 3 】

ここで、単結晶シリコン基板 1 に対して施される湿式エッティングは、結晶方向にエッティング速度が依存する性質を利用した結晶異方性エッティングである。熱酸化膜 2 B が除去され、{ 100 } 面が露出した上記開口部 2 B a に対して、結晶異方性エッティングをすると、図 1 3 に示すように { 100 } 面に対して約 55 度の角度の面方位となる { 111 } 面が現れ、振動子 1 1 の厚みである t_4 分を確保するようにエッティングを終了することで、いわゆるダイヤフラム形状となる。

【 0 0 6 4 】

一般に、単結晶シリコンは、その結晶構造から、{ 111 } 面が、{ 100 } 面に較べ、非常にエッティングされにくいという結晶方向に対するエッティング速度依存性がある。具体的には、単結晶シリコンの { 100 } 面のエッティング速度は、{ 111 } 面のエッティング速度の 200 倍程度となっている。 30

【 0 0 6 5 】

単結晶シリコンに対して結晶異方性エッティングを施す際に使用可能なエッティング液は、TMAH (水酸化テトラメチルアンモニウム)、KOH (水酸化カリウム)、EDP (エチレンジアミン-ピロカテコール-水)、ヒトラジンなどである。

【 0 0 6 6 】

本実施例では、エッティング液として熱酸化膜 2 A と、熱酸化膜 2 B とのエッティングレートの選択比がより大きくなる TMAH (水酸化テトラメチルアンモニウム) 20 % 溶液を使用した。エッティング時には、エッティング液を攪拌しながら温度を 80 °C に保ち、6 時間かけてダイヤフラムの深さ t_{10} が $200 \mu\text{m}$ 、つまりエッティングすることで残る単結晶シリコン基板 1 の厚み t_{11} が、振動子 1 1 の厚み t_4 と同じ、 $100 \mu\text{m}$ となるまでエッティングした。 40

【 0 0 6 7 】

ここで、結晶異方性エッティングを施すために、図 7 を用いて説明したレジスト膜パターン 3 によって形成した開口部 3 a のサイズを規定する t_8 、 t_9 の数値について具体的に説明をする。

【 0 0 6 8 】

開口部 3 a の幅 t_9 、つまりエッティング後のダイヤフラムの幅は、図 1 3 に示すように 50

$t_9 = t_9a + t_9b + t_9c$ となっている。

【0069】

t_9c は、図3で示した振動子11の幅 t_6 と、図1で示した振動子11の周辺に形成する周囲空間12の空間幅 t_7b 、 t_7c を用いて、 $t_9c = t_6 + t_7b + t_7c$ と表すことができる。

【0070】

また、 t_9a 、 t_9b は、それぞれ同じ長さであり、図13に示すように、結晶異方性エッチングを施した際に現れる{111}面と、単結晶シリコン基板1の裏面である{100}面とが55度の角度をなしていることから、ダイヤフラムの深さ t_{10} を用いて $t_9a = t_9b = t_{10} \times 1 / \tan 55^\circ$ と表すことができる。

10

【0071】

したがって、開口部3aの幅 t_9 は、 $t_9 = \{t_{10} \times 1 / \tan 55^\circ\} \times 2 + (t_6 + t_7b + t_7c)$ となる。ここで、 $t_6 = 100 \mu m$ 、 $t_7b = t_7c = 200 \mu m$ 、 $t_{10} = 200 \mu m$ とすると、 $t_9 = 780 \mu m$ となる。

【0072】

上述したような結晶性異方エッチングを行うと、レジスト膜パターン3の開口部3aにおける t_8 方向にも t_9 方向と同様に、{100}面と55度の角度をなす{111}面が現れる。したがって、開口部の長さ t_8 、つまりエッチング後のダイヤフラムの長さは、図3で示した振動子11の長さ t_5 、図1で示した振動子11の周辺に形成する周囲空間12の空間幅 t_7a を用いて、 $t_8 = \{t_{10} \times 1 / \tan 55^\circ\} \times 2 + (t_5 + t_7a)$ となる。ここで、 $t_5 = 2.5 mm$ 、 $t_7a = 200 \mu m$ 、 $t_{10} = 200 \mu m$ とすると、 $t_8 = 2980 \mu m$ となる。

20

【0073】

上述までの説明では、単結晶シリコン基板1全体を図示しながら説明をしたが、説明の都合上、以下の説明においては、図11に領域Wとして示すダイヤフラムが形成された単結晶シリコン基板1のみを用いて説明をする。また、以下の説明では、熱酸化膜2A側に対する加工工程となるため、表面である熱酸化膜2A側を上面にした平面図、及びこの平面図を所定の位置で切断した断面図を用いて説明をする。

【0074】

具体的には、図11に示す領域Wのダイヤフラムが形成された単結晶シリコン基板1を、熱酸化膜2Aを上面とすると、図14のような平面図となり、XX線で切断される断面図は、図15のようになる。

30

【0075】

続いて、熱酸化膜2A上に、図1で示した基準電極4a、圧電体5a、駆動電極6a、検出電極6b、6cを形成するために下部電極膜、圧電膜、上部電極膜を成膜する。単結晶シリコン基板1の熱酸化膜2A上に、下部電極膜4、圧電膜5、上部電極膜6を順に成膜すると、その平面図は図16のようになり、図16に示すXX線で切断した断面図は図17に示すようになる。

【0076】

本実施例では、下部電極膜4、圧電膜5、上部電極膜6を、全て、マグнетロンスパッタ装置を用いて成膜した。

40

【0077】

まず、熱酸化膜2A上に、下部電極膜4を成膜する。本実施例では、まず、マグネットロニンスパッタ装置の条件を、ガス圧：0.5Pa、RFパワー：1kWとして、熱酸化膜2A上にチタン(Ti)を膜厚が50nmとなるように成膜した。続いて、成膜したチタン(Ti)の上に、装置の条件をガス圧：0.5Pa、RFパワー：0.5kWとして、プラチナ(Plt)を膜厚が200nmとなるように成膜した。つまり、チタンと、プラチナとを上記膜厚となるように成膜して下部電極膜4を形成している。

【0078】

次に、下部電極膜4上に圧電膜5を成膜する。本実施例では、まず、 $Pb_{(1+x)}$ (

50

Zr_{0.53}Ti_{0.47}O_{3-y}酸化物をターゲットとして用い、マグнетロンスパッタ装置の条件を、常温、ガス圧：0.7Pa、RFパワー：0.5kWとして、下層電極4として成膜されたプラチナ(Pt)上にチタン酸ジルコン酸鉛(PZT)の圧電体薄膜を膜厚が1μmとなるように成膜した。続いて、チタン酸ジルコン酸鉛(PZT)を成膜した単結晶シリコン基板1を電気炉に入れ、酸素雰囲気下、700、10分間という条件で結晶化熱処理を行うことで圧電膜5を形成した。

【0079】

最後に、圧電膜5上に上部電極膜6を成膜する。本実施例では、マグネットロンスパッタ装置の条件を、ガス圧0.5Pa、RFパワー：0.5kWとして、圧電膜5上にプラチナ(Pt)を膜厚が200nmとなるように成膜した。

10

【0080】

次に、上部電極膜6を加工して駆動電極6a、検出電極6b, 6cを形成する。図18は、駆動電極6a、検出電極6b, 6cが形成された単結晶シリコン基板1の様子を示した平面図であり、図19は、図18で示す単結晶シリコン基板1をXX線で切断した際の断面図である。

【0081】

駆動電極6aは、上述したように振動子11を駆動するための電圧を印加する電極であり、振動子11の中心となるように形成される。また、検出電極6b, 6cは、上述したように振動子11に発生したコリオリ力を検出するための電極であり、駆動電極6aを挟むように駆動電極6aと平行に、且つ接触しないように、振動子11に形成される。

20

【0082】

また、図18に示すように、駆動電極6a、検出電極6b, 6cは、その一方端部が、振動子11の根元である根元ラインRと一致するように形成され、各電極の上記一方端部には、それぞれ端子接合部6a₁, 6b₁, 6c₁が形成される。

【0083】

本実施例では、駆動電極6aの幅t₁₃を50μm、検出電極6b, 6cの幅t₁₄を10μm、駆動電極6a及び検出電極6b, 6cの長さt₁₂を2mm、検出電極6b, 6cの駆動電極6aとの間隔t₁₅をそれぞれ5μmとした。この駆動電極6a、検出電極6b, 6cは、振動子11上に形成される範囲であれば、任意の大きさに設計することができる。また、本実施例では、端子接合部6a₁, 6b₁, 6c₁のそれぞれの長さt₁₆を50μm、幅t₁₇を50μmとした。

30

【0084】

本実施例では、駆動電極6a、検出電極6b, 6c及び端子接合部6a₁, 6b₁, 6c₁を、フォトリソグラフィー技術を用いて、上部電極膜6上にレジスト膜パターンを形成した後、イオンエッチングにより不要な部分の電極膜6を除去することで形成した。

【0085】

本発明は、この駆動電極6a、検出電極6b, 6c及び端子接合部6a₁, 6b₁, 6c₁を形成する際の手法に限定されるものではなく、上述した手法以外にも様々な手法を適用することができる。

40

【0086】

次に、圧電膜5を加工して振動子11上に圧電体5aを形成する。図20は、圧電膜5を加工して圧電体5aが形成された単結晶シリコン基板1の様子を示した平面図であり、図21は、図20で示す単結晶シリコン基板1をXX線で切断した際の断面図である。

【0087】

圧電体5aは、上部電極膜6を加工して形成した駆動電極6a、検出電極6b, 6cを完全に覆うような形状であればどのような形状であってもかまわない。

【0088】

本実施例では、圧電体5aの長さt₁₈を2.2mm、幅t₁₉を90μmとした。このような大きさの圧電体5aは、その中心が振動子11の中心と一致し、一方端部が、振動子11の根元である根元ラインRと一致させるようにする。

50

【0089】

圧電体5aの幅t₁₈は、振動子11の幅t₄以下の幅である必要がある。また、本実施例では、上述した端子接合部6a₁、6b₁、6c₁の下に圧電膜5を、端子接合部6a₁、6b₁、6c₁の各外周より5μmの幅を持たせて残してある。この端子接合部6a₁、6b₁、6c₁の下に残される圧電膜5は、振動型ジャイロセンサ素子10全体の形状サイズにより任意に設定されることになる。

【0090】

本実施例では、フォトリソグラフィー技術を用いて、圧電体5a及び端子接合部6a₁、6b₁、6c₁の下に残す圧電膜5の形状のレジスト膜パターンを形成した後、フッ硝酸溶液による湿式エッチングにより不要な部分の圧電膜5を除去することで、圧電体5aを形成した。10

【0091】

上述したように、本実施例では、圧電体5aを形成するために圧電膜5の不要部分を除去する手法を湿式エッチングとしているが、本発明にはこれに限定されるものではなく、物理的なエッチングであるイオンエッチングによる除去方法や、化学的な作用と物理的な作用でエッチングする反応性イオンエッチング(RIE: Reactive Ion Etching)による除去方法などを適用することができる。

【0092】

次に、下部電極膜4を加工して、振動子11上に基準電極4aを形成する。図22は、下部電極膜4を加工して基準電極4aが形成された単結晶シリコン基板1の様子を示した平面図であり、図23は、図22で示す単結晶シリコン基板1をXX線で切断した際の断面図である。20

【0093】

基準電極4aは、圧電膜5を加工して形成した圧電体5aを完全に覆うような形状であればどのような形状であってもかまわない。

【0094】

本実施例では、基準電極4aの長さt₂₀を2.3mmとし、幅t₂₁を94μmとした。このような基準電極4aは、その中心が振動子11の中心と一致し、一方端部を、振動子11の根元である根元ラインRと一致させるようにする。

【0095】

基準電極4aの幅t₂₀は、振動子11の幅t₄以下の幅である必要がある。また、本実施例では、上述したように除去しなかった圧電膜5の下の下部電極膜4を、上記圧電膜5の外周より5μmの幅を持たせて残してある。この幅に関しては振動型ジャイロセンサ素子10全体の形状サイズにより任意に設定されることになる。30

【0096】

また、基準電極4aと、外部との電気的接合を図るために、図22に示すように下部電極膜4によって配線接続端子Dが形成されている。上述したように、圧電膜5の下に残された下部電極膜4を介して基準電極4aと、配線接続端子Dとは、電気的に接続されている。

【0097】

本実施例では、振動型ジャイロセンサ素子10と、外部との電気的な接続は、ワイヤーボンディングにより行うことを前提としているため、配線接続端子Dの実際に配線される端子部をワイヤーボンディング時に必要となる面積分だけ確保する。40

【0098】

本実施例では、配線接続端子Dの端子部の長さt₂₂を200μm、幅t₂₃を100μmとした。振動型ジャイロセンサ素子10の外部との接合に関しては、接合方法も含めて任意であり、採用する接合方法に応じて、配線接続端子Dの形状を最適となるように設定する。

【0099】

本実施例では、フォトリソグラフィー技術を用いて、図22に示すような形状となるレ

ジスト膜パターンを形成した後、イオンエッチングにより不要な部分の下部電極膜4を除去することで基準電極4a、配線接続端子D、基準電極4aと配線接続端子Dとを電気的に接続する下部電極膜4を形成した。

【0100】

上述したように、本実施例では、基準電極4aを形成するために下部電極膜4の不要部分を除去する手法を、物理的なエッチングであるイオンエッチングとしているが、本発明はこれに限定されるものではなく、化学的なエッチングである湿式エッチングや、化学的な作用と物理的な作用でエッチングする反応性イオンエッチング(R I E : Reactive Ion Etching)による除去方法を適用することができる。

【0101】

次に、駆動電極6a、検出電極6b, 6cの一方端部側にそれぞれ形成されている端子接合部6a₁, 6b₁, 6c₁と、配線接続端子A, B, Cとの電気的接合を円滑にするために平坦化レジスト膜7を形成する。

【0102】

図24は、平坦化レジスト膜7が形成された単結晶シリコン基板1の様子を示した平面図であり、図25は、図24に示す単結晶シリコン基板1をYY線で切断した際の断面図である。

【0103】

上述した図22に示すように、配線接続端子A, B, Cと、端子接合部6a₁, 6b₁, 6c₁とをそれぞれ物理的に接合する際には、圧電体5aを形成する際に残された圧電膜5の端部と、基準電極4aを形成する際に残された下部電極膜4の端部とをそれぞれ通過しなくてはならない。

【0104】

本実施例において、圧電体5aは、圧電膜5を湿式エッチングによってエッチングすることで形成されており、エッチングされた端部は、単結晶シリコン基板1方向へ、逆テバ形状、あるいは、垂直形状となっている。そのため、平坦化レジスト膜7を形成せずに、端子接合部6a₁, 6b₁, 6c₁と、配線接続端子A, B, Cとをそれぞれ電気的に接続するように配線膜を形成すると、上記端部の段差により電気的接続が断たれてしまう虞がある。

【0105】

また、基準電極4aと電気的に接続されている下部電極膜4の端部が露出しているため、平坦化レジスト膜7を形成しないと、駆動電極6a, 検出電極6b, 6cと、基準電極4aとが短絡してしまうことになる。

【0106】

以上の理由により、図24に示すように、端子接合部6a₁, 6b₁, 6c₁上に、平坦化レジスト膜7を形成し、上記圧電膜5の端部の段差をなくし、上記下部電極膜4の端部が露出しないようにする。

【0107】

平坦化レジスト膜7の形状は、上述したように上記圧電膜5の端部の段差をなくし、上記下部電極膜4の端部が露出しない形状であれば任意に設定できる。本実施例では、平坦化レジスト膜7の幅t₂₄を200μm、長さt₂₅を50μmとした。

【0108】

平坦化レジスト膜7は、フォトリソグラフィー技術により、図24に示す個所に所望の形状でパターニングしたレジスト膜を、280~300程度の熱処理を加えることで硬化させる。本実施例では、レジスト膜の厚みを2μm程度としたが、この厚みに関しては、圧電膜5、下部電極膜4の厚みに応じて変化させ、両者の合計の厚み以上とすることが望ましい。本実施例では、レジスト膜を用いて平坦化レジスト膜7を形成しているが、上記理由を回避することの可能な、非導電性の材料であれば、その形成方法も含めて任意である。

【0109】

10

20

30

40

50

次に、駆動電極 6 a、検出電極 6 b, 6 c を外部に接続するための配線処理を施す際に用いる配線接続端子 A, B, C を形成する。図 2 6 は、配線接続端子 A, B, C を形成した単結晶シリコン基板 1 の様子を示す平面図であり、図 2 7 は、図 2 6 に示した単結晶シリコン基板 1 を YY 線で切断した際の断面図である。

【 0 1 1 0 】

図 2 6 に示す配線接続端子 A, B, C は、駆動電極 6 a、検出電極 6 b, 6 c の端子接合部 6 a₁, 6 b₁, 6 c₁ とそれぞれ接続されている。本実施例では、振動型ジャイロセンサ素子 10 と、外部との電気的な接続は、ワイヤーボンディングにより行うことを前提としているため、配線接続端子 A, B, C の実際に配線される端子部を、上述した配線接続端子 D と同様に、ワイヤーボンディング時に必要となる面積分だけ確保する。

10

【 0 1 1 1 】

各配線接続端子 A, B, C は、平坦化レジスト膜 7 の上面を通り、端子接合部 6 a₁, 6 b₁, 6 c₁ とそれぞれ接触するように、熱酸化膜 2 A 上に形成される。配線接続端子 A, B, C と、端子接続部 6 a₁, 6 b₁, 6 c₁ との接合個所である各電極接合部の形状は、任意であるが電気的な接触抵抗を減少させるために 5 μm 四方以上の大さが望ましい。

【 0 1 1 2 】

配線接続端子 A, B, C において、実際に配線が接続される端子部は、上述したようにワイヤーボンディング接合を行うのに必要な面積分を確保可能な形状となる。

20

【 0 1 1 3 】

本実施例では、配線接続端子 A, B, C、それぞれの端子部の長さ t₂₆ を 200 μm、幅 t₂₇ を 100 μm とした。振動型ジャイロセンサ素子 10 の外部との接合に関しては、接合方法も含めて任意であり、採用する接合方法に応じて、配線接続端子 A, B, C の形状を最適となるように設定する。

【 0 1 1 4 】

本実施例では、フォトリソグラフィー技術を用いて、図 2 6 に示すような形状となるレジスト膜パターンを形成した後、配線接続端子 A, B, C をスパッタリングにより形成した。スパッタリングした際に、不要な部分に付着した膜は、レジスト膜パターンを除去する際に、同時に除去する、いわゆるリフトオフの手法にて除去した。

30

【 0 1 1 5 】

具体的には、配線接続端子 A, B, C は、付着力を向上させるためのチタン (Ti) を 20 nm だけ堆積させ、電気抵抗が低く、低コストである銅 (Cu) を 300 nm 堆積させ、さらに、ワイヤーボンディングとの接合を容易にするため、金 (Au) を 300 nm 堆積させることで形成した。なお、この配線接続端子 A, B, C を形成する際に用いる材料及び配線接続端子 A, B, C の形成方法は任意であり、本発明は、上記材料及び形成方法に限定されるものではない。

【 0 1 1 6 】

続いての工程は、図 1 で示したように振動型ジャイロセンサ 10 に対して周囲空間 12 を形成することで片持ち梁の振動子 11 を作製する工程である。図 2 8 は、単結晶シリコン基板 1 に周囲空間 12 を形成することで片持ち梁の振動子 11 が形成された様子を示した平面図であり、図 2 9 は、図 2 8 で示す単結晶シリコン基板 1 を YY 線で切断した様子を示した断面図であり、図 3 0 は、図 2 8 で示す単結晶シリコン基板 1 を XX 線で切断した様子を示した断面図である。

40

【 0 1 1 7 】

図 2 8 に示すように周囲空間 12 は、検出電極 6 b, 6 c が形成されている側の振動子 11 の側面から左右の方向にそれぞれ t_{7b} 及び t_{7c} の幅を有する空間と、振動子 11 の長手方向で振動子 11 の根元ライン R と反対の端部側に t_{7a} の幅を有する空間とによって構成された、いわゆる“コ”の字型の形状をした空間となっている。

【 0 1 1 8 】

本実施例では、t_{7b}, t_{7c} を、それぞれ 200 μm としている。この t_{7b}, t_{7c}

50

c は、周囲空間 12 内の気体の状態や、要求される振動子 11 の振動の質を示す Q 値などによって決定されることになる。

【 0 1 1 9 】

本実施例では、まず、フォトリソグラフィー技術を用いて、図 28 に示すような“コ”の字型の形状のレジスト膜パターンを熱酸化膜 2A 上に形成した後、熱酸化膜 2A をイオンエッティングで除去する。熱酸化膜 2A を除去するには、湿式エッティングでも可能であるが、サイドエッティングが発生することによる寸法誤差を考慮するとイオンエッティングが好適である。

【 0 1 2 0 】

続いて、熱酸化膜 2A が除去された“コ”の字型の単結晶シリコン基板 1 を、反応性イオンエッティング (R I E : Reactive Ion Etching) にてエッティングして貫通させることで周囲空間 12 を形成する。10

【 0 1 2 1 】

本実施例では、誘導結合型プラズマ (I C P : Inductively Coupled Plasma) を備えたエッティング装置を用いて、エッティング工程と、エッティングした個所に側壁保護のための側壁保護膜を成膜する工程とを繰り返す Bosch プロセス (Bosch 社) にて、垂直な側壁面を有する振動子 11 を形成した。

【 0 1 2 2 】

この Bosch プロセスを用いることで、I C P により高密度なプラズマを生成し、エッティングのための SF₆ と、側壁保護のための C₄F₈ のガスを交互に導入することで、毎分 10 μm 程の速度でエッティングしながら、垂直な側壁面を有する振動子 11 を形成することができる。20

【 0 1 2 3 】

以上のプロセスにより、振動型ジャイロセンサ素子 10 の形成に関する、圧電素子形成、形状形成、配線形成の主要工程が終了し、例えば、図 31 に示すように、単結晶シリコン基板 1 内に、振動型ジャイロセンサ素子 10 が複数個、ここでは、5 × 3 個、形成されることになる。

【 0 1 2 4 】

1 枚の単結晶シリコン基板 1 内に形成される振動型ジャイロセンサ素子 10 の数は、図 31 に示すように 5 × 3 個に限らず、設計する振動型ジャイロセンサ素子 10 の大きさ、及び形成する際のそれぞれのピッチにより決定されることになる。30

【 0 1 2 5 】

次の工程では、このように単結晶シリコン基板 1 に形成された複数の振動型ジャイロセンサ素子 10 を、切断し单一の素子とする。単結晶シリコン基板 1 から、振動型ジャイロセンサ素子 10 を分断する際の手法や、寸法は、特に決められたものではなく、分断後の形状も任意である。

【 0 1 2 6 】

本実施例においては、図 32 に示す素子分断線 20 をなぞるように、ダイヤモンドカッターで分断傷を付けた後、手で直接、単結晶シリコン基板 1 を折り、振動型ジャイロセンサ素子 10 を取り出した。なお、単結晶シリコン基板 1 を分断する手法も任意の手法が適用可能であり、例えば、砥石による研削や単結晶シリコン基板 1 の面方位を利用して切斷する手法などでもよい。40

【 0 1 2 7 】

続いて、図 33 に示すように、個々に分断した振動型ジャイロセンサ素子 10 を、I C 基板 21 に貼り付ける。振動型ジャイロセンサ素子 10 と、I C 基板 21 との貼り付け手法は任意であるが、本実施例では、嫌気性接着剤を用いて貼り付けた。

【 0 1 2 8 】

I C 基板 21 に、振動型ジャイロセンサ素子 10 を貼り付けた後、電気的な接続を行う。I C 基板 21 上には、冒頭の図 2 を用いて説明した I C 回路 40 が搭載されている。また、I C 基板 21 には、図 2 で示した AGC 44 の端部と接続された基板端子 22a、同50

期検波回路 4 5 に接続された基板端子 2 2 b , 2 2 c 、図示しない基準電極と接続された基板端子 2 2 d が形成されている。

【 0 1 2 9 】

本実施例では、振動型ジャイロセンサ素子 1 0 の配線接続端子 A , B , C , D と、 I C 基板 2 1 内の基板端子 2 2 a , 2 2 b , 2 2 c , 2 2 d とをそれぞれワイヤーボンディングによる結線方法を用いて電気的接続を行った。この結線方法に関しても任意であり、半導体で用いられる導電性バンプを形成する手法も利用可能である。

【 0 1 3 0 】

次に、図 3 4 に示すように、振動型ジャイロセンサ素子 1 0 及び I C 基板 2 1 上の回路と、外部との接触をなくすためがバー材 3 0 を取り付け、保護をする。カバー材 3 0 の材料は、任意であるが外部のノイズの影響を考慮して S U S など、シールド効果のあるものが望ましい。また、カバー材 3 0 は、振動子 1 1 の振動を妨げない形状とする必要がある。このようにして、角速度センサ 5 0 が形成されることになる。

【 0 1 3 1 】

このように角速度センサ 5 0 を構成する振動型ジャイロセンサ素子 1 0 が備える振動子 1 1 の駆動電極 6 a に、電圧を印加して所定の共振周波数で振動させた場合、振動子 1 1 は、振動子 1 1 の厚み方向である縦方向に縦共振周波数で共振すると共に、振動子 1 1 の幅方向である横方向に横共振周波数で共振することになる。

【 0 1 3 2 】

ところで、振動型ジャイロセンサ素子 1 0 の角速度の検出感度（以下、単に感度と呼ぶ。）は、振動子 1 1 を自励振動させた際の振動量、検出電極 6 b , 6 c で検出される検出信号の信号レベル、検出効率に比例して高くなる。振動型ジャイロセンサ素子 1 0 の感度を高くすることができれば、当該振動型ジャイロセンサ素子 1 0 の性能を大幅に向上させることができる。

【 0 1 3 3 】

例えば、振動子 1 1 の振動量は、駆動電極 6 a の幅を広くして駆動電極 6 a の面積を増加させることで、増やすことができる。また、検出信号の信号レベルは、振動子 1 1 に角速度が印加された際に圧電体 5 a の変化が最も大きくなる振動子 1 1 の根元側を残すように検出電極 6 b , 6 c の長さを調節することで、検出電極の単位面積あたりの平均電荷量が増すため高くすることができる。さらに、検出効率は、検出電極 6 b , 6 c の振動子 1 1 に対する位置を適切に決めることで、上げることができる。

【 0 1 3 4 】

上述の説明では、振動子 1 1 に形成する駆動電極 6 a の幅 t 1 3 、検出電極 6 b , 6 c の長さ t 1 2 、検出電極 6 b , 6 c の振動子 1 1 上での位置を固定的に、例えば、図 1 8 に示すように記載しているが、このままだと最適な感度とはなっていない。そこで、以下の説明において、駆動電極 6 a の幅、検出電極 6 b , 6 c の長さ、検出電極 6 b , 6 c の振動子 1 1 上での位置を変化させ、それぞれの感度を測定し、振動型ジャイロセンサ素子 1 0 の感度を最適にする適切な駆動電極 6 a の幅、適切な検出電極 6 b , 6 c の長さ、適切な検出電極 6 b , 6 c の振動子 1 1 上の位置を決定する。

【 0 1 3 5 】

このとき、電極膜 6 から駆動電極 6 a 、検出電極 6 b , 6 c を形成する工程は、イオンエッチングする際に電極膜 6 上に形成するレジスト膜パターンの形状を変える以外は、上述した説明と全く同様であるため説明を省略する。

【 0 1 3 6 】

（駆動電極幅）

まず、駆動電極 6 a の幅を変化させた場合について説明をする。なお、上述までの説明においては、駆動電極 6 a の幅を t 1 3 、検出電極 6 b , 6 c の幅を t 1 4 として説明しているが、以下の説明においては、駆動電極 6 a の幅を W 0 、検出電極 6 b , 6 c の幅をそれぞれ W 1 , W 2 として再定義する。

【 0 1 3 7 】

10

20

30

40

50

図35に、駆動電極6aの幅W0を変化させた振動型ジャイロセンサ素子10を示し、図36に、この振動型ジャイロセンサ素子10の感度を測定した結果を示す。

【0138】

なお、駆動電極6aの幅W0を変化させることに伴って、以下の条件を満たしながら、検出電極6b, 6cの幅W1, W2も変化することになる。検出電極6b, 6cの幅W1, W2を変化させる際の条件は、駆動電極6aと、検出電極6b, 6cとの間隔を振動子11が良好に駆動可能な程度確保することと、振動子11の側壁面11b, 11c側からある程度の距離を確保して検出電極6b, 6cを配置することの2つである。

【0139】

図36の横軸である駆動電極幅は、振動子11上に形成した駆動電極6aの幅W0と、検出電極6b, 6cの幅W1, W2との総和である有効圧電膜幅W($W = W_0 + W_1 + W_2$)に対する駆動電極6aの幅W0の比(W_0 / W)、つまり、駆動電極6aの幅W0を、有効圧電薄膜幅Wを1としたときの相対値で示している。なお、以下の説明においては、駆動電極6aの幅W0を相対値で表す場合は、駆動電極6aの相対幅と呼ぶ。

【0140】

また、図36の縦軸である感度は、振動子11を自励振動させた場合の振動子11の振動量と、検出電極6b, 6cから検出される検出信号との積で求められる感度を、振動子11上に標準電極を形成した場合に得られる感度を1(a.u)として、この相対値で示している。つまり、図36に示す感度が1(a.u)以上であると、振動子11上に標準電極を形成した振動型ジャイロセンサ素子10の感度を上回っている。

【0141】

標準電極とは、図37に示すように、駆動電極6aの幅W0と、検出電極6b, 6cの幅W1, W2とを、 $W_0 : W_1 : W_2 = 2 : 1 : 1$ とし、駆動電極6aと、検出電極6b, 6cとの間隔をそれぞれ限りなく0となるようにし、さらに、検出電極6b, 6cの振動子11上の設置位置を振動11の側壁面11b, 11c方向にそれぞれ限りなく近づけて配置した場合の駆動電極6a, 検出電極6b, 6cのことである。

【0142】

また、駆動電極6a、検出電極6b, 6cの長さは、図37に示すように、振動子11の根元ラインRからそれぞれの電極領域の重心位置までの距離とし、それぞれL1, L2として定義する。駆動電極6a、検出電極6b, 6cが標準電極である場合、 $L_1 = L_2$ とする。

【0143】

したがって、駆動電極6a、検出電極6b, 6cが標準電極である場合、標準電極6aの幅を上述した相対幅で表すと、 $W_0 : W_1 : W_2 = 2 : 1 : 1$ であることから、 $2 / (2 + 1 + 1) = 0.5$ となり、このときの感度を1(a.u)とする。

【0144】

図36に示すように、駆動電極6aの相対幅を0.5から増加させていくと、感度は1(a.u)から1.5(a.u)程度まで上昇をする。そして、感度は、駆動電極6aの相対幅の増加に伴い減少していく、相対幅が0.95のとき再び1(a.u)となる。そして、駆動電極6aの相対幅が1となるときに、感度は、0.6(a.u)程度となる。よって、振動型ジャイロセンサ素子10の感度は、 $0.5 < \text{相対幅} (W_0 / W) < 0.95$ の範囲において、駆動電極6a、検出電極6b, 6cを標準電極とした場合の感度1.0(a.u)を大幅に上回ることになる。

【0145】

ところで、図36に示すように、駆動電極6aの相対幅が、 $0.95 < \text{相対幅} (W_0 / W) < 1$ の範囲での感度の低下は、振動型ジャイロセンサ素子10を、図2に示すように、IC回路40と接続し、角速度センサ50を構成した場合の、IC回路40の影響によるものである。このように、駆動電極6aの相対幅が $0.95 < \text{相対幅} (W_0 / W) < 1$ の範囲において、振動型ジャイロセンサ素子10の感度は、電子回路に依存することになる。これは、IC回路40を改良することで容易に改善でき、 $0.95 < \text{相対幅} (W_0 / W) < 1$

$W) < 1$ の範囲においても、 $1(a.u)$ 以上の感度とすることが可能である。

【0146】

したがって、振動子 11 上に標準電極を形成した振動型ジャイロセンサ素子 10 の感度、 $1(a.u)$ 以上となる駆動電極 6a の相対幅は、IC 回路 40 といった振動型ジャイロセンサ素子 10 を駆動させる電子回路の影響を無視した場合には、 $0.5 <$ 相対幅 (W_0/W) < 1 で規定され、電子回路の影響を厳密に考慮した場合には、 $0.5 <$ 相対幅 (W_0/W) < 0.95 で規定されることになる。つまり、この相対幅となるように駆動電極 6a の幅 W_0 を決定することで、振動型ジャイロセンサ素子 10 の感度を高感度にすることができる。

【0147】

(検出電極長さ) 10

続いて、検出電極 6a の長さを変化させた場合について説明をする。図 38 に、検出電極 6b, 6c の長さを変化させた振動型ジャイロセンサ素子 10 を示し、図 39 に、この振動型ジャイロセンサ素子 10 の感度を測定した結果を示す。

【0148】

図 39 の横軸である検出電極長さは、図 38 に示すように、振動子 11 の根元ライン R から駆動電極 6a の重心位置までの距離を L1、同じく根元ライン R から検出電極 6b, 6c の重心位置までの距離を L2 としたとき、L1 に対する L2 の比 ($L2/L1$) として示している。

【0149】

つまり、図 39 の横軸の検出電極の長さは、振動子 11 の根元ライン R から検出電極 6b, 6c の重心位置までの距離 L2 を、根元ライン R から、駆動電極 6a の重心位置までの距離を 1 としたときの相対値として示している。なお、以下の説明においては、検出電極 6b, 6c の長さを相対値で表す場合は、検出電極 6b, 6c の相対長さと呼ぶ。

【0150】

また、図 39 の縦軸である感度は、振動子 11 を自励振動させた場合の振動子 11 の振動量と、検出電極 6b, 6c から検出される検出信号との積で求められる感度を、振動子 11 上に標準電極を形成した場合の感度を $1(a.u)$ とした相対値で示している。なお、標準電極については、図 37 を用いて、既に説明をしているので省略をする。

【0151】

ところで、駆動電極 6a、検出電極 6b, 6c が標準電極である場合の検出電極 6b, 6c の長さを上述した相対長さで表すと、 $L1 = L2$ であるため、 $L2/L1 = 1$ となる。このときの感度を $1(a.u)$ とする。

【0152】

一方、本発明においては、検出電極 6b, 6c の長さについては、標準電極を振動子 11 上に形成させた際に得られる感度を 20% 向上させるように検出電極 6b, 6c の長さを規定することにする。したがって、図 39 に示すように、振動型ジャイロセンサ素子 10 の感度を、標準電極における感度、 $1(a.u)$ よりも 20% 向上させた $1.2(a.u)$ 以上とするには、検出電極 6b, 6c の相対長さを 0.15 相対長さ ($L2/L1$) < 0.75 の範囲で規定すればよいことになる。

【0153】

ところで、図 38 に示すように、検出電極 6b, 6c の相対長さが、 $0 <$ 相対長さ ($L2/L1$) < 0.15 の範囲での感度の低下は、振動型ジャイロセンサ素子 10 を、図 2 に示すように、IC 回路 40 と接続し、角速度センサ 50 を構成した場合の、IC 回路 40 の影響によるものである。このように、検出電極 6b, 6c の相対長さが、 $0 <$ 相対長さ ($L2/L1$) < 0.15 の範囲において、振動型ジャイロセンサ素子 10 の感度は、電子回路に依存することになる。これは、IC 回路 40 を改良することで容易に改善でき、 $0 <$ 相対長さ ($L2/L1$) < 0.15 の範囲においても、 $1.2(a.u)$ 以上の感度とすることが可能である。

【0154】

10

20

30

40

50

したがって、振動子 11 上に標準電極を形成した振動型ジャイロセンサ素子 10 の感度、 $1 \cdot 2$ ($a \cdot u$) 以上となる検出電極 6b, 6c の相対長さは、IC 回路 40 といった振動型ジャイロセンサ素子 10 を駆動させる電子回路の影響を無視した場合には、 $0 <$ 相対長さ (L_2 / L_1) $0 \cdot 75$ で規定され、電子回路の影響を厳密に考慮した場合には、 $0 \cdot 15$ 相対長さ (L_2 / L_1) $0 \cdot 75$ で規定されることになる。つまり、この相対長さとなるように振動子 11 の根元ライン R からの検出電極 6b, 6c の重心位置までの距離 L_2 を決定することで、振動型ジャイロセンサ素子 10 の感度を高感度にすることができる。

【0155】

(検出電極位置)

10

次に、検出電極 6b, 6c の振動子 11 上における位置を変化させた場合について説明をする。なお、上述までの説明においては、振動子 11 の幅を t_6 として説明しているが、以下の説明においては、振動子 11 の幅を S として再定義する。

【0156】

図 40 に、検出電極 6b, 6c の振動子 11 上における位置を変化させた振動型ジャイロセンサ素子 10 を示し、図 41 に、この振動型ジャイロセンサ素子 10 の感度を測定した結果を示す。

【0157】

図 41 の横軸である検出電極位置は、検出電極 6b においては、図 40 に示すように、振動子 11 の側壁面 11b から検出電極 6b の幅方向の中心までの最短距離を P_1 としたとき、振動子 11 の幅 S に対する P_1 の比 (P_1 / S) として示している。一方、検出電極 6c においては、同じく図 40 に示すように、振動子 11 の側壁面 11c から検出電極 6c の幅方向の中心までの最短距離を P_2 としたとき、振動子 11 の幅 S に対する P_2 の比 (P_2 / S) として示している。

20

【0158】

つまり、図 41 の横軸の検出電極位置は、振動子 11 の側壁面 11b, 11c から検出電極 6b, 6c の幅方向の中心位置までの距離 P_1, P_2 を、それぞれ振動子 11 の幅 S を 1 としたときの相対値として示している。なお、以下の説明においては、検出電極 6b, 6c の位置を相対値で表す場合は、検出電極 6b, 6c の相対位置と呼ぶ。

30

【0159】

また、図 41 の縦軸である感度は、振動子 11 を自励振動させた場合の振動子 11 の振動量と、検出電極 6b, 6c から検出される検出信号との積で求められる感度を、振動子 11 上に標準電極を形成した場合の感度を 1 ($a \cdot u$) とした相対値で示している。なお、標準電極については、図 37 を用いて、既に説明をしているので省略をする。

【0160】

ところで、駆動電極 6a、検出電極 6b, 6c が標準電極である場合の検出電極 6b, 6c は、各電極間の間隔が限りなく 0 に近く、振動子 11 の側壁面 11b, 11c 方向にそれぞれ限りなく近づけて配置されている。したがって、検出電極 6b, 6c の位置を、上述した相対位置で表すと、振動子 11 の側壁面 11b, 11c から検出電極 6b, 6c の幅方向の中心までの最短距離 P_1, P_2 は、図 37 に示すように、それぞれ $0 \cdot 125$ となる。このときの感度を、 1 ($a \cdot u$) とする。

40

【0161】

図 41 に示すように、検出電極 6b, 6c の相対位置を $0 \cdot 125$ からマイナス方向、つまり振動子 11 の側壁面 11b, 11c 方向に変化させていくと、感度は 1 ($a \cdot u$) から 2 ($a \cdot u$) 程度まで上昇する。そして、感度は、検出電極 6b, 6c の相対位置の側壁面 11b, 11c 方向への変化に伴い、減少していく、相対位置が $0 \cdot 04$ のとき再び 1 ($a \cdot u$) となり、更なる変化に応じて 1 ($a \cdot u$) 以下となる。

【0162】

よって、振動型ジャイロセンサ素子 10 の感度は、 $0 \cdot 04$ 相対位置 (P_1 / S) $< 0 \cdot 125$ 、 $0 \cdot 04$ 相対位置 (P_2 / S) $< 0 \cdot 125$ の範囲において、駆動電極 6

50

a、検出電極 6 b , 6 c を標準電極とした場合の感度 1 . 0 (a . u) を大幅に上回ることになる。

【 0 1 6 3 】

ところで、図 4 1 に示すように、検出電極 6 b , 6 c の相対位置が、 $0 < \text{相対位置 (P1/S)} < 0 . 0 4$ 、 $0 < \text{相対位置 (P2/S)} < 0 . 0 4$ の範囲での感度の低下は、振動型ジャイロセンサ素子 1 0 を、図 2 に示すように、I C 回路 4 0 と接続し、角速度センサ 5 0 を構成した場合の、I C 回路 4 0 の影響によるものである。

【 0 1 6 4 】

このように、検出電極 6 b , 6 c の相対長さが $0 < \text{相対位置 (P1/S)} < 0 . 0 4$ 、 $0 < \text{相対位置 (P2/S)} < 0 . 0 4$ の範囲において、振動型ジャイロセンサ素子 1 0 の感度は、電子回路に依存することになる。これは、I C 回路 4 0 を改良することで容易に改善でき、 $0 < \text{相対位置 (P1/S)} < 0 . 0 4$ 、 $0 < \text{相対位置 (P2/S)} < 0 . 0 4$ の範囲においても、1 (a . u) 以上の感度とすることが可能である。10

【 0 1 6 5 】

したがって、振動子 1 1 上に標準電極を形成した振動型ジャイロセンサ素子 1 0 の感度、1 (a . u) 以上となる検出電極 6 b , 6 c の相対長さは、I C 回路 4 0 といった振動型ジャイロセンサ素子 1 0 を駆動させる電子回路の影響を無視した場合には、 $0 < \text{相対位置 (P1/S)} < 0 . 1 2 5$ 、 $0 < \text{相対位置 (P2/S)} < 0 . 1 2 5$ で規定され、電子回路の影響を厳密に考慮した場合には、 $0 . 0 4$ 相対位置 (P1 / S) $< 0 . 1 2 5$ 、 $0 . 0 4$ 相対位置 (P2 / S) $< 0 . 1 2 5$ で規定されることになる。つまり、この相対位置となるように検出電極 6 b , 6 c の位置を決定することで、振動型ジャイロセンサ素子 1 0 の感度を高感度にすることができます。20

【 0 1 6 6 】

このように、振動型ジャイロセンサ素子 1 0 は、駆動電極 6 a の幅、検出電極 6 b , 6 c の長さ、検出電極 6 b , 6 c の位置を規定することで、振動子 1 1 上に標準電極を形成した場合と比較して感度を飛躍的に向上させることができる。

【 0 1 6 7 】

なお、上述した説明では、駆動電極 6 a の幅、検出電極 6 b , 6 c の長さ、検出電極 6 b , 6 c の位置をそれぞれ単独で規定しているが、これは、説明のためであって、上述した条件を任意に組み合わせて、振動子 1 1 上に駆動電極 6 a , 検出電極 6 b , 6 c を形成し、感度を向上させることも当然可能である。30

【 0 1 6 8 】

また、上述した説明では、駆動電極 6 a 、検出電極 6 b , 6 c の形状は、全て矩形として記載しているが、本発明は、このように各種電極の形状に限定されるものではない。例えば、図 4 2 に示すように、駆動電極 6 a , 検出電極 6 b , 6 c の電極形状を台形形状とすることも可能である。

【 0 1 6 9 】

駆動電極 6 a を図 4 2 に示すような台形形状とすることで、電極面積が増加するため、振動型ジャイロセンサ素子 1 0 の感度を向上させることができる。また、検出電極 6 b , 6 c を、図 4 2 に示すような、根元ライン R 側が末広がりとなるような台形形状とすることで、角速度印加時に最も変動が大きくなる振動子 1 1 の根元ライン R 側の検出電極 6 b , 6 c の面積が増加し、当該検出電極 6 b , 6 c で検出される検出信号レベルを高くすることができるため、振動型ジャイロセンサ素子 1 0 の感度を向上させることができる。40

【 0 1 7 0 】

このように、駆動電極 6 a , 検出電極 6 b , 6 c の形状を台形形状とし、上述した駆動電極 6 a の幅、検出電極 6 b , 6 c の長さ、検出電極 6 b , 6 c の位置を規定することで、相乗効果により、さらに振動型ジャイロセンサ素子 1 0 の感度を向上させることができる。

【 0 1 7 1 】

なお、実施例においては、上述した手法によって形成した振動型ジャイロセンサ素子 1

0を一例として示し、この振動型ジャイロセンサ素子10が備える振動子11上に形成する駆動電極6aの幅、検出電極6b, 6cの長さ、検出電極6b, 6cの振動子11上の位置を規定するようにしているが、本発明は、これに限定されるものではなく、単結晶シリコン基板上に薄膜形成プロセスによって形成された下部電極、圧電薄膜、上部電極を有する片持ち梁形状の振動子を備え、圧電薄膜の圧電効果を利用して角速度を検出する振動型ジャイロセンサ素子に対して広く適用することができる。

【図面の簡単な説明】

【0172】

【図1】本発明を実施するための最良の形態として示す振動型ジャイロセンサ素子について説明するための斜視図である。
10

【図2】同振動型ジャイロセンサ素子を備えた角速度センサの構成について説明するための図である。

【図3】同振動型ジャイロセンサ素子が備える振動子について説明するための斜視図である。

【図4】同振動型ジャイロセンサ素子について説明するための平面図である。

【図5】同振動型ジャイロセンサ素子を製造する際に用いる単結晶シリコン基板について説明するための平面図である。

【図6】図5に示す単結晶シリコン基板をXX線で切断した際の断面図である。

【図7】単結晶シリコン基板にレジスト膜パターンを形成した様子を示す平面図である。

【図8】図7に示す単結晶シリコン基板をXX線で切断した際の断面図である。

【図9】単結晶シリコン基板の熱酸化膜を除去した際の様子を示す平面図である。

【図10】図9に示す単結晶シリコン基板をXX線で切断した際の断面図である。

【図11】単結晶シリコン基板に結晶異方性エッティングを施した様子を示す平面図である。

【図12】図11に示す単結晶シリコン基板XX線で切断した際の断面図である。

【図13】図12に示す領域Aを拡大して示した断面図である。

【図14】単結晶シリコン基板の表面側の様子を示した平面図である。

【図15】図14に示す単結晶シリコン基板をXX線で切断した際の断面図である。

【図16】下部電極膜、圧電膜、上部電極膜が形成された単結晶シリコン基板の様子を示す平面図である。
20

【図17】図16に示す単結晶シリコン基板をXX線で切断した際の断面図である。

【図18】駆動電極、検出電極が形成された単結晶シリコン基板の様子を示す平面図である。

【図19】図18に示す単結晶シリコン基板をXX線で切断した際の断面図である。

【図20】圧電体が形成された単結晶シリコン基板の様子を示す平面図である。

【図21】図20に示す単結晶シリコン基板をXX線で切断した際の断面図である。

【図22】基準電極が形成された単結晶シリコン基板の様子を示す平面図である。

【図23】図22に示す単結晶シリコン基板をXX線で切断した際の断面図である。

【図24】平坦化レジスト膜が形成された単結晶シリコン基板の様子を示す平面図である。

【図25】図24に示す単結晶シリコン基板をYY線で切断した際の断面図である。
40

【図26】配線接続端子が形成された単結晶シリコン基板の様子を示す平面図である。

【図27】図26に示す単結晶シリコン基板をYY線で切断した際の断面図である。

【図28】振動子の周辺に反応性イオンエッティングにより周囲空間が形成された単結晶シリコン基板の様子を示す平面図である。

【図29】図28に示す単結晶シリコン基板をYY線で切断した際の断面図である。

【図30】図28に示す単結晶シリコン基板をXX線で切断した際の断面図である。

【図31】複数の振動型ジャイロセンサ素子が形成された単結晶シリコン基板を示す平面図である。

【図32】単結晶シリコン基板に形成された複数の振動型ジャイロセンサ素子を切断する

50

際の切断線を示した単結晶シリコン基板の様子を示す平面図である。

【図33】振動型ジャイロセンサ素子をIC基板上に貼り付けた際の様子を示す平面図である。

【図34】振動型ジャイロセンサ素子を備える角速度センサにカバー材を取り付けた際の様子を示す平面図である。

【図35】振動型ジャイロセンサ素子において、変化させる駆動電極の幅について説明するための図である。

【図36】駆動電極の相対幅と、感度との関係を示した図である。

【図37】標準電極について説明するための図である。

【図38】振動型ジャイロセンサ素子において、変化させる検出電極の長さについて説明するための図である。 10

【図39】検出電極の相対長さと、感度との関係を示した図である。

【図40】振動型ジャイロセンサ素子において、変化させる検出電極の位置について説明するための図である。

【図41】検出電極の相対位置と、感度との関係を示した図である。

【図42】駆動電極、検出電極の形状を矩形形状以外とした場合の一例を示した図である。

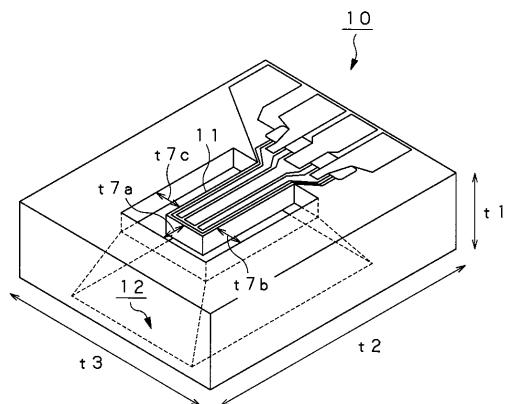
。

【符号の説明】

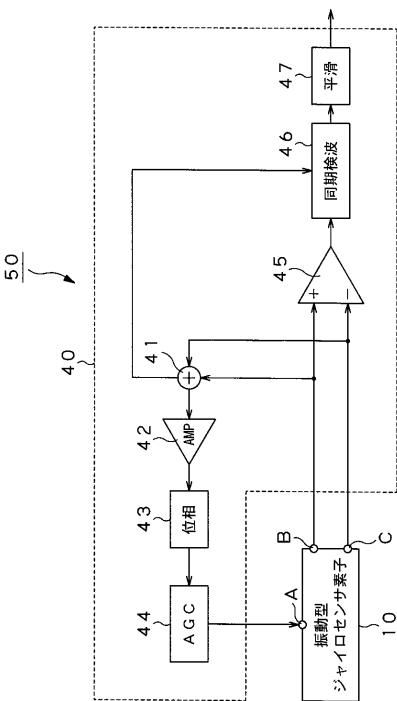
【0173】

1 単結晶シリコン基板、4a 基準電極、5a 圧電体、6a 駆動電極、6b, 6c 検出電極、10 振動型ジャイロセンサ素子、11 振動子、12, 周囲空間、R 根元ライン 20

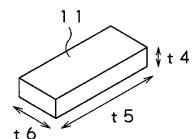
【図1】



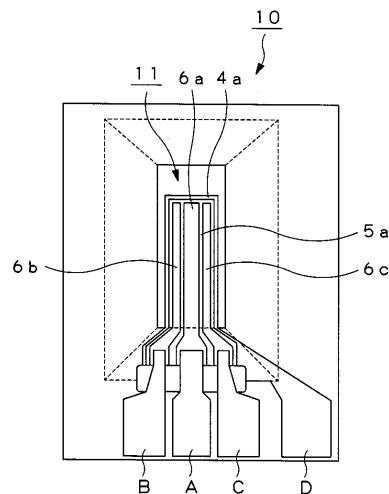
【図2】



【図3】

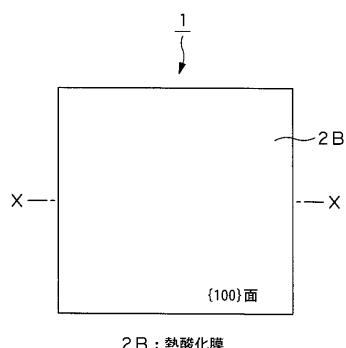


【図4】



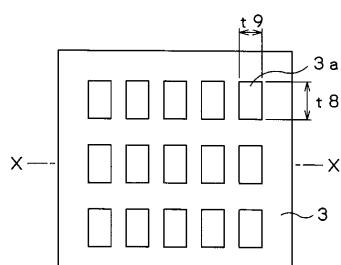
4a : 基準電極
 5a : 圧電体
 6a : 駆動電極
 6b, 6c : 検出電極
 10 : 振動型ジャイロセンサ素子
 11 : 振動子
 A, B, C, D : 配線接続端子

【図5】



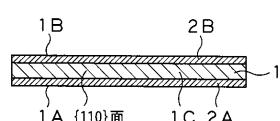
2B : 热酸化膜

【図7】



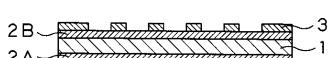
3 : レジスト膜パターン

【図6】



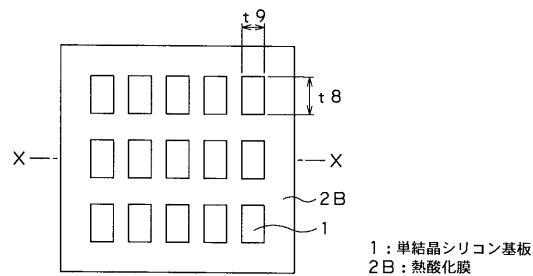
1 : 单結晶シリコン基板
 2A : 热酸化膜
 2B : 热酸化膜

【図8】

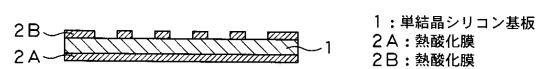


1 : 单結晶シリコン基板
 2A : 热酸化膜
 2B : 热酸化膜
 3 : レジスト膜パターン

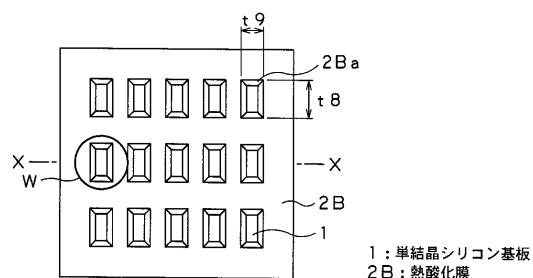
【図9】



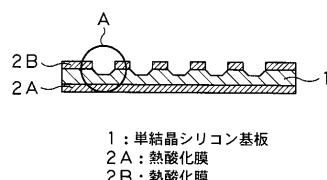
【図10】



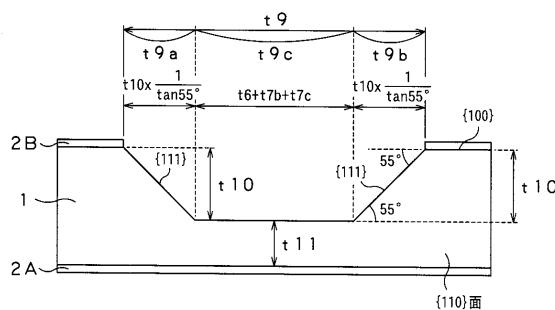
【図11】



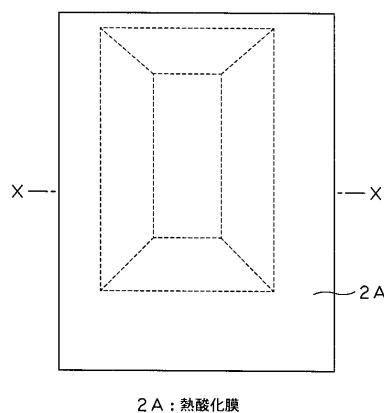
【図12】



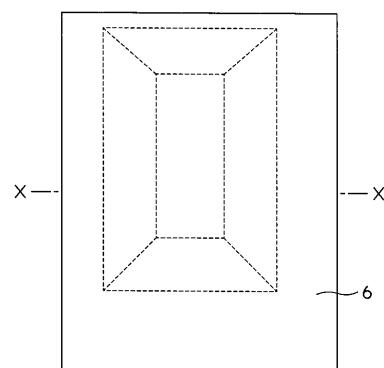
【図13】



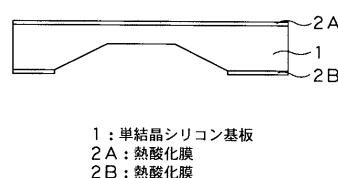
【図14】



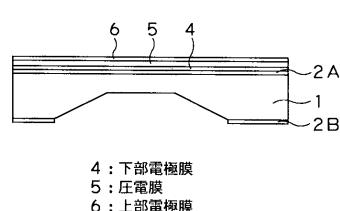
【図16】



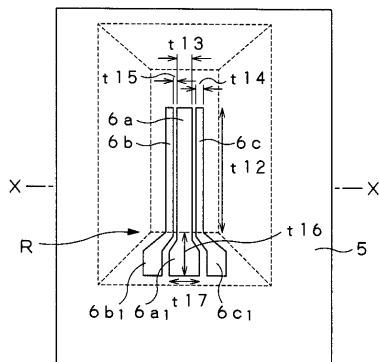
【図15】



【図17】

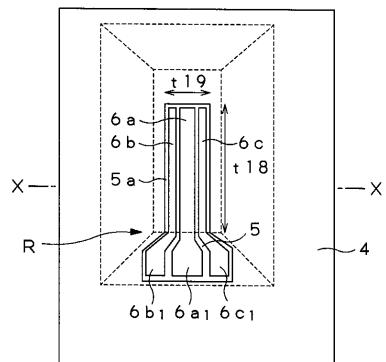


【図18】



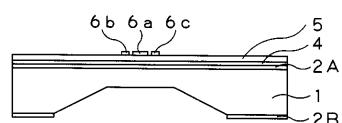
5:圧電膜
6a:駆動電極
6b,6c:検出電極
6a₁,6b₁,6c₁:端子接合部

【図20】

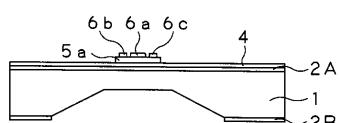


4:下部電極膜
5:圧電膜
5a:圧電体

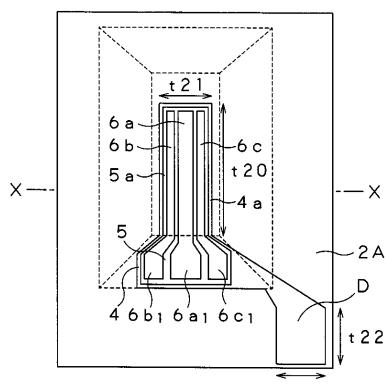
【図19】



【図21】

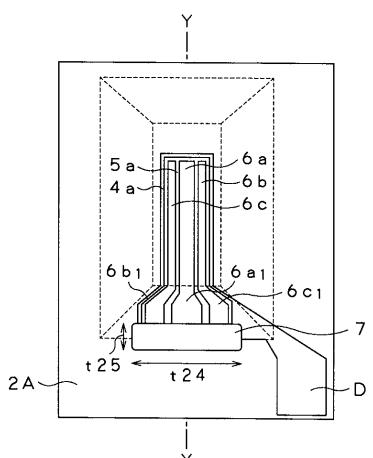


【図22】



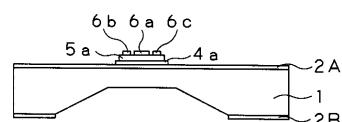
4:下部電極膜
4a:基準電極
5:圧電膜
5a:圧電体
D:配線接続端子

【図24】

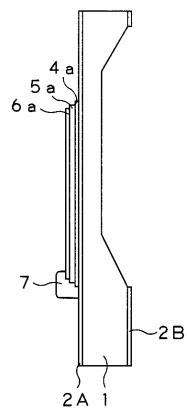


7:平坦化レジスト膜

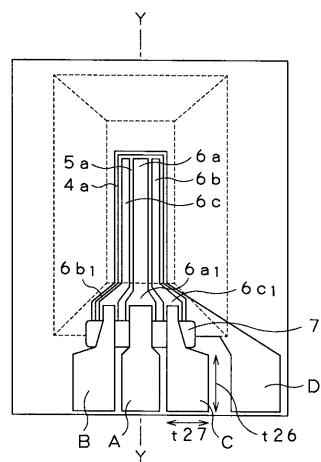
【図23】



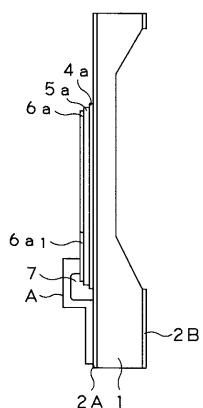
【図25】



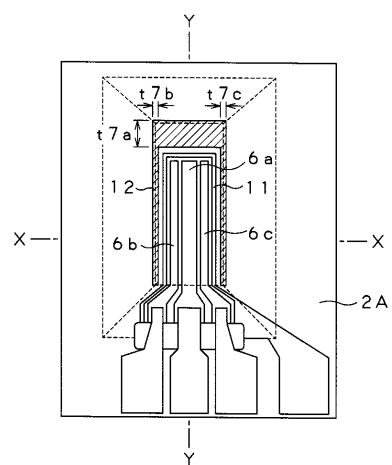
【図26】



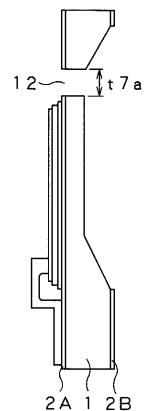
【図27】



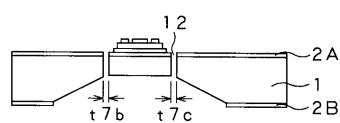
【図28】



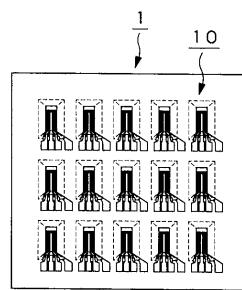
【図29】



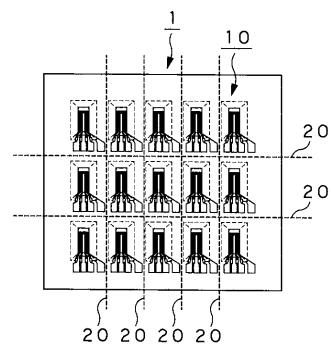
【図30】



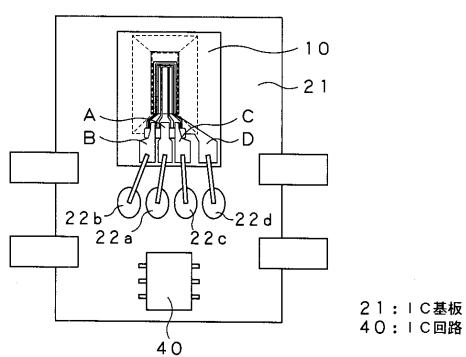
【図31】



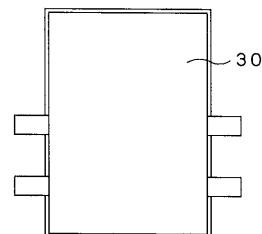
【図32】



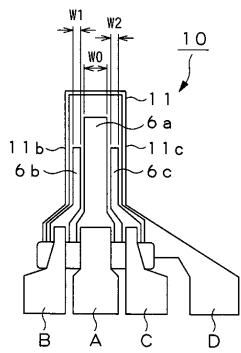
【図33】



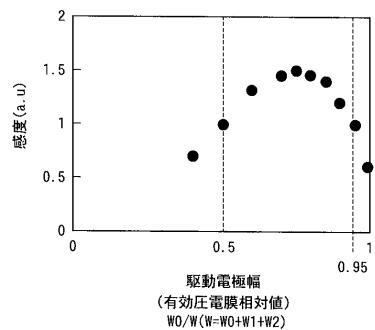
【図34】



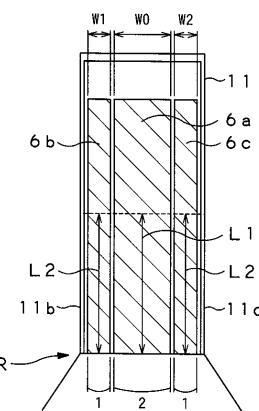
【図35】



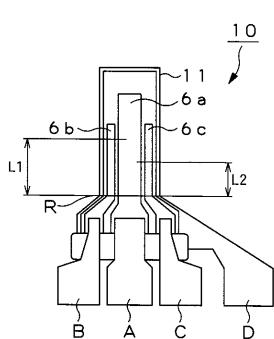
【図36】



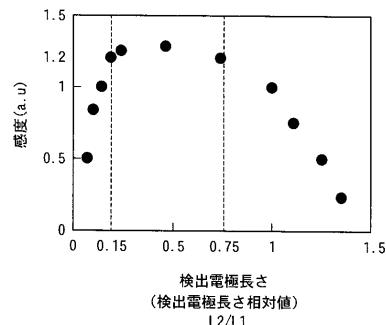
【図37】



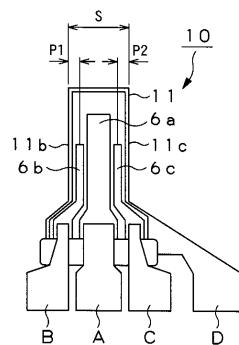
【図38】



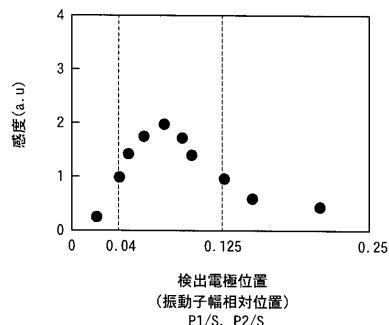
【図39】



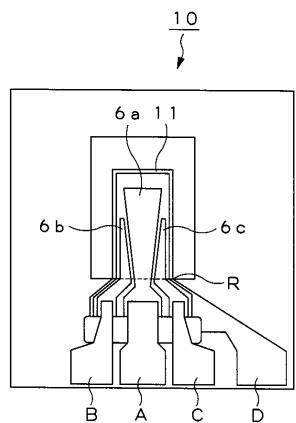
【図40】



【図41】



【図42】



フロントページの続き

(72)発明者 本多 順一
東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 稲熊 輝往
東京都品川区北品川6丁目7番35号 ソニー株式会社内

F ターム(参考) 2F105 AA02 AA08 BB02 BB13 BB14 CC06 CD02 CD06 CD13