(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 3 月 26 日(26.03.2015)

WIPO | PCT

(10) 国際公開番号
WO 2015/041012 A1

(51) 国際特許分類:
G09G 3/36 (2006.01) *G09G 3/20* (2006.01)
G02F 1/133 (2006.01) *G09G 3/34* (2006.01)

(21) 国際出願番号: PCT/JP2014/072306

(22) 国際出願日: 2014 年 8 月 26 日(26.08.2014)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2013-196036 2013 年 9 月 20 日(20.09.2013) JP

(71) 出願人: シャープ株式会社 (SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町２２番２２号 Osaka (JP).

(72) 発明者: 関　文隆(SEKI, Fumitaka).

(74) 代理人: 特許業務法人ＨＡＲＡＫＥＮＺＯ ＷＯＲＬＤ ＰＡＴＥＮＴ ＆ ＴＲＡＤＥＭＡＲＫ (HARAKENZO WORLD PATENT & TRADEMARK); 〒5300041 大阪府大阪市北区天神橋２丁目北２番６号　大和南森町ビル Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH,

[続葉有]

(54) **Title**: CONTROL DEVICE, DYNAMIC BACKLIGHT CONTROL PROGRAM, AND CONTROL DEVICE CONTROLLING METHOD

(54) 発明の名称 : 制御装置、動的バックライト制御プログラムおよび制御装置の制御方法

図 1

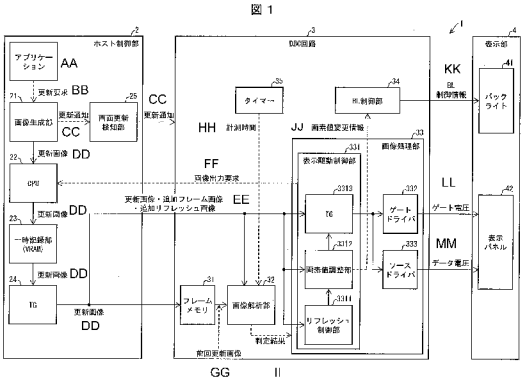


FIG. 1:
2 Host control unit
3 DBC circuit
4 Display unit
21 Image generation unit
23 Temporary recording unit (VRAM)
25 Screen update detection unit
31 Frame memory
32 Image analysis unit
33 Image processing unit
34 BL control unit
35 Timer
41 Backlight
42 Display panel
331 Display drive control unit
332 Gate driver
333 Source driver
3311 Refresh control unit
3312 Pixel value adjustment unit
AA Application
BB Update request
CC Update notification
DD Updated image
EE Updated image/additional frame image/additional refresh image
FF Image output request
GG Preceding updated image
HH Measurement time
II Determination result
JJ Pixel value change information
KK BL control information
LL Gate voltage
MM Data voltage

(57) **Abstract**: The present invention comprises: an image analysis unit (32) which determines whether an image is a still image or a video; an image processing unit (33) which, if it is determined that the image is a video, performs control such that pixel values of pixels of a display screen are changed so as to be higher than before the determination; and a BL control unit (34) which performs control such that the brightness of a backlight (41) is decreased so as to be lower than before the determination.

(57) 要約:　画像が静止画か動画かを判定する画像解析部（３２）と、動画であると判定された場合、表示画面の各画素の画素値を判定前よりも高く変更する制御を行う画像処理部（３３）と、バックライト（４１）の輝度を判定前よりも低下させる制御を行うＢＬ制御部（３４）と、を備える。

WO 2015/041012 A1

PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明　細　書

発明の名称 ：

制御装置、動的バックライト制御プログラムおよび制御装置の制御方法

技術分野

[0001] 本発明は、制御装置、動的バックライト制御プログラムおよび制御装置の制御方法に関する。

背景技術

[0002] 近年、インジウム（Ｉｎ）、ガリウム（Ｇａ）、および亜鉛（Ｚｎ）を用いた酸化物半導体によってＴＦＴ（Thin Film Transistor）を構成した液晶表示パネル（以下、酸化物半導体液晶パネルと略称する）の開発が進められている。酸化物半導体液晶パネルを用いた場合、ＴＦＴのＯＮ／ＯＦＦ特性を利用することで電荷保持特性の高い液晶表示パネルを実現でき、リフレッシュ間隔を長く取ること（低リフレッシュレート駆動）が可能となり、消費電力の小さい表示装置（以下、「液晶表示装置」という）を実現できる。

[0003] 一方、液晶表示装置の消費電力の削減を可能とする技術として、ダイナミック（動的）バックライト制御（Dynamic Backlight Control：以下、ＤＢＣと略称する）技術が、液晶テレビや携帯端末など幅広い分野で活用されている。このＤＢＣに関する技術の一例として、特許文献１の液晶ドライバがある。この液晶ドライバでは、静止画領域と動画領域とで画素値の伸張率を異ならせ、動画領域だけ表示輝度を高くすることで、低消費電力と視認性向上との両立を可能にしている。

先行技術文献

特許文献

[0004] 特許文献1：日本国公開特許公報「特開２００８－８３６０４号公報（２００８年４月１０日公開）」

発明の概要

発明が解決しようとする課題

[0005] しかしながら、上述した酸化物半導体液晶パネルおよびＤＢＣは、ともに消費電力を削減する技術（またはデバイス）であるが、これらを単純に組合せた場合、一方の動作を改善すると、他方の動作に対して負に作用し、各技術の効果が低減してしまうという問題点がある。例えば、酸化物半導体液晶パネルを用いた表示装置では、低リフレッシュ駆動を実現し、不要なフレーム画像を発生させないことで消費電力を削減する。

[0006] 一方、ＤＢＣでは、急激な画像処理および急激なバックライト制御（以下、単に「ＢＬ制御」という）による表示のチラつきを軽減するために、複数のフレーム画像にわたり段階的に制御を行う必要がある。このため、ＤＢＣを行うフレーム画像の数は、できるだけ多いことが好ましい。

[0007] 以上により、酸化物半導体液晶パネルとＤＢＣとを単純に組合せた場合、必要以上に余分なフレーム画像が発生することとなり、酸化物半導体液晶パネルの消費電力の削減効果が低下する。

[0008] 本発明は、上記問題点に鑑みてなされたものであり、ＴＦＴの半導体層に酸化物半導体が用いられた液晶パネルを用いた表示装置などの低リフレッシュレート駆動が可能な表示装置に対してＤＢＣ処理を可能にした場合の消費電力の削減効果の悪化を抑制することのできる制御装置などを提供することを目的とする。

課題を解決するための手段

[0009] 上記の課題を解決するために、本発明の一態様に係る制御装置は、低リフレッシュレート駆動が可能な表示装置の制御装置であって、表示画面の表示の更新の要求に応じて更新された画像が、静止画か動画かを判定する画像解析部と、上記画像が動画であると判定された場合、上記画像を表示する上記表示画面の各画素の画素値を上記の判定前よりも高く変更する制御を行う画像処理部と、上記画像の各画素の画素値の変更に合わせてバックライトの輝度を上記の判定前よりも低下させる制御を行うバックライト制御部と、を備えていることを特徴とする。

[0010] 上記の課題を解決するために、本発明の一態様に係る制御装置の制御方法

は、低リフレッシュレート駆動が可能な表示装置の制御装置の制御方法であって、表示画面の表示の更新の要求に応じて更新された画像が、静止画か動画かを判定するステップと、上記画像が動画であると判定された場合、上記画像を表示する上記表示画面の各画素の画素値を上記の判定前よりも高く変更するステップと、上記画像を表示する上記表示画面の各画素の画素値の変更に合わせてバックライトの輝度を上記の判定前よりも低下させるステップと、を含むことを特徴とする。

発明の効果

[0011] 本発明の一態様によれば、低リフレッシュレート駆動が可能な表示装置に対してＤＢＣ処理を可能にした場合の消費電力の削減効果の悪化を抑制するという効果を奏する。

[0012] 本発明の他の目的、特徴、および優れた点は、以下に示す記載によって十分分かるであろう。また、本発明の利点は、添付図面を参照した次の説明で明白になるであろう。

図面の簡単な説明

[0013] [図1]本発明の実施の一形態に係る液晶表示装置の構成を示すブロック図である。

[図2]上記液晶表示装置の動作（ＤＢＣ）について説明するための図であり、（ａ）および（ｂ）は、各画素の階調値を高く変更した状態を示し、（ｃ）は、バックライトの輝度を低下させた状態を示し、（ｄ）は、上記の階調変更および輝度低下の前後における正面輝度の状態を示し、（ｅ）は、ＤＢＣの段階制御の一例を示す。

[図3]上記液晶表示装置の動作を説明するためのフローチャートである。

[図4]上記液晶表示装置の動作を説明するためのフローチャートである。

[図5]上記液晶表示装置の動作を説明するためのタイミングチャートであり、（ａ）は、更新画像の出力形態の一例を示し、（ｂ）は、追加リフレッシュ画像の出力形態の一例を示し、（ｃ）は、表示画面の各画素の画素値の分布の変化が大きいと判定された場合と、該変化が小さいか、または該変化がな

いと判定された場合と、における動作の一例を示し、（ｄ）は、画像が静止画と判定された場合と、画像が動画と判定された場合と、における動作の一例を示す。

発明を実施するための形態

[0014] 本発明の実施の形態について図１～図５に基づいて説明すれば以下のとおりである。以下の特定の実施形態で説明する構成以外の構成については、必要に応じて説明を省略する場合があるが、他の実施形態で説明されている場合は、その構成と同じである。また、説明の便宜上、各実施形態に示した部材と同一の機能を有する部材については、同一の符号を付し、適宜その説明を省略する。なお、以下の説明では、表示装置としてＴＦＴの半導体層に酸化物半導体が用いられた液晶パネルを用いた液晶表示装置を例示して説明するが、表示装置はこれに限られるものではなく、低リフレッシュレート駆動が可能な表示装置であれば本発明を適用することが可能である。

[0015] 〔液晶表示装置１について〕

図１は、本実施形態に係る液晶表示装置１の構成を示すブロック図である。同図に示すように、液晶表示装置１は、ホスト制御部２と、ＤＢＣ回路（制御装置）３と、表示部（表示装置）４と、を備える。

[0016] ここで、ＤＢＣとは、Dynamic Backlight Control（動的バックライト制御）の略称であり、画像を表示する表示画面を構成する各画素の画素値（または階調値）を持ち上げ（例えば、画素値の伸長率を大きくし）、その分バックライト（以下、単に「ＢＬ」と略称する）の輝度を低減させる（例えば、輝度の低減率を大きくする）制御のことである。このＤＢＣにより、表示画面に表示される画像の見た目を大きく変えることなく、液晶表示装置１の消費電力を削減することができる。

[0017] 〈ホスト制御部の構成〉

ホスト制御部２は、アプリケーションによる更新要求または外部からの更新要求に応じて更新される１画面分（１フレーム分）のフレーム画像（以下、単に「更新画像」と略称する）の画像データを生成するとともに、生成し

た画像データを一旦蓄えておき、必要に応じてＤＢＣ回路３に転送する。このため、ホスト制御部２は、画像生成部２１、ＣＰＵ２２、一時記記録部（記録部）２３、ＴＧ２４（タイミングジェネレータ）、および画面更新検知部２５を備えている。ホスト制御部２は、例えば基板上に形成された制御回路で構成される。

[0018] 画像生成部２１は、外部からの更新要求に応じて更新画像の画像データを生成する。例えば、（１）液晶表示装置１内で起動され実行中のアプリケーションが、表示の更新を画像生成部２１に要求（通知）してきた場合、（２）液晶表示装置１のユーザが入力部に対する操作を介して表示の更新を画像生成部２１に要求してきた場合、（３）インターネットを介したデータストリーミングまたは放送波などによる表示の更新が画像生成部２１に通知された場合などに更新画像の画像データを生成する。また、画像生成部２１は、更新画像の画像データを生成すると、その旨（更新通知）を画面更新検知部２５に通知する。なお、画面更新検知部２５による画像の更新の検知はこのような形態に限定されない。例えば、上述したアプリケーションなどからの更新要求があったことを直接検知するように構成しても良い。

[0019] ＣＰＵ２２は、表示が更新された１画面分のフレーム画像（更新画像）の画像データを画像生成部２１から取得し、一時記録部２３に格納する制御を行う。ＴＧ２４は、ＣＰＵ２２の制御に従い、一時記録部２３から更新画像の画像データを取得し、ＤＢＣ回路３に転送する。また、ＴＧ２４は、ＣＰＵ２２の制御に従い、更新画像の画像データと同一の画像データであって後述するＤＢＣのために用いられる、少なくとも一つの追加フレーム画像をＤＢＣ回路３に転送する。さらに、ＴＧ２４は、ＣＰＵ２２の制御に従い、更新画像を表示する後述する表示パネル４２（表示画面）の各画素の電極に印加される電圧の極性を反転させた画像データであって、リフレッシュのために使用されるフレーム画像である追加リフレッシュ画像の画像データをＤＢＣ回路３に転送する。上記各画像データの転送は、例えばＭＩＰＩ（ミピ：Mobile Industry Processor Interface）等のモバイル機器のデータ通信仕様

に従って行われる。なお、ＴＧ２４は、各画像データと共に同期信号をＤＢＣ回路３に転送する。

[0020] 画面更新検知部２５は、画像生成部２１から更新通知を受けることで、表示部４の表示画面の表示が更新されたか否かを検知する。また、画面更新検知部２５は、ＣＰＵ２２およびＤＢＣ回路３に画面の表示（画像）を更新されたことを通知する。画像生成部２１は、更新画像の画像データをＣＰＵ２２に出力する。

[0021] 〈ＤＢＣ回路の構成〉

ＤＢＣ回路３は、ホスト制御部２から転送された画像データを表示部４に表示させるように表示部４を駆動するとともに、バックライト４１の輝度を制御する制御装置である。このＤＢＣ回路３は、動画を表示するときに、２４Ｈｚ、３０Ｈｚおよび６０Ｈｚなど、表示部４について予め規定されているリフレッシュレートでリフレッシュ表示を行うように表示部４を駆動する。また、ＤＢＣ回路３は、入力される画像データの更新の有無に応じてリフレッシュレート（駆動周期）を設定し、設定したリフレッシュレートに基づいて駆動タイミングを生成し、その駆動タイミングに基づいて表示部４を駆動する。また、ＤＢＣ回路３は、ＤＢＣ処理を実行中か否かによってＤＢＣ用の追加フレーム画像を出力するか否かを決定したり、低リフレッシュ駆動を行うか否かを決定したりする制御も行う。加えて、ＤＢＣ回路３は、画像が静止画および動画のいずれであるか、または、更新後の画像を表示する表示画面の各画素の画素値（階調値）の分布が、更新前の画素値の分布から大きく変化したか否かによってＤＢＣ用の追加フレーム画像を出力するか否かを決定したり、ＤＢＣを実行するか否かを決定したり、低リフレッシュ駆動に合せてＤＢＣを実行するか否かを決定したりする制御も行う。

[0022] ここで、図２に基づき、ＤＢＣの概要について説明する。図２は、液晶表示装置１の動作（ＤＢＣ）について説明するための図である。例えば、図２の（ａ）は、階調変更前（ＤＢＣ実行前）の画像データの階調を示し、図２の（ｂ）は、階調変更後（ＤＢＣ実行後）の画像データの階調を示す。厳密

には、各画素は、Ｒ（red）、Ｇ（Green）およびＢ（blue）の３つの絵素から構成されており、これらの絵素ごとに階調値が設定される。しかしながら、以下では、説明の煩雑化を避けるため、図２の（ａ）に示す「画素」は、Ｒ、ＧおよびＢのいずれかの絵素を指しているものとする。階調変更前の画像データにおいて、対象領域の画素の階調は６０であるとする。このとき、後述する画素値調整部３３１２は、例えば、図２の（ｂ）に示すように、変更倍率２倍（伸長率２倍）で階調値を１２０に変更する（ア）。なお、ここでは理解のしやすさのため、階調と画素の透過率とが比例すると仮定している。階調と画素の透過率とが比例しない場合、透過率×ＢＬ輝度が変化しないように（すなわち画素の輝度が変化しないように）、階調およびＢＬ輝度を変更する。例えば、図２の（ｃ）は、輝度低下前（ＤＢＣ実行前）のＢＬ輝度（輝度が最高値である場合を１００％で示す）および輝度変更後（ＤＢＣ実行後）のＢＬ輝度（５０％）を示す。輝度低下前において、ＢＬ輝度は、最高値（１００％）であるものとする。このとき、後述するＢＬ制御部３４は、例えば、低下倍率１／２倍（低減率１／２倍）でＢＬ輝度を５０％に変更する（イ）。

[0023] ここで、階調の変更倍率は、階調の変更倍率＝変化後の画像データ中の画素の階調／変化前の画像データ中の画素の階調で与えられる。一方、ＢＬ輝度の変更倍率は、例えば、ＢＬ輝度の変更倍率＝現在のＰＷＭ信号の周波数／ＰＷＭ信号の最大周波数で与えられるものとする。以上の例では、（ア）階調の変化量および（イ）ＢＬ輝度の変化量は、それぞれ、画像における複数の画素のそれぞれの正面輝度（人の目が感じる輝度）を変化させないように設定されている。例えば、図２の（ｄ）に示すように、正面輝度「６０」は、ＤＢＣの前後で変化させていない。

[0024] 次に、図２の（ｅ）に基づき、ＤＢＣの段階制御について説明する。同図に示す例では、初期の階調は「６０」に設定されているものとし、目標の階調を「１２０」に設定するものとする。また、ＢＬ輝度は、デフォルトでは、「１００％（最大輝度）」に設定されているものとし、目標のＢＬ輝度は

、正面輝度の「６０」を変化させないように、「５０％」に設定するものとする。

[0025] このとき、２つのフレーム画像間で、画素の階調を初期の階調の「６０」から目標の階調「１２０」に一気に高くし、かつ、ＢＬ輝度をデフォルトの「１００％」から目標の「５０％」に一気に低減させた場合、画像のチラツキが生じる可能性が高くなる。よって、ＤＢＣは、複数のフレーム画像を用いて段階的に制御することが好ましい。例えば、図２の（ｅ）に示す例では、３つのフレーム画像を用いて、画素の階調を、「６０」→「８０」→「１２０」と段階的に高くし（ウ）、ＢＬ輝度を「１００％」→「７５％」→「５０％」と段階的に低減させている（エ）。

[0026] 図１に示すＤＢＣ回路３は、以上のような駆動機能を実現するために、フレームメモリ３１、画像解析部３２、画像処理部３３、ＢＬ制御部（バックライト制御部）３４およびタイマー３５を備える。

[0027] 本実施形態の画像解析部３２は、タイマー３５を用いて、更新要求に応じて表示が更新されるフレーム画像（更新画像）の画像データが静止画か動画かを判定する。具体的には、画像解析部３２に入力されるフレーム画像（更新画像）の先頭でタイマー３５をリセットする。動画の場合、定期的にフレーム画像が更新されるため、タイマー３５は一定時間以上になることはない。所定期間（例えば、所定のフレーム数の更新画像の最初の画像データの入力開始から最後の画像データの入力が終了するまでの期間）内に、タイマー３５の計測時間が上記の一定時間以上となることが１回でもあれば、画像は静止画と判定すれば良い。一方、所定期間内にタイマー３５の計測時間が上記の一定時間以上となることが全くなかった場合、画像は動画と判定すれば良い。

[0028] なお、更新画像の画像データが静止画か動画かを判定する形態は、以上のような形態に限定されない。例えば、動画の場合、３０Ｈｚなど一定の周期で更新画像が定期的に入力されることが多いため、タイマー３５がリセットされてから次にリセットされるまでの時間（または、フレーム画像の更新間

隔）が指定した範囲内の時間であれば、動画と判定するようにしても良い。

[0029] また、画像解析部３２は、更新画像が静止画と判定された場合、表示の更新前後の各画像を表示する表示パネル４２を構成する各画素の画素値の分布から度数分布多角形（ヒストグラム）を求め、これに基づき、統計的な指標値を算出し、この指標値の更新前後における変化を示す指標が、予め設定した閾値よりも大きいか否かを判定し、この判定結果を画像処理部３３に通知する制御も行う。

[0030] フレームメモリ３１は、画像データを一旦記録して読み出すことによって、画像データの入力を１フレーム分遅延させている。これにより、当該画像データ（更新前）と、次に入力されてくる画像データ（更新後）との入力のタイミングが同期する。このため、画像解析部３２は、更新前後のフレーム画像の比較が可能になっている。なお、本実施形態の液晶表示装置１では、画像データを１フレーム分遅延させるためにフレームメモリ３１を用いているが、これに限らず、画像データを１フレーム分遅延させることができる遅延回路であれば、フレームメモリ３１に代えて用いることができる。

[0031] 画像処理部３３は、表示部４に表示する画像データのリフレッシュレートの高低を調整したり、ＤＢＣを行う場合に画像を表示する表示パネル４２の各画素に設定される画素値を高く変更したり、表示するフレーム画像の画像データに基づき、表示パネル４２の走査信号線にゲート電圧を印加し、データ信号線にデータ電圧を印加したりする制御を行うものである。このような駆動機能を実現するため、画像処理部３３は、表示駆動制御部（信号出力制御部）３３１、ゲートドライバ３３２およびソースドライバ３３３を備える。また、画像処理部３３は、リフレッシュ制御部３３１１、画素値調整部３３１２、およびＴＧ３３１３を備える。

[0032] 表示駆動制御部３３１は、例えば、表示部４（表示パネル４２）のガラス基板にＣＯＧ（Chip on Glass）実装された、いわゆるＣＯＧドライバであり、上記画面に、画像データに基づく表示を行わせるように、表示部４を駆動する。また、表示駆動制御部３３１は、画面更新検知部２５から更新通知を

受けた場合に、ホスト制御部２のＣＰＵ２２に指示し、更新画像の画像データを一時記録部２３から読み出して出力させる制御を行う。また、表示駆動制御部３３１は、ＤＢＣを行う場合に、必要に応じて、ホスト制御部２のＣＰＵ２２に指示し、更新画像の出力後に、更新後の画像と同一の少なくとも一つのＤＢＣのための追加フレーム画像を一時記録部２３から読み出して出力させる制御を行う。さらに、表示駆動制御部３３１は、後述するリフレッシュ制御部３３１１が設定したリフレッシュレートに応じて、ホスト制御部２のＣＰＵ２２に指示し、更新画像の出力後に、更新画像に対して画像を表示する表示パネル４２の各画素の電極に印加される電圧の極性を反転させた追加リフレッシュ画像に対応する画像データを一時記録部２３から読み出して出力させる制御を行う。より具体的には、表示駆動制御部３３１は、上記の駆動制御を実現するため、ホスト制御部２のＣＰＵ２２に対して、一時記録部２３から上記の更新画像、追加フレーム画像、および追加リフレッシュ画像のそれぞれに対応する画像データを読み出して出力させるための制御信号（画像出力要求；要求信号，別の要求信号）を、ＣＰＵ２２に対して出力する制御を行う。

[0033] 表示駆動制御部３３１は、以上の駆動機能を実現するために、リフレッシュ制御部３３１１、画素値調整部３３１２、およびＴＧ３３１３（タイミングジェネレータ）を備える。

[0034] リフレッシュ制御部３３１１は、表示パネル４２に表示する画像のリフレッシュレートを設定することで、追加リフレッシュ画像の出力タイミングなどを制御するものである。追加リフレッシュ画像とは、更新画像の出力後に出力される画像データであって、画像を表示する表示パネル４２の各画素の電極に印加される電圧の極性を反転させた画像データのことである。図５の（ａ）および図５の（ｂ）に、更新画像および追加リフレッシュ画像の各画像データの出力タイミングの概要を示す。ここでは、図５の（ａ）に示す出力タイミングで更新画像の画像データが出力される場合について説明する。図５の（ｂ）に示す例では、「Ａ」～「Ｄ」で示す各画像が低リフレッシュ

駆動されており、「Ｅ」および「Ｆ」で示す各画像が高リフレッシュ駆動されている。この例では、更新画像「Ａ」が出力されてから追加リフレッシュ画像「Ａ」が出力されるまでの時間は、１秒（sec）であり、１Ｈｚの低リフレッシュレートに設定されている例を示している。一方、更新画像「Ｅ」が出力されてから追加リフレッシュ画像「Ｅ」が出力されるまでの時間は、１／６０秒（sec）であり、６０Ｈｚの高リフレッシュレートに設定されている例を示している。

[0035] なお、表示が動画である場合、リフレッシュレートは、例えば、２４Ｈｚ、３０Ｈｚ、６０Ｈｚなどに設定される。一方、表示が静止画である場合、リフレッシュレートは上記の２４Ｈｚ、３０Ｈｚ、６０Ｈｚなどより低いリフレッシュレート（例えば１Ｈｚ）に設定される。リフレッシュ制御部３３１１は、設定されたリフレッシュレートで表示パネル４２が駆動されるよう、ＴＧ３３１３にリフレッシュレート設定情報を通知する。

[0036] 画素値調整部３３１２は、ＤＢＣを行う場合に、画像を表示する表示パネル４２（表示画面）の各画素の画素値を上記の判定前よりも高く変更する制御を行うものである。画素値調整部３３１２は、設定された各画素の画素値で表示パネル４２が駆動されるよう、ＴＧ３３１３に表示パネル４２の各画素の画素値の設定情報（画素値変更情報）を通知する。

[0037] ＴＧ３３１３は、リフレッシュ制御部３３１１から通知されたリフレッシュレートおよび画素値調整部３３１２から通知された各画素の画素値に基づいて、画像データをソースドライバ３３３に出力する。また、ＴＧ３３１３は、リフレッシュ制御部３３１１から通知されたリフレッシュレートで表示パネル４２を駆動するためのタイミング信号を生成し、ソースドライバ３３３に供給する。なお、ＴＧ３３１３は、タイミング信号を生成するためにホスト制御部２のＴＧ２４から出力される同期信号を利用してもよい。

[0038] ソースドライバ３３３は、ＴＧ３３１３から入力される画像データを、シフトレジスタによって生成されたタイミングで１ライン分保存して出力する。また、ソースドライバ３３３は、シフトレジスタから出力された画像デー

タが表す階調に応じた階調電圧を選択してデータ電圧として表示パネル４２における後述する各ソースラインに出力する。

[0039] ゲートドライバ３３２は、表示パネル４２における各ゲートラインに出力するゲート信号を生成する。ゲートドライバ３３２は、このゲート信号を出力することにより、ゲートラインを線順次に選択する。

[0040] ＢＬ制御部３４は、表示駆動制御部３３１がフレーム画像の画像データを出力する際に、画素値調整部３３１２から画素値変更情報を受け取った場合は、バックライト４１のＢＬ輝度を予め設定されている設定値から所定量だけ低下させる。一方、輝度制御情報を受け取っていない場合は、バックライト４１のＢＬ輝度を上記予め設定されている設定値（通常は最大輝度）とする。

[0041] 表示部４は、表示パネル４２およびバックライト４１を備える。表示パネル４２は、例えば、アクティブマトリクス型液晶表示パネルとしての酸化物半導体液晶表示パネルである。酸化物半導体液晶表示パネルとは、二次元的に配列された複数の画素の少なくとも１つ毎に対応して設けられたスイッチング素子に、酸化物半導体－ＴＦＴを採用した液晶表示パネルである。酸化物半導体－ＴＦＴは、半導体層に酸化物半導体が用いられたＴＦＴである。酸化物半導体としては、例えば、インジウム・ガリウム・亜鉛の酸化物を用いた酸化物半導体（Ｉｎ－Ｇａ－Ｚｎ－Ｏ）がある。酸化物半導体－ＴＦＴは、オン状態において流れる電流が大きく、オフ状態におけるリーク電流が小さい。そのため、スイッチング素子に、酸化物半導体－ＴＦＴを採用したことにより、画素開口率を向上させることができる上に、画面表示のリフレッシュレートを１Ｈｚ程度にまで低減させることができる。リフレッシュレートの低減は、省電力効果をもたらす。なお、画素開口率の向上は、表示を明るくする効果、または表示の明るさをＣＧシリコン液晶表示パネルなどと同じにする場合には、バックライト４１の光量を下げることによる省電力効果をもたらす。バックライト４１は、複数のＬＥＤ（Light Emitting Diode）を備え、各ＬＥＤは、ＢＬ制御部３４から供給される電流によって発光す

る。バックライト４１から出射したバックライト光は、表示パネル４２に照射される。

[0042] なお、以上で説明したＤＢＣ回路３は、専用のドライバＬＳＩとして形成されてもよいが、表示部４の後述するアクティブマトリクス基板（ガラス基板）上に、ＣＯＧ構成で形成されていてもよい。

[0043] 〔実施形態１；液晶表示装置１の動作（その１）〕

次に、図３に基づき、本発明の一実施形態に係る液晶表示装置１の動作の一例について説明する。図３は、液晶表示装置１の動作を説明するためのフローチャートである。

[0044] ステップＳ（以下、「ステップ」は省略する）１で、例えば、上述した例のように、液晶表示装置１内で起動され実行中のアプリケーションが、表示の更新を画像生成部２１に要求（通知）してきた場合など、表示させたい新しい画像（更新画像）がある場合、Ｓ２に進む。一方、更新画像がない場合、Ｓ４に進む。

[0045] Ｓ２では、画像生成部２１が、更新画像を生成してＳ３に進む。このとき、画像生成部２１は、更新画像を生成した旨の通知（更新通知）を画面更新検知部２５に通知する。画面更新検知部２５は、画像生成部２１から更新通知を受けた場合、画像の更新があったと判断し、その旨をＤＢＣ回路３およびＣＰＵ２２に通知する（更新通知）。

[0046] Ｓ３では、ＣＰＵ２２が、画像生成部２１が生成した更新画像を一時記録部２３（ＶＲＡＭ）に一時的に格納する制御を行う。その後、ＣＰＵ２２は、ＤＢＣ回路３の表示駆動制御部３３１から更新画像に係る「画像出力要求（要求信号）」を受けると、ＴＧ２４に、液晶駆動のタイミングに合わせて、画像データをＤＢＣ回路３に出力させる制御を行う（「Ａ」に進む）。

[0047] Ｓ４で、ＤＢＣ回路３の表示駆動制御部３３１は、ホスト制御部２の画面更新検知部２５から更新通知を受けていない場合（画像の更新がない場合）、現在ＤＢＣ処理中か否かを確認し、ＤＢＣ処理中であれば、Ｓ５に進む。一方、ＤＢＣ処理中でない場合、Ｓ６に進む。

[0048] Ｓ６では、表示駆動制御部３３１は、低リフレッシュ駆動を行う（「Ａ」に進む）。具体的には、リフレッシュ制御部３３１１がリフレッシュレートを低リフレッシュレートとして予め定めたレートに変更する。また、表示駆動制御部３３１は、ＴＧ２４からの更新画像の出力後に、リフレッシュ用の追加画像（以下、追加リフレッシュ画像という）の画像データを生成するために、現在一時記録部２３に記録されている更新画像と同一の画像の画像データを出力させるための「画像出力要求（別の要求信号）」を送信する。表示駆動制御部３３１は、ＴＧ２４から上記の画像データを受けとると、ＴＧ３３１３に追加リフレッシュ画像を出力させる制御を行う（「Ａ」に進む）。なお、ＤＢＣの段階制御を行わない場合でも、表示駆動制御部３３１は、ＴＧ２４およびＴＧ３３１３を制御し、一定時間が経過すると、表示パネル４２の保護のため、例えば、１秒サイクルで一時記録部２３に格納されている画像データを出力するようにしている。

[0049] 〔実施形態２；液晶表示装置１の動作（その２）〕

次に、図４および図５に基づき、本発明の一実施形態に係る液晶表示装置１の動作の別の例について説明する。図４は、液晶表示装置１の動作を説明するためのフローチャートである。また、図５は、液晶表示装置１の動作を説明するためのタイミングチャートである。

[0050] 図４に示すＳ７では、画像解析部３２が、上述したようにタイマー３５を用いて、ＤＢＣ回路３に入力される更新画像の画像データが動画か静止画を判定する（Ｓ８に進む）。このときの判定方法については、上述したとおりである。

[0051] Ｓ８で、画像解析部３２が、更新画像の画像データが静止画であると判定した場合には、Ｓ９に進む。一方、画像解析部３２が、更新画像の画像データが動画であると判定した場合には、Ｓ１３に進む。

[0052] Ｓ１０では、画像解析部３２が、表示の更新前の画像を表示する表示パネル４２の画素値の分布に対する、表示の更新後の画像を表示する表示パネル４２の画素値の分布の変化を示す指標が閾値よりも大きいか否かを判定する

。このときの判定方法については、上述したとおりである。

[0053] 画像解析部３２が、上記の判定の結果、画素値の分布の変化が大きい（パネル４２の画素値の分布の変化を示す指標が閾値よりも大きい）と判定した場合、Ｓ１１に進む。一方、画素値の分布の変化が小さいか、または変化がない（パネル４２の画素値の分布の変化を示す指標が閾値以下＝閾値よりも小さい、または変化なし）と判定した場合、Ｓ１１に進む。

[0054] Ｓ１１では、更新画像・追加フレーム画像に合せてＤＢＣを実行する。具体的には、表示駆動制御部３３１は、予め定めたＤＢＣの段階制御の回数、各段階での画素値の持ち上げの変化幅、更新画像や、単一または複数の追加フレーム画像どうしの出力間隔で、表示パネル４２に画像データを出力すべく、ＣＰＵ２２に適切なタイミングで「画像出力要求（要求信号，別の要求信号）」を送信する。

[0055] ＤＢＣの段階制御の回数は、１回以上であれば良いが、表示のチラツキを起こさない程度であって、かつ、酸化物半導体液晶パネルの電力消費低減効果を大きく悪化させない程度の数に設定する。また、各段階での画素値の持ち上げの変化幅は、ＤＢＣの段階制御の回数、初期の表示画面の階調、目標の表示画面の階調などに基づいて予め定めておけば良い。更新画像および追加フレーム画像どうしの出力間隔は、１秒以内の範囲で適切に設定すれば良いが、表示のチラツキを起こさない程度であって、かつ、酸化物半導体液晶パネルの電力消費低減効果を大きく悪化させない程度とする。

[0056] 画素値調整部３３１２は、ＤＢＣの各段階において、画像を表示する表示パネル４２の各画素の画素値を予め定めた変化幅で上記の判定前よりも高く変更する制御を行う。また、画素値調整部３３１２は、表示パネル４２の各画素の画素値を上記の判定前よりも高く変更する制御を行った場合、その制御に係る画素値変更情報をＢＬ制御部３４に通知する。このとき、ＢＬ制御部３４は、上記の画素値調整部３３１２による画像の各画素の画素値の変更に合わせてバックライト４１の輝度を上記の判定前よりも低下させる制御を行う。

[0057] 図５の（ｃ）は、図５の（ｂ）のようなリフレッシュ駆動が行われているときに、ＤＢＣ用の追加フレーム画像がどのよう出力されるかを示している。例えば、図５の（ｃ）に示す例では、表示パネル４２の各画素の画素値の分布の変化が大きい場合、「Ａ」および「Ｂ」の各更新画像の出力後の例では、「α」および「β」の各追加フレーム画像が３つずつ出力されている。「Ｃ」の更新画像の出力後の例では、「γ」の追加フレーム画像が２つ出力されている。

[0058] なお、図５の（ｃ）に示すように、追加フレーム画像を出力する場合、更新画像および追加フレーム画像の両方に対してＤＢＣの段階制御を行っても良いし、更新画像に対してはＤＢＣを行わず、ＤＢＣ用の追加フレーム画像のみに対して、ＤＢＣの段階制御を行っても良い。また、図５の（ｄ）に示す例では、画素値の分布の変化が大きい場合、「Ａ」の更新画像の出力後の例では、「α」の各追加フレーム画像が２つ出力されており、図５の（ｃ）に示す３つよりも追加フレーム画像の数が一つ少なくなっている。すなわち、図５の（ｄ）は、追加フレーム画像「α」の出力処理が、図５の（ｃ）に示す例よりも早く終わるようにしている。図５の（ｄ）に示す例では、追加フレーム画像「α」の数が少ない分、図５の（ｃ）に示す例よりも不要な追加フレーム画像の発生を抑制することができる。

[0059] Ｓ１２では、ＤＢＣ実行しない、または、低リフレッシュ駆動に合せてＤＢＣ実行する。より具体的には、画像解析部３２によって画素値の分布の変化が小さいか、または変化がないと判定された場合、表示駆動制御部３３１は、その判定結果を受けて、ＤＢＣ用の追加フレーム画像の出力を要求する「画像出力要求（要求信号，別の要求信号）」の送信を停止する。この場合、図５の（ｃ）に示すように、追加フレーム画像の出力が阻止される。または、画像解析部３２によって画素値の分布の変化が小さいか、もしくは、変化がないと判定された場合、表示駆動制御部３３１は、図５の（ｄ）に示すように、更新画像「Ｂ」および追加リフレッシュ画像「Ｂ」の両方に対してＤＢＣを行っても良いし、更新画像「Ｂ」および追加リフレッシュ画像「Ｂ

」のいずれか一方に対してＤＢＣを行っても良い。

[0060] 次に、Ｓ１３では、画像解析部３２によって更新画像が静止画と判定された場合、表示駆動制御部３３１は、図５の（ｄ）に示す例で動画と判定された場合のように、更新画像の画像データの出力に合せてＤＢＣを行う。

[0061] 〔実施形態３；ソフトウェアによる実現例〕

ＤＢＣ回路３の制御ブロック（特に画像解析部３２、画像処理部３３、ＢＬ制御部３４および表示駆動制御部３３１）は、集積回路（ＩＣチップ）等に形成された論理回路（ハードウェア）によって実現してもよいし、ＣＰＵ（Central Processing Unit）を用いてソフトウェアによって実現してもよい。

[0062] 後者の場合、ＤＢＣ回路３は、各機能を実現するソフトウェアであるプログラム（動的バックライト制御プログラム）の命令を実行するＣＰＵ、上記プログラムおよび各種データがコンピュータ（またはＣＰＵ）で読み取り可能に記録されたＲＯＭ（Read Only Memory）または記憶装置（これらを「記録媒体」と称する）、上記プログラムを展開するＲＡＭ（Random Access Memory）などを備えている。そして、コンピュータ（またはＣＰＵ）が上記プログラムを上記記録媒体から読み取って実行することにより、本発明の目的が達成される。上記記録媒体としては、「一時的でない有形の媒体」、例えば、テープ、ディスク、カード、半導体メモリ、プログラマブルな論理回路などを用いることができる。また、上記プログラムは、該プログラムを伝送可能な任意の伝送媒体（通信ネットワークや放送波等）を介して上記コンピュータに供給されてもよい。なお、本発明は、上記プログラムが電子的な伝送によって具現化された、搬送波に埋め込まれたデータ信号の形態でも実現され得る。

[0063] 〔まとめ〕

本発明の態様１に係る制御装置は、低リフレッシュレート駆動が可能な表示装置（液晶表示装置１）の制御装置（ＤＢＣ回路３）であって、表示画面の表示の更新の要求に応じて更新された画像が、静止画か動画かを判定する

画像解析部（３２）と、上記画像が動画であると判定された場合、上記画像を表示する上記表示画面の各画素の画素値を上記の判定前よりも高く変更する制御を行う画像処理部（３３）と、上記画像の各画素の画素値の変更に合わせてバックライトの輝度を上記の判定前よりも低下させる制御を行うバックライト制御部（ＢＬ制御部３４）と、を備えている構成である。

[0064] 上記構成によれば、表示画面の表示の更新の要求に応じて更新された画像が、静止画か動画かを判定し、該画像が動画であると判定された場合、ＤＢＣを行う。ＤＢＣについては上述したとおりである。一般に動画を再生する場合、更新の要求に応じて定期的に画像が更新される。このため、この定期的に更新される複数の更新画像を用いれば、ＤＢＣの段階制御が可能になる。また、定期的に生成される複数の更新画像に合わせて段階制御を行うことで、ＤＢＣのための追加フレーム画像の不要な生成を抑止できる。以上により、低リフレッシュレート駆動が可能な表示装置に対してＤＢＣ処理を可能にした場合の消費電力の削減効果の悪化を抑制することができる。

[0065] また、本発明の態様２に係る制御装置は、上記態様１において、上記画像解析部は、上記表示の更新前の画像を表示する上記表示画面の画素値の分布に対する、上記表示の更新後の画像を表示する上記表示画面の画素値の分布の変化を示す指標が閾値よりも大きいか否かを判定し、上記画像処理部は、上記指標が上記閾値よりも大きい場合、上記表示の更新後の画像を表示する上記表示画面の各画素の画素値を上記の判定前よりも高く変更する制御を行い、上記バックライト制御部は、上記指標が上記閾値よりも大きい場合、上記表示画面の各画素の画素値の変更に合わせてバックライトの輝度を上記の判定前よりも低下させる制御を行っても良い。

[0066] 上記構成によれば、画像解析部は、表示の更新前の画像を表示する表示画面の画素値の分布に対する、表示の更新後の画像を表示する表示画面の画素値の分布の変化を示す指標が閾値よりも大きいか否かを判定し、上記指標が上記閾値よりも大きい場合、ＤＢＣを行う。画素値の分布の変化を示す指標が閾値よりも大きい場合としては、上述した画像が動画である場合の他、静

止画ではあるが画素値の分布の変化が大きい場合が考えられる。一方、静止画を表示する場合、動画を表示する場合と異なり、定期的な画像更新が期待できないため、ＤＢＣのための追加フレーム画像をなるべく多く生成することが好ましいが、生成する追加フレーム画像の数の増加は、低リフレッシュレート駆動が可能な表示装置の消費電力の削減効果の悪化につながる。このため、ＤＢＣのための追加フレーム画像の生成は極力抑制する必要がある。そこで、上記の構成では、画像が静止画であるような場合を想定し、画素値の分布の変化を示す指標が閾値よりも大きい場合にだけＤＢＣを行うようにしている。よって、画素値の分布の変化を示す指標が閾値以下の場合に追加フレーム画像の出力が不要になるため、低リフレッシュレート駆動が可能な表示装置に対してＤＢＣ処理を可能にした場合の消費電力の削減効果の悪化を抑制することができる。

[0067] また、本発明の態様３に係る制御装置は、上記態様１または２において、上記画像解析部は、上記表示の更新前の画像を表示する上記表示画面の画素値の分布に対する、上記表示の更新後の画像を表示する上記表示画面の画素値の分布の変化を示す指標が閾値よりも大きいか否かを判定し、上記指標が上記閾値よりも大きい場合、上記表示の更新後の画像の出力後に、該表示の更新後の画像と同一の少なくとも一つの追加フレーム画像を記録部から読み出して出力させるための要求信号を出力する制御を行う信号出力制御部（表示駆動制御部３３１）を備え、上記画像処理部は、上記指標が上記閾値よりも大きい場合、上記少なくとも一つの追加フレーム画像を表示する上記表示画面の各画素の画素値を上記の判定前よりも高く変更する制御を行っても良い。上記構成によれば、画像が静止画であるような場合を想定し、画素値の分布の変化を示す指標が閾値よりも大きい場合にだけ（ＤＢＣのための）追加フレーム画像を出力するようにしている。よって、追加フレーム画像の無駄な出力が抑制されるため、低リフレッシュレート駆動が可能な表示装置に対してＤＢＣ処理を可能にした場合の消費電力の削減効果の悪化を抑制することができる。

[0068] また、本発明の態様４に係る制御装置は、上記態様３において、上記信号出力制御部は、上記指標が上記閾値以下の場合、上記要求信号の出力を停止しても良い。上記構成によれば、画像が静止画であるような場合を想定し、画素値の分布の変化を示す指標が閾値以下の場合、（ＤＢＣのための）追加フレーム画像を出力しないようにしている。よって、追加フレーム画像の出力が抑制されるため、低リフレッシュレート駆動が可能な表示装置に対してＤＢＣ処理を可能にした場合の消費電力の削減効果の悪化を抑制することができる。

[0069] また、本発明の態様５に係る制御装置は、上記態様３または４において、上記信号出力制御部は、上記表示画面の表示の更新の要求に応じて更新された画像を表示する上記表示画面の各画素の電極に印加される電圧の極性を反転させた追加リフレッシュ画像を出力させるための別の要求信号を出力する制御を行い、上記画像処理部は、上記指標が上記閾値以下の場合、上記追加リフレッシュ画像を表示する上記表示画面の各画素の画素値を高く変更する制御を行っても良い。画素値の分布の変化を示す指標が閾値以下の場合としては、静止画であって画素値の分布の変化が小さい場合か、画素値の分布の変化がない場合が考えられる。そこで、上記構成では、追加リフレッシュ画像についてＤＢＣを行うようにしている。すなわち、更新画像に加えて、追加リフレッシュ画像についてＤＢＣを行うことで、ＤＢＣの段階制御が可能になる。これにより、ＤＢＣのための追加フレーム画像の生成を抑止されるので、追加フレーム画像の分だけ、不要なフレーム画像の生成を抑止できる。以上により、低リフレッシュレート駆動が可能な表示装置に対してＤＢＣ処理を可能にした場合の消費電力の削減効果の悪化を抑制することができる。

[0070] また、本発明の上記態様１～５のいずれかに係る制御装置は、コンピュータによって実現してもよく、上記のいずれか１項に記載の制御装置における処理をコンピュータに実行させるための動的バックライト制御プログラムであって、表示画面の表示の更新の要求に応じて更新された画像が、静止画か

動画かを判定する処理と、上記画像が動画であると判定された場合、上記画像を表示する上記表示画面の各画素の画素値を上記の判定前よりも高く変更する処理と、上記画像を表示する上記表示画面の各画素の画素値の変更に合わせてバックライトの輝度を上記の判定前よりも低下させる処理と、をコンピュータに実行させるための動的バックライト制御プログラム、および、上記動的バックライト制御プログラムを記録したコンピュータ読み取り可能な記録媒体も、本発明の範疇に入る。

[0071] 本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。さらに、各実施形態にそれぞれ開示された技術的手段を組み合わせることにより、新しい技術的特徴を形成することができる。

産業上の利用可能性

[0072] 本発明は、表示装置および該表示装置の制御装置に利用することができる。例えば、液晶表示装置、液晶表示装置のホスト制御部、液晶ドライバ、液晶ドライバコントローラ（ＬＣＤＣ；Liquid Crystal Driver Controller）などに好適である。

符号の説明

[0073]
３ ＤＢＣ回路（制御装置）
４ 表示部（表示装置）
２３ 一時記録部（ＶＲＡＭ；記録部）
３２ 画像解析部
３３ 画像処理部
３４ ＢＬ制御部（バックライト制御部）
４１ バックライト
３３１ 表示駆動制御部（信号出力制御部）

請求の範囲

[請求項1] 低リフレッシュレート駆動が可能な表示装置の制御装置であって、

表示画面の表示の更新の要求に応じて更新された画像が、静止画か動画かを判定する画像解析部と、

上記画像が動画であると判定された場合、上記画像を表示する上記表示画面の各画素の画素値を上記の判定前よりも高く変更する制御を行う画像処理部と、

上記画像の各画素の画素値の変更に合わせてバックライトの輝度を上記の判定前よりも低下させる制御を行うバックライト制御部と、を備えていることを特徴とする制御装置。

[請求項2] 上記画像解析部は、上記表示の更新前の画像を表示する上記表示画面の画素値の分布に対する、上記表示の更新後の画像を表示する上記表示画面の画素値の分布の変化を示す指標が閾値よりも大きいか否かを判定し、

上記画像処理部は、上記指標が上記閾値よりも大きい場合、上記表示の更新後の画像を表示する上記表示画面の各画素の画素値を上記の判定前よりも高く変更する制御を行い、

上記バックライト制御部は、上記指標が上記閾値よりも大きい場合、上記表示画面の各画素の画素値の変更に合わせてバックライトの輝度を上記の判定前よりも低下させる制御を行うことを特徴とする請求項１に記載の制御装置。

[請求項3] 上記画像解析部は、上記表示の更新前の画像を表示する上記表示画面の画素値の分布に対する、上記表示の更新後の画像を表示する上記表示画面の画素値の分布の変化を示す指標が閾値よりも大きいか否かを判定し、

上記指標が上記閾値よりも大きい場合、上記表示の更新後の画像の出力後に、該表示の更新後の画像と同一の少なくとも一つの追加フレーム画像を記録部から読み出して出力させるための要求信号を出力す

る制御を行う信号出力制御部を備え、

上記画像処理部は、上記指標が上記閾値よりも大きい場合、上記少なくとも一つの追加フレーム画像を表示する上記表示画面の各画素の画素値を上記の判定前よりも高く変更する制御を行うことを特徴とする請求項１または２に記載の制御装置。

[請求項4] 上記信号出力制御部は、上記指標が上記閾値以下の場合、上記要求信号の出力を停止することを特徴とする請求項３に記載の制御装置。

[請求項5] 上記信号出力制御部は、上記表示画面の表示の更新の要求に応じて更新された画像を表示する上記表示画面の各画素の電極に印加される電圧の極性を反転させた追加リフレッシュ画像を出力させるための別の要求信号を出力する制御を行い、

上記画像処理部は、上記指標が上記閾値以下の場合、上記追加リフレッシュ画像を表示する上記表示画面の各画素の画素値を高く変更する制御を行うことを特徴とする請求項３または４に記載の制御装置。

[請求項6] 請求項１から５までのいずれか１項に記載の制御装置における処理をコンピュータに実行させるための動的バックライト制御プログラムであって、

表示画面の表示の更新の要求に応じて更新された画像が、静止画か動画かを判定する処理と、

上記画像が動画であると判定された場合、上記画像を表示する上記表示画面の各画素の画素値を上記の判定前よりも高く変更する処理と、

上記画像を表示する上記表示画面の各画素の画素値の変更に合わせてバックライトの輝度を上記の判定前よりも低下させる処理と、をコンピュータに実行させるための動的バックライト制御プログラム。

[請求項7] 低リフレッシュレート駆動が可能な表示装置の制御装置の制御方法であって、

表示画面の表示の更新の要求に応じて更新された画像が、静止画か

動画かを判定するステップと、

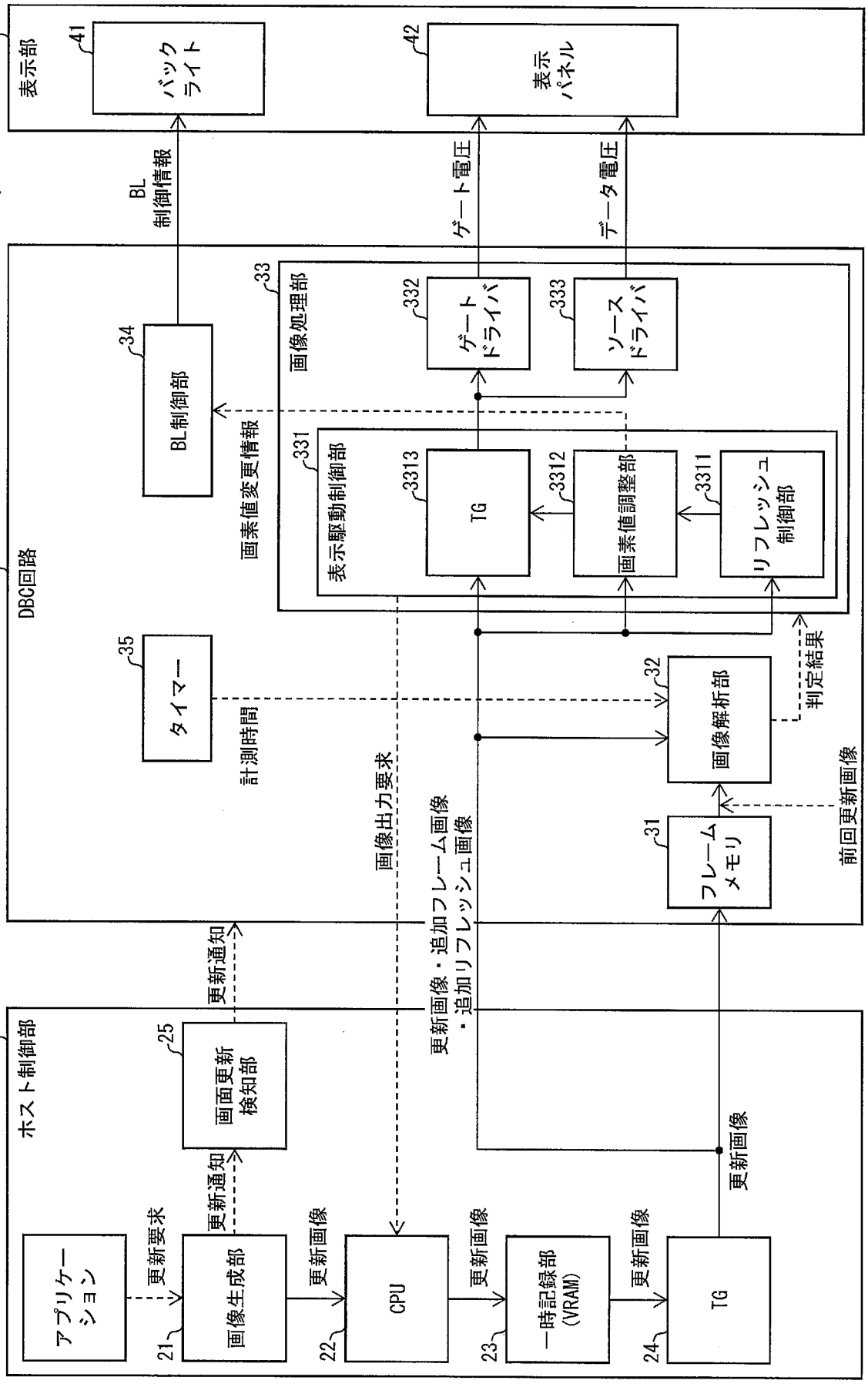
上記画像が動画であると判定された場合、上記画像を表示する上記表示画面の各画素の画素値を上記の判定前よりも高く変更するステップと、

上記画像を表示する上記表示画面の各画素の画素値の変更に合わせてバックライトの輝度を上記の判定前よりも低下させるステップと、を含むことを特徴とする制御方法。

WO 2015/041012 PCT/JP2014/072306

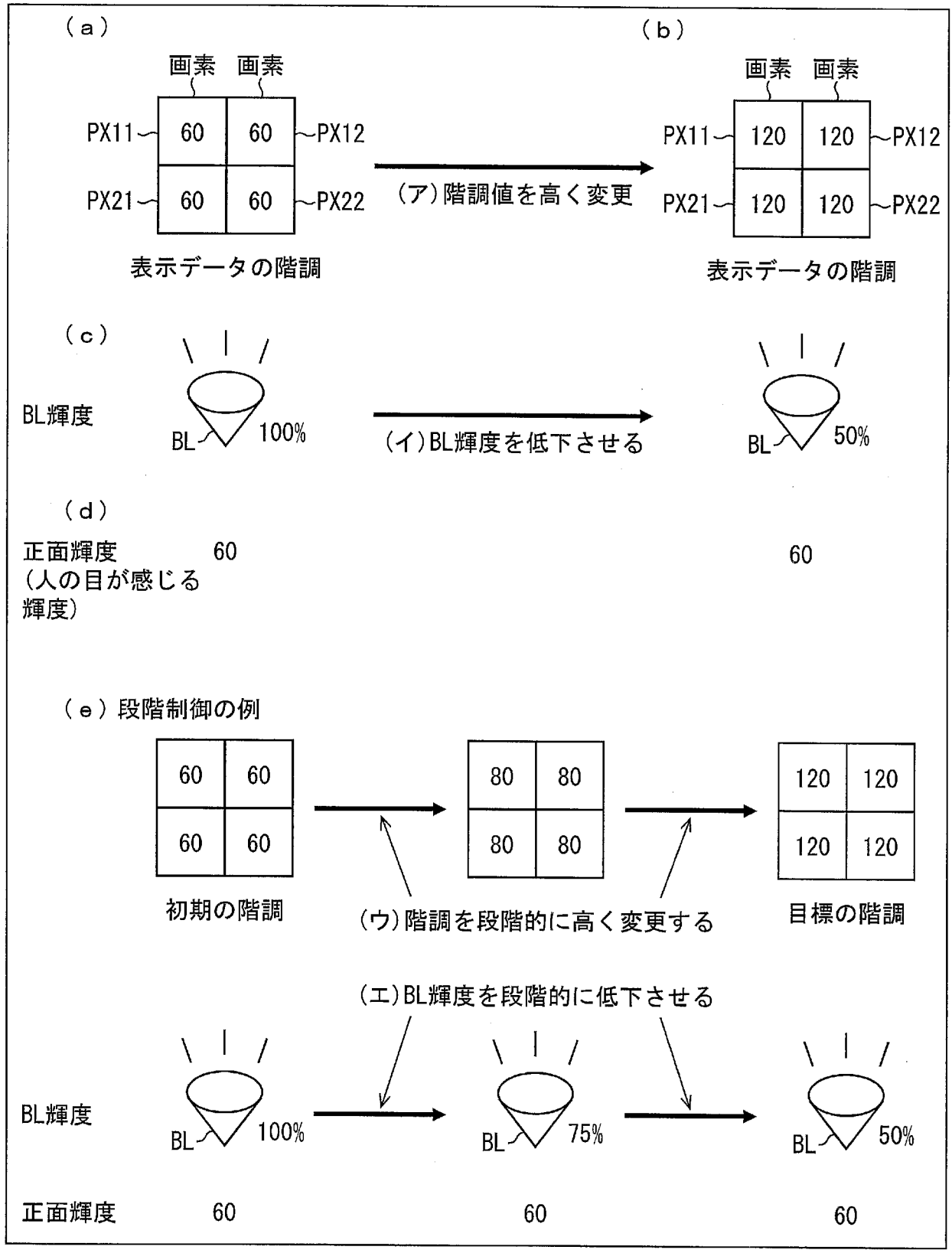
[図1]

図 1



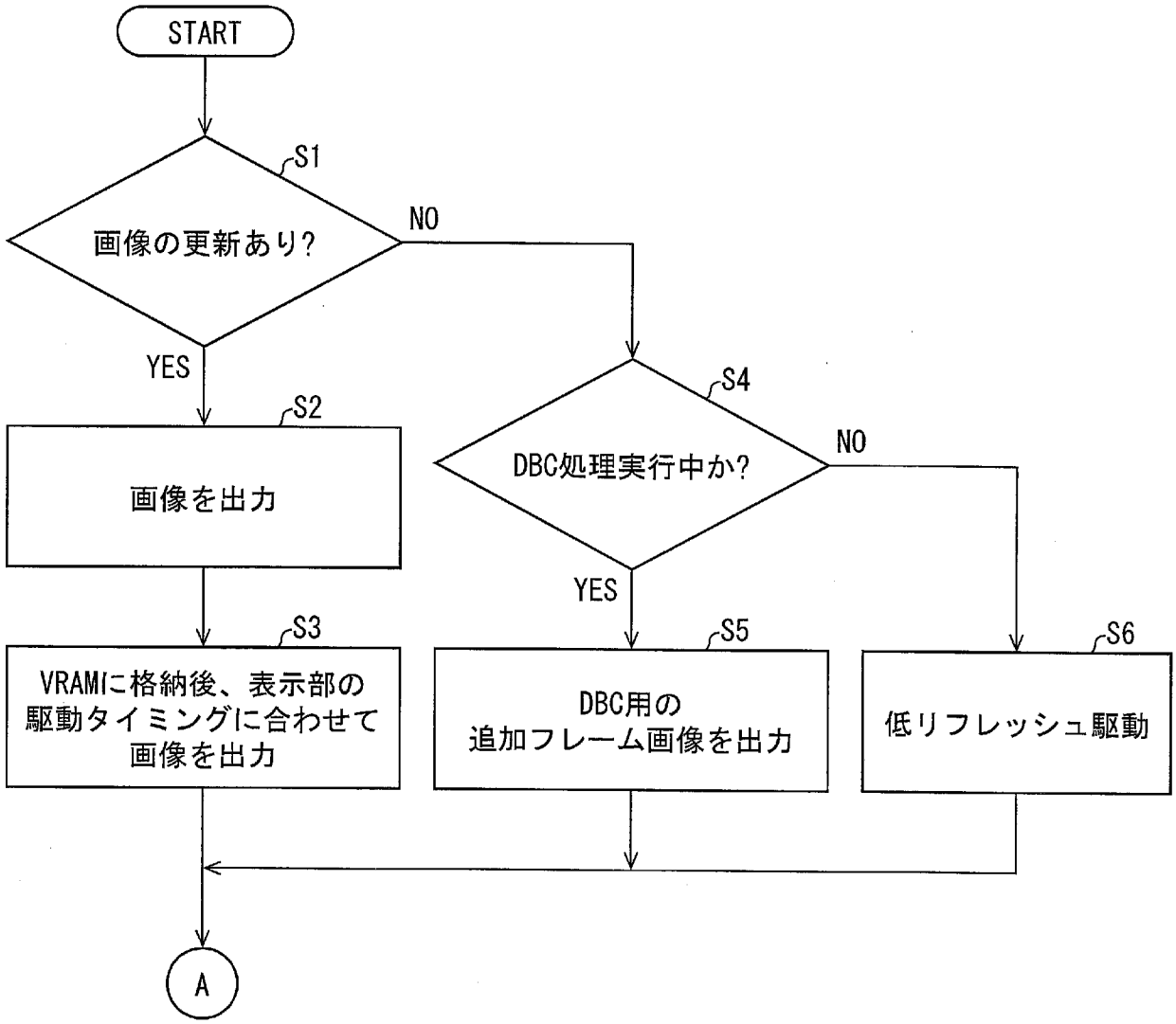
[図2]

図 2


（ａ）
画素 画素
PX11
60
60
PX12
PX21
60
60
PX22
表示データの階調
（ア）階調値を高く変更
（ｂ）
画素 画素
PX11
120
120
PX12
PX21
120
120
PX22
表示データの階調
（ｃ）
BL輝度
BL
100%
（イ）BL輝度を低下させる
BL
50%
（ｄ）
正面輝度
（人の目が感じる
輝度）
60
60
（ｅ）段階制御の例
60
60
60
60
初期の階調
（ウ）階調を段階的に高く変更する
80
80
80
80
120
120
120
120
目標の階調
（エ）BL輝度を段階的に低下させる
BL輝度
BL
100%
BL
75%
BL
50%
正面輝度
60
60
60

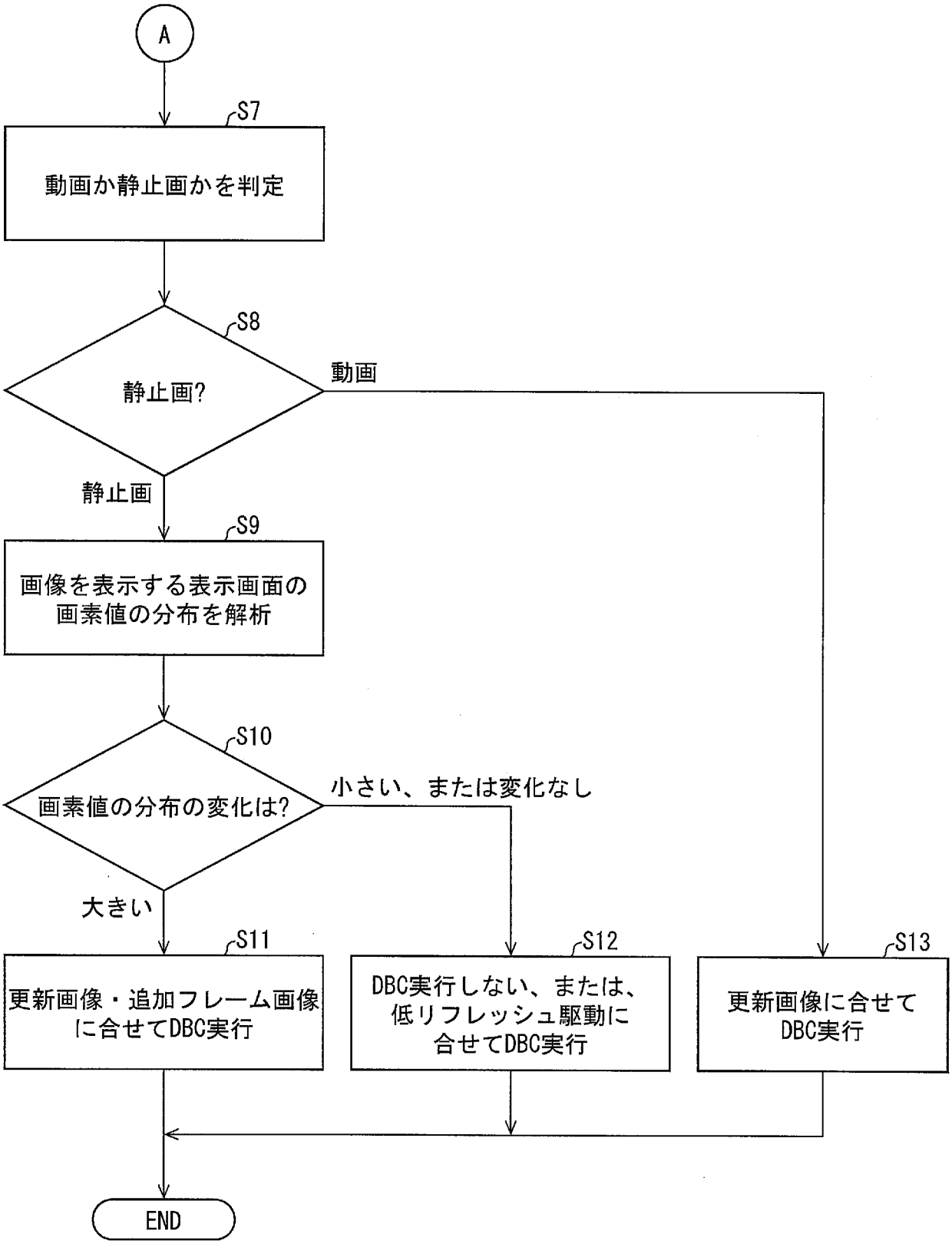
[図3]

図 3


START
S1
画像の更新あり?
NO
YES
S2
画像を出力
S3
VRAMに格納後、表示部の
駆動タイミングに合わせて
画像を出力
S4
DBC処理実行中か?
NO
YES
S5
DBC用の
追加フレーム画像を出力
S6
低リフレッシュ駆動
A

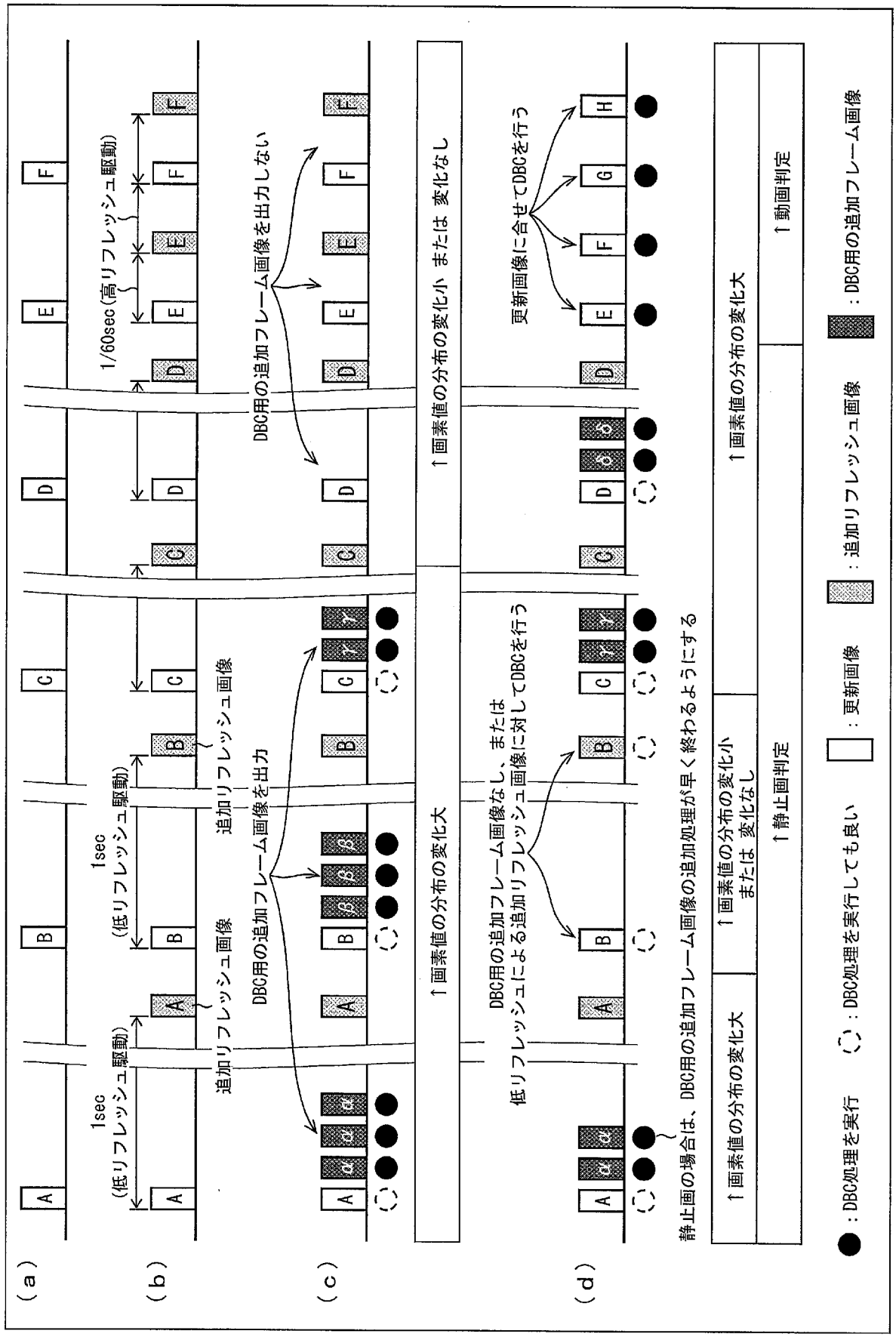
[図4]

図 4


A
S7
動画か静止画かを判定
S8
静止画?
動画
静止画
S9
画像を表示する表示画面の
画素値の分布を解析
S10
画素値の分布の変化は?
小さい、または変化なし
大きい
S11
更新画像・追加フレーム画像
に合せてDBC実行
S12
DBC実行しない、または、
低リフレッシュ駆動に
合せてDBC実行
S13
更新画像に合せて
DBC実行
END

[図5]

図5


(a)
(b)
(c)
(d)
1sec
(低リフレッシュ駆動)
1/60sec(高リフレッシュ駆動)
追加リフレッシュ画像
DBC用の追加フレーム画像を出力
DBC用の追加フレーム画像を出力しない
↑画素値の分布の変化小 または 変化なし
↑画素値の分布の変化大
DBC用の追加フレーム画像なし、または
低リフレッシュによる追加リフレッシュ画像に対してDBCを行う
更新画像に合せてDBCを行う
静止画の場合は、DBC用の追加フレーム画像の追加処理が早く終わるようにする
↑画素値の分布の変化小
または 変化なし
↑静止画判定
↑動画判定
●：DBC処理を実行
(●)：DBC処理を実行しても良い
：更新画像
：追加リフレッシュ画像
：DBC用の追加フレーム画像

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/072306

A. CLASSIFICATION OF SUBJECT MATTER
G09G3/36(2006.01)i, *G02F1/133*(2006.01)i, *G09G3/20*(2006.01)i, *G09G3/34*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G09G3/00-5/42

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2013/021846 A1 (Sharp Corp.), 14 February 2013 (14.02.2013), entire text; fig. 1 to 10 & TW 201308158 A	1-7
Y	JP 2009-271349 A (Sony Corp.), 19 November 2009 (19.11.2009), entire text; fig. 1 to 11 & US 2010/0134527 A1 & EP 2273482 A1 & WO 2009/136632 A1 & CN 101689353 A & RU 2009148498 A	1-7

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 21 November, 2014 (21.11.14)	Date of mailing of the international search report 02 December, 2014 (02.12.14)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/072306

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-323876 A (NEC Corp.), 08 November 2002 (08.11.2002), entire text; fig. 1 to 37 & US 2002/0154088 A1 & EP 1255241 A1 & DE 60230467 D & TW 582002 B & KR 10-2002-0082790 A	1-7
A	JP 2002-156950 A (Hitachi, Ltd.), 31 May 2002 (31.05.2002), entire text; fig. 1 to 55 & US 2002/0057238 A1 & US 2006/0279523 A1 & KR 10-2002-0020180 A & TW 00I292067 B	1-7

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１４／０７２３０６

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i, G09G3/34(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　G09G3/00-5/42

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１４年
日本国実用新案登録公報	１９９６－２０１４年
日本国登録実用新案公報	１９９４－２０１４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	WO 2013/021846 A1（シャープ株式会社）2013.02.14, 全文，図 1-10 & TW 201308158 A	1-7
Y	JP 2009-271349 A（ソニー株式会社）2009.11.19, 全文，図 1-11 & US 2010/0134527 A1　& EP 2273482 A1　& WO 2009/136632 A1 & CN 101689353 A　& RU 2009148498 A	1-7

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２１．１１．２０１４	０２．１２．２０１４

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　２Ｇ　９２１４
中村　直行
電話番号　０３－３５８１－１１０１　内線　３２２６

C（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2002-323876 A（日本電気株式会社）2002.11.08, 全文，図 1-37 & US 2002/0154088 A1　& EP 1255241 A1　& DE 60230467 D　& TW 582002 B & KR 10-2002-0082790 A	1-7
A	JP 2002-156950 A（株式会社日立製作所）2002.05.31, 全文，図 1-55 & US 2002/0057238 A1　& US 2006/0279523 A1　& KR 10-2002-0020180 A & TW 00I292067 B	1-7