I857889

(19)中華民國智慧財產局

(12)發明說明書公告本 **(11)證書號數：TW I857889 B**

(45)公告日： 中華民國 113 (2024) 年 10 月 01 日

(21)申請案號：112149803 (22)申請日： 中華民國 109 (2020) 年 07 月 22 日

(51)Int. Cl.： ***G01B9/02 (2022.01)*** ***G01N21/25 (2006.01)***

G06T7/162 (2017.01)

(30)優先權：2019/07/30 美國 62/880,341

2019/11/19 美國 16/688,539

(71)申請人：美商科磊股份有限公司 (美國) KLA CORPORATION (US)

美國

(72)發明人：劉 海倫 LIU, HELEN (US) ；張國慶 ZHANG, GUOQING (CN)

(74)代理人：陳長文；呂光；邵而康

(56)參考文獻：

TW I334921B TW I417518B

US 2012/0278036A1 US 2017/0241764A1

審查人員：邱元玠

申請專利範圍項數：18 項 圖式數：5 共 40 頁

(54)名稱

用於在保持晶圓翹曲覆蓋率時使用較少有效像素增強資料處理產量之系統和方法

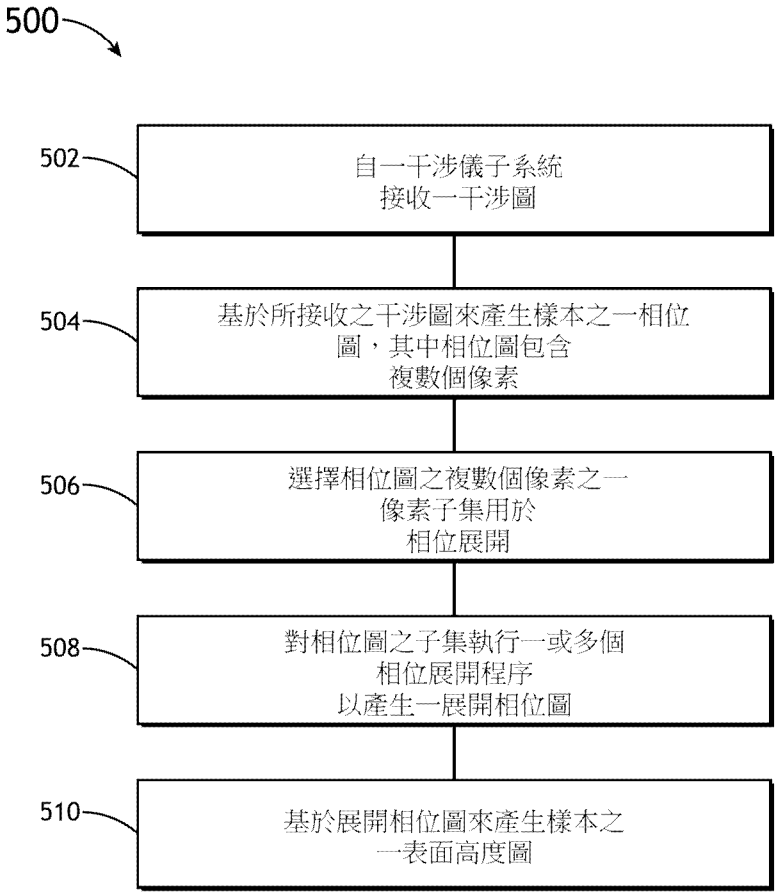
(57)摘要

本發明揭示一種檢測系統。在一實施例中，該檢測系統包含經組態以獲取一樣本之一干涉圖之一干涉儀子系統。該檢測系統可進一步包含經通信地耦合至該干涉儀子系統之一控制器。該控制器經組態以：自該干涉儀子系統接收該干涉圖；基於該所接收之干涉圖來產生該樣本之一相位圖，其中該相位圖包含複數個像素；選擇該相位圖之該複數個像素之一像素子集用於相位展開程序；對該相位圖之該像素子集執行一或多個相位展開程序以產生一展開相位圖；及基於該展開相位圖來產生該樣本之一表面高度圖。

An inspection system is disclosed. In one embodiment, the inspection system includes an interferometer sub-system configured to acquire an interferogram of a sample. The inspection system may further include a controller communicatively coupled to the interferometer sub-system. The c

ontroller is configured to:receive the interferogram from the interferometer sub-system; generate a phase map of the sample based on the received interferogram, wherein the phase map includes a plurality of pixels; select a sub-set of pixels of the plurality of pixels of the phase map to be used for phase unwrapping procedures; perform one or more phase unwrapping procedures on the sub-set of pixels of the phase map to generate an unwrapped phase map; and generate a surface height map of the sample based on the unwrapped phase map.

指定代表圖：



【圖5】

符號簡單說明：

500:方法

502:步驟

504:步驟

506:步驟

508:步驟

510:步驟

專利案號：112149803
原申請案號：109124751
公告本
I857889

【發明摘要】

【中文發明名稱】

用於在保持晶圓翹曲覆蓋率時使用較少有效像素增強資料處理產量之系統和方法

【英文發明名稱】

SYSTEM AND METHOD FOR ENHANCING DATA PROCESSING THROUGHPUT USING LESS EFFECTIVE PIXEL WHILE MAINTAINING WAFER WARP COVERAGE

【中文】

本發明揭示一種檢測系統。在一實施例中，該檢測系統包含經組態以獲取一樣本之一干涉圖之一干涉儀子系統。該檢測系統可進一步包含經通信地耦合至該干涉儀子系統之一控制器。該控制器經組態以：自該干涉儀子系統接收該干涉圖；基於該所接收之干涉圖來產生該樣本之一相位圖，其中該相位圖包含複數個像素；選擇該相位圖之該複數個像素之一像素子集用於相位展開程序；對該相位圖之該像素子集執行一或多個相位展開程序以產生一展開相位圖；及基於該展開相位圖來產生該樣本之一表面高度圖。

【英文】

An inspection system is disclosed. In one embodiment, the inspection system includes an interferometer sub-system configured to acquire an interferogram of a sample. The inspection system may further include a controller communicatively coupled to the interferometer sub-system. The c

ontroller is configured to:receive the interferogram from the interferometer sub-system; generate a phase map of the sample based on the received interferogram, wherein the phase map includes a plurality of pixels; select a sub-set of pixels of the plurality of pixels of the phase map to be used for phase unwrapping procedures; perform one or more phase unwrapping procedures on the sub-set of pixels of the phase map to generate an unwrapped phase map; and generate a surface height map of the sample based on the unwrapped phase map.

【指定代表圖】

圖5

【代表圖之符號簡單說明】

500:方法

502:步驟

504:步驟

506:步驟

508:步驟

510:步驟

【發明說明書】

【中文發明名稱】

用於在保持晶圓翹曲覆蓋率時使用較少有效像素增強資料處理產量之系統和方法

【英文發明名稱】

SYSTEM AND METHOD FOR ENHANCING DATA PROCESSING THROUGHPUT USING LESS EFFECTIVE PIXEL WHILE MAINTAINING WAFER WARP COVERAGE

【技術領域】

【0001】 本發明大體上係關於度量領域，且更特定言之，本發明係關於一種使用改良干涉技術來量測樣本之特性之系統及方法。

【先前技術】

【0002】 基於干涉量測之度量方法已在半導體製造技術中用於量測包含表面高度及表面坡度之某些特徵樣本。例如，可使用同時量測樣本表面構形之對置側之雙菲索(Fizeau)干涉儀來量測樣本平坦度/構形量測(例如表面高度量測)。樣本翹曲之動態範圍(例如最大可量測坡度)受一像素化感測器/偵測器總成內像素之數目及大小及系統之光學解析度及傳遞函數限制。特定言之，感測器像素大小係解析來自具有高表面坡度之樣本區域之密集條紋之一重要特性。為在高翹曲樣本上達成更大單發樣本量測覆蓋率，感測器像素必須變小。然而，更小感測器像素大小會導致運算成本顯著增加，因為必須處理更多感測器像素。因此，若運算能力恆定，則干涉儀系統之產量隨感測器像素大小減小而減少。因此，期望提供一種解決上文所識別之先前方法之不足之系統及方法。

【發明內容】

【0003】 本發明揭示一種檢測系統。在一實施例中，該檢測系統包含經組態以獲取一樣本之一干涉圖之一干涉儀子系統。該檢測系統可進一步包含通信地耦合至該干涉儀子系統之一控制器，該控制器包含經組態以執行儲存於一記憶體中之一組程式指令之一或多個處理器，該組程式指令經組態以引起該一或多個處理器：自該干涉儀子系統接收該干涉圖；基於該所接收之干涉圖產生該樣本之一相位圖，其中該相位圖包含複數個像素；選擇該相位圖之該複數個像素之一像素子集用於相位展開程序；對該相位圖之該像素子集執行一或多個相位展開程序以產生一展開相位圖；及基於該展開相位圖產生該樣本之一表面高度圖。

【0004】 本發明揭示一種檢測系統。在一實施例中，該檢測系統包含一控制器，其包含經組態以執行儲存於一記憶體中之一組程式指令之一或多個處理器，該組程式指令經組態以引起該一或多個處理器：接收一樣本之一干涉圖；基於該所接收之干涉圖產生該樣本之一相位圖，其中該相位圖包含複數個像素；選擇該相位圖之該複數個像素之一像素子集用於相位展開程序；對該相位圖之該像素子集執行一或多個相位展開程序以產生一展開相位圖；及基於該展開相位圖產生該樣本之一表面高度圖。

【0005】 本發明揭示一種方法。在一實施例中，該方法包含：自一干涉儀子系統接收一干涉圖；基於該所接收之干涉圖產生該樣本之一相位圖，其中該相位圖包含複數個像素；選擇該相位圖之該複數個像素之一像素子集用於相位展開；對該相位圖之該像素子集執行一或多個相位展開程序以產生一展開相位圖；及基於該展開相位圖產生該樣本之一表面高度圖。

【0006】 應瞭解，以上一般描述及以下詳細描述兩者僅供例示及說明且未必限制本發明。併入本說明書中且構成本說明書之一部分之附圖繪示本發明之實施例且與一般描述一起用於解釋本發明之原理。

【圖式簡單說明】

【0007】 熟習技術者可藉由參考附圖來較佳理解本發明之諸多優點，其中：

【0008】 圖1繪示根據本發明之一或多個實施例之一檢測系統之一簡化方塊圖。

【0009】 圖2繪示根據本發明之一或多個實施例之一檢測系統之一干涉儀子系統之一簡化方塊圖。

【0010】 圖3繪示根據本發明之一或多個實施例之由一檢測系統產生之相位圖及表面高度圖。

【0011】 圖4A繪示根據本發明之一或多個實施例之基於一相位圖之一第一像素子集產生之一第一表面高度圖。

【0012】 圖4B繪示根據本發明之一或多個實施例之基於相位圖之一第二像素子集產生之一第二表面高度圖。

【0013】 圖5繪示根據本發明之一或多個實施例之用於使用一檢測子系統產生一樣本之表面高度圖之一方法。

【實施方式】

【0014】

相關申請案之交叉參考

本申請案根據35 U.S.C. §119(e)主張名叫Helen Liu之發明者於2019年7月30日申請、名稱為「METHODS OF ENHANCING DATA

PROCESSING THROUGHPUT USING LESS EFFECTIVE PIZEL WHILE MAINTAINING WAFER WARP COVERAGE」之美國臨時申請案第62/880,341號的權利，該案之全文係以引用的方式併入本文中。

【0015】 已相對於某些實施例及其特定特徵特別展示及描述本發明。本文中所闡述之實施例被視作說明而非限制。一般技術者應易於明白，可在不背離本發明之精神及範疇的情況下對形式及細節作出各種改變及修改。

【0016】 現將詳細參考附圖中所繪示之揭示標的。

【0017】 在干涉量測之背景中，除系統之光學解析度及傳遞函數之外，感測器像素大小亦為解析來自具有高表面坡度之樣本區域之密集條紋之一重要特性。為在高翹曲樣本上達成更大單發樣本量測覆蓋率，感測器像素必須變小。然而，更小感測器像素大小導致運算成本顯著增加，因為必須處理更多感測器像素。因此，假定運算能力恆定，則干涉儀系統之產量隨感測器像素大小減小而減少。

【0018】 因此，本發明之實施例係針對一種解決上文所識別之先前方法之一或多個不足之系統及方法。本發明之實施例係針對一種經組態用於干涉圖之改良資料處理及相位展開之檢測系統。特定言之，本發明之實施例係針對一種經組態以基於一樣本之干涉儀產生一相位圖且僅基於相位圖之一像素子集產生樣本之一表面高度圖之檢測系統。特定言之，本發明之實施例係針對一種經組態以僅對一相位圖之一像素子集執行運算最昂貴相位展開操作之檢測系統。藉由僅處理一相位圖之像素總數目之一像素子集，本發明之實施例能夠改良干涉儀系統之資料處理且增加半導體檢測產量。

【0019】 大體上參考圖1至圖5，描述根據本發明之一或多個實施例之用於干涉量測之一系統及方法。

【0020】 圖1繪示根據本發明之一或多個實施例之一檢測系統之一簡化方塊圖。檢測系統100可包含(但不限於)經組態以對一樣本103執行一或多個度量及/或特徵化程序之一或多個干涉儀子系統102。

【0021】 在一實施例中，檢測系統100可包含經組態以對樣本103之直徑對置側執行量測之一雙干涉儀系統(例如雙菲索干涉儀)。例如，檢測系統100可包含：一第一干涉儀子系統102a，其經組態以產生一第一照明光束101a來對樣本103之一第一表面執行一或多個量測；及一第二干涉儀子系統102b，其經組態以產生一第二照明光束101b來對與第一表面對置之樣本103之一第二表面執行一或多個量測。在另一實施例中，第一干涉儀子系統102a及第二干涉儀子系統102b經組態以同時對樣本103之對置側執行量測。第一干涉儀子系統102a及第二干涉儀子系統102b可相同，但其等無需在所有實施例中相同。

【0022】 樣本103可包含本技術中已知之任何樣本，其包含(但不限於)一晶圓、一半導體晶圓、一倍縮光罩、一遮罩及其類似者。在一實施例中，樣本103可安置於一固持機構上/內。例如，檢測系統100可包含經組態以垂直(或實質上垂直)、水平(或實質上水平)及類似地固持樣本103之一固持機構(未展示)。

【0023】 圖2繪示根據本發明之一或多個實施例之一檢測系統之一干涉儀子系統102a之一簡化方塊圖。在此方面，圖2中所描繪之干涉儀子系統102a繪示圖1中所描繪之干涉儀子系統102之一單一例項。

【0024】 在一實施例中，干涉儀子系統102a可包含(但不限於)經組

態以產生一照明光束101之一照明源104、一分束器106、一波片108、一參考平板114、包含一或多個感測器119之一偵測器總成120及包含一或多個處理器124及一記憶體126之一控制器122。控制器122之一或多個處理器124可經組態以執行儲存於記憶體126中之一組程式指令，該組程式指令經組態以引起一或多個處理器實施本發明之各種步驟及程序。在另一實施例中，干涉儀子系統102a可包含安裝於一平移台(例如一卡盤或其類似者)上之一或多個組件以選擇性包含或移除相關聯組件。

【0025】 在此預期，干涉儀子系統102a可包含本技術中已知之任何干涉儀子系統，其包含(但不限於)一菲索干涉儀子系統102a、一剪切干涉儀子系統102a及其類似者。在此方面，圖2中所繪示之干涉儀子系統102a可經組態以執行表面高度量測及/或表面坡度量測。以下各者中大體上描述使用菲索干涉量測來使晶圓特徵化：2003年3月20日申請之美國專利第6,847,458號、2011年10月27日申請之美國專利第8,949,057號及2013年1月15日申請之美國專利第9,121,684號，該等專利之全部內容併入本文中。

【0026】 照明源104可經組態以產生具有一選定波長之一照明光束101。照明源104可包含本技術中已知之任何照明源，其包含(但不限於)一光纖雷射、一光纖耦合光源、一光纖耦合半導體雷射及其類似者。例如，照明源104可包含(但不限於)能夠發射約300 nm至約1500 nm之範圍內之照明之任何源。

【0027】 在一實施例中，偏振分束器106可將照明光束101之一線性偏振部分提供至波片108 (例如半波片108)，其可經旋轉以使照明光束101之偏振旋轉至任何選定角度。半波片108可經組態以接收在一第一方向上

偏振之照明光束101且將線性偏振轉換成一圓偏振。在一實施例中，照明光束101經導引至接近樣本103安置之參考平板114 (例如部分反射參考平板114)。在一些實施例中，分束器106及半波片108經組態以依一實質上法向入射角導引照射光束101至參考平板114及樣本103。

【0028】 在一實施例中，照明光束101可由參考平板114分裂，使得照明光束101之至少一部分自參考平板114之一表面反射(參考光束)，且照明光束101之至少一部分經導引穿過參考平板114，使得其自樣本103之表面反射(樣本光束)。參考光束及樣本光束隨後可經重組(例如，在參考平板114處重組)且接著被導引至偵測器總成120之一或多個感測器119。在此應註意，一圓偏振光束之偏手性在一表面處之反射之後切換(例如自左圓偏振至右圓偏振)。因此，四分之一波片108可將自樣本103反射之樣本光束之圓偏振轉換成正交於第一方向定向之一線性偏振。

【0029】 隨後，偵測器總成120 (例如偵測器總成120之感測器119)可捕獲參考光束與樣本光束之間的一或多個干涉圖案(即，干涉圖)。在此方面，干涉圖的調變強度係與樣本光束之光學路徑的變動相關聯。在此應注意，光學路徑的變動可歸因於樣本103之高度的變動(例如，歸因於一圖案之存在)或沿樣本光束之路徑之折射率的變動。因此，干涉圖案(干涉圖)可指示樣本103之拓撲。

【0030】 多個干涉圖可係由系統100產生，以判定一樣本103上一或多個位置之相對高度。在此方面，檢測系統100可操作為一相移干涉儀。在此應註意，多個干涉圖可係由本技術中已知之任何方法產生。在一實施例中，當在法向於樣本103之一方向上平移一參考平板114時，多個干涉圖可由偵測器總成120產生。在另一實施例中，當以照明源104產生之照

明光束101之一頻率掃過一頻率範圍時，多個干涉圖可由一偵測器總成120捕獲。

【0031】 在一實施例中，干涉儀子系統102a可進一步包含一或多個光學元件112。一或多個光學元件112可包含(但不限於)準直儀、透鏡、稜鏡，及其類似者。例如，一或多個光學元件112可包含(但不限於)一非球面準直透鏡。一或多個光學元件112可經組態以修改照明光束101之一或多個特性，其包含(但不限於)照明光束101之一直徑。在一實施例中，一或多個光學元件112準直一發散照明光束101。在另一實施例中，一或多個光學元件112可經組態以導引及/或聚焦朝向偵測器總成120傳播之照明，使得干涉條紋重疊於樣本103之影像上。

【0032】 在此應注意，上文所描述且圖1至圖2中所繪示之檢測系統100的各種組態及組件僅供說明，而不應被解譯為限制。預計可在本發明之範疇內利用諸多等效或額外光學組態。在此方面，於不背離本發明之精神及範疇的情況下，檢測系統100可包含任何數目個額外及/或替代光學元件，其包含(但不限於)圓對稱透鏡、圓柱透鏡、光束整形器、反射鏡、波片、偏振器或濾波器，及其類似者。

【0033】 如本文先前所提及，檢測系統100可包含通信地耦合至偵測器總成120之一控制器122。在實施例中，控制器122之一或多個處理器124可經組態以執行儲存於記憶體126中之一組程式指令，該組程式指令經組態以引起一或多個處理器實施本發明之各種步驟及程序。例如，控制器122之一或多個處理器124可經組態以：自干涉儀子系統102接收一或多個所獲取之干涉圖；基於所接收之干涉圖產生樣本103之一相位圖，其中相位圖包含複數個像素；選擇相位圖之複數個像素之一像素子集用於相位

展開程序；對相位圖之像素子集執行一或多個相位展開程序以產生一展開相位圖；且基於展開相位圖產生樣本103之一表面高度圖。將依次述及此等步驟/功能之各者。

【0034】 在一實施例中，控制器122經組態以接收一樣本103之一或多個干涉圖。例如，控制器122可經組態以自干涉儀子系統102a之偵測器總成120接收一或多個相移干涉。在雙菲索干涉儀之背景(如圖1中所展示)中，控制器122可經組態以自一第一干涉儀子系統102a接收樣本103之一第一表面之一第一干涉圖及自一第二干涉儀子系統102b接收樣本103之一第二表面之一第二干涉圖。在一些實施例中，一所接收之干涉圖之一強度圖可對應於樣本103之一表面之一調變表示。控制器122可經組態以將所接收之干涉圖儲存於記憶體126中。

【0035】 在此應注意，控制器122可經組態以自本技術中已知之任何源接收一或多個干涉。因此，控制器122可經組態以自除檢測子系統102之外的源接收干涉，該源包含(但不限於)記憶體126、一外部儲存裝置、一網路及其類似者。

【0036】 在另一實施例中，控制器122經組態以基於一或多個所接收之干涉圖產生樣本103之一或多個相位圖。例如，在接收樣本103之一單一表面之一單一干涉之後，控制器122可經組態以基於所接收之干涉產生樣本103之表面之一相位圖。控制器122可經組態以將一或多個所產生之相位圖儲存於記憶體126中。

【0037】 在此應注意，由控制器122基於所接收之干涉圖產生之相位圖可包含複數個像素。例如，由控制器122產生之一相位圖可包含以一m×n陣列配置之複數個像素。一所產生之相位圖內之像素之數目及/或像

素之配置可至少部分取決於偵測器總成120之像素之數目。特定言之，所產生之干涉及/或相位圖中之像素之數目/配置可取決於偵測器總成120之一或多個感測器119之像素之數目。一干涉及/或相位圖內之像素之數目可直接與一或多個感測器119內之像素之數目成比例。例如，增加感測器119/偵測器總成120之像素之數目可導致具有像素數目增加之相位圖，而減少感測器119/偵測器總成120之像素之數目可導致具有像素數目減少之相位圖。

【0038】 偵測器總成120/感測器119內之像素之數目可取決於檢測系統100期望之解析度及/或產量之位準。較小像素大小能夠達成較高干涉圖條紋解析度，其藉此導致較高解析度樣本表面圖。然而，當減小像素大小時，感測器119內需要更多像素來特徵化樣本103之相同表面積。換言之，較小像素需要較多像素用於相同樣本103翹曲覆蓋率。此可進一步參考圖3理解。

【0039】 圖3繪示根據本發明之一或多個實施例之由一檢測系統100產生之相位圖111a、111b及表面高度圖115a、115b。

【0040】 在圖3中，左手邊展示基於干涉圖之相位圖111a、111b (例如原始感測器119資料)，且右手邊展示基於相位圖111a、111b產生之表面高度圖115a、115b。如本文先前所提及，偵測器總成120之感測器119內之像素之不同數目及/或配置可導致相位圖111a、111b及表面高度圖115a、115b內之像素113a至113n之不同數目及/或配置。例如，包含四個單獨像素113a至113d之第一相位圖111a可基於自包含具有相對較少像素之感測器119之一偵測器總成120收集之干涉產生。舉另一實例而言，包含複數個像素113a至113n之第二相位圖111b可基於自包含具有較多像素

之感測器119之一偵測器總成120收集之干涉產生。

【0041】 比較第一相位圖111a與第二相位圖111b，應瞭解，第二相位圖111b包含更多像素，其中第二相位圖111b之像素113a至113n小於第一相位圖111a之像素113a至113d。第二相位圖111b之更多及更小像素113a至113n可導致比第一相位圖111a更高之一解析度(例如更高干涉圖條紋解析度)。因此，基於第二相位圖111b之第二表面高度圖115b可展現比基於第一相位圖111a之第一表面高度圖115a更高之一像素計數及更高之一解析度。

【0042】 然而，減小像素大小及增加像素計數以達成更高解析度相位圖及表面高度圖需要增加資料處理複雜性及處理能力。特定言之，自第二相位圖111b產生第二表面高度圖115b之資料處理要求要比自第一相位圖111a產生第一表面高度圖115a之資料處理要求高得多且更複雜。增加資料處理複雜性(例如更複雜資料處理演算法)及所需處理能力可歸因於像素113之增加數目。例如，為產生表面高度圖115b，控制器122之處理器124必須處理與第一表面高度圖115a相比多達四倍之像素113a至113n。若處理能力恆定，則增加資料處理複雜性導致產量下降。

【0043】 因此，本發明之實施例係針對一種經組態以執行資料處理演算法之系統，該等資料處理演算法經組態以僅基於一相位圖111之總像素113之一部分產生表面高度圖。由於無需同時處理每一像素(至少對於相位展開之最昂貴操作)，本發明之實施例可實現透過較高像素計數達成之提高干涉圖條紋解析度，同時維持相同樣本103翹曲覆蓋率。特定言之，本發明之系統可利用改良資料處理演算法來達成高解析度表面高度圖115，同時維持高產量。

【0044】 因此，在另一實施例中，控制器122經組態以選擇相位圖111之複數個像素113a至113n之一像素子集用於相位展開程序。此可進一步參考圖4A理解。

【0045】 圖4A繪示根據本發明之一或多個實施例之基於一相位圖111之一第一像素子集117a產生之一第一表面高度圖115a。

【0046】 如圖4A中所展示，控制器122可產生包含複數個像素113a至113p之相位圖111。相位圖111可儲存於記憶體126中。隨後，控制器122可經組態以選擇將用於相位展開程序及操作之一第一像素子集117a。例如，如圖4A中所展示，控制器122可選擇複數個像素113a至113p之一第一像素子集117a，其中第一像素子集117a包含像素113a、113c、113e、113g、113i、113k、113m及113o。

【0047】 (若干)像素子集(例如第一像素子集117a)可根據本技術中已知之任何技術、演算法或方程式來選擇。例如，如圖4A中所展示，控制器122可經組態以藉由選擇相位圖111之複數個像素113a至113p之每隔一個像素113來選擇第一像素子集117a。在此實例中，相位圖111之複數個像素113a至113n之每隔一個像素113將包含於像素子集117a內。舉另一實例而言，控制器122可經組態以藉由選擇每N個像素113之一個像素113包含於像素子集117a內來選擇第一像素子集117a，其中N大於2。例如，控制器122可經組態以選擇每第三像素113、每第四像素113及其類似者。舉另一實例而言，一使用者能夠藉由將一或多個控制命令輸入至使用者介面128之一使用者輸入裝置來手動選擇一像素子集117，其中一或多個輸入命令指示一像素子集117。

【0048】 舉另一實例而言，控制器122可經組態以隨機、依一界定

模式、依基於資料品質之一自適應方式等等選擇像素子集117。舉另一實例而言，控制器122可經組態以藉由選擇相位圖111之一選定區域(例如象限)內之複數個像素113來選擇像素子集117。在此應注意，第一像素子集117a僅供例示，且不應被視為限制，除非本文另有說明。

【0049】 在另一實施例中，在選擇第一像素子集117a之後，控制器122可對相位圖111之像素子集117a執行一或多個相位展開程序以產生一第一展開相位圖113a。可對第一像素子集117a執行相位展開程序及/或相位恢復演算法以校正與環繞相位圖111相關聯之相位不連續性且自環繞相位圖111提取相位及振幅資料。一或多個相位展開程序可包含本技術中已知用於展開環繞相位圖111之任何展開程序/操作，其包含(但不限於)一最小範數程序、一路徑追隨程序、一弗林(Flynn)最小不連續性程序、一品質導向相位展開程序、一經由最大流量相位展開(PUMA)程序及其類似者。用於一或多個相位展開程序之程式指令可儲存於記憶體126中。控制器122可經組態以將第一展開相位圖113a儲存於記憶體126中。

【0050】 不同類型之相位展開程序展現不同運算成本。另外，一相位展開程序之不同階段(例如不同操作)可展現不同運算成本。在此方面，且為進一步提高效率及產量，本發明之一些實施例係針對一多重解析相位展開方法。在一多重解析相位展開方法下，可僅對一相位圖111之一像素子集117a執行用於一相位展開程序之運算最昂貴步驟/程序(例如循序/全域展開操作)之相位展開程序。隨後，可執行用於運算不昂貴操作(例如局部展開操作)之相位展開程序以還原全圖之細節。在此預期，一多重解析相位展開方法之各種相位展開程序可串列(例如循序)及/或並行(例如同時)執行。

【0051】在此應注意，習知相位展開程序要求相鄰像素113之間的相變小於pi (π)。因此，相鄰像素113之間大於π之相變可導致習知相位展開程序失效。比較而言，由於僅選擇每N個像素113中之一個像素113包含於第一像素子集117a內，相位展開程序更可能失效。對相位圖111之每N個像素113之一者執行相位展開程序實際上要求相位圖111之相鄰像素113之間的相變小於π/N。在此方面，僅使用一相位圖111之複數個像素113a至113n之一像素子集117來執行相位展開程序可導致更嚴格相位展開要求。

因此，為維持此等更嚴格相位展開要求，本發明之相位展開程序可假定樣本103之某一平滑度及/或均質性。在一些實施例中，相鄰像素113之間的π/N相變限制可藉由展開樣本103之後表面坡度而非後表面且藉由展開偽樣本103厚度而非前表面來達成。另外，來自度量用例之資料可允許相對於樣本103特性進行有效假定以藉此能夠對表示厚度、坡度等等之一轉換圖進行相位展開以避免π/N相變限制。

【0052】在另一實施例中，控制器122可經組態以基於展開相位圖113a產生樣本103之一表面高度圖115a。控制器122可經組態以利用本技術中已知之任何演算法、方程式或數學技術來基於展開相位圖113a產生表面高度圖115a。在一些實施例中，表面高度圖115a可與展開相位圖113a成比例。在額外及/或替代實施例中，若一特定用例無需還原全像素圖，則表面高度圖115a可展現N*fSensorPixelSize之一有效像素大小。在此方面，可使用較少像素來建立最終度量量度，諸如全域晶圓翹曲、區位NT平均值及其類似者。控制器122可經組態以將第一展開相位圖113a儲存於記憶體126中。

【0053】 在一些實施例中，控制器122可經組態以基於表面高度圖115a判定樣本103之一或多個特性。可基於表面高度圖115a判定之樣本103之特性可包含(但不限於)樣本103之表面高度量測、樣本103之表面坡度量測及其類似者。在額外及/或替代實施例中，控制器122可進一步經組態以產生一或多個控制信號，該一或多個控制信號經組態以基於樣本103之一或多個判定特性來選擇性調整一或多個處理工具之一或多個特性。例如，在判定樣本103之一或多個特性之後，控制器122可產生經組態以調整一或多個上游及/或下游處理工具之一或多個前饋及/或回饋控制信號。可調整之處理工具可包含(但不限於)一蝕刻工具、一微影工具、一沈積工具、一拋光工具及其類似者。

【0054】 在一些實施例中，控制器122可經組態以對一單一相位圖111執行多個相位展開程序。此可進一步參考圖4B理解。

【0055】 圖4B繪示根據本發明之一或多個實施例之基於相位圖111之一第二像素子集117b產生之一第二表面高度圖115b。特定言之，圖4B可繪示圖4A中所繪示之相同相位圖111。

【0056】 在一些實施例中，控制器122可經組態以選擇相位圖111之複數個像素113a至113n之一額外像素子集117來執行相位展開程序，其中額外像素子集117不同於第一像素子集117a。例如，如圖4B中所展示，控制器122可選擇經選擇用於相位展開程序之一第二像素子集117b。在此實例中，控制器122可選擇第二像素子集117b，使得第二像素子集117b包含像素113b、113d、113f、113h、113j、113l、113n及113p。如本文先前所提及，(若干)像素子集(例如第二像素子集117b)可根據本技術中已知之任何技術、演算法或方程式來選擇。例如，如圖4B中所展示，控制器122

可經組態以藉由選擇相位圖111之複數個像素113a至113p之每隔一個像素113來選擇第二像素子集117b。

【0057】 比較第一像素子集117a與第二像素子集117b，可看出，第二像素子集117b包含未被選擇用於第一像素子集117a之相位圖111之複數個像素113a至113p的各像素113。儘管依此一方式選擇第一像素子集117a及第二像素子集117b可允許相位圖111之各像素113在相位展開程序之兩次「反覆」中展開，但此不應被視為本發明之一限制，除非本文另有說明。在此方面，第二組像素117b可經選擇以包含像素113之任何數目及/或配置。在一些實施例中，第二像素子集117b可包含經包含於第一像素子集117a內的一或多個像素113。

【0058】 在另一實施例中，於選擇第二像素子集117b之後，控制器122可對相位圖111之第二像素子集117b執行一或多個相位展開程序，以產生一第二展開相位圖113b。如本文先前所提及，一或多個相位展開程序可包含本技術中已知用於展開環繞相位圖111之任何展開程序/操作，其包含(但不限於)一最小範數程序、一路徑追隨程序、一弗林最小不連續性程序、一品質導引相位展開程序、一經由最大流量相位展開(PUMA)程序，及其類似者。此外，如本文將進一步詳細解釋，用於第二像素子集117b上之一或多個相位展開程序可包含用於第一像素子集117a上之一或多個額外及/或替代相位展開程序。特定言之，用於第二像素子集117b上之一或多個相位展開程序可包含比用於第一像素子集117a上之相位展開程序運算更便宜之相位展開程序。控制器122可經組態以將第二展開相位圖113b儲存於記憶體126中。

【0059】 在另一實施例中，控制器122可經組態以基於展開相位圖

113b來產生樣本103之一第二表面高度圖115b。控制器122可經組態以利用本技術中已知之任何演算法、方程式或數學技術以基於第二展開相位圖113b來產生第二表面高度圖115b，或執行不昂貴局部相位展開以還原相位圖111之表面資訊。控制器122可經組態以將第二展開相位圖113b儲存於記憶體126中。在此應注意，第二表面高度圖115b可展現略微不同於第一表面高度圖115a之特性。各自表面高度圖115a至115n之間的變動可歸因於選定像素子集117a至117n之間的差異。

【0060】 在此應進一步注意，在各個反覆中執行之各種相位展開程序可取決於諸多因數，其包含(但不限於)所關注之樣本103之面積、相位展開程序之複雜性、相位展開程序之運算成本及其類似者。特定言之，控制器122可經組態以首先執行運算最昂貴相位展開程序，接著在後續反覆中用運算不昂貴相位展開程序填充細節。

【0061】 例如，控制器122可經組態以對第一像素子集117a執行一第一組之一或多個相位展開程序以產生第一表面高度圖115a。在此實例中，第一組之一或多個相位展開程序可包含將執行之運算最昂貴及/或最複雜相位展開程序。隨後，控制器122可經組態以對第一像素子集117a及/或一第二像素子集117b執行一第二組之一或多個相位展開程序以產生第二表面高度圖115b。在此實例中，第二組之一或多個相位展開程序可包含比第一組之一或多個相位展開程序運算更便宜之相位展開程序。

【0062】 在額外及/或替代實施例中，第二組相位展開程序可經組態以基於先前組相位展開程序之結果/輸出來展開相位圖111之像素。例如，第二組相位展開程序可經組態以基於來自第一組相位展開程序之結果(例如，基於第一表面高度圖115a)展開未由第一組相位展開程序展開之剩餘

像素。藉由使後續組相位展開程序基於先前組相位展開程序之結果/輸出，可將運算不昂貴相位展開程序/演算法用於後續相位展開程序。在此方面，可基於先前組相位展開程序之結果/輸出來選擇後續組相位展開程序。

【0063】 在額外及/或替代實施例中，控制器122可經組態以基於第二展開相位圖113b及/或第二表面高度圖115b來選擇性調整第一表面高度圖115a之一或多個特性。例如，控制器122可識別第二表面高度圖115b與第一表面高度圖115a之間的一或多個特性及/或差異，且基於一或多個經識別特性及/或差異來選擇性調整第一表面高度圖115a之一或多個特性。在額外及/或替代實施例中，控制器122可經組態以組合第一展開相位圖113a及第二展開相位圖113b以產生一「複合」表面高度圖115。類似地，在一些實施例中，控制器122可經組態以藉由組合第一表面高度圖115a及第二表面高度圖115b來產生一「複合」表面高度圖115。

【0064】 在此應注意，第一表面高度圖115a及第二表面高度圖115b可循序(例如串列、一個接一個)及/或並行(例如同時)產生。特定言之，基於資料相依性，可並行(例如同時或實質上同時)運算表面高度圖115a及表面高度圖115b且最後將其等組合在一起。

【0065】 儘管圖4A至圖4B經展示及描述為僅實施相位展開程序之兩次反覆，但此不應視為本發明之一限制，除非本文另有說明。在此方面，控制器122可經組態以選擇任何N個像素子集117來對一相位圖111實施相位展開程序之N次反覆。

【0066】 在此預期，利用像素子集117執行相位展開程序之多次反覆可允許本發明之實施例維持一相位圖111之所有像素之相位及振幅運

算，同時維持高產量及解析度。利用不同像素子集117之相位展開程序之後續反覆可允許控制器指導完成在先前反覆中未展開之一相位圖111之其餘像素113。特定言之，藉由對一像素子集117執行運算更昂貴相位展開程序，可隨後進行運算不昂貴相位展開程序以提高產量且還原在第一組運算更昂貴相位展開程序期間未展開之全圖之細節。在此進一步預期，本發明之實施例可顯著提高資料處理速度，且不損失由較小像素引起之任何樣本103翹曲覆蓋率且不增加資料處理要求。

【0067】 在此應注意，所揭示之檢測系統100之一或多個組件可依本技術中已知之任何方式通信地耦合至系統之各種其他組件。例如，干涉儀子系統102、控制器122及使用者介面128可經由一有線連接(例如銅線、光纖電纜及其類似者)或無線連接(例如RF耦合、IR耦合、資料網路通信(例如WiFi、WiMax、3G、4G、4G LTE、5G、Bluetooth及其類似者))彼此通信耦合且通信地耦合至其他組件。

【0068】 在一實施例中，一或多個處理器124可包含本技術中已知之任何一或多個處理元件。在此意義上，一或多個處理器124可包含經組態以執行軟體演算法及/或指令之任何微處理器型裝置。在一實施例中，一或多個處理器124可由以下各者組成：一桌上型電腦、大型電腦系統、工作站、影像電腦、並行處理器或經組態以執行經組態以操作檢測系統100之一程式之其他電腦系統(例如聯網電腦)，如本發明中所描述。應認識到，本發明中所描述之步驟可由一單一電腦系統或替代地，多個電腦系統實施。此外，應認識到，本發明中所描述之步驟可在一或多個處理器124之任何一或多者上實施。一般而言，術語「處理器」可廣義地界定為涵蓋具有執行來自記憶體126之程式指令之一或多個處理元件之任何裝

置。此外，檢測系統100之不同子系統(例如照明源104、偵測器總成120、控制器122、使用者介面128)可包含適合於實施本發明中所描述之步驟之至少一部分之處理器或邏輯元件。因此，以上描述不應被解譯為本發明之一限制，而是僅為一說明。

【0069】 記憶體126可包含適合於儲存可由相關聯一或多個處理器124執行之程式指令及由檢測系統100接收/產生之資料之本技術中已知之任何儲存媒體。例如，記憶體126可包含一非暫時性記憶體媒體。例如，記憶體126可包含(但不限於)一唯讀記憶體(ROM)、一隨機存取記憶體(RAM)、一磁性或光學記憶體裝置(例如磁碟)、一磁帶、一固態硬碟及其類似者。應進一步注意，記憶體126可與一或多個處理器124一起收容於一共同控制器外殼中。在一替代實施例中，記憶體126可相對於處理器124及控制器122之實體位置遠端定位。在另一實施例中，記憶體126保存用於引起一或多個處理器124實施本發明中所描述之各個步驟之程式指令。

【0070】 在一實施例中，一使用者介面128通信地耦合至控制器122。在一實施例中，使用者介面128可包含(但不限於)一或多個桌上型電腦、平板電腦、智慧型電話、智慧型手錶或其類似者。在另一實施例中，使用者介面128包含用於向一使用者顯示檢測系統100之資料之一顯示器。使用者介面128之顯示器可包含本技術中已知之任何顯示器。例如，顯示器可包含(但不限於)一液晶顯示器(LCD)、一基於有機發光二極體(OLED)顯示器或一CRT顯示器。熟習技術者應認識到，能夠與一使用者介面128整合之任何顯示裝置適合於在本發明中實施。在另一實施例中，一使用者可回應於經由使用者介面128向使用者顯示之資料而輸入選擇及/

或指令。

【0071】 圖5繪示根據本發明之一或多個實施例之用於使用一檢測子系統產生一樣本之表面高度圖之一方法。在此應注意，方法500之步驟可全部或部分由檢測系統100實施。然而，應進一步認識到，方法500不受限於檢測系統100，因為額外或替代系統級實施例可實施方法500之全部或部分步驟。

【0072】 在一步驟502中，自一干涉儀子系統接收一干涉圖。例如，控制器122可經組態以自干涉儀子系統102a之偵測器總成120接收一或多個相移干涉。舉另一實例而言，控制器122可經組態以自除檢測子系統102之外的源接收干涉，該等源包含(但不限於)記憶體126、一外部儲存裝置、一網路及其類似者。

【0073】 在一步驟504中，基於所接收之干涉圖產生樣本之一相位圖。在實施例中，相位圖可包含複數個像素。例如，在接收樣本103之一單一表面之一單一干涉之後，控制器122可經組態以基於所接收之干涉來產生樣本103之表面之一相位圖。控制器122可經組態以將一或多個所產生之相位圖儲存於記憶體126中。

【0074】 在一步驟506中，選擇相位圖之複數個像素之一像素子集用於相位展開。例如，如圖4A中所展示，控制器122可選擇複數個像素113a至113p之一第一像素子集117a，其中第一像素子集117a包含像素113a、113c、113e、113g、113i、113k、113m及113o。(若干)像素子集(例如第一像素子集117a)可根據本技術中已知之任何技術、演算法或方程式來選擇。例如，控制器122可經組態以藉由選擇每N個像素113之一個像素113包含於像素子集117a內來選擇第一像素子集117a，其中N大於2。例

如，控制器122可經組態以選擇每第三像素113、每第四像素113及其類似者。

【0075】 在一步驟508中，對相位圖之像素子集執行一或多個相位展開程序以產生一展開相位圖。

【0076】 在一步驟510中，基於展開相位圖產生樣本之一表面高度圖。可對第一像素子集117a執行相位展開程序及/或相位恢復演算法以校正與環繞相位圖111相關聯之相位不連續性且自環繞相位圖111提取相位及振幅資料。一或多個相位展開程序可包含本技術中已知用於展開環繞相位圖111之任何展開程序/操作，其包含(但不限於)一最小範數程序、一路徑追隨程序、一弗林最小不連續性程序、一品質導向相位展開程序、一經由最大流量相位展開(PUMA)程序及其類似者。

【0077】 熟習技術者應認識到，本文中所描述之組件(例如操作)、裝置、物件及其伴隨討論用作使概念清楚之實例，且可考量各種組態修改。因此，如本文中所使用，所闡述之具體範例及伴隨討論旨在表示其更一般類別。一般而言，使用任何具體範例旨在表示其類別，且不包含特定組件(例如操作)、裝置及物件不應被視為限制。

【0078】 熟習技術者應瞭解，存在可藉由其來實現本文中所描述之程序及/或系統及/或其他技術之各種載具(例如硬體、軟體及/或韌體)，且較佳載具將隨其中部署程序及/或系統及/或其他技術之背景變動。例如，若一實施者判定速度及準確性最重要，則實施者可選擇一以硬體及/或韌體為主之載具；替代地，若靈活性最重要，則實施者可選擇一以軟體為主之實施方案；或替代地，實施者可選擇硬體、軟體及/或韌體之一些組合。因此，存在可藉由其來實現本文中所描述之程序及/或裝置及/或其他

技術之若干可行載具，其等之任何者本質上不天生優於其他載具，因為待利用之任何載具係取決於其中將部署載具之背景及實施者之特定考量(例如速度、靈活性或可預測性)之一選擇，該背景及該等特定考量之任何者可變動。

【0079】 呈現以上描述以使一般技術者能夠製造及使用本發明，如一特定應用及其要求之背景中所提供。如本文中所使用，方向術語(諸如「頂部」、「底部」、「上方」、「下方」、「上」、「向上」、「下」、「下面」及「向下」)旨在提供用於描述之相對位置，且不旨在指定一絕對參考系。熟習技術者將明白所描述實施例之各種修改，且本文中所界定之一般原理可應用於其他實施例。因此，本發明不旨在受限於所展示及所描述之特定實施例，而是應被給予與本文中所揭示之原理及新穎特徵一致之最廣範疇。

【0080】 關於本文中所使用之幾乎任何複數及/或單數術語，熟習技術者可根據背景及/或應用將自複數轉化成單數及/或自單數轉化成複數。為清楚起見，本文中未明確闡述各種單數/複數排列。

【0081】 本文中所描述之所有方法可包含將方法實施例之一或多個步驟之結果儲存於一記憶體中。結果可包含本文中所描述之結果之任何者且可依本技術中已知之任何方式儲存。記憶體可包含本文中所描述之任何記憶體或本技術中已知之任何其他適合儲存媒體。在儲存結果之後，結果可存取於記憶體中且由本文中所描述之方法或系統實施例之任何者使用，經格式化用於向一使用者顯示，藉由另一軟體模組、方法或系統使用，等等。此外，結果可「永久」、「半永久」、「暫時」或在某一時段內儲存。例如，記憶體可為隨機存取記憶體(RAM)且結果未必無限期存留於記憶體

中。

【0082】 可進一步預期，上述方法之實施例之各者可包含本文中所描述之(若干)任何其他方法之(若干)任何其他步驟。另外，上述方法之實施例之各者可由本文中所描述之系統之任何者執行。

【0083】 本文中所描述之標的有時繪示含於不同其他組件內或與其他組件連接之不同組件。應瞭解，此等所描繪之架構僅供例示，且事實上，可實施達成相同功能性之諸多其他架構。在概念意義上，達成相同功能性之組件之任何配置經有效「相關聯」以達成所要功能性。因此，在本文經組合以達成一特定功能性之任何兩個組件可被視為經彼此「相關聯」以達成所要功能性，不管架構或中間組件如何。同樣地，如此相關聯之任何兩個組件亦可被視作經彼此「連接」或「耦合」以達成所要功能性，且能夠如此相關聯之任何兩個組件亦可被視作彼此「可耦合」以達成所要功能性。「可耦合」之具體實例包含(但不限於)可實體配合及/或實體互動組件及/或可無線互動及/或無線互動組件及/或邏輯互動及/或可邏輯互動組件。

【0084】 此外，應瞭解，本發明由隨附專利申請範圍界定。熟習技術者應瞭解，一般而言，本文中且尤其是隨附申請專利範圍(例如隨附申請專利範圍之主體)中所使用之術語一般旨在為「開放式」術語(例如，術語「包含」應被解譯為「包含(但不限於)」，術語「具有」應被解譯為「至少具有」，等等)。熟習技術者應進一步瞭解，若想要一引入請求項敘述之一特定數目，則此一意圖要明確敘述於請求項中，且若無此敘述，則不存在此意圖。例如，為輔助理解，以下隨附申請專利範圍可含有使用引入性片語「至少一」及「一或多個」來引入請求項敘述。然而，此等片語

之使用不應被解釋為隱含由不定冠詞「一」引入一請求項敘述將含有此引入請求項敘述之任何特定請求項限制為僅含有一個此敘述之發明，即使相同請求項包含引入性片語「一或多個」或「至少一」及諸如「一」之不定冠詞(例如，「一」通常被解譯為意指「至少一」或「一或多個」)；此同樣適用於用於引入請求項敘述之定冠詞之使用。另外，即使明確敘述一引入請求項敘述之一特定數目，但熟習技術者應認識到，此敘述通常被解譯為意指至少敘述數目(例如，無其他修飾詞之「兩個敘述」之裸敘述通常意指至少兩個敘述或兩個或更多個敘述)。此外，在其中使用類似於「A、B及C之至少一者及其類似者」之一慣例之例項中，此一構造一般旨在意指熟習技術者通常所理解之構造(例如，「具有A、B及C之至少一者之一系統」將包含(但不限於)僅具有A、僅具有B、僅具有C、同時具有A及B、同時具有A及C、同時具有B及C及/或同時具有A、B及C及其類似者之系統)。在其中使用類似於「A、B或C之至少一者及其類似者」之一慣例之例項中，此一構造一般旨在意指熟習技術者通常所理解之構造(例如，「具有A、B或C之至少一者之一系統」將包含(但不限於)僅具有A、僅具有B、僅具有C、同時具有A及B、同時具有A及C、同時具有B及C及/或同時具有A、B及C及其類似者之系統)。熟習技術者應進一步瞭解，無論在[實施方式]、申請專利範圍或圖式中，呈現兩個或更多個替代項之幾乎任何連詞及/或片語應被理解為考量包含項之一者、項之任一者或兩個項之可能性。例如，片語「A或B」將被理解為包含「A」或「B」或「A及B」之可能性。

【0085】 據信，本發明及其諸多伴隨優點將藉由以上描述來理解，且應明白，可在不背離所揭示之標的或不犧牲其所有材料優點之情況下對

組件之形式、構造及配置作出各種改變。所描述之形式僅供說明，且以下申請專利範圍旨在涵蓋及包含此等改變。此外，應瞭解，本發明由隨附專利申請範圍界定。

【符號說明】

【0086】

100:檢測系統

101:照明光束

101a:第一照明光束

101b:第二照明光束

102:干涉儀子系統

102a:第一干涉儀子系統

102b:第二干涉儀子系統

103:樣本

104:照明源

106:分束器

108:波片

111:相位圖

111a:第一相位圖

111b:第二相位圖

112:光學元件

113:像素

113a:第一展開相位圖

113b:第二展開相位圖

113a至113d:像素

113a至113n:像素

113a至113p:像素

114:參考平板

115:表面高度圖

115a:第一表面高度圖

115b:第二表面高度圖

117:像素子集

117a:第一像素子集

117b:第二像素子集

119:感測器

120:偵測器總成

122:控制器

124:處理器

126:記憶體

128:使用者介面

500:方法

502:步驟

504:步驟

506:步驟

508:步驟

510:步驟

【發明申請專利範圍】

【請求項1】

一種檢測系統，其包括：

一干涉儀子系統，其經組態以獲取一樣本之一干涉圖；及

一控制器，其經通信地耦合至該干涉儀子系統，該控制器包含經組態以執行經儲存於一記憶體中之一組程式指令的一或多個處理器，該組程式指令經組態以引起該一或多個處理器：

自該干涉儀子系統接收該干涉圖；

基於所接收之該干涉圖來產生該樣本之一相位圖，其中該相位圖包含複數個像素；

基於資料品質來選擇該相位圖之該複數個像素之一第一像素子集，其中該第一像素子集之二或多個像素係不連續的(non-contiguous)；

基於該相位圖之該第一像素子集來執行一第一組之一或多個相位展開程序以產生一展開相位圖；及

基於該展開相位圖來產生該樣本之一第一表面高度圖。

【請求項2】

如請求項1之檢測系統，其中該控制器進一步經組態以：

選擇該相位圖之該複數個像素之一額外像素子集用於相位展開程序，該額外像素子集不同於該第一像素子集；

對該相位圖之該額外像素子集執行一額外組之一或多個相位展開程序以產生一額外展開相位圖；及

基於該額外展開相位圖來選擇性調整該第一表面高度圖之一或多個

特性。

【請求項3】

如請求項2之檢測系統，其中該第一組之一或多個相位展開程序包含相較於該額外組之一或多個相位展開程序的一或多個運算昂貴相位展開程序。

【請求項4】

如請求項2之檢測系統，其中基於該第一表面高度圖來選擇該額外組之一或多個相位展開程序。

【請求項5】

如請求項1之檢測系統，其中該第一組之一或多個相位展開程序包含一最小範數程序、一路徑追隨程序、一弗林(Flynn)最小不連續性程序、一品質導向相位展開程序或一經由最大流量相位展開(PUMA)程序之至少一者。

【請求項6】

如請求項1之檢測系統，其中該第一表面高度圖係與該展開相位圖成比例。

【請求項7】

如請求項1之檢測系統，其中該干涉圖之一強度圖對應於該樣本之一表面之一調變表示。

【請求項8】

如請求項1之檢測系統，其中該控制器進一步經組態以：

基於該第一表面高度圖來判定該樣本之一或多個特性；及

產生經組態以基於該一或多個判定特性來選擇性調整一或多個處理

工具之一或多個特性的一或多個控制信號。

【請求項9】

一種檢測系統，其包括：

一控制器，其經通信地耦合至一干涉儀子系統，該控制器包含一或多個處理器及一記憶體，該一或多個處理器經組態以執行經儲存於記憶體中之一組程式指令，該組程式指令經組態以引起該一或多個處理器：

接收一樣本之一干涉圖；

基於所接收之該干涉圖來產生該樣本之一相位圖，其中該相位圖包含複數個像素；

基於資料品質來選擇該複數個像素之一第一像素子集，其中該第一像素子集之二或多個像素係不連續的；

對該相位圖之該第一像素子集執行一第一組之一或多個相位展開程序以產生一展開相位圖；及

基於該展開相位圖來產生該樣本之一第一表面高度圖。

【請求項10】

如請求項9之檢測系統，其中該干涉圖係自經通信地耦合至該控制器之該干涉儀子系統接收。

【請求項11】

如請求項9之檢測系統，其中該控制器進一步經組態以：

選擇該相位圖之該複數個像素之一額外像素子集用於相位展開程序，該額外像素子集不同於該第一像素子集；

對該相位圖之該額外像素子集執行一額外組之一或多個相位展開程序以產生一額外展開相位圖；及

基於該額外展開相位圖來選擇性調整該第一表面高度圖之一或多個特性。

【請求項12】

如請求項11之檢測系統，其中該第一組之一或多個相位展開程序包含相較於該額外組之一或多個相位展開程序之一或多個運算昂貴相位展開程序。

【請求項13】

如請求項11之檢測系統，其中基於該第一表面高度圖來選擇該額外組之一或多個相位展開程序。

【請求項14】

如請求項9之檢測系統，其中該第一組之一或多個相位展開程序包含一最小範數程序、一路徑追隨程序、一弗林最小不連續性程序、一品質導向相位展開程序或一經由最大流量相位展開(PUMA)程序之至少一者。

【請求項15】

如請求項9之檢測系統，其中該第一表面高度圖係與該展開相位圖成比例。

【請求項16】

如請求項9之檢測系統，其中該干涉圖之一強度圖對應於該樣本之一表面之一調變表示。

【請求項17】

如請求項9之檢測系統，其中該控制器進一步經組態以：

基於該第一表面高度圖來判定該樣本之一或多個特性；及

產生經組態以基於該一或多個判定特性來選擇性調整一或多個處理

工具之一或多個特性的一或多個控制信號。

【請求項18】

一種檢測方法，其包括：

自一干涉儀子系統接收一樣本之一干涉圖；

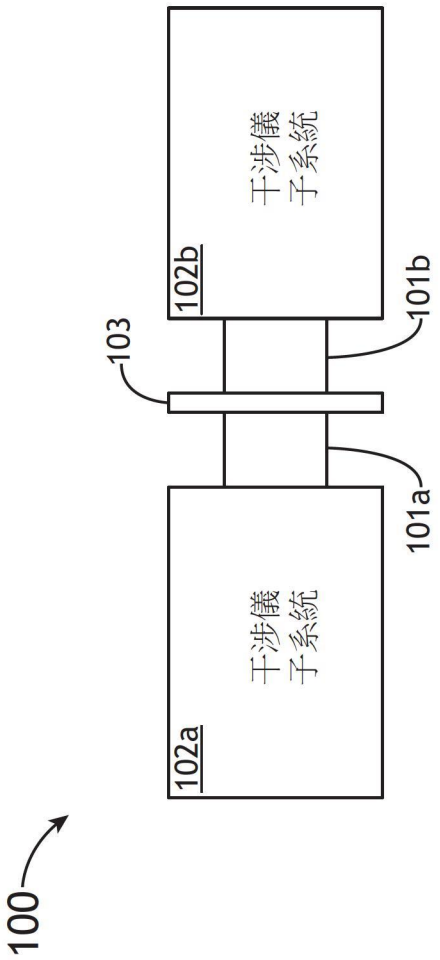
基於所接收之該干涉圖來產生該樣本之一相位圖，其中該相位圖包含複數個像素；

基於資料品質來選擇該複數個像素之一像素子集，其中該像素子集之二或多個像素係不連續的；

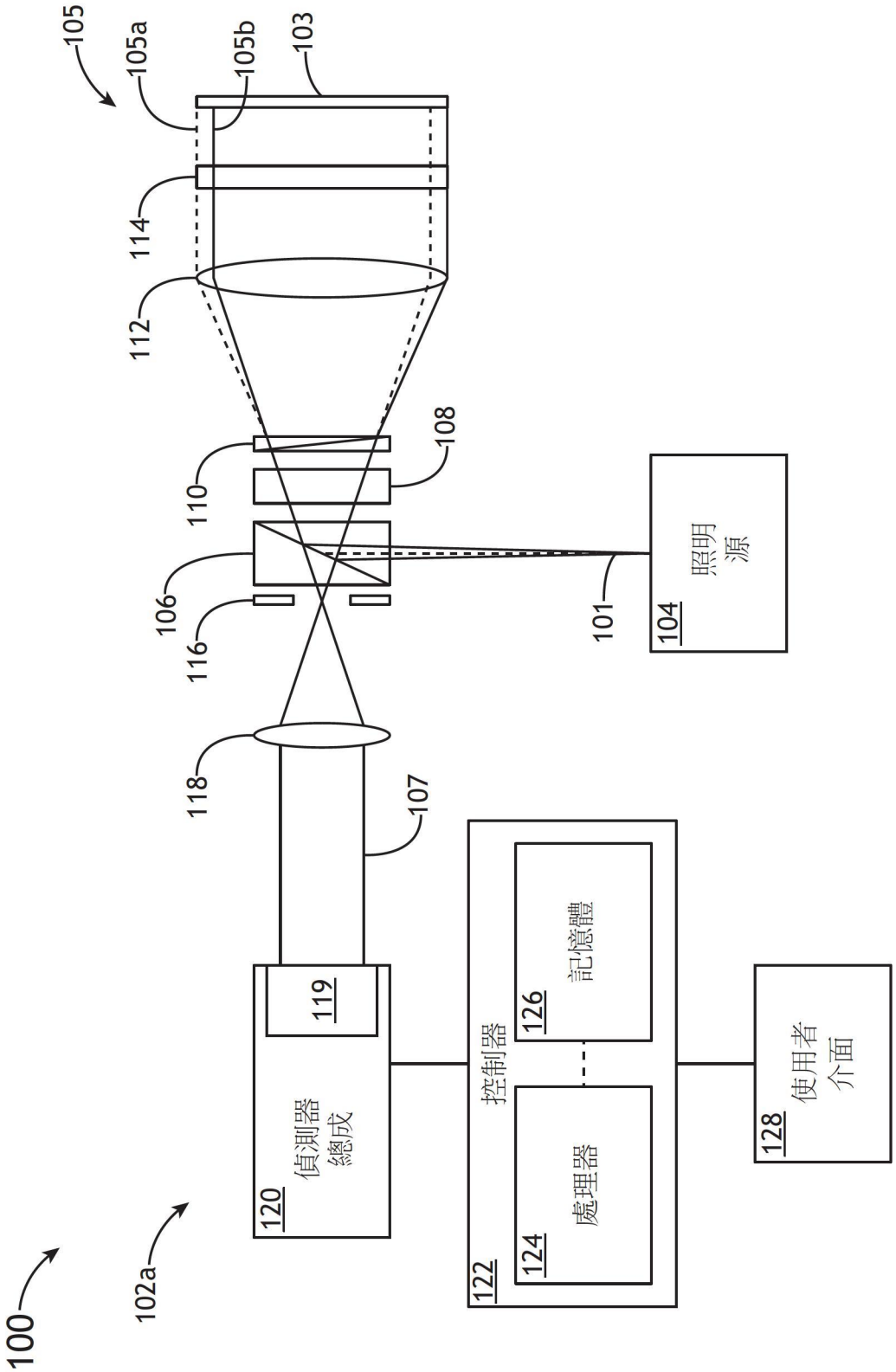
對該相位圖之該像素子集執行一或多個相位展開程序以產生一展開相位圖；及

基於該展開相位圖來產生該樣本之一表面高度圖。

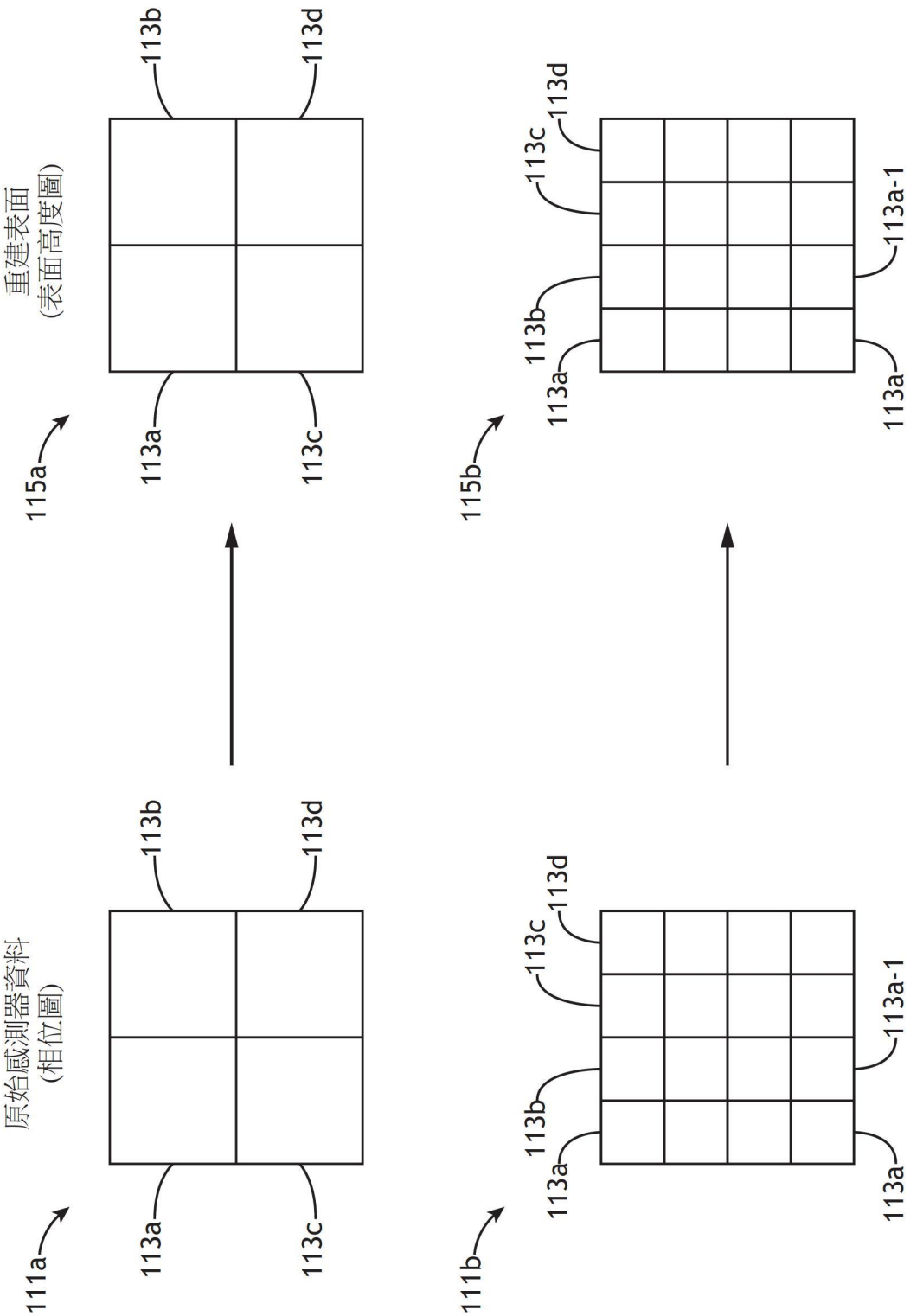
【發明圖式】



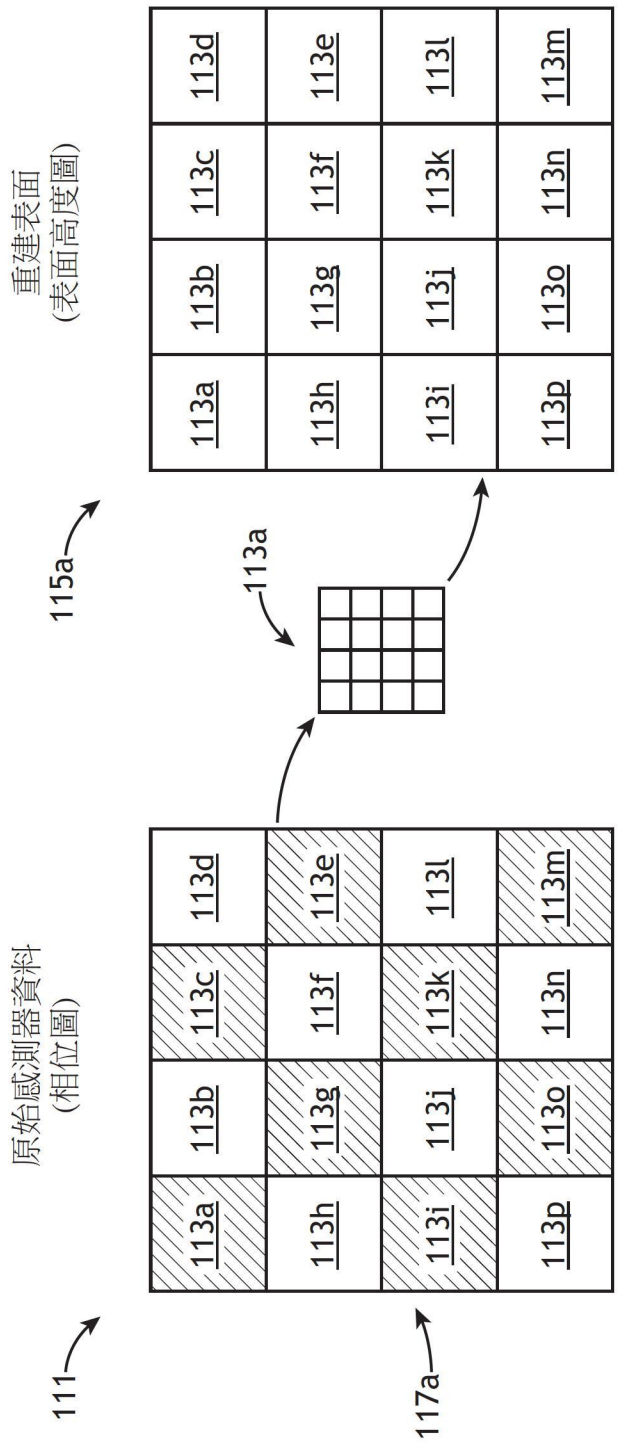
【圖1】


100
102a
105
105a
105b
103
114
112
110
108
106
116
118
107
101
104
照明源
119
120
偵測器總成
122
控制器
124
處理器
126
記憶體
128
使用者介面

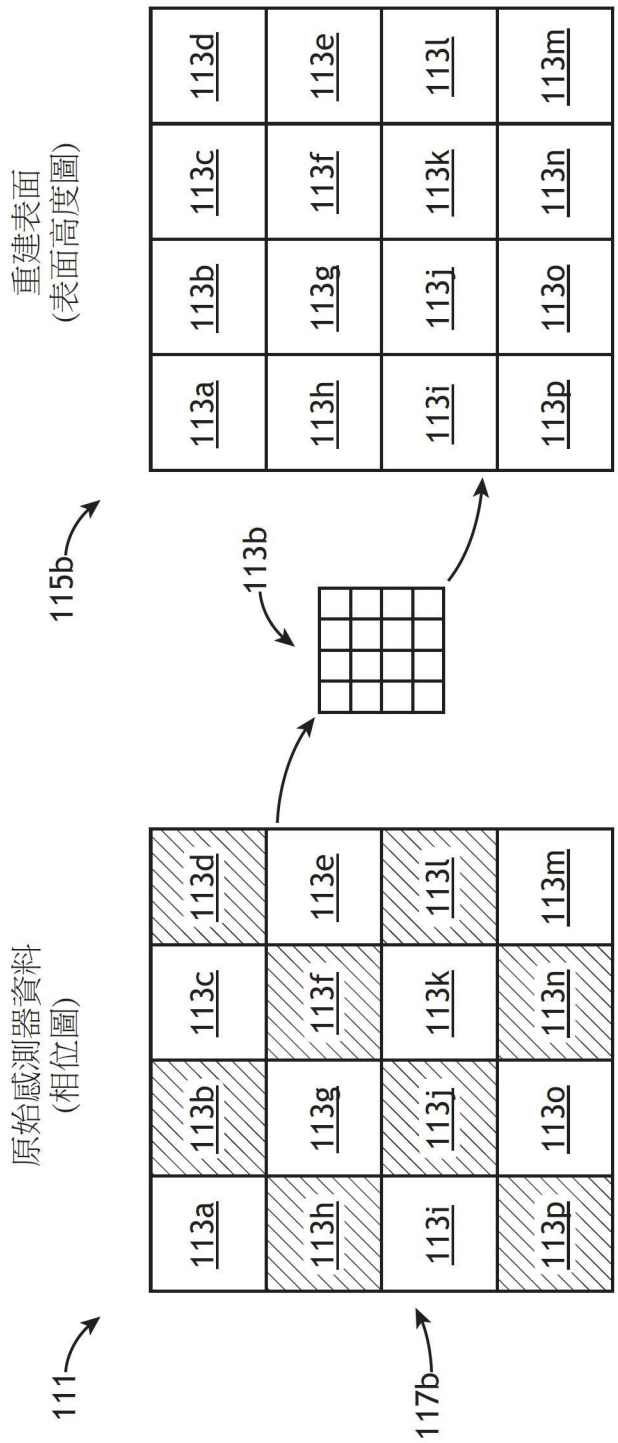
【圖2】


原始感測器資料
(相位圖)
111a
113a
113b
113c
113d
重建表面
(表面高度圖)
115a
113a
113b
113c
113d
111b
113a
113b
113c
113d
113a-1
115b
113a
113b
113c
113d
113a-1

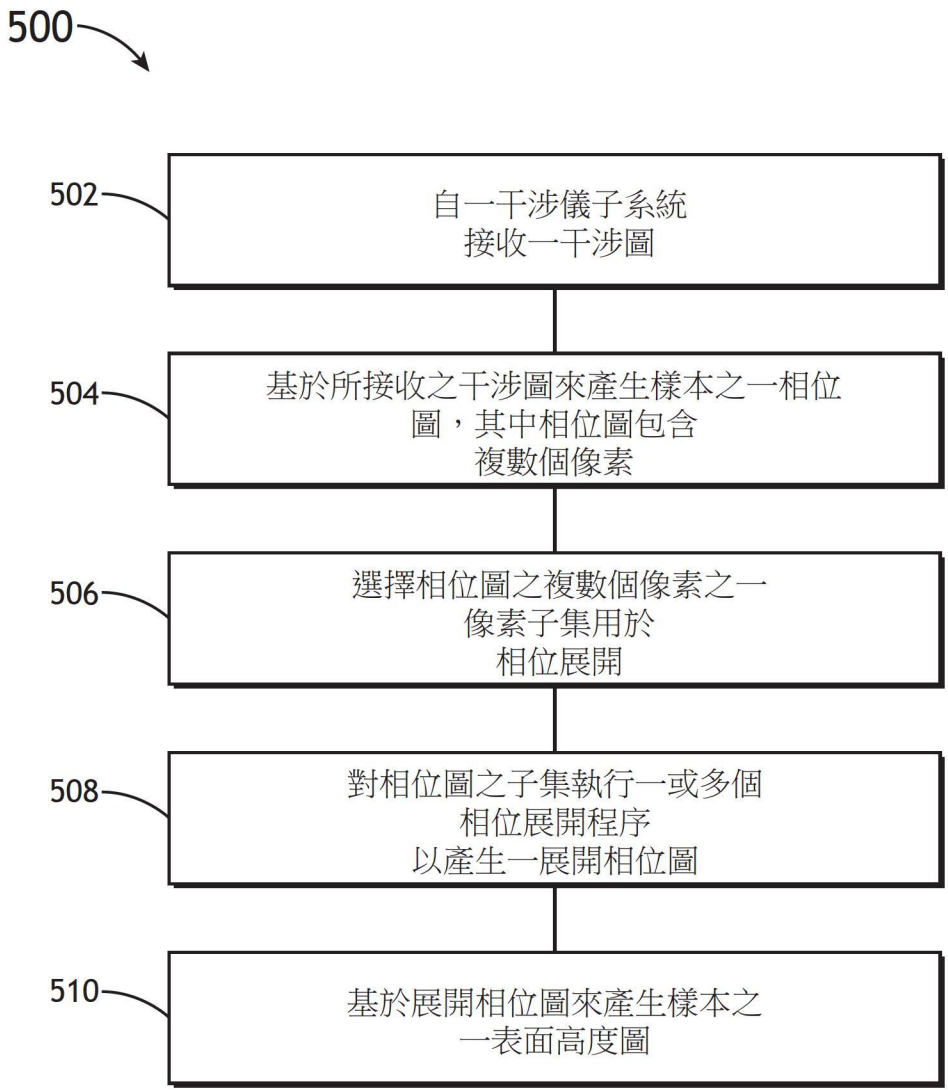
【圖3】


原始感測器資料
(相位圖)
重建表面
(表面高度圖)
111
115a
113a
117a
113a
113b
113c
113d
113e
113f
113g
113h
113i
113j
113k
113l
113m
113n
113o
113p

【圖4A】


原始感測器資料
(相位圖)
重建表面
(表面高度圖)
111
117b
115b
113b
113a
113b
113c
113d
113h
113g
113f
113e
113i
113j
113k
113l
113p
113o
113n
113m

【圖4B】


500
502
自一干涉儀子系統
接收一干涉圖
504
基於所接收之干涉圖來產生樣本之一相位
圖，其中相位圖包含
複數個像素
506
選擇相位圖之複數個像素之一
像素子集用於
相位展開
508
對相位圖之子集執行一或多個
相位展開程序
以產生一展開相位圖
510
基於展開相位圖來產生樣本之
一表面高度圖

【圖5】