

發明專利說明書

200414313

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93100707

※申請日期：93年01月12日

※IPC分類：H01L21/20, 29/178

壹、發明名稱：

(中) 半導體裝置及其製造方法

(外) 半導体装置及びその製造方法

貳、申請人：(共 1 人)

1. 姓名：(中) 三肯電氣股份有限公司

(英) SANKEN ELECTRIC CO., LTD.

代表人：(中) 1. 森田雄次

(英)

地址：(中) 日本國埼玉縣新座市北野三丁目六番三號

(英)

國籍：(中英) 日本 JAPAN

參、發明人：(共 3 人)

1. 姓名：(中) 柳原將貴

(英) 柳原将貴

地址：(中) 日本國埼玉縣新座市北野三丁目六番三號 三肯電氣股份有限公司內

(英) 日本国埼玉県新座市北野三丁目6番3号 サンケン電氣株式会社內

2. 姓名：(中) 佐藤雅裕

(英) 佐藤雅裕

地址：(中) 日本國埼玉縣新座市北野三丁目六番三號 三肯電氣股份有限公司內

(英) 日本国埼玉県新座市北野三丁目6番3号 サンケン電氣株式会社內

3. 姓名：(中) 李哲次

(英) 李哲次

地址：(中) 日本國埼玉縣新座市北野三丁目六番三號 三肯電氣股份有限公司內

(英) 日本国埼玉県新座市北野三丁目6番3号 サンケン電気株式会
社内

肆、聲明事項:

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權:

【格式請依: 受理國家(地區); 申請日; 申請案號數 順序註記】

1. 日本 ; 2003/01/17 ; 2003-010168 有主張優先權

(英) 日本国埼玉県新座市北野三丁目6番3号 サンケン電気株式会社
社内

肆、聲明事項:

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權:

【格式請依: 受理國家(地區); 申請日; 申請案號數 順序註記】

1. 日本 ; 2003/01/17 ; 2003-010168 有主張優先權

(1)

玖、發明說明

【發明所屬之技術領域】

本發明係關於 MESFET (金屬半導體體場效應電晶體) 或 HEMT (高電子移動度電晶體) 等之半導體裝置及其製造方法。

【先前技術】

使用氮化鎵系化合物半導體之金屬半導體場效應電晶體，即 MESFET (Metal Semiconductor Field Effect Transistor) 或高電子移動度電晶體，即 HEMT (High Electron Mobility Transistor) 等之半導體裝置，是為所周知。

在習知之典型的使用氮化鎵系化合物半導體之半導體裝置中，是在由藍寶石所形成的絕緣性基板上介由以 500 ~ 600°C 程度之比較低溫的基板溫度所形成的 GaN 或者 AlN 而形成的低溫緩衝層 (以下，單單稱為低溫緩衝層)，而形成化合物半導體。

即在形成 MESFET 時，是在由藍寶石形成的絕緣性基板上介由由 GaN 或者 AlN 形成的低溫緩衝層，而形成由摻雜 Si(矽)之 n 型 GaN 層形成的動作層，即通道層，在動作層的表面形成源極、汲極以及閘極。

另外，在形成 HEMT 時，是在由藍寶石形成的絕緣性基板上介由由 GaN 或者 AlN 形成的低溫緩衝層，而形成由非摻雜之 GaN 形成的電子移動層，即通道層，和由 n

(2)

型 AlGa_N 形成之電子供給層，在電子供給層的表面形成源極、汲極以及閘極。

可是，由藍寶石所形成的絕緣性基板由於硬度高，難於生產性良好地進行其之切割等。另外，藍寶石價格高，半導體裝置的成本變高。

而且，藍寶石基板的熱傳導率小至 $0.126 \text{ W/cm} \cdot \text{K}$ 故，無法將裝置動作中所產生的熱充分散出，導致裝置的耐壓或增益等諸特性降低。

另外，一般的 HEMT 具有由 GaN 層和 AlGa_N 層所形成的異質接合構造。在此異質接合構造中，由於 GaN 層和 AlGa_N 層間的晶格不匹配，而在 AlGa_N 層內存有拉伸變形。因此，在 GaN 層和 AlGa_N 層之界面產生基於壓電極化，即壓電效果之電氣極化，基於此壓電極化和自發極化，在 GaN 層和 AlGa_N 層間的異質接合界面產生數 10^{13} cm^{-2} 之電場。由於此電場而在通道層中形成 10^{13} cm^{-2} 級之 2 維電子氣體，即 2DEG，通道層之片電阻降低。藉此，可使汲極電流增加。藉由此 2 維電子氣體的形成所致之通道層的片電阻降低，是具有 GaN 層和 AlGa_N 層之異質接合構造的 HEMT 之優點。

但是，藍寶石基板比起氮化物半導體，其熱膨脹係數大，由於熱不匹配，在磊晶層會產生壓縮變形。此壓縮變形是作用於去除起因於 GaN 層和 AlGa_N 層間的晶格不匹配所致之 AlGa_N 中的拉伸變形故，使得壓電極化減少。因此，通道層之 2 維電子氣體的電子濃度降低，具有 GaN

(3)

層和 AlGa_xN 層之異質接合構造之 HEMT 的優點無法充分發揮。

爲了解決上述之問題點，在日本專利之特開 2001-274376 號公報（以下，稱爲專利文獻 1）以及日本專利特願 2001-248735 號公報（以下，稱爲專利文獻 2）中揭示了使用矽基板以代替藍寶石基板。另外，在上述專利文獻 2 中揭示了：爲了在矽基板上介由緩衝層而形成具有良好結晶性之氮化物半導體區域，以一種積層體來構成緩衝層，該積層體係以：由化學式 $Al_xM_yGa_{1-x-y}N$ 所示之材料形成的第 1 層，此處，上述 M 是由 In(銻)和 B(硼)所選擇之至少 1 種元素，

上述 x 以及 y 係滿足 $0 < x \leq 1$ 、

$$0 \leq y < 1$$

$$x + y \leq 1$$

之數值，和化學式 $Al_aM_bGa_{1-a-b}N$ 所示材料形成之第 2 層構成，此處，上述 M 是由 In(銻)和 B(硼)所選擇之至少 1 種元素，

上述 a 以及 b 係滿足 $0 \leq a < 1$ 、

$$0 \leq b \leq 1$$

$$a + b \leq 1$$

$$a < x$$

之數值。

依據上述專利文獻 2 之技術，如介由第 1 及第 2 層之積層構造的緩衝層，而在矽基板上形成氮化物半導體區

(4)

域，則 Al 元素之混合比相對高的第 1 層之晶格常數具有矽晶格常數和氮化物半導體晶格常數之間的值故，可獲得良好地繼承矽基板的結晶方位之緩衝層。另外，可將良好地繼承此緩衝層之結晶方位的氮化物半導體區域形成在緩衝層的上層。

但是，在第 1 層之例如 AlN 或者 AlGa_N 層和第 2 層之例如 GaN 層交互積層的緩衝層之 AlN 或者 AlGa_N 與 GaN 層的異質接面界面產生 2 維電子氣體層。此 2 維電子氣體層是比較低電阻之層。其結果為，在具有由第 1 及第 2 層形成的緩衝層之 HEMT 中，在通過本來成為汲極電流通路之通道層的電流通路外，也形成經由緩衝層之電流通路。通過此緩衝層之電流通路，在關閉控制 HEMT 之閘極時，成為源極和汲極間的洩漏電流通路，導致洩漏電流增加。洩漏電流在半導體裝置中是屬不需要的。另外，通常半導體裝置的耐壓係以洩漏電流的大小所決定。因此，洩漏電流大的半導體裝置被視為耐壓低的半導體裝置。假如，由非摻雜 GaN 層形成的電子輸送層的結晶缺陷少，則洩漏電流降低。但是，現在並無減少電子輸送層的結晶缺陷之具體方案。另外，為了減少洩漏電流，可考慮：厚層形成電子輸送層，或似 n (like) 狀態，即儘管沒有添加（摻雜）不純物，在具有與 n 型同樣導電型之 GaN 層所形成的電子輸送層添加 p 型不純物，以使電子輸送層高電阻化之方法。但是，如採用這些方法，由於作用在氮化鎵系化合物半導體的變形，氮化鎵系化合物半導體會產生

(5)

龜裂，半導體裝置的特性劣化。

上述洩漏電流的問題，也存在於 HEMT 以外的半導體裝置中。

【發明內容】

因此，本發明的目的在於提供：可以解決上述問題點之半導體裝置及其製造方法。

達成上述目的用之本發明的半導體裝置，是具備：由矽或矽化合物形成的基板；及配置在上述基板之一主面上的緩衝層；及爲了形成半導體元件，包含配置在上述緩衝層上之至少一個氮化物半導體層之主半導體區域。上述緩衝層係具備：由以第 1 比例含 Al(鋁)之氮化物半導體所形成的第 1 層；及由不含 Al 之氮化物半導體或者以比上述第 1 比例小之第 2 比例含 Al 之氮化物半導體所形成的第 2 層；及由配置在上述第 1 層和上述第 2 層之間，且可抑制 2 維電子氣體產生之材料所形成的第 3 層。另外，在本發明中，半導體裝置不單指完成的半導體元件，也指不具有電極之半導體元件或者半導體晶圓等。

上述緩衝層之上述第 1 層，期望以化學式 $Al_xM_yGa_{1-x-y}N$ 所示材料形成，其中，上述 Al 係鋁，

上述 M 是由 In(銻)和 B(硼)所選擇之至少 1 種元素，

上述 Ga 係鎵，

上述 N 係氮，

上述 x 以及 y 係滿足 $0 < x \leq 1$ 、

(6)

$$0 \leq y < 1$$

$$x + y \leq 1$$

之數值。上述第 1 層之晶格常數具有矽和 GaN 之間的值故，可以良好地繼承基板的結晶方位。其結果為，在緩衝層的一主面可使結晶方位一致而良好地形成半導體元件形成用主半導體區域。因此，主半導體區域的平坦性變好，半導體裝置的電氣特性也變好。假如，在由矽形成之基板的一主面只藉由 GaN 半導體而以低溫形成緩衝層時，矽和 GaN 其晶格常數差大之故，無法在此緩衝層的上表面形成平坦性優異的主半導體區域。

另外，上述緩衝層的上述第 2 層期望以化學式 $Al_aM_bGa_{1-a-b}N$ 所示材料形成，其中，上述 Al 係鋁，

上述 M 是由 In(銦)和 B(硼)所選擇之至少 1 種元素，

上述 Ga 係鎵，

上述 N 係氮，

上述 a 以及 b 係滿足 $0 \leq a < 1$ 、

$$0 \leq b \leq 1$$

$$a + b \leq 1$$

$$a < x$$

之數值。

另外，上述第 3 層期望具有 0.5 ~ 50nm 之厚度。第 3 層之厚度如被限定在 0.5 ~ 50nm 之範圍，則由於作用在半導體元件形成用主半導體區域之變形所引起的龜裂發生會降低，半導體裝置之電氣特性會變得良好。

(7)

另外，可將上述第 1 層設為 $Al_xGa_{1-x}N$ 、上述第 2 層設為 $Al_aGa_{1-a}N$ 。

另外，可將上述第 1 層設為 $Al_xIn_yGa_{1-x-y}$ ，將上述第 2 層設為 $Al_aIn_bGa_{1-a-b}$ ，使上述第 1 及第 2 層之至少其中一方包含 In(銦)。如使構成緩衝層之第 1 層和第 2 層內之至少其中一層包含有銦，則基板和緩衝層間之應力緩和效果可更好。即構成第 1 以及第 2 層之至少其中一方的氮化銦系化合物半導體，例如 InN 、 $InGaN$ 、 $AlInN$ 、 $AlInGaN$ 等與不含 In 為構成元素之其他的氮化物半導體，例如 GaN 、 AlN 等比較，熱膨脹係數與由矽或由矽化合物所形成的基板更近似。因此，藉由使構成緩衝層之第 1 層和第 2 層中至少其中一層包含銦，可良好地防止起因於基板和緩衝層間之熱膨脹係數差所致的緩衝層之變形。

另外，可將上述第 1 層設為 $Al_xB_yGa_{1-x-y}N$ ，設上述第 2 層為 $Al_aB_bGa_{1-a-b}N$ ，使上述第 1 以及第 2 層之至少其中一方包含 B(硼)。在第 1 層和第 2 層內之至少其中一層包含有 B(硼)之緩衝層，具有比起緩衝層更接近由矽或矽化合物所形成基板之熱膨脹係數之熱膨脹係數。因此，如依據包含 B(硼)之緩衝層，可良好地防止起因於由矽或矽化合物所形成基板和緩衝層間之熱膨脹係數差所致之緩衝層的變形。

另外，期望上述第 1 層之晶格常數小於第 2 層之晶格常數。

另外，期望上述第 3 層係由與第 2 層相同的半導體材

(8)

料形成，包含 p 型不純物以當作導電型決定不純物。包含 p 型不純物之第 3 層是代替第 2 層以與第 1 層接觸。因此，第 3 層成爲 2 維電子氣體之發生處所。但是，包含在第 3 層之 p 型不純物可補償發生在第 3 層之電子。其結果爲，第 3 層之載子濃度，即電子濃度降低。另外，假如，如以在與第 1 層相同的半導體材料添加 p 型不純物者形成第 3 層時，則無法獲得 2 維電子氣體發生的抑制效果。

另外，期望上述第 3 層爲 0.5 ~ 5 nm，更好爲 0.5 ~ 2 nm 之厚度的絕緣層。

另外，上述絕緣層可設爲由：SiN(氮化矽)、SiO₂(氧化矽)、Al₂O₃(氧化鋁)、Ti₂O₃(氧化鈦)、ZrO₂(氧化鋯)以及 Ta₂O₅(氧化鉭)所選擇之至少 1 種。這些絕緣層可緩和第 2 層之變形，抑制 2 維電子氣體的發生。

另外，期望上述緩衝層係分別具有多數之上述第 1 及第 2 層，具有至少 1 個上述第 3 層，多數的上述第 1 及第 2 層係相互積層，在多數的上述第 1 及第 2 層相互間中的至少 1 個配置上述第 3 層。如此，交互積層多數的第 1 層和多數的第 2 層以構成緩衝層時，則多數薄的第 1 層可被分散配置。其結果爲，緩衝層全體可獲得良好之緩衝功能，形成在緩衝層上之主半導體區域的結晶性變良好。

另外，可以上述第 3 層被配置在上述第 2 層和其上之上述第 1 層之間，而不配置於上述第 2 層和其下之上述第 1 層之間而構成上述緩衝層。

另外，期望上述緩衝層之上述第 1 層厚度爲

(9)

0.5 nm~50 nm 以及上述第 2 層厚度為 0.5 nm~200 nm。如此構成緩衝層，則緩衝層的緩衝功能提升，可使主半導體區域的平坦性變好。

另外，期望上述基板之配置有上述緩衝層側的主面以鏡面指數所示結晶的面方位，為(111)正面或者由(111)面在-4度至+4度範圍傾斜之面。如此構成基板時，可在基板上良好地形成緩衝層以及半導體區域。即藉由使基板的主面之面方位成為(111)正面或者由(111)正面之偏離角度小的面，可使緩衝層以及半導體區域的結晶表面之原子間距，即原子等級之間距不見或者變少。假如，在(111)正面之偏離角度大的主面上形成緩衝層以及主半導體區域，則以原子等級之大小來看，會在彼等產生比較大的間距。於磊晶成長層比較厚的情形下，少許的間距雖不會變成大問題，但是，在具有薄的半導體裝置時，則會有導致特性降低之虞。相對於此，如使基板的主面成為(111)正面或者偏離角度小的面，則間距變小，可良好地形成緩衝層以及主半導體區域。

另外，期望上述主半導體區域的上述氮化物半導體層為由：GaN(氮化鎵)層、AlInN(氮化銦鋁)層、AlGaIn(氮化鎵鋁)層、InGaIn(氮化鎵銦)層、以及AlInGaIn(氮化鎵銦鋁)層所選擇之層。

另外，期望在上述主半導體區域上設置第 1 主電極和第 2 主電極和控制電極。

另外，期望上述主半導體區域係形成：高電子移動度

(10)

電晶體 (HEMT) 、 以及金屬半導體場效應電晶體 (MESFET) 等之場效應電晶體用的區域。在此情形下，上述第 1 主電極係源極，上述第 2 主電極係汲極，上述控制電極係閘極。

另外，期望具有氮化物半導體層之半導體裝置之製造方法係具有：準備由矽或者矽化合物所形成的基板之工程；

及在上述基板上，藉由氣相沈積法形成含：由以第 1 比例含 Al(鋁)之氮化物半導體形成的第 1 層，及由不含 Al 之氮化物半導體或者以比上述第 1 比例小的第 2 比例含 Al 之氮化物半導體形成的第 2 層，及由配置在上述第 1 層和上述第 2 層之間，且可抑制 2 維電子氣體發生之材料形成的第 3 層之緩衝層的工程；

及在上述緩衝層上，藉由氣相沈積法形成至少含 1 個氮化物半導體層之主半導體區域之工程。藉此方法，可便宜且容易地形成特性良好之半導體裝置。

依據本發明之緩衝層係在第 1 層和第 2 層間具有抑制 2 維電子氣體發生之第 3 層故，與直接和第 1 以及第 2 層接觸之習知的相比，2 維電子氣體的發生量變少或者變零，緩衝層之低電阻化得以被防止。其結果為，介由緩衝層而流動之洩漏電流降低或變零，可謀求半導體裝置之高耐壓化。

【實施方式】

(11)

第 1 實施形態

接著，參考第 1～第 3 圖說明使用關於本發明之第 1 實施形態的氮化鎵系化合物半導體之 HEMT，即高電子移動度電晶體。

第 1 圖所示之本發明的第 1 實施形態之 HEMT 係由：由矽形成之基材，即基板 1，和緩衝層 2，和形成 HEMT 之主要部的主半導體區域 3，和作為第 1 電極之源極 4，和作為第 2 電極之汲極 5，和作為控制電極之閘極 6，和絕緣膜 7 所形成。

基板 1 係由含 B(硼)等 3 族元素以作為導電型決定不純物之 p 型矽單結晶形成。此基板 1 之配置緩衝層 2 側的主面 1a 係在以鏡面指數所示之結晶的面方位中的 (111) 正面。為了降低通過基板 1 之洩漏電流，此基板 1 之不純物濃度系比較低之值，例如， $1 \times 10^{12} \text{cm}^{-3} \sim 1 \times 10^{14} \text{cm}^{-3}$ 程度，此基板 1 之電阻率為比較高的值，例如， $100 \Omega \cdot \text{cm} \sim 10000 \Omega \cdot \text{cm}$ 程度。基板 1 具有比較厚的約 $500 \mu\text{m}$ 之厚度，作用為半導體區域 3 以及緩衝層 2 的支撐體。

覆蓋基板 1 的一主面全體而配置的緩衝層 2 係也稱為緩衝區域之層，由多數的第 1 層 8 和多數的第 2 層 9 和這些相互間的第 3 層 10 所積層之複合層形成。第 1 圖中，為了圖示方便，雖只顯示緩衝層 2 的一部份，但是，實際上，緩衝層 2 係具有 20 個第 1 層 8 和 20 個第 2 層 9 和 39 個第 3 層 10。另外，第 1 以及第 2 層 8、9 之數目可決定為合適之 2～200 個，更好為 20～80 個之範圍。

(12)

第 1 層 8 係以化學式 $Al_xM_yGa_{1-x-y}N$ 所示之材料形成，此處，上述 M 是由 In(銻)和 B(硼)所選擇之至少 1 種元素，

上述 x 以及 y 係滿足 $0 < x \leq 1$ 、

$$0 \leq y < 1$$

$$x + y \leq 1$$

之數值。即第 1 層 8 係含 Al(鋁)之氮化物，例如，以由： AlN (氮化鋁)、 $AlInN$ (氮化銻鋁)、 $AlGaN$ (氮化鎵鋁)、 $AlInGaN$ (氮化鎵銻鋁)、 $AlBN$ (氮化硼鋁)、 $AlBGaN$ (氮化鎵硼鋁)以及 $AlBInGaN$ (氮化鎵銻硼鋁)所選擇之材料形成。

第 1 層 8 之晶格常數以及熱膨脹係數比起第 2 層 9 更接近矽基板 1。另外，期望第 1 層 8 之晶格常數小於第 2 層 9 之晶格常數。

緩衝層 2 中的第 1 層 8 的合適厚度為 $0.5\text{nm} \sim 50\text{nm}$ ，即 $5 \sim 500\text{\AA}$ 。在第 1 層 8 的厚度未滿 0.5nm 時，則無法良好保持形成在緩衝層 2 上面之主半導體區域 3 的平坦性。第 1 層 8 的厚度如超過 50nm ，則由於起因於第 1 層 8 和第 2 層 9 之晶格不匹配差，以及第 1 層 8 和基板 1 之熱膨脹係數差所發生於第 1 層 8 內之拉伸變形，在第 1 層 8 內會有發生龜裂之虞。

第 1 層 8 更好以也受上述化學式所限定的化學式 $Al_xGa_{1-x}N$ 所以材料形成，此處，x 為滿足 $0 < x \leq 1$ 之任意的數值。在第 1 圖以及第 2 圖的實施形態中，相當於上述

(13)

式子之 x 被設為 1 之材料的 AlN(氮化鋁)被使用為第 1 層 8。

第 2 層 9 係以薄摻雜導電型決定不純物之化學式 $Al_aM_bGa_{1-a-b}N$ 所示材料形成，此處，上述 M 是由 In(銦)和 B(硼)所選擇之至少 1 種元素，

上述 a 以及 b 係滿足 $0 \leq a < 1$ 、

$$0 \leq b \leq 1$$

$$a+b \leq 1$$

$$a < x$$

之數值。即第 2 層 9 係由例如：GaN(氮化鎵)、AlInN(氮化銦鋁)、AlGaInN(氮化鎵鋁銦)、AlBN(氮化硼)、AlBGaN(氮化鎵硼鋁)以及 AlBInGaInN(氮化鎵銦硼鋁)所選擇材料形成。

第 2 層 9 更好以 GaN(氮化鎵)，或者可以化學式 $Al_aGa_{1-a}N$ 所示材料形成，此處， a 為滿足 $0 \leq a < 1$

$$a < x$$

之任意的數值。

在使用 $Al_aGa_{1-a}N$ 最為第 2 層 9 時，為了防止由於 Al(鋁)的增加有發生龜裂之虞，期望顯示 Al 之比例的值 a 為滿足 $0 < a < 0.8$ 之值，即比 0 大且小於 0.8 之值。另外，期望第 2 層 9 的 Al 比例比第 1 層 8 的 Al 比例小。另外，此第 1 實施形態之第 2 層 9 係由相當於上述化學式之 $a=0$ 的 GaN 形成。

第 2 層 9 的合適厚度為 $0.5\text{nm} \sim 200\text{nm}$ ，即 $5 \sim 200\text{\AA}$ 。

(14)

在第 2 層 9 的厚度未滿 0.5nm 時，難於使第 1 層 8 以及成長於緩衝層 2 上之主半導體區域 3 平坦地成長。另外，第 2 層 9 的厚度如超過 200nm，則藉由第 2 層 9 和第 1 層 8 之組合所得之應力緩和效果受損，有發生龜裂之虞。

更好為，使第 2 層 9 的厚度大於第 1 層 8 的厚度。如此一來，有利於：起因於第 1 層 8 和第 2 層 9 之晶格不匹配差以及第 1 層 8 和基板 1 之熱膨脹係數差，而發生在第 1 層 8 之變形大小可抑制在不使第 2 層 9 發生龜裂之程度，以及可將電子輸送層 11 的電子濃度保持在高濃度。

第 3 層 10 係抑制 2 維電子氣體發生用的層，分別配置在多數的第 1 以及第 2 層 8、9 之相互間。期望此第 3 層 10 由：與第 2 層 9 相同的半導體材料，例如在 GaN(氮化鎵)添加 p 型不純物，例如 Mg(鎂)者形成。另外，期望第 3 層 10 具有由適當之範圍的 0.5~50nm 所選擇的 1~5nm 之厚度。假如，在沒有設置第 3 層 10 時，則在第 1 層 8 和第 2 層 9 之異質接面界面形成 2 維電子氣體層，緩衝層 2 的電阻降低，洩漏電流增加。相對於此，含 p 型不純物之第 3 層 10 係代替第 2 層 9 而與第 1 層 8 接觸。因此，第 3 層 10 成爲發生 2 維電子氣體之處所。但是，包含在第 3 層 10 之 p 型不純物可補償發生在第 3 層 10 之電子。其結果，第 3 層 10 的載子濃度，即電子濃度降低，緩衝層 2 的電阻變高。期望此第 3 層 10 的厚度小於第 1 以及第 2 層 8、9 之厚度。

另外，第 1 圖中，於多數的第 1 以及第 2 層 8、9 的

(15)

相互間全部配置有第 3 層 10。但是，也可以代替此而只在多數的第 1 以及第 2 層 8、9 之相互間中的一部份或者 1 個配置。

形成 HEMT 之主要部用的主半導體區域 3 例如具有：由不摻雜不純物之 GaN 形成的電子輸送層 11，和例如由不摻雜不純物之 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 形成之間隔層 12，和例如由摻雜 Si(矽)作為 n 型不純物之 n 型 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 形成之電子供給層 13。主半導體區域 3 之各層 11、12、13 係由以氮和鎵為基礎之氮化物半導體。配置在緩衝層 2 上之電子輸送層 11 是也可稱為通道層之層，例如，具有 500nm 之厚度。配置在電子輸送層 11 上之間隔層 12 例如具有 7nm 之厚度，可抑制電子供給層 13 的 n 型不純物之矽擴散於電子輸送層 11。另外，也可做成省去此間隔層 12 之構造。配置在間隔層 12 上之電子供給層 13 係將由施體無純物（n 型不純物）所發生的電子供應給電子輸送層 11 之層，例如，具有 30nm 之厚度。

源極 4 以及汲極 5 係分別與電子供給層 13 歐姆接觸，閘極 6 係與電子供給層 13 為肖脫基（Schottky）接觸。另外，源極 4 以及汲極 5 和電子供給層 13 之間可設置 n 型不純物濃度高的接觸用半導體層。由 SiO_2 形成的絕緣膜 7 係覆蓋主半導體區域 3 的表面。

電子供給層 13 以及間隔層 12 為極為薄的膜，在橫向作用為絕緣物，在縱向作用為導電體。因此，在 HEMT 之導通動作時，電留在源極 4、電子供給層 13、間隔層

(16)

12、電子輸送層 11、間隔層 12、電子供給層 13、以及汲極 5 之路徑流動。此電子的流動，即電流的流動係由施加在閘極 6 之控制電壓所調整。

接著，說明設緩衝層 2 之第 1 層 8 為 AlN、第 2 層 9 為 GaN、第 3 層 10 為含 p 型不純物之 GaN 的 HEMT 的製造方法。

首先，準備第 3 (A) 圖所示之由導入了 p 型不純物之 p 型單晶矽半導體形成的基板 1。形成緩衝層 2 側之矽基板 1 的一主面 1a 係在以鏡面指數所示的結晶之面方位中為 (111) 正面，即正確的 (111) 面。但是，第 3 圖中，相對於以 0 所示之 (111) 正面，可使基板 1 之主面 1a 傾斜在 $-\theta \sim +\theta$ 之範圍內。 $-\theta \sim +\theta$ 之範圍為 $-4^\circ \sim +4^\circ$ ，合適為 $-3^\circ \sim +3^\circ$ ，更好為 $-2^\circ \sim +2^\circ$ 。

藉由使矽基板 1 的主面 1a 的結晶方位成為 (111) 正面或者由 (111) 正面之偏離角度小的面，可使緩衝層 2 以及主半導體區域 3 在磊晶成長時的原子等級大小之間距不見或者使間距變小。

接著，如第 3 (B) 圖所示般，藉由磊晶成長法之一種的周知之 MOCVD (Metal Organic Chemical Vapor Deposition)，即有機金屬化學氣相沈積法在基板 1 的主面 1a 上重複積層：由 AlN 形成之第 1 層 8 和由 p 型 GaN 形成之第 3 層 10 和由 GaN 形成之第 2 層 9 以形成緩衝層 2。即，將以 HF 系蝕刻劑做前處理之 p 型矽基板 1 配置於 MOCVD 裝置的反應室內，首先，以 1100°C 以約 10 分

(17)

鐘的熱退火，去除表面的氧化膜。接著，在反應室內供給 TMA(三甲基鋁)氣體和 NH_3 (氨)氣體約 30 秒鐘，在基板 1 的一主面形成由厚度約 5nm 的 AlN 層形成之第 1 層 8。在本實施例中，在將基板 1 的加熱溫度提高至 1100°C 後，設 TMA 氣體之流量，即 Al 的供給量約 $18\mu\text{mol}/\text{min}$ ， NH_3 氣體之流量，即 NH_3 之供給量約 $0.11\text{mol}/\text{min}$ 。

接著，停止 TMA 氣體之供給後，供給 TMG(三甲基鎵)氣體和 NH_3 (氨)氣體和二茂鎂氣體，即 Cp_2Mg 氣體，作為 p 型不純物，形成由含 Mg 之 GaN 形成的第 3 層 10 在厚度 3~6nm 之範圍。p 型不純物並不限定為 Mg，可由 Mg 以外的 2 族元素，例如，Zn、Sr、Ca、Be、Ba、Cd、Ra 等選擇。

接著，停止 Cp_2Mg 氣體之供給，在反應室內供給 TMG(三甲基鎵)氣體和 NH_3 (氨)氣體約 30 秒鐘，在第 3 層 10 的上面形成由厚度約 20nm 之 n 型的 GaN 形成的第 2 層 9。在本實施形態中，設 TMG 氣體之流量，即 Ga 的供給量約 $70\mu\text{mol}/\text{min}$ ， NH_3 氣體的流量，即 NH_3 的供給量約 $0.11\text{mol}/\text{min}$ 。

接著，供給 Cp_2Mg 氣體，再度形成第 3 層 10。

接著，在第 3 層 10 上再度形成第 1 層 8。

在本實施形態中，20 次重複形成由 AlN 形成之第 1 層 8 和由 GaN 形成之第 2 層 9 之各層，重複 39 次形成由 p 型 GaN 形成之第 3 層。當然，可將第 1、第 2 以及第 3 層 8、9、10 改變為任意之數目。

(18)

接著，藉由周知的 MOCVD 法在緩衝層 2 之上面形成 HEMT 之主要部用的主半導體區域 3。

即將於上面形成有緩衝層 2 之基板 1 配置在 MOCVD 裝置的反應室內，在反應室內首先供給三甲基鎵氣體，即 TMG 氣體以及 NH_3 (氨) 氣體 10 分鐘，在緩衝層 2 的上面形成由約 500nm 厚度之非摻雜 GaN，即不含導電型決定不純物之 GaN 形成之電子輸送層 11。在本實施形態中，設 TMG 氣體之流量，即 Ga 之供給量約 $70\mu\text{mol}/\text{min}$ ， NH_3 氣體之流量，即 NH_3 之供給量約 $0.11\text{mol}/\text{min}$ 。

接著，對反應室內供給 TMA 氣體和 TMG 氣體和氨氣體共 32 秒鐘，在電子輸送層 11 的上面形成由非摻雜，即不含導電型決定不純物之 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 形成之間隔層 12 共 7nm 厚。在本實施形態中，設 TMA 氣體的流量，即 Al 之供給量為 $5.8\mu\text{mol}/\text{min}$ ，TMG 氣體之流量約 $17\mu\text{mol}/\text{min}$ ， NH_3 氣體之流量約 $0.11\text{mol}/\text{min}$ 。

接著，中斷約 15 秒鐘結晶成長後，在反應室內供給 TMG 氣體和 TMG 氣體和作為氨氣體之 SiH_4 (矽烷)氣體約 138 秒鐘，在間隔層 12 的上面形成由 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 形成之電子供給層 13 厚度約 30nm。在本實施例中，設此時的 TMG 氣體流量約 $5.8\mu\text{mol}/\text{min}$ ，TMG 氣體流量約 $17\mu\text{mol}/\text{min}$ ，氨氣體流量約 $0.11\text{mol}/\text{min}$ ， SiH_4 氣體流量約 $21\text{nmol}/\text{min}$ 。

在以上的工程中，可以獲得包含由矽基板 1 和緩衝層

(19)

2 和主半導體區域 3 形成的多數之半導體元件部份之板狀半導體基體，即半導體晶圓。

之後，即由 MOCVD 裝置取出形成有主半導體區域 3 以及緩衝層 2 之矽基板 1，藉由周知的電漿 CVD 法，在主半導體區域 3 的全面形成由矽氧化膜形成的絕緣膜 7。設絕緣膜 7 的厚度約 250nm。

第 1 圖雖顯示 1 個之 HEMT，但是，實際上，使用一片半導體晶圓，即基板 1 同時製作多數的 HEMT。因此，藉由微影法，以使用氯 (Cl₂) 和氟系混合氣體之反應性離子蝕刻，蝕刻主半導體區域 3 以及緩衝層 2 的元件分離部份直到矽基板 1 為止，進行 HEMT 的元件分離。如此做元件分離，可不受其他元件的影響而良好地檢查各元件區域的電氣特性等。

接著，使用微影法和氟系蝕刻劑，在絕緣膜 7 形成源極和汲極形成用開口後，利用電子束蒸鍍等，依序積層形成 Ti(鈦)和 Al(鋁)，舉離 (lift off) 蒸鍍層之不需要部份後，在氮氣環境中，例如施以 650℃、10 分鐘的退火，形成作用為歐姆電極之源極 4、汲極 5。形成閘極時，也以同樣步驟在絕緣膜 7 形成開口，藉由電子束蒸鍍，例如蒸鍍 Ni(鎳)以及 Au(金)、或者 Pd、Ti 以及 Au，舉離蒸鍍層之不需要部份，形成具有作用為肖特基阻障電極之閘極 6。

之後，藉由周知的切割工程，以元件分離部份切斷分開磊晶晶圓，完成個別化之半導體裝置 (HEMT 晶片)。

(20)

如依據本實施形態之 HEMT，可以獲得以下效果。

(1) 在緩衝層 2 的第 1 層 8 和第 2 層 9 之間配置可抑制 2 維電子氣體發生的第 3 層 10 故，與直接和第 1 以及第 2 層 8、9 接觸之習知構造相比，2 維電子氣體之發生量變少，可以防止緩衝層 2 的低電阻化。其結果，介由緩衝層 2 所流過之洩漏電流降低或變成零，可以獲得高耐壓之 HEMT。

(2) 第 3 層 10 的厚度被限定在 0.5~50nm 之範圍故，作用於主半導體區域 3 之變形所導致的主半導體區域 3 之龜裂發生降低，可以獲得良好之電氣特性。

(3) 包含由晶格常數具有矽和 GaN 間之值的 AlN 形成的第 1 層 8 之緩衝層 2 可以良好地繼承矽基板 1 之結晶方位。其結果，在緩衝層 2 的一主面，可使結晶方位一致而良好地形成由 GaN 系半導體形成之主半導體區域 3。因此，主半導體區域 3 的平坦性變好，HEMT 的電氣特性也變好。假如，在由矽形成之基板 1 的一主面只藉由 GaN 半導體而以低溫形成緩衝層時，矽和 GaN 其晶格常數差大之故，在此緩衝層之上面無法形成平坦性優異之 GaN 系半導體區域。

(4) 含由 AlN 形成之第 1 層 8 和由 GaN 形成之第 2 層 9 的緩衝層 2 與習知的 GaN 或 AlN 之單一層所構成的低溫緩衝層比較，可在高溫進行結晶成長。因此，可使成爲氮氣源之氮良好地分解，緩衝層 2 不會成爲非晶質層。因此，可使形成在緩衝層 2 上之磊晶成長層，即主半導體

(21)

區域 3 的結晶缺陷之密度變得十分小，能夠抑制洩漏電流。其結果，可以提供夾斷（pinch off）特性良好之 HEMT。

第 2 實施形態

接著，參考第 4 圖說明依據第 2 實施形態之 MESFET，即金屬半導體場效應電晶體。但是，第 4 圖中，對於與第 1 圖實質上相同的部份，賦予相同符號，省略其說明。

第 4 圖之 MESFET 係將第 1 圖之 HEMT 的主半導體區域 3 變形為由摻雜 Si 作為 n 型不純物之 GaN 化合物半導體層所形成的 n 型半導體區域 3a，其他，與第 1 圖形成為相同。即在第 4 圖之 MESFET 中，矽基板 1、緩衝層 2、源極 4、汲極 5、閘極 6、絕緣膜 7 係與第 1 圖中以相同符號所示者同樣地形成。作為 MESFET 之主半導體區域的 n 型半導體區域 3a 係也可稱為通道層或者活性層者，配置在緩衝層 2 上。源極 4 以及汲極 5 係與 n 型半導體區域 3a 歐姆接觸，閘極 6 係與 n 型半導體區域 3a 做肖特基阻障接觸。

第 4 圖之 MESFET 由 GaN 形成的 n 型半導體區域 3a 以外之製造方法係與第 1 實施形態相同。在形成由 GaN 形成之 n 型半導體區域 3a 時，於使用在緩衝層 2 之形成時的反應室內供給 TMG 氣體和 NH₃ 氣體和 SiH₄（矽烷）氣體約 5 分鐘，在形成於基板 1 之一主面的緩衝層 2 上面

(22)

形成厚度約 250nm 之 n 型半導體區域 3a。在本實施形態中，設 TMG 氣體之流量，即 Ga 供給量約 70 μ mol/min，NH₃ 氣體之流量，即 NH₃ 供給量約 0.11mol/min，SiH₄ 氣體之流量，即 Si 供給量為 21nmol/min。

第 4 圖 MESFET 係具有在第 1 圖之 HEMT 效果說明欄中敘述的 (1) (2) (3) 同樣的效果。即可防止緩衝層 2 的低電阻化、使 n 型半導體區域 3a 的平坦性以及結晶性變好、使 MESFET 的特性變好。

第 3 實施形態

第 5 圖係顯示依據變形第 1 以及第 2 實施形態之緩衝層 2 的第 3 實施形態之緩衝層 2a 的一部份。第 5 圖之緩衝層 2a 可使用在 HEMT 以及 MESFET 等之所有半導體元件。此第 5 圖之緩衝層 2a 是由將多數的第 1 層 8a 和多數的第 2 層 9a 介由以和第 1 實施形態相同的 2 維電子氣體控制用 p 型 GaN 形成的第 3 層 10 而交互積層者形成。

第 1 層 8a 係以不摻雜導電型不純物之化學式 Al_xIn_yGa_{1-x-y}N 所示之材料形成，此處 x 以及 y 係滿足 0 < x ≤ 1、

$$0 \leq y < 1$$

$$x + y \leq 1$$

之任意的數值。即第 1 層 8a 係以由：AlN(氮化鋁)、AlGaInN(氮化鎵鋁)、AlInN(氮化銦鋁)、以及 AlGaInN(氮化鎵銦鋁)所選擇的形成。在第 5 圖之實施形態中，相當

(23)

於上述式子之 x 為 0.5， y 為 0.01 之材料的 $\text{Al}_{0.5}\text{In}_{0.01}\text{Ga}_{0.49}\text{N}$ 係被使用於第 1 層 8a。含鋁之第 1 層 8a 的晶格常數以及熱膨脹係數係具有矽基板 1 的晶格常數以及熱膨脹係數和半導體區域 3a 之晶格常數以及熱膨脹係數之間的值。

第 2 層 9a 以不摻雜導電型決定不純物之化學式 $\text{Al}_a\text{In}_b\text{Ga}_{1-a-b}\text{N}$ 所示材料形成，其中， a 以及 b 係滿足 $0 \leq a < 1$ 、

$$0 \leq b \leq 1$$

$$a+b \leq 1$$

$$a < x$$

之任意的數值。即第 2 層 9a 係以由： GaN 、 AlN 、 InN 、 InGaN 、 AlGaN 、 AlInN 以及 AlInGaN 所選擇的形成。在第 5 圖之實施形態中，相當於上述式子之 a 為 0.05， b 為 0.35 之材料的 $\text{Al}_{0.05}\text{In}_{0.35}\text{Ga}\text{N}$ 被使用在第 2 層 9a。第 2 層 9a 的價電子帶和傳導帶之間間隙，即能隙比第 1 層 8a 的能隙大。另外，代替在第 1 以及第 2 層 8a、9b 含 In，也可在第 1 以及第 2 層 8a、9b 中的至少其中一方包含 In。

接著，說明第 1 層 8a 為 $\text{Al}_{0.5}\text{In}_{0.01}\text{Ga}_{0.49}\text{N}$ ，第 2 層 9a 為 $\text{Al}_{0.05}\text{In}_{0.35}\text{Ga}_{0.6}\text{N}$ ，第 3 層 10 為 p 型 GaN 之緩衝層 2a 的製造方法。

緩衝層 2a 係形成在與第 1 實施形態相同的基板 1 之主面 1a 上。此緩衝層 2a 係藉由周知的 MOCVD 法，即有

(24)

機金屬化學氣相沈積法重複積層由 $\text{Al}_{0.5}\text{In}_{0.01}\text{Ga}_{0.49}\text{N}$ 形成的第 1 層 8a 和由 p 型 GaN 形成的第 3 層 10 和由 $\text{Al}_{0.05}\text{In}_{0.35}\text{Ga}_{0.6}\text{N}$ 形成之第 2 層 9a 而形成。即將單晶矽基板 1 配置在 MOCVD 裝置的反應室內，首先，施以熱退火，去除表面的氧化膜。接著，在反應室內供給：TMA(三甲基鋁)氣體、TMG(三甲基鎵)氣體、TMIn(三甲基銦)氣體和 NH_3 (氨)氣體約 24 秒鐘，在基板 1 的一主面形成由厚度 T1 約 5nm，即約 50Å 之 $\text{Al}_{0.5}\text{In}_{0.01}\text{Ga}_{0.49}\text{N}$ 所形成的第 1 層 8a。在本實施形態中，在將基板 1 的加熱溫度加到 800°C 以後，設 TMA 氣體之流量，即 Al 供給量約 12 $\mu\text{mol}/\text{min}$ ，TMG 氣體之流量為 12 $\mu\text{mol}/\text{min}$ ，TMIn 氣體之流量為 47 $\mu\text{mol}/\text{min}$ ， NH_3 氣體之流量，即 NH_3 供給量約 0.23mol/min。

接著，形成由抑制與第 1 實施形態相同的 2 維電子氣體用之 p 型 GaN 形成的第 3 層 10。

接著，將基板 1 之加熱溫度降低至 750°C，之後，供給 TMA 氣體、TMG 氣體、TMIn 氣體、以及 NH_3 (氨)氣體約 83 秒鐘，在第 3 層 10 的上面形成厚度 T2 為 30nm，即 300Å 之 $\text{Al}_{0.05}\text{In}_{0.35}\text{Ga}_{0.6}\text{N}$ 形成的第 2 層 9a。另外，也可以同時供給 SiH_4 氣體，在第 2 層 9a 導入 Si 作為不純物。在本實施形態中，設 TMA 氣體之流量為 2.8 $\mu\text{mol}/\text{min}$ ，TMG 氣體之流量為 12 $\mu\text{mol}/\text{min}$ ，TMIn 氣體之流量為 59 $\mu\text{mol}/\text{min}$ ， NH_3 氣體之流量，即 NH_3 供給量約 0.23mol/min。

(25)

接著，在第 2 層 9a 上再度形成第 3 層 10。

在本實施形態中，將第 1 以及第 2 層 8a、9a 分別設為 20 層，第 3 層 10 設為 39 層。當然，可分別任意地改變第 1、第 2 以及第 3 層 8a、10、9a 之數目。另外，也可以不將第 3 層 10 配置於第 1 以及第 2 層 8a、9a 相互間的全部，而只配置在一部份之相互間。

第 5 圖之第 3 實施形態的緩衝層 2a 係具有與第 1 圖之第 1 實施形態的緩衝層 2 相同的效果，另外，緩衝層 2a 包含銦之故，比起不含銦之情形，具有可使緩衝層 2a 的熱膨脹係數近似矽基板 1 之效果。

第 4 實施形態

第 6 圖所示之第 4 實施形態的緩衝層 2b 係變形第 1 以及第 4 圖之緩衝層 2 者，由中間存在有由抑制與第 1 實施形態相同的 2 維電子氣體用之 p 型 GaN 形成的第 3 層 10 之第 1 以及第 2 層 8b、9b 之交互積層體形成。

第 1 層 8b 係以不摻雜導電型不純物之化學式 $Al_xB_yGa_{1-x-y}N$ 所示之材料形成，此處 x 、 y 係滿足 $0 < x \leq 1$ 、

$$0 \leq y < 1$$

$$x + y \leq 1$$

之任意的數值。即第 1 層 8b 係以由：AlN(氮化鋁)、AlGa_{1-x}N(氮化鎵鋁)、AlBN(氮化硼鋁)、以及 AlB_{1-y}GaN(氮化鎵硼鋁)所選擇的形成。在第 6 圖之實施形態中，相當於

(26)

上述式子之 x 為 0.5， y 為 0 之材料的 $Al_{0.5}Ga_{0.5}N$ 係被使用於第 1 層 8b。第 1 層 8b 的晶格常數以及熱膨脹係數係比第 2 層 9b 更接近矽基板 1。

第 2 層 9b 以不摻雜導電型決定不純物之化學式 $Al_aB_bGa_{1-a-b}N$ 所示材料形成，其中， a 、 b 係滿足 $0 \leq a < 1$ 、

$$0 \leq b \leq 1$$

$$a + b \leq 1$$

$$a < x$$

之任意的數值。即第 2 層 9b 係含：Al(鋁)、B(硼)以及 Ga(鎵)所選擇之至少其中 1 種元素和 N(氮)之層，例如，以由：GaN、BN、AlN、BGaN、AlGaN、AlBN 以及 AlBGaN 所選擇的形成。在第 6 圖之實施形態中，相當於上述式子之 a 為 0， b 為 0.3 之材料的 $B_{0.3}Ga_{0.7}N$ 被使用在第 2 層 9b。第 2 層 9b 的價電子帶和傳導帶之間的間隙，即能隙比第 1 層 8b 的能隙大。另外，代替在第 1 以及第 2 層 8b、9b 之兩方含 B(硼)，也可在第 1 以及第 2 層 8b、9b 中的至少其中一方包含 B(硼)。

藉由周知的 MOCVD，即有機金屬化學氣相沈積法，在基板 1 之具有 (111) 正面的主面 1a 上使由 $Al_{0.5}Ga_{0.5}N$ 形成之第 1 層 8b 和由 $B_{0.3}Ga_{0.7}N$ 形成之第 2 層 9b 中間存在有第 3 層 10 而重複積層以形成緩衝層 2b。即將由單晶矽形成的基板 1 配置在 MOCVD 裝置的反應室內，首先，施以熱退火，去除表面的氧化膜。接著，在反應室內供給

(27)

TMA(三甲基鋁)氣體、TMG(三甲基鎵)氣體、NH₃(氨)氣體約 27 秒鐘，在基板 1 的一主面形成由厚度 T1 約 5nm，即約 50Å 之 Al_{0.5}Ga_{0.5}N 形成的第 1 層 8b。在本實施例中，在將基板 1 的加熱溫度加到 1080°C 後，設 TMA 氣體之流量，即 Al 供給量約 12μmol/min，TMG 氣體之流量為 12μmol/min，NH₃ 氣體之流量，即 NH₃ 供給量約 0.11mol/min。

接著，以與第 1 實施形態相同方法，形成由抑制 2 維電子氣體用之 p 型 GaN 形成的第 3 層 10。

接著，供給 TEB(三乙基硼)氣體、TMG 氣體、以及 NH₃(氨)氣體約 85 秒鐘，在第 3 層 10 的上面形成由厚度 T2 為 30nm，即 30Å 之 n 型的 B_{0.3}Ga_{0.7}N 形成的第 2 層 9b。另外，也可以同時供給 SiH₄ 氣體，在第 2 層 9b 中導入 Si 作為不純物。在本實施例中，設 TEB 氣體之流量，即硼供給量為 7μmol/min，TMG 氣體之流量，即鎵供給量為 16μmol/min，NH₃ 氣體之流量，即 NH₃ 供給量約 0.11mol/min。

接著，在第 2 層 9b 上再度形成第 3 層 10。

在本實施形態中，設第 1 層 8b 和第 2 層 9b 為 50 層，第 3 層 10 為 99 層。當然，第 1 層 8b 和第 2 層 9b 和第 3 層 10 之各層數目可以任意改變。

第 6 圖之緩衝層 2b 具有與第 1 圖之緩衝層 2 同樣的效果，另外，第 2 層 9b 含有硼故，與第 2 層 9b 不含硼之情形相比，變得牢靠，具有防止龜裂發生，可比較厚地形

(28)

成第 2 層 9b 之效果。

第 5 實施形態

第 7 圖係顯示依據第 5 實施形態之緩衝層 2c。第 7 圖之緩衝層 2c 係代替第 1 圖之由 p 型 GaN 形成的第 3 層 10 而設置由絕緣層形成之第 3 層 10a，此外，與第 1 實施形態為相同構造。如使由絕緣層形成的第 3 層 10a 介於第 1 以及第 2 層 8、9 間，可以防止第 1 層 8 之變形產生，與第 1 實施形態相同，可抑制第 2 層 9 之 2 維電子氣體的產生。防止第 1 層 8 之變形用的第 3 層 10a 的絕緣材料，可使用 SiN、SiO₂、Al₂O₃、Ti₂O₃、ZrO₂、Ta₂O₅ 等。為了抑制緩衝層 2c 以及主半導體區域 3 之結晶性的劣化，可設由絕緣層形成之第 3 層 10a 的厚度為 0.5~5nm，更好為 0.5~2nm。另外，可代替第 4 圖、第 5 圖以及第 6 圖之第 2、第 3 以及第 4 實施形態的第 3 層 10，而設置與第 7 圖相同之由絕緣層形成的第 3 層 10a。

依據此第 5 實施形態，也可獲得與第 1~第 4 實施形態同樣的效果。

第 6 實施形態

第 8 圖係顯示依據第 6 實施形態之緩衝層 2d。第 8 圖之緩衝層 2d 係減少第 1 圖之由 p 型 GaN 形成的第 3 層 10 之個數，此外，與第 1 實施形態為相同構造。

即在第 8 圖中，只在第 2 層 9 和在其上之第 1 層 8 之

(29)

間配置第 3 層 10。在第 2 層 9 和在其下之第 1 層 8 間不配置第 3 層 10。換言之，第 3 層 10 係被配置在第 2 層 9 之主半導體區域 3 側的主面和第 1 層 8 之間，在第 2 層 9 之基板 1 側的主面和第 1 層 8 之間不做配置。假如，在緩衝層 2d 中完全沒有設置第 3 層 10 時，由於第 1 以及第 2 層 8、9 間的應力關係，在第 2 層 9 和其上之第 1 層 8 間的接合界面附近容易產生 2 維電子氣體，在第 2 層 9 和其下的第 1 層 8 間的接合界面附近不易產生。因此，如第 8 圖所示般，即使是在第 2 層 9 和其下之第 1 層 8 間不具有第 3 層 10 之緩衝層 2d，也可以獲得與第 1 圖之第 1 實施形態同樣的效果。

另外，在第 5 圖之緩衝層 2a 中，可以省去配置在第 2 層 9a 和其下之第 1 層 8a 間的第 3 層 10。

另外，在第 6 圖之緩衝層 2b 中，可以省去配置在第 2 層 9b 和其下之第 1 層 8b 間的第 3 層 10。

另外，在第 7 圖之緩衝層 2c 中，可以省去配置在第 2 層 9 和其下之第 1 層 8 間的第 3 層 10a。

變形例

本發明並不受限於上述實施形態，例如，可有以下的變形。

(1) 將基板 1 設為單晶矽以外的多晶矽或者 SiC 等之矽化合物。

(2) 可將主半導體區域 3、3a 之各層的導電型設為

(30)

與各實施形態相反。

(3) 可將主半導體區域 3、3a 之各層設為由：GaN(氮化鎵)、AlInN(氮化銦鋁)、AlGaIn(氮化鎵鋁)、InGaIn(氮化鎵銦)、以及 AlInGaIn(氮化鎵銦鋁)所選擇之氮化鎵系化合物半導體或者氮化銦系化合物半導體。

(4) 在第 1 圖之 HEMT 中，可在活性層，即電子輸送層 11 和緩衝層 2 之間設置與電子供給層 13 相同之電子供給層。

(5) 依據本發明，代替 HEMT 以及 MESFET，可設置絕緣閘極型場效應電晶體或者別的半導體元件。

(6) 可使緩衝層 2、2a、2b 的第 1 層 8、8a、8b 之數目比第 2 層 9、9a、9b 多 1 層，將緩衝層 2、2a、2b 的最上層設為第 1 層 8、8a、8b。另外，反之，也可使第 2 層 9、9a、9b 的數目比第 1 層 8、8a、8b 的數目多 1 層。

(7) 第 1 層 8、8a、8b 以及第 2 層 9、9a、9b 可在不妨礙這些的功能之範圍下，為包含不純物之層。

(產業上之利用可能性)

本發明可以利用於 HEMT、MESFET、絕緣閘極型場效應電晶體等之半導體元件。

【圖式簡單說明】

第 1 圖係概略顯示依據本發明之第 1 實施形態之 HEMT 的中央縱剖面圖。

(31)

第 2 圖係第 1 圖之 HEMT 的平面圖。

第 3 圖係以製造工程順序放大顯示第 1 圖之 HEMT 的構造剖面圖。

第 4 圖係顯示依據第 2 實施形態之 MESFET 之剖面圖。

第 5 圖係顯示依據第 3 實施形態之基板和緩衝層之一部份的剖面圖。

第 6 圖係顯示依據第 4 實施形態之基板和緩衝層之一部份的剖面圖。

第 7 圖係顯示依據第 5 實施形態之基板和緩衝層之一部份的剖面圖。

第 8 圖係顯示依據第 6 實施形態之基板和緩衝層之一部份的剖面圖。

【符號說明】

1	基板
1 a	主面
2	緩衝層
3	主半導體區域
4	源極
5	汲極
6	閘極
7	絕緣膜
8	第 1 層

(32)

- 9 第 2 層
- 10 第 3 層
- 11 電子輸送層
- 12 間隔層
- 13 電子供給層

伍、中文發明摘要

發明之名稱：半導體裝置及其製造方法

含氮化物半導體層之半導體裝置，是具有在矽基板 1 上交互多數地積層由 AlN 形成的第 1 層 8 和由 p 型 GaN 形成的第 3 層 10 和由 GaN 形成的第 2 層 9 之構造的緩衝層 2。在緩衝層 2 之上具有含形成 HEMT 用之氮化物半導體層之主半導體區域 3。第 3 層 10 的厚度為 0.5~50nm。第 3 層 10 具有抑制 2 維電子氣體發生之效果。藉此，得以防止緩衝層 2 之低電阻化。

陸、英文發明摘要

發明之名稱：

(1)

拾、申請專利範圍

1. 一種半導體裝置，是針對具備：由矽或矽化合物形成的基板（1）；及配置在上述基板（1）之一主面上的緩衝層（2 或者 2a 或者 2b 或者 2c 或者 2d）；及爲了形成半導體元件，包含配置在上述緩衝層（2 或者 2a 或者 2b 或者 2c 或者 2d）上之至少一個氮化物半導體層之主半導體區域（3 或者 3a）之半導體裝置，其特徵爲：

上述緩衝層（2 或者 2a 或者 2b 或者 2c 或者 2d）係具備：

由以第 1 比例含 Al(鋁)之氮化物半導體所形成的第 1 層（8 或者 8a 或者 8b）；

及由不含 Al 之氮化物半導體或者以比上述第 1 比例小之第 2 比例含 Al 之氮化物半導體所形成的第 2 層（9 或者 9a 或者 9b）；

及由配置在上述第 1 層（8 或者 8a 或者 8b）和上述第 2 層（9 或者 9a 或者 9b）之間，且可抑制 2 維電子氣體產生之材料所形成的第 3 層（10 或者 10a）。

2. 如申請專利範圍第 1 項記載之半導體裝置，其中，上述緩衝層之上述第 1 層(8 或者 8a 或者 8b)，是以化學式 $Al_xM_yGa_{1-x-y}N$ 所示材料形成，其中，上述 M 是由 In(銦)和 B(硼)所選擇之至少 1 種元素，

上述 x 以及 y 係滿足 $0 < x \leq 1$ 、

$$0 \leq y < 1$$

$$x + y \leq 1$$

(2)

之數值，

上述第 2 層（9 或者 9a 或者 9b）是以化學式 $Al_aM_bGa_{1-a-b}N$ 所示材料形成，其中，上述 M 是由 In(銦) 和 B(硼)所選擇之至少 1 種元素，

上述 a 以及 b 係滿足 $0 \leq a < 1$ 、

$$0 \leq b \leq 1$$

$$a + b \leq 1$$

$$a < x$$

之數值。

上述第 3 層（10 或者 10a）係具有 0.5~50nm 之厚度。

3. 如申請專利範圍第 2 項記載之半導體裝置，其中，上述第 1 層（8 或者 8a 或者 8b）係以化學式 $Al_xGa_{1-x}N$ 所示材料形成，此處，上述 x 為滿足 $0 < x \leq 1$ 之數值，

上述第 2 層係以化學式 $Al_aGa_{1-a}N$ 所示材料形成，此處，上述 a 為滿足 $0 \leq a < 1$ 、

a < x 之數值。

4. 如申請專利範圍第 2 項記載之半導體裝置，其中，上述第 1 層（8a）是由以化學式 $Al_xIn_yGa_{1-x-y}N$ 所示材料形成，此處，上述 x 以及 y 係滿足 $0 < x \leq 1$ 、

$$0 \leq y < 1$$

$$x + y \leq 1$$

之數值，

(3)

上述第 2 層 (9a) 是由以化學式 $Al_aIn_bGa_{1-a-b}N$ 所示材料形成，

其中，上述 a 以及 b 係滿足 $0 \leq a < 1$ 、

$$0 \leq b \leq 1$$

$$a + b \leq 1$$

$$a < x$$

之數值，

上述第 1 以及第 2 層 (8a、9a) 之至少其中一方包含有 In(銻)。

5. 如申請專利範圍第 2 項記載之半導體裝置，其中，上述第 1 層 (8b) 是由以化學式 $Al_xB_yGa_{1-x-y}N$ 所示材料形成，

此處，上述 x 以及 y 係滿足 $0 < x \leq 1$ 、

$$0 \leq y < 1$$

$$x + y \leq 1$$

之數值，

上述第 2 層 (9b) 是由以化學式 $Al_aB_bGa_{1-a-b}N$ 所示材料形成，

其中，上述 a 以及 b 係滿足 $0 \leq a < 1$ 、

$$0 \leq b \leq 1$$

$$a + b \leq 1$$

$$a < x$$

之數值，

上述第 1 以及第 2 層 (8b、9b) 之至少其中一方包含

(4)

有 B(硼)。

6. 如申請專利範圍第 1 項記載之半導體裝置，其中，上述第 1 層（8 或者 8a 或者 8b）之晶格常數小於第 2 層（9 或者 9a 或者 9b）之晶格常數。

7. 如申請專利範圍第 1 項記載之半導體裝置，其中，上述第 3 層（10 或者 10a）之厚度小於上述第 1 以及第 2 層（8 或者 8a 或者 8b、9 或者 9a 或者 9b）之厚度。

8. 如申請專利範圍第 1 項記載之半導體裝置，其中，上述第 3 層（10）係由與上述第 2 層（9 或者 9a 或者 9b）相同的半導體材料形成，含 p 型不純物以作為導電型決定不純物。

9. 如申請專利範圍第 1 項記載之半導體裝置，其中，上述第 3 層（10a）係由 0.5~5nm 厚度之絕緣層形成。

10. 如申請專利範圍第 9 項記載之半導體裝置，其中，上述絕緣層（10a）是由 SiN（氮化矽）、SiO₂（氧化矽）、Al₂O₃（氧化鋁）、Ti₂O₃（氧化鈦）、ZrO₂（氧化鋯）以及 Ta₂O₅（氧化鉭）中所選擇之至少其中 1 種形成。

11. 如申請專利範圍第 1 項記載之半導體裝置，其中，上述緩衝層（2 或者 2a 或者 2b 或者 2d）係分別具有多數的上述第 1 層（8 或者 8a 或者 8b）以及上述第 2 層（9 或者 9a 或者 9b），且至少具有 1 個上述第 3 層（10 或者 10a），多數的上述第 1 以及第 2 層為交互積層，上述第 3

(5)

層(10 或者 10a)係配置在上述第 1 以及第 2 層相互間中的至少其中之一。

12. 如申請專利範圍第 11 項記載之半導體裝置，其中，上述第 3 層(10 或者 10a)係配置在上述第 2 層(9 或者 9a 或者 9b)的上述主半導體區域(3 或者 3a)側的主面和上述第 1 層(8 或者 8a 或者 8b)之間，而不配置在上述第 2 層(9 或者 9a 或者 9b)之上述基板(1)側的主面和上述第 1 層(8 或者 8a 或者 8b)之間。

13. 如申請專利範圍第 1 項記載之半導體裝置，其中，上述緩衝層之上述第 1 層(8 或者 8a 或者 8b)的厚度為 0.5nm~50nm，上述第 2 層(9 或者 9a 或者 9b)的厚度為 0.5nm~200nm。

14. 如申請專利範圍第 1 項記載之半導體裝置，其中，上述基板(1)之配置有上述緩衝層側的主面，是在以鏡面指數所示的結晶之面方位中，為(111)正面或者由(111)面傾斜在-4度至+4度之範圍的面。

15. 如申請專利範圍第 1 項記載之半導體裝置，其中，上述主半導體區域(3 或者 3a)的上述氮化物半導體層，是由：GaN(氮化鎵)層、AlInN(氮化銦鋁)層、AlGaIn(氮化鎵鋁)層、InGaIn(氮化鎵銦)層、以及AlInGaIn(氮化鎵銦鋁)層所選擇之層。

16. 如申請專利範圍第 1 項記載之半導體裝置，其中，另外具備有：配置在上述主半導體區域(3 或者 3a)之表面上的第 1 主電極(4)，和配置在上述主半導體區

(6)

域 (3 或者 3a) 之表面上的第 2 主電極 (5)，和配置在上述主半導體區域 (3 或者 3a) 之表面上的控制電極 (6)。

17. 如申請專利範圍第 15 項記載之半導體裝置，其中，上述主半導體區域 (3 或者 3a) 是由形成場效應電晶體用之多數的半導體層形成，上述第 1 主電極 (4) 為源極，上述第 2 主電極 (5) 為汲極，上述控制電極 (6) 為閘極。

18. 如申請專利範圍第 15 項記載之半導體裝置，其中，上述主半導體區域 (3) 是由形成高電子移動度電晶體 (HEMT) 用的多數半導體層 (12、13) 所形成。

19. 如申請專利範圍第 15 項記載之半導體裝置，其中，上述主半導體區域 (3a) 是由形成金屬半導體場效應電晶體 (MESFET) 用的半導體層所形成。

20. 一種半導體裝置之製造方法，是針對具有氮化物半導體層之半導體裝置之製造方法，其特徵為具有：

準備由矽或矽化合物形成的基板 (1) 之工程；

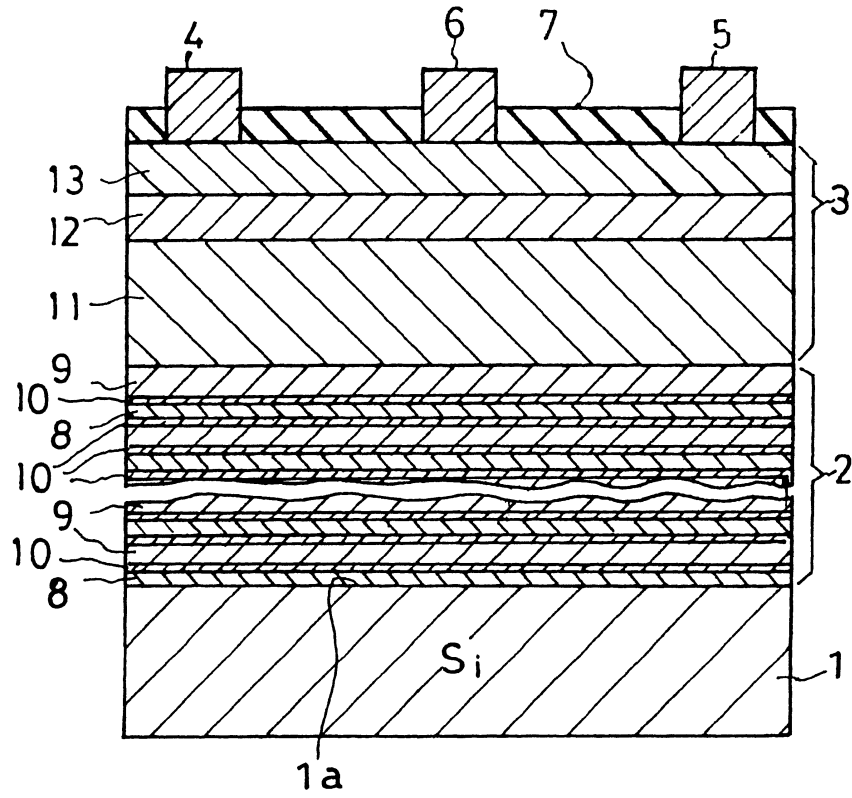
和藉由氣相沈積法，在上述基板 (1) 之上形成包含：由以第 1 比例含 Al(鋁)之氮化物半導體形成的第 1 層 (8 或者 8a 或者 8b)，和由不含 Al 之氮化物半導體或者以比上述第 1 比例小的第 2 比例含 Al 之氮化物半導體形成的第 2 層 (9 或者 9a 或者 9b)，和由配置在上述第 1 層 (8 或者 8a 或者 8b) 和上述第 2 層 (9 或者 9a 或者 9b) 之間，且可控制 2 維電子氣體發生之材料形成的第 3 層 (10 或者

(7)

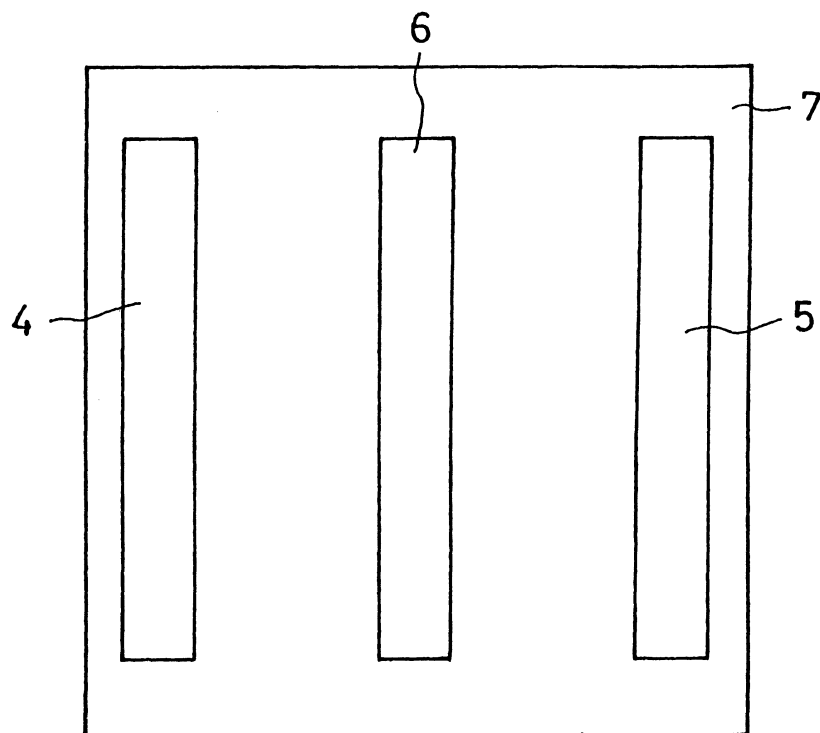
10a)之緩衝層(2或者2a或者2b或者2c或者2d)之工程；

和藉由氣相沈積法，在上述緩衝層(2或者2a或者2b或者2c或者2d)之上形成至少含1層氮化物半導體層之主半導體區域(3或者3a)之工程。

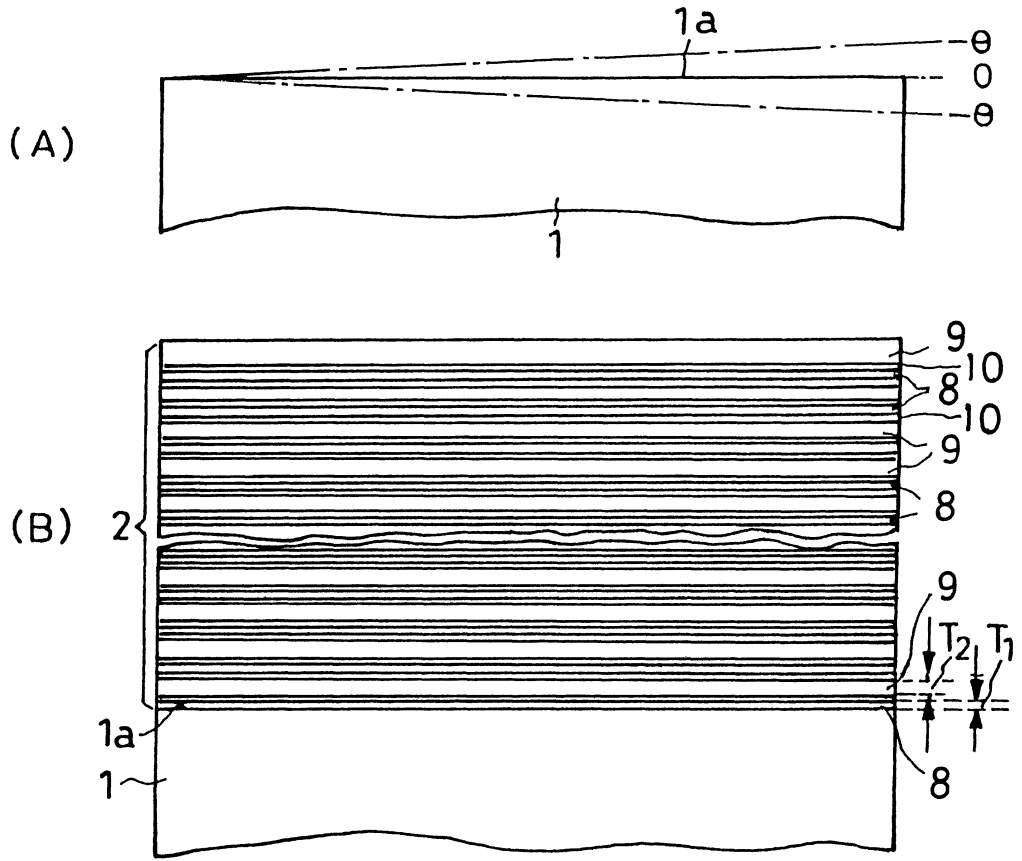
第1圖



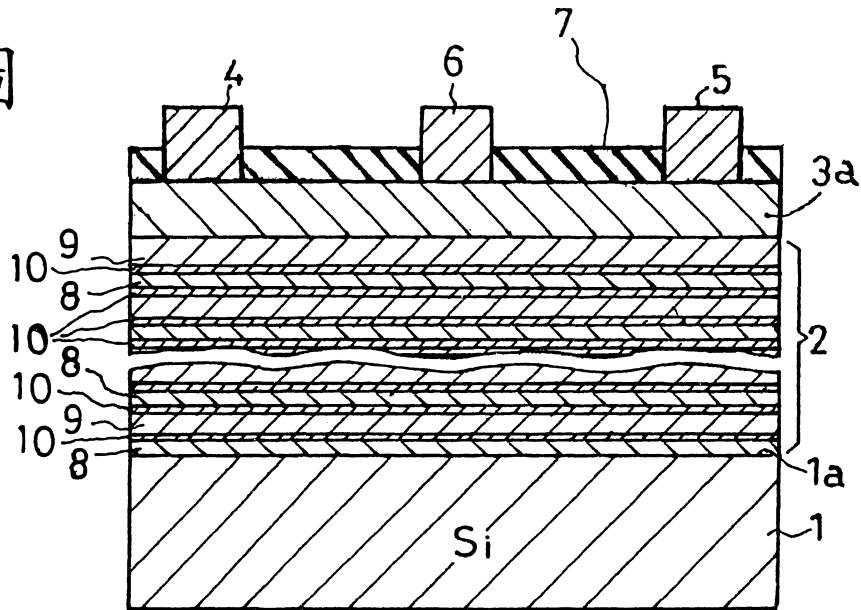
第2圖



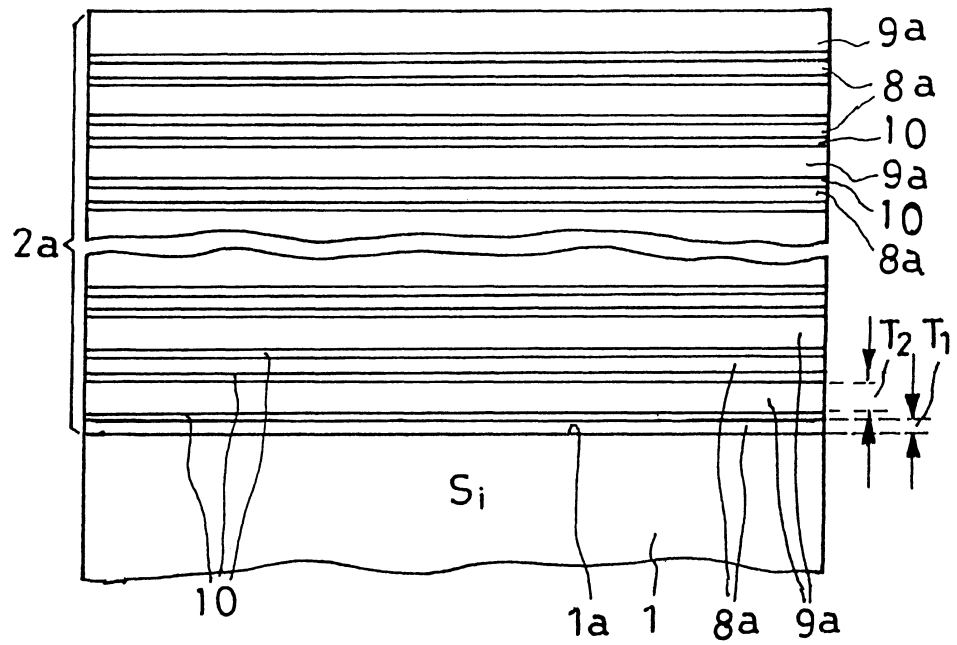
第3圖



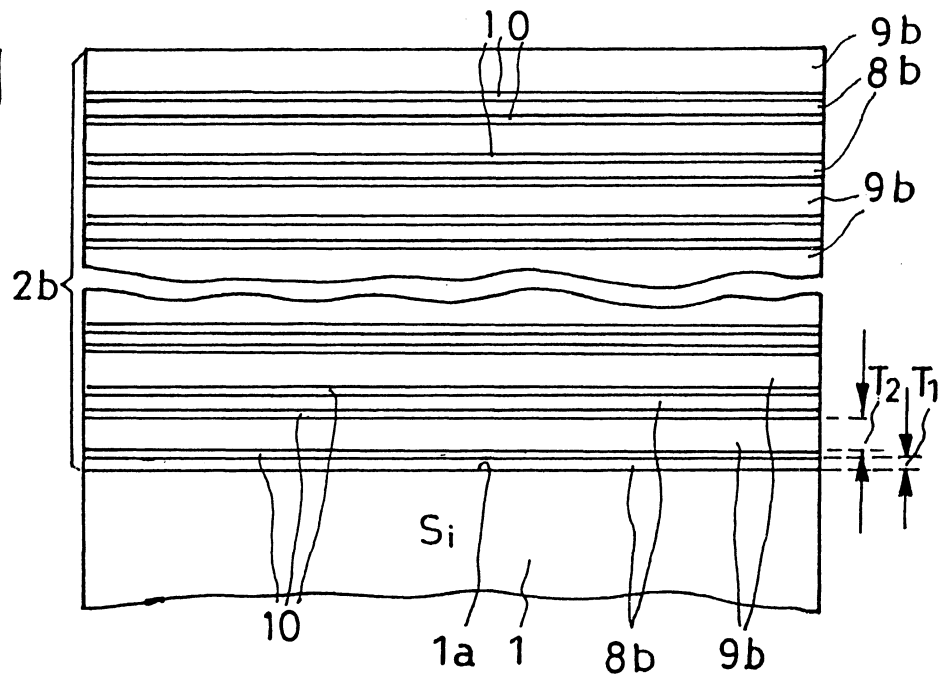
第4圖



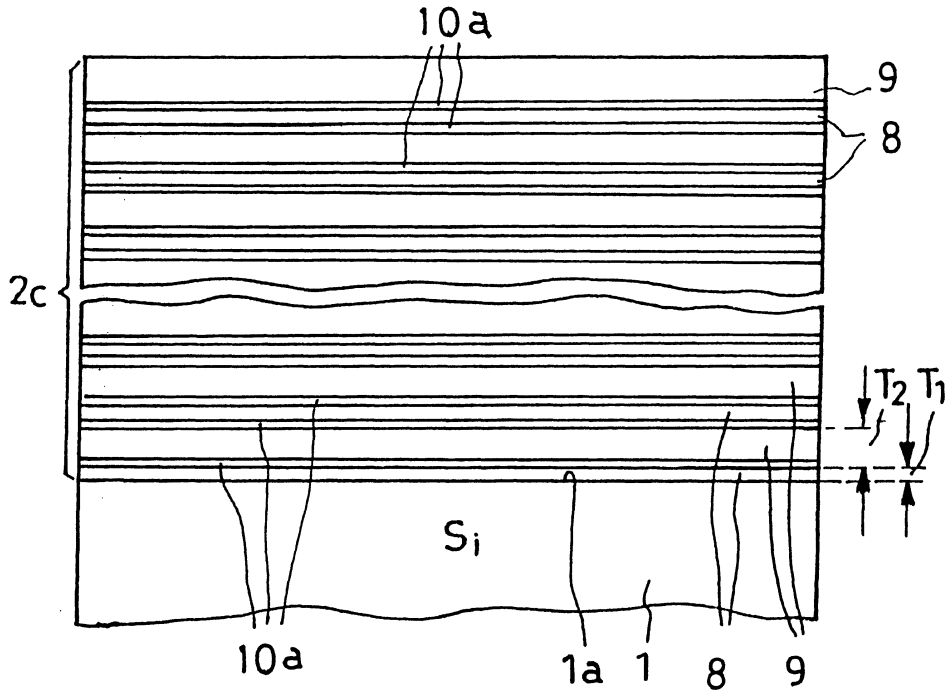
第5圖



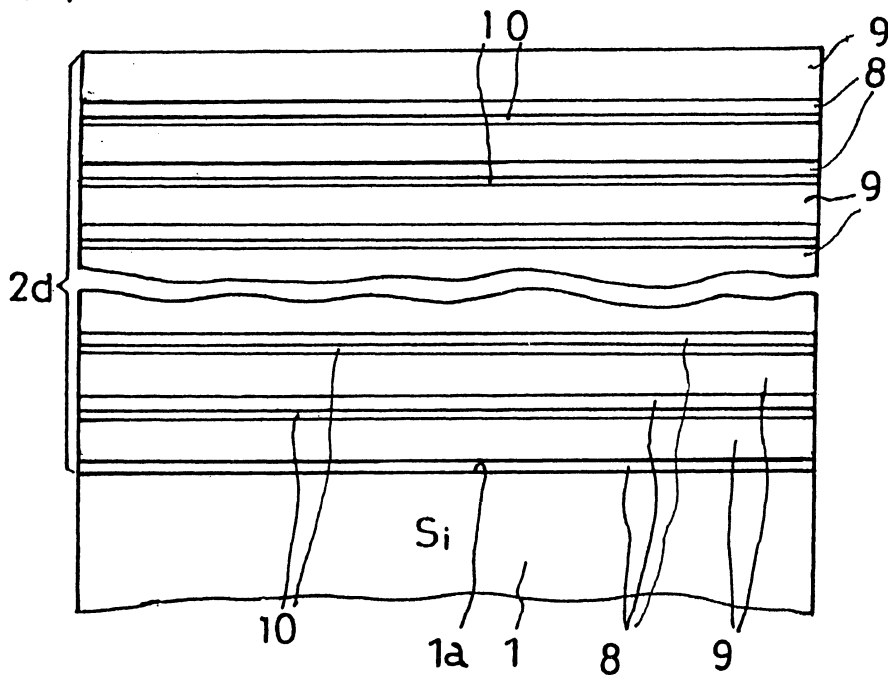
第6圖



第7圖



第8圖



柒、指定代表圖：

(一)、本案指定代表圖為：第 1 圖

(二)、本代表圖之元件代表符號簡單說明：

1	基板	1 a	主面
2	緩衝層	3	主半導體區域
4	源極	5	汲極
6	閘極	7	絕緣膜
8	第 1 層	9	第 2 層
10	第 3 層	11	電子輸送層
12	間隔層	13	電子供給層

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：