

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3610196号
(P3610196)

(45) 発行日 平成17年1月12日(2005. 1. 12)

(24) 登録日 平成16年10月22日(2004. 10. 22)

(51) Int. Cl.⁷

F I

H 0 4 B 1/08

H 0 4 B 1/08

Z

H 0 4 B 1/26

H 0 4 B 1/26

K

請求項の数 2 (全 10 頁)

(21) 出願番号	特願平9-182129	(73) 特許権者	000010098
(22) 出願日	平成9年7月8日(1997. 7. 8)		アルプス電気株式会社
(65) 公開番号	特開平11-27173		東京都大田区雪谷大塚町1番7号
(43) 公開日	平成11年1月29日(1999. 1. 29)	(72) 発明者	吉田 睦
審査請求日	平成14年2月18日(2002. 2. 18)		東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内
		(72) 発明者	小松 道広
			東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内
		審査官	甲斐 哲雄
		(56) 参考文献	実開昭61-146024 (JP, U)
			実開昭62-010498 (JP, U)
			特開昭58-204627 (JP, A)
			最終頁に続く

(54) 【発明の名称】 ダブルコンバージョンチューナ

(57) 【特許請求の範囲】

【請求項1】

金属材からなる枠体と、該枠体と一体であって該枠体の内部を少なくとも二つ以上の区画室に区分けするシールド板と、前記枠体内に配置され、前記シールド板によって前記区画室に対応した領域に区分けされた一枚の回路基板とを備え、前記回路基板の一方の領域には、第一の局部発振信号を出力する第一の局部発振器を含む一方の回路ブロックが配置され、前記一方の領域と隣り合う前記回路基板の他方の領域には、第二の局部発振信号を出力する第二の局部発振器を含む他方の回路ブロックが配置され、前記回路基板の一方の面には、前記一方の回路ブロック用の第1の接地電極と前記他方の回路ブロック用の第2の接地電極が互いに前記シールド板と対向した状態で分断されて設けられ、前記シールド板の端部の近傍には、前記第1、第2の接地電極が接続されると共に、前記シールド板と対向しない箇所で、前記第1、第2の接地電極同士が接続されたことを特徴とするダブルコンバージョンチューナ。

【請求項2】

前記第1、第2の接地電極は、前記シールド板と前記枠体の二者のみを介して導通されていることを特徴とする請求項1記載のダブルコンバージョンチューナ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えばVHF放送帯や、UHF放送帯のテレビ放送を受信することができるテ

10

20

レビ受信機やビデオテープレコーダなどに用いて好適なダブルコンバージョンチューナに関する。

【0002】

【従来の技術】

図5は、一般的なダブルスーパー方式のダブルコンバージョンチューナの一構成例を示すブロック図である。図5に示すようにVHF放送帯や、UHF放送帯のテレビ信号は、アンテナ（図示せず）から入力端子21に入力される。この入力端子21から入力されたテレビ信号は、入力帯域通過フィルタ22を通過し、高周波増幅器23によって増幅された後、第一の混合器24の第一の入力端に入力される。

【0003】

一方、第一の局部発振器26においては、位相同期ループ（PLL）回路25によってロックされた周波数 f_{LO1} の第一の局部発振信号が発振され、この第一の局部発振信号がバッファアンプ27によって増幅された後、第一の混合器24の第二の入力端に入力されている。

【0004】

これにより、高周波増幅器23の出力信号は、第一の混合器24において、第一の局部発振信号と混合されて第一の中間周波信号に変換された後、第一の中間周波バンドパスフィルタ（以下、BPFという）28を通過し、第一の中間周波増幅器29によって増幅された後、第二の混合器30の第一の入力端に入力される。

従って、第一の中間周波増幅器29の出力信号は、第二の混合器30において、第二の局部発振器31で発振された第二の局部発振信号と混合されて第二の中間周波信号に変換された後、第二の中間周波BPF34に入力される。これによって、第二の中間周波信号は、第二の中間周波BPF34を通過し、出力増幅器35で増幅され、出力端子36から出力される。

【0005】

上述したダブルコンバージョンチューナは、二つの発振器、つまり第一の局部発振器26と第二の局部発振器31との発振信号が相互に干渉したり、また、他の回路ブロックに影響を及ぼすのを阻止するとともに、アイソレーションなどを改善する目的から、上述の各回路ブロックを例えば4つの回路ブロック40、41、42、43に分け、この各回路ブロック40、41、42、43は、それぞれ各回路ブロック40、41、42、43毎にシールドした構成となっている。このダブルコンバージョンチューナを例えば4つの回路ブロック40、41、42、43に分けてそれぞれシールドしたとき、回路ブロック40は、前記入力端子21と前記入力帯域通過フィルタ22とで構成され、また、回路ブロック41は、前記高周波増幅器23と前記第一の混合器24と前記PLL回路25と前記第一の局部発振器26と前記バッファアンプ27とで構成されている。さらに、回路ブロック42は、前記第一の中間周波BPF28で構成され、さらにまた、回路ブロック43は、前記第一の中間周波増幅器29と前記第二の混合器30と前記第二の局部発振器31と前記第二の中間周波BPF34と出力増幅器35と出力端子36とで構成されている。

【0006】

図6は、従来のダブルスーパー方式のダブルコンバージョンチューナから上下のカバーを外した状態の一構成例の概要を示す斜視図、図7は、図6を底面から見た斜視図、図8は、図7の平面図である。

【0007】

図6～図8において、ダブルコンバージョンチューナの枠体1は、金属材料からなり、略矩形である。この枠体1は、ダブルコンバージョンチューナの4つの側壁1a、1a、1b、1bを構成し、枠体1の上方と下方とは開口している。また、図6に示すように長手方向の側壁1aには下方に突出した4つの取付脚1cが設けられ、短手方向の側壁1bにはアンテナ（図示せず）に接続するためのコネクタ1gが取り付けられている。また、前記枠体1内には、枠体1の一部が折り曲げられて形成された第一、第二及び第三のシールド板1d、1e、1fが配置されており、また、図6に示すようにその第一、第二及び第

10

20

30

40

50

三のシールド板 1 d、1 e、1 f の上端は、枠体 1 の上方の開口まで延び、下端は、枠体 1 の下方の開口まで延びている。

【0008】

また、第一のシールド板 1 d と、第二のシールド板 1 e とは短手方向の側壁 1 b に平行に所定の距離をおいて配置され、第三のシールド板 1 f は前記第二のシールド板 1 e と直交する配置で、第二のシールド板 1 e と側壁 1 b との間に配置されている。この第一、第二及び第三のシールド板 1 d、1 e、1 f と枠体 1 とによって、枠体 1 の内部には、第一、第二、第三及び第四の区画室 2、3、4、5 が形成される。そして、この前記枠体 1 内に、回路基板 6 が枠体 1 に対して水平に配置されている。

また、前記枠体 1 の上下には枠体 1 の開口を覆うカバー（図示せず）が配置されている。 10

【0009】

回路基板 6 は、平板状であって一枚の樹脂材料からなる。該回路基板 6 の上面（図 6 参照）には、図示していないが所定の機能を備えた回路パターンと該回路パターン上に載置された例えばコイルや集積回路やチップ部品などの電気部品とが配置されている。また、回路基板 6 には、所定の箇所に貫通されたスリット（図示せず）が設けられている。また、回路基板 6 の下面には、前記スリットの近傍を除くほぼ全面に同一材料からなる接地電極が形成されている。

【0010】

前記回路基板 6 は、前記第一、第二及び第三のシールド板 1 d、1 e、1 f が、前記スリットを貫通して延び、接地電極側に突出しており、この第一、第二及び第三のシールド板 1 d、1 e、1 f によって、回路基板 6 は、図 7 に示すように第一、第二、第三及び第四の領域 2 a、3 a、4 a、5 a に分けられている。 20

そして、該第一の領域 2 a は前記第一の区画室 2 と、第二領域 3 a は第二の区画室 3 と、第三の領域 4 a は第三の区画室 4 と、そして、第四の領域 5 a は第四の区画室 5 とそれぞれ対応している。

そして、回路基板 6 上の第一の領域 2 a には、図 5 に示す前記回路ブロック 4 0 を構成する各種電子部品が実装され、前記第二の領域 3 a には、同様に前記回路ブロック 4 1 を構成する各種電子部品が実装され、前記第三の領域 4 a には、同様に前記回路ブロック 4 2 を構成する各種電子部品が、また、前記第四の領域 5 a には、同様に前記回路ブロック 4 3 を構成する各種電子部品が実装されている。 30

【0011】

また、前記回路基板 6 の下面には、前記回路ブロック 4 0 に対応する接地電極 4 0 a と、前記回路ブロック 4 1 に対応する接地電極 4 1 a と、前記回路ブロック 4 2 に対応する接地電極 4 2 a と、前記回路ブロック 4 3 に対応する接地電極 4 3 a とがそれぞれ設けられている。また、前記接地電極 4 0 a は、枠体 1 の側壁 1 a、側壁 1 b 及び第一のシールド板 1 d と半田 7 にて電氣的に接続され、さらに前記接地電極 4 1 a は、側壁 1 a、第一のシールド板 1 d 及び第二のシールド板 1 e と半田 7 にて電氣的に接続され、さらにまた前記接地電極 4 2 a は、側壁 1 a、側壁 1 b、第二のシールド板 1 e 及び第三のシールド板 1 f と半田 7 にて電氣的に接続され、また前記接地電極 4 3 a は、側壁 1 a、側壁 1 b、第二のシールド板 1 e 及び第三のシールド板 1 f と半田 7 にて電氣的に接続されている。 40

【0012】

また、前記接地電極 4 0 a と接地電極 4 1 a とは、第一のシールド板 1 d の両方の端部と側壁 1 a との間に設けられている隙間に形成されている接地電極と同一材料からなる接地電極パターン 4 4 a、4 4 b にて接続されている。また、同様に前記接地電極 4 1 a と接地電極 4 2 a とは、第二のシールド板 1 e の一方の端部と側壁 1 a との間に設けられている隙間に形成されている接地電極パターン 4 4 c にて接続され、同様に前記接地電極 4 1 a と接地電極 4 3 a とは、第二のシールド板 1 e の他方の端部と側壁 1 a との間に設けられている隙間に形成されている接地電極パターン 4 4 d にて接続され、さらに同様に前記接地電極 4 2 a と接地電極 4 3 a とは、第三のシールド板 1 f の一方の端部と第二のシールド板 1 e との間に設けられている隙間に形成されている接地電極パターン 4 4 e と、第 50

三のシールド板 1 f の他方の端部と側壁 1 b との間に設けられている隙間に形成されている接地電極パターン 4 4 f とにて接続されている。

【0013】

上述の如く、接地電極 4 0 a と接地電極 4 1 a と接地電極 4 2 a と接地電極 4 3 a とは、各接地電極と同一材料からなるそれぞれ接地電極パターン 4 4 a、4 4 b、4 4 c、4 4 d、4 4 e、4 4 f によって接続されている。

【0014】

【発明が解決しようとする課題】

しかしながら、従来のダブルコンバージョンチューナにおいては、各接地電極 4 0 a、接地電極 4 1 a、接地電極 4 2 a、接地電極 4 3 a が、接地電極パターン 4 4 a、4 4 b、4 4 c、4 4 d、4 4 e、4 4 f によって相互に接続されているので、特に、第一の局部発振器 2 6 と第二の局部発振器 3 1 とが相互干渉するという問題がある。即ち、第一の局部発振器 2 6 が構成された回路ブロック 4 1 における接地電極 4 1 a と、第二の局部発振器 3 1 が構成された回路ブロック 4 3 における接地電極 4 3 a とには大きな接地電流が流れており、また、それぞれの接地電極 4 1 a、4 3 a の接地電位が異なっている。そのため、例えば接地電位の高い方の接地電極 4 1 a から接地電位の低い方の接地電極 4 3 a に前記接地電極パターン 4 4 d を介して接地電流が容易に流れることになる。

【0015】

この結果、回路ブロック 4 3 の第二の局部発振器 3 1 の発信信号と回路ブロック 4 1 の第一の局部発振器 2 6 の発信信号とが相互に干渉して不要なビート信号を発生し、これがテレビ受信機の画像を乱し、画質を劣化させるという問題が生じる。

【0016】

本発明のダブルコンバージョンチューナでは、上述の問題点に解決を与えるものであり、テレビ受信機の画像を安定させ、良好な画質を提供することを目的とする。

【0017】

【課題を解決するための手段】

本発明のダブルコンバージョンチューナは、金属材料からなる枠体と、該枠体と一体であって該枠体の内部を少なくとも二つ以上の区画室に区分けするシールド板と、前記枠体内に配置され、前記シールド板によって前記区画室に対応した領域に区分けされた一枚の回路基板とを備え、前記回路基板の一方の領域には、第一の局部発振信号を出力する第一の局部発振器を含む一方の回路ブロックが配置され、前記一方の領域と隣り合う前記回路基板の他方の領域には、第二の局部発振信号を出力する第二の局部発振器を含む他方の回路ブロックが配置され、前記回路基板の一方の面には、前記一方の回路ブロック用の第 1 の接地電極と前記他方の回路ブロック用の第 2 の接地電極が互いに前記シールド板と対向した状態で分断されて設けられ、前記シールド板の端部の近傍には、前記第 1、第 2 の接地電極が接続されると共に、前記シールド板と対向しない箇所で、前記第 1、第 2 の接地電極同士が接続された構成とした。

【0018】

また、本発明のダブルコンバージョンチューナは、前記第 1、第 2 の接地電極は、前記シールド板と前記枠体の二者のみを介して導通されている構成とした。

【0020】

【発明の実施の形態】

図 1～図 3 を参照して本発明のダブルコンバージョンチューナの第一の実施の形態を説明する。

図 1 は、本発明のダブルコンバージョンチューナの上下のカバーを外した状態の概要を示す斜視図、図 2 は、本発明のダブルコンバージョンチューナの上下のカバーを外した状態の概要を示す底面から見た斜視図、図 3 は、図 2 の平面図である。

【0021】

図 1～図 3 に示すようにダブルコンバージョンチューナの枠体 1 は、従来と同様に、矩形で金属材料からなる。この枠体 1 は、4 つの側壁 1 a、1 a、1 b、1 b を構成し、枠体

10

20

30

40

50

1の上下は開口されている。また、側壁1bには、コネクタ1gが取り付けられている。また、前記枠体1内には、該枠体1の一部が折り曲げられて形成された第一、第二及び第三のシールド板1h、1i、1jが配置されており、該第一、第二及び第三のシールド板1h、1i、1jの上端は、図1に示すように枠体1の上側の開口まで延びている。また、第一のシールド板1hの上方の両端部は側壁1a、1aに直交・当接されて一体化され、第二のシールド板1iの上方の両端部も側壁1a、1aに直交・当接されて一体化されている。そして、第三のシールド板1jの上方の両端部は、前記第二のシールド板1iのほぼ中央部に第二のシールド板1iと直交して配置され、該第二のシールド板1iと前記側壁1bとに当接されて一体化されている。

【0022】

そして、前記第一、第二及び第三のシールド板1h、1i、1jの下端は、枠体1の下側の開口まで延びている。

また、第一のシールド板1hの下方の両端部（図2では上方）は側壁1a、1aに当接することなく側壁1a、1aから所定の間隔をもって配置され、第二のシールド板1iの下方の両端部も側壁1a、1aに当接することなく所定の間隔をもって配置されている。そして、第三のシールド板1jの下方の一方の端部は、前記第二のシールド板1iのほぼ中央部に第二のシールド板1iと当接して配置され、また他方の端部は、前記側壁1bとは所定の間隔をもって配置されている。

ここで、第二のシールド板1iと第三のシールド板1jとの下方は、L字状に配置されている。

【0023】

そして、図1に示すように前記枠体1と前記第一、第二及び第三のシールド板1h、1i、1jとによって、枠体1の内部には、第一、第二、第三及び第四の区画室2、3、4、5が形成される。この第一の区画室2は、枠体1と前記第一のシールド板1hとによって囲まれて形成され、以下従来と同様に第二の区画室3、第三の区画室4、第四の区画室5が形成される。

また、回路基板6は、従来と同様に、一枚の樹脂材料からなり、前記第一、第二及び第三のシールド板1h、1i、1jが挿通されるスリット（図示せず）が設けられている。

そして、回路基板6は、前記スリットに前記第一、第二及び第三のシールド板1h、1i、1jを挿通した状態で、前記枠体1内に水平に配置されている。

また、これも従来と同様に、回路基板6の上面（図1参照）には、回路パターン（図示せず）と電子部品（図示せず）とが配置されている。また、下面には、従来と同様に、前記回路ブロック40（図5参照）に対応して設けられた接地電極40aと、前記回路ブロック41に対応して設けられた接地電極41aと、前記回路ブロック42に対応して設けられた接地電極42aと、前記回路ブロック43に対応して設けられた接地電極43aとが設けられている。

【0024】

前記回路基板6は、前記枠体1と前記第一、第二及び第三のシールド板1h、1i、1jとによって、第一の領域2aと、第二の領域3aと、第三の領域4aと、第四の領域5aとに区分される。これを細述すると、回路基板6には、前記枠体1と前記第一のシールド板1hとによって囲まれて第一の領域2aが設けられ、また、前記枠体1と第一のシールド板1hと第二のシールド板1iとによって囲まれて第二の領域3aが設けられ、さらに、前記枠体1と第三のシールド板1jとによって囲まれて第三の領域4aが設けられ、さらにまた、前記枠体1と第二のシールド板1iと第三のシールド板1jとによって囲まれて第四の領域5aが設けられる。

【0025】

そして、本発明の特徴的な点は、第二の局部発振器31が構成された回路ブロック43に対応して設けられた接地電極43aが、第四の領域5a内のみに独立して設けられ、他の接地電極40a、41a、42a、とりわけ第一の局部発振器26が構成された回路ブロック41に対応して設けられた接地電極41aおよびこの接地電極41aに連設された接

10

20

30

40

50

地電極 4 2 a とは接地電極パターンによる接続はされていないことである。

【0026】

また、回路基板 6 上の第一の領域 2 a には、図 5 に示す前記回路ブロック 4 0 を構成する各種電子部品が実装され、また、前記第二の領域 3 a には、同様に前記回路ブロック 4 1 を構成する各種電子部品が実装され、さらに、前記第三の領域 4 a には、同様に前記回路ブロック 4 2 を構成する各種電子部品が、さらにまた、第四の領域 5 a には、同様に前記回路ブロック 4 3 を構成する各種電子部品が実装されている。

また、前記第四の領域 5 a 内のみに独立して設けられ接地電極 4 3 a は、半田 7 によって、枠体 1 と第二のシールド板 1 i と第三のシールド板 1 j とに複数箇所接続されている。

10

【0027】

また、その他の回路ブロック 4 0、4 1、4 2 にそれぞれ対応して設けられた接地電極 4 0 a、4 1 a、4 2 a は、従来と同様に枠体 1 と第一のシールド板 1 h 及び第二のシールド板 1 i との間にそれぞれ設けられた隙間にて、接地電極 4 0 a と接地電極 4 1 a とが同一材料で形成された接地電極パターン 4 4 a、4 4 b にて接続され、さらに、接地電極 4 1 a と接地電極 4 2 a とが同様に接地電極パターン 4 4 c にて接続される。また、前記接地電極 4 0 a、4 1 a、4 2 a は、半田 7 によって、枠体 1 と第一のシールド板 1 h、第二のシールド板 1 i 及び第三のシールド板 1 j とに複数箇所接続されている。

【0028】

そして、前記第一の局部発振器 2 6 が配置されている回路ブロック 4 1 の接地電極 4 1 a と前記回路ブロック 4 3 の接地電極 4 3 a とは、それぞれ前記第二のシールド板 1 i に半田 7 によって、しっかりと接続される。この第二のシールド板 1 i への半田 7 付けによって、前記接地電極 4 1 a と前記接地電極 4 3 a とは、第二のシールド板 1 i を接地電位として、第二のシールド板 1 i と接地電極 4 1 a との電位差および第二のシールド板 1 i と接地電極 4 3 a との電位差によって生じる接地電流は第二のシールド板 1 i に吸収され、接地電極 4 1 a と前記接地電極 4 3 a との間には接地電流の流入出は生じない。

20

また、上記の実施の形態は、接地電極 4 1 a と接地電極 4 3 a とを第二のシールド板 1 i にそれぞれ半田 7 付けしたが、これに限定されず、第二のシールド板 1 i に半田 7 付けせず接地電極 4 1 a と接地電極 4 3 a とを分断しておいても良い。

【0029】

なお、ダブルコンバージョンチューナの枠体 1 と第一のシールド板 1 h、第二のシールド板 1 i 及び第三のシールド板 1 j とは、前述の如くそれぞれ折り曲げられて一体に形成されていることから最も安定した接地電位、換言すればゼロ電位として用いられている。

30

【0030】

図 4 は、本発明のダブルコンバージョンチューナの第二の実施の形態を示す平面図である。

図 4 に示すように、本発明の第一の実施の形態と同一構成には、同一部番を付与して詳細な説明は、省略する。

そして、第二の実施の形態のダブルコンバージョンチューナの特徴的な点は、図 5 に示す第一の局部発振器 2 6 が構成された回路ブロック 4 1 に対応して設けられた接地電極 4 1 a と、図 5 に示す第二の局部発振器 3 1 が構成された回路ブロック 4 3 に対応して設けられた接地電極 4 3 a とが第二のシールド板 1 i の端部の近傍において、第二のシールド板 1 i に半田 7 a で半田付けされていることである。

40

また、回路ブロック 4 2 に対応して設けられた接地電極 4 2 a と回路ブロック 4 3 に対応して設けられた接地電極 4 3 a とが第三のシールド板 1 j の端部の近傍において、第三のシールド板 1 j に半田 7 a で半田付けされていることである。

【0031】

このようにすることで、例えば図 4 に示すように第二のシールド板 1 i の端部に接地電極 4 1 a と接地電極 4 3 a とを結ぶ幅狭な接地電極パターン 4 5 a が設けられても、この幅狭な接地電極パターン 4 5 a の近傍で接地電極 4 1 a、4 3 a が第二のシールド板 1 i に

50

半田 7 a 接続されているので、接地電流がこの第二のシールド板 1 i に流れるので接地電極パターン 4 5 a による影響はない。

また同様に、図 4 に示すように第三のシールド板 1 j の端部に接地電極 4 2 a と接地電極 4 3 a とを結ぶ幅狭な接地電極パターン 4 5 b が設けられても、この幅狭な接地電極パターン 4 5 b の近傍で接地電極 4 2 a、4 3 a が第三のシールド板 1 j に半田 7 a 接続されているので、接地電流がこの第三のシールド板 1 j に流れるので接地電極パターン 4 5 b による影響はない。

そして、シールド板 1 i、1 j の端部の近傍で各接地電極 4 1 a、4 2 a、4 3 a を半田 7 a にて接地するので各接地電極は、広い範囲にわたってゼロ電位となる。

【0032】

10

上述の如き第二の実施の形態の構成によって、接地電極 4 1 a、4 2 a、4 3 a の接地電流は、それぞれ第二、第三のシールド板 1 i、1 j に吸収され、特に接地電極 4 1 a と接地電極 4 3 a との間には接地電流の流入出は生じない。

【0033】

なお、本発明の実施の形態のダブルコンバージョンチューナでは、回路ブロックを 4 つのシールドされたブロックに区分したが、これに限定されず少なくとも 2 つ以上のシールドされたブロックに区分されており、それぞれの回路ブロックの接地電極が分断されているか、または枠体とシールド板とのみを介して導通されて、接地電極間での接続がなければ良いことは勿論である。

【0034】

20

【発明の効果】

以上詳述したように、本発明のダブルコンバージョンチューナでは、一枚の回路基板上に第一の局部発振器 2 6 が配置されている回路ブロック 4 1 の接地電極 4 1 a と、第二の局部発振器 3 1 が配置されている回路ブロック 4 3 の接地電極 4 3 a とが設けられ、前記接地電極 4 1 a と前記接地電極 4 3 a とが分断されていることから、それぞれの接地電極 4 1 a、4 3 a を流れる接地電流は、相互に流入出がなく、よって局部発振器間の干渉などが生じることなく良好な画質を得ることができるダブルコンバージョンチューナを提供することが出来る。

また、本発明のダブルコンバージョンチューナでは、回路ブロック 4 1 の接地電極 4 1 a と回路ブロック 4 3 の接地電極 4 3 a とがシールド板と枠体とのみを介して導通されていることから、接地電流はシールド板と枠体とに流れ、回路ブロック 4 1、4 3 の接地電流がシールド板と枠体とに吸収され、安定した接地電位が得られるという効果を奏する。

30

【0035】

また、本発明のダブルコンバージョンチューナでは、一方の回路ブロックの一方の接地電極と他方の回路ブロックの他方の接地電極とがシールド板の端部の近傍において、シールド板に接続されているので、接地電極を広い範囲にわたって安定した接地電位とすることができる。

また、シールド板の端部の近傍に幅狭な接地電極パターンが設けられていても、その幅狭な接地電極パターンを通して接地電極間で接地電流が流れることがないので接地電位は、安定する。

40

【図面の簡単な説明】

【図 1】本発明のダブルコンバージョンチューナの上下のカバーを外した状態の概要を示す斜視図である。

【図 2】本発明のダブルコンバージョンチューナの上下のカバーを外した状態の概要を示す底面から見た斜視図である。

【図 3】図 2 の平面図である。

【図 4】本発明の第二の実施の形態のダブルコンバージョンチューナの上下のカバーを外した状態の概要を示す平面図である。

【図 5】ダブルスーパー方式のダブルコンバージョンチューナの一構成例を示すブロック図である。

50

【図 6】従来のダブルコンバージョンチューナから上下のカバーを外した状態の一構成例の概要を示す斜視図である。

【図 7】 図 6 の底面から見た斜視図である。

【図 8】 図 7 の平面図である。

【符号の説明】

1 桦体

1 h、1 i、1 j シールド板

2、3、4、5 区画室

2 a、3 a、4 a、5 a 領域

6 回路基板

7 半田

24 第一の混合器

26 第一の局部発振器

30 第二の混合器

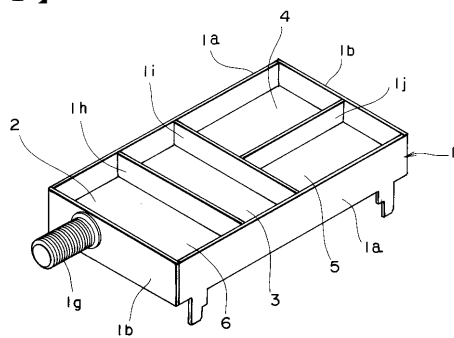
3 1 第二の局部発振器

40、41、42、43 回路ブロック

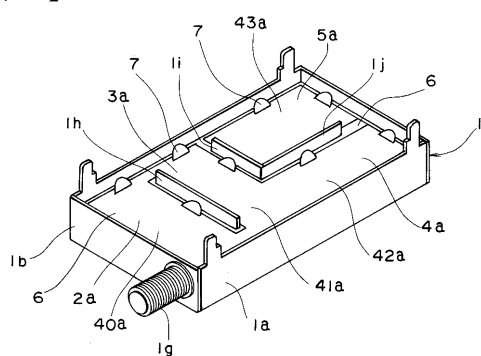
4 0 a、 4 1 a、 4 2 a、 4 3 a 接地電極

45 a、45 b 接地電極パターン

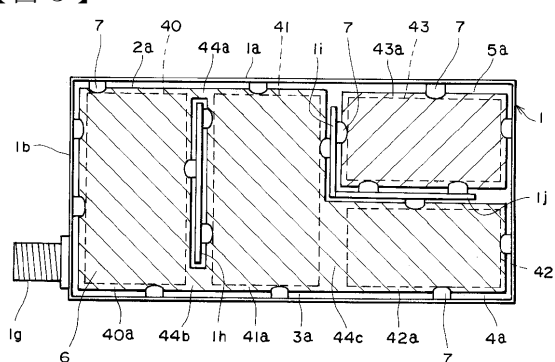
【図 1】



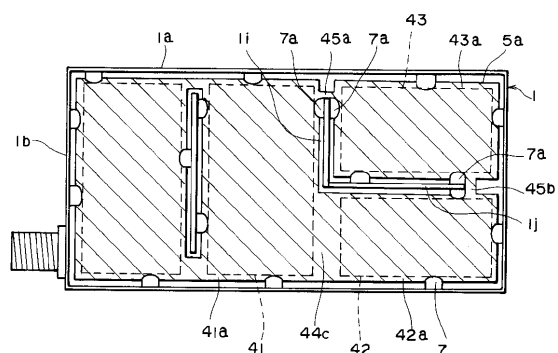
【图 2】



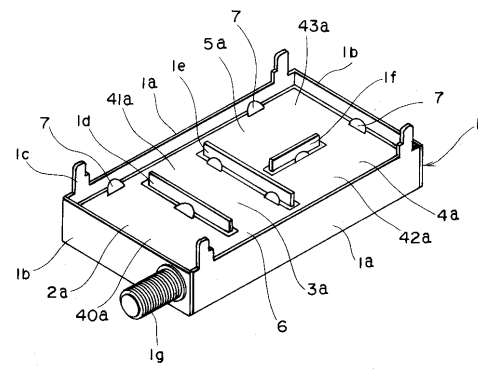
【图 3】



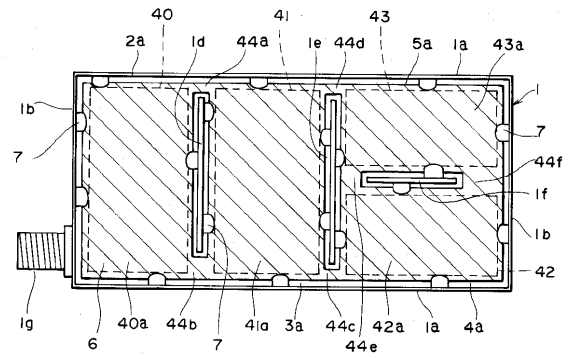
【图 4】



【圖 7】



【图 8】



フロントページの続き

(58)調査した分野(Int.Cl.⁷, DB名)

H04B 1/08

H04B 1/26

H04N 5/38-5/46