



(21) 申請案號：112103610 (22) 申請日：中華民國 112 (2023) 年 02 月 02 日
 (51) Int. Cl. : G06F9/30 (2018.01) G06F12/02 (2006.01)
 (30) 優先權：2022/02/07 英國 2201544.0
 (71) 申請人：英商 A R M 股份有限公司 (英國) ARM LIMITED (GB)
 英國
 (72) 發明人：博特曼 法蘭克斯克里斯多夫雅克 BOTMAN, FRANCOIS CHRISTOPHER
 JACQUES (GB) ; 格羅卡特 湯瑪士克里斯多夫 GROCUIT, THOMAS
 CHRISTOPHER (GB)
 (74) 代理人：李世章；彭國洋
 申請實體審查：無 申請專利範圍項數：20 項 圖式數：14 共 76 頁

(54) 名稱

用於執行記憶體存取操作之技術

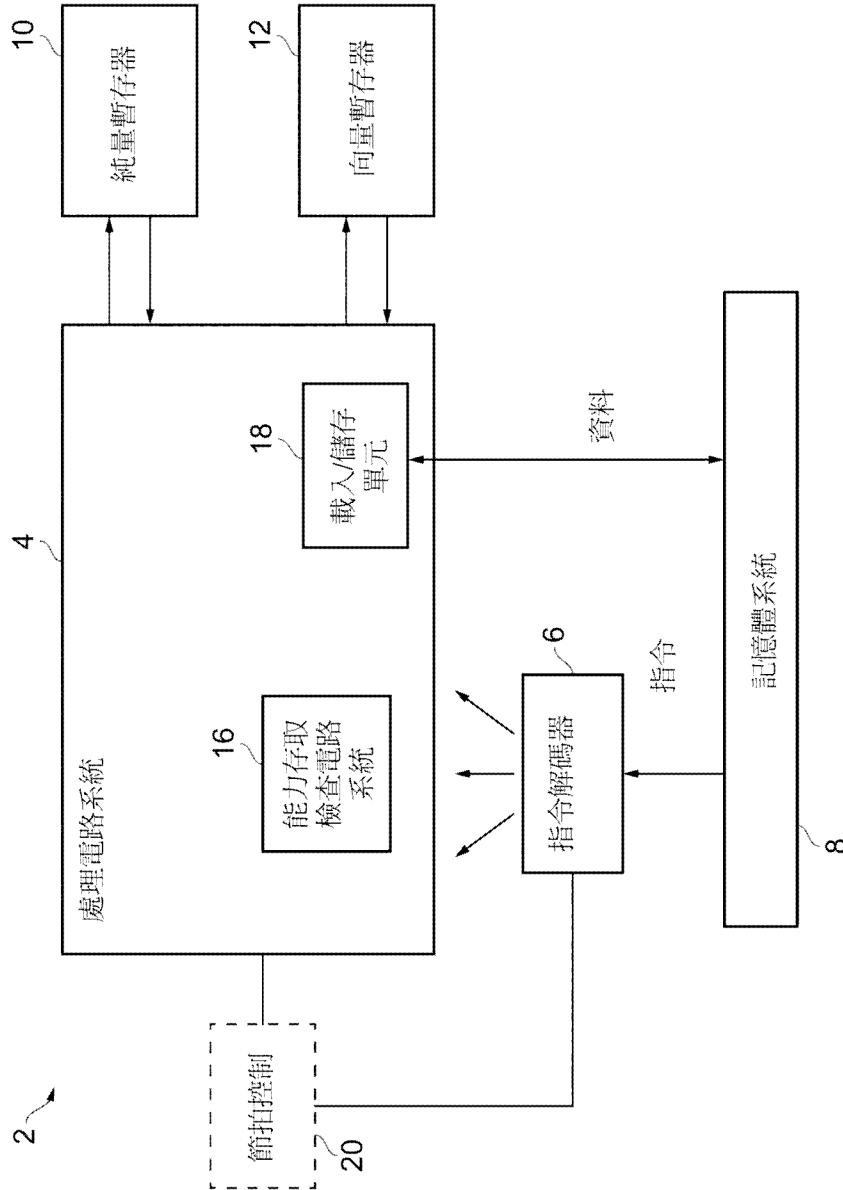
(57) 摘要

描述一種設備，其具有：處理電路系統，其執行向量處理操作；一組向量暫存器；及一指令解碼器，其解碼向量指令以控制該處理電路系統，以執行所需操作。該指令解碼器回應於指定複數個記憶體存取操作之一給定的向量記憶體存取指令，其中各記憶體存取操作係要執行以存取一相關聯資料元素、從該給定的向量記憶體存取指令之一資料向量指示欄位判定與複數個資料元素相關聯的該組向量暫存器中之至少一個向量暫存器、及從該給定的向量記憶體存取指令之至少一個能力向量指示欄位判定含有複數個能力之該組向量暫存器中之複數個向量暫存器。各能力與該複數個資料元素中之該等資料元素之一者相關聯，並提供一位址指示及存取記憶體時約束該位址指示之使用的約束資訊。從該至少一個能力向量指示欄位所判定之向量暫存器的數目大於從該資料向量指示欄位所判定之向量暫存器的數目。該指令解碼器控制該處理電路系統，以：針對該複數個資料元素中之各給定的資料元素，基於由該相關聯能力所提供之該位址指示來判定一記憶體位址，並針對該相關聯能力之該約束資訊，判定是否就該所判定之記憶體位址允許要用以存取該給定的資料元素之該記憶體存取操作；及針對該記憶體存取操作經允許之各資料元素，致能該記憶體存取操作之執行。

An apparatus is described having processing circuitry to perform vector processing operations, a set of vector registers, and an instruction decoder to decode vector instructions to control the processing circuitry to perform the required operations. The instruction decoder is responsive to a given vector memory access instruction specifying a plurality of memory access operations, where each memory access operation is to be performed to access an associated data element, to determine, from a data vector indication field of the given vector memory access instruction, at least one vector register in the set of vector registers associated with a plurality of data elements, and to determine, from at least one capability vector indication field of the given vector memory access instruction, a plurality of vector registers in the set of vector registers containing a plurality of capabilities. Each capability is associated with one of the data elements in the plurality of data elements and provides an address indication and constraining information constraining use of that address indication when accessing memory. The number of vector registers determined from the at least one capability vector indication field is greater than the number of vector registers determined from the data

vector indication field. The instruction decoder controls the processing circuitry: to determine, for each given data element in the plurality of data elements, a memory address based on the address indication provided by the associated capability, and to determine whether the memory access operation to be used to access the given data element is allowed in respect of that determined memory address having regard to the constraining information of the associated capability; and to enable performance of the memory access operation for each data element for which the memory access operation is allowed.

指定代表圖：



符號簡單說明：

- 2: 資料處理設備；設備
- 4: 處理電路系統；處理電路
- 6: 指令解碼器；解碼器
- 8: 記憶體系統；記憶體
- 10: 純量暫存器；暫存器
- 12: 向量暫存器；暫存器；向量暫存器檔案
- 16: 檢查電路系統
- 18: 載入/儲存單元
- 20: 節拍控制電路系統

【圖1】

【發明摘要】

【中文發明名稱】 用於執行記憶體存取操作之技術

【英文發明名稱】 TECHNIQUE FOR PERFORMING MEMORY ACCESS
OPERATIONS

【中文】

描述一種設備，其具有：處理電路系統，其執行向量處理操作；一組向量暫存器；及一指令解碼器，其解碼向量指令以控制該處理電路系統，以執行所需操作。該指令解碼器回應於指定複數個記憶體存取操作之一給定的向量記憶體存取指令，其中各記憶體存取操作係要執行以存取一相關聯資料元素、從該給定的向量記憶體存取指令之一資料向量指示欄位判定與複數個資料元素相關聯的該組向量暫存器中之至少一個向量暫存器、及從該給定的向量記憶體存取指令之至少一個能力向量指示欄位判定含有複數個能力之該組向量暫存器中之複數個向量暫存器。各能力與該複數個資料元素中之該等資料元素中之一者相關聯，並提供一位址指示及存取記憶體時約束該位址指示之使用的約束資訊。從該至少一個能力向量指示欄位所判定之向量暫存器的數目大於從該資料向量指示欄位所判定之向量暫存器的數目。該指令解碼器控制該處理電路系統，以：針對該複數個資料元素中之各給定的資料元素，基於由該相關聯能力所提供之該位址指示來判定一記憶體位址，並針對該相關聯能力之該約束資訊，判定是否就該所判定之記憶體位址允許要用以存取該給定的資料元素之該記憶體存取操作；及針對該記憶體存取操作經允許之各資料元素，致能該記憶體存取操作之執行。

【英文】

第1頁，共3頁(發明摘要)

An apparatus is described having processing circuitry to perform vector processing operations, a set of vector registers, and an instruction decoder to decode vector instructions to control the processing circuitry to perform the required operations. The instruction decoder is responsive to a given vector memory access instruction specifying a plurality of memory access operations, where each memory access operation is to be performed to access an associated data element, to determine, from a data vector indication field of the given vector memory access instruction, at least one vector register in the set of vector registers associated with a plurality of data elements, and to determine, from at least one capability vector indication field of the given vector memory access instruction, a plurality of vector registers in the set of vector registers containing a plurality of capabilities. Each capability is associated with one of the data elements in the plurality of data elements and provides an address indication and constraining information constraining use of that address indication when accessing memory. The number of vector registers determined from the at least one capability vector indication field is greater than the number of vector registers determined from the data vector indication field. The instruction decoder controls the processing circuitry: to determine, for each given data element in the plurality of data elements, a memory address based on the address indication provided by the associated capability, and to determine whether the memory access operation to be used to access the given data element is allowed in respect of that determined memory address having regard to the constraining information of the associated capability; and to enable performance of the memory access operation for each data element for which the memory access operation is allowed.

【指定代表圖】 圖1

【代表圖之符號簡單說明】

2:資料處理設備；設備

4:處理電路系統；處理電路

6:指令解碼器；解碼器

8:記憶體系統；記憶體

10:純量暫存器；暫存器

12:向量暫存器；暫存器；向量暫存器檔案

16:檢查電路系統

18:載入/儲存單元

20:節拍控制電路系統

【特徵化學式】 無

【發明說明書】

【中文發明名稱】 用於執行記憶體存取操作之技術

【英文發明名稱】 TECHNIQUE FOR PERFORMING MEMORY ACCESS
OPERATIONS

【技術領域】

【0001】 本技術係關於資料處理領域，且更具體而言係關於記憶體存取操作的處置。

【先前技術】

【0002】 向量處理系統已經開發，其藉由致能執行給定的向量指令以致使就資料元素向量內的多個資料元素而言獨立地執行由該給定的向量指令所定義的操作來尋求改善碼密度且常改善效能。在記憶體存取操作的背景下，因此可回應於向量載入指令而將來自記憶體的複數個相連資料元素載入至指定的向量暫存器中，或者回應於向量儲存指令而將來自指定向量暫存器的複數個相連資料元素儲存至記憶體。亦可提供彼等向量載入或儲存指令的向量集中或向量分散變體，以允許所處理的資料元素常駐在記憶體中的任意位置。當使用此類向量集中或向量分散指令時，除了針對要處理的複數個資料元素識別向量以外，亦可識別向量以提供用以判定各資料元素之記憶體位址的複數個位址指示。

【0003】 對基於能力的架構越來越關注，其中某些能力係針對給定程序定義，且若存在實行所定義的能力以外之操作的意圖，則可觸發錯誤。能力可

採取各種形式，但一種類型的能力係有界限指標（其亦可稱為「胖指標(fat pointer)」）。

【0004】 各能力可包括約束資訊，該約束資訊用以限制可在使用該能力時執行的操作。例如，就有界限指標而論，此可提供用以識別可在使用該能力時由處理電路系統存取的記憶體位址之非可擴充範圍的資訊連同識別相關聯權限的一或多個權限旗標。

【0005】 支援向量集中或向量分散指令的執行，但同時致能藉由能力指定各種位址指示，以從透過使用能力所提供的安全性效益來獲益將係所欲。然而，導因於聯合位址指示提供以形成能力的約束資訊，提供位址指示的能力固有地大於等效的標準位址指示。

【發明內容】

【0006】 在一第一實例配置中，提供一種設備，其包含：處理電路系統，其執行向量處理操作；一組向量暫存器；及一指令解碼器，其解碼向量指令以控制該處理電路系統，以執行由該等向量指令指定的該等向量處理操作；其中：該指令解碼器回應於指定複數個記憶體存取操作之一給定的向量記憶體存取指令，其中各記憶體存取操作係要執行以存取一相關聯資料元素、從該給定的向量記憶體存取指令之一資料向量指示欄位判定與複數個資料元素相關聯的該組向量暫存器中之至少一個向量暫存器、及從該給定的向量記憶體存取指令之至少一個能力向量指示欄位判定含有複數個能力的該組向量暫存器中之複數個向量暫存器，各能力與該複數個資料元素中之該等資料元素中之一者相關聯，並提供一位址指示及存取記憶體時約束該位址指示之使用的約束資訊，其

第2頁，共 45 頁(發明說明書)

中從該至少一個能力向量指示欄位所判定之向量暫存器的數目大於從該資料向量指示欄位所判定之向量暫存器的數目；該指令解碼器進一步經配置以控制該處理電路系統，以：針對該複數個資料元素中之各給定的資料元素，基於由該相關聯能力所提供之該位址指示來判定一記憶體位址，並針對該相關聯能力之該約束資訊，判定是否就該所判定之記憶體位址允許要用以存取該給定的資料元素之該記憶體存取操作；及針對該記憶體存取操作經允許之各資料元素，致能該記憶體存取操作之執行，其中針對任何給定的資料元素執行該記憶體存取操作致使該給定的資料元素在該記憶體中之該所判定之記憶體位址與該至少一個向量暫存器之間移動。

【0007】 在一進一步的實例配置中，提供一種在一設備內執行記憶體存取操作之方法，該設備提供執行向量處理操作之處理電路系統及一組向量暫存器，該方法包含：回應於指定複數個記憶體存取操作之一給定的向量記憶體存取指令而利用一指令解碼器，其中各記憶體存取操作係要執行以存取一相關聯資料元素、從該給定的向量記憶體存取指令之一資料向量指示欄位判定與複數個資料元素相關聯的該組向量暫存器中之至少一個向量暫存器、及從該給定的向量記憶體存取指令之至少一個能力向量指示欄位判定含有複數個能力之該組向量暫存器中之複數個向量暫存器，各能力與該複數個資料元素中之該等資料元素中之一者相關聯，並提供一位址指示及存取記憶體時約束該位址指示之使用的約束資訊，其中從該至少一個能力向量指示欄位所判定之向量暫存器的數目大於從該資料向量指示欄位所判定之向量暫存器的數目；控制該處理電路系統，以：針對該複數個資料元素中之各給定的資料元素，基於由該相關聯能力

所提供之該位址指示來判定一記憶體位址，並針對該相關聯能力之該約束資訊，判定是否就該所判定之記憶體位址允許要用以存取該給定的資料元素之該記憶體存取操作；及針對該記憶體存取操作經允許之各資料元素，致能該記憶體存取操作之執行，其中針對任何給定的資料元素執行該記憶體存取操作致使該給定的資料元素在該記憶體中之該所判定之記憶體位址與該至少一個向量暫存器之間移動。

【0008】 在一更進一步的實例配置中，提供一種用於控制一主機資料處理設備以提供一指令執行環境之電腦程式，其包含：處理程式邏輯，其執行向量處理操作；向量暫存器仿真程式邏輯，其仿真一組向量暫存器；及指令解碼程式邏輯，其解碼向量指令以控制該處理程式邏輯，以執行由該等向量指令指定的該等向量處理操作；其中：該指令解碼程式邏輯回應於指定複數個記憶體存取操作之一給定的向量記憶體存取指令，其中各記憶體存取操作係要執行以存取一相關聯資料元素、從該給定的向量記憶體存取指令之一資料向量指示欄位判定與複數個資料元素相關聯的該組向量暫存器中之至少一個向量暫存器、及從該給定的向量記憶體存取指令之至少一個能力向量指示欄位判定含有複數個能力之該組向量暫存器中之複數個向量暫存器，各能力與該複數個資料元素中之該等資料元素中之一者相關聯，並提供一位址指示及存取記憶體時約束該位址指示之使用的約束資訊，其中從該至少一個能力向量指示欄位所判定之向量暫存器的數目大於從該資料向量指示欄位所判定之向量暫存器的數目；該指令解碼程式邏輯進一步經配置以控制該處理程式邏輯：針對該複數個資料元素中之各給定的資料元素，基於由該相關聯能力所提供之該位址指示來判定一記

憶體位址，並針對該相關聯能力之該約束資訊，判定是否就該所判定之記憶體位址允許要用以存取該給定的資料元素之該記憶體存取操作；及針對該記憶體存取操作經允許之各資料元素，致能該記憶體存取操作之執行，其中針對任何給定的資料元素執行該記憶體存取操作致使該給定的資料元素在該記憶體中之該所判定之記憶體位址與該至少一個向量暫存器之間移動。

【0009】 在一又更進一步的實例配置中，提供一種設備，其包含：處理構件，其用於執行向量處理操作；一組向量暫存器構件；及指令解碼構件，其用於解碼向量指令以控制該處理構件，以執行由該等向量指令指定的該等向量處理操作；其中：該指令解碼構件回應於指定複數個記憶體存取操作之一給定的向量記憶體存取指令，其中各記憶體存取操作係要執行以存取一相關聯資料元素、用於從該給定的向量記憶體存取指令之一資料向量指示欄位判定與複數個資料元素相關聯的該組向量暫存器構件中之至少一個向量暫存器構件、及用於從該給定的向量記憶體存取指令之至少一個能力向量指示欄位判定含有複數個能力之該組向量暫存器構件中之複數個向量暫存器構件，各能力與該複數個資料元素中之該等資料元素中之的一者相關聯，並提供一位址指示及存取記憶體時約束該位址指示之使用的約束資訊，其中從該至少一個能力向量指示欄位所判定之向量暫存器構件的數目大於從該資料向量指示欄位所判定之向量暫存器構件的數目；該指令解碼構件進一步經配置以用於控制該處理構件：針對該複數個資料元素中之各給定的資料元素，基於由該相關聯能力所提供之該位址指示來判定一記憶體位址，並針對該相關聯能力之該約束資訊，判定是否就該所判定之記憶體位址允許要用以存取該給定的資料元素之該記憶體存取操作；

及針對該記憶體存取操作經允許之各資料元素，致能該記憶體存取操作之執行，其中針對任何給定的資料元素執行該記憶體存取操作致使該給定的資料元素在該記憶體中之該所判定之記憶體位址與該至少一個向量暫存器構件之間移動。

【圖式簡單說明】

【0010】 本技術將僅藉由圖示、參照如隨附圖式中所繪示之其實例來進一步地描述，其中：

〔圖 1〕係根據一個實例實施方案之設備的方塊圖；

〔圖 2〕繪示根據一個實例實施方案之聯合能力之標籤位元的使用；

〔圖 3A〕及〔圖 3B〕繪示根據一個實例實施方案之不同方式，其中有效能力指示（其在一個實例中採取標籤位元的形式）可聯合向量暫存器之各能力大小區塊儲存以指示該能力大小區塊是否儲存有效能力；

〔圖 4A〕及〔圖 4B〕係繪示根據一個實例實施方案之可如何管理聯合向量暫存器之各能力大小區塊維持之標籤位元的流程圖；

〔圖 5A〕繪示根據一個實例實施方案之可在向量記憶體存取指令內提供的欄位，同時圖 5B 係繪示根據一個實例實施方案之當執行此一向量記憶體存取指令時所執行之步驟的流程圖；

〔圖 6A〕及〔圖 6B〕係繪示根據一個實例實施方案之可用以判定當執行集中及分散操作時保存所用的所需能力之多個向量暫存器的流程圖；

〔圖 7〕示意地繪示根據一個實例實施方案之可如何將一組向量暫存器邏輯地分割成多個區段；

〔圖 8A〕至〔圖 8C〕繪示可在執行本文所述類型的集中或分散操作時使用的資料元素及相關聯能力的特定實例配置；

〔圖 9〕係繪示根據一個實例實施方案之可如何判定各資料元素之相關聯能力的流程圖；

〔圖 10〕展示向量指令之重疊執行的一實例；

〔圖 11〕展示在不同的處理器實施方案之間或在不同的指令執行情況之間的執行階段擴縮相連的向量指令之間的重疊量之三個實例；

〔圖 12〕係繪示在一個實例實施方案中可如何使用向量能力記憶體轉移指令序列以在記憶體與向量暫存器之間移動能力的流程圖，其移動方式確保能力被儲存在複數個向量暫存器內的配置中，其允許在以本文所述的方式執行集中及分散操作時使用；

〔圖 13〕示意地繪示根據本文所述的技術之當利用向量能力記憶體轉移指令序列以在記憶體與向量暫存器之間轉移能力時，可如何存取不同的記憶體庫；及

〔圖 14〕展示可使用的模擬器實例。

【實施方式】

【0011】 根據本文所述之技術，提供一種設備，其具有處理電路系統，其執行向量處理操作；一組向量暫存器；及一指令解碼器，其解碼向量指令以控制該處理電路系統，以執行由該等向量指令指定的該等向量處理操作。由向量指令指定的向量處理操作可藉由對向量中之複數個資料元件的各者獨立地執

行所需操作來實施，且彼等所需操作可平行地、循序地一個接一個、或依群組執行（例如，其中成群組的操作可平行地執行，且各群組可循序地執行）。

【0012】 該指令解碼器可經配置以處理指定複數個記憶體存取操作之給定的向量記憶體存取指令，其中各記憶體存取操作係要執行以存取相關聯的資料元素，且因此複數個記憶體存取操作可集體視為實施由該向量記憶體存取指令指定的一向量記憶體存取操作。具體地，回應於此一給定的向量記憶體存取指令，該指令解碼器可經配置以從該給定的向量記憶體存取指令的一資料向量指示欄位判定與複數個資料元素相關聯之該組向量暫存器中的至少一個向量暫存器。該從資料向量指示欄位所判定之各向量暫存器因此可例如形成用於一向量分散操作的一來源暫存器（該向量分散操作尋求將來自該來源暫存器的資料元素儲存至記憶體中的不同位置），或者可充當用於向量集中操作的目的地暫存器（該向量集中操作尋求從記憶體中的不同位置載入資料元素以用於儲存在該向量暫存器中）。

【0013】 該指令解碼器亦經配置以從該給定的向量記憶體存取指令之至少一個能力向量指示欄位判定含有複數個能力之該組向量暫存器中之複數個向量暫存器。在一個實例實施方案中，使用一單一能力向量指示欄位，且從該單一能力向量指示欄位中的資訊判定該複數個向量暫存器。然而，在一替代實施方案中，可提供多個能力向量指示欄位，例如以允許各能力向量指示欄位識別對應的向量暫存器。在一個實例實施方案中，該複數個向量暫存器之各向量暫存器含有複數個能力，而在另一實例中，該複數個向量暫存器之各向量暫存器含有單一能力。

【0014】 該所判定之複數個向量暫存器中之各能力與該複數個資料元素中之資料元素中之一者相關聯，並提供一位址指示及約束在存取記憶體時使用該位址指示的約束資訊。該約束資訊可採取各種形式，但可例如識別用以判定在使用由能力所提供的位址指示時可存取之記憶體位址之可允許範圍的範圍資訊，及/或指定可使用位址指示執行之存取類型的一或多個權限屬性（例如，是否允許讀取存取、是否允許寫入存取、是否可使用能力以產生要提取及執行之指令的記憶體位址、是否允許來自特定安全或特權層級的存取等）。在一進一步的實例中，該約束資訊可係識別指示一組條件約束資訊中之項目的值的一條件約束。該組條件約束資訊中之各項目可採取各種形式，但可例如識別用以判定在使用由能力所提供的位址指示時可存取之記憶體位址之可允許範圍的範圍資訊，及/或指定可使用位址指示執行之存取類型的一或多個權限屬性（例如，是否允許讀取存取、是否允許寫入存取、是否可使用能力以產生要提取及執行之指令的記憶體位址、是否允許來自特定安全或特權層級的存取等）。在一些實施方案中，所產生之記憶體位址可係直接對應於記憶體系統中之位置的實體記憶體位址，而在其他實施方案中，所產生之記憶體位址可係虛擬位址，可需要對該虛擬位址執行位址轉譯才能判定要存取之實體記憶體位址。

【0015】 根據本文所述之技術，從該至少一個能力向量指示欄位所判定之向量暫存器的數目大於從該資料向量指示欄位所判定之向量暫存器的數目。

【0016】 該指令解碼器進一步經配置以控制該處理電路系統，以針對該複數個資料元素中之各給定的資料元素，基於由相關聯能力所提供之位址指示來判定記憶體位址（其可係虛擬位址或實體位址之任一者），並針對相關聯能

力之約束資訊，判定是否就所判定之記憶體位址允許要用以存取給定的資料元素之記憶體存取操作。如先前所提及，該約束資訊可採取各種形式，且因此此處用以判定是否允許要用以存取給定的資料元素之記憶體存取操作所執行的檢查可採取各種形式。因此，彼等檢查可例如識別是否可鑒於能力中之任何範圍約束資訊而存取所判定之記憶體位址，且亦可判定是否允許存取類型（例如，若存取操作要執行寫入至記憶體，能力中的約束資訊是否允許執行此一寫入）。

【0017】 接著，該處理電路系統可經配置以針對允許記憶體存取操作之各資料元素，致能記憶體存取操作之執行，其中針對任何給定的資料元素執行記憶體存取操作致使該給定的資料元素在記憶體中之所判定之記憶體位址與至少一個向量暫存器之間移動（須理解，移動方向取決於資料是否從記憶體載入暫存器中或從暫存器儲存至記憶體中）。在一個實例實施方案中，在此程序期間，原始位置中之給定的資料元素可保持原樣，且因此在該情況下，可藉由複製給定的資料元素來執行移動操作。例如，此一般可係至少在從記憶體載入資料元素以用於儲存在向量暫存器內時的情況，其中接著經儲存在向量暫存器內的資料元素係經儲存在記憶體中之資料元素的複本。

【0018】 雖然在一個實例實施方案中，記憶體存取操作可針對允許彼等記憶體存取操作之各資料元素執行，但是在其他實施方案中，可決定在不允許記憶體存取操作之另一者的情況下抑制一或多個經允許之記憶體存取操作之執行。確切地，在此一情況下哪些允許的存取被抑制可取決於實施方案，以及不允許其相關聯的存取之資料元素在資料元素的向量中的所在之處。純粹舉說明

性實例而言，各種存取可循序地執行，且因此當偵測到一個不允許的存取時，可決定無論後續存取是否允許均抑制該等後續存取，但較早之前的存取則已經執行。

【0019】 在一個實例實施方案中，提供一種追蹤經儲存在向量暫存器內之有效能力的機制。具體地，在一個實例實施方案中，該設備進一步包含能力指示儲存器，該能力指示儲存器提供與該組向量暫存器之給定的向量暫存器內之各能力大小區塊相關聯的有效能力指示欄位，其中各有效能力指示欄位經配置以設定為指示相關聯能力大小區塊何時儲存有效能力，否則將其清除。雖然在一個實例實施方案中，該組向量暫存器中之向量暫存器的任何者可能夠儲存能力，然而在另一實例實施方案中，儲存能力的能力可限制在該組中之向量暫存器的子集，且在後一種情況下，能力指示儲存器將僅需要提供用於向量暫存器之該子集內的各能力大小區塊的有效能力指示欄位。

【0020】 雖然在一個實例實施方案中，該能力指示儲存器可分開地提供至該組向量暫存器，在一替代實例實施方案中，該能力指示儲存器可併入該組向量暫存器內。

【0021】 為了約束該等有效能力指示欄位的設定方式，該處理電路系統可經配置以僅允許將任何有效能力指示欄位設定為指示回應於可由該設備執行的一組指令中之一或多個特定指令的執行而在該相關聯的能力大小區塊中儲存一有效能力。藉由以此方式限制有效能力指示欄位的設定，此可例如藉由禁止指示應將向量暫存器內之通用資料的能力大小區塊視為能力的任何意圖而改善安全性。因此，不會透過非能力操作或透過使能力以終止成為有效的方式變動

之任一者建立有效能力的對向量執行之操作可經配置以致使清除相關聯的有效能力指示欄位，因此指示有效能力並未儲存在其中。因此，舉實例而言，至資料之能力大小區塊的部分寫入或非能力的寫入將清除相關聯的有效能力指示欄位。亦可藉由各種非指令操作（例如，與異常處置相關聯之向量暫存器狀態的堆疊及清除）或在一些實施方案中藉由重設操作來清除能力指示欄位。

【0022】 如先前所提及，用以在執行上文提及之給定的向量記憶體存取指令時提供所需能力之向量暫存器的數目大於含有經受記憶體存取操作的資料元素之向量暫存器的數目。在一個實例實施方案中，形成從至少一個能力向量指示欄位所判定之複數個向量暫存器之向量暫存器的數目係二的冪次。具體地，儲存能力所需之向量暫存器的數目取決於資料元素與能力之間的大小差異，且在一個實例實施方案中，該差異可依二的冪次而變化。在本文中應注意，當考慮能力大小時，用以指示能力係有效能力的任何相關聯旗標（諸如先前提及之有效能力指示欄位）並未視為能力本身的部分。

【0023】 如先前所提及，若係所欲，可使用多個能力向量指示欄位以指定在執行給定的向量記憶體存取指令時儲存所需能力之不同向量暫存器。此一方法允許不同向量暫存器相對於彼此任意地定位及在指令編碼中指定。然而，在一個實例實施方案中，該至少一個能力向量指示欄位係經配置以識別一個向量暫存器的一單一能力向量指示欄位，且該指令解碼器經配置以基於一所判定關係來判定該複數個向量暫存器之剩餘的向量暫存器。就指令編碼的觀點看來，此一方法可係有利的，因為一般而言，指令編碼空間相當有限，且提供多

個能力向量指示欄位以識別要儲存所需能力之向量暫存器之各者可係不切實際的。

【0024】 取決於實施方案，基於所識別的一個向量暫存器及所判定關係來判定剩餘的向量暫存器之方式可採取各種形式。例如，所判定關係可指定向量暫存器彼此循序、向量暫存器係偶數/奇數對、或已知的位移存在不同向量暫存器之間。替代地，可使用任何其他合適的指示關係。

【0025】 在一個特定的實例實施方案中，儲存所需能力之該複數個向量暫存器中之向量暫存器的數目係 2^N ，且該單一能力向量指示欄位指示識別一個向量暫存器的第一向量暫存器編號，其中第一向量暫存器編號經約束而使其之 N 個最低有效位元處於邏輯零值。接著，指令解碼器經配置以藉由重複使用該第一向量暫存器編號及將 N 個最低有效位元中的至少一者選擇性地設定為邏輯壹值來針對該等剩餘的向量暫存器之各者產生向量暫存器編號。此可提供用於計算不同向量暫存器之特別簡單且有效率的機制，該等向量暫存器將在執行給定的向量記憶體存取指令時提供所需能力。

【0026】 在一些實施方案中，例如，由於給定的向量記憶體存取指令僅針對與具有特定固定大小之資料元素併用而獲支援，保存能力所需之向量暫存器的數目將係固定的，且其中能力亦具有固定大小。然而，在一更普遍的情況下，可由該指令解碼器在執行階段基於將對其執行給定的向量記憶體存取指令之資料元素的大小及能力大小的知識推斷向量暫存器的數目。

【0027】 有若干單一能力向量指示欄位可經配置以指示第一向量暫存器編號的方式。雖然在一個實例實施方案中，該單一能力向量指示可直接識別該

第一向量暫存器編號，然而在其他實施方案中，該單一能力向量指示可指定足以致能判定該第一向量暫存器編號的資訊。例如，在該第一向量暫存器編號經約束而使其之N個最低有效位元處於邏輯零值的上述情況下，該N個最低有效位元不需要在單一能力向量指示欄位內識別，取而代之地，可硬連線至邏輯零值。

【0028】 與不同資料元素相關聯之能力在用以提供能力之向量暫存器內的佈局方式可取決於實施方案而變化。然而，在一個實例實施方案中，對於與該至少一個向量暫存器中之相鄰位置相關聯之任何給定的資料元素對，該等相關聯的能力被儲存在該複數個向量暫存器之不同的向量暫存器中。已發現，當執行給定的向量記憶體存取指令時，此一配置可允許有效率的實施方案。

【0029】 判定任何特定資料元素之相關聯能力在多個向量暫存器內之位置的方式可取決於實施方案而變化。然而，在一個實例實施方案中，從該資料向量指示欄位所判定之該至少一個向量暫存器包含一單一向量暫存器，且各資料元素與該單一向量暫存器之對應的資料通道相關聯。進一步地，各能力位在該複數個向量暫存器中之向量暫存器中之一者內的能力通道內。此處應注意，由於資料元素及能力具有不同大小的事實，資料通道的寬度一般將不同於能力通道的寬度。使用此一配置，接著對於一給定的資料元素，含有該相關聯能力之該複數個向量暫存器內的該向量暫存器可依據對應的該資料通道之一通道數目的給定數目個最低有效位元判定，且含有該相關聯能力之該能力通道可依據對應的該資料通道之該通道數目的剩餘位元判定。因此，此提供用於針對各資料元素判定相關聯能力的位置之特別有效率的機制。

【0030】 在一個特定實例配置中，含有該複數個能力之向量暫存器的數目係 P ，邏輯上視為具有 0 至 $P-1$ 的値之序列，且任何給定的向量暫存器中之能力通道的數目係 M ，其具有從 0 至 $M-1$ 的値。進一步地，與給定的資料元素相關聯之資料通道係資料通道 X ，其具有從 0 至 $X-1$ 的値。使用此類術語，接著在一個實例實施方案中，該複數個向量暫存器內之該相關聯能力的位置可藉由將 X 除以 P 以得出商數及餘數來判定，其中商數識別含有該相關聯能力之該能力通道，且餘數識別含有該相關聯能力之該複數個向量暫存器內的該向量暫存器。因此，在此一實施方案中，可輕易且有效率地判定用於定位一給定資料元素之相關聯能力所需要之向量暫存器及能力通道兩者。

【0031】 應注意，雖然在上述實例中，含有複數個能力的複數個向量暫存器在邏輯上視為具有 0 至 $P-1$ 的値之序列，其並非意指與彼等向量暫存器相關聯的邏輯向量數目必須是相連的邏輯向量數目，實際上亦非意指向量暫存器必須在該組向量暫存器內相對於彼此循序地實體定位。

【0032】 在一個實例實施方案中，可將該組向量暫存器邏輯地分割為複數個區段，其中各區段含有來自向該組量暫存器中之向量暫存器之各者的對應部分，且該複數個能力可經定位在該複數個向量暫存器內，使得對於各資料元素，相關聯的能力被儲存在與該資料元素相同的區段內。藉由此一方法，此可允許將給定的向量記憶體存取指令之執行劃分成多個「節拍」，且在各節拍期間僅存取該組向量暫存器的一個區段以執行該給定的向量記憶體存取指令。藉由允許該向量記憶體存取指令劃分成多個節拍，此可允許該向量記憶體存取指令的執行與一或多個其他指令的執行重疊，其可導致高度有效率的實施方案。

具體地，由於在任何特定節拍期間，於該節拍期間執行記憶體存取操作所需的資料元素及能力可全部得自該組向量暫存器的單一區段，此使任何其他區段在重疊指令的執行期間可供存取。

【0033】 在一個實例實施方案中，該處理電路系統可經配置以在一或多個節拍期間針對一給定區段的下一區段內的資料元素執行記憶體存取操作之前，在一或多個節拍期間針對該給定區段內的資料元素執行記憶體存取操作。雖然在一個實例實施方案中，用以執行該給定的向量記憶體存取指令之該多個節拍中的各節拍可存取不同區段，此並非必要條件，且在一些實施方案中，情況可係彼等節拍中之多於一者存取相同區段。

【0034】 有若干方式可將執行上述給定的向量記憶體存取指令時所需的能力從記憶體載入並接著經組態在先前所討論的配置中之多個向量暫存器內，且實際上，有若干方式在適當時機將向量暫存器內的彼等能力回存至記憶體。然而，在一個實例實施方案中，該指令解碼器經配置以解碼複數個向量能力記憶體轉移指令，該複數個向量能力記憶體轉移指令共同致使該指令解碼器控制該處理電路系統以在該記憶體與該複數個向量暫存器之間轉移複數個能力，以及在轉移期間重配置該複數個能力使得在該記憶體中循序地儲存複數個能力，且在該複數個向量暫存器中解交錯該複數個能力，使得在該記憶體中經循序儲存之該複數者內的任何給定的能力對被儲存在該複數個向量暫存器的不同向量暫存器中。

【0035】 應注意，用以採取上述步驟之複數個向量能力記憶體轉移指令不需直接彼此接續，且因此不需一個接著一個地循序執行。取而代之地，可有

各執行所需工作之部分的多個相異指令，且一旦所有指令均已執行，則隨著能力在該記憶體與該等向量暫存器之間的移動（在一個實例中，複製）而需要的能力重配置將已執行。該複數個向量能力記憶體轉移指令可載入用以從該記憶體載入能力至該多個向量暫存器中的指令，或儲存用以從該多個向量暫存器將能力回存至該記憶體的指令。

【0036】 在一個實例實施方案中，各向量能力記憶體轉移指令經配置以識別對各其他向量能力記憶體轉移指令不同的能力，且各向量能力記憶體轉移指令經配置以識別一存取模式，該存取模式致使該處理電路系統在執行由該存取模式指定之重配置的同時轉移該等所識別能力。因此，在此一配置中，執行各個別的向量能力記憶體轉移指令將致使針對藉由該指令轉移的能力執行所需的重配置，其中其他的向量能力記憶體轉移指令接著用以轉移其他能力及針對彼等能力執行所需的重配置。

【0037】 使用此一實施方案，可針對各種不同指令進行配置以全部轉移相同的最大量資料，該最大量資料係就任何特定系統中可用之有限的記憶體頻寬而選擇。此一方法可避免任何個別指令停滯，且因此不需要任何定序狀態機以便實施此一方法。此一方法亦允許在此能力轉移程序進行的同時排程其他指令。進一步地，藉由上文所討論的方式配置指令之各者以對不同能力進行操作，任何個別指令可針對各節拍予以配置以僅在向量暫存器的相同區段內操作。如先前所討論，僅在給定區段內操作允許在不同區段上操作的指令之重疊。

【0038】 在一個實例實施方案中，該記憶體係由多個記憶體庫組成，並針對各向量能力記憶體轉移指令定義存取模式，以在由停滯處理電路系統執行該向量能力記憶體轉移指令時致使該等記憶體庫之多於一者被存取。成庫的記憶體使硬體更容易實施往返記憶體的平行轉移，且因此指定致能此之存取模式係有利的。

【0039】 除了上述之向量能力記憶體轉移指令以外，可使用向量載入及儲存指令以依需要且在需要時將資料元素從記憶體載入至向量暫存器中，或者將彼等資料元素從向量暫存器回存至記憶體。

【0040】 雖然用以保存資料元素之向量暫存器的數目及用以保存相關聯能力之向量暫存器的數目可依據實施方案而變化，但是在一個特定的實例實施方案中，從給定的向量記憶體存取指令之資料向量指示欄位所判定之至少一個向量暫存器包含單一向量暫存器，能力的大小係資料元素的兩倍（如先前所提及，當考慮能力大小時，用以指示能力係有效能力的任何旗標並未視為能力的部分），且從至少一個能力向量指示欄位所判定之複數個向量暫存器包含兩個向量暫存器。已發現，此一配置提供特別有用的實施方案，其用於使用導出自能力的記憶體位址來執行向量集中及分散操作。

【0041】 在一個實例實施方案中，該給定的向量記憶體存取指令可進一步包含指示一位址位移的一立即值，且該處理電路系統可經配置以針對該複數個資料元素中之各給定的資料元素，藉由組合該位址位移與由該相關聯能力所提供的該位址指示來判定該給定的資料元素之該記憶體位址。此可提供有效率的實施方案，其用於從不同能力中所提供的位址指示來計算記憶體位址。

【0042】 在一個實例實施方案中，該給定的向量記憶體存取指令可進一步包含指示一位址位移的一立即值，且針對各給定的資料元素，該處理電路系統可經配置以藉由依據該位址位移調整該位址指示來更新該複數個向量暫存器中之該相關聯能力的該位址指示。因此，舉實例而言，一旦在第一向量記憶體存取指令的執行期間已使用特定能力中的位址指示，如向量暫存器中儲存之能力內所指示的位址指示可以上述方式更新，以準備好聯合後續的向量記憶體存取指令使用。

【0043】 在一些情況下，可執行上述調整程序之兩者，使得位址位移與能力所提供之位址指示組合（例如，相加至其）以識別要存取的記憶體位址，且該相同的更新位址經寫回至能力暫存器作為更新的位址指示。一般而言，相同的立即值將用於調整程序兩者，但若係所欲，不同的立即值可用於各調整程序。

【0044】 現將參照圖式討論特定的實例實施方案。

【0045】 圖1示意地繪示支援向量指令之處理之資料處理設備2的一實例。將理解，此係易於解釋之簡化圖，且實際上，設備可具有圖1中為了簡潔而未圖示的許多元件。設備2包含用於回應於由指令解碼器6解碼的指令而實行資料處理的處理電路系統4。程式指令經提取自記憶體系統8並由指令解碼器予以解碼以產生控制信號，該等控制信號控制處理電路系統4以按架構所定義的方式處理指令。例如，解碼器6可解譯經解碼指令的運算碼及指令之任何額外控制欄位以產生控制信號，該等控制信號致使處理電路系統4啟動適當的硬體單元以執行操作（諸如算術運算、載入/儲存操作、或邏輯運算）。設備具有一

組純量暫存器10及一組向量暫存器12，其亦可具有其他暫存器（未圖示），例如用於儲存用以組態處理電路系統之操作的控制資訊。回應於算術或邏輯指令，處理電路系統一般從暫存器10、12讀取源運算元，並將指令結果寫回至暫存器10、12。回應於載入/儲存指令，經由處理電路系統4內的載入/儲存單元18在暫存器10、12與記憶體系統8之間轉移資料值。記憶體系統8可包括一或多個快取層級以及主記憶體。

【0046】 純量暫存器組10包含若干純量暫存器，其等用於儲存包含單一資料元素的純量值。指令解碼器6及處理電路系統4所支援的一些指令可係純量指令，其等處理讀取自純量暫存器10的純量運算元以產生寫回至純量暫存器的純量結果。

【0047】 該組向量暫存器12包括若干向量暫存器，其等各經配置以儲存包含多個元素的向量值。回應於向量指令，指令解碼器6可控制處理電路系統4，以對讀取自向量暫存器12中之一者的向量運算元之各別元素執行若干向量處理通道，以產生要寫入至純量暫存器10的純量結果或要寫入至向量暫存器12之進一步的向量結果。一些向量指令可從一或多個純量運算元產生向量結果，或者可對純量暫存器檔案中之純量運算元執行額外純量運算，以及對讀取自向量暫存器檔案12之向量運算元執行向量處理通道。因此，一些指令可係混合的純量-向量指令，對於該等指令，指令之一或多個來源暫存器及一目的地暫存器中之至少一者係向量暫存器12，且該一或多個來源暫存器及該目的地暫存器中之另一者係純量暫存器10。

【0048】 向量指令亦可包括致使在向量暫存器12與記憶體系統8中的位置之間轉移資料值的向量載入/儲存指令。載入/儲存指令可包括相連的載入/儲存指令，對於該等指令，記憶體中的位置對應於相連的位址範圍；或包括集中/分散類型向量載入/儲存指令，其等指定若干離散位址並控制處理電路系統4，以從彼等位址之各者將資料載入向量暫存器之各別元件中，或將資料從向量暫存器之各別元件儲存至離散位址。

【0049】 處理電路系統4可支援具有一系列不同資料元素大小之向量的處理。例如，128位元向量暫存器12可分割為十六個8位元資料元素、八個16位元資料元素、四個32位元資料元素、或兩個64位元資料元素。控制暫存器可用以指定當前所用的資料元素大小，或者替代地，此可係要執行之給定的向量指令的參數。

【0050】 處理電路系統4可包括用於處理不同級別指令的若干相異硬體區塊。例如，與記憶體系統8互動的載入/儲存指令可由專用的載入/儲存單元18處理，而算術或邏輯指令可由算術邏輯單元(ALU)處理。ALU本身可進一步分割為乘法累加單元(MAC)及進一步的單元，該乘法累加單元用於執行涉及乘法的運算，該進一步的單元用於處理其他種類的ALU運算。亦可提供浮點單元，其用於處置浮點指令。與向量指令相比，不涉及任何向量處理之純粹的純量指令亦可由分開之硬體區塊處置，或重複使用相同的硬體區塊。

【0051】 如先前所討論，可支援之向量載入/儲存指令的一種類型係向量集中/分散指令。此一向量指令可指示記憶體中的若干離散位址，並控制處理電路系統4從彼等離散位址將資料載入至向量暫存器的各別元件中（在向量集中

指令的情況下），或者將資料從向量暫存器的各別元件儲存至離散位址（在向量分散指令的情況下）。根據本文所述之技術，提供能夠指定要用以判定不同記憶體位址之能力向量的新形式向量集中/分散指令，而非將標準位址指示的向量用以識別各種記憶體位址。此可對用以實施向量集中/分散操作之個別記憶體存取操作的效能提供較細粒度的控制，因為分開的能力可經定義用於與彼等個別的記憶體存取操作之各者聯合使用。除了提供位址指示以外，各能力一般將包括用以限制可在該能力時執行之操作的約束資訊。例如，約束資訊可識別在使用由能力所提供之位址指示時可由處理電路系統存取之記憶體位址的非可擴充範圍，且亦可提供識別相關聯權限之一或多個權限旗標（例如，是否允許讀取存取、是否允許寫入存取、是否允許來自指定特權或安全層級的存取、是否可使用能力以產生要提取及執行之指令的記憶體位址等）。

【0052】 當執行此新形式的向量集中/分散指令時，要在記憶體與向量暫存器之間移動（移動方向取決於所執行的是向量集中操作或向量分散操作）的各資料元素將具有相關聯的能力，且處理電路系統4內之能力存取檢查電路系統16可用以針對各資料元素執行能力檢查，以就相關聯能力所指定的約束資訊而判定是否允許要用以存取該給定的資料元素之記憶體存取操作。因此，此可涉及檢查下列兩者：記憶體位址是否鑒於能力中之任何範圍的約束資訊而係可存取的；以及存取類型是否鑒於能力中之約束資訊而被允許。將參照若干剩餘圖式更詳細地討論關於執行此一向量集中/分散指令時所需之複數個能力如何配置在一系列向量暫存器內的更多細節。

【0053】 如圖1所示，若係所欲，可提供節拍控制電路系統20以控制指令解碼器6及處理電路系統4的操作。具體地，在一些實例實施方案中，向量指令的執行可劃分成稱為「節拍」的部分，其中各節拍對應於具有預定大小的向量之一部分的處理。如稍後將參照圖10及圖11更詳細地討論，此可允許向量指令之重疊執行，從而改善效能。

【0054】 圖2示意地繪示標籤位元可如何與個別資料區塊聯合使用，以識別彼等資料區塊是表示能力或表示正常資料。具體地，記憶體位址空間110將儲存一般將具有指定大小的一系列資料區塊115。純粹為了說明目的，假設在此實例中，各資料區塊包含64個位元，但在其他實例實施方案中，可使用不同大小的資料區塊（例如，當由128位元的資訊定義能力時，可使用128個位元資料區塊）。與各資料區塊115相關聯，提供一標籤欄位120，在一個實例中，該標籤欄位係稱為標籤位元之單一位元欄位，其經設定為識別相關聯之資料區塊表示能力，且經清除以指示該相關聯之資料區塊表示正常資料，且因此無法視為能力。將理解，與設定或清除狀態相關聯的實際值可依據實例實施方案而變化，但純粹為了說明，在一個實例實施方案中，若標籤位元具有1值，其指示相關聯的資料區塊係能力，且若其具有0值，其指示相關聯的資料區塊含有正常資料。在一個實例實施方案中，標籤位元可不形成一般記憶體位址空間的部分，且取而代之地可「帶外(out-of-band)」地儲存在例如相異的標籤記憶體中。

【0055】 當能力經載入處理電路系統可存取之暫存器100中時，則標籤位元隨能力資訊移動。因此，當能力經載入暫存器100中時，位址指示102（其

在本文中亦可稱為指標)及提供約束資訊(諸如先前提及的範圍資訊及權限資訊)的後設資料104將載入暫存器中。此外，聯合該暫存器或作為其內之特定位元欄位，標籤位元106將經設定為識別內容表示有效能力。類似地，當有效能力經往外回存至記憶體時，相關的標籤位元120將聯合在其中儲存能力之資料區塊而設定。藉由此一方法，可區別能力與正常資料，且因此確保正常資料無法用作為能力。

【0056】 設備可具備用於儲存能力的專用能力暫存器(圖1中未圖示)，且因此圖2中的暫存器100可係專用的能力暫存器。然而，為了執行上文提及之新形式的向量集中/分散指令的目的，所欲的是將所需能力放在該組向量暫存器12內之若干暫存器內。為了致能經儲存在向量暫存器內的有效能力與正常資料的區分，該組向量暫存器係藉由提供相關聯的有效能力指示儲存器來增補，且在圖3A及圖3B中示意地展示可實施此之兩個不同方式。在圖3A所示的實例中，一組向量暫存器130包含複數個向量暫存器135，其中各向量暫存器具有足以提供若干能力大小區塊137的大小。純粹舉實例而言，當能力的長度係64個位元時，各能力大小區塊137可係64個位元，且各向量暫存器的長度可係 2^N 乘以64個位元，其中N係0或更大的整數。

【0057】 在圖3A的特定實例中，假設各向量暫存器的長度係128個位元，且因此各向量暫存器具有兩個能力大小區塊137。聯合該組向量暫存器提供有效能力指示儲存器140，有效能力指示儲存器140具有用於各向量暫存器135的項目145。各項目145為相關聯向量暫存器135中的各能力大小區塊137提供有效能力指示欄位。有效能力指示欄位可採取各種形式，但在一個實例實施

方案中，可係單一位元欄位，且因此在一個實例中，可採取先前所述之標籤位元的形式。在此類情況下，將理解，各項目145為相關聯向量暫存器135中的各能力大小區塊137提供標籤位元，以識別能力大小區塊是否儲存有效能力。

【0058】 雖然在圖3A的實例中，將有效能力指示儲存器140視為與該組向量暫存器130分開的結構，在一替代實施方案中，有效能力指示儲存器可藉由增加向量暫存器的大小以容納必要的標籤位元而有效地併入該組向量暫存器內。如圖3B所示之此一配置，其中該組向量暫存器150包括若干能力大小區塊160、164，其等之各者具有相關聯的有效能力指示欄位162、166以儲存相關聯的標籤位元。應注意，在此配置中，不認為能力的大小改變，且因此在先前所提及的實例中，各能力的長度仍係64個位元。然而，向量暫存器經擴充以為相關聯的標籤位元提供空間。因此，考慮圖3B的實例，其中再次認為兩個能力可儲存在各向量暫存器內，且假設各能力的長度係64個位元，能夠儲存能力之任何向量暫存器的長度可經配置為130個位元，以致能能力及其等之相關聯標籤位元兩者之儲存。雖然在此實例中，標籤位元係向量暫存器155之部分，但是仍可如先前所述般緊密地控制標籤位元的存取，使得通用處理指令不可直接存取標籤位元，且使用非能力指令使向量暫存器中的值變動導致標籤清除。

【0059】 應注意，雖然在圖3A及圖3B之實例中，假設向量暫存器的全部均能夠儲存能力，但是在一替代實施方案中，可保留組中之向量暫存器的子集以用於儲存能力，且在此類情況下，僅該向量暫存器子集必須具備相關聯的有效能力指示儲存器，無論作為離散儲存器（按照圖3A的實例）或併入向量暫存器結構本身內（按照圖3B的實例）。

【0060】 圖4A及圖4B係繪示根據一個實例實施方案之可如何管理聯合向量暫存器之各能力大小區塊維持之標籤位元的流程圖。圖4A繪示一些步驟，其等經執行以決定針對相關聯的標籤位元採取何種動作，該相關聯的標籤位元係針對經寫入之向量暫存器內的能力大小區塊維持。具體地，若在步驟170處，判定對向量暫存器執行寫入操作，則圖4A之程序的剩餘部分係針對經寫入之該向量暫存器內之各能力大小區塊執行。

【0061】 在步驟172處，判定就向量暫存器之給定的能力大小部分寫入的資料是否具有完整的能力區塊大小。若否，則在標籤位元先前經設定的情況下將其清除，且相應地，程序繼續進行至步驟174，其中標籤位元經清除。此一方法防止能力的非法修改。例如，若嘗試修改向量暫存器內所儲存之有效能力之一定數目個位元，則上述程序將致使標籤位元經清除，防止將現經儲存在向量暫存器中之修改版本用作為能力。

【0062】 然而，假設資訊之完整的能力大小區塊經寫入至向量暫存器之給定的能力大小部分中，則在步驟176處判定有效能力是否被寫入。若否，則程序再次繼續進行至步驟174，其中標籤位元經清除。然而，若有效能力被寫入，則程序繼續進行至步驟178，其中標籤位元經設定。

【0063】 應注意，不僅在寫入至向量暫存器之指令的執行期間可清除與向量暫存器內之能力大小區塊相關聯的標籤位元。具體地，如圖4B所指示，在步驟180處可判定是否已採取任何步驟以致使向量暫存器之能力大小區塊中所儲存的能力不再有效。在未偵測到此一條件的情況下，則如步驟185所指示，

不更新相關聯的標籤位元，但每當偵測到該條件時，則在步驟190，相關聯的標籤位元經清除。

【0064】 圖5A示意地繪示根據一個實例實施方案之可在向量記憶體存取指令200（本文亦稱為向量集中或向量分散指令）內提供的欄位。運算碼欄位205係用以識別向量記憶體存取指令的形式，且因此在此情況下可用以識別是否指定集中變體或分散變體，並用以識別指令係使用能力以判定要存取之記憶體位址的先前所述類型。

【0065】 資料向量指示欄位210係用以識別至少一個向量暫存器，該向量暫存器要與將透過指令執行而在該組向量暫存器與記憶體之間移動的資料元素相關聯。在一個實例實施方案中，藉由資料向量指示欄位210識別單一向量暫存器。將理解，此一所識別向量暫存器將在執行向量分散操作時充當來源向量暫存器，或者將在執行向量集中操作時充當目的地向量暫存器。

【0066】 亦可提供至少一個能力向量指示欄位215，其之內容係用以識別複數個向量暫存器，該複數個向量暫存器儲存判定要經受向量分散或向量集中操作之資料元素之各者之記憶體位址所需的能力。雖然在一個實施方案中，可提供多個能力向量指示欄位（例如，一個欄位用於含有所需能力之向量暫存器之各者），但是在另一實例實施方案中，單一能力向量指示欄位係用以提供充分資訊以判定儲存能力的向量暫存器中之一者，其中接著基於一些預定關係來判定其他向量暫存器。從指令編碼的觀點看來，此後一種方法可係有利的。預定關係可採取各種形式。例如，向量暫存器可彼此循序，可形成偶數/奇數對，或者已知的位移可存在於不同的向量暫存器之間。

【0067】 如圖5A所示，指令200亦可包括一或多個可選欄位220以擷取額外資訊。例如，指示位址位移的立即值可經指定，其可以各種方式使用。例如，位址位移可與各能力中的位址指示組合（例如，相加至其），以識別要存取的記憶體位址。作為另一實例，位址位移可用以更新各能力中的位址指示（例如，再次藉由組合位址位移與現有位址指示），使得向量暫存器中經更新的能力接著準備好與後續的向量記憶體存取指令聯結地使用。實際上，在一個實例實施方案中，可執行上述位址指示調整程序兩者，且相同的立即值一般將用於調整程序兩者。

【0068】 作為可在一或多個欄位220內提供之可選資訊的另一實例，可提供資訊以指定要在指令執行期間存取之資料元素的資料元素大小及/或能力大小。在一些實施方案中，此資訊可係不必要的，因為能力大小可係固定的，而且情況可係僅允許本文所述類型之向量記憶體存取指令對具有特定大小的資料元素執行，且因此在該實例情況下，資料元素大小及能力大小兩者已知，而不需由指令分開指定。

【0069】 應注意，雖然在圖5A中，形成各欄位的不同位元展示為相連，但是此純粹為了說明目的，且確切地，指令內的哪些位元與哪些欄位相關聯將取決於實施方案而變化。純粹舉實例而言，若向量暫存器識別符欄位的寬度係四個位元，可將三個位元一起組成群組，但在指令編碼內的別處提供第四個位元。

【0070】 圖5B係繪示執行向量記憶體存取指令（諸如圖5A所示者）時所執行之步驟的流程圖。在步驟230，判定是否要執行向量記憶體存取指令，且

若如此，則程序繼續進行至步驟235，其中從資料向量指示欄位中的資訊判定與資料元素相關聯的向量暫存器。

【0071】 在步驟240，亦使用至少一個能力向量指示欄位中之資訊判定含有所需能力之多個向量暫存器。如先前所討論，可提供多個能力向量指示欄位，該多個能力向量指示欄位之各者例如識別向量暫存器中之一者，或替代地，可提供單一能力向量指示欄位，以致能向量暫存器中之一者的判定，其中接著就已知關係來判定其他的向量暫存器。

【0072】 在步驟245，對於向量記憶體存取指令與其相關之各給定的資料元素，基於由相關聯能力所提供的位址指示而針對該給定的資料元素來判定記憶體位址。此外，基於相關聯能力的約束資訊判定是否允許要用以存取該給定的資料元素之記憶體存取操作。此不僅可涉及判定記憶體位址是否在相關聯能力中之範圍約束資訊所指定的允許範圍內，且亦可涉及判定是否符合相關聯能力的後設資料所指定的任何其他條件約束（例如，在向量分散操作被執行的情況中，是否允許使用相關聯能力的寫入存取，且因此針對給定的資料元素執行之個別的記憶體存取操作係寫入操作）。

【0073】 在步驟250，可針對已判定為允許記憶體存取操作之各資料元素而致能記憶體存取操作之執行。雖然在一個實例實施方案中，記憶體存取操作可針對允許彼等記憶體存取操作之各資料元素執行，但是在其他實施方案中，可決定在不允許記憶體存取操作之另一者的情況下抑制一或多個經允許之記憶體存取操作之執行。如先前所提及，確切地，在此一情況下哪些允許的存

取被抑制可取決於實施方案，以及不允許其相關聯的存取之資料元素在資料元素的向量中的所在之處。

【0074】 圖6A係繪示在提供單一能力向量指示欄位的一實施方案中可用以判定保存所需能力之多個向量暫存器之技術的流程圖。在步驟300，從該單一能力向量指示欄位中的資訊判定保存所需能力的一個向量暫存器。接著，在步驟310處，從步驟300處所識別的向量暫存器及已知的經判定關係判定保存所需能力的各其他向量暫存器。該經判定關係可係隱含的，或者替代地可在能力向量指示欄位內（或者實際上在指令的另一欄位內）指定。

【0075】 圖6B繪示可用於計算保存所需能力之不同向量暫存器的一特定實例實施方案。在步驟320，判定含有所需能力之向量暫存器的數目，在此實例實施方案中，有 2^N 個此類向量暫存器。在一些實施方案中，例如，由於給定的向量記憶體存取指令僅針對與具有特定固定大小之資料元素併用而獲支援，所以保存能力所需之向量暫存器的數目將係固定的，且其中能力亦具有固定大小。然而，替代地，向量暫存器的數目可例如由指令解碼器在執行階段基於由指令所指定之資料元素大小及能力大小資訊予以判定。

【0076】 在步驟330，第一向量暫存器編號係從能力向量指示欄位中所提供的資訊判定，但在此實施方案中，該向量暫存器編號的最低有效N個位元經約束為邏輯零值。在此一實施方案中，將理解，能力向量指示欄位不需要指定彼等位元，因為其等可硬連線至0。

【0077】 在步驟340，藉由操縱第一經判定向量暫存器編號的N個最低有效位元來判定用於含有所需能力之多個向量暫存器的各其他向量暫存器編號。此為指定含有所需能力的多個向量暫存器提供特別簡單且有效率的機制。

【0078】 圖7繪示如何可將該組向量暫存器350視為由多個邏輯區段360、365組成。各向量暫存器355在區段之各者內具有部分357、359。雖然在圖7中展示兩個區段，在其他實施方案中，可提供多於兩個區段。在一些實施方案中，向量暫存器的每一部分357、359僅將提供單一能力，而在其他實施方案中，暫存器的各部分可足夠大以保存多個能力。藉由此一方法，此可允許將向量指令（包括給定的向量記憶體存取指令）之執行劃分成多個「節拍」，且在各節拍期間僅存取該組向量暫存器的一個區段以便執行向量指令。藉由允許向量指令劃分成多個節拍，此可允許向量指令的執行與一或多個其他向量指令的執行重疊，其可導致高度有效率的實施方案。例如，給定的向量記憶體存取指令可與向量算術指令重疊。具體地，在一個實例實施方案中，於任何特定節拍期間執行記憶體存取操作所需的資料元素及能力可全部得自該組向量暫存器的單一區段，且此接著使任何其他區段在重疊指令的執行期間可供存取。稍後將參考圖10及圖11更詳細地討論基於節拍之實施方案的更多細節。

【0079】 圖8A至圖8C繪示資料元素及相關聯能力的不同特定實例配置，其等可在執行本文所述的集中或分散操作時使用。如圖8A所標註，術語「CX」識別用以判定用於對應的資料值「DX」之記憶體位址的能力。圖8A所示之向量暫存器400係與執行向量記憶體存取指令期間所存取的資料元素相關聯的向量暫存器。在此實例實施方案中，假設向量暫存器400的寬度係128個位

元，且各資料元素的寬度係32個位元，且結果是四個資料元素與向量暫存器400相關聯。各資料元素可視為與向量暫存器400之對應的資料通道相關聯，且如圖8A所示，資料通道可因此採取0至3的值。

【0080】 在圖8A至圖8C所示之實例中，能力寬度係64個位元，且因此圖8A之實例中的各向量暫存器405、410可儲存兩個能力（為了在圖8A至圖8C中繪示的目的，省略經提供以保存先前討論的標籤值之任何額外位元）。特定向量暫存器內之各能力可視為佔用相關聯的能力通道，且因此在圖8A之實例中有兩個能力通道，其等稱為通道0及1。如圖8A所示，能力C0佔用第一能力暫存器 Q_N 405內的能力通道0，能力C1佔用第二能力暫存器 Q_{N+1} 410內的能力通道0，能力C2佔用第一能力暫存器 Q_N 405內的能力通道1，且能力C3佔用第二能力暫存器 Q_{N+1} 410內的能力通道1。因此，可認識到，對於與向量暫存器400中的相鄰位置相關聯之任何給定的資料元素對，藉由此一配置將相關聯的能力儲存在複數個向量暫存器405、410中之不同的向量暫存器中。

【0081】 已發現此一配置係高度有利的，因為其意指聯合特定資料元素序列所需的能力全部可在向量暫存器之相同部分357、359內找到。具體地，在圖8A所示之實例中，資料元素D0及D1及識別彼等資料元素之記憶體位址所需的能力C0及C1全部可在相關向量暫存器的下半部中找到，且類似地，資料元素D2及D3及識別彼等資料元素之記憶體位址所需的能力C2及C3全部可在相關向量暫存器的上半部中找到。此可例如支援如先前所提及之向量記憶體存取指令的節拍式執行。

【0082】 雖然在圖8A中，資料值係32位元，此並非必要條件，且圖8B展示資料元素寬度係16個位元的一替代實例。因此，128位元寬的向量暫存器415可與八個資料元素相關聯，且需要四個向量暫存器 Q_N 至 Q_{N+3} 420、425、430、435來保存相關聯能力。再次，能力以相似於圖8A的方式佈局，其中前四個能力經儲存在向量暫存器420、425、430、435的下半部內，且後四個能力經儲存在彼等向量暫存器的上半部內。

【0083】 將向量暫存器視為128位元暫存器亦非必要條件，且在圖8C的實例中，暫存器之各者的寬度係256個位元。在此特定實例中，資料元素的寬度係32個位元，且能力維持與其他實例相同（亦即，寬度64位元）。在此實例中，可見到，因此有八個資料元素與向量暫存器440相關聯，且兩個向量暫存器445、450係用以儲存八個能力，其中各暫存器內放置四個能力。能力經配置使得其等以遞增順序儲存在能力通道0、能力通道1、能力通道2、及能力通道3中，因此遵循先前參照圖8A及圖8B的其他兩個實例所討論的一般模式。

【0084】 當執行先前所述之向量記憶體存取指令的節拍式執行時，則在一個實例實施方案中，向量暫存器的各區段可經配置以儲存一或多個能力。因此，鑒於圖8A或圖8B之實例，向量暫存器可視為由兩個區段組成，允許在第一節拍中處理所需存取操作的一半並在第二節拍中處理剩餘的一半。類似地，鑒於圖8C，該組向量暫存器可視為由兩個或四個區段組成，分別允許在兩個或四個節拍期間執行所需的存取操作。然而，應注意，向量暫存器的各邏輯區段足夠寬以容納至少一個能力不一定是必要條件。例如，在一些實施方案中，可具有的區段大小小於能力大小（例如，32位元區段大小與64位元能力）。

【0085】 圖9係繪示當使用圖8A至圖8C所示意繪示之能力佈局時，可如何判定各資料元素之相關聯能力的流程圖。在步驟450處，參數M經設定為等於能力通道的數目，且參數P經設定為等於保存能力之向量暫存器的數目。在步驟455處，將向量暫存器視為由0至P-1的序列值識別，並將能力通道視為由0至M-1的序列值識別。在步驟460處，參數X經設定為0，且接著在步驟465處，對於通道X中的資料元素，執行計算 X/P 。

【0086】 在步驟470處，得自上述計算的商數及餘數係分別用以識別能力通道及含有相關聯能力的向量暫存器。在步驟475處，判定資料通道X是否係最後一個資料通道，且若否，則在返回步驟465之前於步驟480處將X的值增量。一旦在步驟475處判定資料通道X係最後一個資料通道，接著程序結束於步驟485處。

【0087】 在一些應用（諸如數位信號處理(DSP)）中，可有數目大略相等的ALU及載入/儲存指令，且因此一些大區塊（諸如MAC）可保持閒置持續顯著時間量。此無效率在向量架構上可惡化，因為執行資源係隨向量通道的數目擴縮以達成較高效能。在較小處理器（例如單一週期/指令發送(single issue)、循序(in-order)的核心）上，完全橫向擴展之向量管線的面積附加負擔可係禁止的。一種最小化面積衝擊同時更好地使用可用執行資源的方法係使指令執行重疊，如圖10所示者。在此實例中，三個向量指令包括載入指令VLDR、乘法指令VMUL、及移位指令VSHR，且即使所有這些指令之間存在資料相依性，其等仍可同時執行。此係因為VMUL的元件1僅相依於Q1的元件1，而非

Q1暫存器的整體，所以執行VMUL可在完成執行VLDR之前開始。藉由允許指令重疊，昂貴的區塊（如乘法器）可有更多時間保持作用中。

【0088】 因此，可係所欲的是致能微架構實施方案以使向量指令的執行重疊。然而，若架構假設有固定量的指令重疊，則雖然此在微架構實施方案實際上匹配架構所假設的重疊指令量時可提供高效率，若擴縮至使用不同重疊或完全不重疊的不同微架構則會導致問題。

【0089】 替代地，架構可支援如圖11之實例所示的一系列不同重疊。向量指令的執行係劃分成稱為「節拍」的部分，其中各節拍對應於具有預定大小之一部分向量的處理。節拍係向量指令的不可部分完成部分，其被完全執行或完全不執行，而無法部分地執行。一個節拍中所處理之向量部分的大小係由架構所定義，並可係向量的任意分額。在圖11的實例中，節拍經定義為處理對應於向量的四分之一寬度，使得每一向量指令有四個節拍。清楚地，此僅係一個實例，且其他架構可使用不同的節拍數（例如，二或八）。對應於一個節拍之向量部分的大小可係相同於、大於、或小於經處理之向量的資料元素大小。因此，即使元素大小在不同實施方案之間或在不同指令之間的執行階段有所變化，節拍係所處理之向量的某一固定寬度。若一個節拍中所處理的向量部分包括多個資料元素，則在各別元素之間的邊界處可停用進位信號以確保獨立地處理各元素。若一個節拍中所處理的向量部分對應於元素之僅一部分，且硬體不足以平行地計算若干節拍，則一個處理節拍期間所產生之進位輸出可作為進位輸入而輸入至接續的處理節拍，使得兩個節拍的結果共同形成資料元素。

【0090】 如圖11所示，處理電路4之不同的微架構實施方案在抽象架構時脈的一個「滴答(tick)」中可執行不同的節拍數。此處，「滴答」對應於架構狀態前進的單位（例如，在簡單架構上，各滴答可對應於更新所有與執行指令相關聯之架構狀態的情況，包括更新程式計數器以指向下一指令）。所屬技術領域中具有通常知識者將理解，已知的微架構技術（諸如管道化）可意指單一滴答可需要多個時脈循環以在硬體層級下執行，且實際上硬體層級下的單一時脈循環可處理多個指令的多個部分。然而，此類微架構技術對軟體並不可見，因為滴答在架構層級下係不可部分完成的。為簡明起見，此類為架構在本揭露的進一步描述期間予以忽略。

【0091】 如圖11之下部實例所示，一些實施方案可藉由提供用於在一個滴答內平行地處理所有節拍之充分的硬體資源而將向量指令的全部四個節拍排程在相同滴答中。此可適於較高效能的實施方案。在此情況下，架構層級下不需要指令之間的任何重疊，因為整個指令可在一個滴答中完成。

【0092】 另一方面，更具面積效率的實施方案可提供每一滴答僅可處理兩個節拍之較窄的處理單元，且如圖11之中間實例所示，指令執行可與與第一指令之第三或第四節拍平行實行之第二向量指令的第一及第二節拍重疊，其中彼等指令係在處理電路系統內於不同執行單元上執行（例如，在圖11中，第一指令係使用載入/儲存單元18執行的載入指令（且可例如係本文所述類型的向量集中指令），且第二指令係使用處理電路系統4內所提供之MAC單元執行的乘法累加指令）。

【0093】 又有更具能量/面積效率的實施方案可提供較窄的硬體單元，且一次僅可處理單一節拍，且在此情況下，每一滴答可處理一個節拍，其中指令執行如圖11之頂部實例所示般重疊並交錯兩個節拍。在一個實例實施方案中，區段大小可用以影響指令之間的交錯量（因為當執行特定節拍時，所欲的是從相同區段得到資料的全部）。在圖11所繪示的頂部實例中，例如，情況可係節拍大小係32個位元，但區段大小係64個位元，且因此其係指令交錯兩個節拍的原因。

【0094】 將理解，圖11所示之重疊僅係一些實例，且其他實施方案亦係可行的。例如，處理電路系統4的一些實施方案可支援多個指令在相同滴答中平行地雙發，使得有較大的指令流通量。在此情況下，在一個循環中共同開始的二或更多個向量指令可具有與在下一循環中開始之二或更多個向量指令重疊的一些節拍。

【0095】 除了在實施方案之間變化重疊量以擴縮至不同的效能點以外，向量指令之間的重疊量亦可在程式內之向量指令的不同執行情況之間的執行階段改變。因此，處理電路系統4可具備如圖1所示之節拍控制電路系統20，其用於控制相對於先前指令執行給定指令的時序。此給予微架構在某些更難以實施的邊角情況下或依據指令可用的資源選擇不重疊指令的自由度。例如，若有需要相同資源之給定類型（例如，乘法累加）的背對背指令且所有可用的MAC或ALU資源均已由另一指令使用，則可沒有足夠的自由資源開始執行下一指令，且因此，比起重疊，第二指令的發出可等待至完成第一者為止。

【0096】 圖12係流程圖，其繪示可如何使用向量能力記憶體轉移指令序列以在記憶體與多個向量暫存器之間移動一系列能力，同時執行必要的重配置以確保彼等能力均以經由參照圖8A至圖8C之先前實例的說明而繪示之形式的配置儲存在向量暫存器內。

【0097】 在步驟490，向量能力記憶體轉移指令序列經解碼，其中各此類指令定義相關聯的存取模式，並識別先前所述之向量集中/分散指令之任何特定情況所需的能力子集。在一個實例實施方案中，各個別向量能力記憶體轉移指令識別對序列中之各其他向量能力記憶體轉移指令不同的能力子集。

【0098】 在步驟492，接著在記憶體與所識別向量暫存器之間移動能力，同時執行由各向量能力記憶體轉移指令之存取模式所定義的解交錯（在執行載入操作的情況中）或交錯（在執行儲存操作的情況中）。結果，複數個能力可經配置以循序地儲存在記憶體中，同時在多個向量暫存器中，複數個能力經解交錯，使得經循序地儲存在記憶體中之任何給定的能力對被儲存在不同的向量暫存器中。

【0099】 用以執行圖12繪示之步驟的複數個向量能力記憶體轉移指令在程式順序中不需直接彼此接續，且因此不需一個接著一個地循序執行。一旦序列內的所有向量能力記憶體轉移指令均經執行，則將已執行隨著能力在記憶體與向量暫存器之間移動所需的能力重配置。

【0100】 在一個實例實施方案中，記憶體係由多個記憶體庫組成，並針對各向量能力記憶體轉移指令定義存取模式，以在執行該向量能力記憶體轉移指令時致使該等記憶體庫之多於一者被存取。成庫的記憶體使硬體更容易實施

往返記憶體的平行轉移，且因此指定致能此之存取模式係有利的。此係示意地繪示於圖13中，對於由兩個記憶體庫496、498組成之記憶體的實例，其中各記憶體庫的寬度係64個位元。使用此一記憶體庫組態，則當記憶體存取邏輯494處理記憶體位址時，可考慮位址的位元三以判定存取哪一個庫。具體地，若位址的位元3（亦即，第四個位址位元，假設第一個位址位元係位元0）係邏輯0值，則存取記憶體庫496，而若位址的位元3係邏輯1值，則存取另一記憶體庫498。由於能力係64位元能力，將理解，奇數能力將儲存在一個庫中，而偶數能力經儲存在另一個庫中。

【0101】 純粹舉實例而言，鑒於圖8A所示之能力配置，在記憶體中經循序定位的能力C0至C3可使用下列的兩個向量能力記憶體轉移指令載入能力暫存器405及410中：

$$\begin{aligned} \text{VLDR}_{C2_1}: C0 \quad Q_n[63:0], C3 \quad Q_{(n+1)}[127:64] \\ \text{VLDR}_{C2_2}: C1 \quad Q_{(n+1)}[63:0], C2 \quad Q_n[127:64] \end{aligned}$$

【0102】 參照圖12，將理解，當執行彼等指令之各者時，庫496、498的兩者均經存取，因為能力C0與能力C3將在不同庫中，且能力C1與能力C2將在不同庫中。而且，由各指令轉移的兩個能力常駐在向量暫存器之不同的能力通道內，且因此在一個實例實施方案中可同時寫入向量暫存器中。

【0103】 圖14繪示可用的模擬器實施方案。雖然先前所述之實例以用於操作支援所關注技術的特定處理硬體之設備及方法來實施本發明，但亦可能根據本文所述之實例提供一指令執行環境，其係透過使用電腦程式實施。此類電

腦程式常稱為模擬器，因為其等提供硬體架構之基於軟體的實施方案。模擬器電腦程式的種類包括仿真器、虛擬機、模型、及二進制轉譯器（包括動態二進制轉譯器）。一般而言，模擬器實施方案可在可選地執行主機作業系統510、支援模擬器程式505的主機處理器515上執行。在一些配置中，在硬體與所提供的指令執行環境及/或相同的主機處理器上提供的多個相異指令執行環境之間可有多層模擬。歷史上，已需要強大的處理器來提供模擬器實施方案，其以合理速度執行，但此種方法在某些情況下可係有正當理由的，諸如當因為相容性或再使用原因而需要運行另一處理器原生的碼時。例如，模擬器實施方案可提供具有不為主機處理器硬體所支援之額外功能性的指令執行環境，或提供一般與不同的硬體架構相關聯的指令執行環境。模擬的綜述係於「Some Efficient Architecture Simulation Techniques」（Robert Bedichek, Winter 1990 USENIX Conference，第53至63頁）中給出。

【0104】 在先前已參照特定硬體架構或特徵描述實施的情況下，在模擬實施方案中，等效功能性可藉由合適的軟體架構或特徵提供。例如，可在模擬實施方案中將特定電路系統提供作為電腦程式邏輯。類似地，記憶體硬體（諸如暫存器或快取）可在模擬實施方案中提供作為軟體資料結構。而且，用以存取硬體設備2中之記憶體8的實體位址空間可仿真為模擬的位址空間，其藉由模擬器505映射至主機作業系統510所用的虛擬位址空間上。在先前描述的實例中提及的硬體元件的一或多者存在於主機硬體（例如，主機處理器515）上的配置中，一些模擬實施方案可（在適當處）利用主機硬體。

【0105】 模擬器程式505可儲存在電腦可讀儲存媒體（其可係非暫時性媒體）上，並提供虛擬硬體介面（指令執行環境）給目標碼500（其可包括應用程式、作業系統、及超管理器），該硬體介面與藉由模擬器程式505模型化之硬體架構的硬體介面相同。因此，目標碼500的程式指令可在指令執行環境內使用模擬器程式505執行，使得實際上不具有上文所討論之設備2之硬體特徵的主機電腦515可仿真彼等特徵。模擬器程式可包括：處理程式邏輯520，其仿真處理電路系統4的行為；指令解碼程式邏輯525，其仿真指令解碼器6的行為；及向量暫存器仿真程式邏輯522，其維持資料結構以仿真向量暫存器12。因此，本文所述之用於使用能力執行向量集中或分散操作的技術在圖14的實例中可藉由模擬器程式505以軟體執行。

【0106】 在本申請案中，用語「經組態以...(configured to...)」係用以意指一設備的一元件具有能夠實行該經定義操作的一組態。在此上下文中，「組態(configuration)」意指硬體或軟體之互連的配置或方式。例如，該設備可具有專用硬體，其提供經定義的操作，或者一處理器或其他處理裝置可經程式化以執行該功能。「經組態以(configured to)」並不意味著設備元件需要以任何方式改變以提供所定義的操作。

【0107】 雖然本文已參照附圖詳細地描述本發明的說明性實例，應瞭解本發明不限於該等精確實例，且所屬技術領域中具有通常知識者可於其中實行各種變化、增添、及修改，而不脫離如隨附申請專利範圍所定義的本發明的範圍。例如，可用獨立項的特徵在不脫離本發明之範疇的情況下作出與附屬項之特徵的各種組合。

【符號說明】

【0108】

- 2:資料處理設備；設備
- 4:處理電路系統；處理電路
- 6:指令解碼器；解碼器
- 8:記憶體系統；記憶體
- 10:純量暫存器；暫存器
- 12:向量暫存器；暫存器；向量暫存器檔案
- 16:檢查電路系統
- 18:載入/儲存單元
- 20:節拍控制電路系統
- 100:暫存器
- 102:位址指示
- 104:後設資料
- 106:標籤位元
- 110:記憶體位址空間
- 115:資料區塊
- 120:標籤欄位；標籤位元
- 130:向量暫存器
- 135:向量暫存器
- 137:能力大小區塊
- 140:有效能力指示儲存器

- 145:項目
- 150:向量暫存器
- 155:向量暫存器
- 160:能力大小區塊
- 162:有效能力指示欄位
- 164:能力大小區塊
- 166:有效能力指示欄位
- 170:步驟
- 172:步驟
- 174:步驟
- 176:步驟
- 178:步驟
- 180:步驟
- 185:步驟
- 190:步驟
- 200:向量記憶體存取指令；指令
- 205:運算碼欄位
- 210:資料向量指示欄位
- 215:能力向量指示欄位
- 220:可選欄位
- 230:步驟

235:步驟

240:步驟

245:步驟

250:步驟

300:步驟

310:步驟

320:步驟

330:步驟

340:步驟

350:向量暫存器

355:向量暫存器

357:部分

359:部分

360:邏輯區段

365:邏輯區段

400:向量暫存器

405:向量暫存器；第一能力暫存器 Q_N ；能力暫存器

410:向量暫存器；第二能力暫存器 Q_{N+1} ；能力暫存器

415:向量暫存器

420-435: 向量暫存器 Q_N 至 Q_{N+3} ；向量暫存器

440:向量暫存器

445:向量暫存器
450:向量暫存器/步驟
455:步驟
460:步驟
465:步驟
470:步驟
475:步驟
480:步驟
485:步驟
490:步驟
492:步驟
494:記憶體存取邏輯
496:記憶體庫；庫
498:記憶體庫；庫
500:目標碼
505:模擬器程式；模擬器
510:主機作業系統
515:主機處理器；主機電腦
520:處理程式邏輯
522:向量暫存器仿真程式邏輯
525:指令解碼程式邏輯

【發明申請專利範圍】

【請求項1】一種設備，其包含：

處理電路系統，其執行向量處理操作；

一組向量暫存器；及

一指令解碼器，其解碼向量指令以控制該處理電路系統，以執行由該等向量指令指定的該等向量處理操作；

其中：

該指令解碼器回應於指定複數個記憶體存取操作之一給定的向量記憶體存取指令，其中各記憶體存取操作係要執行以存取一相關聯資料元素、從該給定的向量記憶體存取指令之一資料向量指示欄位判定與複數個資料元素相關聯的該組向量暫存器中之至少一個向量暫存器、及從該給定的向量記憶體存取指令之至少一個能力向量指示欄位判定含有複數個能力的該組向量暫存器中之複數個向量暫存器，各能力與該複數個資料元素中之該等資料元素中之一者相關聯，並提供一位址指示及存取記憶體時約束該位址指示之使用的約束資訊，其中從該至少一個能力向量指示欄位所判定之向量暫存器的數目大於從該資料向量指示欄位所判定之向量暫存器的數目；

該指令解碼器進一步經配置以控制該處理電路系統，以：

針對該複數個資料元素中之各給定的資料元素，基於由該相關聯能力所提供之該位址指示來判定一記憶體位址，並針對該相關聯能力

之該約束資訊，判定是否就該所判定之記憶體位址允許要用以存取該給定的資料元素之該記憶體存取操作；及

針對該記憶體存取操作經允許之各資料元素，致能該記憶體存取操作之執行，其中針對任何給定的資料元素執行該記憶體存取操作致使該給定的資料元素在該記憶體中之該所判定之記憶體位址與該至少一個向量暫存器之間移動。

【請求項2】如請求項1之設備，其進一步包含能力指示儲存器，其提供與該組向量暫存器之給定的向量暫存器內之各能力大小區塊相關聯的一有效能力指示欄位，其中各有效能力指示欄位經配置以設定為指示該相關聯能力大小區塊何時儲存一有效能力，否則將其清除。

【請求項3】如請求項2之設備，其中該能力指示儲存器經併入至該組向量暫存器內。

【請求項4】如請求項2或請求項3之設備，其中該處理電路系統經配置以僅允許將任何有效能力指示欄位設定為指示回應於可由該設備執行的一組指令中之一或多個特定指令的執行而在該相關聯的能力大小區塊中儲存一有效能力。

【請求項5】如前述請求項中任一項之設備，其中形成從該至少一個能力向量指示欄位所判定之該複數個向量暫存器之向量暫存器的數目係二的冪次。

【請求項6】如前述請求項中任一項之設備，其中該至少一個能力向量指示欄位係經配置以識別一個向量暫存器的一單一能力指示欄位，且該指令解碼

器經配置以基於一所判定關係來判定該複數個向量暫存器之剩餘的向量暫存器。

【請求項7】如請求項6之設備，其中該複數個向量暫存器中之向量暫存器的數目係 2^N ，該單一能力向量指示欄位指示識別該一個向量暫存器之一第一向量暫存器編號，其中該第一向量暫存器編號經約束而使其之N個最低有效位元處於一邏輯零值，且該指令解碼器經配置以藉由重複使用該第一向量暫存器編號及將該N個最低有效位元中之至少一者選擇性地設定為一邏輯壹值而針對該等剩餘的向量暫存器之各者產生向量暫存器編號。

【請求項8】如前述請求項中任一項之設備，其中對於與該至少一個向量暫存器中之相鄰位置相關聯之任何給定的資料元素對，該等相關聯的能力被儲存在該複數個向量暫存器之不同的向量暫存器中。

【請求項9】如前述請求項中任一項之設備，其中：

從該資料向量指示欄位所判定之該至少一個向量暫存器包含一單一向量暫存器，且各資料元素與該單一向量暫存器之一對應的資料通道相關聯；

各能力位在該複數個向量暫存器中之該等向量暫存器中之一者內的一能力通道內；且

對於一給定的資料元素，含有該相關聯能力之該向量暫存器係依據該對應的資料通道之一通道數目的給定數目個最低有效位元來判定，且含有該相關聯能力之該能力通道係依據該對應的資料通道之該通道數目的剩餘位元來判定。

【請求項10】如請求項9之設備，其中：

含有該複數個能力之該複數個向量暫存器中之向量暫存器的數目係 P ，邏輯上視為具有 0 至 $P-1$ 的值之一序列，且任何給定的向量暫存器中之能力通道的數目係 M ，其具有從 0 至 $M-1$ 的值；

與該給定的資料元素相關聯之該資料通道係資料通道 X ，其具有從 0 至 $X-1$ 的值，且該複數個向量暫存器內之該相關聯能力的位置係藉由將 X 除以 P 以得出一商數及一餘數來判定，其中該商數識別含有該相關聯能力之該能力通道，且該餘數識別含有該相關聯能力之該向量暫存器。

【請求項11】如前述請求項中任一項之設備，其中：

該組向量暫存器經邏輯地分割成複數個區段，其中各區段含有來自該組向量暫存器中之該等向量暫存器中之各者之一對應部分；

該複數個能力位在該複數個向量暫存器內，使得對於各資料元素，該相關聯能力經儲存在與該資料元素相同的區段內；且

該給定的向量記憶體存取指令之執行係劃分成多個節拍，且在各節拍期間僅存取該組向量暫存器的一個區段以執行該給定的向量記憶體存取指令。

【請求項12】如請求項11之設備，其中該處理電路系統經配置以在一或多個節拍期間針對一給定區段的下一區段內的該等資料元素執行該等記憶體存取操作之前，在一或多個節拍期間針對該給定區段內的該等資料元素執行該等記憶體存取操作。

【請求項13】如前述請求項中任一項之設備，其中：

該指令解碼器經配置以解碼複數個向量能力記憶體轉移指令，該複數個向量能力記憶體轉移指令共同致使該指令解碼器控制該處理電路系統以在該記憶

體與該複數個向量暫存器之間轉移複數個能力，以及在該轉移期間重配置該複數個能力使得在該記憶體中循序地儲存該複數個能力，且在該複數個向量暫存器中解交錯該複數個能力，使得在該記憶體中經循序儲存之該複數者內的任何給定的能力對被儲存在該複數個向量暫存器的不同向量暫存器中。

【請求項14】 如請求項13之設備，其中各向量能力記憶體轉移指令經配置以識別對各其他向量能力記憶體轉移指令不同的能力，且各向量能力記憶體轉移指令經配置以識別一存取模式，該存取模式致使該處理電路系統在執行由該存取模式指定之該重配置的同時轉移該等所識別能力。

【請求項15】 如請求項14之設備，其中：

該記憶體係由多個記憶體庫組成；且

針對各向量能力記憶體轉移指令定義該存取模式，以便在由該處理電路系統執行該向量能力記憶體轉移指令時致使該等記憶體庫之多於一者被存取。

【請求項16】 如前述請求項中任一項之設備，其中：

從該給定的向量記憶體存取指令之該資料向量指示欄位所判定之該至少一個向量暫存器包含一單一向量暫存器，該等能力的大小係該等資料元素的兩倍，且從該至少一個能力向量指示欄位所判定之該複數個向量暫存器包含兩個向量暫存器。

【請求項17】 如前述請求項中任一項之設備，其中該給定的向量記憶體存取指令進一步包含指示一位址位移的一立即值，且該處理電路系統經配置以針對該複數個資料元素中之各給定的資料元素，藉由組合該位址位移與由該相關聯能力所提供的該位址指示來判定該給定的資料元素之該記憶體位址。

【請求項18】如前述請求項中任一項之設備，其中該給定的向量記憶體存取指令進一步包含指示一位址位移的一立即值，且針對各給定的資料元素，該處理電路系統經配置以藉由依據該位址位移調整該位址指示來更新該複數個向量暫存器中之該相關聯能力的該位址指示。

【請求項19】一種在一設備內執行記憶體存取操作之方法，該設備提供執行向量處理操作之處理電路系統及一組向量暫存器，該方法包含：

回應於指定複數個記憶體存取操作之一給定的向量記憶體存取指令而利用一指令解碼器，其中各記憶體存取操作係要執行以存取一相關聯資料元素、從該給定的向量記憶體存取指令之一資料向量指示欄位判定與複數個資料元素相關聯的該組向量暫存器中之至少一個向量暫存器、及從該給定的向量記憶體存取指令之至少一個能力向量指示欄位判定含有複數個能力之該組向量暫存器中之複數個向量暫存器，各能力與該複數個資料元素中之該等資料元素中之一者相關聯，並提供一位址指示及存取記憶體時約束該位址指示之使用的約束資訊，其中從該至少一個能力向量指示欄位所判定之向量暫存器的數目大於從該資料向量指示欄位所判定之向量暫存器的數目；

控制該處理電路系統，以：

針對該複數個資料元素中之各給定的資料元素，基於由該相關聯能力所提供之該位址指示來判定一記憶體位址，並針對該相關聯能力之該約束資訊，判定是否就該所判定之記憶體位址允許要用以存取該給定的資料元素之該記憶體存取操作；及

針對該記憶體存取操作經允許之各資料元素，致能該記憶體存取操作之執行，其中針對任何給定的資料元素執行該記憶體存取操作致使該給定的資料元素在該記憶體中之該所判定之記憶體位址與該至少一個向量暫存器之間移動。

【請求項20】一種電腦程式，其用於控制一主機資料處理設備以提供一指令執行環境，該電腦程式包含：

處理程式邏輯，其執行向量處理操作；

向量暫存器仿真程式邏輯，其仿真一組向量暫存器；及

指令解碼程式邏輯，其解碼向量指令以控制該處理程式邏輯，以執行由該等向量指令指定的該等向量處理操作；

其中：

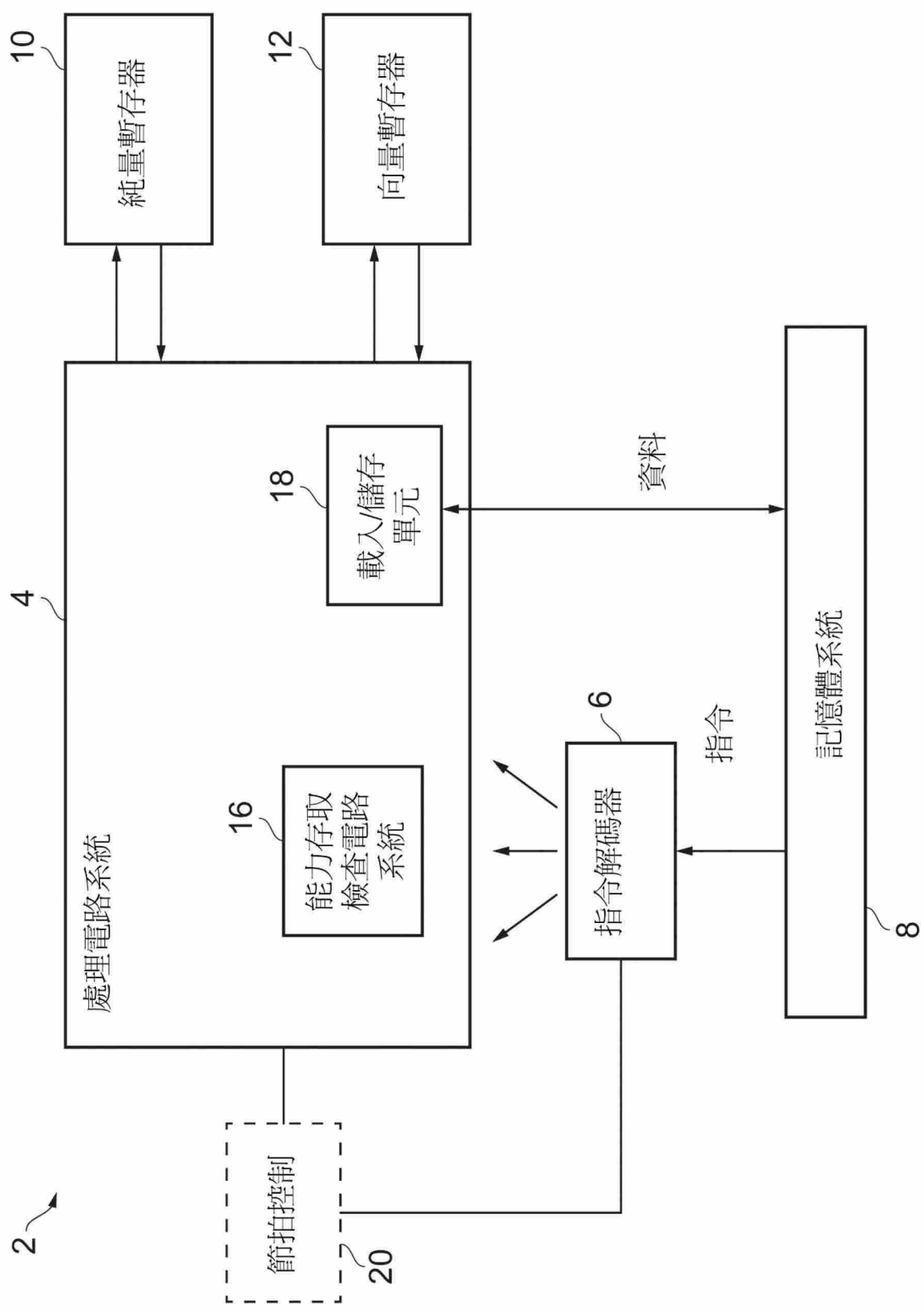
該指令解碼程式邏輯回應於指定複數個記憶體存取操作之一給定的向量記憶體存取指令，其中各記憶體存取操作係要執行以存取一相關聯資料元素、從該給定的向量記憶體存取指令之一資料向量指示欄位判定與複數個資料元素相關聯的該組向量暫存器中之至少一個向量暫存器、及從該給定的向量記憶體存取指令之至少一個能力向量指示欄位判定含有複數個能力之該組向量暫存器中之複數個向量暫存器，各能力與該複數個資料元素中之該等資料元素中之一者相關聯，並提供一位址指示及存取記憶體時約束該位址指示之使用的約束資訊，其中從該至少一個能力向量指示欄位所判定之向量暫存器的數目大於從該資料向量指示欄位所判定之向量暫存器的數目；

該指令解碼程式邏輯進一步經配置以控制該處理程式邏輯：

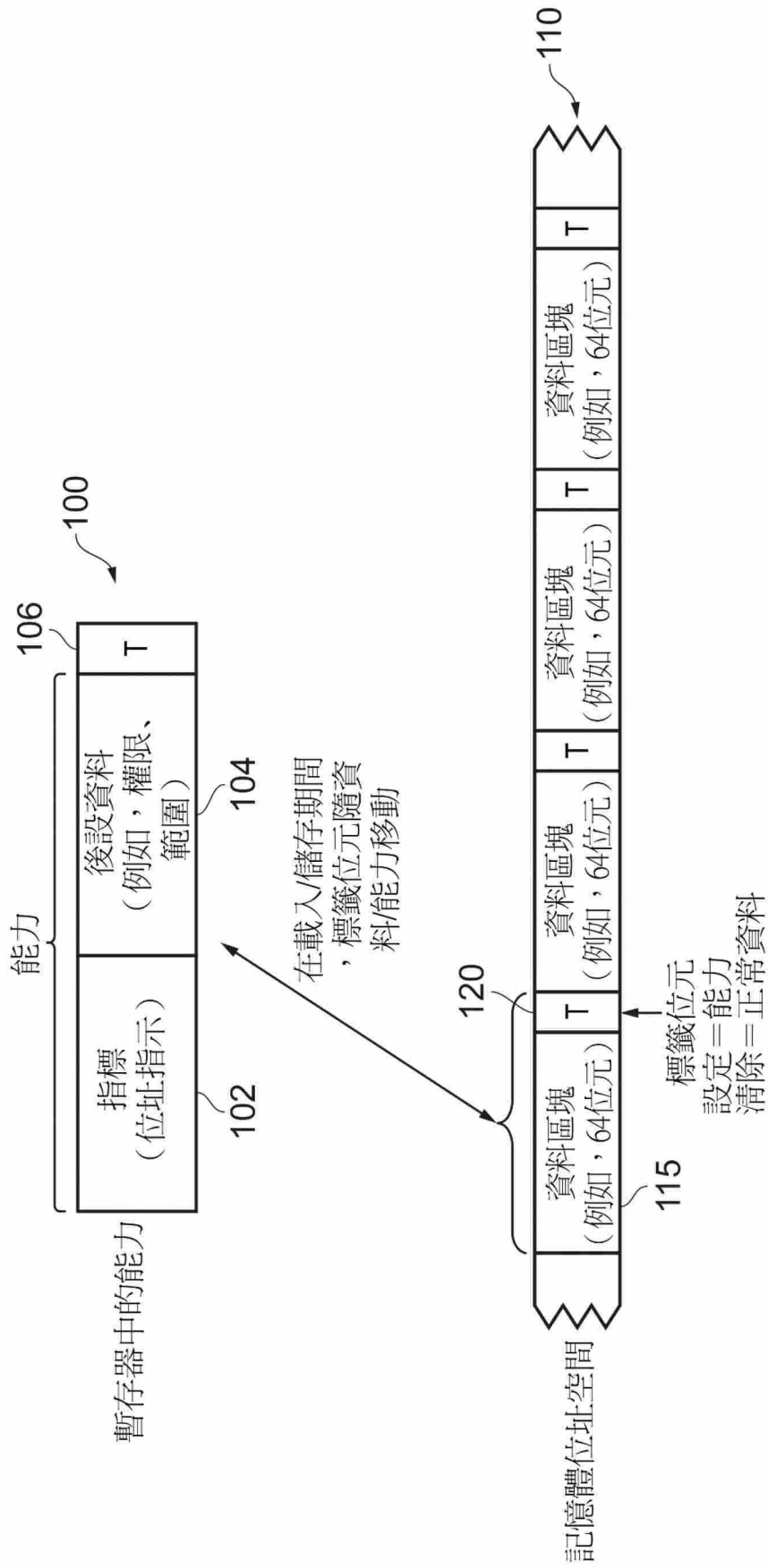
針對該複數個資料元素中之各給定的資料元素，基於由該相關聯能力所提供之該位址指示來判定一記憶體位址，並針對該相關聯能力之該約束資訊，判定是否就該所判定之記憶體位址允許要用以存取該給定的資料元素之該記憶體存取操作；及

針對該記憶體存取操作經允許之各資料元素，致能該記憶體存取操作之執行，其中針對任何給定的資料元素執行該記憶體存取操作致使該給定的資料元素在該記憶體中之該所判定之記憶體位址與該至少一個向量暫存器之間移動。

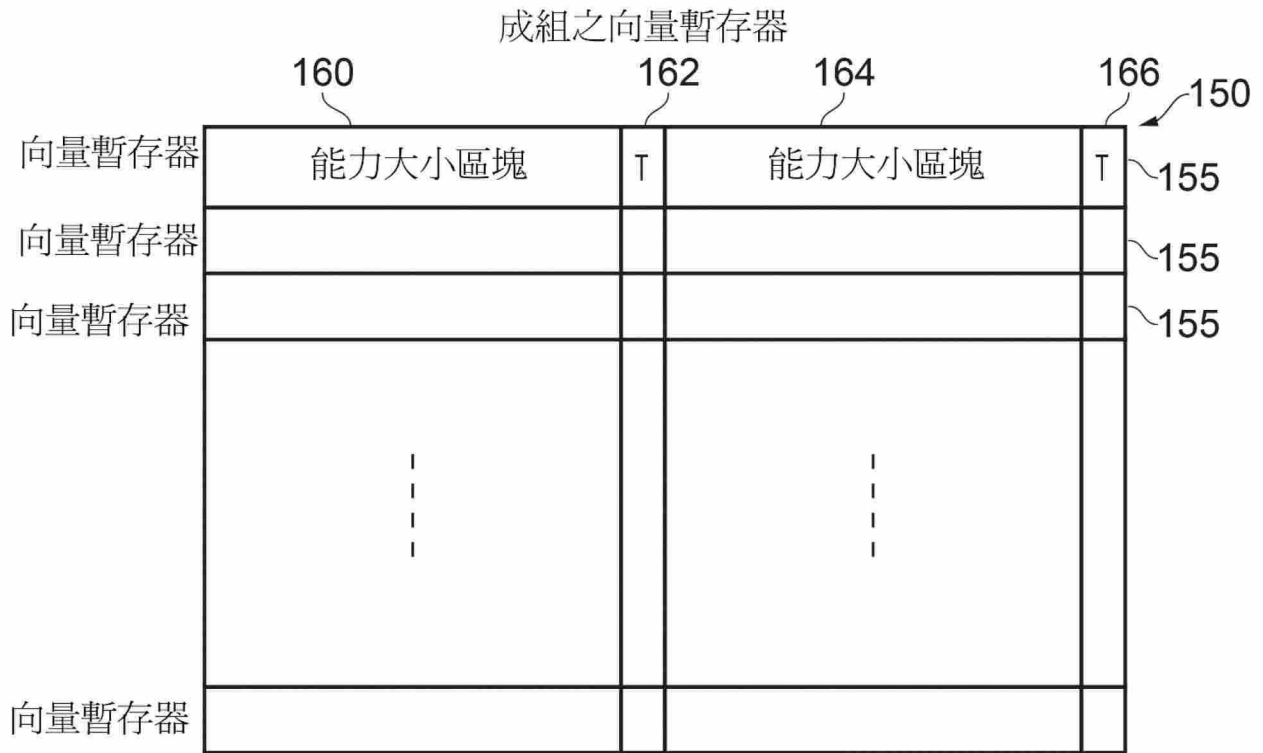
【發明圖式】



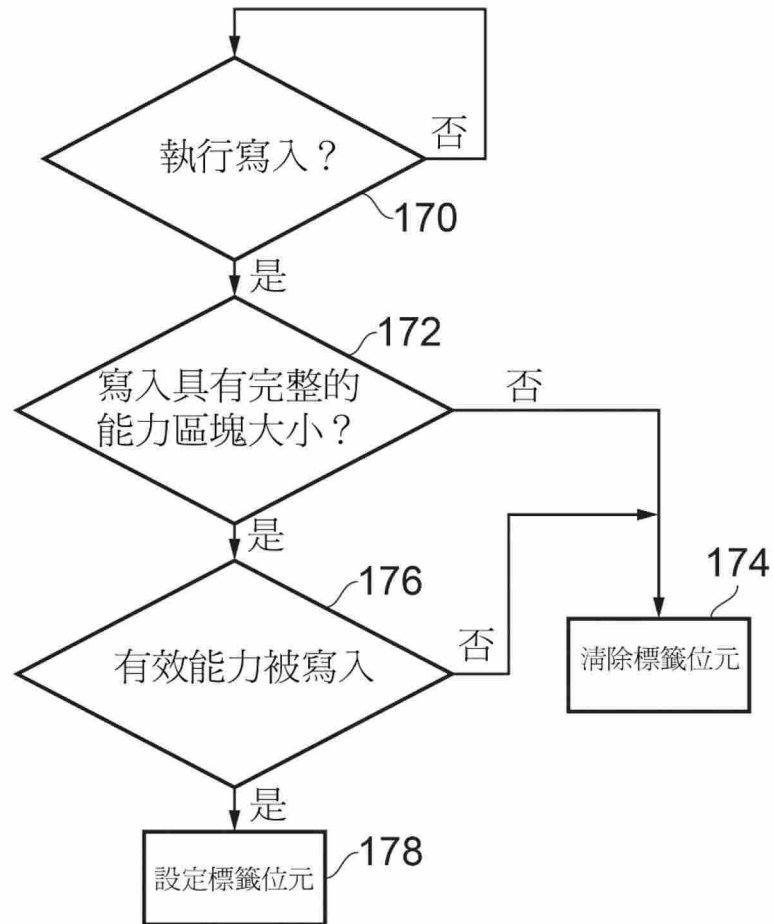
【圖1】



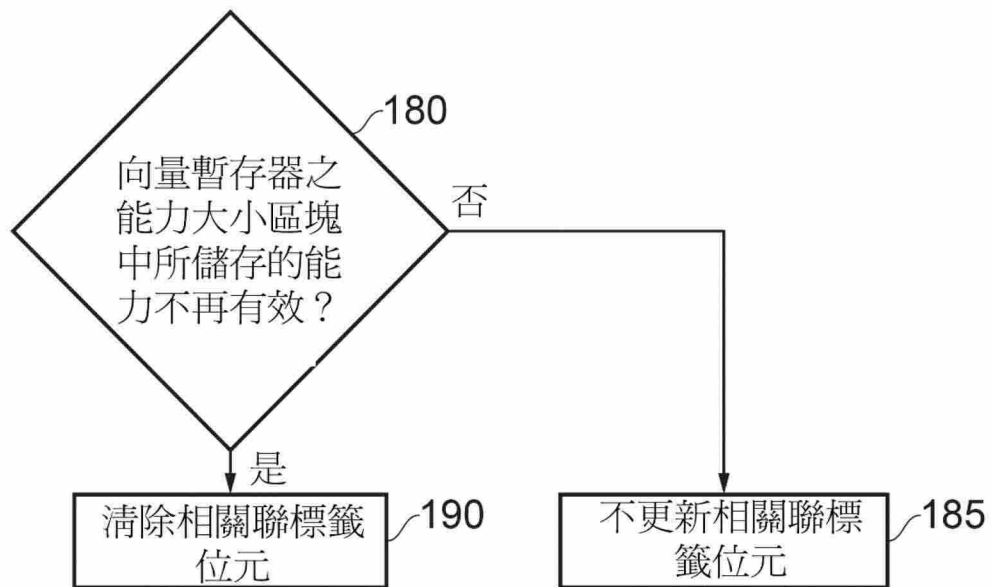
【圖2】



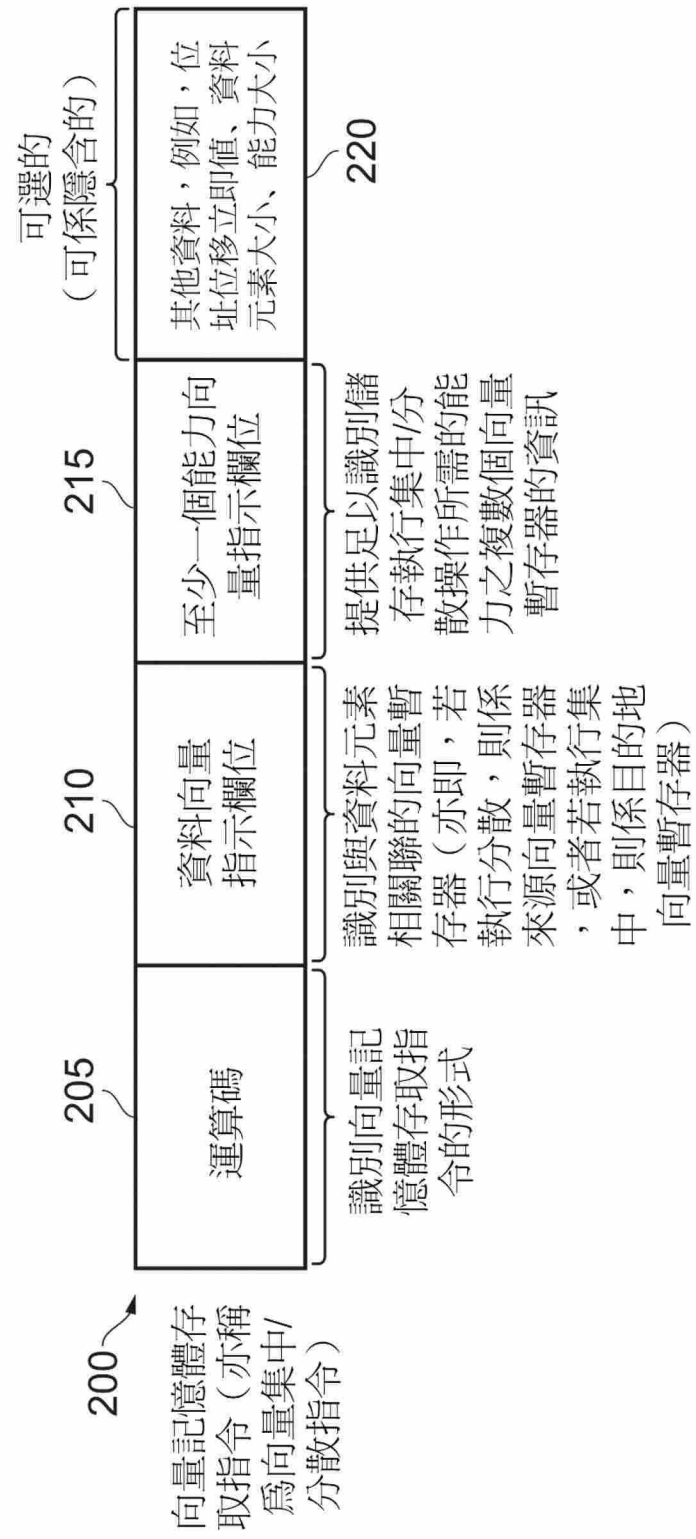
【圖3B】



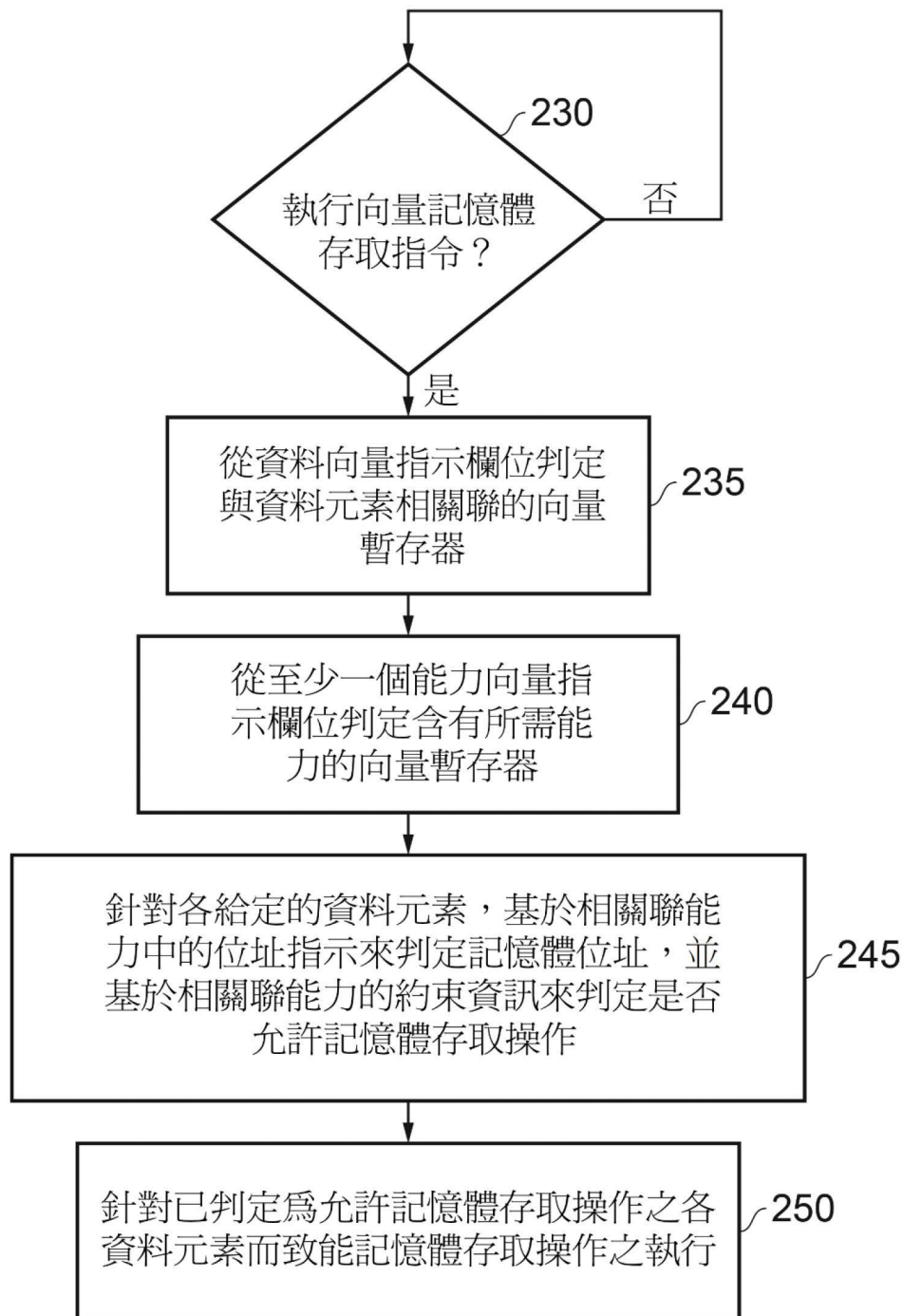
【圖4A】



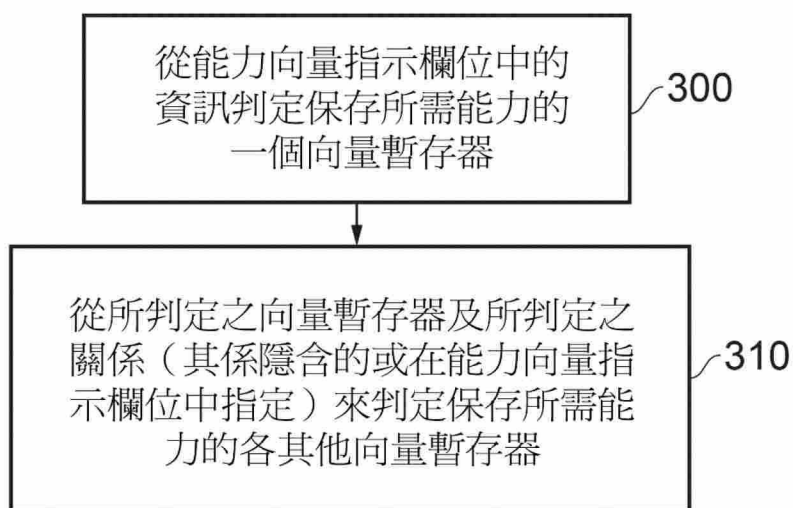
【圖4B】



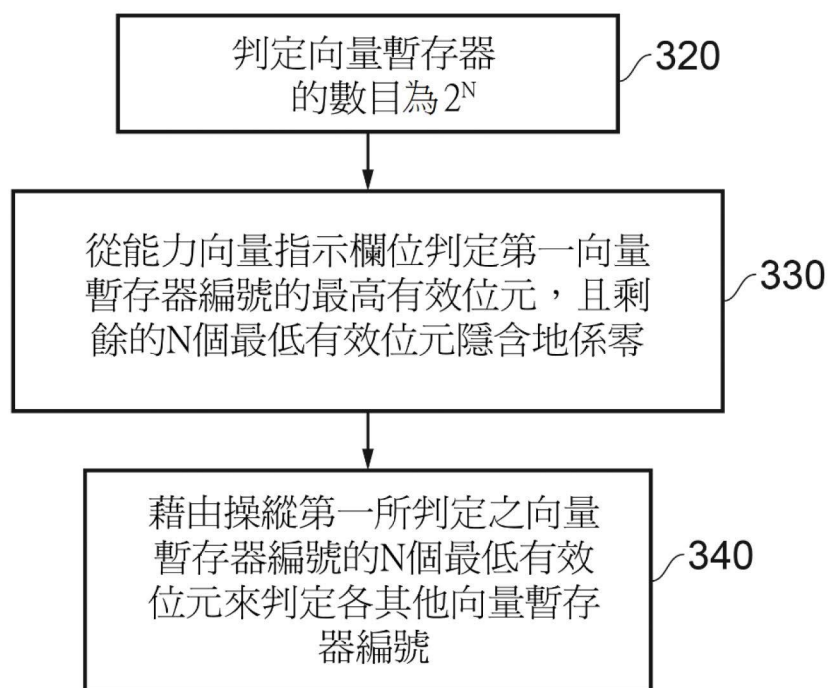
【圖5A】



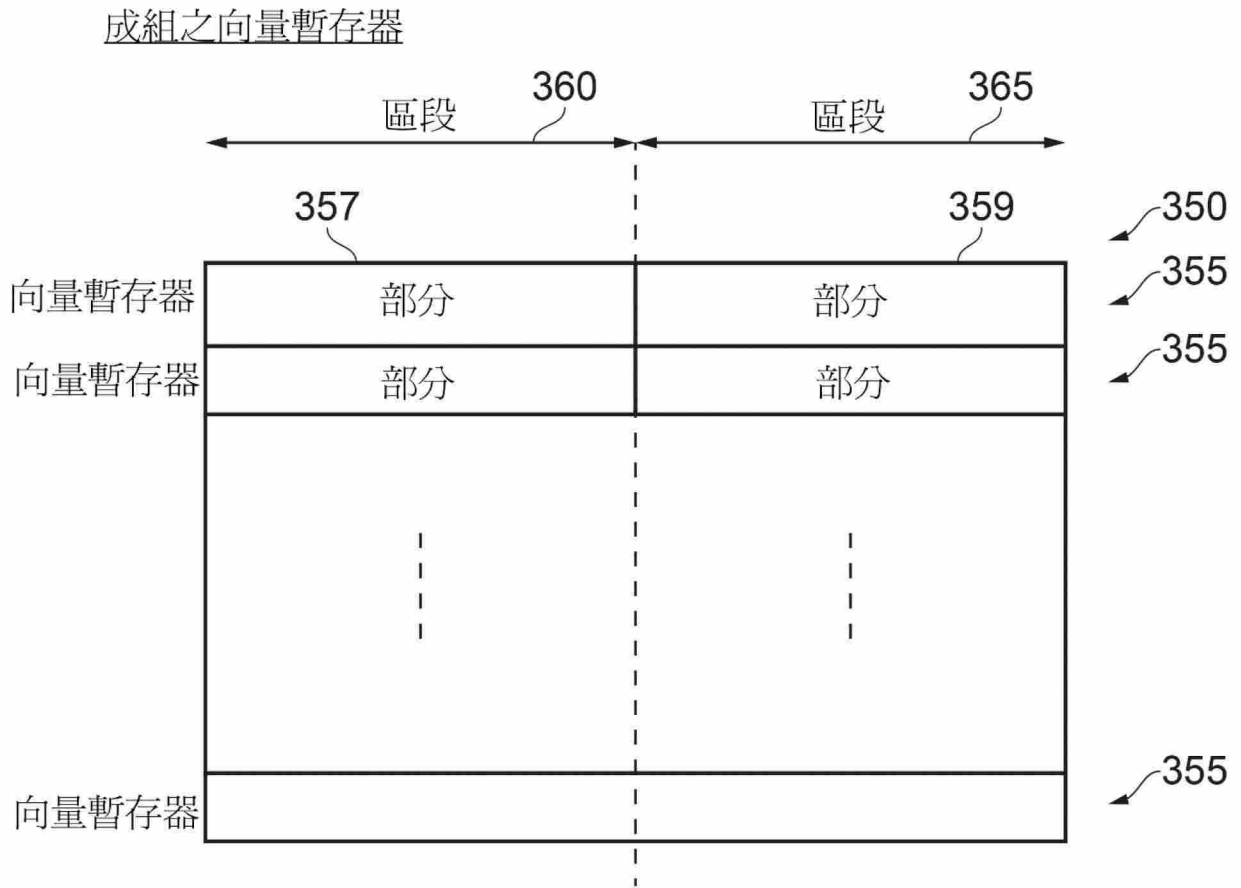
【圖5B】



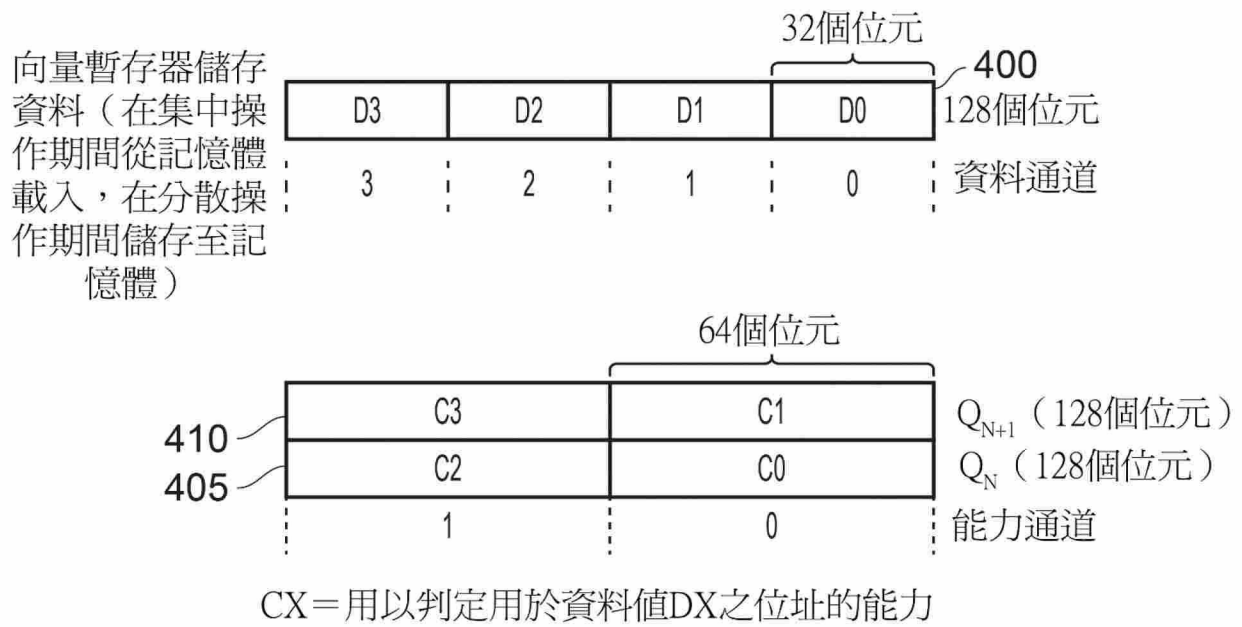
【圖6A】



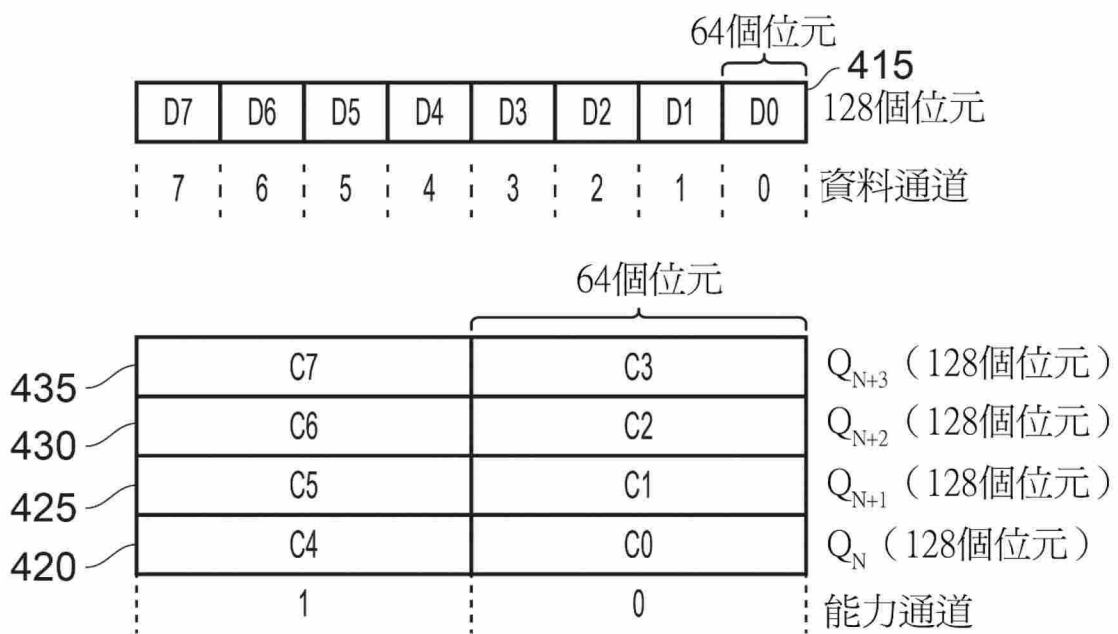
【圖6B】



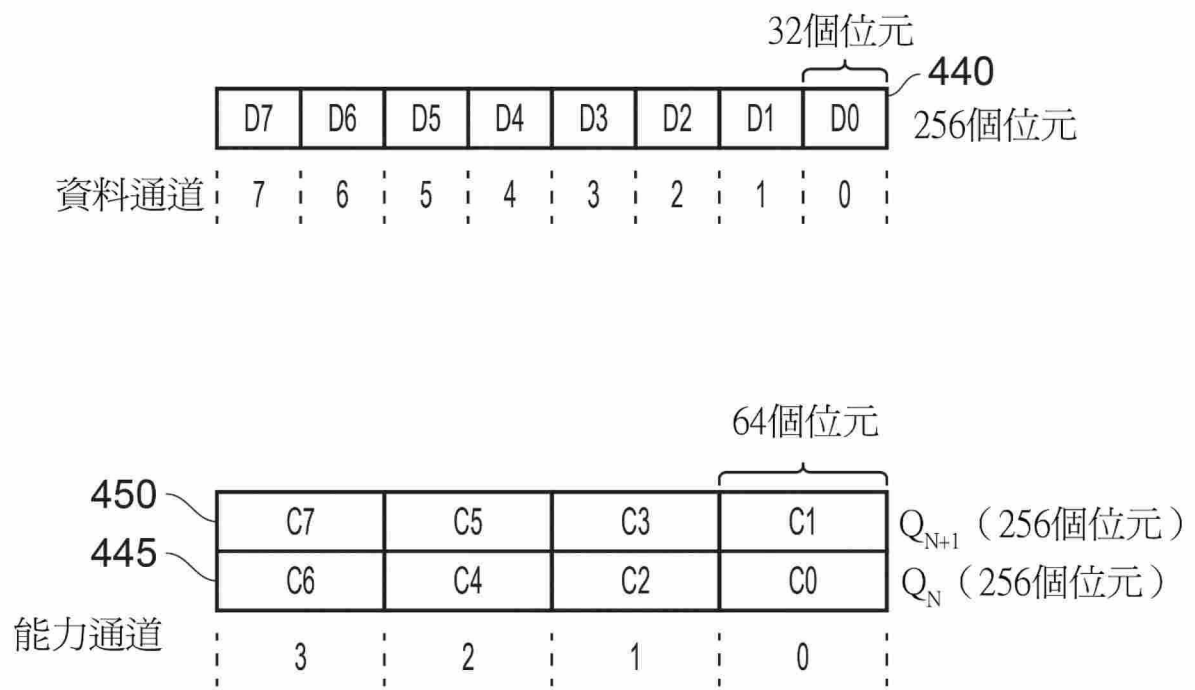
【圖7】



【圖8A】

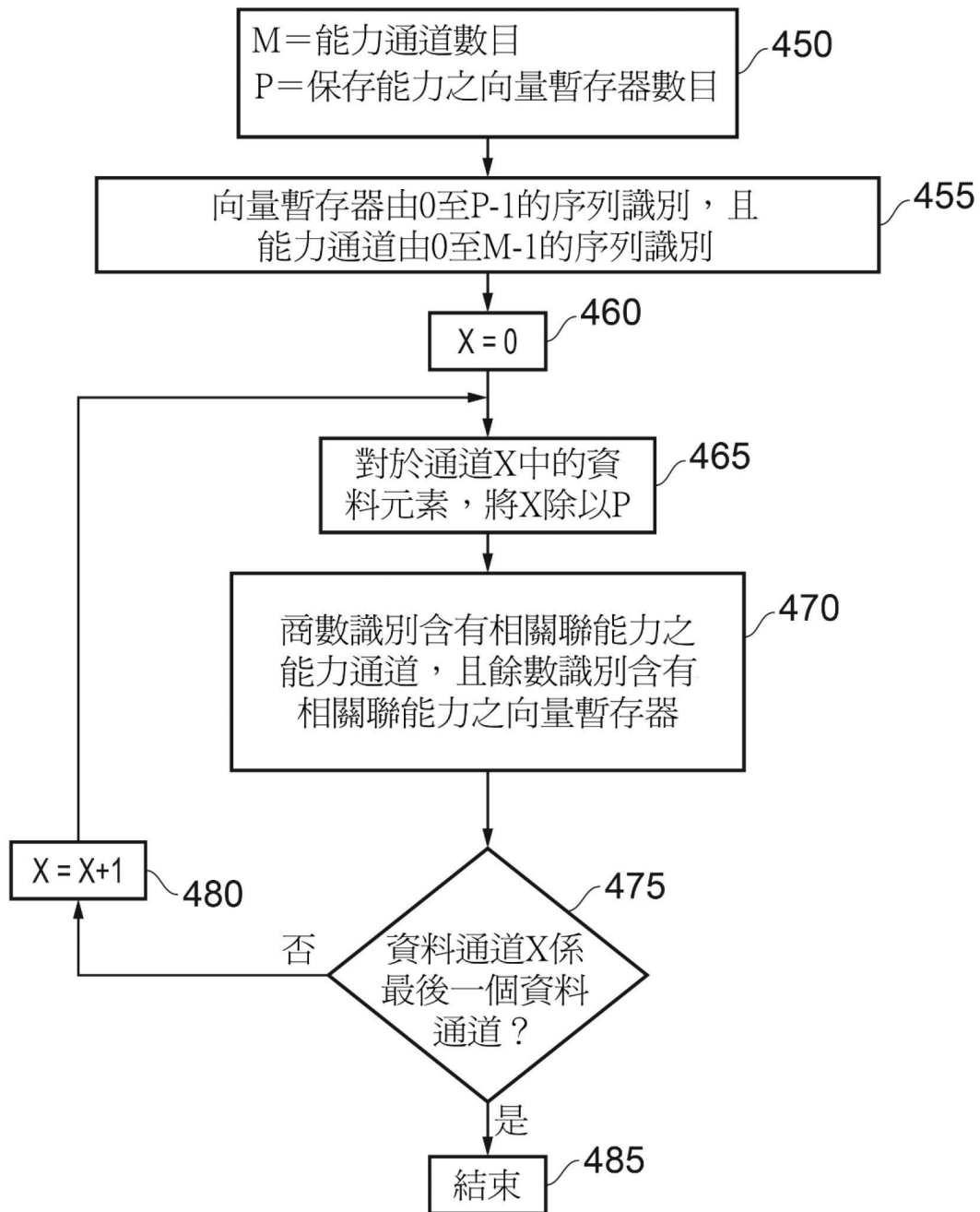


【圖8B】



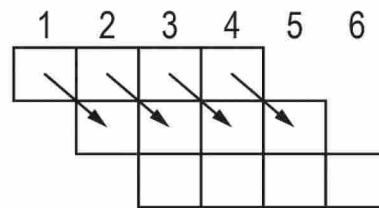
【圖8C】

判定各資料元素
之相關聯能力

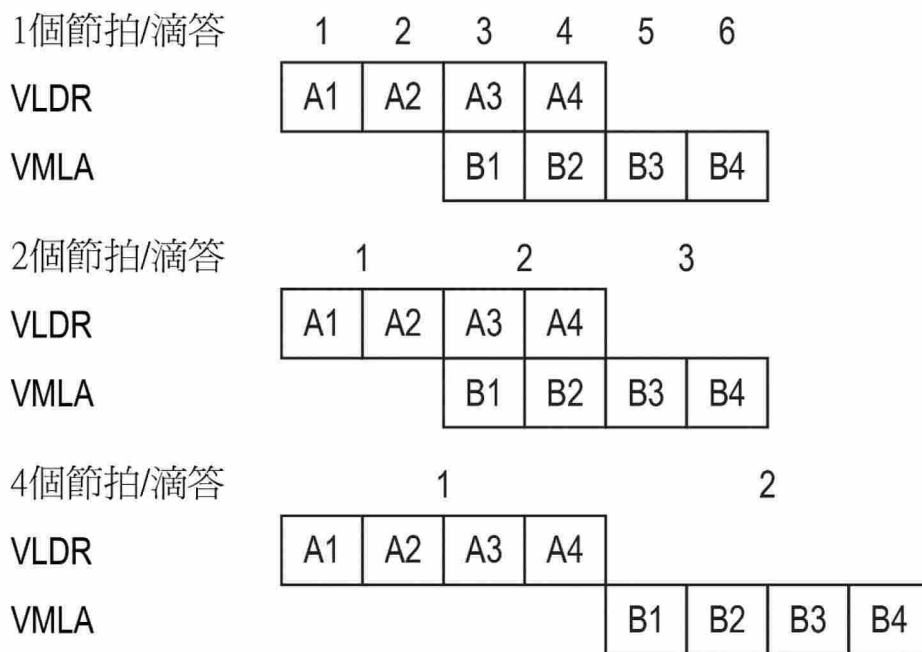


【圖9】

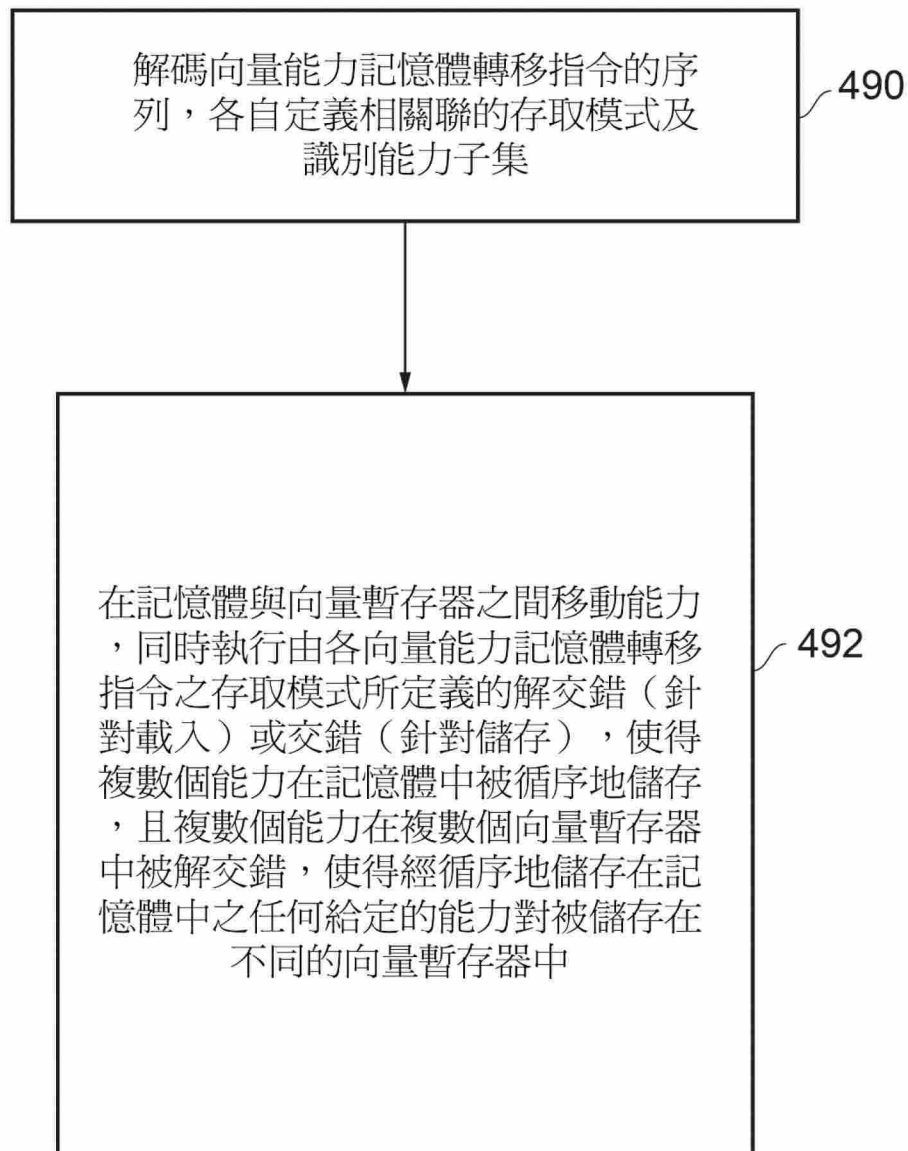
VLDR Q1, [R0], #16
VMUL Q0, Q1, Q2
VSHR Q0, Q0, #1



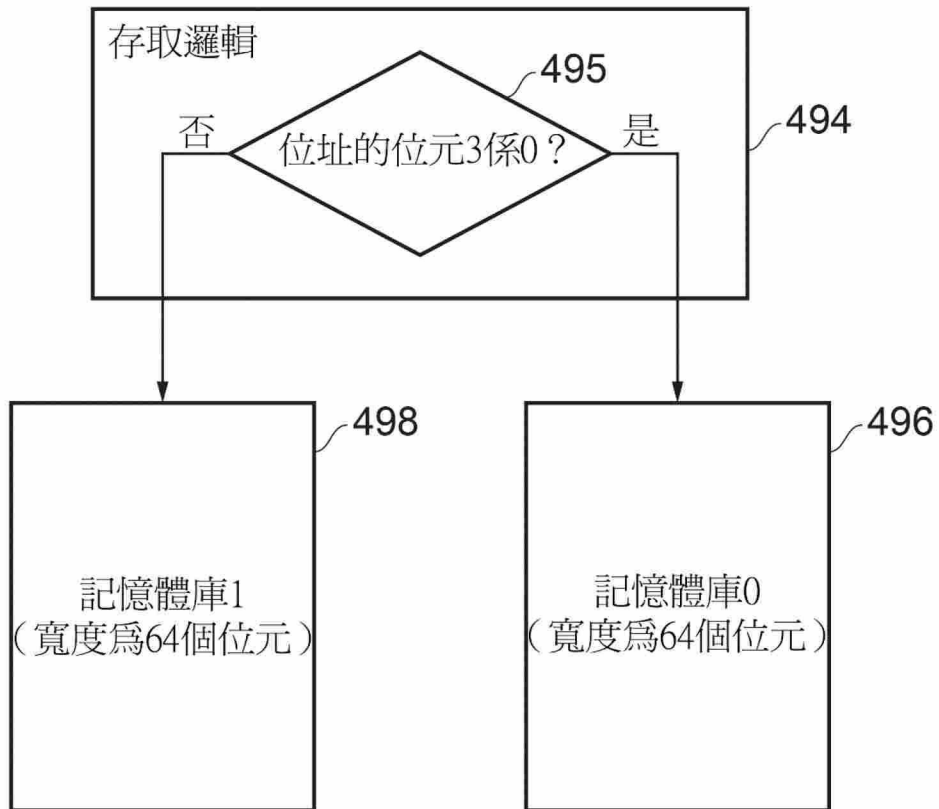
【圖10】



【圖11】

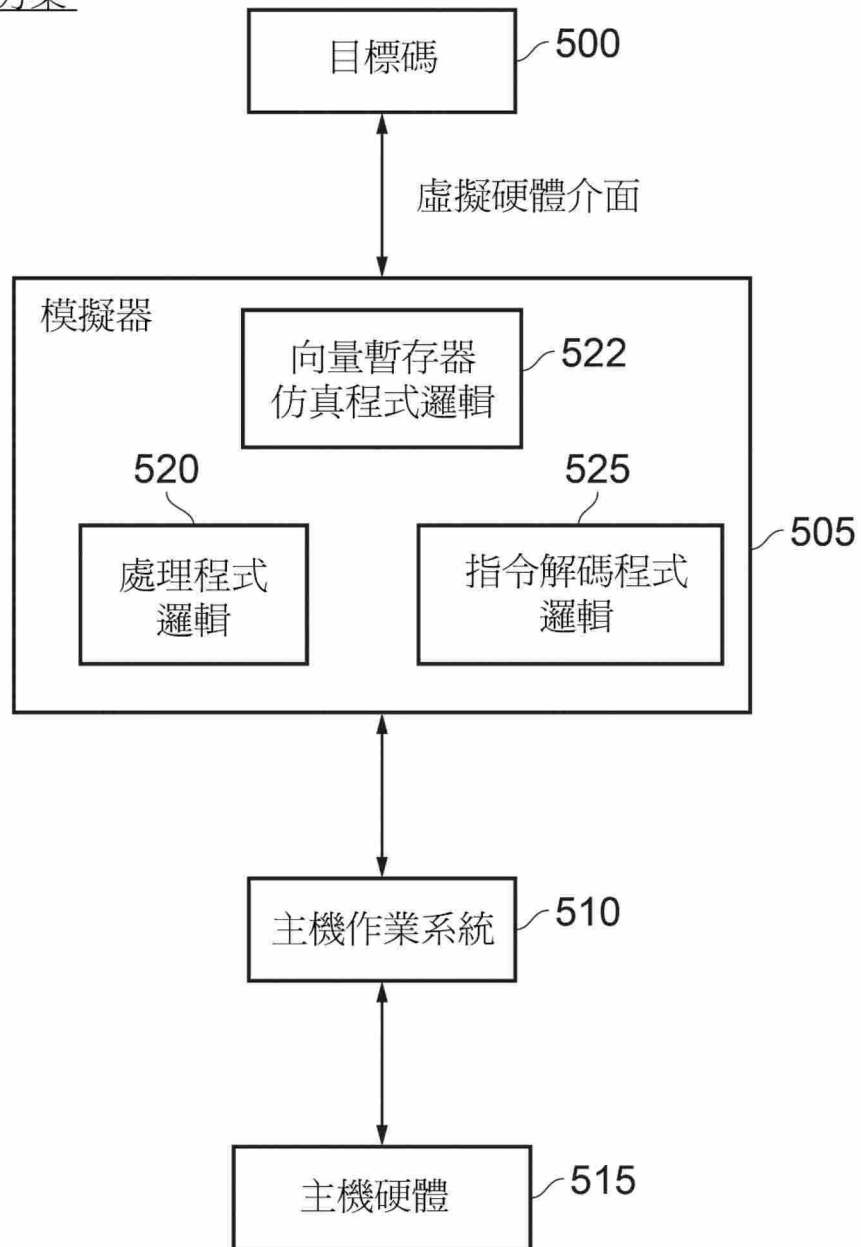


【圖12】



【圖13】

模擬器
實施方案



【圖14】