

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4886985号
(P4886985)

(45) 発行日 平成24年2月29日(2012.2.29)

(24) 登録日 平成23年12月16日(2011.12.16)

(51) Int. Cl.	F I
HO4N 11/04 (2006.01)	HO4N 11/04 Z
HO3M 7/30 (2006.01)	HO3M 7/30 Z
HO4N 7/26 (2006.01)	HO4N 7/13 Z

請求項の数 9 (全 12 頁)

(21) 出願番号	特願2004-502606 (P2004-502606)	(73) 特許権者	501263810
(86) (22) 出願日	平成15年4月14日 (2003.4.14)		トムソン ライセンシング
(65) 公表番号	特表2005-524346 (P2005-524346A)		Thomson Licensing
(43) 公表日	平成17年8月11日 (2005.8.11)		フランス国, 92130 イッシー レ
(86) 国際出願番号	PCT/US2003/011329		ムーリノー, ル ジャンヌ ダルク,
(87) 国際公開番号	W02003/094497		1-5
(87) 国際公開日	平成15年11月13日 (2003.11.13)		1-5, rue Jeanne d'Arc,
審査請求日	平成18年3月20日 (2006.3.20)		92130 ISSY LES
審判番号	不服2010-706 (P2010-706/J1)		MOULINEAUX, France
審判請求日	平成22年1月13日 (2010.1.13)	(74) 代理人	100077481
(31) 優先権主張番号	60/377,061		弁理士 谷 義一
(32) 優先日	平成14年5月1日 (2002.5.1)	(74) 代理人	100088915
(33) 優先権主張国	米国 (US)		弁理士 阿部 和夫
(31) 優先権主張番号	60/393,328	(74) 復代理人	100115624
(32) 優先日	平成14年7月2日 (2002.7.2)		弁理士 濱中 淳宏
(33) 優先権主張国	米国 (US)		最終頁に続く

(54) 【発明の名称】 クロマ・デブロッキングのための方法およびビデオコーデック

(57) 【特許請求の範囲】

【請求項 1】

ビデオデータのブロック変換符号化を用いて処理された画素データのデブロッキングの計算の複雑さを低減するための方法であって、

ブロック境界の両側に位置する少なくとも2つの画素のクロマ・レベルを示す信号の各々を受信するステップと、

前記少なくとも2つの画素のクロマ・レベルの間の数学的差分を計算するステップと、

前記数学的差分とデブロッキング・フィルタをかけるのに必要な最小のクロマ・ギャップを表す少なくとも1つの閾値とを比較するステップと、

前記数学的差分が前記閾値よりも大きい場合に、前記数学的差分に α 倍してかけられるデブロッキング・フィルタの強度を選択し、前記ブロック境界における前記少なくとも2つの画素を含む複数の隣接する画素に対し、条件付きフィルタをかけるステップと、

を含む方法。

【請求項 2】

前記ブロック境界の各側に条件付きフィルタをかける画素が、4つ存在し、前記画素が、前記ブロック境界に交差するラインに沿って位置する、請求項 1 に記載の方法。

【請求項 3】

前記少なくとも1つの閾値の値が、1である、請求項 1 に記載の方法。

【請求項 4】

前記条件付きフィルタをかけるステップが、境界に隣接する各画素に対して別個に行わ

10

20

れ、前記境界における全ての画素が、閾値の範囲外にあるブロックに対してのみフィルタをかけることが省略される、請求項 1 に記載の方法。

【請求項 5】

前記少なくとも 2 つの画素のうちの少なくとも 1 つを含む複数の隣接する画素を平均化するステップを更に含み、与えられたクロマ・レベル信号が、前記複数の隣接する画素のクロマ・レベルの平均を示す、請求項 1 に記載の方法。

【請求項 6】

前記境界における平均クロマが、前記閾値の範囲外にあるブロックに対してのみフィルタをかけることが省略される、請求項 5 に記載の方法。

【請求項 7】

量子化パラメータを受信するステップと、
前記量子化パラメータの値が、2.5 未満である場合のみ条件付きフィルタをかける、請求項 1 に記載の方法。

【請求項 8】

画素データを複数のブロック変換係数としてエンコードするエンコーダであって、前記エンコーダが、クロマ・レベルの間の数学的差分がデブロッキング・フィルタをかけるのに必要な最小のクロマ・ギャップを表す閾値よりも大きい場合のブロック境界のみにフィルタをかける条件付きデブロッキング・フィルタを備え、

前記条件付きデブロッキング・フィルタが、
ブロック境界の両側に位置する少なくとも 2 つの画素のクロマ・レベルを示す信号の各々を受信する受信手段と、

前記少なくとも 2 つの画素の前記クロマ・レベルの間の数学的差分を計算する計算手段と、

前記数学的差分と少なくとも 1 つの前記閾値とを比較する前記計算手段に応じた比較手段と、

前記数学的差分が少なくとも 1 つの前記閾値よりも大きい場合に、
前記数学的差分に応答してかけられるデブロッキング・フィルタの強度を選択するフィルタ強度手段と、

前記ブロック境界における前記少なくとも 2 つの画素を含む複数の隣接する画素に対して条件付きフィルタをかける前記比較手段に応じたフィルタ手段と、

を含むことを特徴とするエンコーダ。

【請求項 9】

再構成された画素データを生成するためにエンコードされたブロック変換係数をデコードするデコーダであって、クロマ・レベルの間の数学的差分がデブロッキング・フィルタをかけるのに必要な最小のクロマ・ギャップを表す閾値よりも大きい場合のブロック境界のみにフィルタをかける条件付きデブロッキング・フィルタを備え、

前記条件付きデブロッキング・フィルタが、
ブロック境界の両側に位置する少なくとも 2 つの画素のクロマ・レベルを示す信号の各々を受信する受信手段と、

前記少なくとも 2 つの画素の前記クロマ・レベルの間の数学的差分を計算する計算手段と、

前記数学的差分と少なくとも 1 つの前記閾値とを比較する前記計算手段に応じた比較手段と、

前記数学的差分が前記少なくとも 1 つの前記閾値よりも大きい場合に、
前記数学的差分に応答してかけられるデブロッキング・フィルタの強度を選択するフィルタ強度手段と、

前記ブロック境界における前記少なくとも 2 つの画素を含む複数の隣接する画素に対して条件付きフィルタをかける前記比較手段に応じたフィルタ手段と、

を含むことを特徴とするデコーダ。

【発明の詳細な説明】

10

20

30

40

50

【技術分野】

【0001】

(関連出願とのクロスリファレンス)

本出願は、2002年7月2日付で出願された「簡略化されたクロマ・デブロッキング・フィルタ(Simplified Chroma Deblocking Filter)」と題された米国仮出願第60/393328号の利益を主張するものであり、その開示内容全体を本明細書中に盛り込むものとする。更に、本出願は、2002年5月1日付で出願された「画素の輝度に基づくデブロッキングの簡略化(Deblocking Filter Simplification Based On Pixel Brightness)」と題された米国仮出願第60/377061号の利益を主張するものである。

10

【0002】

本発明は、ビデオ・エンコーダおよびビデオ・デコーダ(エンコーダおよびデコーダをまとめてコーデック(CODEC)と呼ぶ)に関し、特に、デブロッキング・フィルタを有するビデオ・コーデックに関する。

【背景技術】

【0003】

一般に、ビデオ・データは、ビットストリームの形式で処理され、転送される。一般に、ビデオ・エンコーダ(encoder:符号器)は、生データを圧縮するために、離散コサイン変換(DCT:Discrete Cosine Transform)等のブロック変換符号化を行う。一般に、このビデオ・エンコーダに対応するビデオ・デコーダ(decoder:復号器)は、例えば、逆離散コサイン変換(IDCT)等を行うことにより、ブロック変換を行ってエンコード(符号化)されたビットストリーム・データをデコード(復号化)する。

20

【0004】

デブロッキング(deblocking filter:非ブロック化)フィルタは、ブロックをベースとするデジタル・ビデオ圧縮システムと共に使用されることが多い。デブロッキング・フィルタを圧縮ループ内でかけ、このフィルタをエンコーダとデコーダと双方でかけるようにしてもよい。また、デブロッキング・フィルタを圧縮ループの後、デコーダのみでかけるようにしてもよい。

30

【0005】

通常、デブロッキング・フィルタは、低域通過フィルタをブロック変換符号化(例えば、DCT)および量子化が行われたブロックのエッジ境界(edge transition)にかけることにより行われる。デブロッキング・フィルタは、伸長された映像に存在する「ブロック歪(blockiness:濃淡のむら)」として知られるネガティブな視覚的影響を低減させることができるが、一般に、ビデオ・デコーダおよび/またはビデオ・エンコーダにおいて多量の複雑な計算を行うことが必要となる。従って、ブロックをベースとするデジタル・ビデオ圧縮コーデックにおける計算量を低減させることが望ましい。

【発明の開示】

40

【0006】

(発明の概要)

従来技術のこれらの欠点や短所、また、その他の欠点や短所を解決するべく、クロマ・デブロッキング・フィルタのためのシステムおよび方法が提供される。

【0007】

ブロック変換を用いて処理された画素データのデブロッキングのためのエンコーダ、デコーダ、およびこれらに対応する方法が開示される。エンコーダは、予め選択されたクロマ・レベルの間の数学的差分が閾値よりも大きい場合のブロック境界のみにフィルタをかける条件付きデブロッキング・フィルタを備えている。デコーダは、予め選択されたクロマ・レベルの間の数学的差分が閾値よりも大きい場合のブロック境界のみにフィルタをか

50

ける条件付きデブロッキング・フィルタを備えている。

【0008】

これらに対応するデブロッキングのための方法は、ブロック境界の各側に1つずつ存在する2つの画素のクロマ・レベルを示す信号を受信するステップと、両者のクロマ・レベルの間の数学的差分を計算するステップと、この数学的差分を閾値と比較するステップと、比較に応答して、前記数学的差分が前記少なくとも1つの閾値よりも大きい場合にブロック境界における画素と、この画素に隣接する画素に条件付きフィルタをかけるステップとを含んでいる。

【0009】

本発明のこれらの態様、特徴、および利点、また、その他の態様、特徴、および利点は、添付図面を参照しながら例示的な実施の形態についての以下の説明を読むことにより理解できるであろう。

10

【0010】

本発明は、例示的な図面に従ったクロマ・デブロッキング・フィルタを包含するものである。

【発明を実施するための最良の形態】

【0011】

一般に、デブロッキング・フィルタを実行するためには、ビデオ・デコーダおよび/またはビデオ・エンコーダにおいて多量の複雑な計算を行うことが必要となる。特定のエッジ境界 (edge transition) にフィルタをかけるかどうかを決定すること、また、このフィルタ処理を実行するためにどのような特定のフィルタが使用されるかということは、それぞれ、計算の複雑さや、視覚的に感じられる品質に対して大きな影響を与えるものである。

20

【0012】

ブロックをベースとするデジタル・ビデオ圧縮システムにおけるデブロッキング・フィルタの実行は、境界 (transition) における画素間のクロマ差の測度に基づいてブロック境界に低域通過(ローパス)フィルタまたはデブロッキング・フィルタをかけるかどうかを決定することにより簡略化する。従って、境界にデブロッキング・フィルタをかけることにより、視覚的に感じられる品質が改善するようないかなるものであれば、この境界に対するデブロッキング・フィルタを省略することにより、計算の複雑さを低減させることができる。

30

【0013】

本発明は、ブロック境界における各画素のクロマ差の測度に基づいて、この境界に低域通過フィルタをかけるかどうかを決定することにより、視覚的に感じられる品質に大きな影響を与えることなく、デブロッキング・フィルタの計算の複雑さを低減する。従って、ブロックをベースとするデジタル・ビデオ圧縮コーデックにおけるデブロッキングに係わる計算負荷が低減される。好ましい実施の形態では、この思想を発展させて、ギャップや差異の測度が所定の閾値よりも小さいエッジに対するクロマ・デブロッキングを省略することにより、1フレームのデブロッキングに要する処理の数を大幅に減らすことができる。閾値に満たない場合には、デブロッキングが行われることはない。

40

【0014】

ITU-T (国際電気通信連合 電気通信標準化部門) 勧告 H.263 ビデオ圧縮規格では、処理に使用される特定のデブロッキング・フィルタの強度は、所定のマクロブロックをエンコードするのに使用される量子化パラメータに依存している。提案されている ITU-T 勧告 H.264 | ISO/IEC (国際標準化機構/国際電気標準会議) 14496-10 AVC ビデオ圧縮規格(「H.264/AVC」)では、境界にフィルタをかけるかどうかや処理に使用されるフィルタの強度を決定するのに幾つかのファクター(要因)が使用される。これらのファクターとして、ブロックがイントラ符号化(intra-coded)されたものであるのか、またはインター符号化(inter-coded)されたものであるのか、ブロック内にゼロでない係数が存在しているか、エッジ(

50

e d g e : 端部) にかかる各ブロックにおける動きベクトルの差の度合い、エッジにかかる各画素の値の差の度合いが挙げられる。初めの3つのファクターは、デブロッキングを行う前に計算されるブロックをベースとする基準である。4番目のファクターは、実際の輪郭にぼけが生ずることを回避できるような画素のレベルで計算した基準を含んだものである。しかしながら、従来のアプローチには、ローパス・フィルタによる効果が得られないほどの小さいギャップを有するクロマ・エッジに対してフィルタをかけることを回避するための基準を含むことを考慮したものは存在しない。

【0015】

以下の説明は、単に、本発明の原理を示すためだけのものにすぎない。従って、当業者であれば、本願において明確な説明や図示が存在しない場合であっても、様々な変更を施して本発明の原理を実施することが可能であり、このような変更が本発明の精神および範囲に含まれることが理解できるであろう。更に、本明細書中に記載されている例、条件付きの文言の全ては、基本的に、読者が本発明の原理を理解できるようにするための、開示を目的としただけのものであることは明らかであり、また、技術の発展に寄与するような発明者による概念は、このような具体的に記載された例や条件に限定されることなく解釈されるべきである。また、本明細書中の本発明の原理、態様、実施の形態、具体例の記載の全ては、構造的な均等物、機能的な均等物の双方を包含するように意図されている。更に、このような均等物は、現在公知の均等物だけでなく、将来における均等物、つまり、構造に係わらず、同様の機能を果たすように開発されたものであれば、どのような要素をも含むように意図されている。

【0016】

従って、例えば、当業者であれば、本願のブロック図は、本発明の原理を実施する回路を示す概念図であることが理解できるであろう。同様に、フローチャート、流れ図、状態遷移図、擬似コード等は、何れもコンピュータにより読み取り可能な媒体において実質的に表される様々な処理を示すものであり、コンピュータやプロセッサがはっきりと図示されているかどうかに係わらず、コンピュータやプロセッサにより実行されるものである。

【0017】

図面において示されている様々な要素の機能は、専用のハードウェアにより提供されるものでもよく、適切なソフトウェアに関連付けられ、ソフトウェアを実行することが可能なハードウェアであってもよい。プロセッサにより機能が提供されるような場合には、単一の専用プロセッサにより機能が提供されるものでもよく、単一の共有プロセッサにより機能が提供されるものでもよく、また、複数の別個のプロセッサにより機能が提供されるものでもよく、このうち、幾つかのプロセッサが共有されたものであってもよい。更に、「プロセッサ」や「コントローラ」の用語を明示的に使用している場合であっても、ソフトウェアを実行することが可能なハードウェアのみに限定するように解釈されるべきものではなく、限定するものではないが、デジタル信号プロセッサ(DSP)ハードウェア、ソフトウェアを記憶するための読み出し専用メモリ(ROM)、ランダム・アクセス・メモリ(RAM)、更に、不揮発性記憶装置を暗示的に含むものとする。また、他のハードウェア、従来型ハードウェアおよび/または一般的なハードウェアも含まれる。同様に、図面に示す各スイッチは、概念的なものにすぎない。これらのスイッチの機能は、プログラム・ロジックの処理により実行されるものでもよく、専用のロジックを介して実行されるものでもよく、プログラム制御と専用のロジックとの連携により実行されるものでもよく、更に、マニュアルで実行されるものであってもよく、本明細書の内容に基づいて具体的な理解を得た発明の実施者が選択的に特定の技術を選択することが可能である。

【0018】

本願の請求の範囲において、特定の機能を実行するための手段として示す要素は、何れも、この機能を実行するものであれば、どのような方法で実行するものでも包含するように意図されており、例えば、a) 回路要素を組み合わせて機能を実行するもの、また、b) いかなる形態のソフトウェアをも包含するように意図されている。従って、ファームウェア、マイクロコード等、機能を実行するソフトウェアを実行するための適切な回路を組

10

20

30

40

50

み合わせたものも含まれる。このような請求の範囲により定義される発明は、記載された様々な手段により提供される機能が組み合わせられ、請求項が要求するようにまとめられるという事実に基づくものである。従って、出願人は、本願に示すものと同様の機能を提供する手段はどのようなものであっても均等物であると見做す。

【0019】

図1において、インループ・クロマ・デブロッキング・フィルタ(in-loop chroma deblocking filter)を有する例示的なエンコーダが参照符号100により概略的に示されている。このエンコーダ100は、ビデオ入力端子112を備え、このビデオ入力端子112は、サミング・ブロック(summing block)114の正の入力と信号通信するように結合されている。また、サミング・ブロック114は、整数変換を実行して各係数を生成する機能ブロック116に結合されている。ブロック116は、エントロピー符号化を実行して出力ビットストリームを生成するエントロピー符号化ブロック118に結合されている。更に、ブロック116は、インループ部120にスケーリング/逆変換ブロック(scaling and inverse transform block)122で結合されている。ブロック122は、サミング・ブロック124に結合され、また、サミング・ブロック124は、イントラ・フレーム予測ブロック(intra-frame prediction block)126に結合されている。イントラ・フレーム予測ブロック126は、スイッチ127に切り替え可能に結合され、スイッチ127は、サミング・ブロック124の第2の入力に結合されている。

10

20

【0020】

サミング・ブロック124の出力は、条件付きデブロッキング・フィルタ(conditional deblocking filter)140に結合されている。デブロッキング・フィルタ140は、フレーム記憶(frame store)128に結合されている。フレーム記憶128は、動き補償ブロック130に結合され、動き補償ブロック130は、スイッチ127の第2の代替入力(alternate input)に結合されている。更に、ビデオ入力端子112は、動きベクトルを生成する動き推定ブロック(motion estimation block)119に結合されている。デブロッキング・フィルタ140は、動き推定ブロック119の第2の入力に結合されている。動き推定ブロック119の出力は、動き補償ブロック130と共に、エントロピー符号化ブロック118の第2の入力に結合されている。

30

【0021】

更に、ビデオ入力端子112は、コーダ(符号化)制御ブロック160に結合されている。コーダ制御ブロック160は、各ブロック116、118、119、122、126、130、および140の制御入力に結合され、エンコーダ100の処理を制御するための制御信号を生成する。

【0022】

図2を参照すると、インループ・クロマ・デブロッキング・フィルタを有する例示的なデコーダが参照符号200により示されている。デコーダ200は、入力ビットストリームを受信するためのエントロピー復号化ブロック210を備えている。復号化ブロック210は、インループ部220にスケーリング/逆変換ブロック222で係数を生成するように結合されている。ブロック222は、サミング・ブロック224に結合され、サミング・ブロック224は、イントラ・フレーム予測ブロック226に結合されている。イントラ・フレーム予測ブロック226は、切り替え可能にスイッチ227に結合され、スイッチ227は、サミング・ブロック224の第2の入力に結合されている。

40

【0023】

サミング・ブロック224の出力は、出力画像を生成する条件付きデブロッキング・フィルタ240に結合されている。デブロッキング・フィルタ240は、フレーム記憶228に結合されている。フレーム記憶228は、動き補償ブロック230に結合され、動き補償ブロック230は、スイッチ227の第2の代替入力に結合されている。更に、エン

50

トロピー復号化ブロック 210 は、動きベクトルを生成するために、動き補償ブロック 230 の第 2 の入力に結合されている。

【0024】

更に、エントロピー復号化ブロック 210 は、入力を生成するために、デコーダ制御ブロック 262 に結合されている。デコーダ制御ブロック 262 は、各ブロック 222、226、230、および 240 の制御入力に結合され、制御信号の通信を行い、デコーダ 200 の処理を制御する。

【0025】

図 3 を参照すると、後処理クロマ・デブロッキング・フィルタを有する例示的なデコーダが参照符号 300 により概略的に示されている。デコーダ 300 は、入力ビットストリームを受信するためのエントロピー復号化ブロック 310 を備えている。復号化ブロック 310 は、インルーブ部 320 にスケーリング/逆変換ブロック 322 で係数を生成するように結合されている。ブロック 322 は、サミング・ブロック 324 に結合され、サミング・ブロック 324 は、イントラ・フレーム予測ブロック 326 に結合されている。イントラ・フレーム予測ブロック 326 は、切り替え可能にスイッチ 327 に結合され、スイッチ 327 は、サミング・ブロック 324 の第 2 の入力に結合されている。

10

【0026】

サミング・ブロック 324 の出力は、出力画像を生成する条件付きデブロッキング・フィルタ 340 に結合されている。更に、サミング・ブロック 324 は、フレーム記憶 328 に結合されている。フレーム記憶 328 は、動き補償ブロック 330 に結合され、動き補償ブロック 330 は、スイッチ 327 の第 2 の代替入力に結合されている。更に、エントロピー復号化ブロック 310 は、動きベクトルを生成するために、動き補償ブロック 330 の第 2 の入力に結合されている。

20

【0027】

更に、エントロピー復号化ブロック 310 は、入力を生成するために、デコーダ制御ブロック 362 に結合されている。デコーダ制御ブロック 362 は、各ブロック 322、326、330、および 340 の制御入力に結合され、制御信号の通信を行い、デコーダ 300 の処理を制御する。

【0028】

図 4 を参照すると、例示的なクロマ・デブロッキング・フィルタの処理が参照符号 400 により概略的に示されている。処理 400 は、開始ステップ 410 を含み、制御が次の入力ステップ 412 に進むと、ブロック境界の両側に隣接する二つの画素のクロマ・レベルの受信が行われる。制御が入力ステップ 412 から次のステップ 414 に進むと、二つの画素のクロマ・レベルの間の距離測度が計算される。制御がステップ 414 から次の決定ステップ 416 に進むと、クロマ距離測度と閾値との比較が行われる。距離測度が閾値よりも大きくない場合には、デブロッキング・フィルタが行われることなく、制御が終了ステップ 424 に進む。距離測度が閾値よりも大きい場合には、制御がステップ 416 から機能ステップ 420 に進み、異なる測度に応答してかけられるデブロッキング・フィルタの強度が選択される。制御がステップ 420 から次のステップ 422 に進むと、閾値の比較に応答してかけられるブロック境界における最初の二つの画素を含む複数の隣接する画素に対して条件付きフィルタがかけられる。最後に、制御がステップ 422 から終了ステップ 424 に進む。

30

40

【0029】

本発明の実施の形態における処理では、画像やビデオの圧縮システムにおけるデブロッキング・フィルタの計算の複雑さは、デブロッキング・フィルタを行わないことおよび/または所定のブロックの境界の境界における画素、またはその近傍における画素のクロマ・レベルの値の差異測度に適用される条件に応答して、このブロックに対するフィルタ強度を減少させることにより低減する。境界の両側のクロマ信号レベルが非常に近似しており、ローパス・フィルタにより大きな変化が起こらないような場合には、クロマ成分に対してデブロッキング・フィルタをかけることが行われないう場合は、フィルタの強度が減少させ

50

られる。つまり、このような領域では、デブロッキング・フィルタをかける場合には、追加的な計算が必要となるであろうが、自然人である視聴者が感じることのできるビデオ品質の十分な改善は得ることができないであろう。

【0030】

好ましい実施の形態においては、フィルタをかけるか、フィルタをかけないかを決定することは、例えば、H.264/AVC圧縮規格において使用されているようなデブロッキング・フィルタの決定を行うための他の基準を用いるシステムに組み込まれている。例示的な構成においては、境界に適用されるデブロッキング・アルゴリズムにおいては、3つのステップが進行する。1つのステップでは、アルゴリズムにより、現在対象となっている境界のフィルタを行うかどうか決定される。フィルタを行うことが決定された場合には、別のステップで、かけられるフィルタ、つまり、フィルタの強度が選択される。また、別のステップでは、フィルタ処理自体を開始し、ブロック・エッジの周辺の特定の数の画素の値が、この境界をスムーズにするために変更される。

10

【0031】

2つのブロックPおよびQの間のエッジに渡るライン（行）またはロウ（列）からなる1つの境界に対してフィルタをかける際に関係する例示的な一組（8つ）の画素を以下の表示により表す。

【表1】

p_3	p_2	p_1	p_0	q_0	q_1	q_2	q_3
-------	-------	-------	-------	-------	-------	-------	-------

20

ブロック・エッジは、 p_0 および q_0 の間に位置する。現在のH.264/AVCの基準では、クロマ境界にフィルタをかけるべき場合は、以下の場合のみである。

$|p_0 - q_0| < \theta$ を満たし、 $|p_0 - p_1| < \theta$ を満たし、 $|q_0 - q_1| < \theta$ を満たす

および θ は、両方とも量子化ステップに依存する閾値である。これらの条件は、オブジェクトの実際の輪郭をデブロッキングするのを避けるように意図された条件である。実際の輪郭は、境界がより強いいため、ブロックアーティファクト (block artifacts) とは区別する。

30

【0032】

しかしながら、これらの基準には、エッジに交差する画素の値の差異の度合いが、フィルタによりスムーズにされるために十分に大きいものであるかどうかをチェックするような基準は存在しない。従って、多くの場合、 p_0 と q_0 との差異が小さいところでは、フィルタをかけた後にも、フィルタをかける前のものと非常に近似したものとなったので、このようなタイプのデブロッキングは有効ではなかった。このような場合、クロマ信号に関し、大抵は、アルゴリズムにより必要となった計算は、全て、視覚品質の点で、価値のある利点を生み出すようなことがなかった。

40

【0033】

本発明の実施の形態は、カラー・画像をデブロッキングするのに必要な計算の数をエッジに交差する画素クロマ成分の値の間の距離測度の最低度合いについての条件を設定することにより低減している。1つの例示的な距離測度は、数学的差分であるが、関連する技術分野の当業者であれば、用途に応じた設計基準を満たす別の距離測度を考えることができるであろう。ギャップが非常に小さく、スムーズにするためのフィルタにより大きな変化が得られないようなクロマ境界は全て、デブロッキング・フィルタが省略される。この基準は、以下のように表される。

距離 (クロマ値 (p_0) - クロマ値 (q_0)) $> d_{min}$

50

閾値 d_{min} の値は、デブロッキング・フィルタをかけるのに必要な最小のクロマ・ギャップを表す。色信号の二つのクロマ成分が共にフィルタをかけられた場合、画素 P_0 および Q_0 の各クロマ値の間の単一のベクトル距離が計算される。色信号の二つのクロマ成分に対してフィルタを別々にかけた場合、この基準は、別個の処理において、1次元距離により、各成分に対して適用される。

【0034】

例として、YUV信号のクロマ成分のデブロッキングに適用される基準は、別個に処理が行われる場合、以下のように表される。

$$\begin{aligned} |U(P_0) - U(Q_0)| &> d_{min} \\ |V(P_0) - V(Q_0)| &> d_{min} \end{aligned}$$

10

使用される距離は、L1ノルム(L1 norm)に対応する。実験結果によれば、視覚品質の最小の低下を $d_{min} = 1$ と設定した場合、計算を大幅に減らすことができる。代替的な実施の形態においては、他の距離測度および/またはより大きな値の d_{min} を採用し、これにตอบสนองして、複雑さをより大幅に低減することも可能である。

【0035】

この基準は、色成分(即ち、Y、U、およびV)の全てに対して適用されるのではなく、一般に、画素値が低ダイナミック範囲にあるために影響を受けるクロマ成分(即ち、UおよびV)のみに適用される。ルミナンス(即ち、Y)成分のデブロッキングを複雑にすることは価値あることではない。

20

【0036】

本発明の一実施の形態においては、クロマ成分にフィルタをかけるか、フィルタをかけないかを決定することは、例えば、H.264/AVC圧縮規格において使用されているようなデブロッキング・フィルタの決定を行うための他の基準を用いるシステムに組み込まれている。この実施の形態においては、基本となるH.264/AVCの条件と本発明に開示された追加の条件の双方を満たした境界のみにフィルタがかけられる。

【0037】

H.264/AVC JM2.1リファレンス・ソフトウェアに適用した場合、本発明は、クロマ成分にフィルタをかける際の複雑さを60%低減した。これは、計算の全体の数の30%に相当する。この場合、 $|p_0 - q_0|$ の値が既に存在したため、新たに追加された比較は1つだけであった。デコードされた画像に対する視覚的影響は、一般的な表示条件の下では、専門家でない視聴者には気が付くことができなであろうと推定されている。例えば、量子化パラメータ(QP)が約24よりも大きな高圧縮レンジの場合にのみ、専門家の視聴者によりテスト系列(test sequences)の幾つかについてのわずかな品質の低下が認められた。

30

【0038】

つまり、条件付きのデブロッキング・フィルタをかける際の新たな基準は、決定プロセスに係わる処理の数を増加させるが、幾つかのライン境界においてフィルタをかけないと決定した場合に計算が減らされるため、計算の複雑さが全体として低減されることになる。実験によれば、処理を減らすことにより、視覚的品質が大幅に低下するようなことがないことが明らかになっている。

40

【0039】

本発明のこれらの特徴および利点、更に、その他の特徴および利点は、本明細書の開示内容に基づいて、関連する技術分野の当業者であれば、容易に理解することができるであろう。本発明の原理は、ハードウェア、ソフトウェア、ファームウェア、特定用途プロセッサ、またはこれらを組み合わせた様々な形態で実行可能であることが理解できよう。

【0040】

本発明の原理は、ハードウェアとソフトウェアとを組み合わせることにより実行される

50

ことが最も好ましい。更に、ソフトウェアは、プログラム記憶装置に具体的な形態に実現されたアプリケーション・プログラムとして実行されることが好ましい。アプリケーション・プログラムは、好ましいアーキテクチャーを有するコンピュータに対してアップロードされ、このコンピュータにより実行可能なものであってもよい。好ましくは、コンピュータは、1つ以上の中央処理装置(CPU)、ランダム・アクセス・メモリ(RAM)、入出力(I/O)インタフェースを備えるコンピュータ・プラットフォーム上で実行される。このコンピュータ・プラットフォームは、オペレーション・システムとマイクロインストラクション・コードを更に備えるものであってもよい。本明細書において記載された様々な処理および機能は、マイクロインストラクション・コードの一部であってよいし、アプリケーション・プログラムの一部であってよいし、これらを組み合わせたものであってもよいし、また、CPUにより実行されるものであってもよい。更に、コンピュータ・プラットフォームには、追加のデータ記憶装置や、印刷機等、周辺機器を結合するようにしてもよい。

10

【0041】

更に、添付図面に描かれた構成要素としてのシステム・コンポーネントおよび方法の幾つかは、好ましくはソフトウェアの形態で実行されるため、システム構成要素間、または処理機能ブロック間の実際の結合は、本発明の実施の形態のプログラムの作成法により異なるものであることが理解できよう。本明細書の開示内容に基づいて、関連する技術分野の当業者であれば、本発明の構成で実施すること、また、同様の構成で実施することが可能であろう。

20

【0042】

添付図面を参照して例示的な実施の形態を説明したが、本発明はこのような具体的な実施の形態に限定されるものではなく、関連する技術分野の当業者であれば、このような実施の形態に対し、本発明の範囲または精神を逸脱することなく、様々な変形、変更が可能であることが理解できるであろう。このような変形、変更は全て、請求の範囲に記載された本発明の範囲に含まれるように意図されたものである。

【図面の簡単な説明】**【0043】**

【図1】 図1は、インループ・クロマ・デブロッキング・フィルタを有する例示的なエンコーダのブロック図である。

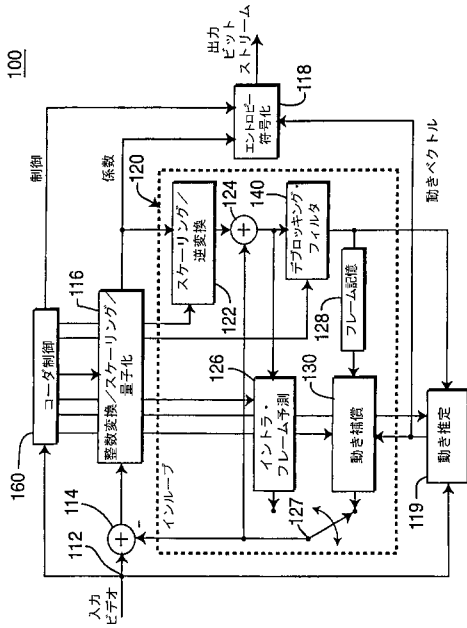
30

【図2】 図2は、図1のエンコーダと共に使用することができるインループ・クロマ・デブロッキング・フィルタを有する例示的なデコーダのブロック図である。

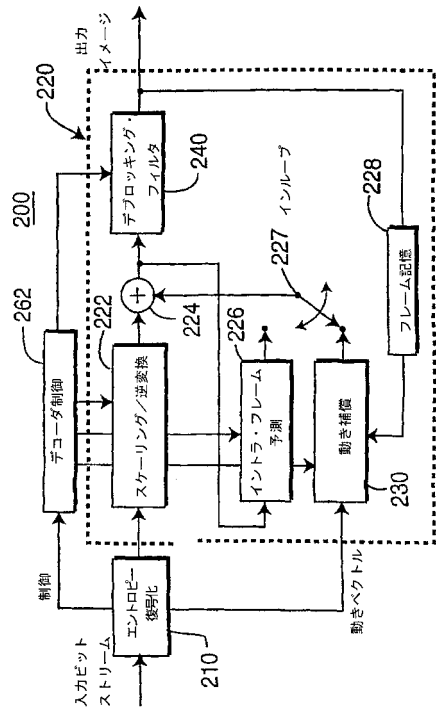
【図3】 図3は、後処理クロマ・デブロッキング・フィルタを有する例示的なデコーダのブロック図である。

【図4】 図4は、本発明の原理に従ったクロマ・デブロッキング・フィルタの流れ図である。

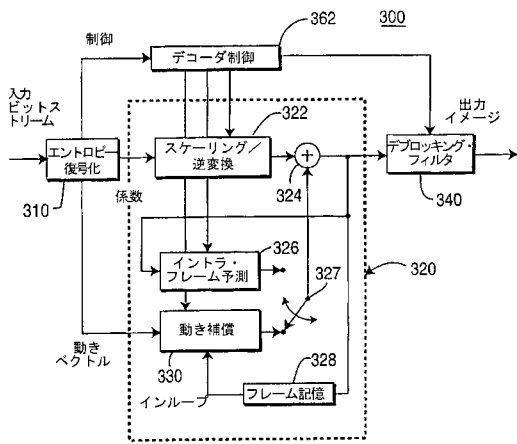
【図 1】



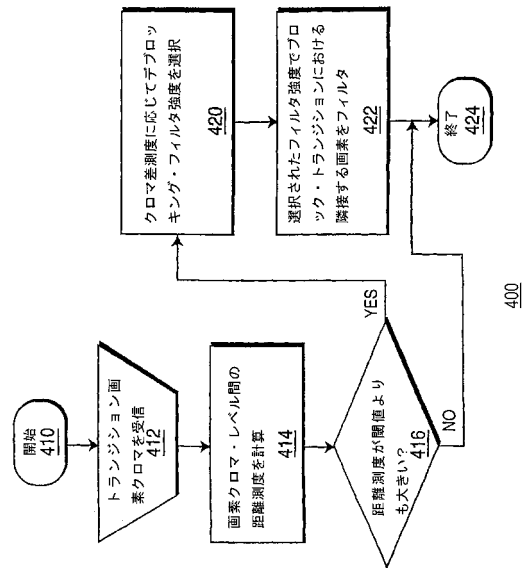
【図 2】



【図 3】



【図 4】



フロントページの続き

(31)優先権主張番号 10/364,429

(32)優先日 平成15年2月11日(2003.2.11)

(33)優先権主張国 米国(US)

(74)復代理人 100128015

弁理士 堀田 誠

(72)発明者 ゴミラ, クリステイナ

アメリカ合衆国 ニュージャージー州 プリンストン チェストナット・コート 25シー

合議体

審判長 藤内 光武

審判官 小池 正彦

審判官 徳 田 賢二

(56)参考文献 特開平4 - 180381 (JP, A)

特開平11 - 215500 (JP, A)

特開平10 - 70717 (JP, A)