（此處由本局於收文時黏貼條碼）

750850

發明專利說明書200422718

（本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※申請案號：92136269

※申請日期：92 年 12 月 19 日　　※IPC 分類：G02F 1/136, 1/1343
H01L 27/14

壹、發明名稱：

(中) 光電基板之製造方法、光電裝置之製造方法、光電裝置

(外) 電気光学基板の製造方法、電気光学装置の製造方法、電気光学装置

貳、申請人：(共 1 人)

1.姓　名：（中）精工愛普生股份有限公司
（英）SEIKO EPSON CORPORATION
代表人：（中）1.草間三郎
（英）
地　址：（中）日本國東京都新宿區西新宿二丁目四番一號
（英）
國籍：（中英）日本　JAPAN

參、發明人：(共 1 人)

1.姓　名：（中）安川昌宏
（英）YASUKAWA, MASAHIRO
地　址：（中）日本國長野縣諏訪市大和三丁目三番五號　精工愛普生股份有限公司內
（英）日本国長野県諏訪市大和三丁目３番５號　セイコーエプソン株式会社内

肆、聲明事項：

◎本案申請前已向下列國家（地區）申請專利□主張國際優先權：
【格式請依：受理國家（地區）；申請日；申請案號數　順序註記】
1.日本　；2002/12/20；2002-369951 ☑有主張優先權

（此處由本局於收文時黏貼條碼）

750850

發明專利說明書200422718

（本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※申請案號：92136269

※申請日期：92 年 12 月 19 日　　※IPC 分類：G02F 1/136, 1/1343
H01L 27/14

壹、發明名稱：

(中) 光電基板之製造方法、光電裝置之製造方法、光電裝置

(外) 電気光学基板の製造方法、電気光学装置の製造方法、電気光学装置

貳、申請人：(共 1 人)

1.姓　名：（中）精工愛普生股份有限公司
（英）SEIKO EPSON CORPORATION
代表人：（中）1.草間三郎
（英）
地　址：（中）日本國東京都新宿區西新宿二丁目四番一號
（英）
國籍：（中英）日本　JAPAN

參、發明人：(共 1 人)

1.姓　名：（中）安川昌宏
（英）YASUKAWA, MASAHIRO
地　址：（中）日本國長野縣諏訪市大和三丁目三番五號　精工愛普生股份有限公司內
（英）日本国長野県諏訪市大和三丁目３番５號　セイコーエプソン株式会社内

肆、聲明事項：

◎本案申請前已向下列國家（地區）申請專利□主張國際優先權：
【格式請依：受理國家（地區）；申請日；申請案號數　順序註記】
1.日本　；2002/12/20；2002-369951 ☑有主張優先權

（1）

玖、發明說明

【發明所屬之技術領域】

本發明係關於適用 Silicon On Insulator（以下略記爲[SOI]）技術之光電基板之製造方法，光電裝置之該製造方法，以及光電裝置液晶裝置之構成。

【先前技術】

例如，在使用薄膜電晶體（以下略稱爲 TFT）之有源矩陣驅動方式之光電裝置之中係當光照射至設置在各畫素之畫素切換用之 TFT 的通道範圍時，由根據光的激起而有光漏電流發生，TFT 之特性產生變化之情況，特別是，對於針對在投影氣之光閥用之光電裝置的情況係因入射光的強度高，故針對在 TFT 之通道範圍或其週邊範圍，將入射光進行遮光之情況則變爲重要，而在此，以往係根據規定設置在對向基板之各畫素開口範圍之遮光膜，或針對在 TFT 陣列基板上通過 TFT 之上方的同時，根據由 Al（鋁）等金屬膜而成之資料線，將有關之通道範圍或其週邊範圍進行遮光地構成著。

並且，特別是，對於針對在 TFT 陣列基板上之 TFT 的下側亦有設置例如由高融點金屬而成之遮光膜的情況，而如此，如對於 TFT 的下側亦有設置遮光膜，對於藉由錂鏡組合複數光電裝置來構成一個光學系統之情況，將可防範從其他光電裝置通過錂鏡等之投射光等返回光射入至該光電裝置之 TFT 情況於未然。

（2）

[日本專利文獻 1]

日本特開平 4-133033 號公報

【發明內容】

[欲解決發明之課題]

作爲製造如此之 TFT 的技術，SOI 技術則被眾所週知，而 SOI 技術係從具有可謀求元件之高速化或低消耗電力畫，高集成化等之利點情況，例如則爲被理想適用於光電裝置之技術，而在貼合由形成遮光層及絕緣體層於基板上而成之支撐基板與，包含由單結晶矽等而成之單結晶半導體層之裝置形成層，並由進行研磨之方法形成薄膜單結晶半導體層，而其薄膜單結晶半導體層適用於例如液晶驅動用之 TFT。

並且，對於適用薄膜單結晶半導體層於液晶驅動用之 TFT 等之電晶體元件之情況係根據將圖案化之薄膜單結晶半導體層進行濕蝕刻之方法或，將薄膜單結晶半導體層進行氧化來作爲氧化膜後，將其氧化膜進行濕蝕刻之方法等，進行構成電晶體元件之薄膜單結晶半導體層之膜厚的控制。

但，針對在上述薄膜單結晶半導體層之膜厚控制工程係在將氧化膜進行濕蝕刻時，在薄膜單結晶半導體層之非形成範圍之中係貼合界面，更加地支撐基板側之絕緣體層則被進行蝕刻，並更加地亦有侵蝕至其下層之遮光層的情況，並有無法充分發揮原有之遮光性能等之不良情況發生

（3）

。

本發明係爲有鑑於上述問題所作之構成，其目的爲提供針對在適用SOI技術，並形成遮光膜於基板表面之光電裝置，可高產率製造得到高信賴性之光電基板之方法，而更爲詳細則是以提供由使用遮光層之情況來得到優越遮光性之同時，此遮光層不易針對在製造處理上，被侵蝕等之不良狀況發生之光電基板之製造方法與，採用此之光電裝置之製造方法之情況作爲目的，另外，其目的爲提供由上述製造方法製造所得到，信賴性優越之光電裝置。

爲了解決上述課題，本發明之光電基板之製造方法係爲由貼合支撐基板與，具備半導體層之半導體基板而成之複合基板的光電基板之製造方法，其特徵爲包含由規定圖案形成遮光層於支撐基板上之工程與，形成絕緣體層於前述規定圖案之遮光層上的工程與，由規定圖案形成半導體層於前述絕緣體層上之工程與，將前述半導體層之一部分進行氧化來形成氧化層之工程與，去前述除氧化層之工程，並將前述氧化層的厚度作爲比絕緣體層還小之情況。

當根據如此之製造方法時，爲了控制半導體層之層厚，故將半導體層之一部分進行氧化，並包含去除此之工程，而此時，因將氧化半導體層之一部所形成之氧化層（以下亦將此稱爲犧牲氧化層）之膜厚作爲比絕緣體層之層厚還薄，故針對在該氧化層之去除工程，即使對於位置在半導體層之非形成範圍之絕緣體層被侵蝕之情況，也不會有該絕緣體層全體被蝕刻（或去除）之情況，至少沒有遮光

層被侵蝕之虞，將成爲充分賦予根據該遮光膜形成之遮光性之情況，隨之，將可成爲產率高地製造不良情況少之高信賴性的光電基板，然而，具體而言，如在前述半導體層之非形成範圍，且將前述之氧化層之膜厚作爲比絕緣體層之層厚還薄之構成，該遮光層將可針對在氧化膜去除工程更一層確實防止被侵蝕之情況發生。

然而，在形成前述半導體層之後，將可進行包含將前述半導體層圖案化之工程與，將其規定圖案之半導體層之一部氧化來形成氧化層之工程的構成，另外，在去除前述氧化層之工程之後，亦可進行包含將前述半導體層之一部分氧化來形成閘道氧化層之工程的構成。

更加地，可作爲形成氮化矽膜或氮化氧化矽膜於前述遮光層與前述絕緣體層之間的構成，而有關之氮化矽膜或氮化氧化矽膜係因可緻密地形成，故可顯著降低氧或水分等之氧化種之透過率，即，因氧或水分等之氧化種係不易透過緻密之氮化矽膜或氮化氧化矽膜，故可防止乃至控制遮光膜氧化之情況，並可更一層提升該遮光性能，並且，在本發明之中係因在其遮光層上，將形成在氮化矽膜或氮化氧化矽膜之絕緣體層層厚，作爲比上述犧牲氧化層還厚之構成，故該氮化矽膜或氮化氧化矽膜亦不易產生被侵蝕之等不良情況，而可更一層確實維持遮光性能，更加地，氮化矽膜或氮化氧化矽膜係當增加其膜厚時則產生著色問題，但在本發明之中係如上述，因針對在製造氮化矽膜或氮化氧化矽膜之處理，亦無被侵蝕之情況，故可減少氮化

矽膜或氮化氧化矽膜之膜厚，並亦可迴避著色之問題。

另外，針對在形成前述半導體層之工程，將可作爲包含貼合含有該半導體層之單結晶半導體基板與，具備前述絕緣體層之支撐基板之工程的構成，由此，將可得到由貼合支撐基板與，具備半導體層之半導體基板而成之複合基板之情況，並可適合地形成本發明之半導體層，而作爲使用於本發明之支撐基板係將透光性之絕緣基板，例如石英基板等作爲主體來構成之情況則爲理想。

然而，針對本發明係將遮光膜作爲形成爲規定圖案之構成，但例如根據具有格子狀，條紋狀，島狀等之規定形狀之平面圖案的遮光膜，將可從下側將半導體層（例如通道範圍）進行遮光，而作爲如此之遮光層係可由高融點金屬或高融點金屬之硅化合物形成，並此情況，將可充分發現針對在該光電裝置基板之遮光性機能，而作爲高融點金屬係例如可例示 Ti（鈦），Cr（鉻），W（鎢），Ta（鉭），Mo（錳），Pb（鉛）等，並可作爲包含堆積金屬單體，合金，金屬矽化物，多晶矽化物這些構成等的膜來構成上述遮光層。

另外，作爲理想之形成在前述遮光層之絕緣體層係例如將氧化矽作爲主體來構成之情況，並例如可採用多層構造之構成之情況。

絕緣體層係完全覆蓋遮光層，例如可形成爲支撐基板的略全面，例如具有比遮光層還大一圈之格子狀，條紋狀，島狀等之規定形狀之平面圖案，而絕緣部的邊緣係由平

面上來看，從遮光層的邊緣有些距離，另外，對於遮光層與氮化矽膜或氮化氧化矽膜之間係可將兩者之密著形作爲目的來形成氧化矽。

接著，本發明之光電裝置的製造方法係爲具備半導體元件之光電裝置的製造方法，其特徵爲採用上述製造方法，並包含製造含有前述半導體元件之光電基板之工程之情況，即，作爲包含爲了切換驅動光電裝置之半導體元件之半導體基板，由適用根據上述製造方法所得到之光電基板之情況，將可提供遮光性優越，且信賴性高之半導體基板。

另外，本發明之光電裝置係爲由具備半導體元件於基板上而成之光電裝置，其特徵爲，對於前述基板上係包含有規定圖案之遮光層與，形成在該遮光層之絕緣體層與，形成在該絕緣體層上之規定圖案之半導體層，並形成在前述遮光層與前述半導體層之間的絕緣體層層後則針對在顯示範圍爲 0.4μm 以上之情況。

針對在光電裝置係對於形成寄與顯示之顯示範圍與，其他範圍之非顯示範圍，並於非顯示範圍之基板上搭載周邊驅動電路之情況，因在非顯示範圍係必須將半導體元件之驅動電壓作爲 12V 程度，故針對在其半導體裝置係半導體層層厚則將必須爲 0.2μm 以上，而另一方面，對於針對在非顯示範圍來形成如此之半導體層之情況係針對在顯示範圍係設計上將成爲 0.07μm 以下之膜厚，在此，由相同之工程來形成顯示範圍與非顯示範圍的半導體層之情

況，將必須形成具有至少 0.2μm以上膜厚之半導體層，但爲了將具有此 0.2μm以上膜厚之半導體層，針對在顯示範圍作爲 0.07μm程度之情況，係必須去除 0.13μm程度之膜厚，而作爲此去除方法採用形成如上述之犧牲氧化膜，再去除此之方法的情況，必須考慮到根據氧化之體積膨脹來形成 0.3μm程度之犧牲氧化膜，隨之，如由上述光電基板的製造方法所示，形成在該半導體層下側之絕緣體層係爲此犧牲氧化膜之膜厚以上，例如必須考慮由膜之化學方式研磨等之界限至少作爲 0.4μm程度，換言之，根據形成 0.4μm程度膜厚之絕緣體層情況亦可消解絕緣體層被侵蝕，內部之遮光膜等剝離等不良情況，進而可提供信賴性高之光電裝置。

【實施方式】

[發明之實施型態]

以下參照本發明之實施型態來詳細說明，然而，針對以下的圖面係爲了容易了解圖面，使各構成要素之膜厚或尺寸的比率等作適當的改變。

（光電基板）

首先，關於由本發明之製造方法所提供之光電基板的構成來進行說明，而圖 1 係爲有關本發明之光電基板之剖面構成圖，圖 1 所示之光電基板 200 係具備支撐基板 210與，形成在此支撐基板 210 上，並圖案化爲規定形狀之遮

光層 211 與，由覆蓋此遮光層 211 地所形成之氧化矽膜而成之接著層 214 與，由形成在接著層 214 上之氮化矽膜或氮化氧化矽膜而成之保護層 215 與，更加形成在保護層 215 上之絕緣體層 212 與，藉由貼合絕緣層 216 來形成在此絕緣體層 212 之單結晶矽膜（半導體層）206 所構成，而在此係例如於從下側覆蓋至遮光層 211 之位置的半導體層 206 成爲如形成電晶體元件等之各種切換元件。

接著，關於圖 1 所示之光電基板 200 之製造方法，參照圖 2 及圖 3 來進行說明，圖 2 及圖 3 係爲表示圖 1 所示之光電基板之製造工程的剖面工程圖，並圖 2（a）～（d），圖 3（a）～（c）係表示各自各工程之剖面圖，另外，以下所示之製造方法係爲一例，本發明並不限定於以下記載之構成。

首先，如圖 2（a）所示，形成遮光層 211 於支撐基板 210 之上方全面，而作爲支撐基板 210 係例如可根據由濺設法將鎢化物堆積成 100～250nm 程度厚度，而更爲理想係堆積成 200nm 厚度之情況來得到，然而，此遮光層 211 並不限定於本實施型態之構成，而如對於進行製造之裝置的熱處理最高溫度爲安定之材料，採用哪種材料均都沒有問題，例如，其他如鉬，鉭等之高融點金屬或多結晶矽，而更加地作爲理想之材料採用鉬化物，並作爲形成法除了濺射法外亦可採用 CVD 法，電子射線加熱蒸鍍法等。

接著，於圖 2（a）所示之遮光層 211 上，塗抹光阻

劑爲規定之平面形狀，並將此光阻劑作爲光罩來進行遮光層 211 之蝕刻，之後將光阻劑剝離，如圖 2（b）所示，得到形成規定圖案之遮光層 211 之支撐基板，而上述光阻劑係除了因應電晶體元件之非顯示範圍外，相同地亦形成於電晶體元件之非顯示範圍（電晶體元件之周邊範圍），在此，電晶體元件之非顯示範圍，具體來說，係指存在於電晶體元件形成範圍之周邊範圍，塗抹爲了貼合對向基板之封合材的封合範圍或，形成資料線，爲了驅動掃描線之驅動電路的周邊部，爲了接續輸出入信號線之接續端子的端子墊片範圍。

接著，如圖 2（c）所示，例如根據濺射法覆蓋被圖案化之遮光層 211 地形成由氧化矽膜而成之接著層 214 及，由氮化矽膜或氮化氧化矽膜之任何一種而成之保護層 215，而更加地，於其保護層 215 上堆積例如由氧化矽膜而成之絕緣體層 212，而如此之絕緣體層 212 係例如根據濺射法，或者採用 TEOS 之等離子 CVD 法來堆積，然而，作爲絕緣體層 212 之材料係除了上述之氧化矽膜外，亦可使用例如 NSG，PSG，BSG，BPSG 等之高絕緣性玻璃。

接著，如圖 2（d）所示，由將絕緣體層 212 表面殘留規定的膜厚於遮光層 211 上之條件，例如研磨後之遮光層 211 上的厚度欲成爲 0.4 程度地研磨成球狀來平坦畫，然而，作爲由研磨之平坦化的手法係例如可採用 CMP（化學方式機械研磨）法。

（10）

接著，如圖 3（a）所示，貼合如圖 2（c）所示之附有絕緣體層之支撐基板與，單結晶矽基板（單結晶半導體基板）260，而使用在單結晶矽基板 260 係並無形成單結晶矽層 226 於貼合絕緣層 216 上之構成，而是作爲貼合，貼合絕緣層 216 與上述支撐基板 210 之絕緣體層 212 的構成。

在如此貼合工程後，進行單結晶矽層 226 之膜厚控制，而此情況，例如如圖 3（b）所示，將單結晶矽層 226 進行氧化來形成規定層厚之犧牲氧化層 226a 之同時，於犧牲氧化層 226a 上塗抹光阻劑成規定的平面形狀，並將此光阻劑作爲光罩來進行單結晶矽層 206 與犧牲氧化層 226a 之蝕刻，之後將光阻劑剝離，如圖 3（c）所示，得到規定圖案之單結晶矽層 226 及犧牲氧化層 226a 的堆積構造，並且根據由乾蝕刻或濕蝕刻去除犧牲氧化層 226a 之方法，得到具備如圖 1 所示之半導體層 206 之光電基板 200。

然而，即使根據圖 9 所示之方法亦可得到具備如圖 1 所示之半導體層 206 之光電基板 200，即，如圖 9（a）所示，貼合如圖 2（d）所示之附有絕緣體層之支撐基板 210 與，單結晶矽基板（單結晶半導體基板）260，而使用在單結晶矽基板 260 係並無形成單結晶矽層 226 於貼合絕緣層 216 上之構成，而是作爲貼合，貼合絕緣層 216 與上述支撐基板 210 之絕緣體層 212 的構成。。

在如此貼合工程後，於犧牲氧化層 226a 上塗抹光阻

劑成規定的平面形狀，並將此光阻劑作爲光罩來進行單結晶矽層 226 之蝕刻，之後將光阻劑剝離，如圖 9（b）所示，得到規定圖案之單結晶矽層 226，接著，進行形成完成之單結晶矽層 226 之膜厚控制，而此情況，例如如圖 9（c）所示，將單結晶矽層 226 的一部分進行氧化來形成規定層厚之犧牲氧化層 226a，並由進行乾蝕刻或濕蝕刻去除此單結晶矽層 226 之情來得到規定膜厚之單結晶矽基板（單結晶半導體基板）260，而由如以上之方法得到具備如圖 1 所示之半導體層 206 之光電基板 200。

在如以上之本實施型態之製造方法之中係在貼合工程之後，爲了控制被圖案化之單結晶矽層 226 之膜厚，針對在其單結晶矽層 226 的厚度方向將一部分進行氧化，並包含去除此之工程，但針對在其去除工程，將單結晶矽層 226 之一部分進行氧化所形成之犧牲氧化層 226a 的膜厚，作爲比支撐基板 210 側之絕緣體層 212 的膜厚還薄，具體來說係如圖 3 及圖 9 所示，因將犧牲氧化層 226a 之層厚 B 作爲比形成在遮光層 211 上之絕緣體層 212 層厚 A 還薄，故針對在犧牲氧化層 226a 之去除工程（蝕刻工程），即使對於位置在單結晶矽層 226 之非形成範圍之遮光層 211 被侵蝕之情況，亦可防止形成在遮光層 211 與絕緣體層 212 之間之保護層 215，進而係至遮光層 211 產生剝離等之不良情況發生，隨之，將可確實發現由遮光層 211 形成之遮光性付與之情況，並可高產率製造不良情況少之高信賴性之光電基板。

（12）

另外，因將形成在遮光層 211 與絕緣體層 212 之間之氮化矽膜或氮化氧化矽膜作爲主體所構成之保護層 215，沒有被侵蝕之情況，故提升了該光電基板之信賴性，即，氮化矽膜或氮化氧化矽膜係因可緻密地形成，故顯著降低氧或水分等之氧化種之透過率，進而可防止乃至控制由保護層 215 之形成造成遮光層 211 氧化之情況，並更上一層提升該遮光性能，並且，在本發明之中係因將形成在其保護層 215 上之絕緣體層 211 層厚 A 作爲比犧牲氧化層 226a 之層厚 B 還大之構成，故保護層 215 被侵蝕等之不良情況亦不易發生，可更一層確實確立遮光性能之維持，更加地，由氮化矽膜或氮化氧化矽膜而成之保護層 215 係將其膜厚變大時有產生著色之問題，但在本實施型態之中係如上述，保護層 215 因針對在製造處理不會有被侵蝕之情況，故可將該保護層 215 之膜厚縮小，並亦可迴避著色之問題。

（液晶裝置）

圖 4 係針對在形成爲構成作爲光電裝置之液晶裝置之畫像形成範圍（畫素部或顯示範圍）的矩陣狀之複數畫素之各種元件，配線等之等效電路，另外，圖 5 係爲擴大形成資料線，掃描線，畫素電極，遮光膜等之 TFT 陣列基板之進行相鄰接之複數畫素群所示之平面圖。

另外，圖 6 係爲圖 5 之 A－A´剖面圖，然而，針對圖 6 係因將各層或各構件可在圖面上作辨識程度之大小，

故對每個各層或各構件做不同的比例尺寸。

針對圖 4，形成爲構成由本實施型態之液晶裝置之畫像形成範圍（畫素部或顯示範圍）的矩陣狀之複數畫素係由複數形成爲矩陣狀之畫素電極 9a 與，爲了控制畫素電極 9a 之 TFT（電晶體元件）30 而成，而寫入於資料線 6a 之畫像信號 S1，S2，……Sn 係亦可由此順序線順序地進行供給，而亦可對於同爲相鄰接之複數資料線 6a，對於每個組群進行供給，另外，對於 TFT30 之閘道以電接續掃描線 3a，並以規定的時機，由脈衝方式將掃描信號 G1，G2，……Gm 以此順序線順序施加於掃描線 3a 地構成著，而畫素電極 9a 係以電接續於 TFT30 之汲極，並根據將爲切換元件之 TFT30 只在一定期間關閉其開關之情況，以規定的時機寫入從資料線 6a 所供給的畫像信號 S1，S2，……Sn。

藉由畫素電極 9a 來寫入至液晶之規定等級之畫像信號 S1，S2，……Sn 係被一定期間維持在與形成於對向基板 20（參照圖 6）之對向電極 21（參照圖 6）之間，而液晶係根據由所施加之電壓等級而分子集合之配向或秩序產生變化之情況，進行光調製，可再進行等級顯示，而如爲正常白，因應所施加之電壓，入射光則作爲無法通過此液晶部分，而如爲正常黑，因應所施加之電壓，入射光則作爲可，通過此液晶部分，並作爲全體從液晶裝置係具有因應畫像信號之對比的光則將射出，而在此，爲了防止所維持之畫像信號產生泄放之情況，則與形成在畫素電極 9a

與對向電極之間的液晶容量並聯地附加儲存容量 70，例如，畫素電極 9a 之電壓係根據儲存容量 70 維持只有比施加電壓於資料線的時間還長 3 位數時間，由此，維持特形係更加被改善，並實現對比高之液晶裝置，而在本實施型態之中，特別是爲了形成如此之儲存容量 70，設置與如後述之掃描線同層，或利用導電性之遮光膜來進行低電阻化之容量線 3b。

接著，依據圖 5，關於 TFT 陣列基板之畫素部（畫像顯示範圍）內之平面構造來詳細說明，如圖 5 所示，對於液晶裝置之 TFT 陣列基板上之畫素部內。係設置有複數之透明的畫素電極 9a（由點線部 9a´表示輪廓）爲矩陣狀，並各自沿著畫素電極 9a 之縱橫邊界設置有資料線 6a，掃描線 3a，容量線 3b，而資料線 6a 係藉由接觸孔 5 電接續於單結晶矽層之半導體層 1a 之中後述之源極範圍，而畫素電極 9a 係藉由接觸孔 8 電接續於半導體層 1a 之中後述之汲極範圍 1e，另外對向於半導體層 1a 之中後述之通道範圍 1a´（圖中右上斜線的範圍：參照圖 6）地配置掃描線 3a，並掃描線 3a 係作爲閘道電極發揮機能。

容量線 3b 係具有沿著掃描線 3a 幾乎延伸爲直線狀之主線部（即，平面上來看，沿著掃描線 3a 所形成之第 1 範圍）與，從與資料線 6a 交差處沿著資料線 6a 突出於前段側（圖中，朝上）之突出部（即，平面上來看，沿著資料線 6a 所延設之第 2 範圍）。

並且，對於由圖中右上之斜線所示之範圍係設有因應

圖 1 所示之遮光層 211 的複數之第 1 遮光膜 11a，而更具體來說，第 1 遮光膜 11a 係各自備設置在從 TFT 陣列基板側來看包副針對在畫素部含有半導體層 1a 之通道範圍之 TFT 的位置，並更加地，具有對向於容量線 3b 之主線部，沿著掃描線 3a 延伸爲直線狀之主線部，與從與資料線 6a 交差處沿著資料線 6a 突出於進行鄰接之段側（圖中，朝下）之突出部，而針對在第 1 遮光膜 11a 之各段（畫素行）之朝下的突出部前端係針對在資料線 6a 下，與針對在次段之容量線 3b 之朝上的突出部前端重疊著，而對於此重疊的部分係設置有相互電接續第 1 遮光膜 11a 與容量線 3b 之接觸孔 13，即，在本實施型態之中係第 1 遮光膜 11a 由接觸孔 13 電接續於前段或後段之容量線 3b。

針對在本實施型態，畫素電極 9a 及 TFT 係只設置於畫素部內，但第 1 遮光膜 11a 係不只於畫素部內，而不需作爲遮光之畫素部外側範圍（畫素部之周邊範圍），即，亦可對於塗抹爲了貼合對向電極基板之封合材的封合範圍或，形成爲了接續輸出入信號線之外部電路接續端子之端子墊片範圍，由 2 度空間展開的型式來形成同樣的圖案，由此，研磨形成在第 1 遮光膜 11a 上之絕緣體層來進行平坦化時，畫素部內與畫素部之周邊範圍的凹凸狀態因幾乎成爲一樣，故可均一地進行平坦化，並可由良好之狀態來貼合單結晶矽層。

接著，依據圖 5，關於液晶裝置之畫素部內的剖面構造來進行說明，如圖 6 所示，液晶裝置係具備有構成光透

過性基板之一例的 TFT 陣列基板側 10 與，對向配置於此之透明的對向基板 20，而 TFT 陣列基板側 10 係由具有石英基板 10A 而成，而對向基板 20 係具備著玻璃基板（亦可爲石英基板），而對於 TFT 陣列基板側 10 係設置有畫素電極 9a，並於其上側係設置有施以平膜處理等之規定配向處理之配向膜 40，而畫素電極 9a 係例如由 ITO 膜等之透明導電性薄膜而成，另外，配向膜 16 係例如由聚　亞胺薄膜等之有機薄膜而成。

另一方，對於對向基板 20 係於對向於 TFT 陣列基板側 10 上之資料線 6a，掃描線 3a，畫素切換用 TFT30 之形成範圍之範圍，即，各畫素開口部之開口範圍以外的範圍，設置有第 2 遮光膜 23，而更加地，對於包含第 2 遮光膜 23 上之對向基板 20 上係跨越其全面來設置對向電極（共通電極）21，而對向電極亦與 TFT 陣列基板側 10 之畫素電極 9a 相同，亦由 ITO 膜等之透明導電性薄膜而成，而根據第 2 遮光膜 23 的存在，從對向基板 20 側之入射光將不會侵入至畫素切換用 TFT30 之半導體層 11a 之通道範圍 1a´ 或低濃度源極範圍 1b，低濃度汲極範圍 1c，而更加地，第 2 遮光膜 23 係將可發現對比之提升，色材之混色防止等之機能，所謂作爲黑矩陣之機能，另外，於前述對向電極 21 之上側全面形成有配向膜 60，而此配向膜 60 係除了聚　亞胺等之有機配向膜，另外可適用將氧化矽膜進行射方蒸鍍來形成之無機配向膜。

對於如此構成，並畫素電極 9a 與對向電極 21 對向地

來配置 TFT 陣列基板 10 與對向基板 20 之間係封入液晶於由封合材所圍住之空間，形成液晶層 50，而液晶層 50 係在無施加從畫素電極 9a 之電場之狀態下，由配向膜 40，60 得到規定之配向狀態，另，液晶層 50 係例如由混合一種或數種類之絲狀液晶之液晶而成，而封合材係爲由爲了將兩個基板 10 及 20 貼合在這些周邊的例如光硬化性樹脂或熱硬化性樹脂而成之接著劑，並混入爲將兩基板間之距離作爲規定值之玻璃纖維或玻璃珠等之襯墊。

如圖 6 所示，針對在各自對向於畫素切換用 TFT30 之位置，對於因應 TFT 陣列基板 10 表面之各畫素切換用 TFT30 之位置係各自設置有第 1 遮光膜 11a，而在此，第 1 遮光膜 11a 係由含有理想爲不透明之高融點金屬之 Ti，Cr，W，Ta，Mo 及 Pb 之中至少一種之金屬單體，合金，金屬矽化物等所構成。

如由如此之材料來構成，根據針對在 TFT 陣列基板 10 上之第 1 遮光膜 11a 之形成工程後所進行之畫素切換用 TFT30 之形成工程的高溫處理，將可不破壞且溶解第 1 遮光膜 11a，而針對在本實施型態係因於 TFT 陣列基板 10 形成第 1 遮光膜 11a，故可防範從 TFT 陣列基板側 10 之返回光等射入至畫素切換用 TFT30 之通道範圍 1a´ 或 LDD 範圍 1b，1c 之事態於未然，並由光電流的發生，作爲電晶體元件之畫素切換用 TFT30 之特性將不會惡化。

另外，對於第 1 遮光膜 11a 與半導體層 1a 之間係與圖 1 所示之構成相同地，設置有由氧化矽膜而成之接著層

14，由氮化矽膜或氮化氧化矽膜而成之保護層 15，由氧化矽膜而成之第 1 層間絕緣膜（絕緣體層）12，而第 1 層間絕緣膜 12 係爲爲了從第 1 遮光膜 11a 將構成畫素切換用 TFT30 之半導體層 1a 電絕緣所設置之構成，而更加地，第 1 層間絕緣膜 12 係被形成在 TFT 陣列基板 10 之全面，並爲了消解第 1 遮光膜 11a 圖案之段差而研磨表面，再施以平坦化處理，即，針對在圖 1 所示之本發明之光電基板係第 1 層間絕緣膜 12 則因應絕緣體層 212，而構成 TFT30 之半導體層 1a 則因應半導體層 206，並且，本發明之實施型態係根據上述圖 1 之光電基板 200 的製造方法，作爲製造 TFT 陣列基板 10 之構成。

即，本實施型態之液晶裝置之製造方法係作爲至少包含以下之工程，即，包含採用圖 2～圖 3 所示之工程來製造具備半導體層 1a 之基板的工程與，根據與以往相同之方法（例如微縮述法）形成通道範圍 1a´，低濃度源極範圍 1b，低濃度汲極範圍 1c，高濃度源極範圍 1d，高濃度汲極範圍 1e，第 1 儲存容量電極 1f，掃描線 3a，容量線 3b，第 2 層間絕緣膜 4，資料線 6a，第 3 層間絕緣膜 7，接觸孔 8，畫素電極 9a 於該基板的半導體層 1a 之同時，形成配向膜 40 於畫素電極 9a 來製造 TFT 陣列基板 10 之工程，更加地，當根據相同的工程形成第 2 遮光膜 23，對向電極 21，配向膜 60 於基板上來得到對向基板 20 之工程時，如上述配向膜之配向方向成爲交差（例如 90°）地配置形成各層之 TFT 陣列基板 10 與對向基板 20，並

元件厚度則欲成爲 0.4μm 地由封合材（略圖示）進行貼合，再製作空面板，而作爲液晶係使用 TN 液晶，並將此液晶封入於面板內，而得到本實施型態之液晶裝置。

然而，針對在本實施型態，第 1 層間絕緣膜 12 係除了由上述之光電裝置之製造方法來舉出之構成之外，例如可由 NSG，PSG，BSG，BPSG 等之高絕緣性玻璃或氮化矽膜構成，另外，此第 1 層間絕緣膜 12 係可將第 1 遮光膜 11a 污染畫素切換用 TFT30 之事態防範於未然，但在本實施型態之液晶裝置之中係於液晶裝置之製造處理中，因可防止此第 1 層間絕緣膜 12 被蝕刻而變薄之情況，故可更有效地防止從第 1 遮光膜 11a 之擴散。

另外，在本實施型態之液晶裝置之中係形成在第 1 遮光膜 11a 與半導體層 1a 之間的第 1 層間絕緣膜膜厚，A 則針對在顯示範圍成爲 0.4μm 以上，而針對在液晶裝置係對於形成寄與在顯示之顯示範圍與，其週邊之非顯示範圍之情況，在形成在非顯示範圍之電路（例如如圖 7 所示之資料線驅動電路 101，掃描線驅動電路 104）之中係因必須將驅動電壓作爲 12V 程度，故半導體層層後則必須成爲 0.2μm 以上，另一方面，對於針對在非顯示範圍形成如此之半導體層之情況係針對在顯示範圍係設計上成爲 0.07μm 以下之膜厚。

在此，由相同之工程來形成顯示範圍與非顯示範圍的半導體層之情況，將必須形成具有至少 0.2μm 以上膜厚之半導體層，但爲了將具有此 0.2μm 以上膜厚之半導體

層，針對在顯示範圍作爲 0.07μm 程度之情況，係必須去除 0.13μm 程度之膜厚，而作爲此去除方法採用形成如上述之犧牲氧化膜 226a（參照圖 3），再去除此之方法的情況，必須考慮到根據氧化之體積膨脹來形成 0.3μm 程度之犧牲氧化膜 226a（參照圖 3），隨之，形成在該半導體層 1a 下側之第 1 層間絕緣膜 12 係爲此犧牲氧化膜 226a 之膜厚以上，例如必須至少作爲 0.4μm 程度，換言之，根據將第 1 層間絕緣膜 12 之膜厚作爲 0.4μm 程度膜厚之情況，針對在製造處理亦可消解第 1 層間絕緣膜 12 被侵蝕，內部之第 1 遮光膜 11a 等剝離等不良情況，進而可提供信賴性高之光電裝置。

接著，在本實施型態之中係根據從對向於掃描線 3a 之位置延設閘道絕緣膜 2 來作爲誘電體膜來採用，並延設半導體層 1a 來作爲第 1 儲存容量電極 1f，又更加地將對向於此之容量線 3b 之一部分作爲第 2 儲存容量電極之情況，構成儲存容量 70，而更詳細係半導體層 1a 之高濃度汲極範圍 1e 被延設於資料線 6a 及掃描線 3a 之下方，然後於沿著相同之資料線 6a 及掃描線 3a 來延伸之容量線 3b 部分，藉由絕緣膜 2 所對向配置，作爲第 1 儲存容量電極（半導體層），而特別是作爲儲存容量 70 之誘電體之絕緣膜 2 係因必須爲根據高溫氧化形成在單結晶係層上之 TFT30 之閘道絕緣膜 2，故可作爲薄且高耐壓之絕緣膜，且儲存容量 70 係可由比較來說較小的面積作爲大容量之儲存容量來構成。

更加地，針對在儲存容量 70 係可從圖 5 及圖 6 了解到，第 1 遮光膜 11a 係根據針對在作爲第 2 儲存容量電極之容量線 3b 的相反側，藉由第 1 層間絕緣膜 12 來作爲第 3 儲存容量電極，對向配置於第 1 儲存容量電極 1f（參照圖 6 右側之儲存容量 70）之情況，儲存容量則更加被付與地所構成，即，在本發明之中係構築夾合第 1 儲存容量電極 1f 來付與儲存容量於兩側之堆積儲存容量構造，而更增加了儲存容量，進而提升該液晶裝置所擁有之防止針對顯示畫像之閃爍或燒著之功能。

這些結果，可有效利用脫離沿著資料線 6a 下之範圍及掃描線 3a 發生稱爲螺旋構造混亂之範圍（即，形成容量線 3b 之範圍）之開口範圍的空間，增加畫素電極 9a 之儲存容量。

在本實施型態之中，特別是第 1 遮光膜 11a（以及電接續於此之容量線 3b）係被電接續於定電位源，而第 1 遮光膜 11a 及容量線 3b 係被作爲定電位，隨之，第 1 遮光膜 11a 之電位變動不會對於對向配置於第 1 遮光膜 11a 之畫素切換用 TFT30 造成不良影響，另外，容量線 3b 係作爲儲存容量 70 之第 2 儲存容量電極可得到良好的機能，而此情況，作爲定電位源係可舉出供給至爲了驅動該液晶裝置之周邊電路（例如，掃描線驅動電路，資料線驅動電路）之負電源，正電源等之定電位源，接地電源，供給至對向電極 21 之定電位源，而如此如利用周邊電路等之電源，將不需設置專用的電位配線或外部輸入端子而將第

1 遮光膜 11a 及容量線 3b 作爲定電位。

另外，如圖 5 及圖 6 所示，在本實施型態之中係加上設置第 1 遮光膜 11a 於 TFT 陣列基板 10 之情況，藉由接觸孔 13 電接續於前段或後段之容量線 3b 地構成第 1 遮光膜 11a，隨之，各第 1 遮光膜 11a 則與電接續於本身段之容量線之情況作比較，對於沿著畫素部之開口範圍邊緣，重疊於資料線 6a 形成容量線 3b 及第 1 遮光膜 11a 之範圍的其他範圍之段差則可較少地完成，如此，當沿著畫素部之開口範圍邊緣之段差少時，因可減少因應該段差所引起之液晶的配向不良，故將可擴張畫素部之開口範圍。

另外，第 1 遮光膜 11a 係如前述，於從延伸爲直線狀之主線部突出之突出部開孔有接觸孔 13，在此，作爲接觸孔 13 之開孔處係根據越接近邊緣，越從邊緣散發壓力等之理論，了解到不易產生斷裂之情況，隨之，此情況，因應不管多接近於突出部的前端來將接觸孔進行開孔（理想係因應接近界限接近於前端之情況），於製造處理中緩和加上於第 1 遮光膜 11a 之應力，將可更有效防止斷裂，並可提生產率。

另外，容量線 3b 與掃描線 3a 係由同一之聚矽膜而成，而儲存容量 70 之誘電體膜與 TFT30 之閘道絕緣膜 2 係由同一之高溫氧化膜而成，而高濃度汲極範圍 1e 與，TFT30 之通道形成範圍 1a 及源極範圍 1d，汲極範圍 1e 等係由同一之半導體層 1a 而成，因此，可將形成在 TFT 陣列基板 10 之堆積構造作爲單純化，更加地，針對在後述

之液晶裝置之製造方法，可由同一之薄膜形成工程同時形成容量線 3b 及掃描線 3a，並可同時形成儲存容量 70 之誘電體膜及閘道絕緣膜 2。

更加地，如圖 5 所示，第 1 遮光膜 11a 矽各自沿著掃描線 3a 延伸著，並且，對於沿著資料線 6a 的方向分斷爲複數之縞狀，因此，例如與配設一體方式形成於各畫素部之開口範圍周邊之格子狀遮光膜之情況作比較，針對在由第 1 遮光膜 11a，形成掃描線 3a 及容量線 3b 之聚矽膜，形成資料線 6a 之金屬膜，層間絕緣膜而成之該液晶裝置之堆積構造，特別緩和伴隨因各膜之物性的不同所引起之製造處理中的加熱冷卻所產生之應力，因此，將可謀求針對在第 1 遮光膜 11a 之斷裂的發生防止或產率之提升。

然而，在圖之中係針對在第 1 遮光膜 11a 之直線狀之主線部係幾乎重疊於容量線 3b 直線狀之主線部份地形成著，但第 1 遮光膜 11a 則被設置在覆蓋 TFT30 之通道範圍之位置，且如可形成接觸孔 13 地重疊在容量線 3b 與任何處所，將可發揮對 TFT 之遮光機能及對容量線之低電阻化機能，隨之，例如沿著位於相鄰接之掃描線 3a 與容量線 3b 之間之資料線之長度狀的間隙範圍或，對於至與掃描線 3a 若干重疊之位置亦可設至該第 1 遮光膜 11a。

容量線 3b 與第 1 遮光膜 11a 係藉由開孔於第 1 層間絕緣膜 12 之接觸孔 13，確實且具有高信賴性來電接續兩者，但，如此之接觸孔 13 係亦可對每個畫素進行開孔，另亦可對每個由複數畫素而成之畫素組群進行開孔。

對於將接觸孔 13 對每個畫素進行開孔之情況係可促進由第 1 遮光膜 11a 之容量線 3b 之低電阻化，而更加地可提升針對在兩者間之冗長構造之程度，另一方面，對於將接觸孔 13 開孔於每個由複數畫素而成之畫素組群（例如每 2 個畫素或每 3 個畫素）之情況係因可適度平衡容量線 3b 或第 1 遮光膜 11a 之封合電阻，驅動頻率，不斷思考所要求之樣式等，由第 1 遮光膜 11a 之容量線 3b 的低電阻化及由冗長構造之利益與，根據將多數的接觸孔 13 進行開孔之製造工程複雜化或該液晶裝置之不良化等之弊害，故在實踐上相當有利。

另外，對於如此之每個畫素或每個畫素組群所設置之接觸孔 13 係從對向基板 20 測來看則設置於資料線 6a 的下方，因此，接觸孔 13 係從畫素部之開口範圍脫離，並且因設置在無形成 TFT30 或第 1 儲存容量電極 1f 之第 1 層間絕緣膜 12 的部分，故仍不斷持續謀求畫素之有效利用，且可防止由接觸孔 13 之形成之 TFT30 或其他配線等之不良化。

再次，針對圖 6，畫素切換用 TFT30 係具有 LDD（Lightly Doped Drain）構造，並具備有掃描線 3a，根據從該掃描線 3a 之電場形成通道之半導體層 1a 之通道範圍 1a´，將掃描線 3a 與半導體層 1a 進行絕緣之閘道絕緣膜 2，資料線 6a，半導體層 1a 之低濃度源極範圍 1b（源極測 LDD 範圍）及低濃度汲極範圍 1c（汲極測 LDD 範圍），半導體層 1a 之高濃度源極範圍 1d，以及高濃度汲極範

圍 1e，而對於高濃度汲極範圍 1e 係接續有因應複數畫素電極 9a 之中的一個。

源極範圍 1b 及 1d，以及汲極範圍 1c 及 1e 係如後述，對於半導體層 1a，根據因應形成 n 型或 p 型之通道來摻雜規定濃度之 n 型用或 p 型用之摻雜劑之情況所形成，而 n 型通道之 TFT 係有動作速度快之利點，並常被作爲爲畫素之切換元件之畫素切換用 TFT30 所使用。

資料線 6a 係由 Al 等之金屬膜或金屬化合物之合金膜等之遮光性的薄膜所構成，另外，對於掃描線 3a，閘道絕緣膜 2 及第 1 層間絕緣膜 12 之上方係形成有各自形成穿過高濃度源極範圍 1d 之接觸孔 5 及穿過高濃度汲極範圍 1e 之接觸孔 8 之第 2 層間絕緣膜 4，而藉由穿過源極範圍 1b 之接觸孔 5 來電接續資料線 6a 於高濃度源極範圍 1d。

更加地，對於資料線 6a 及第 2 層間絕緣膜 4 之上方係形成有穿過高濃度汲極範圍 1e 之接觸孔 8 之第 3 層間絕緣膜 7，而藉由穿過此高濃度汲極範圍 1e 之接觸孔 8 來電接續畫素電極 9a 於高濃度汲極範圍 1e，而前述畫素電極 9a 係被設置在如此所構成之第 3 層間絕緣膜 7 上面，然而，畫素電極 9a 與高濃度汲極範圍 1e 係亦可將與資料線 6a 同一之 Al 膜或與掃描線 3a 同一之聚矽膜作爲中繼來進行電接續。。

理想的畫素切換用 TFT30 係如上述具有 LDD 構造，但可具有不進行注入不純物離子於低濃度源極範圍 1b 及

低濃度汲極範圍 1c 之偏移構造，亦可爲將閘道電極 3a 作爲光罩以高濃度注入不純物離子，再自我整合地形成高濃度源極及汲極範之自調整型之 TFT

另外，將畫素切換用 TFT30 之閘道電極（掃描線 3a）作爲只配置 1 個於源極及汲極範 1b 及 1e 間之單閘道構造，但亦可於這之間配置 2 個以上之閘道電極，而此時，對於各閘道電極係施加相同之信號，如此如由雙閘道或三個閘道以上來構成 TFT，將可防止通道與源極汲極範圍接合部之泄放電流，並可降低開啓時之電流，如將這些之閘道電極之至少 1 個作爲 LDD 構造或偏移構造，更可降低開啓電流，進而可得到安定之切換元件。

在此，一般來說，半導體層 1a 之通道範圍 1a´ 低濃度源極範圍 1b 及低濃度汲極範圍 1c 等之單晶體矽層係當光射入時，由矽具有之光電變換效果產生光電流，而畫素切換用 TFT30 之電晶體特性將會劣化，但在本實施型態之中係因從上測包覆掃描線 3a 地由 Al 等之遮光性金屬膜形成資料線 6a，故至少可有效防止對半導體層 1a 之通道範圍 1a´ 及 LDD 範圍 1b，1c 之入射光之射入，另外，如前述，對於畫素切換用 TFT30 之下側係因設置有第 1 遮光膜 11a，故至少可有效防止對半導體層 1a 之通道範圍 1a´ 及 LDD 範圍 1b，1c 之返回光之射入。

然而，在此實施型態之中係因接續有設置在相鄰接之前段或後段之容量線 3b 與第 1 遮光膜 11a，故對於最上段或最下段之畫素必須有爲了供給定電位於第 1 遮光膜

11a之容量線3b，而在此對於垂直畫素數多設置1條容量線3b即可。

（液晶裝置之全體構造）

參照圖7及圖8來說明如以上所構成之本實施型態之液晶裝置之全體構造，然而，圖7係爲與形成TFT陣列基板10於其上方之各構成要素同時從對向基板20側所看到之平面圖，而圖8係爲包含對向基板20來表示之圖7之H－H´剖面圖。

針對圖7，對於TFT陣列基板10之上方係沿著其邊緣設置有封合材51，並並行於其內側設置著例如作爲由與第2遮光膜23相同或不同之材料而成之周邊切口之第2遮光膜53，而對於封合材外側之範圍係沿著TFT陣列基板10之一邊設置有資料線驅動電路101及外部電路接續端子102，並沿著鄰接在此一邊之2邊設置有掃描線驅動電路104。

對於不會因供給至掃描線3a之掃描信號延遲造成問題之情況係掃描線驅動電路104係當然亦可只有單側，另外亦可沿著畫面顯示範圍的邊，將資料線驅動電路101配設於兩側，例如，奇數列之資料線6a係從沿著畫面顯示範圍一方的邊所配設之資料線驅動電路供給畫像信號，而偶數列之資料線係從沿著前述畫面顯示範圍相反側的邊所配設之資料線驅動電路供給畫像信號也可以，而如此如將資料線6a櫛齒狀地進行驅動，因可擴張資料線驅動電路

之佔有面積，故可構成複雜之電路。

更加地對於 TFT 陣列基板 10 之剩下的一邊係設置有爲了接續設置在畫面顯示範圍的兩側之複數配線 105，並更加地，隱藏在作爲周邊切口之第 2 遮光膜 53 下方設置預通電電路也可以，另外，針對在對向基板 20 之角部的至少一處係設置有爲了在 TFT 陣列基板 10 與對向基板 20 之間採取電導通知導通材 106，並且，如圖 8 所示，具有與圖 7 所示之封合材 51 幾乎相同輪廓之對向基板 20 則由該封合材 51 固著於 TFT 陣列基板 10。

對於以上之液晶裝置之 TFT 陣列基板 10 上係亦可形成爲了檢查製造中途或出貨時之該液晶裝置之品質，缺陷等之檢查電路，另外，替代設置資料線驅動電路 101 及掃描線驅動電路 104 於畫素切換用之 TFT10 上，例如藉由設置在畫素切換用之 TFT10 之週邊範圍之異方性導電薄膜來以電及機械方式接續於安裝在 TAB（Tape Automated Bonding）基板上之驅動用 LSI 也可以，另外，對於射入對向基板 20 之投射光側及射出畫素切換用之 TFT10 之射出光側係各自因應例如 TN（Twisted Nematic）模式，STN 模式，D－STN 模式等動作模式或，正常白模式，正常黑模式之各自，在規定方向配置偏光薄膜，相位差薄膜，偏光手段。

以上，在本實施型態之中係將作爲光電材料採用液晶之液晶裝置，作爲光電裝置之製造方法的一例已說明過，而作爲液晶裝置係例如除了 TN（Twisted Nematic）型之

外，可包含具有 180°以上之旋轉配向之 STN（Super Twisted Nematic）型，BTN（Bistable Twisted Nematic）型，具有強誘電型等之記憶性之雙安定型，高分子分散型，賓主效應型等來廣泛使用周知之構成。

另外，本發明係更加地除了液晶裝置外之光電材料，當然亦可對例如採用電致發光元件（EL），數位微透鏡裝置（DMD），或者根據離子發光或電子釋放之螢光等之各種光電裝置來適用

本發明係並不限定於上述之實施型態，而不違反從申請專利範圍及明　書全體所述之發明主旨，或想法之範圍均可作適當的變更，並伴隨如此之變更的光電基板之製造方法，光電裝置之製造方法，以及光電裝置亦另外包含於本發明之技術範圍之構成。

【圖式簡單說明】

[圖 1] 由本發明之製造方法所得到之光電基板之剖面構成圖。

[圖 2] 表示圖 1 所示之光電基板之製造工程之剖面工程圖。

[圖 3] 持續圖 2，表示光電基板之製造工程之剖面工程圖。

[圖 4] 爲本發明之光電裝置之實施型態之液晶裝置的等效電路圖。

[圖 5] 表示圖 4 所示之液晶裝置之 TFT 陣列基板之

相鄰接之複數畫素群之平面圖。

[圖 6] 沿著圖 5 之 A-A´線之剖面圖。

[圖 7] 將本實施型態之液晶裝置的 TFT 陣列基板，與形成在其上方之各構成要素同時表示之平面圖。

[圖 8] 沿著圖 7 之 H－H´之剖面圖。

[圖 9] 表示圖 1 所示之光電基板之製造工程之不同例之剖面工程圖。

[符號說明]

1a	半導體層
10	TFT 陣列基板
20	對向基板
11a	第 1 遮光膜（遮光層）
12	第 1 層間絕緣膜（絕緣體層）
30	TFT
206	單結晶矽層（半導體層）
210	支撐基板
211	遮光層
212	絕緣體層
214	接著層
215	保護層
216	貼合絕緣層
226a	犧牲氧化層（氧化層）

伍、中文發明摘要

發明名稱：光電基板之製造方法、光電裝置之製造方法、光電裝置

本發明係一種光電基板之製造方法，光電裝置之該製造方法，光電裝置，其課題係提供可高產率製造得到高信賴性之光電基板之方法，其中解決手段爲本發明之光電基板之該製造方法係採用由貼合支撐基板 210 與，具備單結晶矽層（半導體層）226 之半導體基板 260 而成之複合基板的光電基板之該製造方法，而其特徵係包含有由規定圖案形成遮光層 211 於支撐基板 210 上之工程與，形成絕緣體層 212 於被圖案化之遮光層 211 的工程與，將其半導體層 206 之一部分進行氧化來形成氧化層 226a 之工程與，去除氧化層 226a 之工程，並將氧化層 226a 的厚度作爲比絕緣體層 212 還小之情況。

陸、英文發明摘要

發明名稱：

(1)

拾、申請專利範圍

1. 一種光電基板之製造方法，屬於使用貼合支持基板，和具備半導體層之半導體基板而成之複合基板的光電基板之製造方法，其特徵乃包含

於支持基板上，將遮光層以特定圖案加以形成之工程，

和於前述特定圖案之遮光層上，形成絕緣體層之工程，

和於前述絕緣體層上，形成半導體層之工程，

和氧化前述半導體之一部分，形成氧化層之工程，

和除去前述氧化層之工程；

令前述氧化層之層厚，較前述絕緣層之層厚爲小者。

2. 如申請專利範圍第1項之光電基板之製造方法，其中，於形成前述半導體層之工程後，包含圖案化前述半導體層之工程，和氧化該特定圖案之半導體層之一部分，形成氧化層的工程。

3. 如申請專利範圍第1項或第2項之光電基板之製造方法，其中，其中，於除去前述氧化層之工程後，包含氧化前述半導體層之一部分，形成閘極氧化層的工程。

4. 如申請專利範圍第1項或第2項之光電基板之製造方法，其中，令前述氧化層之厚度，較形成於前述半導體層之非形成範圍，且前述遮光層上的絕緣體層之層厚爲小者。

5. 如申請專利範圍第1項或第2項之光電基板之製造

(2)

方法，其中，於前述遮光層和前述絕緣體層間，形成氮化矽膜或氮化氧化矽膜者。

6. 如申請專利範圍第1項或第2項之光電基板之製造方法，其中，形成前述半導體層之工程中，包含貼合含有該半導體層之單結晶半導體基板，和具備前述絕緣體層之支持基板的工程。

7. 如申請專利範圍第1項或第2項之光電基板之製造方法，其中，令前述遮光層經由高融點金屬或高融點金屬之矽化合物加以形成。

8. 一種光電裝置之製造方法，屬於具備半導體元件之光電裝置之製造方法，其特徵乃包含使用如申請專利範圍第1項至第7項之任一項之製造方法，製造包含前述半導體元件之光電基板之工程。

9. 一種光電裝置，屬於基板上具備半導體元件所形成光電裝置，其特徵乃於前述基板上，包含特定圖案之遮光層，和形成於前述遮光層上之絕緣體層，和形成於該絕緣體層上之特定圖案之半導體層；形成於前述遮光層和前述半導體層間之絕緣體層之層厚乃於顯示範圍爲0.4μm以上。

750850

圖1

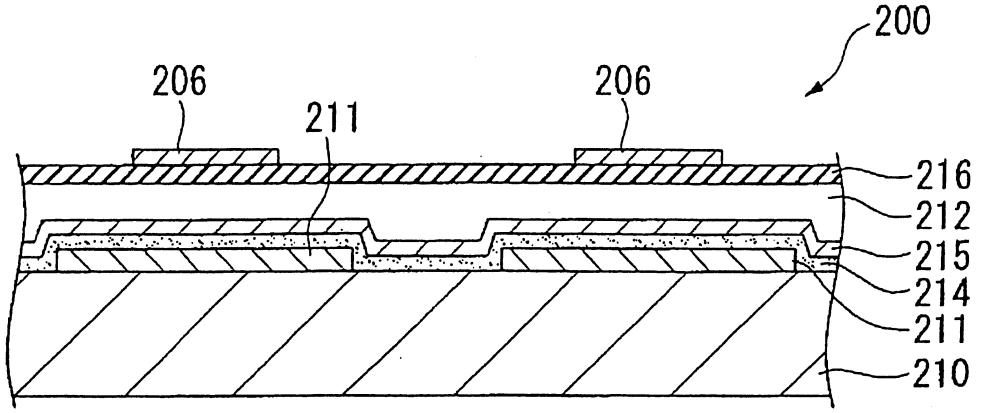


圖2

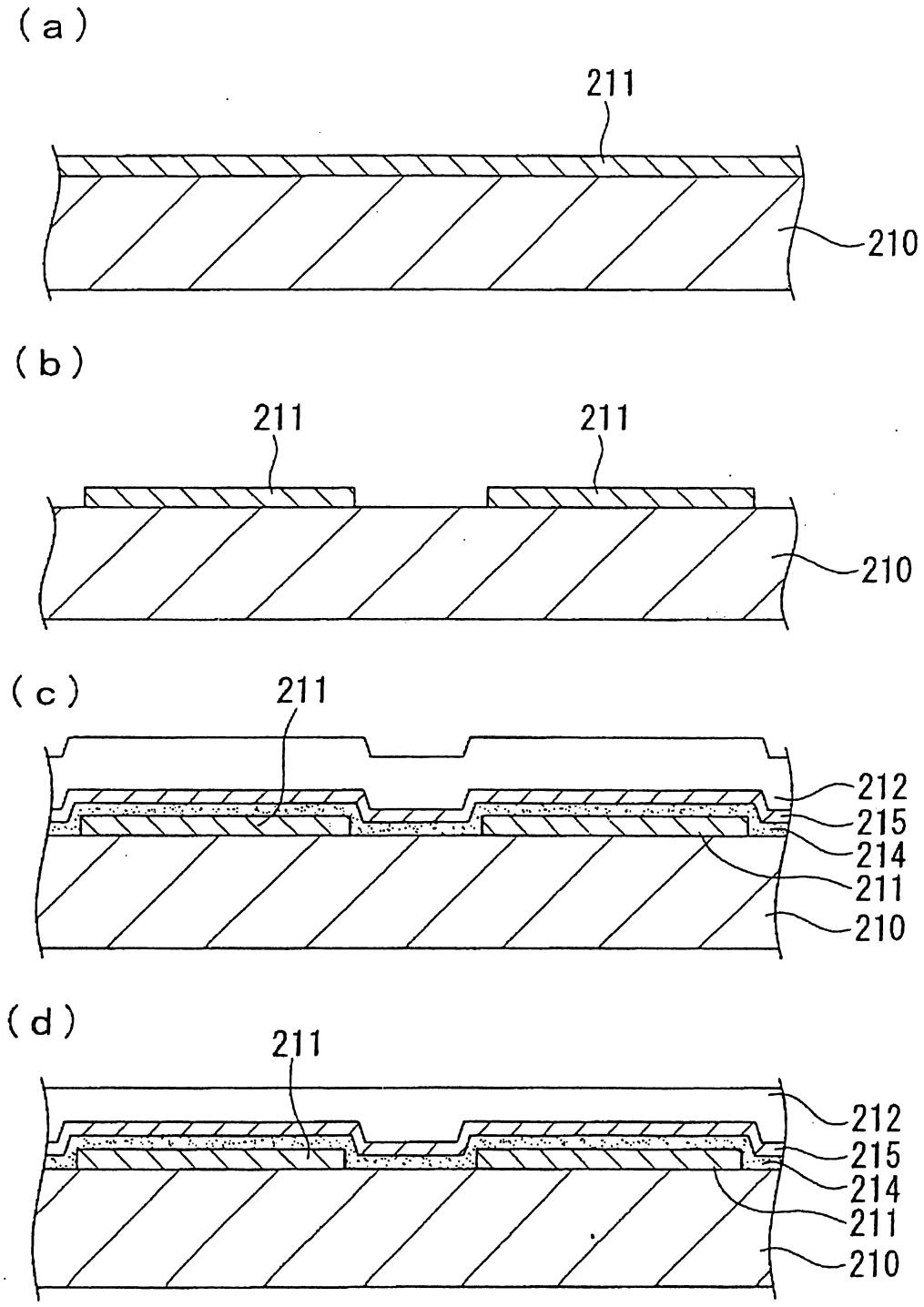
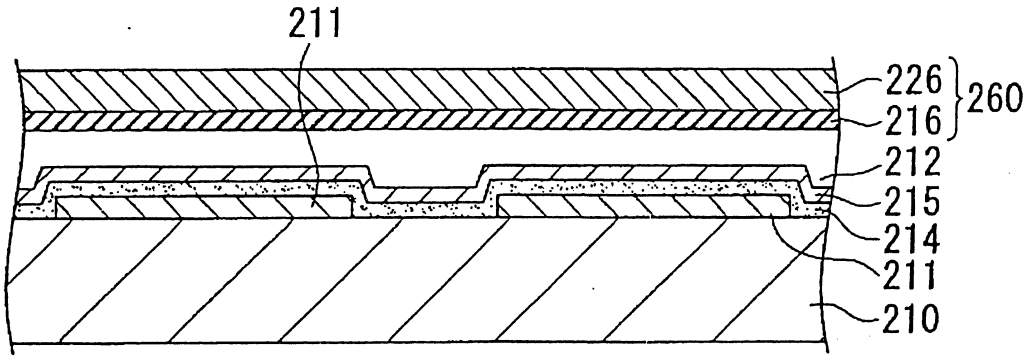
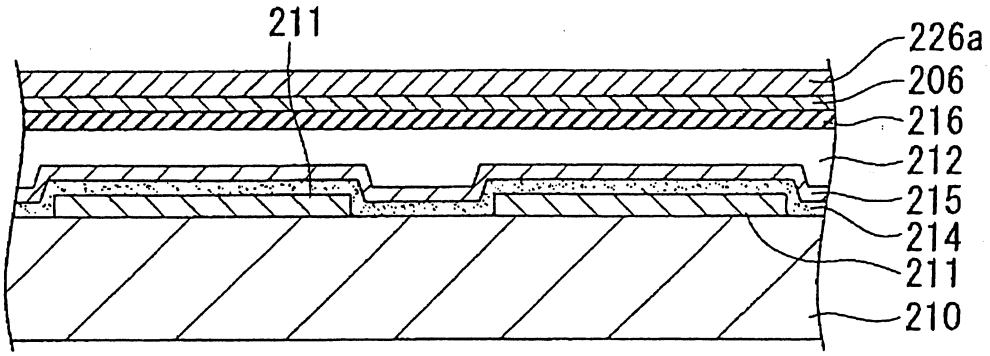

(a)
211
210
(b)
211
211
210
(c)
211
212
215
214
211
210
(d)
211
212
215
214
211
210

圖3

（a）


211
226
216
260
212
215
214
211
210

（b）


211
226a
206
216
212
215
214
211
210

（c）

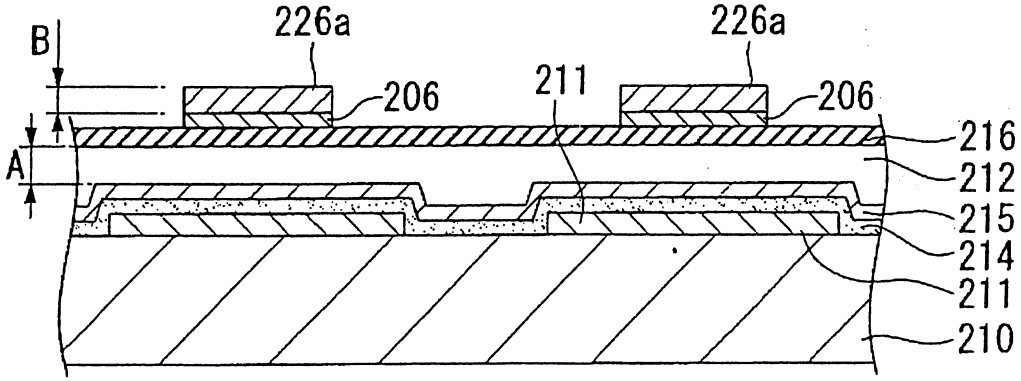

B
A
226a
226a
206
211
206
216
212
215
214
211
210

圖4

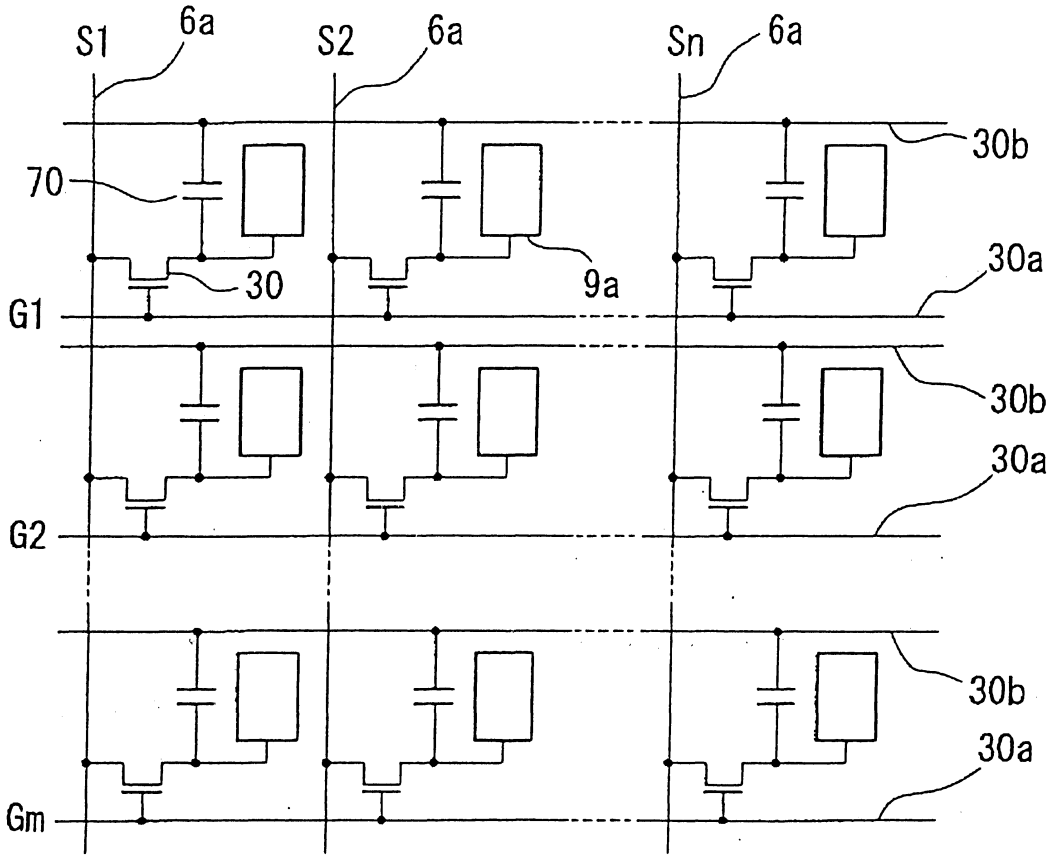


圖5

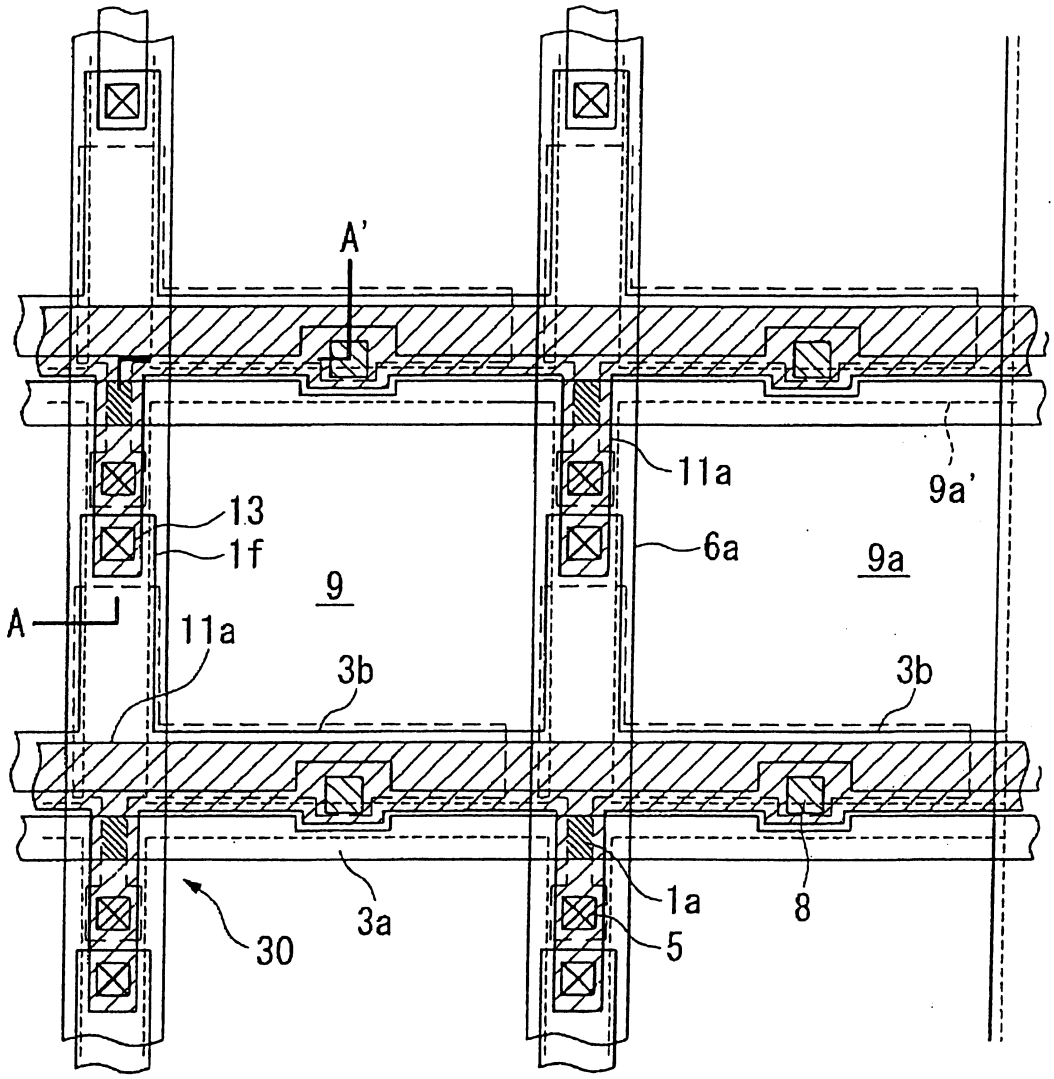


図6

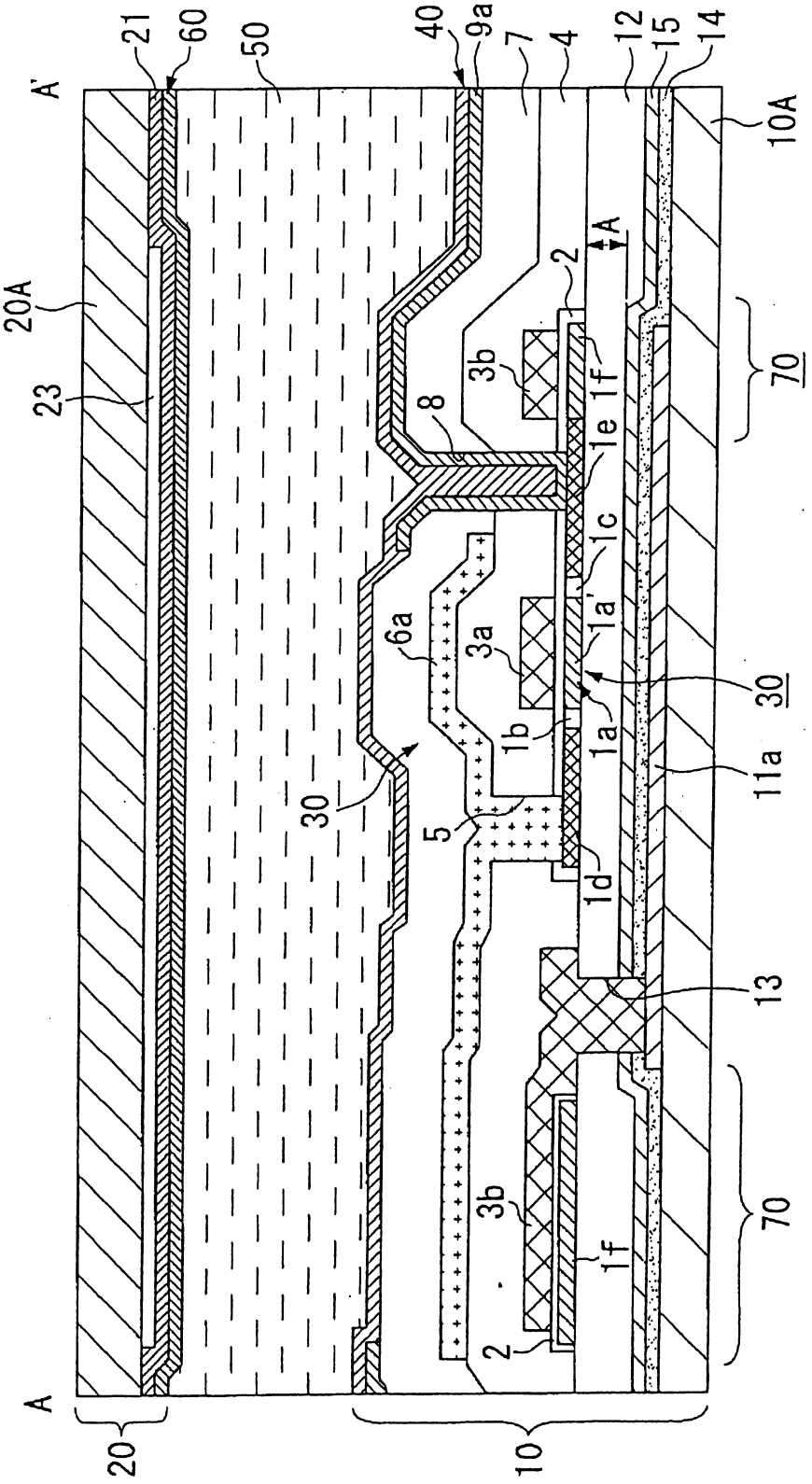

A
A'
20
10
20A
10A
21
60
50
40
9a
7
4
12
15
14
23
8
3b
2
1f
1e
1c
1a'
1a
1b
1d
3a
6a
5
30
11a
13
70

圖7

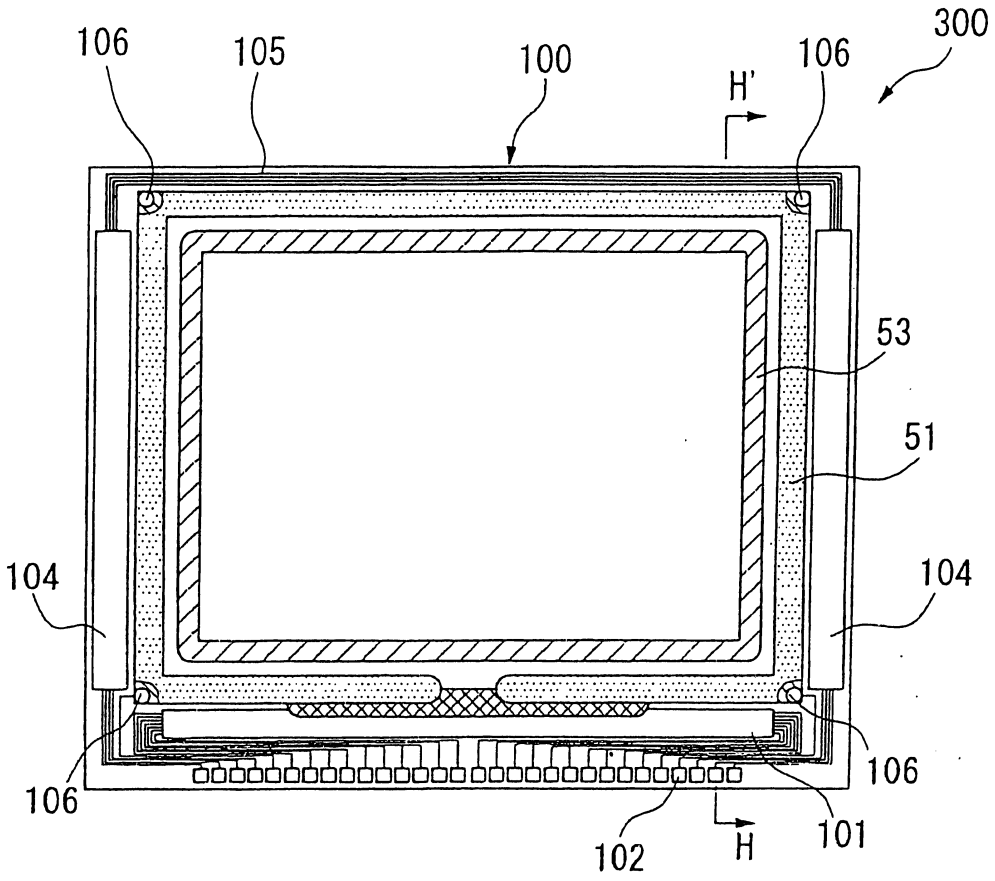

106
105
100
H'
106
300
53
51
104
104
106
106
102
H
101

圖8

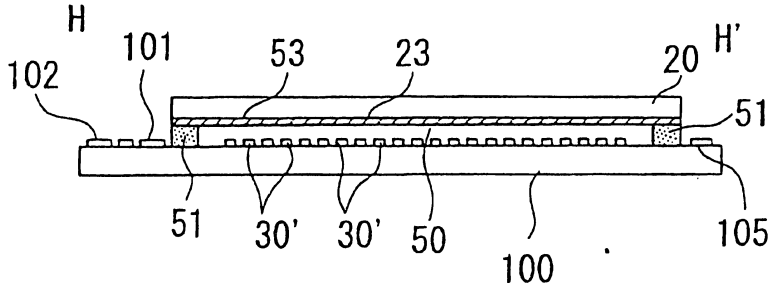
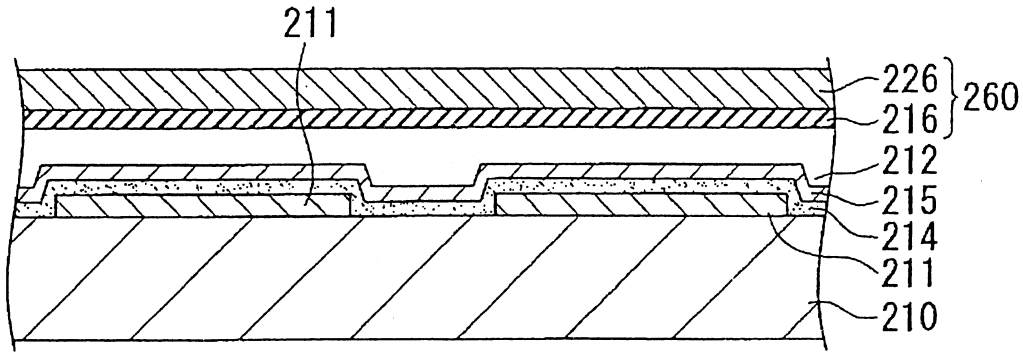
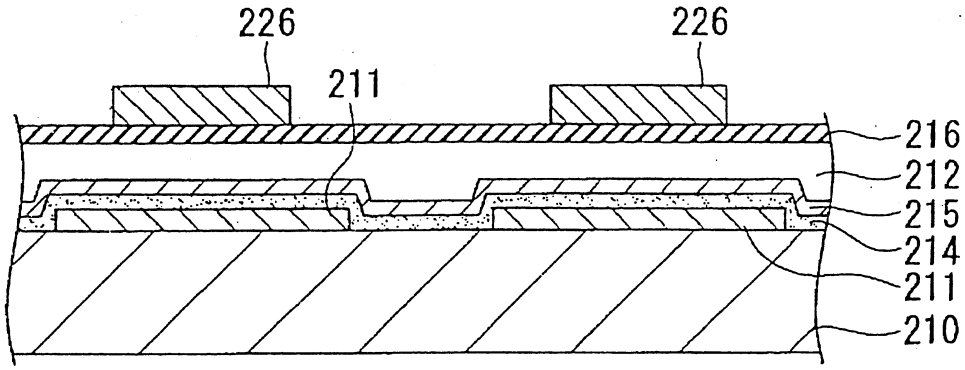

H
101
53
23
20
H'
102
51
51
30'
30'
50
100
105

圖9

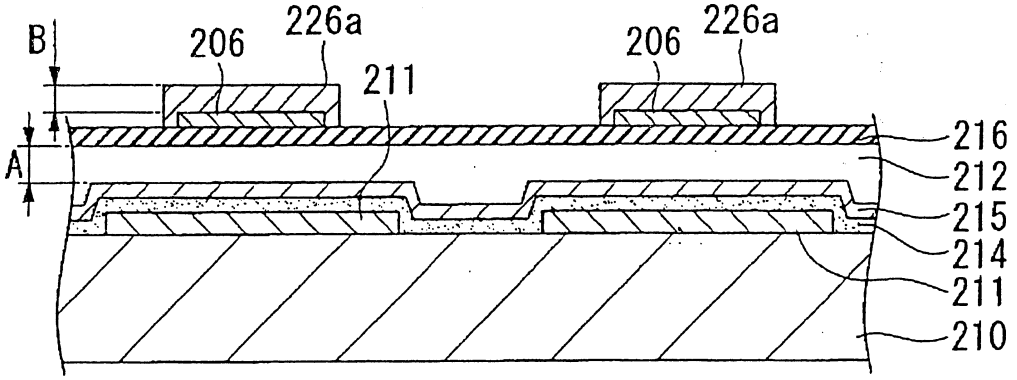
（a）


211
226
216
260
212
215
214
211
210

（b）


226
226
211
216
212
215
214
211
210

（c）


B
206
226a
206
226a
211
A
216
212
215
214
211
210

柒、（一）、本案指定代表圖為：第 3 圖
（二）、本代表圖之元件代表符號簡單說明：

206	單結晶矽層（半導體層）
210	支撐基板
211	遮光層
212	絕緣體層
214	接著層
215	保護層
216	貼合絕緣層
226	單結晶矽基板
226a	犧牲氧化層（氧化層）
260	半導體基板

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：