

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 6 月 30 日 (30.06.2016)



(10) 国际公布号
WO 2016/101667 A1

- (51) 国际专利分类号:
H03M 1/12 (2006.01)
- (21) 国际申请号: PCT/CN2015/090313
- (22) 国际申请日: 2015 年 9 月 22 日 (22.09.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201410811999.8 2014 年 12 月 22 日 (22.12.2014) CN
- (71) 申请人: 深圳市中兴微电子有限公司 (ZHONGXING MICROELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市盐田区大梅沙 1 号厂房, Guangdong 518085 (CN)。
- (72) 发明人: 郑宇亮 (ZHENG, Yuliang); 中国广东省深圳市盐田区大梅沙 1 号厂房, Guangdong 518085 (CN)。
- (74) 代理人: 北京派特恩知识产权代理有限公司 (CHINA PAT INTELLECTUAL PROPERTY OFFICE); 中国北京市海淀区海淀南路 21 号中关村知识产权大厦 B 座 2 层, Beijing 100080 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。
- 本国际公布:
— 包括国际检索报告(条约第 21 条(3))。

(54) Title: CONFIGURABLE CAPACITOR ARRAY FOR Δ - Σ ANALOG-TO-DIGITAL CONVERTER

(54) 发明名称: 一种用于 Δ - Σ 模数转换器的可配置电容阵列

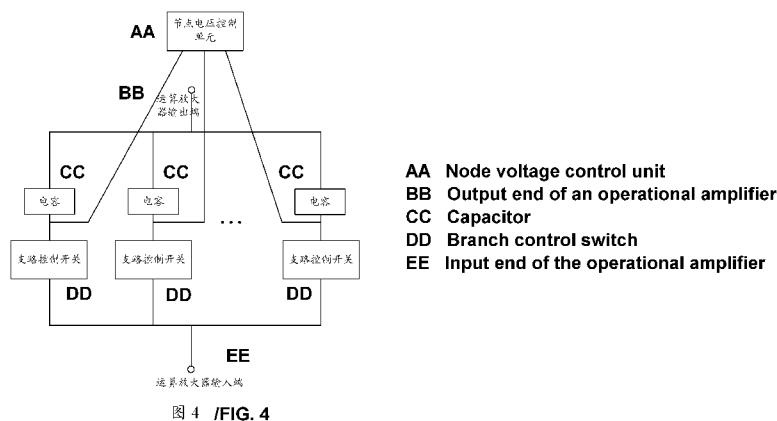


图 4 /FIG. 4

(57) Abstract: A configurable capacitor array for a Δ - Σ analog-to-digital converter, comprising at least two capacitor branches; each capacitor branch comprises a capacitor and a branch control switch connected in series; one end of the capacitor is connected to an output end of an operational amplifier, and the other end of the capacitor is connected to the branch control switch; and the other end of the branch control switch is connected to an input end of the operational amplifier. The configurable capacitor array further comprises a node voltage control unit, and the node voltage control unit is configured to control a node voltage between the capacitor and the branch control switch in the capacitor branch to which the node voltage control unit belongs not greater than a supply voltage and not less than a ground voltage when the branch control switch is on.

(57) 摘要: 一种用于 Δ - Σ 模数转换器的可配置电容阵列, 包括至少两条电容支路, 每条电容支路包括串联的一电容和一支路控制开关, 电容的一端连接运算放大器输出端, 所述电容的另一端连接支路控制开关, 所述支路控制开关的另一端连接运算放大器的输入端; 所述可配置电容阵列还包括节点电压控制单元, 所述节点电压控制单元配置为在所述支路控制开关打开时, 控制其所属电容支路中电容与支路控制开关之间的节点电压不高于电源电压且不低于地电压。

WO 2016/101667 A1

一种用于 Δ - Σ 模数转换器的可配置电容阵列

技术领域

本发明涉及集成电路设计技术领域，具体涉及一种用于 Δ - Σ 模数转换器的可配置电容阵列。

5 背景技术

随着无线通信领域的迅速兴起，为降低功耗，提高系统集成度，减少设计成本，大量的信号处理功能从模拟域转移到数字域完成，因此需要高性能的模数转换器实现从模拟域到数字域的转变。

为了支持多种通信标准的中频可编程数字接入能力，构成通信系统的各个模块都需要具有配置能力。另外，在各种通信协议中，由于在不同的载波频段通信而划分不同的数字基带，因此接收机也需要在不同带宽和精度上提供硬件支持。针对上述应用背景，可配置 Δ - Σ 模数转换器以其面积小，精度高，功耗低而成为热门的解决方案。

图 1 为可配置 Δ - Σ 模数转换器示意图，如图 1 所示，在可配置的 Δ - Σ 模数转换器中，可配置电容阵列（如 C1、C2）是其中重要的组成部分，与电阻阵列和运算放大器一起构成积分器形式。图 2 为一种具体的可配置电容阵列框图，如图 2 所示，可配置的电容阵列的支路通常由电容和金属氧化物半导体（MOS，Metal Oxide Semiconductor）开关串联组成，MOS 开关的导通或者断开可以通过配置寄存器实现。通常情况下，可配置电容阵列部分支路导通，部分支路断开（参考图 2），对于断开的支路，电容极板和 MOS 开关的连接点处于浮空状态。由于浮空点电压的不可控性，会导致模数转换器的差分两路的等效电容值不一致，导致电路性能的恶化。

具体来说，如果两个完全相同的电容阵列（参考图 2）分别连接在 Δ -

Σ 模数转换器差分通路上，形成通路 1 和通路 2。在 Δ - Σ 模数转换器中，两个电容阵列的 V_n 节点都连接到运算放大器的输入端，由于运放的虚地特性，两个 V_n 节点电压近似相等；两个电容阵列的 V_p 节点都连接到运算放大器的输出端，两个 V_p 节点的信号幅度相等，相位相反。因为开关 S1 和 S2 导通，p1 和 p2 节点与 V_n 节点电压一致；因为开关 S3 和 S4 断开，p3 和 p4 处于浮空状态，其节点电压由于电容的耦合效应与 V_p 节点的信号变化趋势相同，但共模电平状态未知。

图 3 为由可配置电容阵列中浮空节点触发的寄生三极管示意图，如图 3 所示，当 Δ - Σ 模数转换器的信号幅度变化较大时，浮空节点 p3 和 p4 的节点电压极可能出现大于电源电压或者低于地电压的情况，从而造成 N 型 MOS (NMOS) 开关的寄生 NPN 导通 (通路 1) 或者 P 型 MOS (PMOS) 开关的寄生 PNP 导通 (通路 2)，造成 Δ - Σ 模数转换器的 RC 时间常数变化 (RC Time Constant Variation)，引起信号通路上的传输延迟 (Propagation Delay) 不一致，参考图 3，由于 NPN 和 PNP 都是寄生器件，无法达到对称性要求，会使积分器的等效电容值不相等，进而造成偶次谐波的出现，恶化 Δ - Σ 模数转换器电路性能；并且，在电容阵列中，如果断开的支路的电容值 (如 C3 和 C4) 大于导通的支路的电容值 (如 C1 和 C2)，偶次谐波现象会更加明显、 Δ - Σ 模数转换器电路性能更差。

发明内容

本发明实施例期望提供一种用于 Δ - Σ 模数转换器的可配置电容阵列，能够提高 Δ - Σ 模数转换器电路性能。

本发明实施例的技术方案是这样实现的：

本发明实施例提供了一种用于 Δ - Σ 模数转换器的可配置电容阵列，包括至少两条电容支路，每条电容支路包括串联的一电容和一支路控制开关，所述电容的一端连接运算放大器输出端，所述电容的另一端连接支路控制

开关，所述支路控制开关的另一端连接运算放大器的输入端；所述可配置电容阵列还包括节点电压控制单元，所述节点电压控制单元配置为在所述支路控制开关打开时，控制其所属电容支路中电容与所述支路控制开关之间的节点电压不高于电源电压且不低于地电压。

- 5 一具体实施例中，所述节点电压控制单元，配置为在所述支路控制开关打开时，将其所属电容支路中电容与所述支路控制开关之间的节点连接至固定电位节点或可控节点，所述固定电位节点或所述可控节点的电压不高于电源电压且不低于地电压。

- 一具体实施例中，所述节点电压控制单元，配置为在所述支路控制开关打开时，限制其所属电容支路中电容与所述支路控制开关之间节点电压的变化范围，使得所述节点电压不高于电源电压且不低于地电压。

一具体实施例中，所述节点电压控制单元包括至少两个旁路开关，

- 每个电容支路中的电容两端分别并联一旁路开关，所述旁路开关在所属电容支路中的支路控制开关闭合时打开，在所属电容支路中的支路控制开关打开时闭合。

一具体实施例中，所述节点电压控制单元包括至少两个旁路开关，

每个电容支路中的电容两端分别并联一旁路开关，所述旁路开关在所属电容支路中的支路控制开关闭合或打开时，均打开。

- 本发明实施例所述的一种用于 Δ - Σ 模数转换器的可配置电容阵列，所述可配置电容阵列包括至少两条电容支路，每条电容支路包括串联的一电容和一支路控制开关，所述电容的一端连接运算放大器输出端，所述电容的另一端连接支路控制开关，所述支路控制开关的另一端连接运算放大器的输入端；所述可配置电容阵列还包括节点电压控制单元，所述节点电压控制单元配置为在所述支路控制开关打开时，控制其所属电容支路中电容与
20 与
25 所述支路控制开关之间的节点电压不高于电源电压且不低于地电压。将

本发明实施例所述的可配置电容阵列用于 Δ - Σ 模数转换器，保证了浮空节点的电压不高于电路的电源电压且不低于电路地电压，从而避免了由于差分电容支路中浮空节点不匹配造成的偶次谐波，提高了 Δ - Σ 模数转换器电路性能。

5 附图说明

图 1 为可配置 Δ - Σ 模数转换器示意图；

图 2 为可配置的电容阵列示意图；

图 3 为由可配置电容阵列中浮空节点触发的寄生三极管示意图；

图 4 为本发明实施例一种用于 Δ - Σ 模数转换器的可配置电容阵列示意图；

图 5 为本发明实施例 1 所述用于 Δ - Σ 模数转换器的可配置电容阵列结构示意图；

图 6 为本发明实施例 2 所述用于 Δ - Σ 模数转换器的可配置电容阵列结构示意图。

15 具体实施方式

本发明实施例的目的在于提供一种用于 Δ - Σ 模数转换器的可配置电容阵列，避免电容阵列中的浮空节点对于 Δ - Σ 模数转换器电路性能影响。

图 4 为本发明实施例一种用于 Δ - Σ 模数转换器的可配置电容阵列示意图，如图 4 所示，所述可配置电容阵列包括至少两条电容支路，每条电容支路包括串联的一电容和一支路控制开关，所述电容的一端连接运算放大器输出端，所述电容的另一端连接支路控制开关，所述支路控制开关的另一端连接运算放大器的输入端；本实施例中，所述可配置电容阵列还包括节点电压控制单元，所述节点电压控制单元配置为在所述支路控制开关打开时，控制其所属电容支路中电容与所述支路控制开关之间的节点电压不

高于电源电压且不低于地电压。

一具体实施例中，所述节点电压控制单元，配置为在所述支路控制开关打开时，将其所属电容支路中电容与所述支路控制开关之间的节点连接至固定电位节点或可控节点，所述固定电位节点或所述可控节点的电压不高于电源电压且不低于地电压。这样，对于电容阵列中断开的支路，便可将其浮空节点设置到某一固定电位或者连接到某一可控节点，以消除浮空节点对于 Δ - Σ 模数转换器性能的影响。为了实现上述方案，可以设置所述节点电压控制单元包括至少两个旁路开关，每个电容支路中的电容两端分别并联一旁路开关，所述旁路开关在所属电容支路中的支路控制开关闭合时打开，在所属电容支路中的支路控制开关打开时闭合。

一具体实施例中，所述节点电压控制单元，配置为在所述支路控制开关打开时，限制其所属电容支路中电容与所述支路控制开关之间节点电压的变化范围，使得所述节点电压不高于电源电压且不低于地电压。这样，对于电容阵列中断开的支路，通过限制其浮空节点的电压变化范围，即可保证其最高或最低电压值不会超出电路的电源电压或者电路的地电压，以消除浮空节点对于 Δ - Σ 模数转换器性能的影响。为了实现上述方案，可以设置所述节点电压控制单元包括至少两个旁路开关，每个电容支路中的电容两端分别并联一旁路开关，所述旁路开关在所属电容支路中的支路控制开关闭合或打开时，均打开。

本发明实施例可保证可配置阵列的浮空节点的电压变化范围不会超出电路的工作电压范围，从而能够避免触发 MOS 管的寄生 NPN 或者 PNP，消除了浮空节点对 Δ - Σ 模数转换器性能的影响。

下面通过具体实施例对本发明的技术方案作进一步详细说明。

实施例 1

本实施例中，节点电压控制单元包括至少两个旁路开关，所述节点电

压控制单元在支路控制开关打开时，将其所属电容支路中电容与所述支路控制开关之间的节点连接至固定电位节点或可控节点，所述固定电位节点或可控节点的电压不高于电源电压且不低于地电压。

图 5 为本发明实施例 1 所述用于 Δ - Σ 模数转换器的可配置电容阵列结构示意图，如图 5 所示，电容 C_i 与 MOS 开关 S_i ($i=1, 2, 3, 4$) 串联构成电容阵列的可配置支路， S_i ($i=5, 6, 7, 8$) 分别连接于每路可配置电容支路的电容两端，即 S_5 连接到 V_p 和 P_1 两点，横跨电容 C_1 两端； S_6 连接到 V_p 和 P_2 两点，横跨电容 C_2 两端； S_7 连接到 V_p 和 P_3 两点，横跨电容 C_3 两端； S_8 连接到 V_p 和 P_4 两点，横跨电容 C_4 两端。对于 C_1 和 C_2 支路，由于 S_1 和 S_2 导通， S_5 和 S_6 断开，避免影响到电路的正常工作；对于 C_3 和 C_4 支路，由于 S_3 和 S_4 断开， P_3 和 P_4 节点变为浮空节点，导通 S_7 和 S_8 ， P_3 和 P_4 连接到 V_p 节点，将电容 C_3 和 C_4 短路，可消除浮空节点 P_3 和 P_4 对于 Δ - Σ 模数转换器性能的影响。 S_i ($i=1, 2, 3, 4, 5, 6, 7, 8$) 的控制方式为 $S_1 \oplus S_5=1$ ， $S_2 \oplus S_6=1$ ， $S_3 \oplus S_7=1$ ， $S_4 \oplus S_8=1$ 。

实施例 2

本实施例中，节点电压控制单元包括至少两个旁路开关，所述节点电压控制单元在支路控制开关打开时，限制其所属电容支路中电容与所述支路控制开关之间节点电压的变化范围，使得所述节点电压不高于电源电压且不低于地电压。

图 6 为本发明实施例 2 所述用于 Δ - Σ 模数转换器的可配置电容阵列结构示意图，如图 6 所示，电容 C_i 与 MOS 开关 S_i ($i=1, 2, 3, 4$) 串联构成电容阵列的可配置支路， S_i ($i=5, 6, 7, 8$) 分别连接于每路可配置电容支路的电容两端，即 S_5 连接到 V_p 和 P_1 两点，横跨电容 C_1 两端； S_6 连接到 V_p 和 P_2 两点，横跨电容 C_2 两端； S_7 连接到 V_p 和 P_3 两点，横跨电容 C_3 两端； S_8 连接到 V_p 和 P_4 两点，横跨电容 C_4 两端。与实施例 1

不同的是，无论电路处于何种工作状态，均保证 S_i ($i = 5, 6, 7, 8$) 断开。 S_i ($i = 5, 6, 7, 8$) 为 MOS 管开关，在其关断状态下，有 nA 级别漏电流，可以等效为一个大电阻，限制了浮空节点的共模电平范围，保证浮空节点的电压变化范围不会超过电路的工作电压范围。

- 5 以上所述，仅为本发明的较佳实施例而已，并非用于限定本发明的保护范围。

工业实用性

- 本发明实施例通过包括至少两条电容支路的可配置电容阵列，每条电容支路包括串联的一电容和一支路控制开关，所述电容的一端连接运算放大器输出端，所述电容的另一端连接支路控制开关，所述支路控制开关的另一端连接运算放大器的输入端；所述可配置电容阵列还包括节点电压控制单元，所述节点电压控制单元配置为在所述支路控制开关打开时，控制其所属电容支路中电容与所述支路控制开关之间的节点电压不高于电源电压且不低于地电压。如此，将所述可配置电容阵列用于 Δ - Σ 模数转换器，
- 10 保证了浮空节点的电压不高于电路的电源电压且不低于电路地电压，从而避免了由于差分电容支路中浮空节点不匹配造成的偶次谐波，提高了 Δ - Σ 模数转换器电路性能。
- 15

权利要求书

1、一种用于 Δ - Σ 模数转换器的可配置电容阵列，包括至少两条电容支路，每条电容支路包括串联的一电容和一支路控制开关，所述电容的一端连接运算放大器输出端，所述电容的另一端连接支路控制开关，所述支路控制开关的另一端连接运算放大器的输入端；

所述可配置电容阵列还包括节点电压控制单元，所述节点电压控制单元配置为在所述支路控制开关打开时，控制其所属电容支路中电容与所述支路控制开关之间的节点电压不高于电源电压且不低于地电压。

2、根据权利要求1所述的可配置电容阵列，其中，

所述节点电压控制单元，配置为在所述支路控制开关打开时，将其所属电容支路中电容与所述支路控制开关之间的节点连接至固定电位节点或可控节点，所述固定电位节点或所述可控节点的电压不高于电源电压且不低于地电压。

3、根据权利要求1所述的可配置电容阵列，其中，

所述节点电压控制单元，配置为在所述支路控制开关打开时，限制其所属电容支路中电容与所述支路控制开关之间节点电压的变化范围，使得所述节点电压不高于电源电压且不低于地电压。

4、根据权利要求2所述的可配置电容阵列，其中，所述节点电压控制单元包括至少两个旁路开关，

每个电容支路中的电容两端分别并联一旁路开关，所述旁路开关在所属电容支路中的支路控制开关闭合时打开，在所属电容支路中的支路控制开关打开时闭合。

5、根据权利要求3所述的可配置电容阵列，其中，所述节点电压控制单元包括至少两个旁路开关，

每个电容支路中的电容两端分别并联一旁路开关，所述旁路开关在所

属电容支路中的支路控制开关闭合或打开时，均打开。

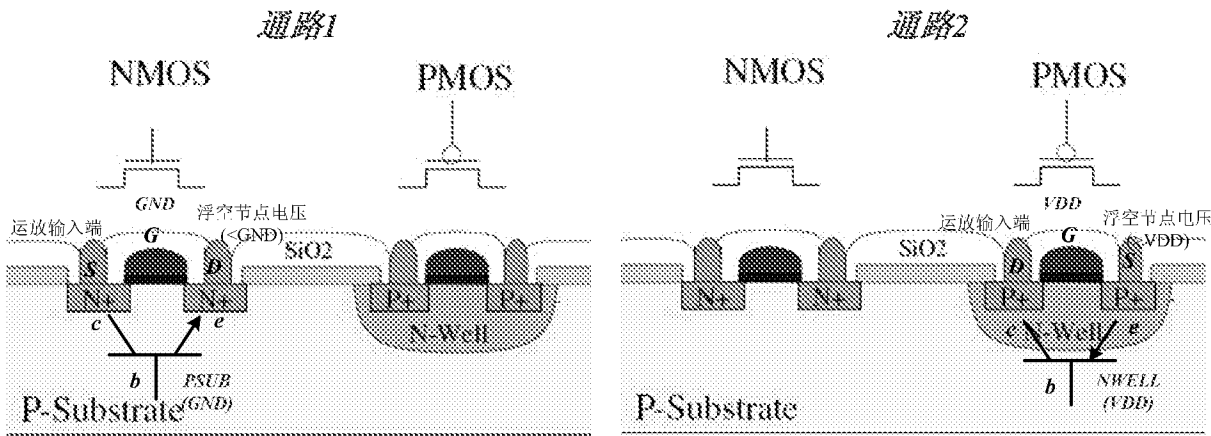


图 3

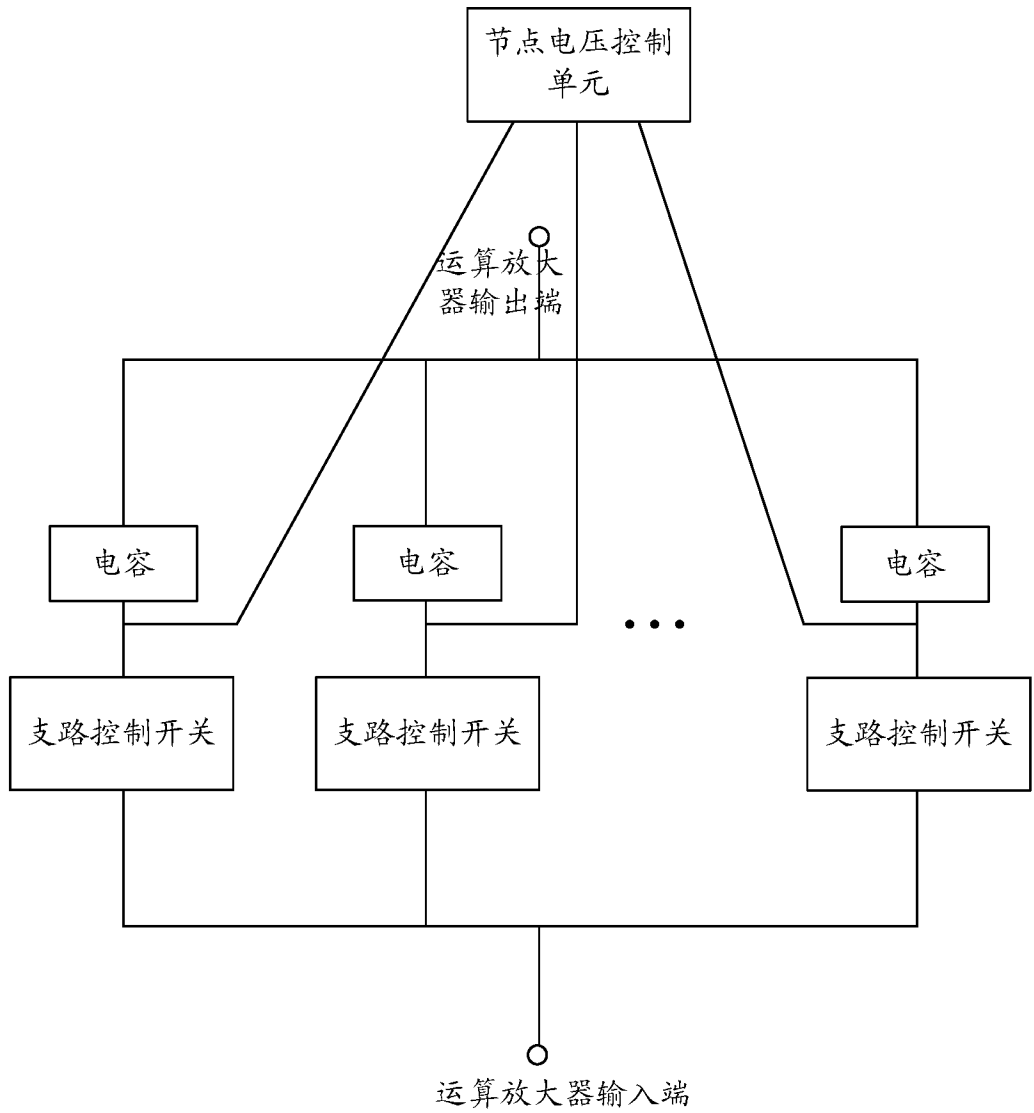


图 4

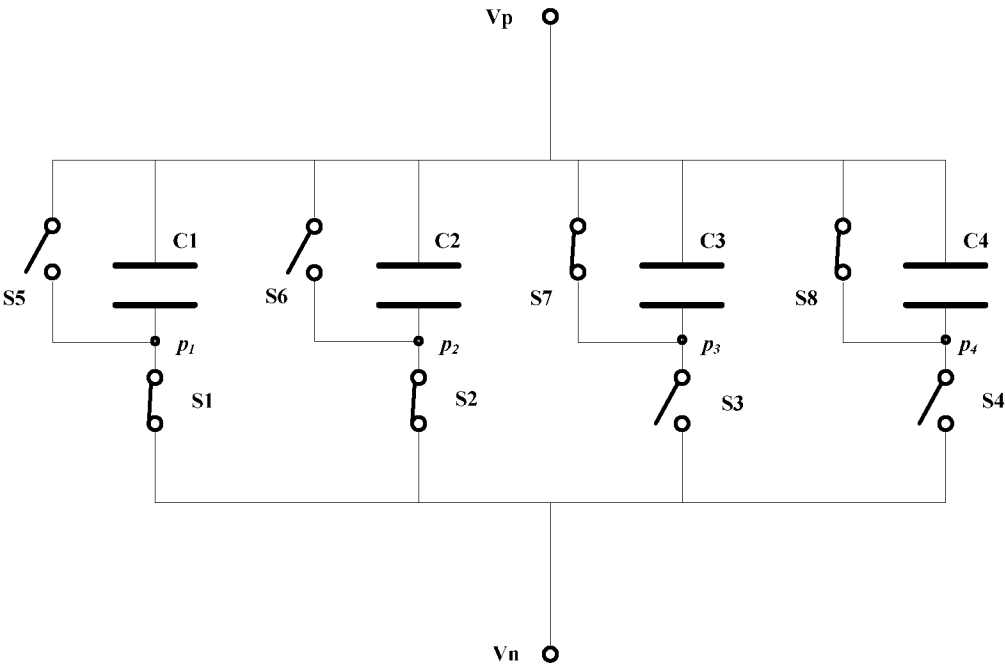


图 5

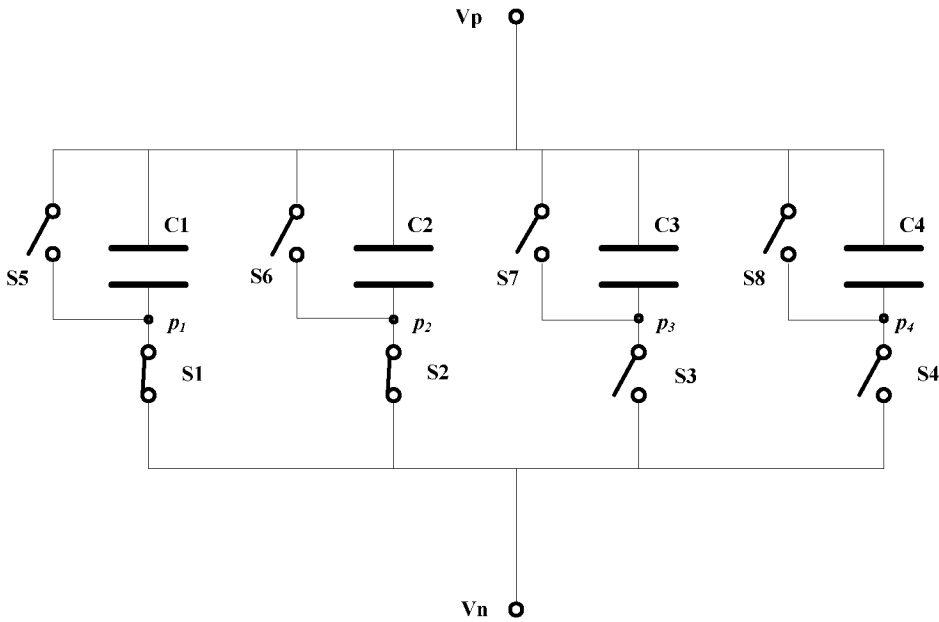


图 6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/090313

A. CLASSIFICATION OF SUBJECT MATTER

H03M 1/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03M

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC: capacitance integral, Δ - Σ , switch, integrat+, capacitance, Σ - Δ , delta-sigma, sigma-delta, amplifier

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 102629874 A (SONY CORPORATION), 08 August 2012 (08.08.2012), description, paragraphs [0035]-[0036], [0047], [0079]-[0099], [0116] and [0119]-[0120], and figures 13 and 16	1, 2, 4
A	CN 101859107 A (SIEMENS LTD., CHINA), 13 October 2010 (13.10.2010) the whole document	1-5
A	US 6362761 B1 (STMICROELECTRONICS S.R.L.), 26 March 2002 (26.03.2002) the whole document	1-5

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 23 November 2015 (23.11.2015)	Date of mailing of the international search report 16 December 2015 (16.12.2015)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer SUN, Guohui Telephone No.: (86-10) 62413599

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/090313

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102629874 A	08 August 2012	US 2012200437 A1	09 August 2012
		JP 2012165088 A	30 August2012
CN 101859107 A	13 October 2010	None	
US 6362761 B1	26 March 2002	IT VA990007 A1	19 September 2000

A. 主题的分类		
H03M 1/12 (2006.01) i		
按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类		
B. 检索领域		
检索的最低限度文献 (标明分类系统和分类号)		
H03M		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))		
CNPAT, WPI, EPDOC: 开关, 切换, 电容, 电容积分, 积分器, 放大器, 德尔塔-西格玛, 西格玛-德尔塔, $\Delta-\Sigma$, switch, integrat+, capacitance, $\Sigma-\Delta$, delta-sigma, sigma-delta, amplifier		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 102629874 A (索尼公司) 2012年 8月 8日 (2012 - 08 - 08) 说明书第[0035]-[0036], [0047], [0079]-[0099], [0116], [0119]-[0120]段, 附图13, 16	1, 2, 4
A	CN 101859107 A (西门子中国有限公司) 2010年 10月 13日 (2010 - 10 - 13) 全文	1-5
A	US 6362761 B1 (STMICROELECTRONICS S.R.L.) 2002年 3月 26日 (2002 - 03 - 26) 全文	1-5
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期		国际检索报告邮寄日期
2015年 11月 23日		2015年 12月 16日
ISA/CN的名称和邮寄地址		授权官员
中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10) 62019451		孙国辉 电话号码 (86-10) 62413599

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/090313

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	102629874	A	2012年 8月 8日	US	2012200437	A1	2012年 8月 9日
				JP	2012165088	A	2012年 8月 30日
CN	101859107	A	2010年 10月 13日	无			
US	6362761	B1	2002年 3月 26日	IT	VA990007	A1	2000年 9月 19日