



(12) 发明专利

(10) 授权公告号 CN 102325069 B

(45) 授权公告日 2014. 07. 30

(21) 申请号 201110195071. 8

CN 101630973 A, 2010. 01. 20,

(22) 申请日 2011. 07. 12

CN 101917317 A, 2010. 12. 15,

(73) 专利权人 北京航空航天大学

审查员 张博

地址 100083 北京市海淀区学院路 37 号

(72) 发明人 张晞 李立京 潘江江 王明
杨明

(74) 专利代理机构 北京凯特来知识产权代理有
限公司 11260

代理人 郑立明 孟丽娟

(51) Int. Cl.

H04L 12/40 (2006. 01)

H04L 29/08 (2006. 01)

H04L 29/06 (2006. 01)

(56) 对比文件

US 7120713 B2, 2006. 10. 10,

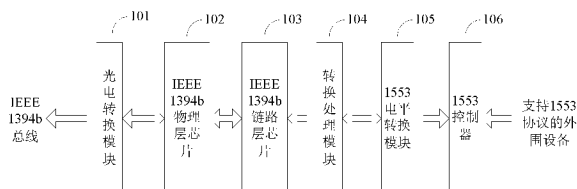
权利要求书2页 说明书5页 附图2页

(54) 发明名称

一种总线互连的装置及方法

(57) 摘要

本发明公开了一种总线互连的装置,包括:分别与 IEEE 1394b 总线、所述 IEEE1394b 物理层芯片连接的光电转换模块;IEEE 1394b 物理层芯片还与 IEEE 1394b 链路层芯片连接;IEEE 1394b 链路层芯片还与转换处理模块连接;转换处理模块还与 1553 电平转换模块连接,用于实现 IEEE 1394b 数据与 1553 数据之间的协议转换;1553 电平转换模块还与 1553 控制器连接;1553 控制器还与支持 1553 协议的外围设备连接。本发明还公开一种总线互连的方法。由于通过协议转换,将支持低速 1553 总线协议的外围设备与高速 IEEE 1394b 总线互连,能够满足通信系统中对大数据量、以及实时传输的需求,提高了数据处理能力。



1. 一种总线互连的装置,其特征在于,包括:

光电转换模块、IEEE1394b 物理层芯片、IEEE1394b 链路层芯片、转换处理模块、1553 电平转换模块、1553 控制器;

所述光电转换模块分别与 IEEE1394b 总线、所述 IEEE1394b 物理层芯片连接;所述光电转换模块包括电接口子模块和光收发接口子模块,其中,所述光收发接口子模块与所述 IEEE1394b 物理层芯片的并联链路中连有去耦电阻、总线开关及电压比较器;所述去耦电阻与光收发接口子模块内置的电容共同起到隔离的作用;电压比较器将 IEEE1394b 物理层芯片的管脚 TPB+/- 的共模电压与一个 0.8V 的基准电压进行比较,比较的结果用于控制光收发接口子模块的开启状态,以便使光收发接口子模块,将 IEEE1394b 物理层芯片发来的数据通过光收发接口子模块发送到 IEEE1394b 总线上;总线开关,由光收发接口子模块的接收标识输出作为总线开关的使能端输入,控制总线开关的开启与关闭,用于噪声屏蔽;当光收发接口子模块收到 IEEE1394b 总线上传来的数据时,使能总线开关,然后将数据通过总线开关发往 IEEE1394b 物理层;

所述 IEEE1394b 物理层芯片还与所述 IEEE1394b 链路层芯片连接;

所述 IEEE1394b 链路层芯片还与所述转换处理模块连接;

所述转换处理模块还与 1553 电平转换模块连接,用于实现 IEEE1394b 数据与 1553 数据之间的协议转换;

所述 1553 电平转换模块还与所述 1553 控制器连接;

所述 1553 控制器还支持 1553 协议的外围设备连接。

2. 根据权利要求 1 所述的装置,其特征在于,所述转换处理模块为现场可编程门阵列 FPGA。

3. 根据权利要求 1 所述的装置,其特征在于,所述转换处理模块包括:

由 FPGA 构成的 1394b 接口子模块,与所述 IEEE1394b 链路层芯片连接,用于与所述 IEEE1394b 链路层芯片进行 IEEE1394b 数据交互;

DSP 芯片,用于实现 IEEE1394b 数据与 1553 数据之间的协议转换;

由 FPGA 构成的 1553 接口子模块,与所述 1553 电平转换模块连接,用于与所述 1553 电平转换模块进行 1553 数据交互。

4. 根据权利要求 1~3 任意一项所述的装置,其特征在于,所述光电转换模块包括电接口子模块和光收发接口子模块:

所述电接口子模块用于,将 IEEE1394b 光信号转换为 IEEE1394b 电信号;

所述光收发接口子模块用于,将 IEEE1394b 电信号转换为 IEEE1394b 光信号。

5. 一种总线互连的方法,其特征在于,包括:

转换处理模块一端依次与 IEEE1394b 链路层芯片、IEEE1394b 物理层芯片及光电转换模块相连;所述光电转换模块包括电接口子模块和光收发接口子模块,其中,所述光收发接口子模块与所述 IEEE1394b 物理层芯片的并联链路中连有去耦电阻、总线开关及电压比较器;所述去耦电阻与光收发接口子模块内置的电容共同起到隔离的作用;电压比较器将 IEEE1394b 物理层芯片的管脚 TPB+/- 的共模电压与一个 0.8V 的基准电压进行比较,比较的结果用于控制光收发接口子模块的开启状态,以便使光收发接口子模块,将 IEEE1394b 物理层芯片发来的数据通过光收发接口子模块发送到 IEEE1394b 总线上;总线开关,由光收

发接口子模块的接收标识输出作为总线开关的使能端输入,控制总线开关的开启与关闭,用于噪声屏蔽;当光收发接口子模块收到 IEEE1394b 总线上传来的数据时,使能总线开关,然后将数据通过总线开关发往 IEEE1394b 物理层;

通过该转换处理模块将接收到的 IEEE1394b 数据包中的有效数据提取出来;将所述有效数据封装为 1553 数据包;将所述 1553 数据包发送给支持 1553 协议的外围设备;

或者,

将接收到的 1553 数据包中的有效数据提取出来;将所述有效数据封装为 IEEE1394b 数据包;将所述 IEEE1394b 数据包发送给 IEEE1394b 总线。

一种总线互连的装置及方法

技术领域

[0001] 本发明涉及一种网络通信技术领域,尤其涉及一种总线互连的装置及方法。

背景技术

[0002] 1553 总线是 MIL-STD-1553(飞机内部时分制指令/响应式多路传输数据总线)总线的简称。1553 总线是目前应用较为广泛的低速总线,在车辆电子领域中拥有大量的支持 1553 总线协议的外围设备。

[0003] 由于 1553 总线的传输速率只有 1Mbps,在数据量大,且需要实时传输的应用场景中,1553 总线无法满足高速传输的需求。

发明内容

[0004] 本发明的目的是提供一种总线互连的装置。

[0005] 本发明的目的是通过以下技术方案实现的:

[0006] 一种总线互连的装置,包括:

[0007] 光电转换模块、IEEE 1394b 物理层芯片、IEEE 1394b 链路层芯片、转换处理模块、1553 电平转换模块、1553 控制器;

[0008] 所述光电转换模块分别与 IEEE 1394b 总线、所述 IEEE 1394b 物理层芯片连接;

[0009] 所述 IEEE 1394b 物理层芯片还与所述 IEEE 1394b 链路层芯片连接;

[0010] 所述 IEEE 1394b 链路层芯片还与所述转换处理模块连接;

[0011] 所述转换处理模块还与 1553 电平转换模块连接,用于实现 IEEE 1394b 数据与 1553 数据之间的协议转换;

[0012] 所述 1553 电平转换模块还与所述 1553 控制器连接;

[0013] 所述 1553 控制器还与支持 1553 协议的外围设备连接。

[0014] 一种总线互连的方法,包括:

[0015] 将接收到的 IEEE 1394b 数据包中的有效数据提取出来;将所述有效数据封装为 1553 数据包;将所述 1553 数据包发送给支持 1553 协议的外围设备;

[0016] 或者,

[0017] 将接收到的 1553 数据包中的有效数据提取出来;将所述有效数据封装为 IEEE 1394b 数据包;将所述 IEEE 1394b 数据包发送给 IEEE 1394b 总线。

[0018] 由上述本发明提供的技术方案可以看出,本发明实施例提供的一种总线互连方案,通过协议转换,将支持低速 1553 总线协议的外围设备与高速 IEEE 1394b 总线互连,能够满足通信系统中对大数据量、以及实时传输的需求,提高了数据处理能力。

附图说明

[0019] 为了更清楚地说明本发明实施例的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本

领域的普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他附图。

[0020] 图 1 为本发明实施例提供的总线互连装置的结构示意图;

[0021] 图 2 为本发明实施例提供的 IEEE 1394b 物理层芯片与光收发接口子模块的接口电路示意图;

[0022] 图 3 为本发明实施例提供的一种转换处理模块结构示意图;

[0023] 图 4 为本发明实施例提供的一种方法流程图;

[0024] 图 5 为本发明实施例提供的另一种方法流程图。

具体实施方式

[0025] 下面结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明的保护范围。

[0026] 下面将结合附图对本发明实施例作进一步地详细描述。

[0027] IEEE 1394b 总线的最高传输速率为 3.2Gbps,特别适合数据量比较大的高速传输,并且,IEEE 1394b 总线还具有实时性好、传输速率高、可靠性高、扩展容易、支持热插拔等优点,可以应用到车辆电子领域。现有的车辆电子的应用场景中,存在大量支持 1553 总线协议的外围设备,为了提高网络的数据处理能力,本发明实施例提供一种总线互连的装置,能够将现存的支持 1553 总线协议的外围设备连接到 IEEE 1394b 总线上进行数据处理。

[0028] 本发明实施例提供的总线互连装置,其结构如图 1 所示,具体实现结构如下:

[0029] 光电转换模块 101、IEEE 1394b 物理层芯片 102、IEEE 1394b 链路层芯片 103、转换处理模块 104、1553 电平转换模块 105、1553 控制器 106。

[0030] 其中,光电转换模块 101 分别与 IEEE 1394b 总线、IEEE 1394b 物理层芯片 102 连接,光电转换模块 101 用于对 IEEE 1394b 信号进行光电转换或电光转换。

[0031] IEEE 1394b 物理层芯片 102 分别与光电转换模块 101、IEEE 1394b 链路层芯片 103 连接;IEEE 1394b 链路层芯片 103 分别与 IEEE 1394b 物理层芯片 102、转换处理模块 104 连接;IEEE 1394b 物理层芯片和 IEEE 1394b 链路层芯片共同实现对 IEEE 1394b 协议的支持。其中,IEEE 1394 物理层芯片和 IEEE 1394b 链路层芯片可以是独立的两个芯片,也可以是集成芯片。

[0032] 转换处理模块 104 分别与 IEEE 1394b 链路层芯片 103、1553 电平转换模块 105 连接,转换处理模块 104 用于实现 IEEE 1394b 与 1553 之间的协议转换,进而实现 IEEE 1394b 总线与支持 1553 总线协议的外围设备之间的通信。

[0033] 1553 电平转换模块 105 分别与转换处理模块 104、1553 控制器 106 连接,1553 电平转换模块 105 用于对转换处理模块 104 输出的 1553 数据进行电平转换、或者对 1553 控制器 106 输出的 1553 数据进行电平转换;

[0034] 1553 控制器 106 分别与 1553 电平转换器 105、支持 1553 协议的外围设备连接,1553 控制器用于将电平转换后的 1553 数据发送给支持 1553 协议的外围设备、或者将支持 1553 协议的外围设备发送的 1553 数据发送给 1553 电平转换模块 105。

[0035] 上述光电转换模块 101 具体包括电接口子模块 1011 和光收发接口子模块 1012。电接口子模块 1011 用于将 IEEE 1394b 光信号转换为 IEEE 1394b 电信号；光收发接口子模块 1012 用于将 IEEE 1394b 电信号转换为 IEEE 1394b 光信号。其中，电接口子模块 1011 与 IEEE 1394b 物理层芯片 102 的连接方式为现有技术，这里不再赘述。

[0036] IEEE 1394b 物理层芯片 (PHY) 102 与光收发接口子模块 (FOT) 1012 的接口电路如图 2 所示。其中，去耦电阻 1、与光收发接口子模块 1012 内置的电容共同起到隔离的作用；电压比较器 2 将 IEEE 1394b 物理层芯片 102 的管脚 TPB+/- 的共模电压与一个 0.8V 的基准电压进行比较，比较的结果用于控制光收发接口子模块 1012 的开启状态，以便使能光收发接口子模块 1012，将 IEEE 1394b 物理层芯片 102 发来的数据通过光收发接口子模块 1012 发送到 IEEE 1394b 总线上；总线开关 3，由光收发接口子模块 1012 的接收标识输出作为总线开关 3 的使能端输入，控制总线开关 3 的开启与关闭，用于噪声屏蔽；当光收发接口子模块 1012 收到 IEEE 1394b 总线上传来的数据时，使能总线开关 3，然后将数据通过总线开关 3 发往 IEEE 1394b 物理层；C1 ~ C4 为交流耦合电容，负责阻断直流信号。

[0037] 上述 IEEE 1394b 物理层芯片 102 与光收发接口子模块 1012 的接口电路用到了总线开关和电压比较器，IEEE 1394b 物理层芯片有输出信号时，其输出引脚的共模电压大于 0.8V，通过电压比较器使能光收发接口子模块 1012；当总线开关收到数据要发送给 IEEE1394b 物理层芯片时也通过其自身的工作状态引脚使能总线开关，并将数据发往 IEEE1394b 物理层芯片，从而避免了由于电压微小误差造成的误操作，提高了系统性能的可靠性。

[0038] 作为举例而非限定，光电转换模块 101 可以由 1 个 1394b 电接口子模块和 2 个光收发接口子模块构成，其中，电接口子模块可选用现有的任意型号的电接口模块，光收发接口子模块可采用 Finisar 公司的带有自诊断功能的光纤收发器 FTLF8519P2BNL，还可以采用其他公司生产的符合 SFP 规范的产品；IEEE 1394b 物理层芯片 102 可以选用德州仪器公司的型号为 TSB41BA3B 的芯片，IEEE 1394b 物理层芯片 102 还可以选用其他支持 IEEE1394b 协议的物理层芯片，例如 TSB81BA3、TSB41BA3D、TSB81BA3D 等；IEEE1394b 链路层芯片 103 可以选用德州仪器公司的型号为 TSB12LV32 的芯片，IEEE 1394 链路层芯片 103 还可以采用其他支持 IEEE 1394b 物理层芯片且符合 OHCI (Open HostController Interface, 开放式主机控制接口协议) 规范的 IEEE 1394 链路层芯片；1553 控制器 106 可以采用美国 DDC 公司的型号为 BU-61581 的芯片，还可以采用其他公司生产的产品，如 UPMC 公司的 UT 1553B BCRT 协议处理器。

[0039] 本发明实施例提供的装置，通过转换处理模块实现 IEEE 1394b 与 1553 之间的协议转换，将支持低速 1553 总线协议的外围设备与高速 IEEE 1394b 总线互连，能够满足通信系统中对大数据量、以及实时传输的需求，提高了数据处理能力。

[0040] 本发明实施例提供的装置中，转换处理模块 104 可以由 FPGA(Field-Programmable Gate Array, 现场可编程门阵列) 实现，也可以由 DSP(Digital SignalProcessing, 数字信号处理) 芯片实现，还可以由其他微处理器实现。

[0041] 如果由 FPGA 实现转换处理模块 104。在通信过程中，FPGA 的主要起到的作用可以但不限于包括以下三点：(1) 通过编程实现 IEEE 1394b 总线接口功能，并与 IEEE1394b 链路层芯片连接，来实现对 IEEE 1394 总线的读写控制；(2) 通过编程实现 1553 总线接口

功能,并通过与 1553 电平转换模块,与 1553 控制器连接,来实现对支持 1553 协议的外围设备的 1553 数据读写控制;(3) 在 FPGA 内部实现 IEEE 1394b 总线和 1553 总线的协议转换。作为举例而非限定,本发明实施例中的 FPGA 可以采用 ALTERA 公司的 Cyclone IIEP2C5,该器件可以实现低成本高性能的嵌入式处理解决方案。还可以采用其他能够满足上述功能的 FPGA。

[0042] 如果由 DSP 芯片实现转换处理模块 104。则如图 3 所示,转换处理模块 104 具体可以包括:

[0043] 由 FPGA 构成的 1394b 接口子模块 1041,与 IEEE 1394b 链路层芯片 103 连接,用于与 IEEE 1394b 链路层芯片 103 进行 IEEE 1394b 数据交互,并实现与 IEEE 1394b 链路层芯片 103 的接口时序匹配;

[0044] DSP 芯片 1042,用于实现 IEEE 1394b 数据与 1553 数据之间的协议转换;

[0045] 由 FPGA 构成的 1553 接口子模块 1043,与 1553 电平转换模块 105 连接,用于与 1553 电平转换模块 105 进行 1553 数据交互。

[0046] 本发明实施例还提供一种总线互连的方法,其实现方式具体包括:

[0047] 将接收到的 IEEE 1394b 数据包中的有效数据提取出来;将所述有效数据封装为 1553 数据包;将所述 1553 数据包发送给支持 1553 协议的外围设备;

[0048] 或者,

[0049] 将接收到的 1553 数据包中的有效数据提取出来;将所述有效数据封装为 IEEE 1394b 数据包;将所述 IEEE 1394b 数据包发送给 IEEE 1394b 总线。

[0050] 本发明实施例提供的方法具体可以通过软件程序实现。相应的,软件程序可以由三部分组成:第一部分是 1553 接口程序,完成对支持 1553 协议的外围设备的读写控制,实现 1553 数据的收发;第二部分是 IEEE 1394b 总线驱动程序,完成对 IEEE 1394b 总线的读写控制,实现 IEEE 1394b 数据的收发;第三部分是 1553-IEEE 1394b 协议转换程序,用以实现将 1553 数据转换成 IEEE 1394b 数据,或将 IEEE 1394b 数据转换成 1553 数据。

[0051] 应用本发明实施例提供的方法,将支持 1553 协议的外围设备发来的数据进行协议转换后发送给 IEEE 1394b 总线的实现方式如图 4 所示,具体包括如下操作:

[0052] S401、总线互连装置初始化;

[0053] S402、转换处理模块中的 1553 接口子模块检测到 1553 接收中断,则接收 1553 数据;

[0054] S403、转换处理模块对 1553 数据进行协议转换,将 1553 数据转换为 IEEE 1394b 数据;

[0055] S404、转换处理模块中的 IEEE 1394b 接口子模块通过写 IEEE 1394b 链路层芯片的 ATF 将 IEEE 1394b 数据发送到 1394b 总线上;

[0056] S405、转换处理模块中的 IEEE 1394b 接口子模块检测是否在规定的时间内正确收到响应包,如果收到响应包且响应代码无误,则本次数据发送结束;如果在规定的时间内没有收到相应包或者响应代码有误,则返回执行 S404,重新发送数据。

[0057] 应用本发明实施例提供的方法,将 IEEE 1394b 总线发来的数据进行协议转换后发送给支持 1553 协议的外围设备的实现方式如图 5 所示,具体包括如下操作:

[0058] S501、总线互连装置初始化;

[0059] S502、转换处理模块中的 IEEE 1394b 接口子模块检测到有 IEEE 1394b 总线接收中断发生时,表明 IEEE 1394b 链路层芯片的 GRF 接收到数据包,则读 GRF 获取 IEEE 1394b 数据;

[0060] S503、转换处理模块判断是否需要构造响应包,如果需要,还判断构造的响应包类型,并将构造的相应包通过写 IEEE 1394b 链路层芯片的 ATF 发送到 IEEE 1394b 总线上;

[0061] S504、转换处理模块将 IEEE 1394b 数据进行协议转换,将 IEEE 1394b 数据转换为 1553 数据;

[0062] S505、转换处理模块的 1553 接口子模块将 1553 数据发送到支持 1553 协议的外围设备上。

[0063] 其中,IEEE 1394b 链路层芯片的初始化是指,对 IEEE 1394b 链路层芯片的寄存器进行配置。以 TSB12LV32 芯片为例,具体配置包括:

[0064] 对诊断寄存器进行配置:诊断寄存器地址为 20h,上电初始化值为 00004AD0h。对 TSB12LV32 内部寄存器进行配置时,需要首先打开诊断寄存器的写保护位 REGRW,诊断寄存器设置为 00404AD0h。

[0065] 对控制寄存器进行配置:控制寄存器定义了 TSB12LV32 的工作方式,地址为 08h,上电初始值为 E0040200h。控制寄存器的 RXSID 定义了是否接收 SID 包;控制寄存器的 TXEN 为发送使能位;控制寄存器的 RSEN 为接收使能位。对 TSB12LV32 内部寄存器进行配置时,将控制寄存器配置为 C6040200h,接收 SID 包,使能发送和接收。需要注意的是 RSTTX、RSTRX 位必须置 0,否则 GRF 中接收不到完整数据包。

[0066] 对中断寄存器和中断屏蔽寄存器进行配置:中断寄存器和中断屏蔽寄存器的地址分别为 0Ch、10h,上电初始值分别为 00000000h、80001000h。首位 INT 是 1 到 31 位的逻辑或。通过设置中断屏蔽寄存器为 1 使能对应中断位。当有中断发生时,中断寄存器的 INT 为 1,若中断寄存器和中断屏蔽寄存器的 INT 都为 1,则输出管脚 INT 上产生中断有效信号。FPGA 检测到中断信号后,首先读中断寄存器,查看发生了哪一种中断;然后清除中断寄存器内容,中断寄存器的清除是通过往里写 1 实现的,即把读到的中断寄存器内容写回中断寄存器将其清零;最后转向对中断的处理。

[0067] 以上所述,仅为本发明较佳的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到的变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应该以权利要求书的保护范围为准。

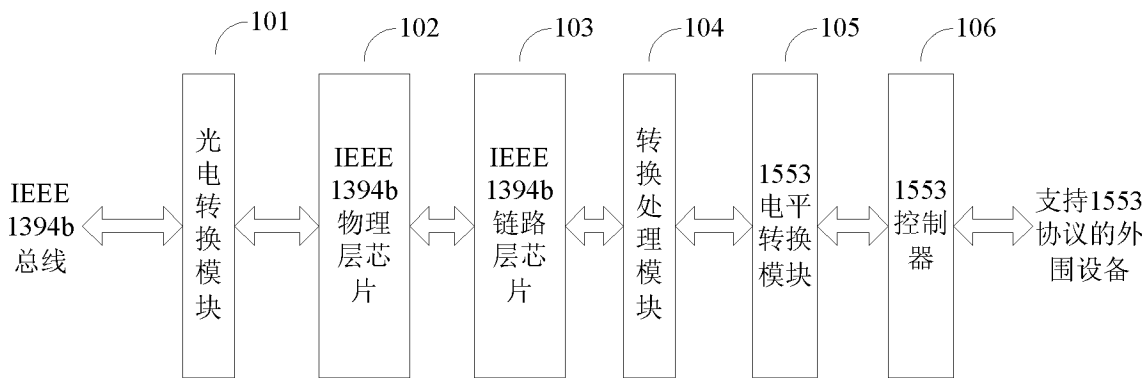


图 1

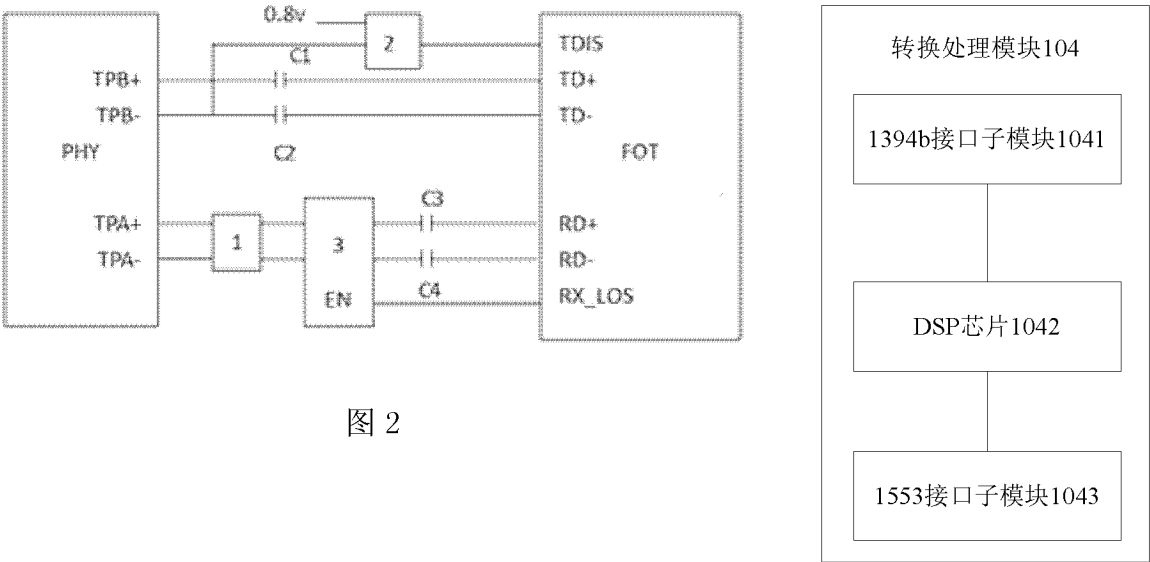


图 2

图 3

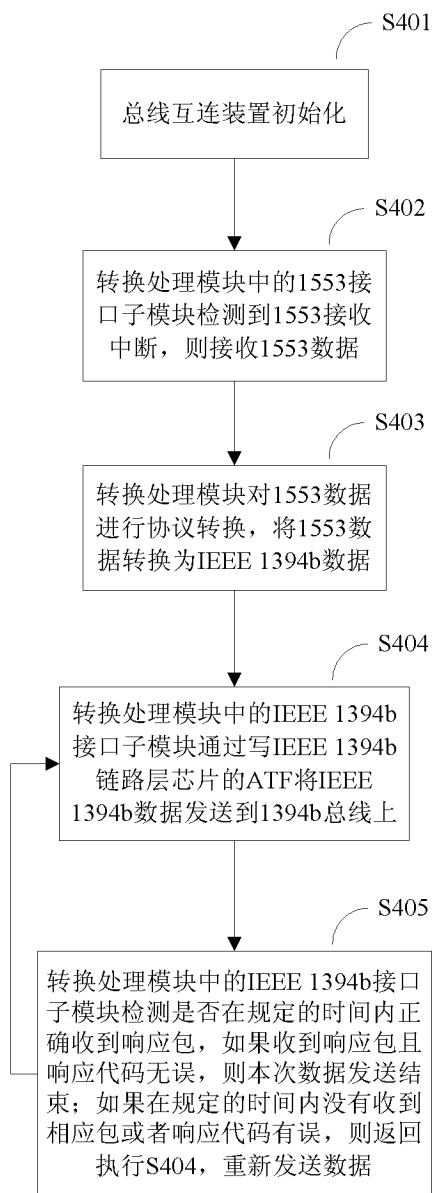


图 4

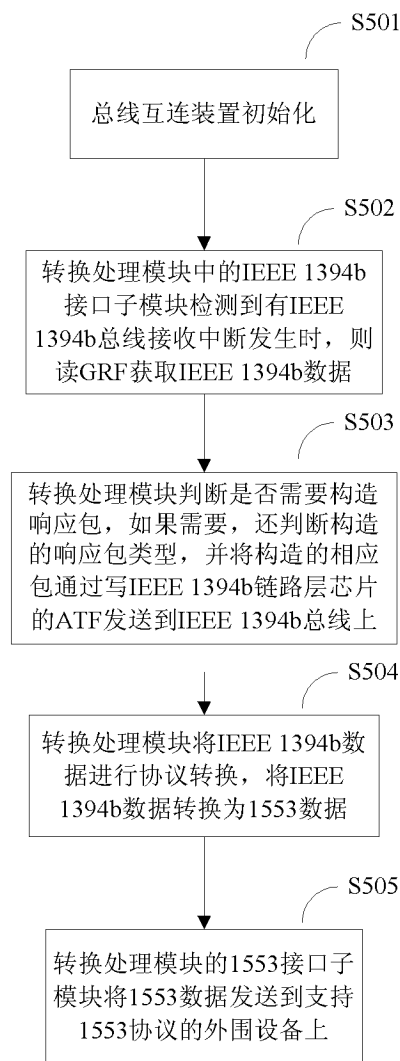


图 5