

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-204723

(P2012-204723A)

(43) 公開日 平成24年10月22日(2012.10.22)

(51) Int.Cl. F I テーマコード (参考)
 HO 1 L 21/027 (2006.01) HO 1 L 21/30 5 4 1 D 5 F 0 5 6

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21) 出願番号	特願2011-69409 (P2011-69409)	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成23年3月28日 (2011.3.28)	(74) 代理人	100114775 弁理士 高岡 亮一
		(72) 発明者	加藤 健郎 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
		(72) 発明者	大石 哲 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
		(72) 発明者	稲 秀樹 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
		Fターム(参考)	5F056 AA02 BB01 BC01 BC05 CC04 CC05

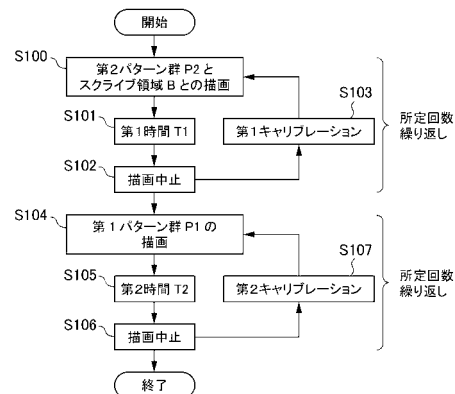
(54) 【発明の名称】 荷電粒子線描画方法、およびそれを用いた物品の製造方法

(57) 【要約】

【課題】例えばセルフアライメントを採用する上で好適となる荷電粒子線描画方法を提供する。

【解決手段】荷電粒子線を用いて被処理体にパターンを描画する荷電粒子線描画方法であって、被処理体の描画領域として第1領域と第2領域とを設定する工程と、第1領域の描画を行うとともに、該第1領域の描画の開始から終了までの間に荷電粒子線の位置ずれ量を補正するための第1キャリブレーションを行う工程(S100~S103)と、第2領域の描画を行うとともに、該第2領域の描画の開始から終了までの間に荷電粒子線の位置ずれ量を補正するための第2キャリブレーション(S104~S107)を行う工程とを有する。このとき、第1キャリブレーションと第2キャリブレーションとを行う頻度が異なる。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

荷電粒子線を用いて被処理体にパターンを描画する荷電粒子線描画方法であって、
 前記被処理体の描画領域として第 1 領域と第 2 領域とを設定する工程と、
 前記第 1 領域の描画を行うとともに、該第 1 領域の描画の開始から終了までの間に前記
 荷電粒子線の位置ずれ量を補正するための第 1 キャリブレーションを行う工程と、
 前記第 2 領域の描画を行うとともに、該第 2 領域の描画の開始から終了までの間に前記
 荷電粒子線の位置ずれ量を補正するための第 2 キャリブレーションを行う工程と、
 を有し、
 前記第 1 キャリブレーションと前記第 2 キャリブレーションとを行う頻度が異なること
 を特徴とする荷電粒子線描画方法。

10

【請求項 2】

前記第 1 領域と前記第 2 領域とで、前記荷電粒子線の入射位置と前記被処理体の表面上
 の描画位置との重ね合わせ精度が異なり、
 前記第 1 領域、または前記第 2 領域のいずれか一方の領域では、該領域に形成されるパ
 ターンの線幅に対して要求される前記重ね合わせ精度が低く、一方、
 他の領域では、該領域に形成されるパターンの線幅に対して要求される前記重ね合わせ
 精度が高いことを特徴とする請求項 1 に記載の荷電粒子線描画方法。

【請求項 3】

前記重ね合わせ精度が低い方の領域は、セルフアライメント領域であることを特徴とす
 る請求項 2 に記載の荷電粒子線描画方法。

20

【請求項 4】

前記重ね合わせ精度が高い方の領域は、非セルフアライメント領域であることを特徴と
 する請求項 2 に記載の荷電粒子線描画方法。

【請求項 5】

請求項 1 ないし 4 のいずれか 1 項に記載の荷電粒子線描画装置を用いて被処理体に描画
 を行う工程と、
 前記工程で描画を行われた被処理体を現像する工程と、
 を含むことを特徴とする物品の製造方法。

【発明の詳細な説明】

30

【技術分野】

【0001】

本発明は、荷電粒子線描画方法、およびそれを用いた物品の製造方法に関する。

【背景技術】

【0002】

従来、半導体デバイスなどの製造工程におけるリソグラフィー工程では、種々のリソグ
 ラフィー装置が用いられている。このリソグラフィー装置としては、例えば、ArF、i
 - ArF、EUV などによる露光装置、ML2 などの荷電粒子線描画装置、またはインプ
 リント装置などが挙げられる。このようなリソグラフィー装置では、荷電粒子線描画装置
 を除き、パターン付きの原版として、マスク、レチクル、またはモールド（テンプレート
 やスタンパー）などが採用されている。通常、この原版にパターンを形成する装置として
 は、荷電粒子線描画装置を用いることが多い。一般に、荷電粒子線描画装置は、荷電粒子
 線である電子ビームを発生する電子銃と、原版を載置して適宜移動させる移動ステージと
 を有する。この場合、移動ステージの位置は、別途設置された干渉計で計測され、移動ス
 テージの位置に対して、電子ビームの照射位置を偏向器にて所定の位置に決めながら原版
 上に所望のパターンを描画する。

40

【0003】

この位置決めの方法として、近年、ある描画領域（転写領域）にて重ね合わせ精度（例
 えば、ずれの許容度）を低くして自動でアライメントを行うことで、全体の位置決め時間
 を短縮させるセルフアライメントと呼ばれる技術が採用されている。例えば、特許文献 1

50

は、原版ではなく半導体デバイス（基板）のアライメントに関するものではあるが、セルフアライメントによるクロスポイントタイプのメモリ製造について開示している。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】米国特許第7795132号明細書

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、特許文献1では、特に、原版に対してパターンを描画する場合の全体の位置決め時間を短縮させるような技術が提案されていない。

10

【0006】

本発明は、このような状況を鑑みてなされたものであり、例えば、セルフアライメントを採用する上で好適となる荷電粒子線描画方法を提供することを目的とする。

【課題を解決するための手段】

【0007】

上記課題を解決するために、本発明は、荷電粒子線を用いて被処理体にパターンを描画する荷電粒子線描画方法であって、被処理体の描画領域として第1領域と第2領域とを設定する工程と、第1領域の描画を行うとともに、該第1領域の描画の開始から終了までの間に荷電粒子線の位置ずれ量を補正するための第1キャリブレーションを行う工程と、第2領域の描画を行うとともに、該第2領域の描画の開始から終了までの間に荷電粒子線の位置ずれ量を補正するための第2キャリブレーションを行う工程と、を有し、第1キャリブレーションと第2キャリブレーションとを行う頻度が異なることを特徴とする。

20

【発明の効果】

【0008】

本発明によれば、例えば、セルフアライメントを採用する上で好適となる荷電粒子線描画方法を提供することができる。

【図面の簡単な説明】

【0009】

【図1】本発明の一実施形態に係る荷電粒子線描画装置の構成を示す図である。

30

【図2】原版に形成される描画領域の配置を示す概略図である。

【図3】本実施形態に係る描画方法の流れを示すフローチャートである。

【図4】描画経過時間に対するステージの熱変形を示すグラフである。

【発明を実施するための形態】

【0010】

以下、本発明を実施するための形態について図面等を参照して説明する。

【0011】

まず、本発明の一実施形態に係る荷電粒子線描画装置（以下、単に「描画装置」と表記する）について説明する。以下、各実施形態において説明する描画装置は、単数の電子ビーム（荷電粒子線）の照射により、所定の描画データを被処理体である原版の所定の位置に描画するものである。なお、荷電粒子線は、本実施形態のような電子線に限定されず、イオン線などの他の荷電粒子線であってもよい。また、本実施形態における原版は、特にリソグラフィ装置である露光装置に採用されるマスクやレチクル、またはインプリント装置に採用されるモールドなどを想定しているが、製造物である半導体デバイスなどに使用される基板に対する描画にも適用可能である。

40

【0012】

図1は、本実施形態に係る描画装置の構成を示す図である。なお、以下の各図では、原版に対する電子ビームの照射方向にZ軸を取り、Z軸に垂直な平面内に互いに直交するX軸およびY軸を取っている。さらに、以下の各図では、図1と同一構成のものには同一の符号を付す。この描画装置1は、電子銃2と、該電子銃2から照射された電子ビーム（電

50

子線) 3を偏向および結像させる光学系4と、原版5を保持するステージ6と、描画装置1の各構成要素の動作などを制御する制御部7とを備える。なお、電子ビームは、大気圧雰囲気ではすぐに減衰し、また高電圧による放電を防止する意味もかねて、制御部7を除く上記構成要素は、不図示の真空排気系により内部圧力が適宜調整された空間内に設置される。例えば、電子銃2および光学系4は、高い真空度に保たれた電子光学鏡筒8内に設置される。同様に、ステージ6は、電子光学鏡筒8内よりも比較的低い真空度に保たれた描画室9内に設置される。

【0013】

電子銃2は、熱や電界の印加により電子ビーム3を放出する機構である。光学系4は、不図示であるが、各種偏向器およびレンズを有する。偏向器としては、例えば、電子ビームの照射のON/OFF動作を実施するもの(ブランキング偏向器)や、ステージ6上に載置された原版5の表面上の像をXY方向に偏向するものなどがある。また、レンズとしては、コリメータレンズ、または、電子ビーム3のクロスオーバを形成したり、電子ビーム3を原版5の描画領域に結像させたりする静電レンズなどがある。ステージ6は、例えば静電吸着により原版5を保持しつつ、XY平面内を電子ビーム3の照射位置に対して適宜移動可能とする保持部である。また、ステージ6は、その側端部に反射ミラー10を備え、一方、描画室9は、反射ミラー10の設置位置に対向して、その内壁面に位置計測装置である干渉計(レーザー測長器)11を備える。ステージ6の位置は、この干渉計11により実時間で計測される。なお、本実施形態では、位置計測装置として干渉計11を採用するが、この位置計測装置の種類は、特に限定するものではない。さらに、ステージ6は、電子ビーム3の位置を検出する電子ビーム検出器12を備える。この電子ビーム検出器12は、不図示であるが、検出素子(位置センサ)と該検出素子の検出面の一部を覆うナイフエッジとからなり、検出面に入射する電子ビーム3の強度(電流値)を制御部7に対して出力する。なお、電子ビーム検出器12は、本実施形態ではステージ6に設置する構成としているが、例えば、電子ビーム3の経路上の1箇所以上に挿入可能に構成されていてもよい。または、電子ビーム検出器12は、ステージ6上に限られず、別途専用のステージに設置されてもよい。さらに、ナイフエッジの設置も必須ではなく、電子ビーム3の入射量を適宜調節可能であれば、その構成は問わない。

【0014】

次に、本実施形態に適用される原版5の構成について説明する。図2は、原版5の描画領域(4チップ分の1ショット)の内部配置を示す概略図である。原版5は、例えば石英ガラスからなる被処理体であり、描画領域上には感光性のレジストが塗布されている。特に、原版5上の1チップ分の領域Aは、図2に示すようにパターンが描画される2種類のパターン群P1、P2で構成されている。このうち、第1パターン群P1は、30nm以下の微細な線幅で構成され、ここでの重ね合わせ精度、すなわち、電子ビーム3の入射位置と所望の描画位置とのずれの許容度は、線幅よりも大きくてもよい領域である。次に、第2パターン群P2は、第1パターン群P1の線幅よりも数倍大きな線幅で構成され、ここでの重ね合わせ精度は、線幅の1/3以下とする領域である。さらに、領域Aの外周部には、スクライブ領域Bが配置され、このスクライブ領域Bは、重ね合わせ検査用のマークや次の製造工程で使用するためのアライメントマークが形成される領域となる。なお、このスクライブ領域Bに形成されるマークには、CD検査用のマークなど厳しい位置精度が要求されないものも含む。

【0015】

まず、第1パターン群P1は、本実施形態のセルフアライメントが適用される第1領域である。セルフアライメントは、例えば半導体デバイスの形成工程において、予め部分的に厚さの異なる膜を形成し、転写処理を行わずに全面をエッチングすることで、一部に穴を開けてベース領域とエミッタ領域と呼ばれるパターンを形成する際に適用されるものである。セルフアライメントは、この方法だけに限定するものでなく、前述のクロスポイントタイプのメモリーデバイスにも適用されている。これらのセルフアライメントを適用したデバイスにおいては、アライメントに要求される精度が低くなる。すなわち、近年のデ

10

20

30

40

50

バイス回路（半導体デバイス）では、最も細いパターンに対してその線幅の1/3以下の値となる重ね合わせ精度が既存のデザインルールとして要求されるが、この領域に関しては、要求精度は、既存のデザインルールよりも低い精度で良くなる。

【0016】

次に、第2パターン群P2は、要求される重ね合わせ精度が高いため、本実施形態のセルフアライメントが適用されない領域（非セルフアライメント領域：第2領域）である。例えば、この第2パターン群P2は、メモリーデバイスにおける呼び出しまたは読み込みのための周辺回路を形成するための領域となる。ここで、セルフアライメントを適用するデバイス回路においては、その重ね合わせ精度は、他の領域と比較して微細な線幅を有する第1パターン群P1で決定せずに、それほど微細でない線幅を有する第2パターン群P2に関して決定される。例えば、第2パターン群P2の線幅は、現状のデザインルールでみると、上述のとおり第1パターン群P1の最も微細な線幅の数倍である。具体的には、第1パターン群P1では、ハーフピッチ30nmで重ね合わせ精度が30nmとすると、第2パターン群P2では、ハーフピッチ60nmで重ね合わせ精度が20nmである。この第2パターン群P2を原版5上に形成するときには、描画装置1のアドレスを最小とする必要がなく、また、第1パターン群P1と比較すると、描画面積が1/5程度と少ないため、ここでの描画時間は、数十分程度である。一方、重ね合わせ検査用のマークなどが形成されるスクライブ領域Bも、非セルフアライメント領域（第2領域）である。このスクライブ領域Bにおいても、要求される重ね合わせ精度は、第2パターン群P2と同様の精度でよく、ここでの描画時間は、数分程度となる。したがって、セルフアライメントを適用する原版5では、第2パターン群P2およびスクライブ領域Bを描画する数十分程度の時間内で、最も重ね合わせ精度を出す必要がある。

10

20

【0017】

次に、描画装置1による描画方法について説明する。図3は、本実施形態に係る描画処理の流れを示すフローチャートである。まず、制御部7は、描画処理を開始すると、非セルフアライメント領域である第2パターン群P2およびスクライブ領域Bに対する描画を実施させる（ステップS100）。次に、制御部7は、このステップS100の描画において、あるインターバル時間（第1時間）T1が経過したら（ステップS101）、一旦描画を中止させる（ステップS102）。ここで、電子ビーム3は、インターバル時間T1の間に、周囲の熱や磁場の影響などに起因し、基準位置に対してずれが生じる。そこで、このインターバル時間T1は、そのずれ量が、必要とされる重ね合わせ精度よりも小さくなるように予め設定される。次に、制御部7は、電子ビーム3の第1キャリブレーション（位置の補正）を実施させる（ステップS103）。この場合、制御部7は、まずステージ6を走査させて、該ステージ6上に設置された電子ビーム検出器12を電子ビーム3の照射位置に向けて移動させ、このとき検出素子が検出した出力と、干渉計11の計測値との関係を取得する。そして、制御部7は、この検出素子の出力が所定の値となるステージ6の位置において、干渉計11の計測値がゼロになるように干渉計11の計測値を補正し、第1キャリブレーションを終了する。次に、制御部7は、この第1キャリブレーションが終了した後、ステップS100の描画を再開し、再度、ステップS101以下の工程を実行する。そして、制御部7は、このステップS100からステップS103までの一連の工程を所定の回数で繰り返した後、4チップ領域分の非セルフアライメント領域の描画処理を終了する。

30

40

【0018】

上記非セルフアライメント領域に対する描画処理が終了した後、次に、制御部7は、セルフアライメント領域である第1パターン群P1に対する描画を実施させる（ステップS104）。次に、制御部7は、このステップS104の描画において、あるインターバル時間（第2時間）T2が経過したら（ステップS105）、一旦描画を中止させる（ステップS106）。このインターバル時間T2の間においても、インターバル時間T1の間と同様に電子ビーム3のずれが生じる。したがって、上記と同様に、インターバル時間T2は、そのずれ量が、必要とされる重ね合わせ精度よりも小さくなるように予め設定され

50

る。ここで、インターバル時間 T 2 は、インターバル時間 T 1 よりも長いので、インターバル時間 T 2 の間に生ずる電子ビーム 3 のずれ量は、インターバル時間 T 1 の間に生じるずれ量よりも大きくなる。しかしながら、このセルフアライメント領域では、非セルフアライメント領域よりも要求される重ね合わせ精度が低いので、ずれ量が大きくなったとしても許容され得る。次に、制御部 7 は、ステップ S 1 0 3 と同様の電子ビーム 3 の第 2 キャリブレーションを実施させる（ステップ S 1 0 7）。なお、第 1 パターン群 P 1 のようなセルフアライメント領域では、描画装置 1 の動作が安定している場合には、制御部 7 は、第 2 キャリブレーションを実施させなくてもよい場合もある。次に、制御部 7 は、この第 2 キャリブレーションが終了した後、ステップ S 1 0 4 の描画を再開し、再度、ステップ S 1 0 4 以下の工程を実行する。そして、制御部 7 は、このステップ S 1 0 4 からステップ S 1 0 7 までの一連の工程を所定の回数で繰り返した後、4 チップ領域分のセルフアライメント領域の描画処理を終了し、4 チップ領域全体の描画処理が終了する。なお、この図 3 に示すフローチャートの流れでは、一例として非セルフアライメント領域に対する描画を先に実施し、その後セルフアライメント領域に対する描画を実施するものとしたが、逆の順番でもよい。

10

20

30

40

50

【 0 0 1 9 】

上記のように、セルフアライメント領域を描画中のインターバル時間 T 2 は、非セルフアライメント領域を描画中のインターバル時間 T 1 よりも長い。したがって、キャリブレーションの頻度は、非セルフアライメント領域を描画中のときよりも、セルフアライメント領域を描画中のときの方が少ない。すなわち、本実施形態の総キャリブレーション頻度は、描画領域の全てを非セルフアライメント領域とする従来の描画におけるキャリブレーション頻度と比較すると少なくなる。これにより、描画装置 1 は、総キャリブレーション時間を短くすることができるので、位置決め時間を短縮させることで原版 5 全体への描画時間も短くすることができ、結果的に、生産性を向上させることが可能となる。一般に、原版に対して描画を実施するには、その描画装置の最小アドレスで、1 枚の原版に対して数十時間以上を要する。したがって、本実施形態のように、総キャリブレーション時間を短くできることの効果は、非常に大きい。

【 0 0 2 0 】

以上のように、本実施形態によれば、位置決め時間の短縮により生産性を向上させることができるなど、セルフアライメントを採用する上で好適となる描画方法を提供することができる。

【 0 0 2 1 】

なお、上記実施形態に示した描画方法に加え、ステージ 6 の熱変形も考慮し得る。図 4 は、描画経過時間に対するステージ 6 の熱変形を示すグラフである。図 4 に示すように、ステージ 6 の熱変形は、描画経過時間に対して 1 次遅れの形で表現される。ここで、描画が開始された初期の過渡状態では、ステージ 6 の熱変形の変化量が大きく、以後、時間の経過に伴い変化量が小さくなる。通常、熱変形の変化量が大きい時間帯では、電子ビーム 3 のずれ量も大きくなるため、特にこの時間帯に、重ね合わせ精度の低いセルフアライメント領域の描画を行うことが望ましい。このセルフアライメント領域に対する描画が終了した後、重ね合わせ精度の高い非セルフアライメント領域の描画を行う。これにより、さらにキャリブレーションの頻度を少なくすることができる。

【 0 0 2 2 】

（物品の製造方法）

本発明の実施形態に係る物品の製造方法は、例えば、半導体デバイスなどのマイクロデバイスや微細構造を有する素子などの物品を製造するのに好適である。該製造方法は、感光剤が塗布された基板（原版）の該感光剤に上記の描画装置を用いて潜像パターンを形成する工程（基板に描画を行う工程）と、該工程で潜像パターンが形成された基板を現像する工程とを含み得る。さらに、該製造方法は、他の周知の工程（酸化、成膜、蒸着、ドーピング、平坦化、エッチング、レジスト剥離、ダイシング、ボンディング、パッケージングなど）を含み得る。本実施形態の物品の製造方法は、従来の方法に比べて、物品の性能

・品質・生産性・生産コストの少なくとも1つにおいて有利である。

【0023】

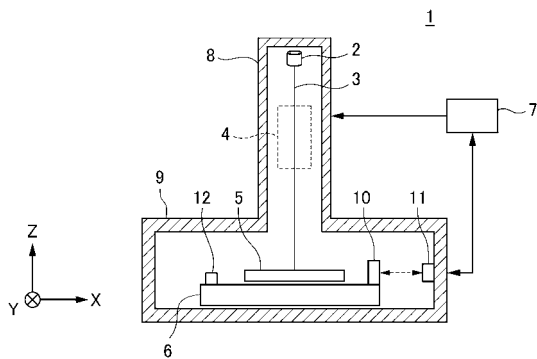
以上、本発明の好ましい実施形態について説明したが、本発明は、これらの実施形態に限定されず、その要旨の範囲内で種々の変形および変更が可能である。

【符号の説明】

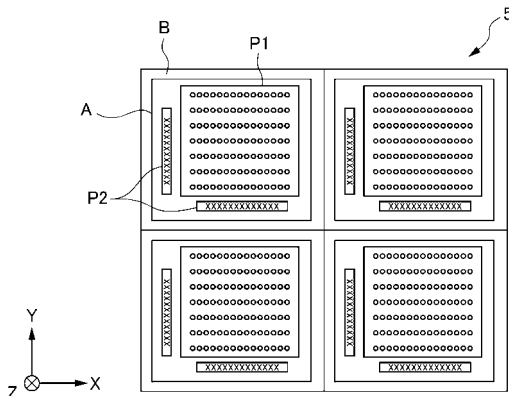
【0024】

- 1 荷電粒子線描画装置
- 3 電子ビーム
- 5 原版
- 6 ステージ
- A 領域
- B スクライブ領域
- P 1 第1パターン群
- P 2 第2パターン群

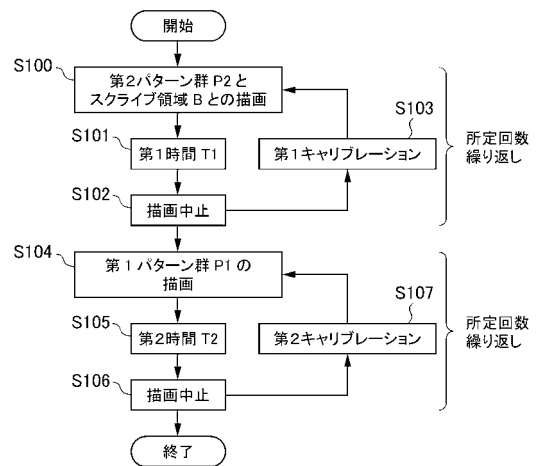
【図1】



【図2】



【図3】



【図4】

