



(10) 授权公告号 CN 108140661 B

(45) 授权公告日 2022.10.18

(21) 申请号 201680060810.3

(22) 申请日 2016.10.12

(65) 同一申请的已公布的文献号
申请公布号 CN 108140661 A

(43) 申请公布日 2018.06.08

(30) 优先权数据
2015-209533 2015.10.26 JP

(85) PCT国际申请进入国家阶段日
2018.04.17

(86) PCT国际申请的申请数据
PCT/JP2016/080220 2016.10.12

(87) PCT国际申请的公布数据
W02017/073322 EN 2017.05.04

(73) 专利权人 索尼半导体解决方案公司
地址 日本神奈川县

(72) 发明人 柳田刚志 名取太知 高桥裕嗣
丸山俊介 丸山康

(74) 专利代理机构 北京信慧永光知识产权代理
有限责任公司 11290
专利代理师 姚鹏 曹正建

(51) Int.Cl.
H01L 27/146 (2006.01)

(56) 对比文件
US 2011175981 A1, 2011.07.21
CN 102683358 A, 2012.09.19
US 2009314928 A1, 2009.12.24
CN 102194842 A, 2011.09.21
CN 103000644 A, 2013.03.27
US 2011175981 A1, 2011.07.21

审查员 王一帆

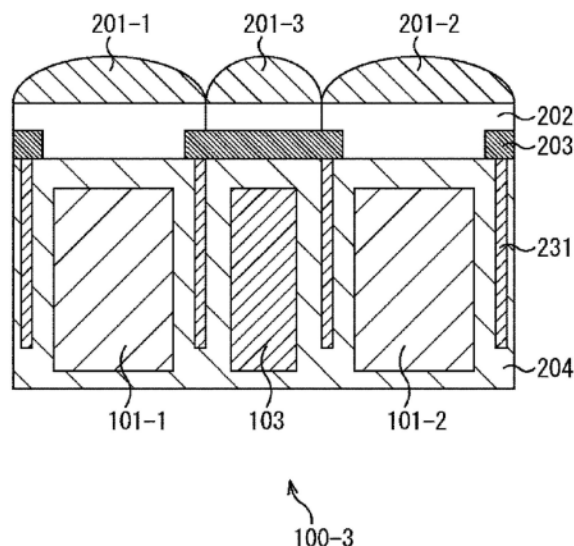
权利要求书2页 说明书22页 附图26页

(54) 发明名称

成像器件和电子装置

(57) 摘要

提出一种成像器件以及包括有成像器件或摄像元件的电子装置。公开的成像器件能够包括：基板；第一光电转换器，具有形成在所述基板中的第一区域；和第二光电转换器，具有形成在所述基板中的第二区域。所述第一区域大于所述第二区域。此外，遮光壁能够从所述基板的第一表面延伸，使得所述遮光壁的至少一部分位于所述第一光电转换器与所述第二光电转换器之间。



1. 一种成像器件,其包括:
基板,包含多个单位像素的像素阵列在所述基板上,每一所述单位像素包括:
第一光电转换器,所述第一光电转换器具有形成在所述基板中的第一区域;
第二光电转换器,所述第二光电转换器具有形成在所述基板中的第二区域,其中,所述第一区域大于所述第二区域;
沟槽,所述沟槽从所述基板的第一表面延伸,其中,所述沟槽的至少一部分位于所述第一光电转换器与所述第二光电转换器之间;以及
遮光膜,其中,所述遮光膜形成在所述第二光电转换器的所述第二区域的至少一部分的上方,
其中,在 2×2 像素阵列的四个单位像素中的所述遮光膜具有形成在彼此不同方向上的狭缝。
2. 如权利要求1所述的成像器件,
其中,所述第一区域和所述第二区域与所述基板的所述第一表面平行。
3. 如权利要求1所述的成像器件,
其中,所述第一区域和所述第二区域分别与所述第一光电转换器和所述第二光电转换器的受光表面对应。
4. 如权利要求1所述的成像器件,
其中,所述第一光电转换器具有比所述第二光电转换器更高的灵敏度。
5. 如权利要求1至4中任一项所述的成像器件,还包括:
所述第一光电转换器与所述第二光电转换器之间的像素分隔区域,其中,所述沟槽形成在所述像素分隔区域中。
6. 如权利要求1至4中任一项所述的成像器件,
其中,在所述沟槽中形成有遮光壁,并且所述遮光壁包括从所述基板的所述第一表面延伸的绝缘膜。
7. 如权利要求1至4中任一项所述的成像器件,
其中,在所述沟槽中形成有遮光壁,且
其中,所述遮光壁包括负固定电荷膜、氧化膜和金属中的至少一者。
8. 如权利要求1所述的成像器件,其中,所述遮光膜与所述沟槽重叠。
9. 如权利要求1所述的成像器件,其中,所述遮光膜与所述第一光电转换器的一部分重叠。
10. 如权利要求9所述的成像器件,还包括:
形成在所述第一光电转换器的所述第一区域上方的片上透镜,其中,在所述第二光电转换器的所述第二区域上方未形成有片上透镜。
11. 如权利要求1所述的成像器件,还包括:
滤色器,其中,所述滤色器延伸跨越所述第一光电转换器的所述第一区域的至少一部分。
12. 如权利要求11所述的成像器件,
其中,所述滤色器延伸跨越所述遮光膜。
13. 如权利要求1所述的成像器件,

其中,所述遮光膜形成偏光器。

14.如权利要求1至4中任一项所述的成像器件,还包括:

多个遮光壁,

其中,所述第一光电转换器从第一遮光壁延伸至第二遮光壁,

其中,所述第二光电转换器从所述第二遮光壁延伸至第三遮光壁。

15.如权利要求1至4中任一项所述的成像器件,还包括:

多个第一光电转换器,其中,所述多个第一光电转换器被布置成多个行和多个列;

多个第二光电转换器,其中,所述多个第二光电转换器被布置成多个行和多个列,

其中,所述多个第一光电转换器的至少一个行的中心线不与任何所述第二光电转换器相交,其中,所述多个第二光电转换器的至少一个行的中心线不与任何所述第一光电转换器相交,且其中,相对于至少一个行的对角线与至少一个所述第一光电转换器和至少一个所述第二光电转换器相交。

16.一种电子装置,其包括:

光学系统;

摄像元件,所述摄像元件接收来自所述光学系统的光,所述摄像元件包括:

基板,包含多个单位像素的像素阵列在所述基板上,每一所述单位像素包括:

第一光电转换器,所述第一光电转换器具有形成在所述基板中的第一区域;

第二光电转换器,所述第二光电转换器具有形成在所述基板中的第二区域,其中,所述第一区域大于所述第二区域;

遮光壁,所述遮光壁从所述基板的第一表面延伸,其中,所述遮光壁的至少一部分位于所述第一光电转换器与所述第二光电转换器之间;以及

遮光膜,其中,所述遮光膜形成在所述第二光电转换器的所述第二区域的至少一部分的上方,其中,在 2×2 像素阵列的四个单位像素中的所述遮光膜具有形成在彼此不同方向上的狭缝;

数字信号处理器,所述数字信号处理器处理从所述摄像元件接收到的信号。

17.如权利要求16所述的电子装置,

其中,所述电子装置被包含在车辆中。

成像器件和电子装置

技术领域

[0001] 本发明涉及成像器件和电子装置。具体地，本发明涉及一种能够扩展动态范围的成像器件和电子装置。

[0002] 相关申请的交叉参考

[0003] 本申请主张享有2015年10月26日提交的日本优先专利申请JP2015-209533的权益，并将该日本优先专利申请的全部内容以引用的方式并入本文。

背景技术

[0004] 存在以各种方法来扩展摄像装置的动态范围的技术。例如，已知时间分割方法，其中，在不同的时间使用不同的灵敏度获取图像，以便合成在不同时间获取的图像。

[0005] 此外，例如，已知空间分割方法，其中，具有不同灵敏度的光接收元件设置在摄像装置中，以便分别合成通过光接收元件获取的多个图像，扩展摄像装置的动态范围（例如，参见专利文献1和2）。

[0006] 此外，例如，已知像素内存储器方法，其中，存储器设置在摄像装置内各像素上，该存储器内累积有从光电二极管溢流出的电荷，以便增加曝光期间内累积的电荷量，且这样的增加扩展了摄像装置的动态范围（例如，参见专利文献3）。

[0007] 引用列表

[0008] 专利文献

[0009] 专利文献1：日本专利第3071891号

[0010] 专利文献2：日本专利申请特开第2006-253876号

[0011] 专利文献3：日本专利第4317115号

发明内容

[0012] 技术问题

[0013] 增加时间分割方法中的分割时间的数量或增加空间分割方法中的分割空间的数量能够扩展摄像装置的动态范围。然而，另一方面，由于例如伪影（artifact）的发生或分辨率的降低，分割时间或分割空间的数量的增加使图像质量劣化。

[0014] 此外，存储器容量的限制制约了像素内存储器方法的动态范围扩展。

[0015] 鉴于前述，期望在不使图像质量劣化的情况下扩展摄像装置的动态范围。

[0016] 技术问题的解决方案

[0017] 根据本发明的方面的摄像装置包括：像素阵列单元；布置在像素阵列单元中的多个单位像素，所述单位像素包括第一光电转换器和第二光电转换器，所述第二光电转换器具有比第一光电转换器的灵敏度更低的灵敏度，所述第二光电转换器包括形成在第二光电转换器的光进入所述第二光电转换器的一侧的遮光膜。

[0018] 用来收集进入第二光电转换器的光的透镜可以不形成在所述第二光电转换器上。

[0019] 在光电转换器之间可以设置有遮光壁，所述遮光壁用来防止光从光电转换器泄漏

进入与所述光电转换器相邻的光电转换器中。

[0020] 所述遮光膜可以具有狭缝。

[0021] 所述狭缝在形成于相邻的第二光电转换器上的遮光膜上的形成方向可以是不同的。

[0022] 所述摄像装置可以是背侧照射型图像传感器。

[0023] 所述摄像装置可以是前侧照射型图像传感器。

[0024] 所述遮光膜可以形成在形成于所述第二光电转换器上的配线层的下侧或上侧。

[0025] 遮光膜可以是非晶硅膜,多晶硅膜,Ge膜,GaN膜,CdTe膜,GaAs膜,InP膜,CuInSe₂膜,Cu₂S膜,CIGS膜,非导电碳膜,黑抗蚀膜,有机光电转换膜或金属膜。

[0026] 在根据本发明的方面的摄像装置中,其上布置有多个单位像素的像素阵列单元上的单位像素包括第一光电转换器和第二光电转换器,第二光电转换器具有比第一光电转换器的灵敏度更低的灵敏度。遮光膜形成在第二光电转换器的光进入所述第二光电转换器的一侧。

[0027] 本发明的有益效果

[0028] 根据本发明的方面,能够在不使图像质量劣化的情况下扩展摄像装置的动态范围。

[0029] 根据本发明的实施例,提出了一种成像器件。所述成像器件能够包括:基板;第一光电转换器,具有形成在基板中的第一区域;和第二光电转换器,具有形成在所述基板中的第二区域,其中,所述第一区域大于所述第二区域。此外,沟槽从所述基板的第一表面延伸,使得所述沟槽的至少一部分位于所述第一光电转换器与所述第二光电转换器之间。

[0030] 根据本发明的进一步的实施例,提出一种成像器件。所述成像器件包括基板、第一光电转换器和第二光电转换器。所述第二光电转换器具有比所述第一光电转换器的灵敏度更低的灵敏度。此外,沟槽从所述基板的所述第一表面延伸,使得所述沟槽的至少一部分位于所述第一光电转换器与所述第二光电转换器之间。

[0031] 根据本发明的更进一步的实施例,提出一种电子装置。该装置包括:光学系统;摄像元件,摄像元件接收来自所述光学系统的光;和数字信号处理器,数字信号处理器处理从所述摄像元件接收到的信号。摄像元件包括:基板;第一光电转换器,具有形成在所述基板中的第一区域;和第二光电转换器,具有形成在所述基板中的第二区域,其中,所述第一区域大于所述第二区域。所述摄像元件还包括遮光壁,所述遮光壁从所述基板的第一表面延伸,其中,所述遮光壁的至少一部分位于所述第一光电转换器与所述第二光电转换器之间。

[0032] 注意,本发明的效果未必限于上述的效果,能够是本文中所述的任一效果。

附图说明

[0033] 图1是使用了本发明的实施例的CMOS图像传感器的示意性系统构造图。

[0034] 图2是单位像素的示例性构造的电路图。

[0035] 图3是当单位像素的曝光开始时的操作的说明性时序图。

[0036] 图4是当单位像素被读取时的操作的说明性时序图。

[0037] 图5是用于说明信号处理的光量和输出的性质的说明图。

[0038] 图6是像素的第一构造的说明图。

- [0039] 图7是像素的第二构造的说明图。
- [0040] 图8是像素的第三构造的说明图。
- [0041] 图9是像素的第四构造的说明图。
- [0042] 图10是像素的第五构造的说明图。
- [0043] 图11是像素的第六构造的说明图。
- [0044] 图12是像素的第七构造的说明图。
- [0045] 图13是像素的第八构造的说明图。
- [0046] 图14是像素的第九构造的说明图。
- [0047] 图15是像素的第十构造的说明图。
- [0048] 图16是像素的第十一构造的说明图。
- [0049] 图17是像素的第十二构造的说明图。
- [0050] 图18是像素的第十三构造的说明图。
- [0051] 图19是像素的第十四构造的说明图。
- [0052] 图20是像素的第十五构造的说明图。
- [0053] 图21是像素的第十六构造的说明图。
- [0054] 图22是具有不同灵敏度的像素的布置的说明图。
- [0055] 图23是颜色的布置的说明图。
- [0056] 图24是遮光膜的布置的说明图。
- [0057] 图25是摄像装置的示例性用途的示意图。
- [0058] 图26是摄像装置的构造的示意图。

具体实施方式

[0059] 以下将说明本发明的实施方式(以下,被称为实施例)。注意,将以下面的顺序说明实施例。

- [0060] 1.使用了本发明的摄像装置
- [0061] 2.单位像素的构造(第一至第十六构造)
- [0062] 3.第一和第二光电转换器的布置
- [0063] 4.示例性变型例
- [0064] 5.摄像装置的示例性用途
- [0065] <使用了本发明的摄像装置>

[0066] 图1是使用了本发明的作为摄像装置的CMOS图像传感器的示意性系统构造图,例如,该摄像装置是使用X-Y地址系统的摄像装置。在本示例中,CMOS图像传感器是应用或部分使用CMOS工艺的图像传感器。

[0067] 根据本示例性应用的CMOS图像传感器10包括形成在半导体基板(芯片)(未示出)上的像素阵列单元11,和形成在同一半导体基板上的与像素阵列单元11集成的周边电路单元。周边电路单元例如包括垂直驱动单元12、列处理单元13、水平驱动单元14和系统控制单元15。

[0068] CMOS图像传感器10还包括信号处理单元18和数据存储单元19。信号处理单元18和数据存储单元19能够安装在其上安装有CMOS图像传感器10的同一基板上,或能够放置在与

其上安装有CMOS图像传感器10的基板不同的基板上。此外,信号处理单元18和数据存储单元19各自进行的处理能够由设置在与其上安装有CMOS图像传感器10的基板不同的基板上的外部信号处理单元(诸如数字信号处理器(DSP)电路等)处理,或由软件处理。

[0069] 在像素阵列单元11中,单位像素(以下,有时仅被称为“像素”)被布置在行方向和列方向上,换言之,被二维地行列布置。单位像素包括光电转换器,该光电转换器产生且累积与光电转换器接收的光量对应的电荷。在本示例中,行方向是像素被布置在像素行中的方向(即,水平方向),且列方向是像素被布置在像素列中的方向(即,垂直方向)。将在下面说明单位像素的电路的具体构造和单位像素的详细构造。

[0070] 在像素阵列单元11中,在以行列方式的像素布置中,像素驱动线16被分别分配至行方向上的像素行,且垂直信号线17被分别分配至列方向上的像素列。像素驱动线16传输用于驱动的驱动信号,以从像素读取信号。图1将像素驱动线16图示为配线。然而,配线的数量不限于一条。像素驱动线16的第一端分别连接至与各行对应的垂直驱动单元12的输出端子。

[0071] 垂直驱动单元12包括移位寄存器或地址解码器,并且例如同时或逐行驱动像素阵列单元11中的像素。换言之,垂直驱动单元12与控制垂直驱动单元12的系统控制单元15协作,以使用作对像素阵列单元11中的各像素的操作进行控制的驱动单元。省略了垂直驱动单元12的具体构造的图示。然而,垂直驱动单元12通常包括两个扫描系统:读出扫描系统和排出扫描系统。

[0072] 读出扫描系统逐行顺序地选择和扫描像素阵列单元11中的单位像素,以便从单位像素读取信号。从单位像素读取的信号是模拟信号。在读出扫描系统在读出扫描中读取和扫描某行的时间之前的曝光期间,排出扫描系统在排出扫描中扫描该行。

[0073] 排出扫描系统进行的排出扫描排来自读取行中的单位像素的光电转换器的不必要电荷。该排出使光电转换器复位。然后,排出扫描系统排出不必要电荷(复位)造成所谓的电子快门操作。在本示例中,电子快门操作是这样的操作:其中,排出光电转换器中的电荷,且重新开始曝光(开始累积电荷)。

[0074] 在读出扫描系统进行的读出操作中读取的信号对应于在读出操作或紧接读出操作前进行的电子快门操作中和后接收的光量。因此,紧接当前读出操作前的读出操作的读出时刻或紧接当前读出操作前的电子快门操作的排出时刻与当前读出操作的读出时刻之间的期间是单位像素中的电荷的曝光期间。

[0075] 信号从垂直驱动单元12选择和扫描的像素行中的各单位像素输出。信号逐像素列地经由各垂直信号线17输入至列处理单元13。列处理单元13以预定的信号处理来处理逐像素列地从像素阵列单元11的被选行的像素中经由垂直信号线17输出的信号,并临时存储信号处理后的像素信号。

[0076] 具体地,列处理单元13至少进行作为信号处理的去噪处理,例如,相关双采样(CDS)处理或双数据采样(DDS)处理。例如,CDS处理去除复位噪声,或诸如像素的放大晶体管的阈值变化等像素特有的固定图形噪声。除了去噪处理以外,列处理单元13还能够具有例如模拟数字(AD)转换功能,以便列处理单元13能够将模拟像素信号转换成数字信号,并输出该数字信号。

[0077] 水平驱动单元14包括例如移位寄存器和地址解码器,以便顺序地选择与列处理单

元13的像素列对应的单位电路。水平驱动单元14进行的选择和扫描顺序地输出在列处理单元13的信号处理中经过逐单位电路处理的像素信号。

[0078] 系统控制单元15包括例如产生各种时序信号的时序发生器,以便基于时序发生器产生的各种时间来控制例如垂直驱动单元12、列处理单元13和水平驱动单元14的驱动。

[0079] 信号处理单元18至少包括算法处理功能,以便在包括算法处理在内的各种信号处理中对从列处理单元13输出的像素信号进行处理。数据存储单元19临时存储信号处理所需的数据,以便信号处理单元18进行信号处理。

[0080] <单位像素100的电路的构造>

[0081] 图2是图示了布置在图1的像素阵列单元11中的单位像素100的构造的电路图。

[0082] 单位像素100包括第一光电转换器101、第一传输栅极单元102、第二光电转换器103、第二传输栅极单元104、第三传输栅极单元105、电荷累积单元106、复位栅极单元107、浮动扩散(FD)单元108、放大晶体管109和选择晶体管110。

[0083] 此外,单位像素100例如逐像素行地连线有多条驱动线作为图1所示的像素驱动线16。然后,经由驱动线从图1所示的垂直驱动单元12供给各种驱动信号TGL、TGS、FCG、RST和SEL。这些驱动信号是这样的脉冲信号:在高电平时处于有效状态(例如,电源电压VDD)且在低电平时处于无效状态(例如,负电位),这是因为单位像素100的各晶体管是NMOS晶体管。

[0084] 第一光电转换器101包括例如PN结光电二极管。第一光电转换器101产生且累积与第一光电转换器101接收的光量对应的电荷。

[0085] 第一传输栅极单元102连接在第一光电转换器101与FD单元108之间。驱动信号TGL施加于第一传输栅极单元102的栅极电极。当驱动信号TGL变成有效状态时,第一传输栅极单元102变得导通,以使累积在第一光电转换器101中的电荷经由第一传输栅极单元102传输至FD单元108。

[0086] 类似于第一光电转换器101,第二光电转换器103包括例如PN结光电二极管。第二光电转换器103产生且累积与第二光电转换器103接收的光量对应的电荷。

[0087] 第一光电转换器101和第二光电转换器103相比,第一光电转换器101的受光表面具有比第二光电转换器103的面积和灵敏度更大的面积和更高的灵敏度。如上所述,单位像素100包括具有不同灵敏度的两个光电转换器。换言之,第一光电转换器101用作高灵敏度像素,而第二光电转换器103用作低灵敏度像素。

[0088] 第二传输栅极单元104连接在电荷累积单元106和FD单元108之间。驱动信号FCG施加于第二传输栅极单元104的栅极电极。当驱动信号FCG变成有效状态时,第二传输栅极单元104变得导通,以使电荷累积单元106的势阱和FD单元108的势阱彼此束缚或电连接。

[0089] 第三传输栅极单元105连接在第二光电转换器103与电荷累积单元106之间。驱动信号TGS施加于第三传输栅极单元105的栅极电极。当驱动信号TGS变成有效状态时,第三传输栅极单元105变得导通,以使累积在第二光电转换器103中的电荷经由第三传输栅极单元105传输至电荷累积单元106,或电荷累积单元106的势阱和FD单元108的势阱彼此束缚或电连接的区域。

[0090] 此外,势阱在第三传输栅极单元105的栅极电极的下部处稍深,以便形成溢流路径,通过该溢流路径,超过使第二光电转换器103饱和的电荷量并且从第二光电转换器103溢流的电荷被传输至电荷累积单元106。注意,形成在第三传输栅极单元105的栅极电极的

下部的溢流路径仅被称为第三传输栅极单元105的溢流路径。

[0091] 电荷累积单元106包括例如电容器,并且连接在第二传输栅极单元104与第三传输栅极单元105之间。电荷累积单元106的对电极连接在电荷累积单元106和供给电源电压VDD的电源VDD之间。电荷累积单元106累积从第二光电转换器103传输来的电荷。

[0092] 复位栅极单元107连接在电源VDD与FD单元108之间。驱动信号RST施加于复位栅极单元107的栅极电极。当驱动信号RST变成有效状态时,复位栅极单元107变得导通,以使FD单元108的电位复位至电源电压VDD的电平。

[0093] FD单元108在电荷-电压转换中将电荷转换成电压信号,并输出该电压信号。

[0094] 放大晶体管109的栅极电极连接至FD单元108,而放大晶体管109的漏极电极连接至电源VDD。栅极电极和漏极电极用作读取保留在FD单元108中的电荷的读出电路(即,所谓的源极跟随器电路)的输入单元。换言之,放大晶体管109的源极电极经由选择晶体管110连接至垂直信号线17,且因此,放大晶体管109与连接至垂直信号线17的第一端的恒流源111一起形成源极跟随器电路。

[0095] 选择晶体管110连接在放大晶体管109的源极电极与垂直信号线17之间。选择信号SEL施加于选择晶体管110的栅极电极。当选择信号SEL变成有效状态时,选择晶体管110导通,以使单位像素100被选择。因此,像素信号从放大晶体管109经由选择晶体管110输出至垂直信号线17。

[0096] 注意,各驱动信号变成有效状态这一事实也被称为“各驱动信号开启”,且各驱动信号变成无效状态这一事实也被称为“各驱动信号关断”。此外,各栅极单元或各晶体管变得导通这一事实也被称为“各栅极单元或各晶体管开启”,且各栅极单元或各晶体管变得非导通这一事实也被称为“各栅极单元或各晶体管关断”。

[0097] <单位像素100的操作>

[0098] 接着,将参照图3和4的时序图说明单位像素100的操作。首先,将参照图3的时序图说明曝光开始时的单位像素100的操作。例如,以预定的扫描顺序在像素阵列单元11中逐个像素行或每多个像素行地进行该处理。注意,图3图示了水平同步信号XHS和驱动信号SEL、RST、TGS、FCG和TGL的时序图。

[0099] 首先,在时间t1时,输入水平同步信号XHS,且开始单位像素100的曝光的过程。

[0100] 接着,在时间t2时,开启驱动信号RST,且开启复位栅极单元107。这使FD单元108的电位复位至电源电压VDD的电平。

[0101] 接着,在时间t3时,开启驱动信号TGL、FCG和TGS,且开启第一传输栅极单元102、第二传输栅极单元104和第三传输栅极单元105。这使电荷累积单元106的势阱与FD单元108的势阱束缚在一起。此外,累积在第一光电转换器101中的电荷经由第一传输栅极单元102传输至势阱被束缚的束缚区域。累积在第二光电转换器103中的电荷经由第三传输栅极单元105传输至束缚区域。然后,束缚区域被复位。

[0102] 接着,在时间t4时,关断驱动信号TGL和TGS,且关断第一传输栅极单元102和第三传输栅极单元105。这开始将电荷累积到第一光电转换器101和第二光电转换器103中,并且开始曝光期间。

[0103] 接着,在时间t5时,关断驱动信号RST,且关断复位栅极单元107。

[0104] 接着,在时间t6时,关断驱动信号FCG,且关断第二传输栅极单元104。这使电荷累

积单元106开始累积从第二光电转换器103溢流和通过第三传输栅极单元105的溢流路径传输的电荷。

[0105] 然后,在时间 t_7 时,输入水平同步信号XHS。

[0106] (单位像素100的用于读出的操作)

[0107] 接着,将参照图4的时序图说明单位像素100的用于读取像素信号的操作。例如,在自从已经进行图3所示的处理经过预定的时间段后,以预定的扫描顺序在像素阵列单元11中逐个像素行或每多个像素行地进行该处理。注意,图4图示了水平同步信号XHS和驱动信号SEL、RST、TGS、FCG和TGL的时序图。

[0108] 首先,在时间 t_{21} 时,输入水平同步信号XHS,且开始单位像素100的读出的期间。

[0109] 在时间 t_{22} 时,开启选择信号SEL,且开启选择晶体管110。因此,选择单位像素100。

[0110] 接着,在时间 t_{23} 时,开启驱动信号RST,且开启复位栅极单元107。因此,FD单元108的电位被复位至电源电压VDD的电平。

[0111] 接着,在时间 t_{24} 时,关断驱动信号RST,且关断复位栅极单元107。

[0112] 接着,在时间 t_{25} 时,开启驱动信号FCG和TGS,且开启第二传输栅极单元104和第三传输栅极单元105。这将电荷累积单元106的势阱和FD单元108的势阱束缚,且将累积在第二光电转换器103中的电荷传输至势阱被束缚的束缚区域。因此,曝光期间内累积在第二光电转换器103和电荷累积单元106中的电荷累积在束缚区域中。

[0113] 在时间 t_{25} 时,开始读出像素信号,且完成曝光期间。

[0114] 接着,在时间 t_{26} 时,关断驱动信号TGS,且关断第三传输栅极单元105。这使来自第二光电转换器103的电荷传输停止。

[0115] 接着,在时间 t_{26} 与时间 t_{27} 之间的时间 t_a 时,基于电荷累积单元106的势阱和FD单元108的势阱被束缚的区域中的电位的信号SL经由放大晶体管109和选择晶体管110输出至垂直信号线17。信号SL是基于在曝光期间内产生于第二光电转换器103中且累积在第二光电转换器103和电荷累积单元106中的电荷的信号。

[0116] 此外,信号SL是基于如下电位的信号:该电位是当曝光期间内累积在第二光电转换器103和电荷累积单元106中的电荷累积在束缚区域中时,电荷累积单元106的势阱和FD单元108的势阱被束缚的束缚区域中的电位。因此,读取信号SL时在电荷-电压中被转换的电荷量是电荷累积单元106中的电荷和FD单元108的电荷的总量。

[0117] 注意,以下,信号SL也被称为低灵敏度数据信号SL。

[0118] 接着,在时间 t_{27} 时,开启驱动信号RST,且开启复位栅极单元107。这使电荷累积单元106的势阱和FD单元108的势阱被束缚的区域复位。

[0119] 接着,在时间 t_{28} 时,关断选择信号SEL,且关断选择晶体管110。因此,单位像素100不被选择。

[0120] 然后,在时间 t_{29} 时,关断驱动信号RST,且关断复位栅极单元107。

[0121] 接着,在时间 t_{30} 时,开启选择信号SEL,且开启选择晶体管110。因此,选择单位像素100。

[0122] 接着,在时间 t_{30} 与时间 t_{31} 之间的时间 t_b 时,基于电荷累积单元106的势阱和FD单元108的势阱被束缚的区域中的电位的信号NL经由放大晶体管109和选择晶体管110输出至垂直信号线17。信号NL是基于当束缚区域被复位时在电荷累积单元106的势阱和FD单元108

的势阱被束缚的束缚区域中的电位的信号。

[0123] 注意,以下,信号NL也被称为低灵敏度复位信号NL。

[0124] 接着,在时间t31时,关断驱动信号FCG,且关断第二传输栅极单元104。

[0125] 接着,在时间t31与时间t32之间的时间tc时,基于FD单元108的电位的信号NH经由放大晶体管109和选择晶体管110输出至垂直信号线17。信号NH是基于当FD单元108被复位时的FD单元108的电位的信号。

[0126] 注意,以下,信号NH也被称为高灵敏度复位信号NH。

[0127] 接着,在时间t32时,开启驱动信号TGL,且开启第一传输栅极单元102。因此,曝光期间内产生且累积在第一光电转换器101中的电荷经由第一传输栅极单元102传输至FD单元108。

[0128] 接着,在时间t33时,关断驱动信号TGL,且关断第一传输栅极单元102。这使从第一光电转换器101至FD单元108的电荷传输停止。

[0129] 接着,在时间t33与时间t34之间的时间td时,基于FD单元108的电位的信号SH经由放大晶体管109和选择晶体管110输出至垂直信号线17。信号SH是基于曝光期间内产生且累积在第一光电转换器101中的电荷的信号。

[0130] 此外,信号SH是基于当曝光期间内累积在第一光电转换器101中的电荷累积在FD单元108中时,FD单元108的电位。因此,读取信号SH时在电荷-电压转换中被转换的电荷量是FD单元108中的电荷量。该电荷量小于在时间ta时读取低灵敏度数据信号SL时的电荷量。

[0131] 注意,以下,信号SH也被称为高灵敏度数据信号SH。

[0132] 接着,在时间t34时,关断选择信号SEL,且关断选择晶体管110。因此,单位像素100不被选择。

[0133] 接着,在时间t35时,输入水平同步信号XHS,且完成单位像素100的像素信号被读取的读出期间。

[0134] (去噪处理和算法处理的说明)

[0135] 低灵敏度数据信号SL、低灵敏度复位信号NL、高灵敏度复位信号NH和高灵敏度数据信号SH依次从单位像素100输出至垂直信号线17。然后,在下游放置的信号处理单元(例如,图1所示的列处理单元13和信号处理单元18)中,以预定的去噪处理和信号处理来处理低灵敏度数据信号SL、低灵敏度复位信号NL、高灵敏度复位信号NH和高灵敏度数据信号SH。以下,将说明在布置于下游的列处理单元13中进行的示例性去噪处理和布置于下游的信号处理单元18中进行的示例性算法处理。

[0136] (去噪处理)

[0137] 首先,将说明列处理单元13进行的去噪处理。

[0138] (示例性去噪处理)

[0139] 首先,将说明示例性去噪处理。

[0140] 列处理单元13通过获取低灵敏度数据信号SL与低灵敏度复位信号NL之间的差值来产生低灵敏度差分信号SNL。因此,成立的是,低灵敏度差分信号SNL=低灵敏度数据信号SL-低灵敏度复位信号NL。

[0141] 接着,列处理单元13通过获取高灵敏度数据信号SH和高灵敏度复位信号NH之间的差值来产生高灵敏度差分信号SNH。因此,成立的是,高灵敏度差分信号SNH=高灵敏度数据

信号SH—高灵敏度复位信号NH。

[0142] 如上所述,以DDS处理来处理低灵敏度信号SL和NL,在DDS处理中,去除了像素特有的固定图形噪声(例如,像素中的放大晶体管的阈值的差异),但是不去除复位噪声。以CDS处理来处理高灵敏度信号SH和NH,在CDS处理中,去除了复位噪声和像素特有的固定图形噪声(例如,像素中的放大晶体管的阈值的差异)。

[0143] (像素信号的示例性算法处理)

[0144] 以下,将说明像素信号的示例性算法处理。

[0145] 当低灵敏度差分信号SNL处于预定范围内时,信号处理单元18按照像素、按照多个像素、按照颜色、按照共享像素单元中的特定像素或所有像素中平均地计算低灵敏度差分信号SNL与高灵敏度差分信号SNH的比率以作为增益,并且产生增益表。然后,信号处理单元18计算低灵敏度差分信号SNL和增益表的乘积,以作为低灵敏度差分信号SNL的校正值。

[0146] 在本示例中,增益为G,且校正后的低灵敏度差分信号SNL(以下,被称为校正后的低灵敏度差分信号)的值是SNL'。增益G和校正后的低灵敏度差分信号SNL'能够使用下面的表达式(1)和(2)来建立。

[0147] $G = SNH / SNL = (Cfd + Cfc) / Cfd \cdots (1)$

[0148] $SNL' = G \times SNL \cdots (2)$

[0149] 在本示例中,Cfd是FD单元108的电容的值,且Cfc是电荷累积单元106的电容的值。因此,增益G等于FD单元108的电容与电荷累积单元106的电容的比率。

[0150] 图5图示了入射光量与低灵敏度差分信号SNL、高灵敏度差分信号SNH和校正后的低灵敏度差分信号SNL'各者之间的关系。

[0151] 接着,信号处理单元18利用图5所示的预定阈值Vt。在光响应特性方面,阈值Vt设定在这样的区域中:在高灵敏度差分信号SNH使信号处理单元18饱和之前并且光响应特性是线性的。

[0152] 然后,当高灵敏度差分信号SNH不超过预定阈值Vt时,信号处理单元18输出高灵敏度差分信号SNH作为待被处理的像素的像素信号SN。换言之,当 $SNH < Vt$ 成立时,保持像素信号SN=高灵敏度差分信号SNH。

[0153] 另一方面,当高灵敏度差分信号SNH超过预定阈值Vt时,信号处理单元18输出低灵敏度差分信号SNL的校正后的低灵敏度差分信号SNL'作为待被处理的像素的像素信号SN。换言之,当 $Vt \leq SNH$ 成立时,保持像素信号SN=校正后的低灵敏度差分信号SNL'。

[0154] 通过上述的算法处理,弱光条件下的信号能够平滑地变换至强光条件下的信号。

[0155] 此外,在CMOS图像传感器10的低灵敏度第二光电转换器103中设置电荷累积单元106,能够提高第二光电转换器103被低灵敏度数据信号SL饱和时所处的电平。因此,在保持动态范围的最小值的同时,能够增大动态范围的最大值。这能够扩展动态范围。

[0156] 例如,LED闪烁有时发生在车载图像传感器中。LED闪烁是这样的现象:取决于对象闪烁的时间,诸如LED光源等对象的闪烁的图像不被拍摄到。LED闪烁发生,例如是因为以前的图像传感器的动态范围窄,且需要调整用于各对象的曝光期间。

[0157] 换言之,为了应对各种光条件下的对象,以前的图像传感器增加用于弱光条件下的对象的曝光期间且减少用于强光条件下的对象的曝光期间。这使以前的图像传感器即使在图像传感器的动态范围窄时,也能够应对各种光条件下的对象。另一方面,不管曝光期间

的长度如何,图像传感器都以恒定的速率读取信号。因此,当曝光期间被设定为比信号被读取的期间更短的单元时,曝光期间以外进入光电转换器的光在光电转换中被转换成电荷,且被毁坏而不被读出。

[0158] 另一方面,CMOS图像传感器10能够如上所述地扩展动态范围,且能够增加曝光期间。这防止LED闪烁发生。此外,使用CMOS图像传感器10,能够防止当时间分割方案中的分割时间的数量或空间分割方案中的分割空间的数量增加时发生的伪影,或能够防止分辨率的降低。

[0159] <单位像素的构造>

[0160] 接着,将还说明如上所述的包括高灵敏度第一光电转换器101和低灵敏度第二光电转换器103的单位像素100的构造。以下,参照单位像素100的横截面图,将还说明单位像素100的构造。

[0161] (单位像素的第一构造)

[0162] 图6是当CMOS图像传感器10是背侧照射型图像传感器时的单位像素100的横截面图。以下,将图6所示的单位像素100称为单位像素100-1,以表明图6所示的单位像素100具有第一构造。

[0163] 在单位像素100-1中,片上透镜201、滤色器202、遮光膜203和硅基板204从图的上部层叠。第一光电转换器101和第二光电转换器103形成在硅基板204中。

[0164] 注意,尽管未图示,但是,例如,玻璃盖层叠在片上透镜201上,且配线层或支撑基板层叠在硅基板204下。以下,将适当地图示和说明用于说明所需的部分,而将适当地省略其他部分的图示和说明。

[0165] 图6图示了第一光电转换器101-1、第一光电转换器101-2和第二光电转换器103。此外,片上透镜201-1至201-3分别形成在三个光电转换器上。

[0166] 遮光膜203仅形成在第二光电转换器103上。遮光膜203具有对光进行吸收或反射的功能。遮光膜203能够由金属膜制成,以便遮光膜203用作对光进行反射的膜。遮光膜203能够是对光的一部分进行吸收且允许光的一部分穿过膜的膜。可替代地,遮光膜203能够是对光进行吸收的光吸收膜。

[0167] 遮光膜203例如是非晶硅膜,多晶硅膜,锗(Ge)膜,氮化镓(GaN)膜,碲化镉(CdTe)膜,砷化镓(GaAs)膜,磷化铟(InP)膜,二硒化铜铟(CuInSe_2)膜, Cu_2S 膜,CIGS膜,非导电碳膜,黑抗蚀膜,或有机光电转换膜。

[0168] 注意,遮光膜形成在第二光电转换器103上,且遮光膜能够由上面以及在下述的第二至第十六构造中所述的材料制成。注意,制成遮光膜的材料是示例。制成遮光膜的材料不限于示例性材料。

[0169] 如上所述的在低灵敏度第二光电转换器103上形成遮光膜203,使遮光膜203吸收穿过片上透镜201-3的光,并且减少进入第二光电转换器103的光。这进一步降低第二光电转换器103的灵敏度。这提高了作为低灵敏度光电转换器的第二光电转换器103的性能。因此,能够扩展动态范围。

[0170] (单位像素的第二构造)

[0171] 接着,将说明单位像素100的第二构造。图7是类似于图6所示的单位像素100-1的当CMOS图像传感器10是背侧照射型图像传感器时的单位像素100-2的横截面图。

[0172] 图7所示的单位像素100-2和图6所示的单位像素100-1相比,单位像素100-2具有这样的构造:去除了形成在单位像素100-1的第二光电转换器103上的片上透镜201-3,这不同于单位像素100-1,而单位像素100-2中的其他部分与单位像素100-1中的部分相同。以下,将给予与单位像素100-1的部分类似的部分的说明类似的附图标记,并且将适当地省略该说明。同样,当其他部分与单位像素100-1的部分类似时,将适当地省略其他部分的说明。

[0173] 单位像素100-2具有这样的构造:在第二光电转换器103上不形成片上透镜201-3。因此,光不被聚集在第二光电转换器103上,且进入第二光电转换器103,并且进入第二光电转换器103的光减少。这进一步降低第二光电转换器103的灵敏度,且能够扩展低灵敏度光电转换器的动态范围。

[0174] (单位像素的第三构造)

[0175] 接着,将说明单位像素100的第三构造。图8是类似于图6所示的单位像素100-1的当CMOS图像传感器10是背侧照射型图像传感器时的单位像素100-3的横截面图。

[0176] 图8所示的单位像素100-3和图6所示的单位像素100-1相比,单位像素100-3具有这样的构造:遮光壁231添加至单位像素100-1的构造,这不同于单位像素100-1,而单位像素100-3的其他部分与单位像素100-1的部分相同。

[0177] 遮光壁231设置在像素之间。在图8所示的单位像素100-3中,遮光壁231设置在第一光电转换器101-1和第二光电转换器103之间,以及第一光电转换器101-2和第二光电转换器103之间。如上所述,遮光壁231设置在将像素彼此分隔的像素分隔区域中。遮光壁231能够形成在沟槽或凹槽中,且能够包括从受光表面延伸的一个或多个绝缘膜。

[0178] 遮光壁231能够在沟槽中由负固定电荷膜和氧化膜的组合形成。该组合能够是负固定电荷膜、氧化膜和金属的组合。负固定电荷膜的示例包括氧化铪和氧化钽。

[0179] 遮光壁231用来防止光从光电转换器泄漏进入与该光电转换器接近的光电转换器中。设置遮光壁231能够例如减少混色的发生。此外,遮光壁231能够防止光从其他像素泄漏进入低灵敏度像素103,且能够因此有助于保持单位像素输出的精确性。

[0180] 此外,在本构造中,在低灵敏度第二光电转换器103上形成遮光膜203,使遮光膜203吸收穿过片上透镜201-3的光,并且减少进入第二光电转换器103的光。这进一步降低第二光电转换器103的灵敏度。因此,能够扩展动态范围。设置遮光壁231能够例如减少混色的发生。

[0181] (单位像素的第四构造)

[0182] 接着,将说明单位像素100的第四构造。图9是类似于图7所示的单位像素100-2的当CMOS图像传感器10是背侧照射型图像传感器时的单位像素100-4的横截面图。

[0183] 图9所示的单位像素100-4和图7所示的单位像素100-2相比,单位像素100-4具有这样的构造:遮光壁231添加至单位像素100-2的构造,这不同于单位像素100-2,而其他部分(例如,单位像素100-4中的未设置有片上透镜201-3的第二光电转换器103)与单位像素100-2的部分是相同的。此外,添加有遮光壁231的构造与图8所示的单位像素100-3的构造相同。

[0184] 此外,在本构造中,将遮光膜203形成在低灵敏度第二光电转换器103上,使遮光膜203吸收进入遮光膜203的光,并且减少进入第二光电转换器103的光。此外,不形成片上透镜。这进一步减少进入第二光电转换器103的光量。这进一步降低第二光电转换器103的灵

敏度。因此,能够扩展低灵敏度光电转换器的动态范围。设置遮光壁231能够例如减少混色的发生。

[0185] (单位像素的第五构造)

[0186] 接着,将说明单位像素100的第五构造。图10是类似于图6所示的单位像素100-1的当CMOS图像传感器10是背侧照射型图像传感器时的单位像素100-5的横截面图。

[0187] 图10所示的单位像素100-5和图6所示的单位像素100-1相比,单位像素100-5具有这样的构造:与单位像素100-1不同地,单位像素100-5的遮光膜251具有与单位像素100-1的遮光膜203不同的形状,而其他部分与单位像素100-1的相应部分是相同的。单位像素100-5的遮光膜251具有狭缝。在遮光膜251的狭缝上不一定形成有遮光膜251。可替代地,狭缝处的遮光膜251能够比狭缝以外部分处的遮光膜251更薄。

[0188] 在遮光膜251上形成狭缝,能够使第二光电转换器103用作极化像素。

[0189] 例如,当第二光电转换器103安装在车辆上且拍摄包括路面在内的图像时,路面上反射的光是与路面平行的偏振光。为了拍摄去除了这样的偏振光的图像,在遮光膜251上在与路面平行的方向上形成狭缝。这能够选择性地阻挡路面上反射的光,且能够接收来自其他对象的光。

[0190] 如上所述的将狭缝形成在遮光膜251上,能够减少进入第二光电转换器103的光,且也能够去除不必要的光。

[0191] 当遮光膜251也如上所述地用作偏光器时,除了上述的材料以外,遮光膜251能够由金属制成。注意,与使用由金属制成的偏光器相比,使用遮光膜作为偏光器能够有效地减少直接或间接的光。

[0192] 此外,在本构造中,将遮光膜251形成在低灵敏度第二光电转换器103上,减少进入第二光电转换器103的光量。因此,降低灵敏度能够扩展动态范围。此外,在遮光膜251上形成狭缝,能够使遮光膜251用作偏光器,以便去除诸如反射的光等不必要的光的影响。

[0193] (单位像素的第六构造)

[0194] 接着,将说明单位像素100的第六构造。图11是类似于图7所示的单位像素100-2的当CMOS图像传感器10是背侧照射型图像传感器时的单位像素100-6的横截面图。

[0195] 图11所示的单位像素100-6和图7所示的单位像素100-2相比,单位像素100-6具有这样的构造:单位像素100-6的遮光膜251具有与单位像素100-2的遮光膜203不同的形状,这不同于单位像素100-2,而其他部分(例如,单位像素100-6中的没有片上透镜201-3的第二光电转换器103)与单位像素100-2的部分相同。类似于图10所示的单位像素100-5,单位像素100-6的遮光膜251具有狭缝。

[0196] 类似于单位像素100-5(图10),在遮光膜251上形成狭缝,能够减少进入第二光电转换器103的光,且也能够去除不必要的光。

[0197] 此外,在本构造中,在低灵敏度第二光电转换器103上形成遮光膜251,能够减少进入第二光电转换器103的光量。因此,降低灵敏度能够扩展动态范围。此外,片上透镜不形成在第二光电转换器103上。这进一步减少进入第二光电转换器103的光量。因此,降低灵敏度能够扩展动态范围。此外,在遮光膜251上形成狭缝,能够使遮光膜251用作偏光器,以便去除诸如反射的光等不必要的光的影响。

[0198] (单位像素的第七构造)

[0199] 接着,将说明单位像素100的第七构造。图12是类似于图8所示的单位像素100-3的当CMOS图像传感器10是背侧照射型图像传感器时的单位像素100-7的横截面图。

[0200] 图12所示的单位像素100-7和图8所示的单位像素100-3相比,单位像素100-7具有这样的构造:不同于单位像素100-3的是遮光膜251具有狭缝,而其他部分(例如,单位像素100-7中的设置在像素之间的遮光膜231)与单位像素100-3的部分是相同的。

[0201] 此外,在本构造中,在低灵敏度第二光电转换器103上形成遮光膜251,能够减少进入第二光电转换器103的光。因此,降低灵敏度能够扩展动态范围。此外,在遮光膜251上形成狭缝能够使遮光膜251用作偏光器,以此去除诸如反射的光等不必要的光的影响。设置遮光壁231能够例如减少混色的发生。

[0202] (单位像素的第八构造)

[0203] 接着,将说明单位像素100的第八构造。图13是类似于图9所示的单位像素100-4的当CMOS图像传感器10是背侧照射型图像传感器时的单位像素100-8的横截面图。

[0204] 图13所示的单位像素100-8和图9所示的单位像素100-4相比,单位像素100-8具有这样的构造:遮光膜251具有狭缝,这不同于单位像素100-4,而其他部分(例如,单位像素100-8中的设置在像素之间的遮光膜231,和未设置有片上透镜的第二光电转换器103)与单位像素100-4的部分是相同的。

[0205] 此外,在本构造中,在低灵敏度第二光电转换器103上形成遮光膜251,能够减少进入第二光电转换器103的光。因此,降低灵敏度能够扩展动态范围。此外,在第二光电转换器103上不形成片上透镜。这进一步减少进入第二光电转换器103的光。因此,降低灵敏度能够扩展动态范围。

[0206] 此外,在遮光膜251上形成狭缝能够使遮光膜251用作偏光器,以此去除诸如反射的光等不必要的光的影响。设置遮光壁231能够例如减少混色的发生。

[0207] (单位像素的第九构造)

[0208] 图14是当CMOS图像传感器10是前侧照射型图像传感器时的单位像素100-9的横截面图。

[0209] 在图14所示的单位像素100-9中,片上透镜301、滤色器302、遮光膜303、配线层304和硅基板305从图的上部层叠。第一光电转换器101和第二光电转换器103形成在硅基板305中。

[0210] 注意,尽管图中未图示,但是,例如,玻璃盖层叠在片上透镜201上。将适当地图示和额外说明用于说明所需的部分,而将适当地省略其他部分的图示和说明。

[0211] 图14图示了第一光电转换器101-1、第一光电转换器101-2和第二光电转换器103。此外,片上透镜301-1至301-3分别形成在三个光电转换器上。

[0212] 遮光膜303仅形成在第二光电转换器103上。遮光膜303例如是非晶硅膜,多晶硅膜,Ge膜,GaN膜,CdTe膜,GaAs膜,InP膜,CuInSe₂膜,Cu₂S膜,CIGS膜,非导电碳膜,黑抗蚀膜或有机光电转换膜。此外,当遮光膜303具有如下所述的狭缝时,遮光膜303能够由金属制成。注意,制成遮光膜的材料是示例性材料,且制成遮光膜的材料不限于示例性材料。

[0213] 此外,在如上所述的前侧照射型图像传感器中,在低灵敏度第二光电转换器103上形成遮光膜303使遮光膜303吸收穿过片上透镜301-3的光,并且减少进入第二光电转换器103的光。这进一步降低第二光电转换器103的灵敏度。因此,能够扩展动态范围。

[0214] (单位像素的第十构造)

[0215] 接着,将说明单位像素100的第十构造。图15是类似于图14所示的单位像素100-9的当CMOS图像传感器10是前侧照射型图像传感器时的单位像素100-10的横截面图。

[0216] 图15所示的单位像素100-10和图14所示的单位像素100-9相比,单位像素100-10具有这样的构造:与单位像素100-9不同的是去除了形成在单位像素100-9的第二光电转换器103上的片上透镜301-3,而单位像素100-10的其他部分与单位像素100-9的部分相同。

[0217] 片上透镜301-3不形成在第二光电转换器103上。这使光在不被聚集的情况下进入第二光电转换器103。这减少了进入第二光电转换器103的光。因此,降低第二光电转换器103的灵敏度能够扩展动态范围。

[0218] (单位像素的第十一构造)

[0219] 接着,将说明单位像素100的第十一构造。图16是类似于图14所示的单位像素100-9的当CMOS图像传感器10是前侧照射型图像传感器时的单位像素100-11的横截面图。

[0220] 图16所示的单位像素100-11和图14所示的单位像素100-9相比,在单位像素100-9的图中,遮光膜303形成在配线层304的上侧(面对片上透镜301的这一侧),而在单位像素100-11的图中,遮光膜形成在配线层304的下侧(面对硅基板305的这一侧)。单位像素100-11中的其他部分与单位像素100-9中的部分是相同的。

[0221] 再次参照图14,单位像素100-9的遮光膜303形成在配线层304的上侧且形成在滤色器302中。另一方面,图16所示的单位像素100-11的遮光膜331形成在配线层304的下侧且形成在硅基板305上的配线层304中。如上所述,遮光膜能够形成在配线层304的上或下侧。

[0222] 如上所述,此外,在前侧照射型图像传感器中,遮光膜303形成在低灵敏度第二光电转换器103上。这使遮光膜303吸收穿过片上透镜301-3的光,并且减少进入第二光电转换器103的光。这进一步降低第二光电转换器103的灵敏度。因此,能够扩展动态范围。

[0223] (单位像素的第十二构造)

[0224] 接着,将说明单位像素100的第十二构造。图17是类似于图16所示的单位像素100-11的当CMOS图像传感器10是前侧照射型图像传感器时的单位像素100-12的横截面图。

[0225] 图17所示的单位像素100-12和图16所示的单位像素100-11相比,单位像素100-12具有这样的构造:不同于单位像素100-11的是去除了形成在单位像素100-11的第二光电转换器103上的片上透镜301-3,而单位像素100-12中的其他部分与单位像素100-11中的部分是相同的。

[0226] 片上透镜301-3不形成在第二光电转换器103上。因此,光不被聚集在第二光电转换器103上,且光进入第二光电转换器103。这减少了进入第二光电转换器103的光,因此,降低第二光电转换器103的灵敏度且扩展动态范围。

[0227] (单位像素的第十三构造)

[0228] 接着,将说明单位像素100的第十三构造。图18是类似于图14所示的单位像素100-9的当CMOS图像传感器10是前侧照射型图像传感器时的单位像素100-13的横截面图。

[0229] 图18所示的单位像素100-13和图14所示的单位像素100-9相比,单位像素100-13具有这样的构造:不同于单位像素100-9的是单位像素100-13的遮光膜351具有与单位像素100-9的遮光膜303不同的形状,而单位像素100-13的其他部分与单位像素100-9的部分是相同的。单位像素100-13的遮光膜351具有狭缝形状且形成在滤色器302的层中。

[0230] 在遮光膜351中形成狭缝,能够使遮光膜351用作偏光器且使第二光电转换器103用作极化像素。

[0231] 此外,在本构造中,在低灵敏度第二光电转换器103上形成遮光膜351,能够减少进入第二光电转换器103的光,因此,降低了灵敏度,这能够扩展动态范围。此外,在遮光膜351上形成狭缝,能够使遮光膜351用作偏光器,以此去除诸如反射的光等不必要的光的影响。

[0232] (单位像素的第十四构造)

[0233] 接着,将说明单位像素100的第十四构造。图19是类似于图18所示的单位像素100-13的当CMOS图像传感器10是前侧照射型图像传感器时的单位像素100-14的横截面图。

[0234] 图19所示的单位像素100-14和图18所示的单位像素100-13相比,单位像素100-14具有这样的构造:不同于单位像素100-13的是去除了形成在单位像素100-13的第二光电转换器103上的片上透镜301-3,而单位像素100-14中的其他部分与单位像素100-13中的部分是相同的。单位像素100-14的遮光膜351具有狭缝,且形成在滤色器302的层中。

[0235] 片上透镜301-3不形成在第二光电转换器103上。因此,光不被聚集在第二光电转换器103上,且光进入第二光电转换器103。这减少了进入第二光电转换器103的光。这进一步减少第二光电转换器103的灵敏度。因此,能够扩展动态范围。此外,在遮光膜351中形成狭缝能够使遮光膜351用作偏光器,以此去除诸如反射的光等不必要的光的影响。

[0236] (单位像素的第十五构造)

[0237] 接着,将说明单位像素100的第十五构造。图20是类似于图18所示的单位像素100-13的当CMOS图像传感器10是前侧照射型图像传感器时的单位像素100-15的横截面图。

[0238] 图20所示的单位像素100-15和图18所示的单位像素100-13相比,在单位像素100-13的图中,遮光膜351形成在配线层304的上侧,而在单位像素100-15的图中,遮光膜381形成在配线层304的下侧。单位像素100-15中的其他部分与单位像素100-13中的部分是相同的。换言之,单位像素100-15的遮光膜381具有狭缝,且在单位像素100-15的图中,遮光膜381形成在配线层304的下侧。

[0239] 此外,在具有本构造的前侧照射型图像传感器中,在低灵敏度第二光电转换器103上形成有遮光膜381,使遮光膜381吸收穿过片上透镜301-3的光,并且减少进入第二光电转换器103的光。因此,降低了第二光电转换器103的灵敏度,这能够扩展动态范围。此外,在遮光膜381上形成狭缝能够使遮光膜351用作偏光器,以便去除诸如反射的光等不必要的光的影响。

[0240] (单位像素的第十六构造)

[0241] 接着,将说明单位像素100的第十六构造。图21是类似于图20所示的单位像素100-15的当CMOS图像传感器10是前侧照射型图像传感器时的单位像素100-16的横截面图。

[0242] 图21所示的单位像素100-16和图20所示的单位像素100-15相比,单位像素100-16具有这样的构造:不同于单位像素100-15,去除了形成在单位像素100-15的第二光电转换器103上的片上透镜301-3,而单位像素100-16中的其他部分与单位像素100-15中的部分是相同的。换言之,单位像素100-16的遮光膜381具有狭缝且形成在配线层304的下侧。

[0243] 在第二光电转换器103上未形成有片上透镜301-3。因此,光不被聚集在第二光电转换器103上,且光进入第二光电转换器103。这减少了进入第二光电转换器103的光,因此,降低了第二光电转换器103的灵敏度,这能够扩展动态范围。此外,在遮光膜381上形成狭

缝,能够使遮光膜381用作偏光器,以此去除诸如反射的光等不必要的光的影响。

[0244] 如第一至第十六构造所述,在低灵敏度第二光电转换器103上形成有具有吸收光的功能的膜。这减少了进入第二光电转换器103的光量。因此,降低灵敏度能够扩展动态范围。

[0245] 此外,在遮光膜上形成狭缝能够使遮光膜用作偏光器。设置偏光器能够去除反射的光的影响(不必要的光的影响),且同时降低了灵敏度,这能够扩展动态范围。

[0246] 与使用由金属制成的偏光器相比,使用遮光膜作为偏光器能够有效地减少直接或间接的光。

[0247] <第一和第二光电转换器的布置>

[0248] 例如,如图22所示地布置分别包括第一光电转换器101和第二光电转换器103的单位像素100。在图22中,单位像素被称为单位像素500。将单位像素500作为单位像素100-1至100-16中的一者进行说明。

[0249] 图22图示了这样的示例:其中,布置有(四乘四)16个单位像素500-1至500-16。单位像素500均包括第一光电转换器101和第二光电转换器103。例如,单位像素500-1包括第一光电转换器101-1和第二光电转换器103-1。

[0250] 取决于受光表面的尺寸,第一光电转换器101和第二光电转换器103具有不同的灵敏度。换言之,如图22所示,第一光电转换器101的受光表面大于第二光电转换器103的受光表面。

[0251] 在图22的示例中,例如,单位像素的第二光电转换器103-1放置在该单位像素的第一光电转换器101-1的右斜下侧。尽管未示出,但是第二光电转换器103-1能够放置在第一光电转换器101-1的右侧。可替代地,第二光电转换器103-1和第一光电转换器101-1之间的位置关系能够与上述的不同。例如,第二光电转换器103-1的边的至少一部分能够与第一光电转换器101-1的边的一部分重合或相邻。

[0252] 在单位像素500中,例如,信号处理电路能够放置在第一光电转换器101和第二光电转换器103不被布置的部分。换言之,布置具有不同受光面积的第一光电转换器101和第二光电转换器103,导致单位像素500中的过剩区域。然而,将例如信号处理电路放置在所述过剩区域中,能够有效地利用过剩区域。

[0253] 放置在单位像素500上的滤色器202(302)的颜色能够例如以拜耳(Bayer)阵列来布置。如图23的A所示,单位像素500-1能够是红色(R)的,单位像素500-2能够是绿色(G)的,单位像素500-5能够是绿色(G)的,且单位像素500-6能够是蓝色(B)的。

[0254] 在上述的颜色阵列中,再次参照图22和23A,例如,在单位像素500-1中,布置有第一光电转换器101-1和第二光电转换器103-1,且滤色器202的颜色(或302,以下,引用滤色器202作为用于说明的示例)是红色(R)的。如上所述,布置在同一单位像素500中的第一光电转换器101和第二光电转换器103具有同一滤色器202的颜色。

[0255] 如图23的B所示,颜色能够以四个像素具有同一颜色的拜耳阵列来布置。在图23B中,单位像素500-1、单位像素500-2、单位像素500-5和单位像素500-6是红色(R)的;单位像素500-3、单位像素500-4、单位像素500-7和单位像素500-8是绿色(G)的;单位像素500-9、单位像素500-10、单位像素500-13和单位像素500-14是绿色(G)的;且单位像素500-11、单位像素500-12、单位像素500-15和单位像素500-16是蓝色(B)的。

[0256] 在本示例中,引用拜耳阵列作为颜色阵列的示例。然而,本发明能够用于其他颜色阵列。

[0257] 遮光膜形成在如上所述的第二光电转换器103上。遮光膜是例如图6所示的不具有狭缝的遮光膜203(以下,被称为实心遮光膜203),或例如图10所示的具有狭缝的遮光膜251。

[0258] 注意,尽管下文中为了说明采用遮光膜203(图6)作为实心遮光膜的示例,但是该说明能够适用于遮光膜303(图14)和遮光膜331(图16)。此外,下文中为了说明将采用遮光膜251(图10)作为狭缝遮光膜的示例。然而,该说明能够适用于遮光膜351(图18)和遮光膜381(图20)。

[0259] 当实心遮光膜203形成在单位像素上时,遮光膜203例如被形成为如图24的A所示。图24的A仅图示了图22所示的(四乘四)16个单位像素500-1至500-16中的左上四个像素。然而,遮光膜203类似地形成在其他像素上。

[0260] 如图24的A所示,实心遮光膜203形成在单位像素500中的第二光电转换器103上。例如,第二光电转换器103形成在图24的A所示的单位像素500-1的右下侧,且遮光膜203-1形成在形成有第二光电转换器103-1的区域中。

[0261] 注意,如图24的A所示,遮光膜203能够形成为使得遮光膜203连接至像素的外周区域中的阱(WELL)。

[0262] 当狭缝遮光膜251形成在单位像素上时,遮光膜251例如被形成为如图24的B所示。如图24的B所示,狭缝遮光膜251分别形成在单位像素500的第二光电转换器103上。

[0263] 图24的B所示的狭缝在图的横向方向上延伸,且所有四个像素具有在同一方向上延伸的狭缝。如上所述,设置在第二光电转换器103上的遮光膜251的狭缝能够形成在同一方向上。

[0264] 狭缝在遮光膜251上的布置方向能够根据像素而变化。图24的C图示了:遮光膜251分别形成在单位像素500的第二光电转换器103上,且具有狭缝的遮光膜251的狭缝根据像素而形成在不同的方向上。

[0265] 形成在图24的C所示的单位像素500-1的第二光电转换器103-1上的遮光膜251-1的狭缝形成在图的横向方向上。形成在单位像素500-2的第二光电转换器103-2上的遮光膜251-2的狭缝形成在图的朝左斜下侧的方向上。

[0266] 形成在单位像素500-5的第二光电转换器103-5上的遮光膜251-5的狭缝形成在图的朝右斜下侧的方向上。形成在单位像素500-6的第二光电转换器103-6上的遮光膜251-6的狭缝形成在图的纵向方向上。

[0267] 在图24的C所示的示例中,狭缝形成在四个方向上。同样,在其他像素(未图示)中,狭缝形成在遮光膜251上,使得狭缝在(二乘二)四个像素中根据像素而形成在四个不同方向上。注意,尽管在本示例中引用四个方向作为示例,但是能够添加其他方向,或例如,狭缝能够形成在两个或三个方向上。狭缝在遮光膜251上的形成方向的数量不限于四个。

[0268] 如上所述的逐像素地将狭缝形成在不同的方向上,换言之,逐像素地使狭缝在形成在相邻的第二光电转换器103上的遮光膜251上的形成方向变化,能够阻挡来自不同方向的偏振光。

[0269] 此外,当如上所述,狭缝的形成方向根据像素而变化时,例如,当狭缝分别在不同

的方向上形成在图24的C所示的四个像素中时,四个单位像素能够具有同一颜色。换言之,颜色能够以如图23的B所示的四个像素具有同一颜色的拜耳阵列来布置,且狭缝能够分别在不同的方向上形成在具有同一颜色的四个像素中。

[0270] <示例性变型例>

[0271] 上面已经说明了两个具有不同灵敏度的光电转换器布置在像素中的示例。然而,三个或以上具有不同灵敏度的光电转换器能够布置在像素中。能够通过改变遮光膜的材料或厚度来调整灵敏度的差值。

[0272] 此外,在本实施例中,已经说明了这样的示例:本发明应用于具有行列布置的单位像素的CMOS图像传感器。然而,本发明的应用不限于应用于CMOS图像传感器。换言之,本发明能够应用于所有的如下摄像装置:单位像素以X-Y地址方案二维地行列布置。

[0273] 此外,本发明不仅能够应用于检测可见入射光的分布且将该光拍摄为图像的摄像装置,而且能够应用于将进入的红外线、X射线或粒子的分布拍摄为图像的所有摄像装置。

[0274] 注意,摄像装置能够形成为芯片,或能够形成为具有摄像功能的模块,在该模块中,封装有摄像单元和信号处理单元或光学系统。

[0275] <摄像装置的示例性用途>

[0276] 图25是摄像装置的示例性用途的示意图。

[0277] 摄像装置能够用于如下所述的感测光的各种目的,该光包括可见光、红外线、紫外线或X射线。

[0278] -拍摄用于观赏的图像的装置,诸如数码相机或具有相机功能的移动手机等。

[0279] -用于交通目的的装置,诸如车载传感器(其拍摄汽车前方、周围、后方或内部的图像以用于包括自动停车和驾驶员状态识别的安全驾驶)、监视相机(其监视行驶车辆或道路)或测距传感器(其测量车辆和其他车辆之间的距离)等。

[0280] -用于包括电视机(TV)、冰箱和空调的家电设备的装置。该装置拍摄用户手势的图像,以根据该手势控制设备。

[0281] -用于医疗护理或健康护理的装置,诸如通过接收红外光来拍摄血管图像的内窥镜或器械等。

[0282] -用于安全的装置,诸如用于安全的监视相机或用于个人验证的监视相机等。

[0283] -用于美容目的的装置,诸如拍摄皮肤图像的皮肤状况测量仪器或获取头皮图像的显微镜等。

[0284] -用于运动的装置,诸如动作相机或用于运动的可穿戴相机等。

[0285] -用于农业目的的装置,诸如监视农田和农作物的相机等。

[0286] 图26是使用了本发明的作为示例性电子设备的摄像装置(相机设备)1001的示例性构造的框图。

[0287] 如图26所示,摄像装置1001例如包括光学系统(其包括透镜组1011),摄像元件1012,DSP 1013(其是相机信号处理单元),帧存储器1014,显示装置1015,记录装置1016,操作系统1017和电源系统1018。DSP 1013、帧存储器1014、显示装置1015、记录装置1016、操作系统1017和电源系统1018经由总线1019彼此连接。

[0288] 透镜组1011摄取来自对象的入射光(图像光),并且形成摄像元件1012的摄像面上的图像。摄像元件1012逐像素地将透镜组1011凭此形成摄像面上的图像的入射光量转换成

电信号,以便将该电信号作为像素信号输出。

[0289] 显示装置1015包括面板显示器,诸如液晶显示器或有机电致发光(EL)显示器等,以便显示摄像元件1012拍摄的视频或静止图像。记录装置1016将摄像元件1012拍摄的视频或静止图像记录在记录介质上,该记录介质诸如是存储卡、录像带或数字通用盘(DVD)等。

[0290] 操作系统1017在用户的控制下发出指令,以使之用于摄像装置1001的各种功能的操作。电源系统1018适当地供应各种电源,以使之作为DSP 1013、帧存储器1014、显示装置1015、记录装置1016和操作系统1017的操作的电源。

[0291] 上述的摄像装置1001适用于摄影机或数码照相机,以及适用于诸如智能手机或移动手机等移动设备所用的相机模块。摄像装置1001能够使用上述的实施例中各者所述的摄像装置作为摄像元件1012。这能够提高摄像装置1001拍摄的图像的图像质量。

[0292] 这里,系统意味着包括有多个器件的装置的整体。

[0293] 注意,这里所述的效果仅是示例。本发明的效果不限于所述的效果,且能够包括其他效果。

[0294] 注意,本发明的实施例不限于上述的实施例,且能够在不偏离本发明的实质的情况下进行各种改变。

[0295] 注意,本发明能够具有下面的构造。

[0296] (1)

[0297] 一种摄像装置,其包括:

[0298] 像素阵列单元,所述像素阵列单元中布置有多个单位像素,

[0299] 所述单位像素包括:

[0300] 第一光电转换器,和

[0301] 第二光电转换器,所述第二光电转换器具有比所述第一光电转换器的灵敏度更低的灵敏度,

[0302] 所述第二光电转换器包括遮光膜,所述遮光膜形成在所述第二光电转换器的光进入所述第二光电转换器的一侧。

[0303] (2)

[0304] 根据(1)所述的摄像装置,其中,用来聚集进入所述第二光电转换器的光的透镜不形成在所述第二光电转换器上。

[0305] (3)

[0306] 根据(1)或(2)所述的摄像装置,其中,用来防止光从光电转换器泄露进入与所述光电转换器相邻的光电转换器中的遮光壁设置在所述光电转换器之间。

[0307] (4)

[0308] 根据(1)至(3)中任一项所述的摄像装置,其中,所述遮光膜具有狭缝。

[0309] (5)

[0310] 根据(4)所述的摄像装置,其中,所述狭缝在形成在相邻的第二光电转换器上的遮光膜上的形成方向是不同的。

[0311] (6)

[0312] 根据(1)至(5)中任一项所述的摄像装置,所述摄像装置是背侧照射型图像传感器。

[0313] (7)

[0314] 根据(1)至(5)中任一项所述的摄像装置,所述摄像装置是前侧照射型图像传感器。

[0315] (8)

[0316] 根据(7)所述的摄像装置,其中,所述遮光膜形成在形成于所述第二光电转换器上的配线层的下侧或上侧。

[0317] (9)

[0318] 根据(1)至(8)中任一项所述的摄像装置,其中,所述遮光膜是非晶硅膜,多晶硅膜,Ge膜,GaN膜,CdTe膜,GaAs膜,InP膜,CuInSe₂膜,Cu₂S膜,CIGS膜,非导电碳膜,黑抗蚀膜,有机光电转换膜,或金属膜。

[0319] (10)

[0320] 一种成像器件,其包括:

[0321] 基板;

[0322] 第一光电转换器,所述第一光电转换器具有形成在所述基板中的第一区域;

[0323] 第二光电转换器,所述第二光电转换器具有形成在所述基板中的第二区域,其中,所述第一区域大于所述第二区域;

[0324] 沟槽,所述沟槽从所述基板的第一表面延伸,其中,所述沟槽的至少一部分位于所述第一光电转换器与所述第二光电转换器之间。

[0325] (11)

[0326] 根据(10)所述的成像器件,其中,所述第一区域和所述第二区域与所述基板的所述第一表面平行。

[0327] (12)

[0328] 根据(10)或(11)所述的成像器件,其中,所述第一区域和所述第二区域分别与所述第一光电转换器和所述第二光电转换器的受光表面对应。

[0329] (13)

[0330] 根据(10)至(12)中任一项所述的成像器件,其中,所述第一光电转换器具有比所述第二光电转换器更高的灵敏度。

[0331] (14)

[0332] 根据(10)至(13)中任一项所述的成像器件,还包括所述第一光电转换器与所述第二光电转换器之间的像素分隔区域,其中,所述沟槽形成在所述像素分隔区域中。

[0333] (15)

[0334] 根据(10)至(14)中任一项所述的成像器件,其中,在所述沟槽中形成有遮光壁,并且所述遮光壁包括从所述基板的所述第一表面延伸的绝缘膜。

[0335] (16)

[0336] 根据(10)至(15)中任一项所述的成像器件,其中,在所述沟槽中形成有遮光壁,且其中,所述遮光壁包括负固定电荷膜、氧化膜和金属中的至少一者。

[0337] (17)

[0338] 根据(10)至(16)中任一项所述的成像器件,还包括遮光膜,

[0339] 其中,所述遮光膜形成在所述第二光电转换器的所述第二区域的至少一部分的上

方,其中,所述遮光膜吸收入射到所述成像器件上的光的一部分。

[0340] (18)

[0341] 根据(10)至(17)中任一项所述的成像器件,其中,所述遮光膜与所述沟槽重叠。

[0342] (19)

[0343] 根据(10)至(18)中任一项所述的成像器件,其中,所述遮光膜与所述第一光电转换器的一部分重叠。

[0344] (20)

[0345] 根据(10)至(19)中任一项所述的成像器件,还包括形成在所述第一光电转换器的所述第一区域上方的片上透镜,其中,在所述第二光电转换器的所述第二区域上方未形成有片上透镜。

[0346] (21)

[0347] 根据(10)至(20)中任一项所述的成像器件,还包括滤色器,其中,所述滤色器延伸跨越所述第一光电转换器的所述第一区域的至少一部分。

[0348] (22)

[0349] 根据(10)至(21)中任一项所述的成像器件,其中,所述滤色器延伸跨越所述遮光膜。

[0350] (23)

[0351] 根据(10)至(22)中任一项所述的成像器件,其中,所述遮光膜包括狭缝。

[0352] (24)

[0353] 根据(10)至(23)中任一项所述的成像器件,其中,所述遮光膜形成偏光器。

[0354] (25)

[0355] 根据(10)至(24)中任一项所述的成像器件,还包括:多个遮光壁,其中,所述第一光电转换器从第一遮光壁延伸至第二遮光壁,所述第二光电转换器从所述第二遮光壁延伸至第三遮光壁。

[0356] (26)

[0357] 根据(10)至(25)中任一项所述的成像器件,还包括多个第一光电转换器,其中,所述多个第一光电转换器被布置成多个行和多个列;

[0358] 多个第二光电转换器,其中,所述多个第二光电转换器被布置成多个行和多个列,其中,所述多个第一光电转换器的至少一个行的中心线不与任何所述第二光电转换器相交,其中,所述多个第二光电转换器的至少一个行的中心线不与任何所述第一光电转换器相交,且其中,相对于至少一个行的对角线与至少一个所述第一光电转换器和至少一个所述第二光电转换器相交。

[0359] (27)

[0360] 一种成像器件,其包括:

[0361] 基板;

[0362] 第一光电转换器;

[0363] 第二光电转换器,所述第二光电转换器具有比所述第一光电转换器的灵敏度更低的灵敏度;

[0364] 沟槽,所述沟槽从所述基板的第一表面延伸,其中,所述沟槽的至少一部分位于所

述第一光电转换器与所述第二光电转换器之间。

[0365] (28)

[0366] 一种电子装置,其包括:

[0367] 光学系统;

[0368] 摄像元件,所述摄像元件接收来自所述光学系统的光,所述摄像元件包括:

[0369] 基板;

[0370] 第一光电转换器,所述第一光电转换器具有形成在所述基板中的第一区域;

[0371] 第二光电转换器,所述第二光电转换器具有形成在所述基板中的第二区域,其中,所述第一区域大于所述第二区域;

[0372] 遮光壁,所述遮光壁从所述基板的第一表面延伸,其中,所述遮光壁的至少一部分位于所述第一光电转换器与所述第二光电转换器之间;

[0373] 数字信号处理器,所述数字信号处理器处理从所述摄像元件接收到的信号。

[0374] (29)

[0375] 根据(28)所述的电子装置,

[0376] 其中,所述电子装置被包括在车辆中。

[0377] 附图标记的列表

[0378] 10 CMOS图像传感器

[0379] 11 像素阵列单元

[0380] 12 垂直驱动单元

[0381] 13 列处理单元

[0382] 14 水平驱动单元

[0383] 15 系统控制单元

[0384] 16 像素驱动线

[0385] 17 垂直信号线

[0386] 18 信号处理单元

[0387] 19 数据存储单元

[0388] 100 单位像素

[0389] 101 第一光电转换器

[0390] 102 第一传输栅极单元

[0391] 103 第二光电转换器

[0392] 104 第二传输栅极单元

[0393] 105 第三传输栅极单元

[0394] 106 电荷累积单元

[0395] 107 复位栅极单元

[0396] 108 FD单元

[0397] 109 放大晶体管

[0398] 110 选择晶体管

[0399] 203,251,303,331,351和381 遮光膜

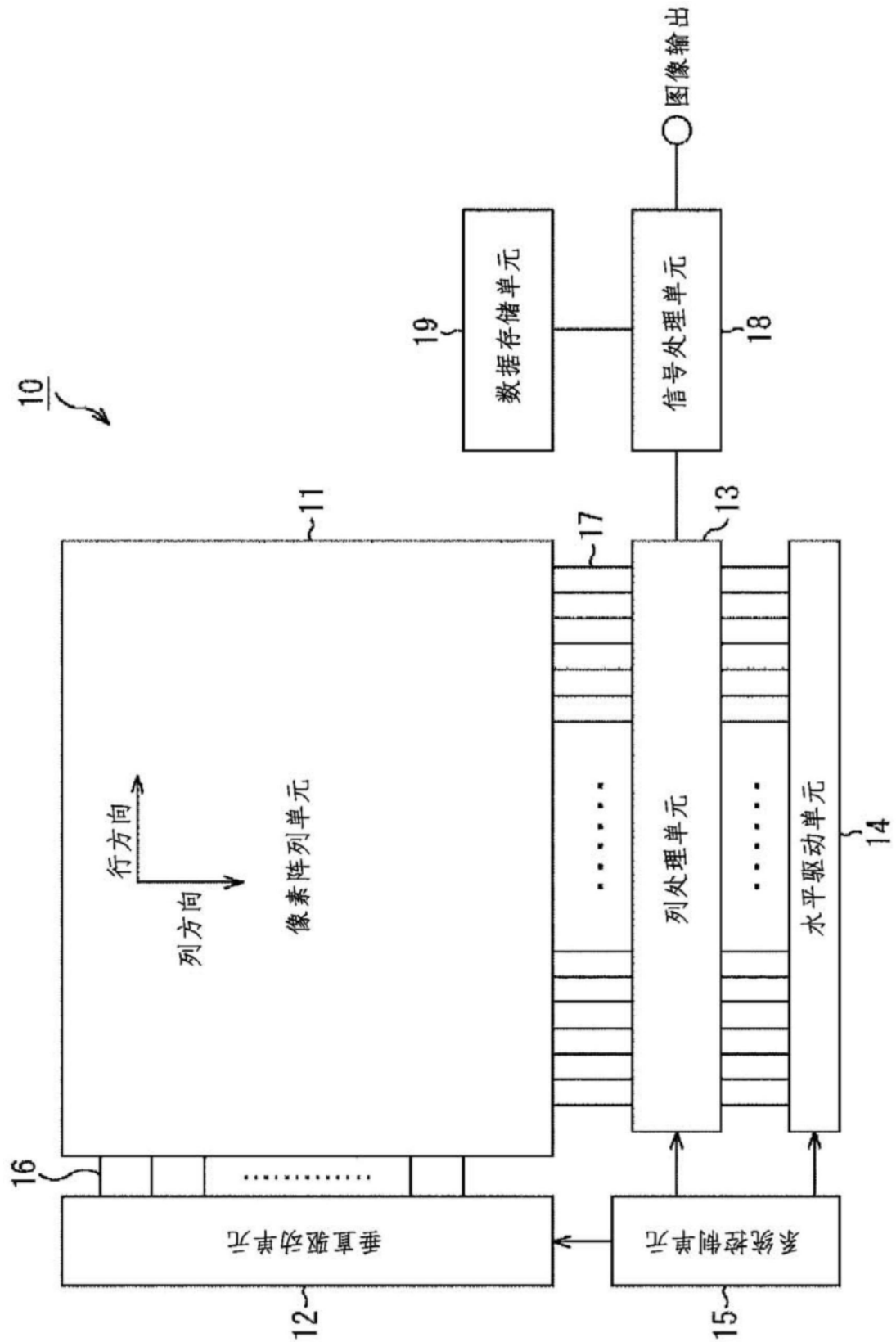


图1

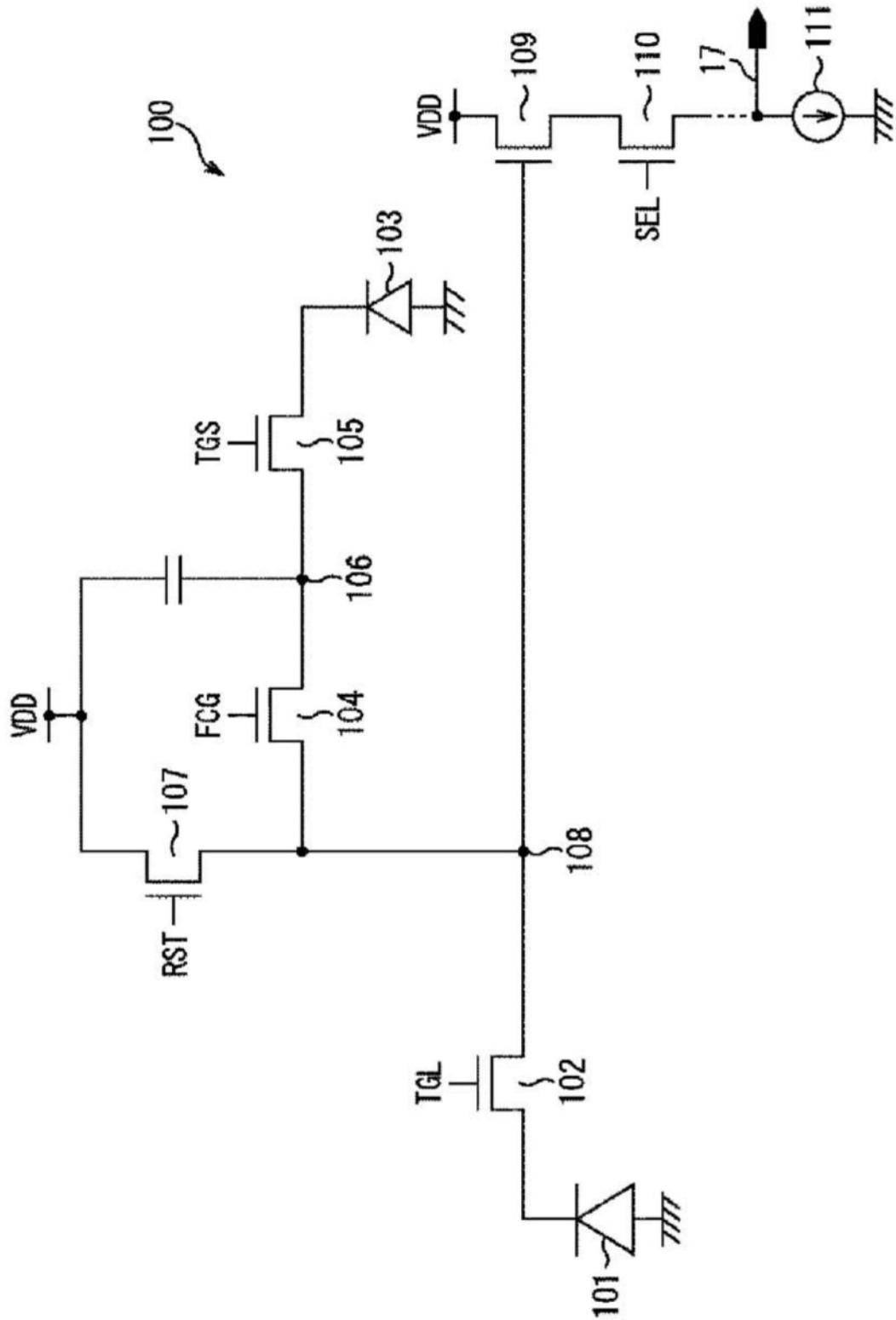


图2

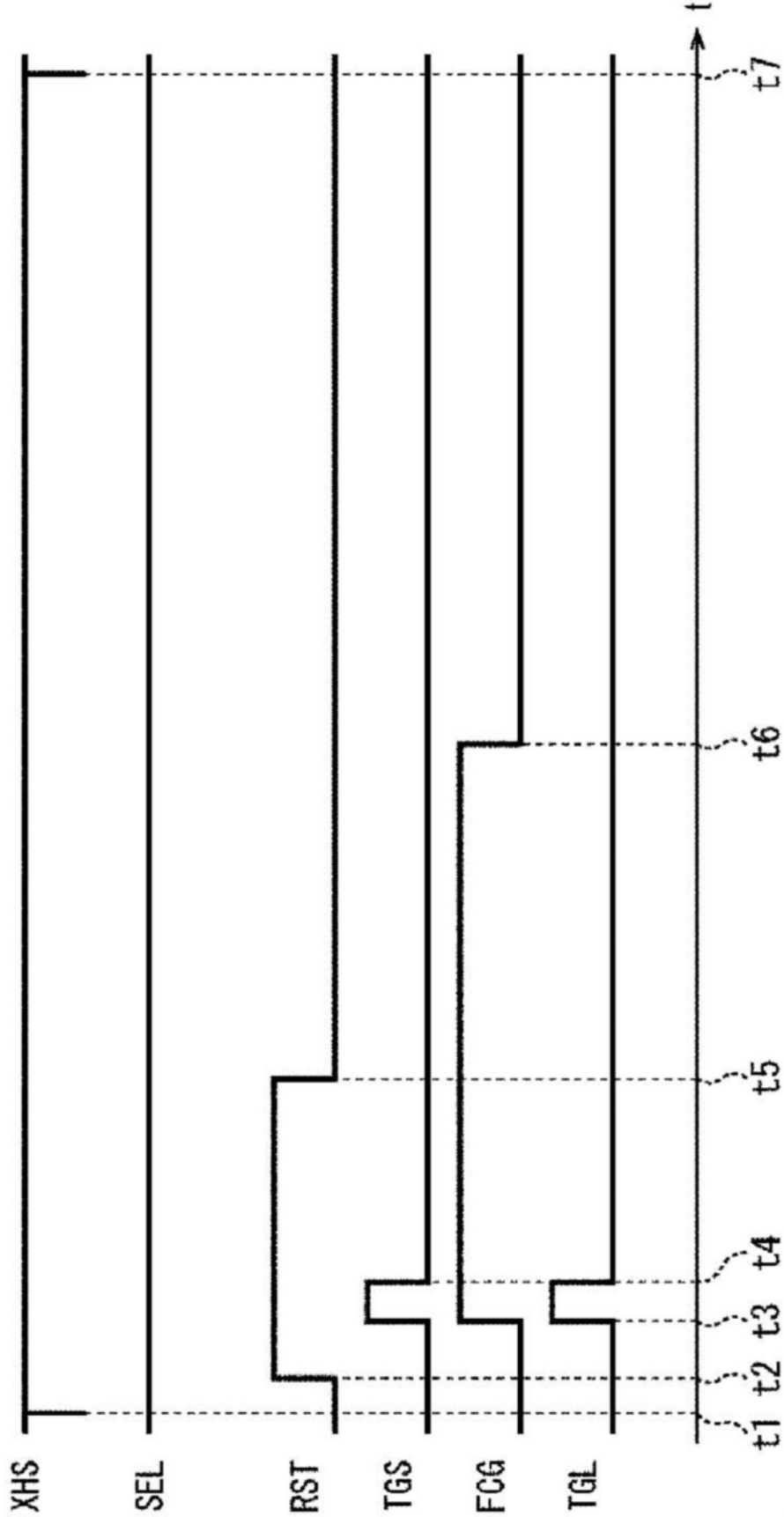


图3

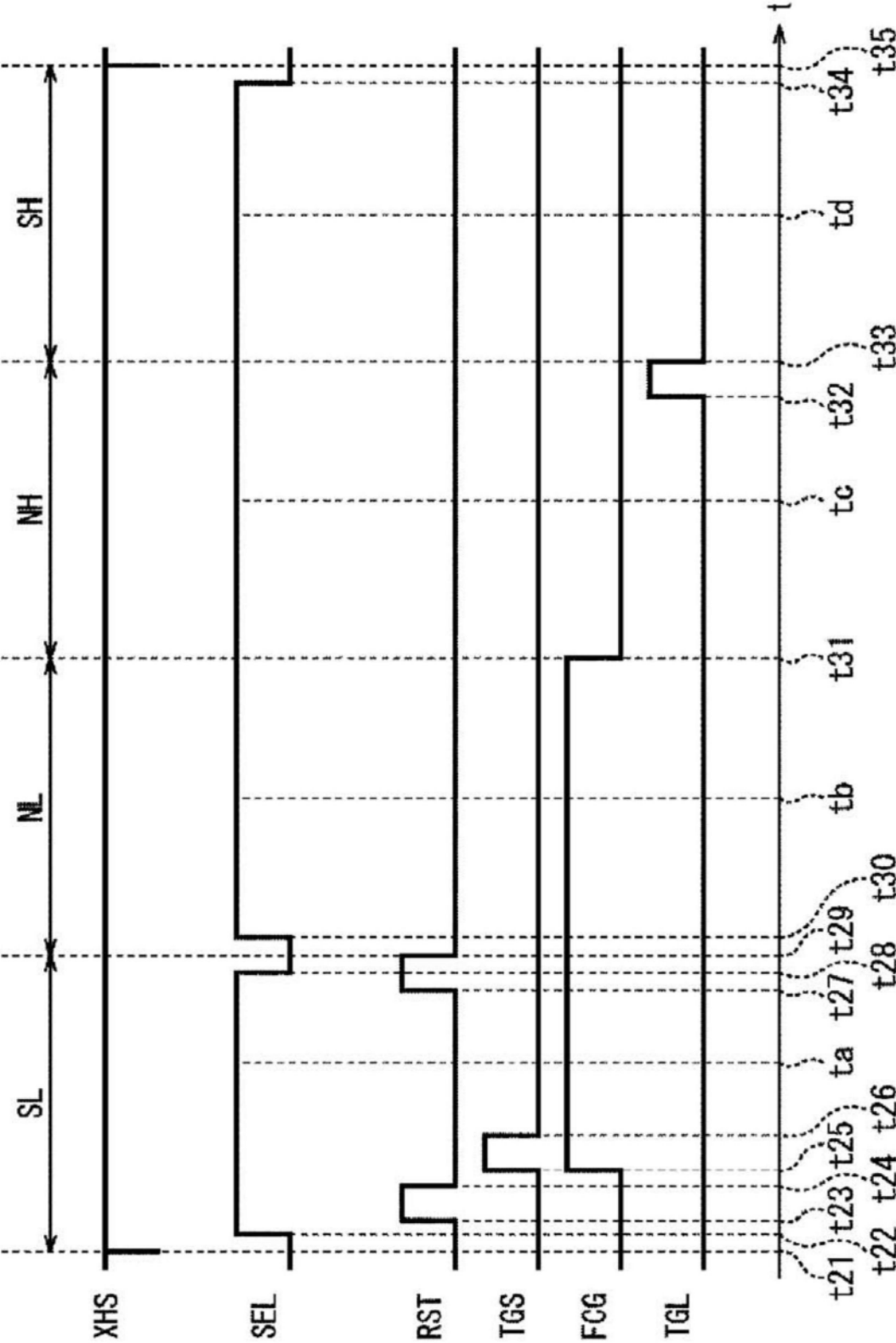


图4

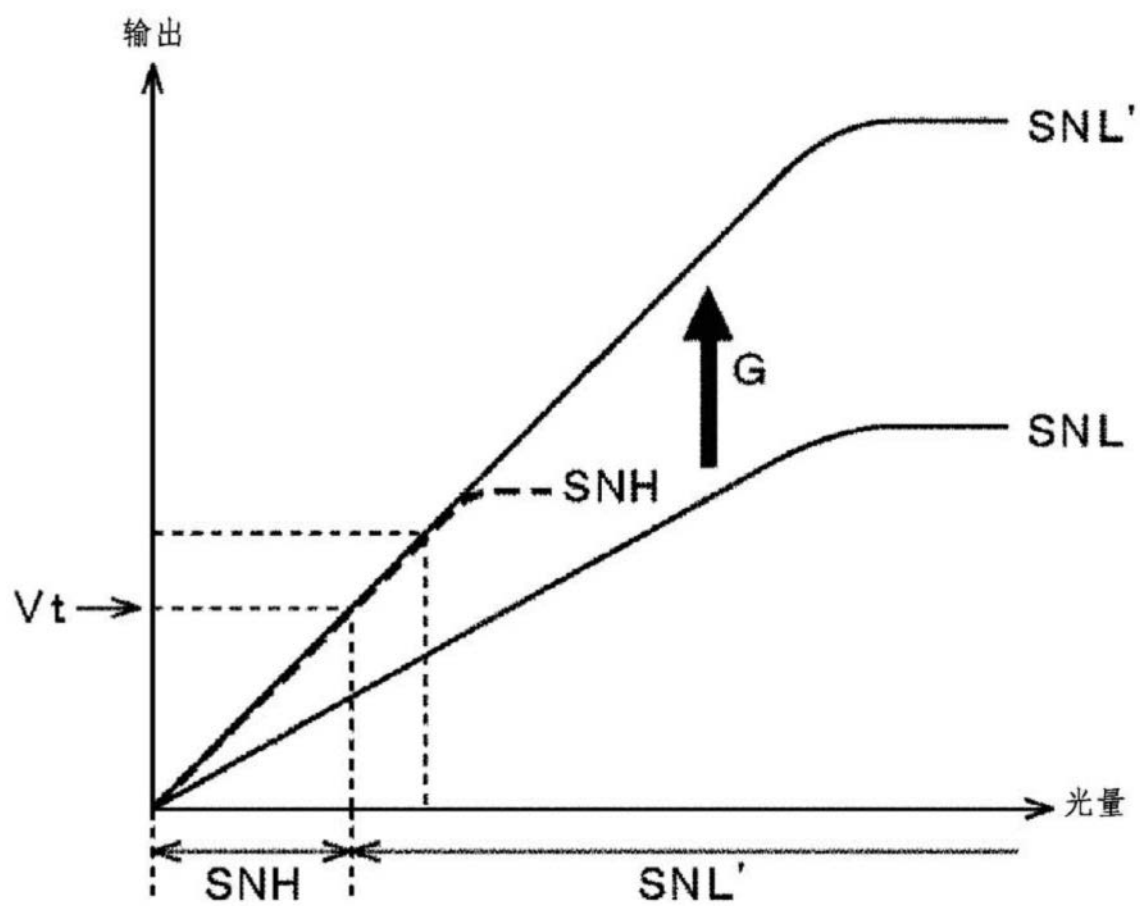


图5

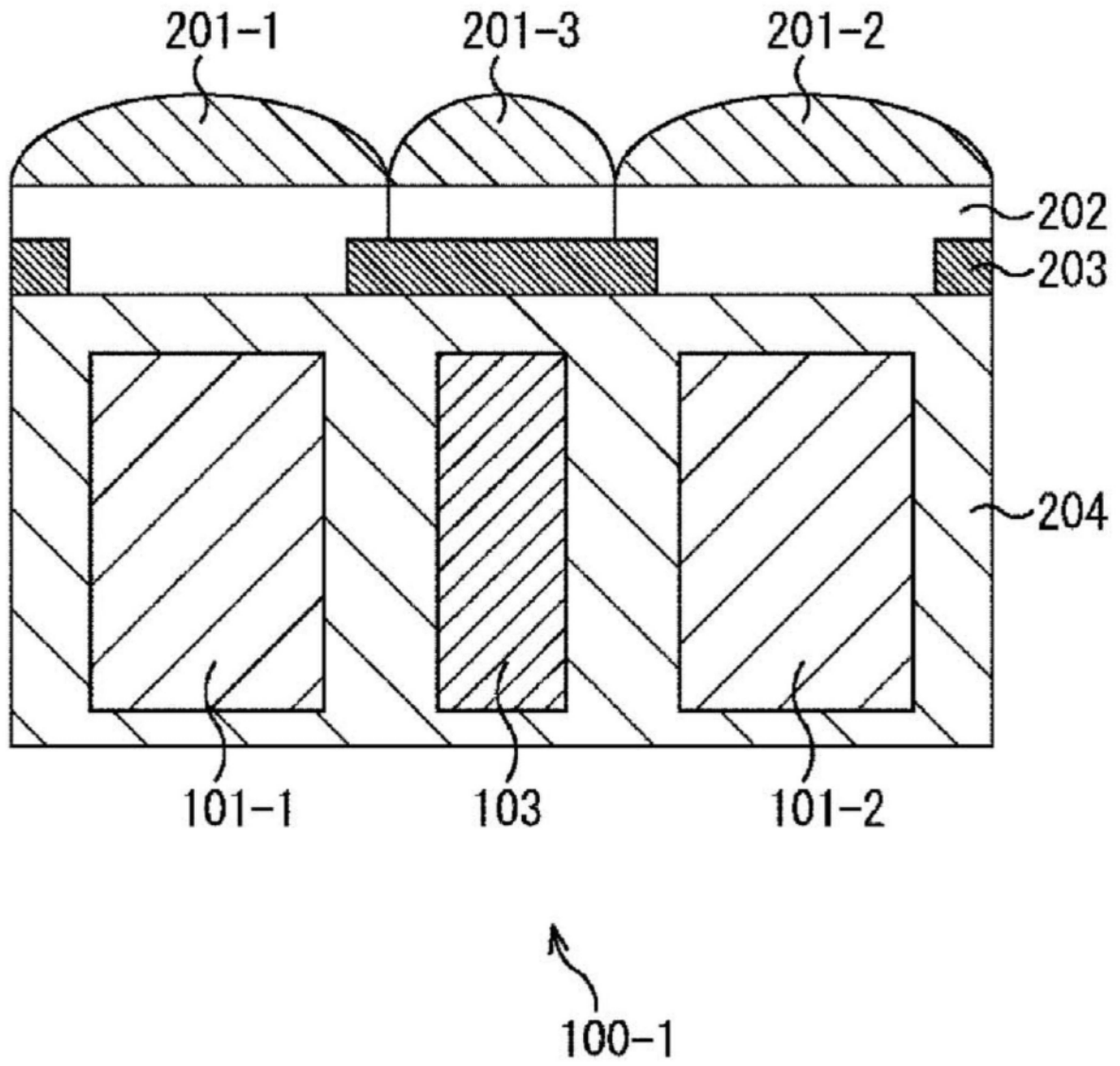


图6

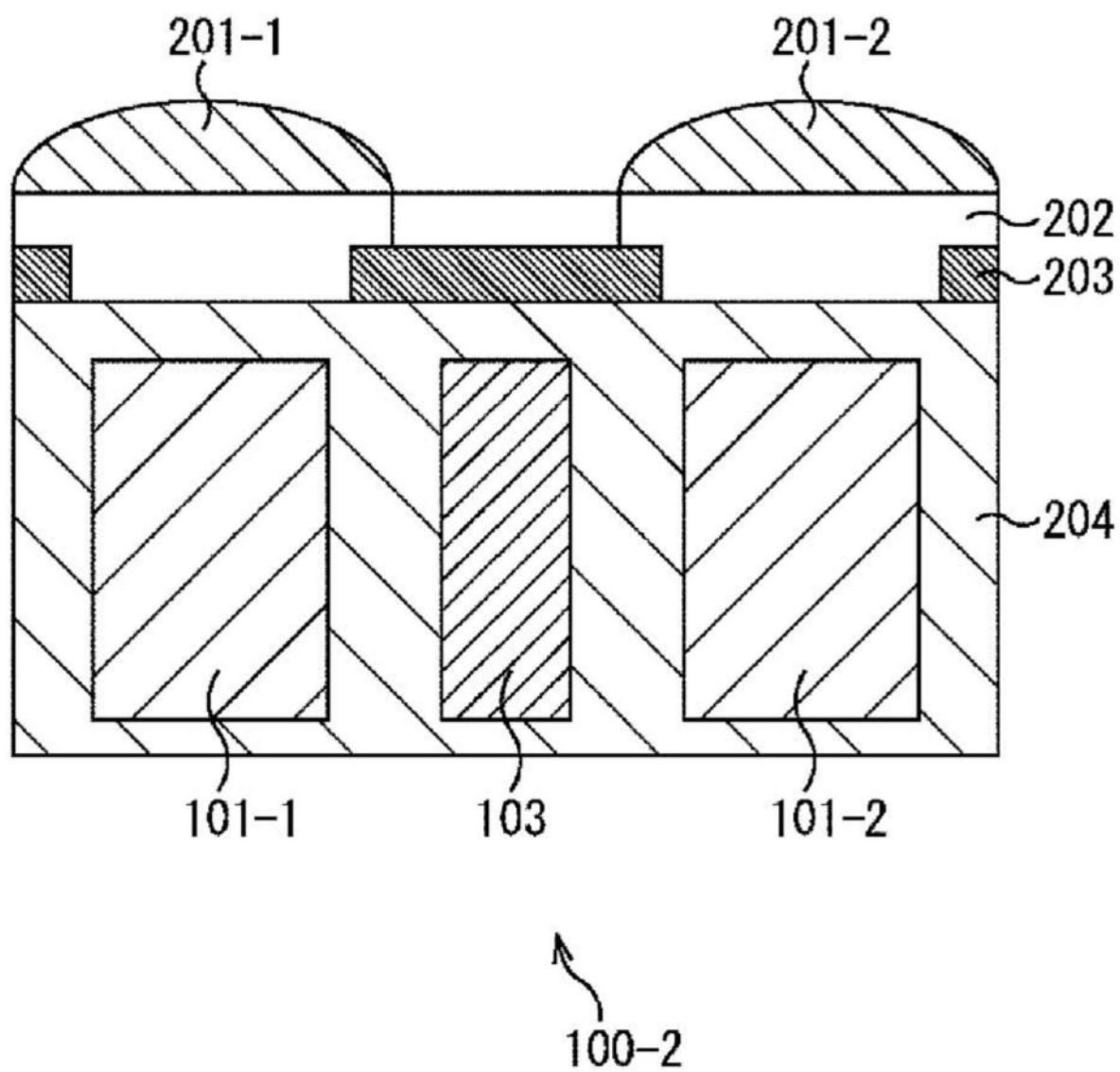


图7

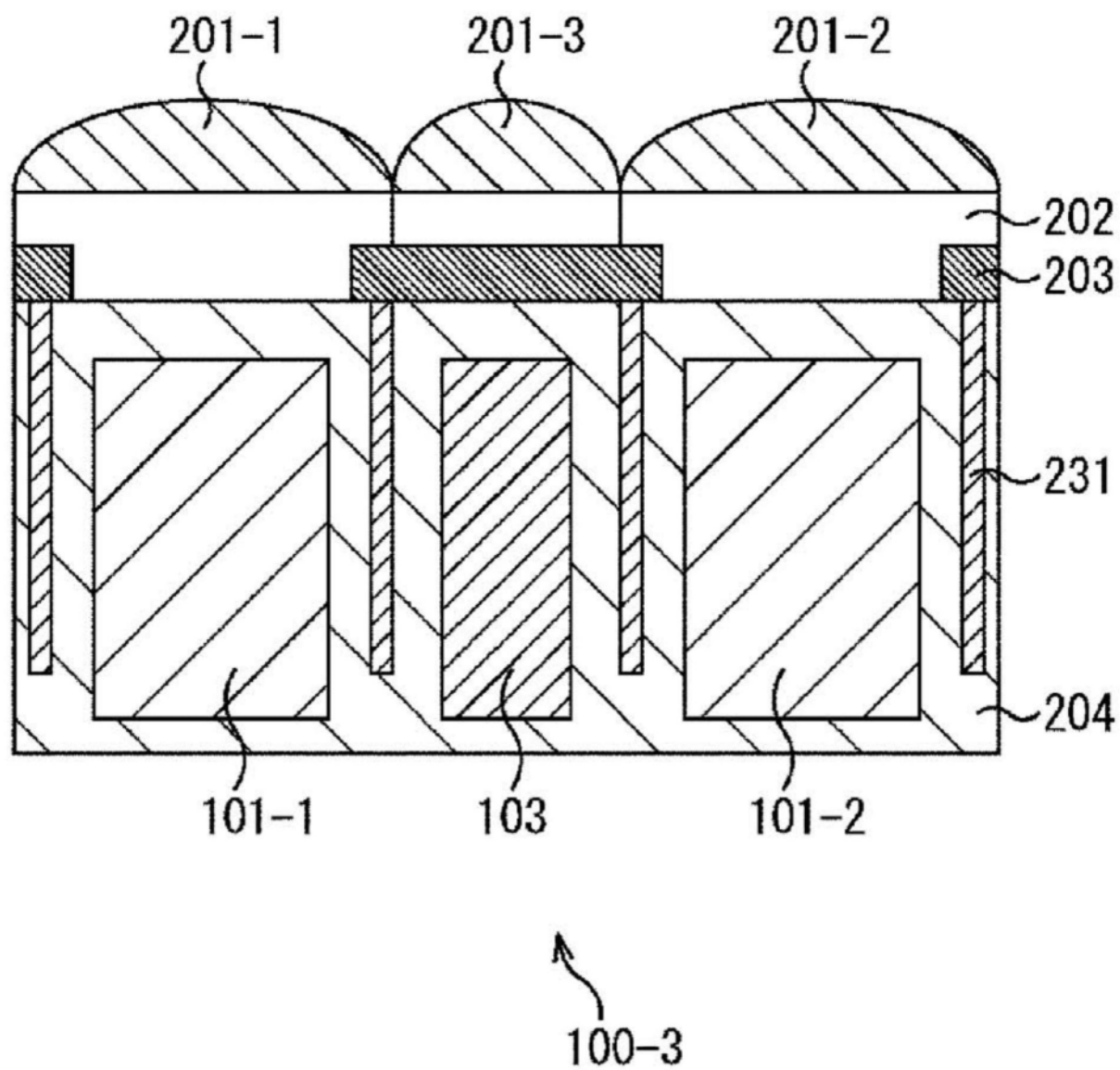


图8

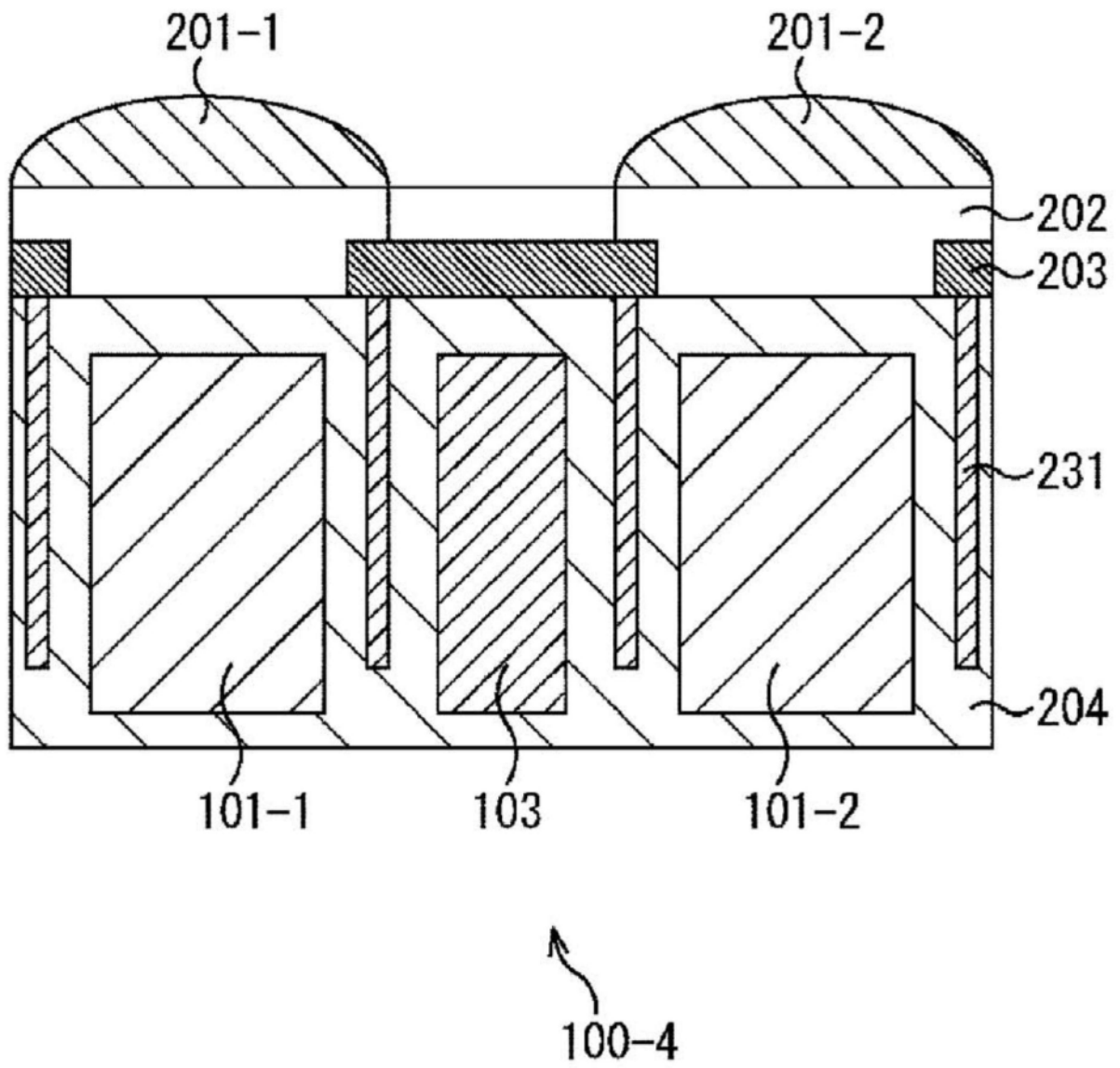


图9

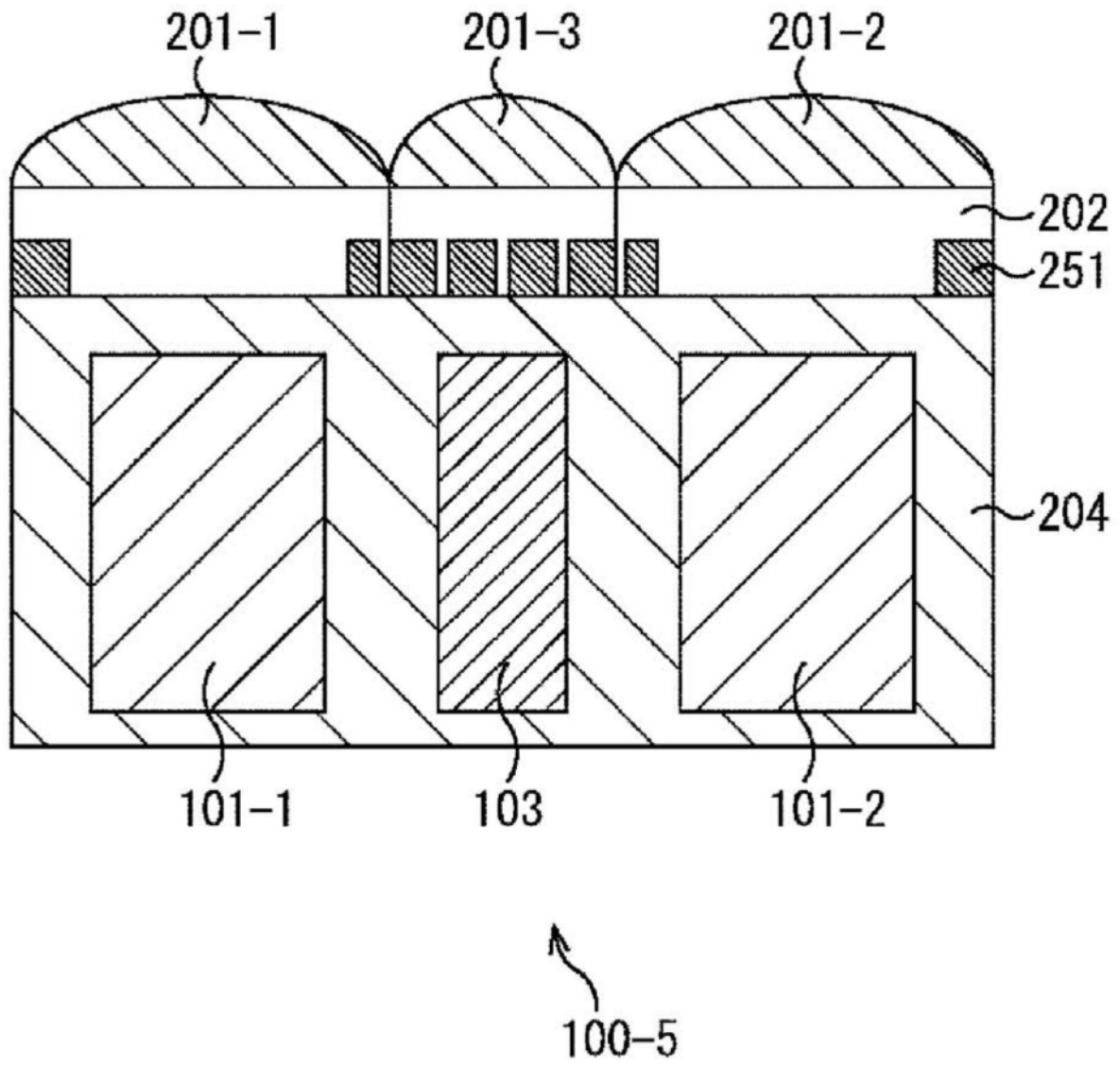


图10

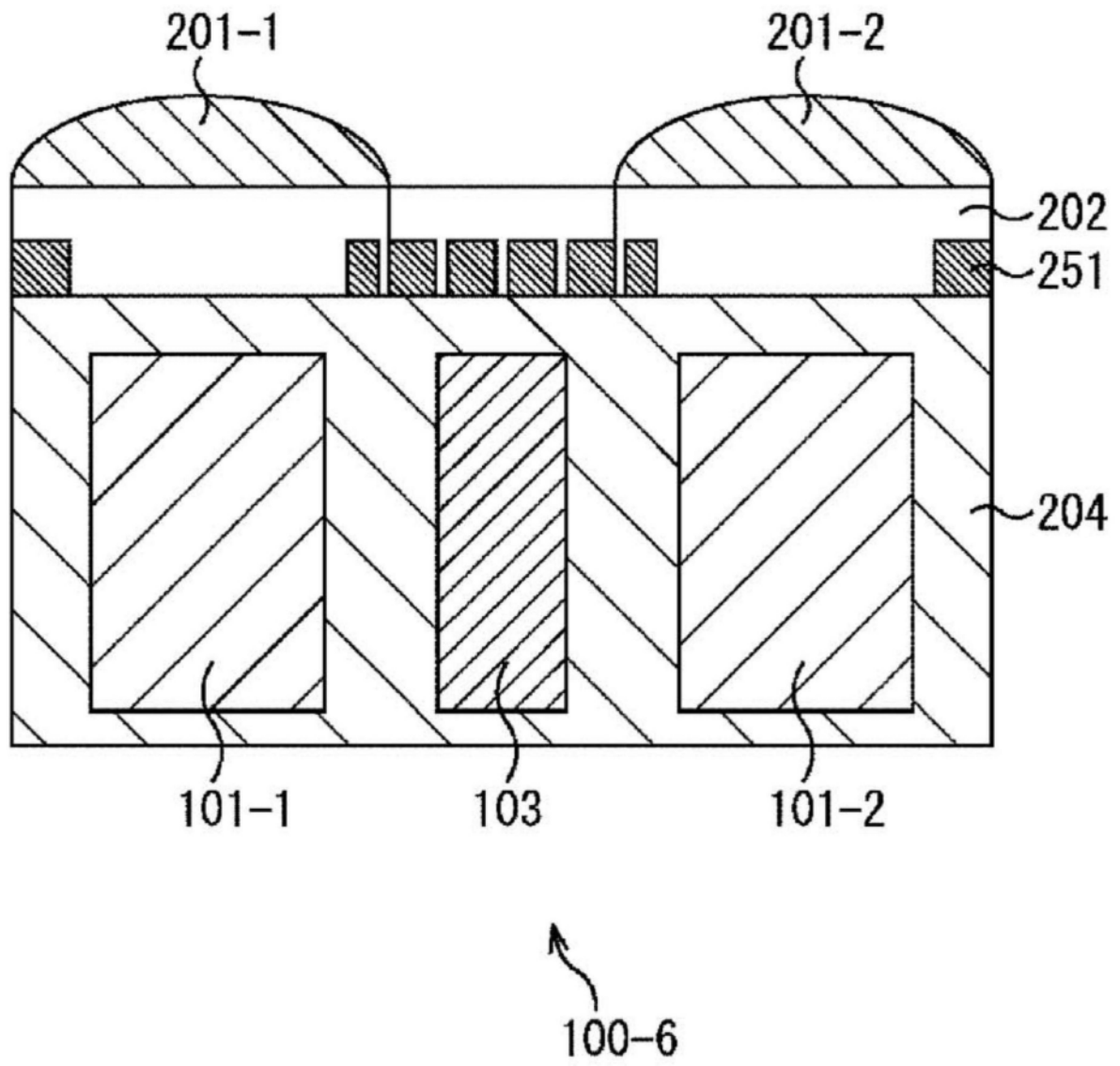


图11

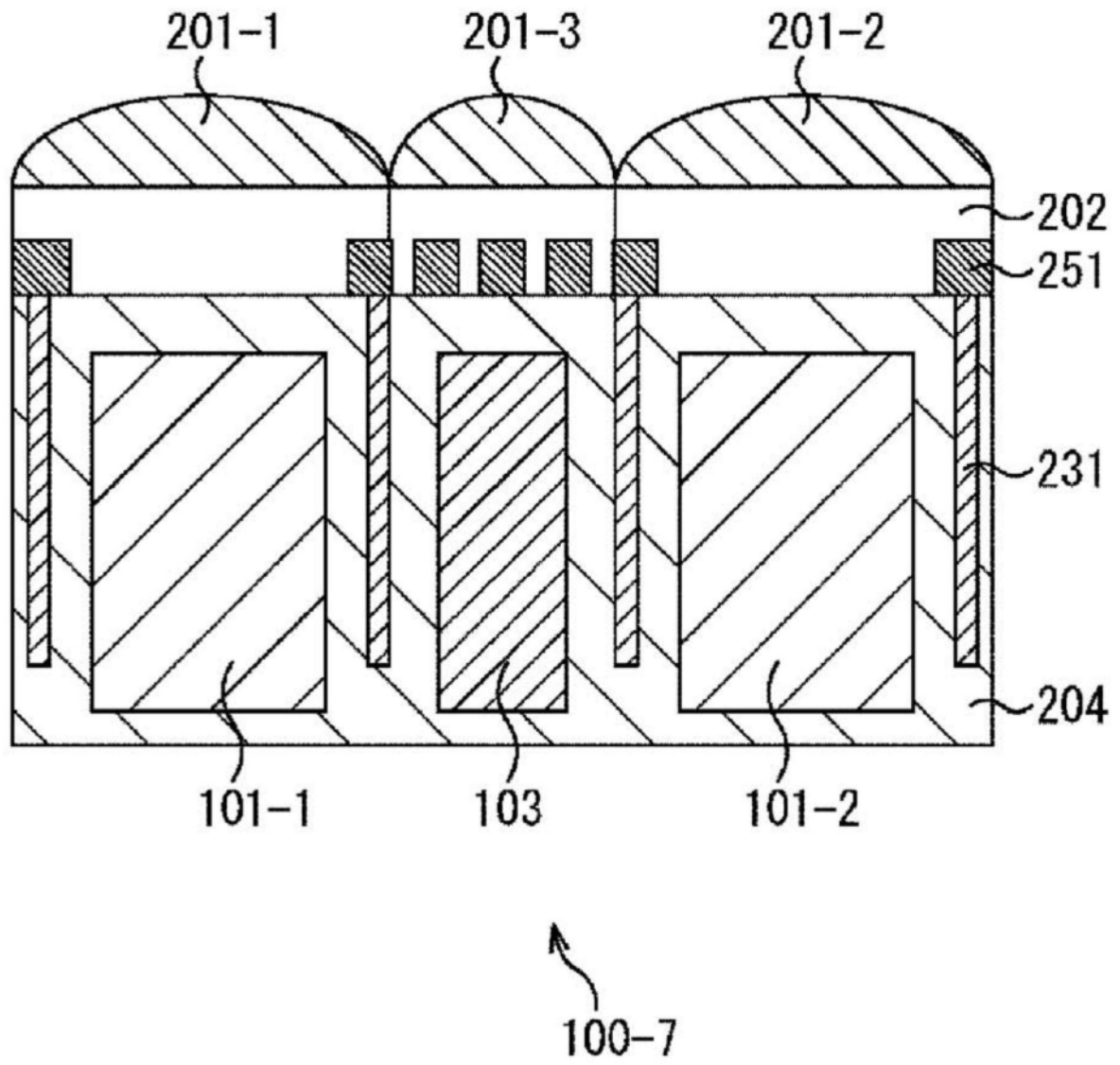


图12

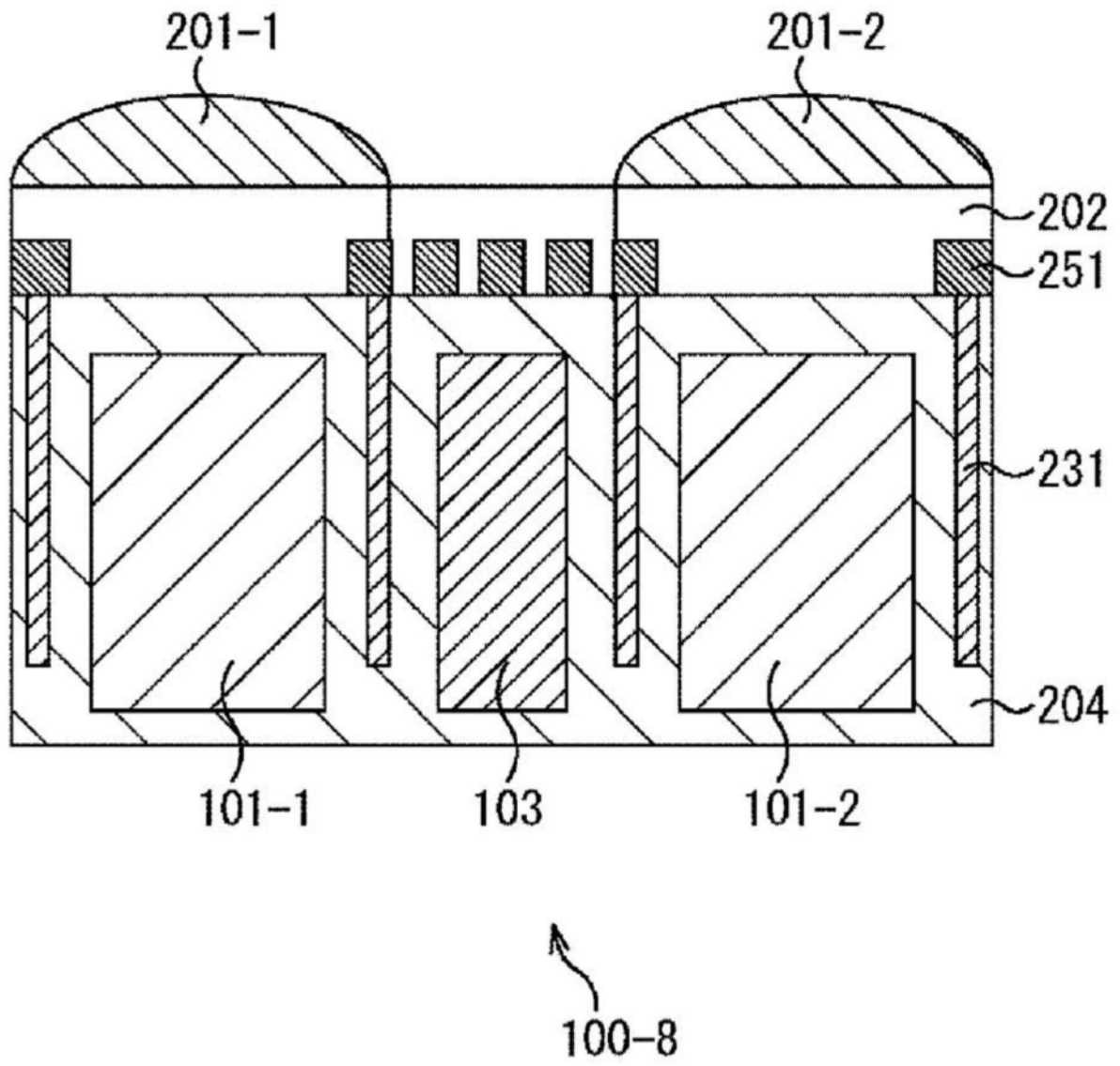


图13

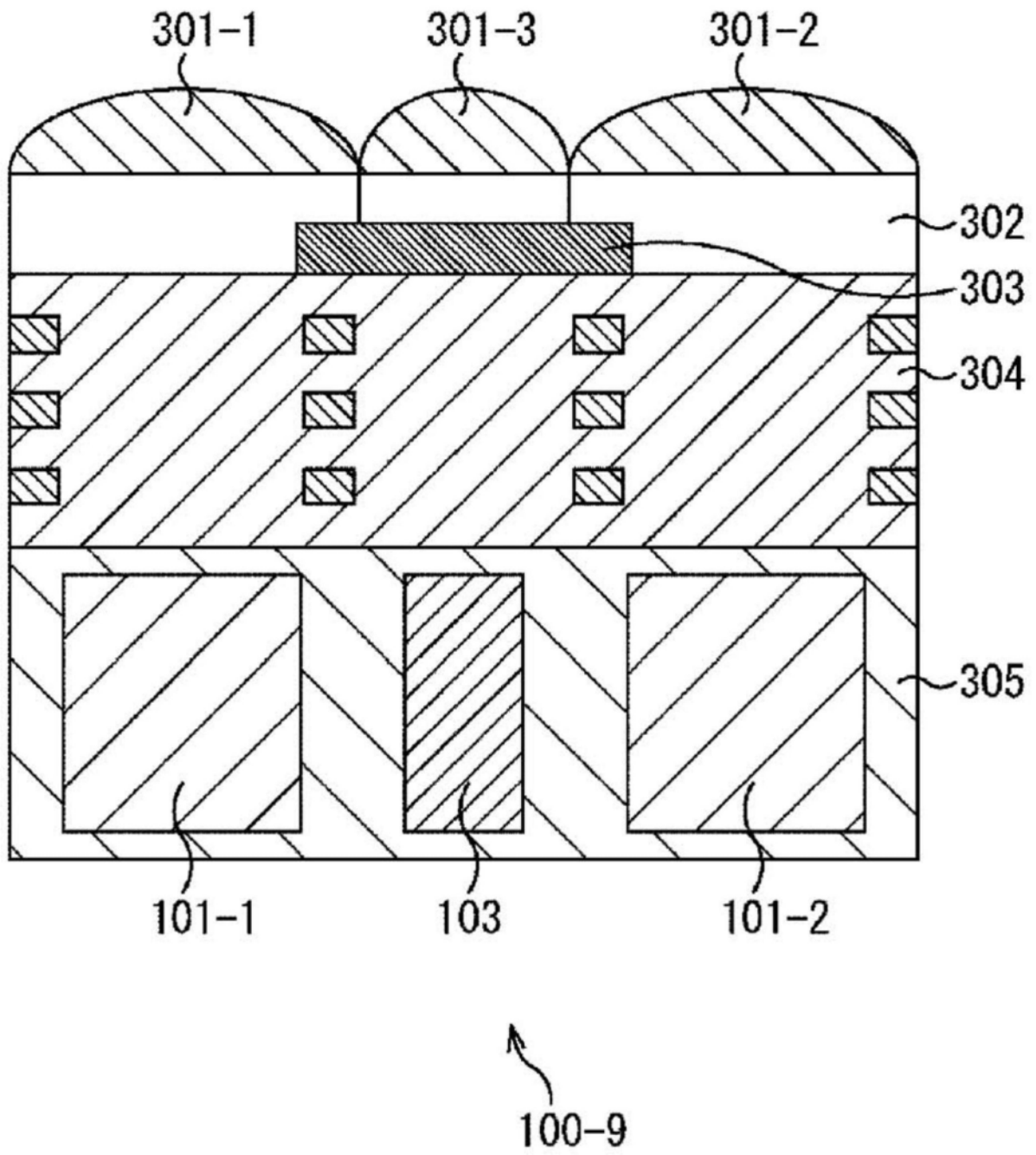


图14

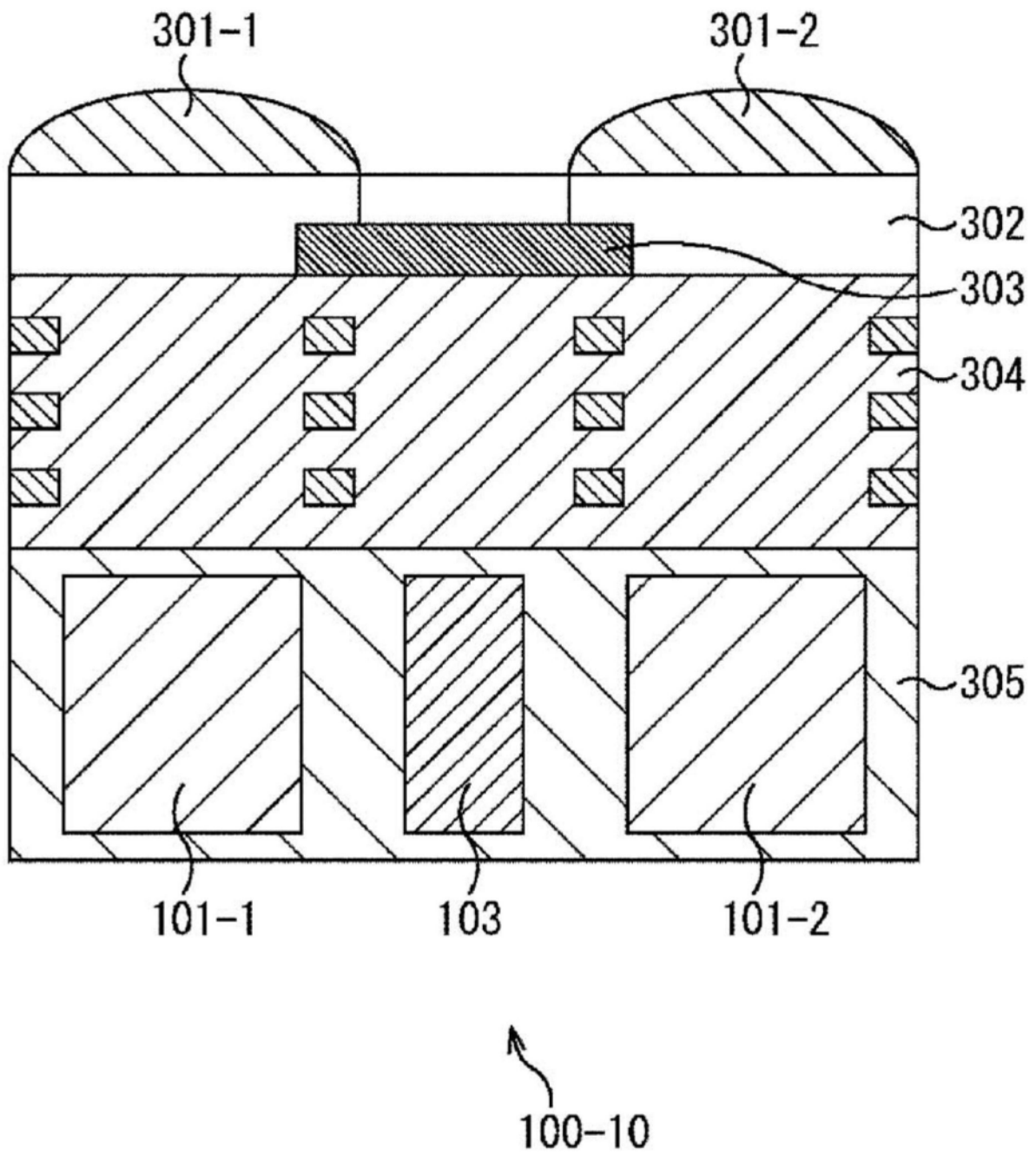


图15

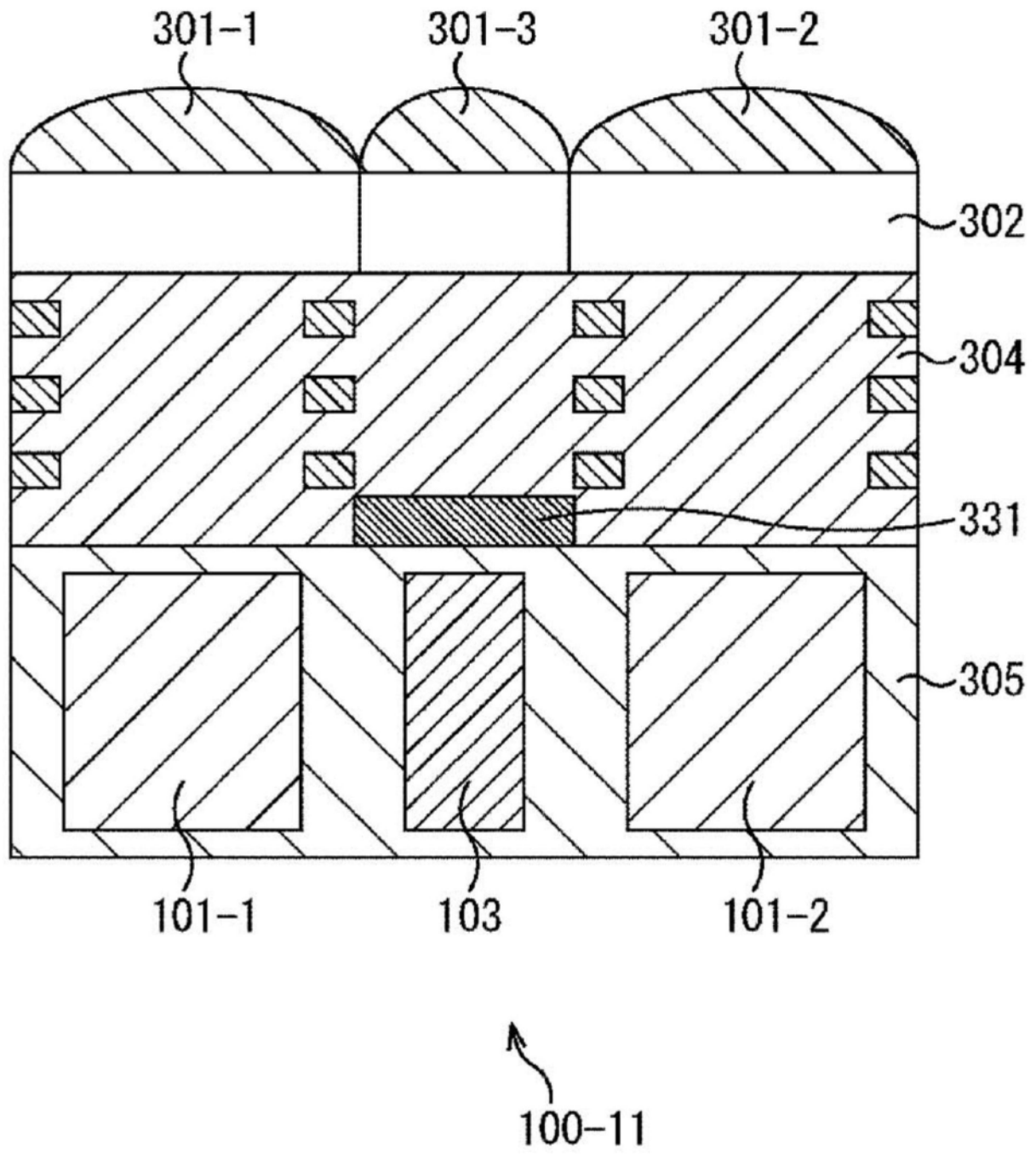


图16

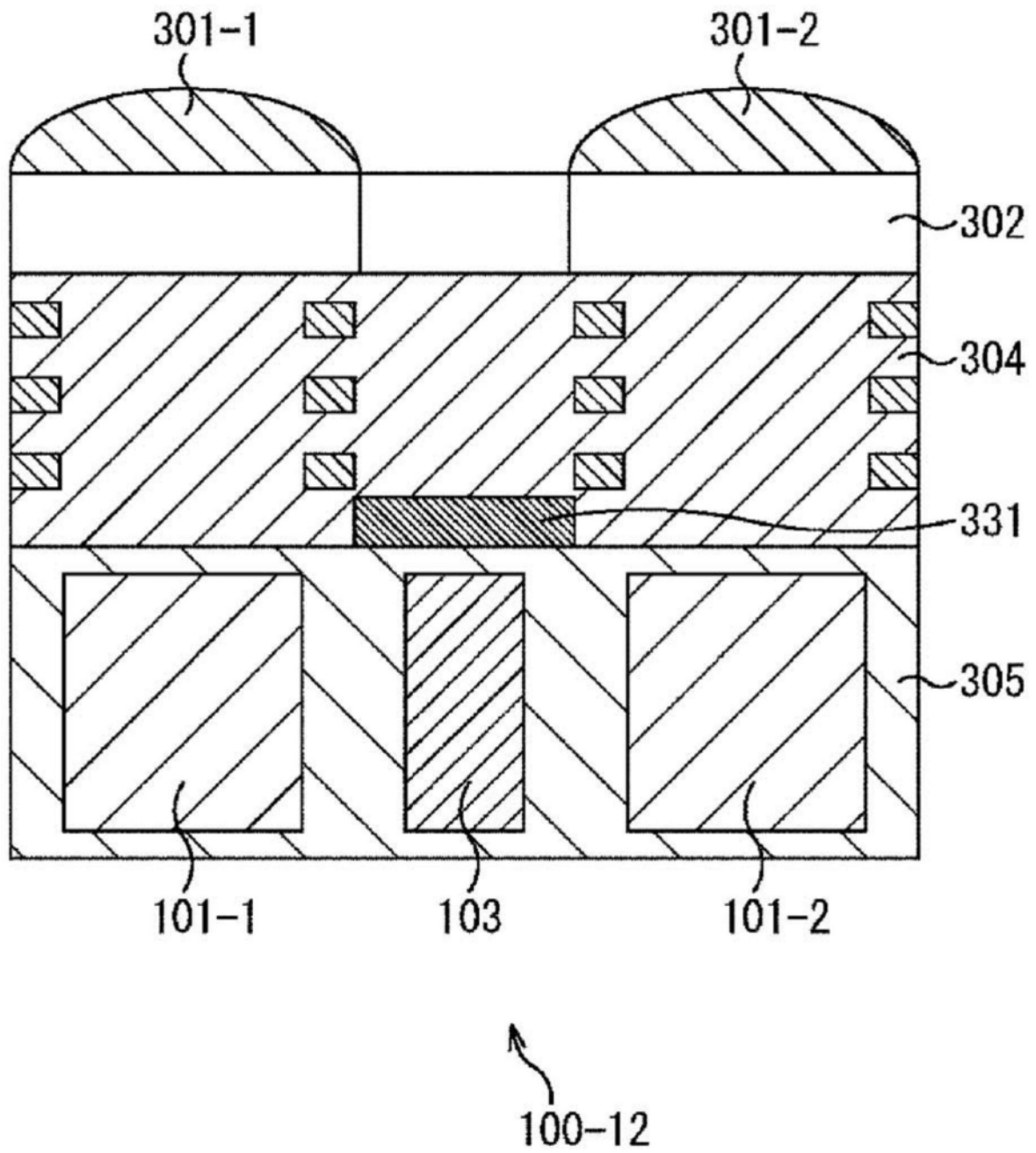


图17

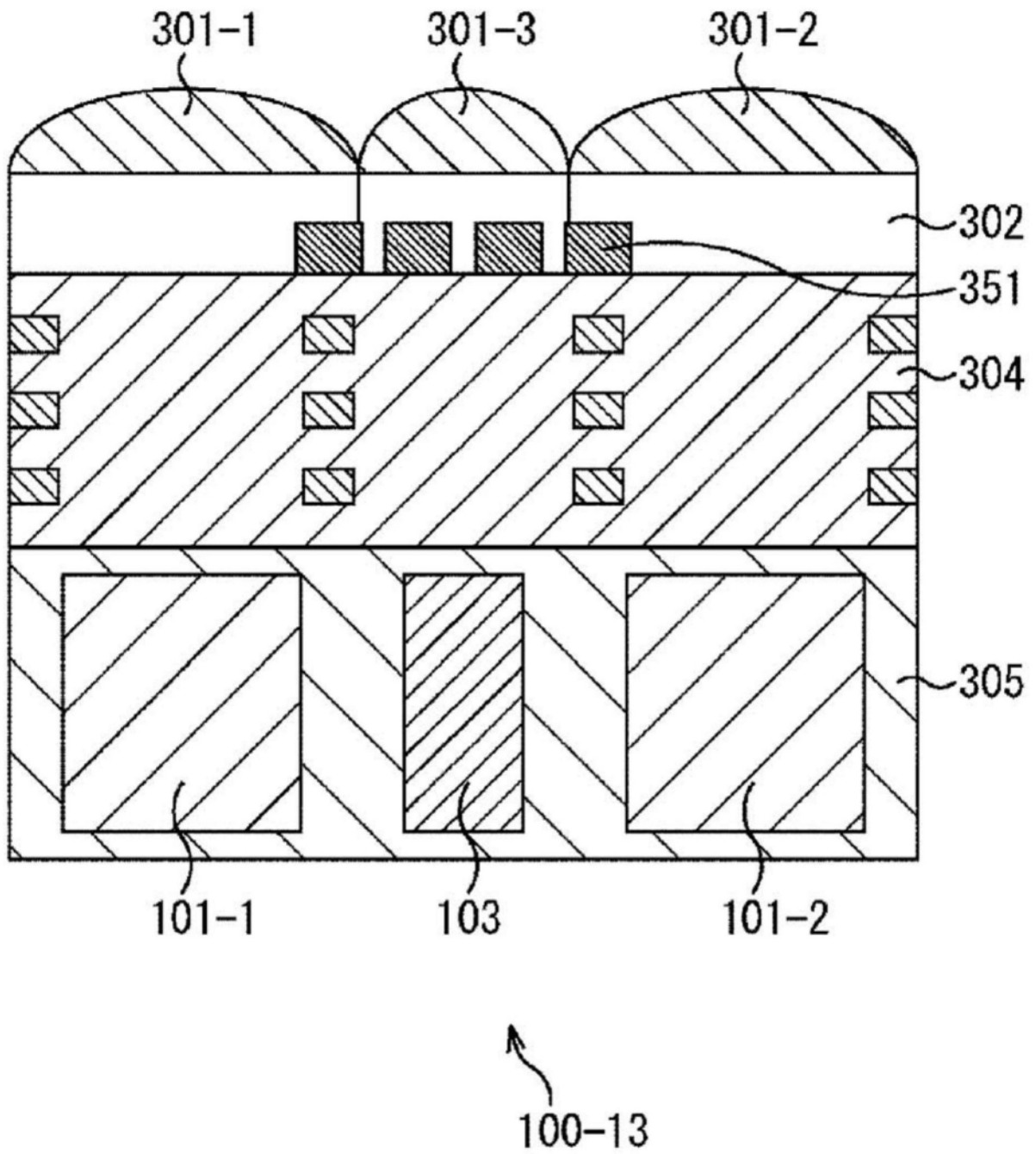


图18

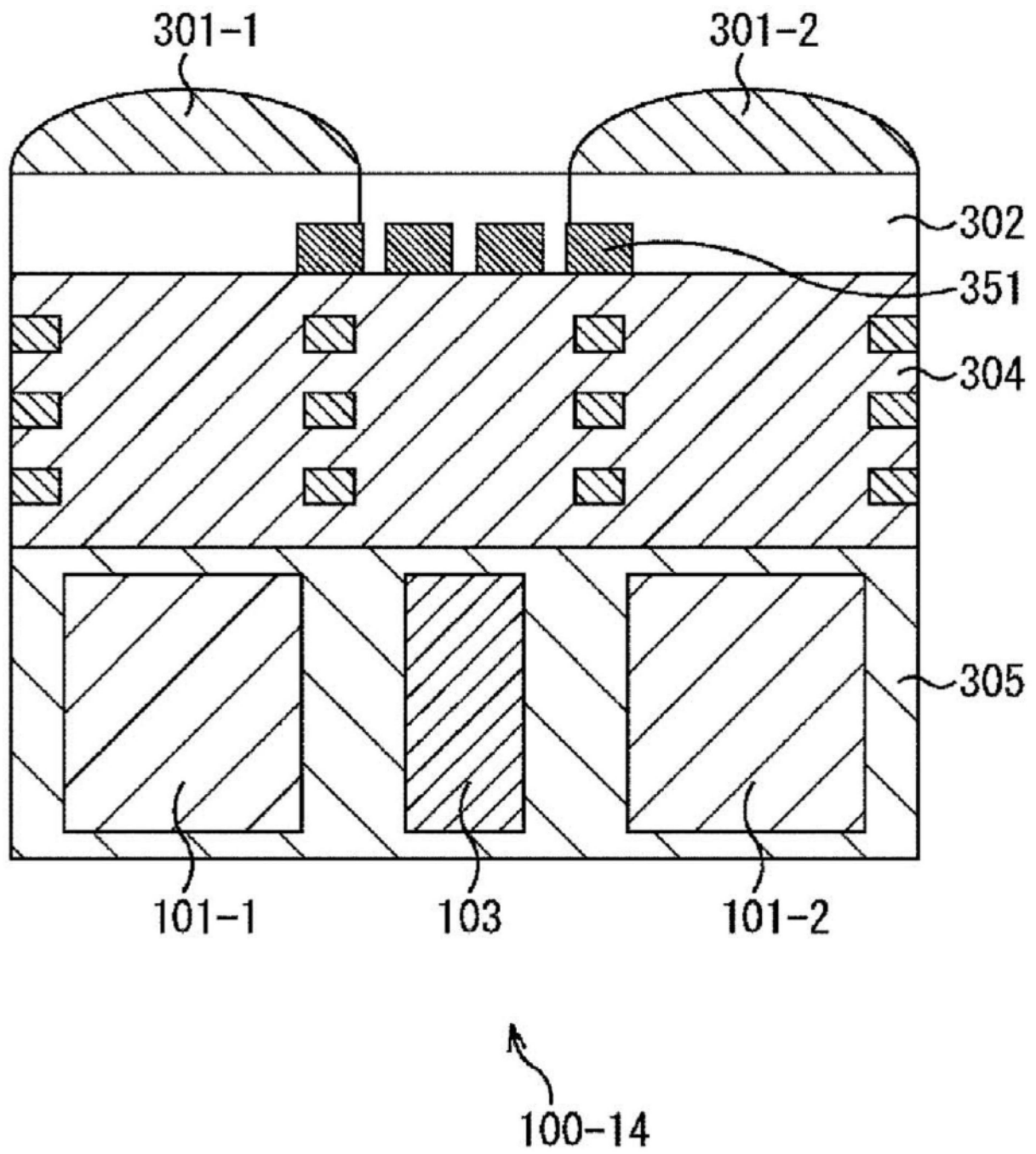


图19

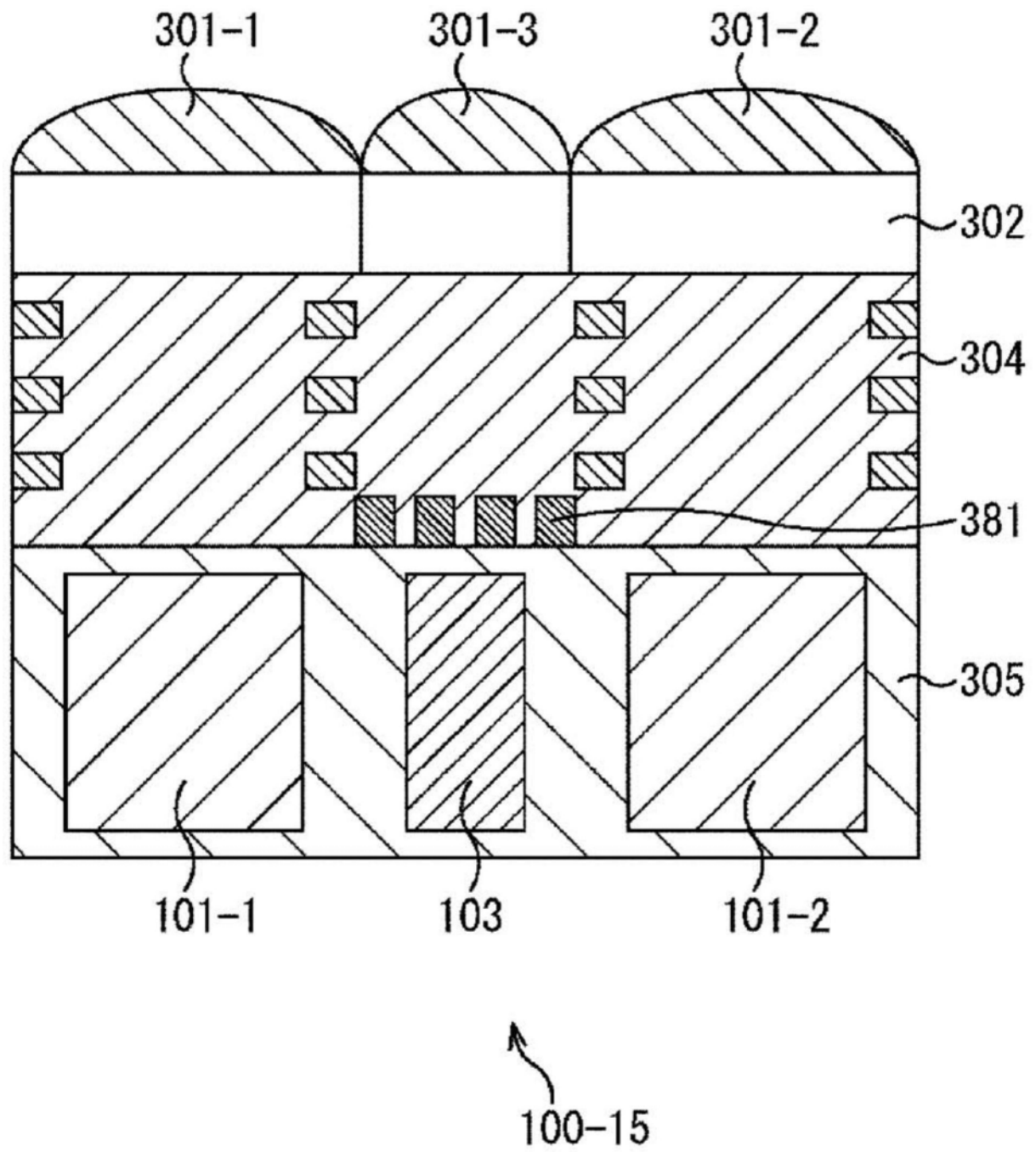


图20

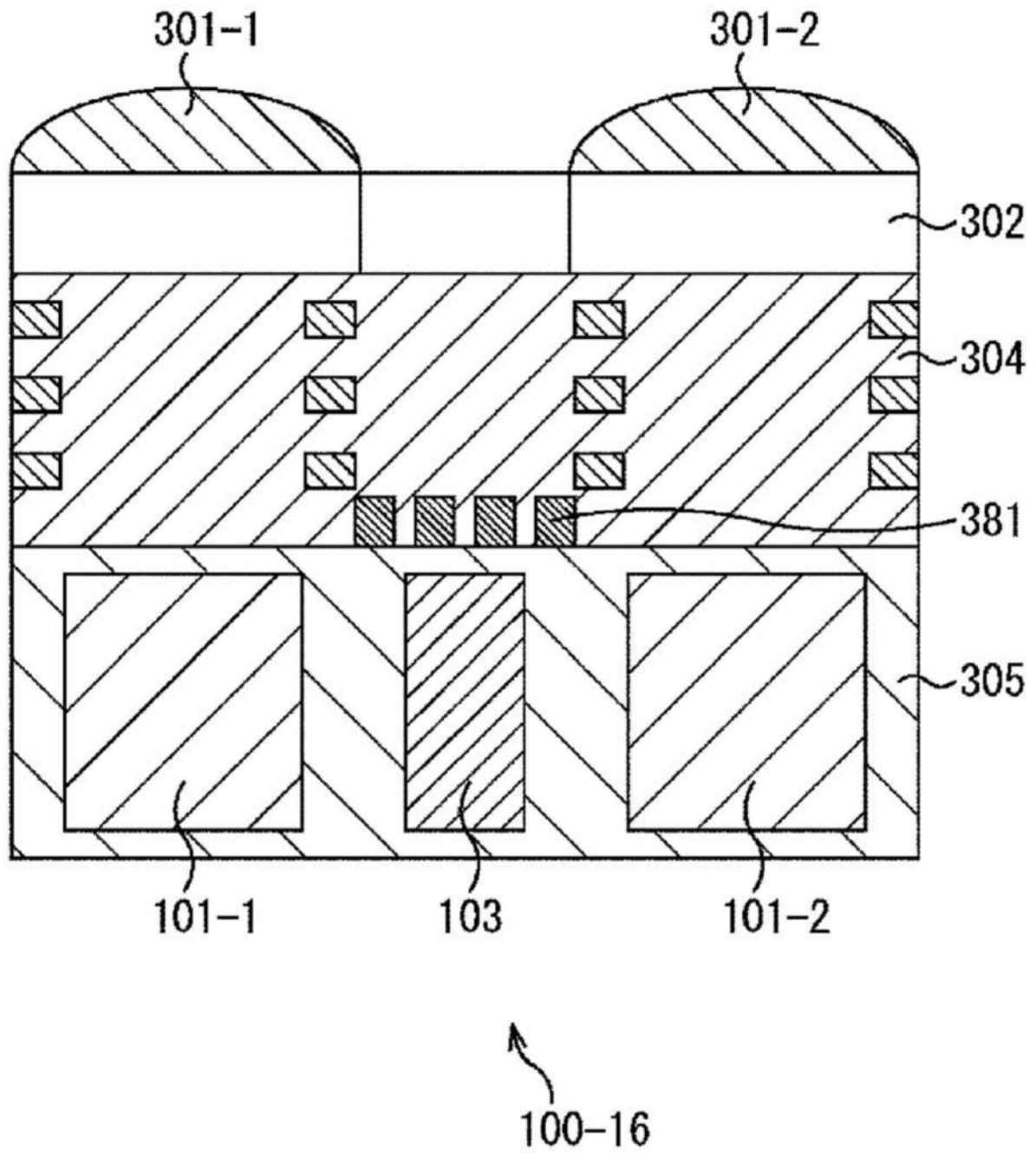


图21

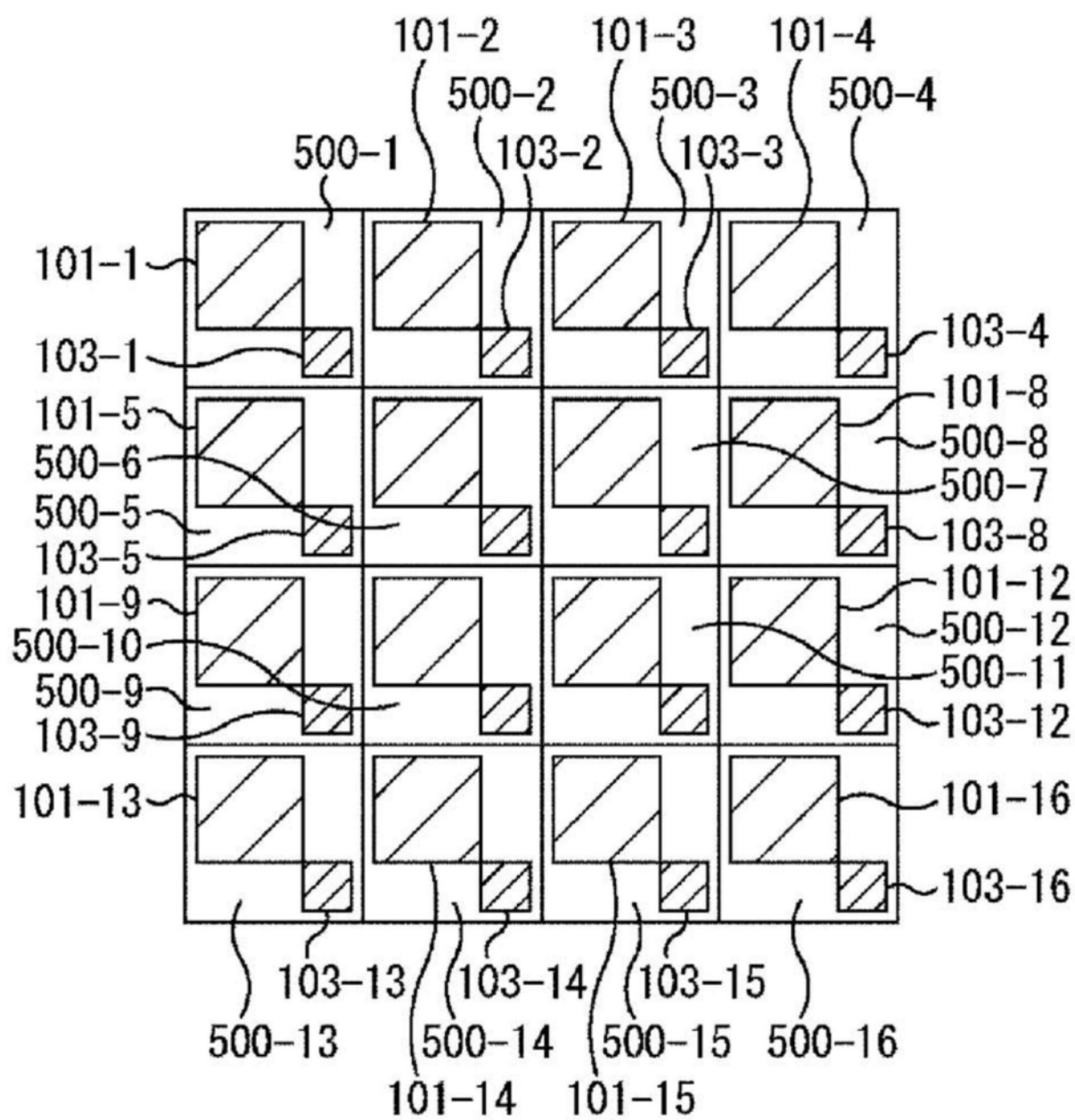


图22

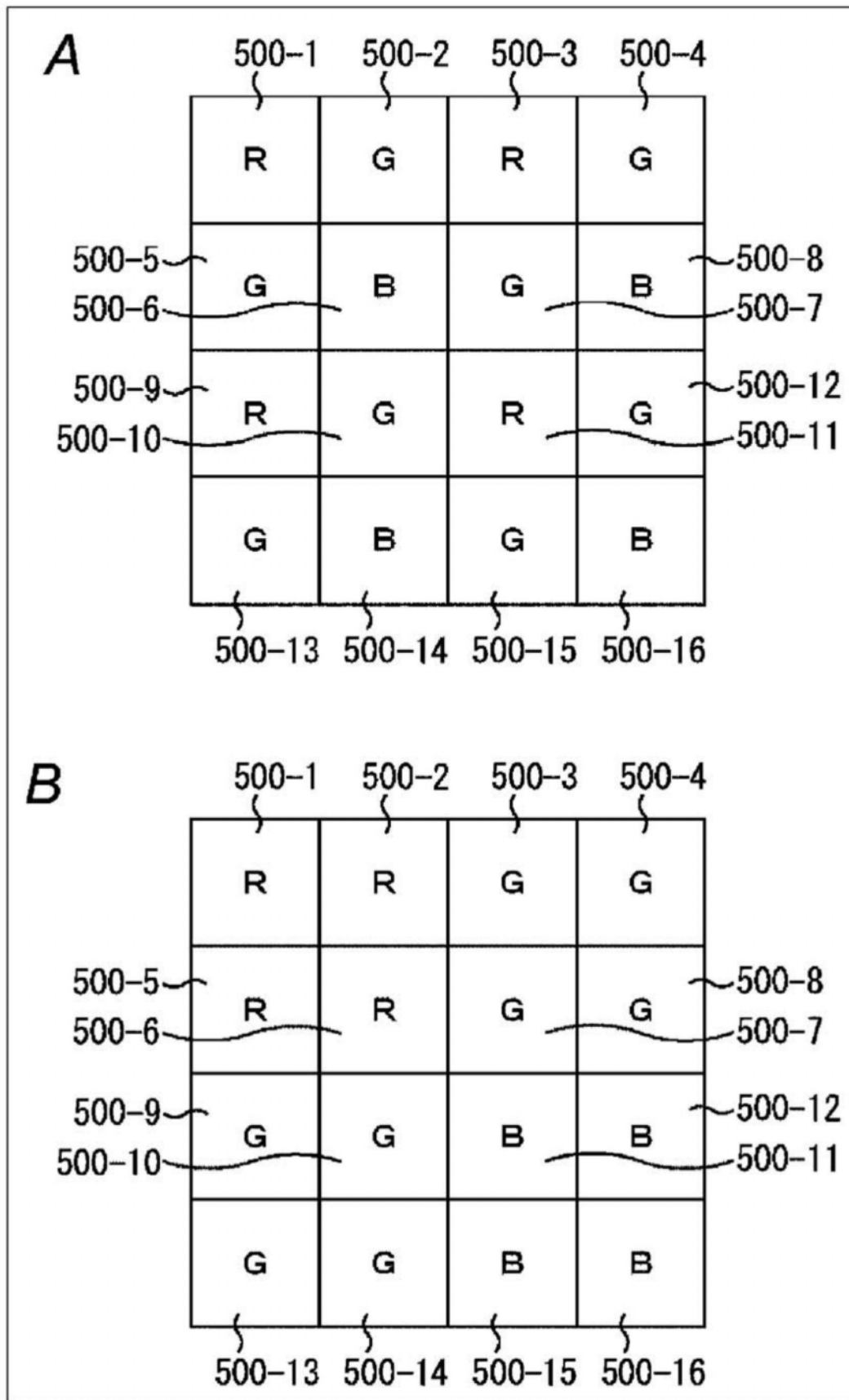


图23

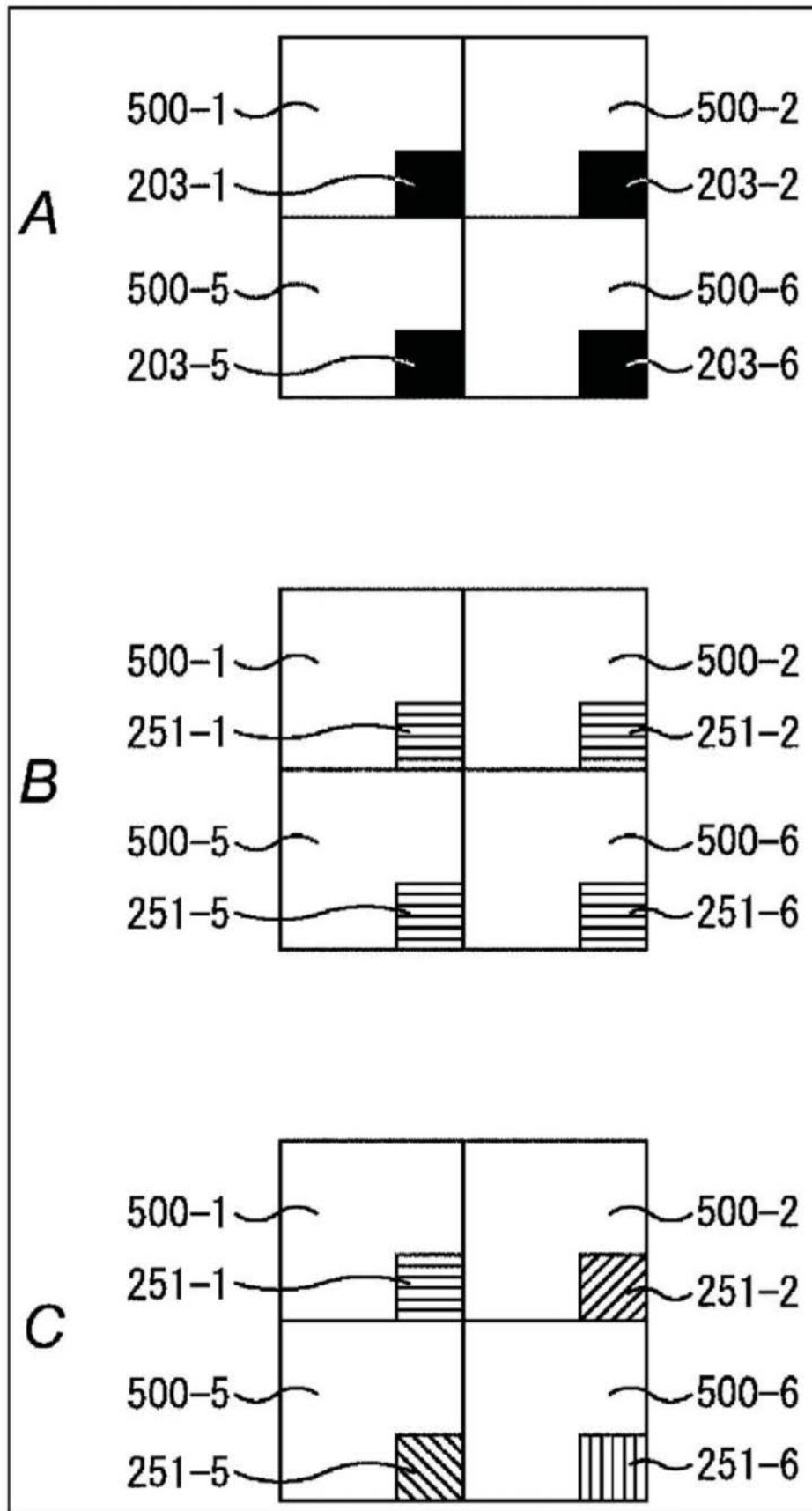


图24

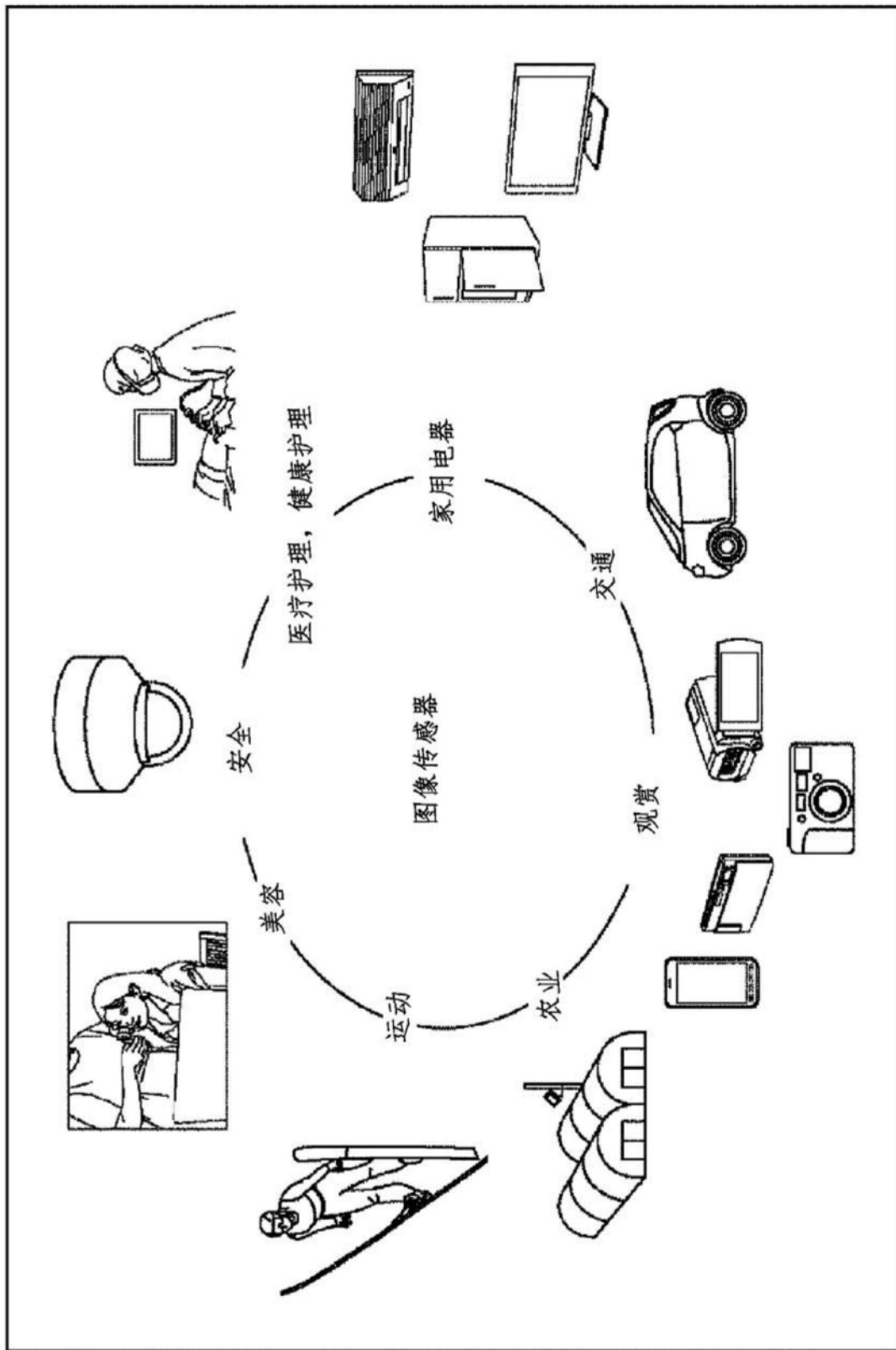


图25

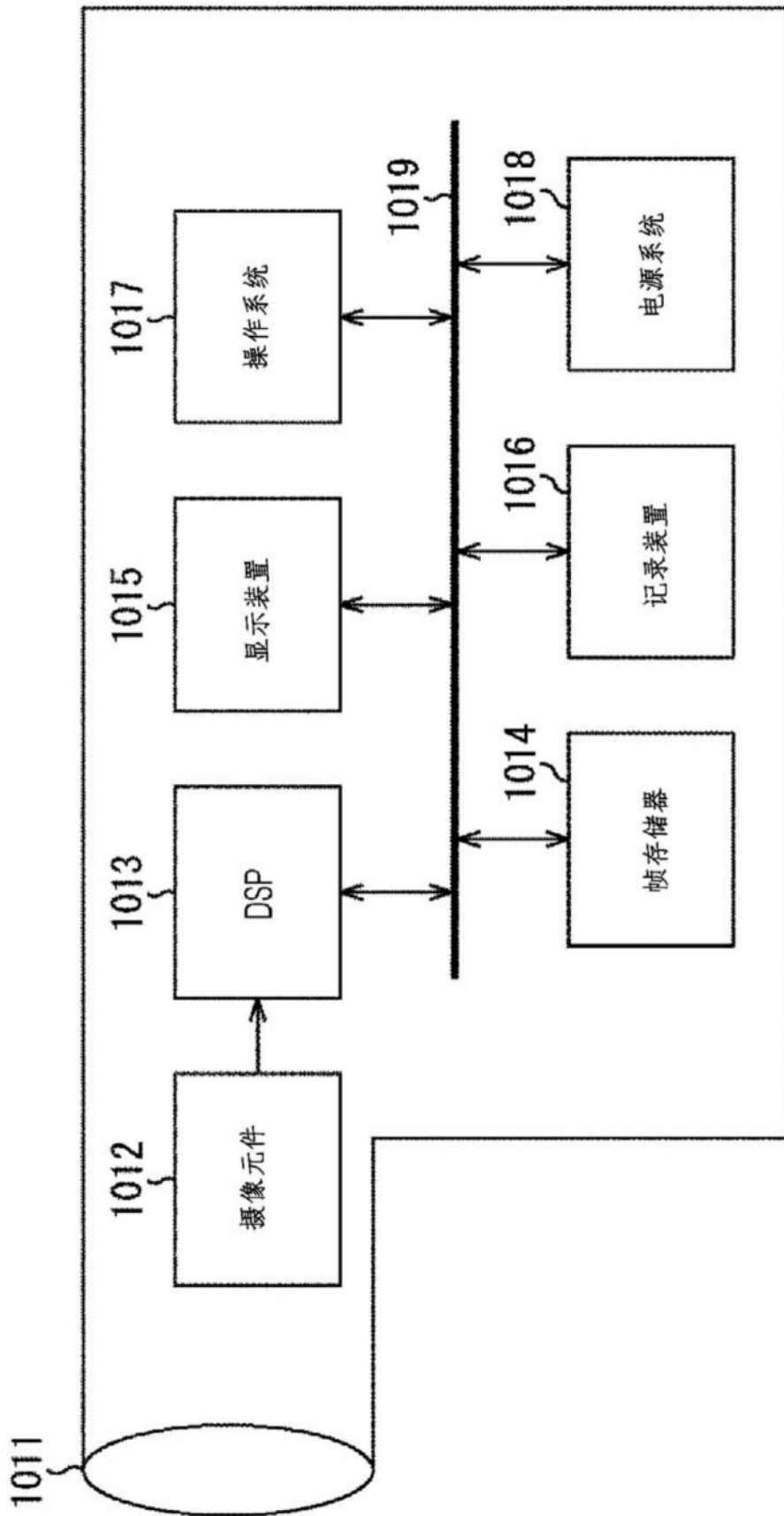


图26