

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 3 部門第 4 区分

【発行日】平成 29 年 3 月 30 日 (2017.3.30)

【公開番号】特開 2016-172881 (P2016-172881A)

【公開日】平成 28 年 9 月 29 日 (2016.9.29)

【年通号数】公開・登録公報 2016-057

【出願番号】特願 2015-51953 (P2015-51953)

【国際特許分類】

C 2 3 C 14/56 (2006.01)

C 2 3 C 16/44 (2006.01)

H 0 1 L 21/683 (2006.01)

【F I】

C 2 3 C 14/56 G

C 2 3 C 16/44 F

H 0 1 L 21/68 N

【手続補正書】

【提出日】平成 29 年 2 月 24 日 (2017.2.24)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項 5

【補正方法】変更

【補正の内容】

【請求項 5】

少なくとも第 1 の半導体基板と第 2 の半導体基板を載置可能で、回転することで前記第 1 の半導体基板と前記第 2 の半導体基板の位置を移動可能に構成されたターンテーブルと、

前記ターンテーブルに載置された前記第 1 の半導体基板と前記第 2 の半導体基板の昇降により搬入出可能な位置にそれぞれ開口を有する第 1 成膜室及び第 2 成膜室と、

前記ターンテーブルを格納する移設室と、

前記移設室又は前記第 1 成膜室及び前記第 2 成膜室の何れかに接続される搬送室と、を備える半導体製造装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

(第 1 実施形態)

図 1 (a) 及び (b)、図 2 (a) から (c)、図 3 (a) から (c)、図 4 (a) から (c) は、第 1 実施形態に係る半導体製造装置 10 の概要を示す図である。図 1 (a) は第 1 実施形態に係る半導体製造装置 10 の構造の一例を示す縦断面図であり、図 1 (b) の 1 - 1 線における縦断面図である。図 1 (b) は、第 1 実施形態に係る半導体製造装置 10 の上面図の一例である。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】変更

【補正の内容】

【0023】

次に、第1実施形態における動作について図2(a)～(c)、図3(a)～(c)、図4(a)から(c)を用いて説明する。適宜、図1も参照する。ここで、図2(a)において右側に配置されている半導体基板24を半導体基板241と称する。また、半導体基板241が載置されているウェハステージ22をウェハステージ221と称し、図2(a)において半導体基板24が載置されていない左側のウェハステージ22をウェハステージ222と称する。そして、後述するように、ウェハステージ222上に載置される半導体基板24を半導体基板242と称する。以下、第1成膜室12においてシリコン酸化膜をCVD法により形成し、第2成膜室14において、スパッタリング法によりタンゲステンを形成する例として説明する。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0039

【補正方法】変更

【補正の内容】

【0039】

(第2実施形態)

図9に、第2実施形態に係る半導体製造装置10の概要を示す。第1実施形態と同一の要素については同一符号を付して説明は省略する。図1に示す半導体製造装置10では、搬送室16は移設室18に接続していた。これに対し、図9に示す半導体製造装置10は、搬送室16が第1成膜室12と接続している。その他の構成は図1に示す半導体製造装置10と同じである。なお、図9においては、搬送室16と第1成膜室12との間のゲートバルブが開かれた状態を示している。この構成にすることにより、半導体基板24は搬送室16から直接第1成膜室12に搬入されるため、搬入後すぐに第1成膜室12による成膜処理を施すことが可能となる。これにより、半導体基板24に対する成膜処理のスループットを向上させることが可能となる。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0050

【補正方法】変更

【補正の内容】

【0050】

ここで、半導体基板24の移動過程について説明する。まず図12(a)は半導体基板24に対する成膜プロセスが終了したタイミングを示している。半導体基板241はウェハステージ221上に載置された状態で第1成膜室12に配置され、第1成膜室12における成膜処理が施された直後の状態である。半導体基板242は、ウェハステージ222上に載置された状態で第2成膜室14に配置され、第2成膜室14における成膜処理が施された状態である。ターンテーブル20及びウェハステージ22は上昇しており、第1成膜室12及び第2成膜室14を、その下面にエッジリング223、224を押し付けるようにして密閉している。

【手続補正6】

【補正対象書類名】図面

【補正対象項目名】図10

【補正方法】変更

【補正の内容】

【図 10】

