

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5089999号
(P5089999)

(45) 発行日 平成24年12月5日(2012.12.5)

(24) 登録日 平成24年9月21日(2012.9.21)

(51) Int.Cl. F1
G01B 7/00 (2006.01) G01B 7/00 I01H

請求項の数 5 (全 14 頁)

<p>(21) 出願番号 特願2007-13269 (P2007-13269) (22) 出願日 平成19年1月24日 (2007.1.24) (65) 公開番号 特開2008-180560 (P2008-180560A) (43) 公開日 平成20年8月7日 (2008.8.7) 審査請求日 平成22年1月22日 (2010.1.22)</p>	<p>(73) 特許権者 000000376 オリンパス株式会社 東京都渋谷区幡ヶ谷2丁目4番2号 (74) 代理人 100087273 弁理士 最上 健治 (72) 発明者 山崎 晋 東京都渋谷区幡ヶ谷2丁目4番2号 オリンパス株式会社内 審査官 中川 康文</p>
--	---

最終頁に続く

(54) 【発明の名称】 位置検出回路及びその応用装置

(57) 【特許請求の範囲】

【請求項1】

離散して配置され、対向して配置される磁界発生手段が生成する磁界の強さに応じた信号を出力する複数の磁界変化検出素子と、

一方の前記磁界変化検出素子からの出力に対してゲインを掛ける第1のゲイン調節器と、他方の前記磁界変化検出素子からの出力に対してゲインを掛ける第2のゲイン調節器と、前記第1及び第2のゲイン調節器の各出力の差を演算し、前記磁界発生手段と前記磁界変化検出素子との相対的な位置関係を示す信号として出力する減算増幅器とを備える位置演算部と、

第1及び第2のゲイン調節器の各々からの出力の和を所定の一定値とするための補正パラメータを演算し、該補正パラメータに基づき、前記第1及び第2のゲイン調節器の前記ゲインを調整する補正パラメータ演算部と、を備える位置検出回路。

【請求項2】

離散して配置され、対向して配置される磁界発生手段が生成する磁界の強さに応じた信号を出力する複数の磁界変化検出素子と、

一方の前記磁界変化検出素子からの出力と他方の前記磁界変化検出素子からの出力との各出力の差を演算する減算増幅器と、前記減算増幅器からの出力に対してゲインを掛ける第1のゲイン調節器とを備え、前記第1のゲイン調節器からの出力を、前記磁界発生手段と前記磁界変化検出素子との相対的な位置関係を示す信号として出力する位置演算部と、

10

20

一方の前記磁界変化検出素子からの出力と他方の前記磁界変化検出素子からの出力との各出力の和を演算する加算増幅器と、前記加算増幅器からの出力に対してゲインを掛ける第2のゲイン調節器とを備え、前記第2のゲイン調節器からの出力を、所定の一定値とするための補正パラメータを演算し、該補正パラメータに基づき、前記第1及び第2のゲイン調節器の前記ゲインを調整する補正パラメータ演算部と、
を備える位置検出回路。

【請求項3】

前記一方及び他方の磁界変化検出素子からの各出力をそれぞれデジタル信号に変換するA/D変換器を更に備え、前記位置演算部及び補正パラメータ演算部は各々、前記A/D変換器からの出力に対して演算を実行することを特徴とする請求項1または請求項2に係る位置検出回路。

10

【請求項4】

対物レンズを保持するレンズ鏡筒と、
 前記レンズ鏡筒を移動可能に支持する支持腕と、
 前記支持腕に対する前記レンズ鏡筒の位置を調節する調節部と、
 前記レンズ鏡筒又は前記支持腕の一方に取り付けられ、磁界を発生する磁界発生手段と

、
 前記磁界発生手段に対向する、前記レンズ鏡筒又は前記支持腕のいずれか他方の側面に配置された請求項1～3のいずれか1項に係る位置検出回路と
 を備えた顕微鏡。

20

【請求項5】

撮像装置のぶれ補正装置であって、

撮影レンズ又は前記撮影レンズを介して入射される被写体像を電気信号に変換する撮像素子のいずれか一方を前記撮像装置の筐体に対して移動可能に保持する可動保持部と、

前記可動保持部又は前記筐体に対して固定された部材のいずれか一方に取り付けられ、磁界を発生する磁界発生手段と、

前記磁界発生手段に対向する、前記可動保持部又は前記筐体に対して固定された部材のいずれか他方の側面に配置された請求項1～3のいずれか1項に係る位置検出回路と、

前記筐体のぶれ量を計測するぶれ量計測手段と、

前記位置演算部からの出力に基づき、前記ぶれ量を相殺するように前記可動保持部を移動させる移動制御手段と

30

を有する撮像装置のぶれ補正装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、物体間の相対位置を検知する位置検出回路、及び当該位置検出回路を用いた応用装置に関する。

【背景技術】

【0002】

物体間の相対位置を検知する方式として、比較的安価という観点から永久磁石とホール素子（磁界変化検出素子）を用いた検出方式が多く利用されている。その際、ホール素子は温度特性を持っているため、環境温度が変化した際に、ホール素子の感度が変化し位置検出精度が低下してしまうという問題がある。この問題を解決するために、特開平7-181557号（特許文献1）には、ホール素子の温度特性と逆極性の温度特性を有するトランジスタと分圧抵抗及び調整抵抗から構成され、ホール素子の駆動電源の電流を温度変化に応じて変化させる温度補正手段が開示されている。

40

【特許文献1】特開平7-181557号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

50

しかしながら、上記特許文献1開示のものではホール素子の温度特性の補正を行うことは可能であるが、位置検出に用いる磁石の個体毎のばらつきが検出精度に影響するという観点については考慮がなされていない。より高い精度で位置検出を行うためには、位置検出に用いる磁石の個体ばらつきを考慮することが好ましく、そのためには個体毎のばらつきに応じて個々に補正を行う必要がある。しかしながら、個々に補正を行う作業は非常に手間と時間が掛かるため、より簡単に磁石の個体ばらつきを補正を行う補正方法、及び位置検出方法が望まれる。

【0004】

本発明は、従来の位置検出手法における上記問題点を解消するためになされたもので、容易に個体ばらつきと磁界変化検出素子の温度特性による位置検出の誤差の影響を抑制でき、検出精度を向上させた位置検出回路及びその応用装置を提供することを目的とする。

【課題を解決するための手段】

【0005】

上記の課題を解決するために、本発明の基本構成は、離散して配置され、対向して配置される磁界発生手段が生成する磁界の強さに応じた信号を出力する複数の磁界変化検出素子と、一方の前記磁界変化検出素子からの出力と他方の前記磁界変化検出素子からの出力との和を所定の一定値とするための補正パラメータを演算する補正パラメータ演算部と、前記一方の磁界変化検出素子からの出力と前記他方の磁界変化検出素子からの出力との出力差と前記補正パラメータとに基づき、前記磁界発生手段と前記磁界変化検出素子との相対的な位置関係を演算し出力する位置演算部とを備えて位置検出回路を構成するものである。

【0006】

本発明に対応する実施例には、実施例1～4が対応する。なお、磁界発生手段は永久磁石、磁界変化検出素子はホール素子、補正パラメータ演算部は加算増幅器及び積分回路、位置演算部はゲイン調節器及び減算増幅器にそれぞれ対応する。

このように構成した位置検出回路では、一方の磁界変化検出素子からの出力と他方の磁界変化検出素子からの出力との出力差と、一方の磁界変化検出素子からの出力と他方の磁界変化検出素子からの出力との和を所定の一定値とするための補正パラメータとに基づき、磁界発生手段と磁界変化検出素子との相対的な位置関係が演算され出力される。

【0007】

請求項1に係る発明は、離散して配置され、対向して配置される磁界発生手段が生成する磁界の強さに応じた信号を出力する複数の磁界変化検出素子と、一方の前記磁界変化検出素子からの出力に対してゲインを掛ける第1のゲイン調節器と、他方の前記磁界変化検出素子からの出力に対してゲインを掛ける第2のゲイン調節器と、前記第1及び第2のゲイン調節器の各出力の差を演算し、前記磁界発生手段と前記磁界変化検出素子との相対的な位置関係を示す信号として出力する減算増幅器とを備える位置演算部と、第1及び第2のゲイン調節器の各々からの出力の和を所定の一定値とするための補正パラメータを演算し、該補正パラメータに基づき、前記第1及び第2のゲイン調節器の前記ゲインを調整する補正パラメータ演算部と、を備えて位置検出回路を構成するものである。

【0008】

この請求項1に係る発明に対応する実施例には、実施例1及び3が対応する。このように構成した位置検出回路では、一方の磁界変化検出素子及び他方の磁界変化検出素子からのそれぞれの出力に対して補正パラメータに応じたゲインが掛けられ、ゲインが掛けられた一方の磁界変化検出素子及び他方の磁界変化検出素子からのそれぞれの各出力の差が演算され、相対的な位置関係を表す信号として出力される。ここで、補正パラメータは、ゲインが掛けられた、一方の磁界変化検出素子及び他方の磁界変化検出素子からのそれぞれの出力の和を所定の一定値とするように演算される。

【0009】

請求項2に係る発明は、離散して配置され、対向して配置される磁界発生手段が生成する磁界の強さに応じた信号を出力する複数の磁界変化検出素子と、一方の前記磁界変化検

10

20

30

40

50

出素子からの出力と他方の前記磁界変化検出素子からの出力との各出力の差を演算する減算増幅器と、前記減算増幅器からの出力に対してゲインを掛ける第1のゲイン調節器とを備え、前記第1のゲイン調節器からの出力を、前記磁界発生手段と前記磁界変化検出素子との相対的な位置関係を示す信号として出力する位置演算部と、一方の前記磁界変化検出素子からの出力と他方の前記磁界変化検出素子からの出力との各出力の和を演算する加算増幅器と、前記加算増幅器からの出力に対してゲインを掛ける第2のゲイン調節器とを備え、前記第2のゲイン調節器からの出力を、所定の一定値とするための補正パラメータを演算し、該補正パラメータに基づき、前記第1及び第2のゲイン調節器の前記ゲインを調整する補正パラメータ演算部とを備えて位置検出回路を構成するものである。

【0010】

この請求項2に係る発明に対応する実施例には、実施例2及び4が対応する。このように構成した位置検出回路では、一方の磁界変化検出素子からの出力と他方の磁界変化検出素子からの出力との出力差が演算され、この出力差に対して補正パラメータに応じたゲインが掛けられ、磁界発生手段と磁界変化検出素子との相対的な位置関係が演算され出力される。

10

【0011】

請求項3に係る発明は、請求項1または請求項2に係る位置検出回路において、前記一方及び他方の磁界変化検出素子からの各出力をそれぞれデジタル信号に変換するA/D変換器を更に備え、前記位置演算部及び補正パラメータ演算部は各々、前記A/D変換器からの出力に対して演算を実行することを特徴とするものである。

20

【0012】

この請求項3に係る発明に対応する実施例には、実施例3及び4が対応する。このように構成した位置検出回路では、一方及び他方の磁界変化検出素子からの各出力はそれぞれデジタル信号に変換され、これらデジタル信号に対して位置演算部及び補正パラメータ演算部による演算が実行される。

【0013】

請求項4に係る発明は、対物レンズを保持するレンズ鏡筒と、前記レンズ鏡筒を移動可能に支持する支持腕と、前記支持腕に対する前記レンズ鏡筒の位置を調節する調節部と、前記レンズ鏡筒又は前記支持腕の一方に取り付けられ、磁界を発生する磁界発生手段と、前記磁界発生手段に対向する、前記レンズ鏡筒又は前記支持腕のいずれか他方の側面に配置された請求項1～3のいずれか1項に係る位置検出回路とを備えて顕微鏡を構成するものである。

30

【0014】

この請求項4に係る発明の実施例には、実施例5が対応する。このように構成された顕微鏡においては、レンズ鏡筒と支持腕との相対的な位置が演算され出力される。

【0015】

請求項5に係る発明は、撮像装置のぶれ補正装置であって、撮影レンズ又は前記撮影レンズを介して入射される被写体像を電気信号に変換する撮像素子のいずれか一方を前記撮像装置の筐体に対して移動可能に保持する可動保持部と、前記可動保持部又は前記筐体に対して固定された部材のいずれか一方に取り付けられ、磁界を発生する磁界発生手段と、前記磁界発生手段に対向する、前記可動保持部又は前記筐体に対して固定された部材のいずれか他方の側面に配置された請求項1～3のいずれか1項に係る位置検出回路と、前記筐体のぶれ量を計測するぶれ量計測手段と、前記位置演算部からの出力に基づき、前記ぶれ量を相殺するように前記可動保持部を移動させる移動制御手段とを有して撮像装置のぶれ補正装置を構成するものである。

40

【0016】

この請求項5に係る発明の実施例には、実施例6が対応する。なお、可動保持部は可動基板、磁界発生手段は永久磁石、ぶれ量計測手段はジャイロセンサ、移動量制御手段は移動制御部にそれぞれ対応する。

このように構成された撮像装置のぶれ補正装置においては、位置演算部からの出力に基

50

づき、筐体のぶれ量を相殺するように可動保持部が移動させられる。

【発明の効果】

【0017】

請求項1から請求項3に係る発明によれば、容易に個体ばらつきと磁界変化検出素子の温度特性による位置検出誤差の影響を抑制でき、位置検出精度が向上する。更に、個々の磁界変化検出素子について補正を行う必要がないので補正作業に要する手間と時間が削減できる。また、請求項4に係る発明によれば、容易に個体ばらつきと磁界変化検出素子の温度特性による位置検出誤差の影響を抑制でき、容易に高い精度でレンズ鏡筒の位置検出を行うことができる。また、請求項5に係る発明によれば、容易に個体ばらつきと磁界変化検出素子の温度特性による位置検出誤差の影響を抑制し、高い精度で撮像素子の位置を

10

【発明を実施するための最良の形態】

【0018】

次に、この発明を実施するための最良の形態について説明する。

【実施例】

【0019】

まず、本発明に係る位置検出回路の実施例1について説明する。図1は、実施例1に係る位置検出回路の構成を示すブロック図であり、図2及び図3は、位置検出に用いる構成要素の物理的な配置の斜視図及び上面図である。次に、各図に示された構成について説明する。この実施例では、磁界変化検出素子にはホール素子2a, 2bを、ゲイン調節器にはVCA3a, 3bを用い、磁力発生体には方形状の永久磁石7を用いるものとする。図1に示すように、この実施例に係る位置検出回路は、ホール素子2a, 2bと、ホール素子信号処理回路1を備えている。更に、ホール素子信号処理回路1はVCA3a, 3bと、減算増幅器4と、加算増幅器5と、設定回路6とを備えており、設定回路6は、積分回路6aと基準電圧6bにより構成されている。

20

【0020】

ここで、ホール素子2a, 2bは、図2及び図3に示すように、x軸方向に離散して配置された1つのホール素子対とする。永久磁石7は、一对のホール素子2a, 2bの中心を通る軸上に永久磁石7の中心が位置するように、一对のホール素子2a, 2bと対向して取り付けられている。ここで、永久磁石7の中心とは、永久磁石7の一对のホール素子2a, 2bと対向する面における二つの対角線が交わる点である。また、永久磁石7はz軸方向の上面側がN極、z軸方向の下面側がS極に磁化されている。なお、N極とS極の配置は回路設計の変更により、N極側をz軸方向の下面側、S極側をz軸方向の上面側とすることも可能である。この永久磁石7の移動による磁界の変化によって、一对のホール素子2a, 2bの出力信号Vha, Vhbが変化する。

30

【0021】

VCA3a, 3bは、一对のホール素子2a, 2bの出力信号Vha, VhbをVCA3a, 3bのゲイン倍に増幅し、出力信号Voa, Vobを出力する。減算増幅器4は、VCA3a, 3bの各出力信号Voa, Vobの差を減算増幅器4のゲイン倍に増幅し、位置信号Vとして出力する。加算増幅器5は、VCA3a, 3bの各出力信号Voa, Vobの和を加算増幅器5のゲイン倍に増幅して出力する。積分回路6aには、加算増幅器5の出力信号、及び所定の値に設定された一定の基準電圧6bが入力されており、積分回路6aは基準電圧6bを基に加算増幅器5の出力信号を積分し、積分結果をVCA3a, 3bにフィードバックさせている。

40

【0022】

次に、このように構成された実施例1に係る位置検出回路の動作について説明する。一对のホール素子2a, 2bの出力信号Vha, Vhbは、それぞれVCA3a, 3bに入力される。VCA3a, 3bでは、一对のホール素子2a, 2bの出力信号Vha, VhbにVCA3a, 3bのゲインを掛けた出力信号Voa = $K_a \cdot Vha$, Vob = $K_b \cdot Vhb$ を、減算増幅器4及び加算増幅器5に出力する。減算増幅器4では、VCA3a, 3bの各出力信号V

50

oa, Vobの差を減算増幅器4のゲイン 倍に増幅し、 $V = (Voa - Vob) = \cdot (Vha - Vhb)$ を位置信号として出力する。また、加算増幅器5では、VCA3a, 3bの各出力信号Voa, Vobの和を加算増幅器5のゲイン 倍に増幅して、 $(Voa + Vob) = \cdot (Vha + Vhb)$ を積分回路6aに出力する。積分回路6aには、加算増幅器5の出力信号 $(Voa + Vob)$, 及び一定の基準電圧6bが入力されており、積分回路6aは基準電圧6bを基に加算増幅器5の出力信号を積分し、積分信号をVCA3a, 3bにフィードバックさせてVCA3a, 3bのゲイン を調節する。

【0023】

より詳細には、VCA3a, 3bのゲインの調節は、基準電圧6bと加算増幅器5の出力信号を比較し、基準電圧6bの方が大きい場合には、VCA3a, 3bのゲイン を大きくする方向にフィードバック制御し、逆に基準電圧6bよりも加算増幅器5の出力信号の方が大きい場合には、VCA3a, 3bのゲイン を小さくする方向にフィードバック制御する。

10

【0024】

このように、VCA3a, 3bのゲイン を積分回路6aの出力信号によって、加算増幅器5の出力信号 (Voa, Vob) の和)が一定となるようにフィードバック制御することにより、減算増幅器4の出力信号 Vを標準化するように調整を行うことができ、一对のホール素子2a, 2bの出力信号を線形性のよい位置信号として出力できる。

【0025】

次に、このように加算増幅器5の出力信号が一定となるようにフィードバック制御し、減算増幅器4の出力信号を位置信号として出力することにより、磁石の個体ばらつきによる位置検出誤差の影響を容易に抑制できることを説明する。使用する磁石をnとして、当該磁石が所定の位置Xにある場合のVCA3a, 3bの出力信号Voa, Vobは、次式(1), (2)のように表すことができる。

20

$$Voa(n) = (n) \times Vha(n) = (n) \times (n) \times Va0 \dots \dots \dots (1)$$

$$Vob(n) = (n) \times Vhb(n) = (n) \times (n) \times Vb0 \dots \dots \dots (2)$$

ここで、(n)はVCA3a, 3bのゲイン、Vha(n), Vhb(n)は一对のホール素子2a, 2bの出力信号、(n)は標準磁石に対する使用磁石の残留磁束密度係数(残留磁束密度の比)、Va0, Vb0は標準磁石が所定の位置にあるときの一对のホール素子2a, 2bの出力信号を示す。なお、ホール素子の出力は位置Xによっても変化する関数であるが、ここでは磁石の個体ばらつきの影響についてのみ着目するために省略した。

30

【0026】

このとき、加算増幅器5の出力信号を一定とするように制御しているため、の特性が異なる磁石iと、磁石jを使用した際の加算増幅器5の出力信号の関係は次式(3)のようになる。

$$Voa(i) + Vob(i) = Voa(j) + Vob(j) \dots \dots \dots (3)$$

(3)式に(1)式、(2)式を代入し、整理すると次のようになる。

$$(i) = (j) / (i) \times (j) \dots \dots \dots (4)$$

また、磁石iと磁石jを用いた場合の減算増幅器4の出力信号(位置信号) V(i), V(j)は次式(5), (6)のようになる。

40

$$V(i) = \{ Voa(i) - Vob(i) \} = \times (i) \times (i) \times (Va0 + Vb0) \dots \dots \dots (5)$$

$$V(j) = \{ Voa(j) - Vob(j) \} = \times (j) \times (j) \times (Va0 - Vb0) \dots \dots \dots (6)$$

ここで、(5)式に(4)式を代入し、整理すると次式(7)のようになる。

$$V(i) = (j) / (i) \times (j) \times \times (i) \times (Va0 - Vb0) = \times (j) \times (j) \times (Va0 - Vb0) = V(j) \dots \dots (7)$$

【0027】

以上のことから、本実施例によれば、加算増幅器5の出力信号を一定とするようにVCA3a, 3bのゲインを制御することで、磁石iを用いた際の位置信号 V(i)と、磁石

50

j を用いた際の位置信号 $V(j)$ は等しくなり、容易に磁石の個体ばらつきによる位置検出誤差を抑制することが可能となる。更に、 $V_{oa}(n)$, $V_{ob}(n)$ を温度の関数 $V_{oa}(t)$, $V_{ob}(t)$ として扱い、上記と同様にして式を展開すると、磁石とホール素子の温度特性についても補正できることがわかる。

【 0 0 2 8 】

したがって、磁石の個体毎のばらつきやホール素子の温度による誤差を補正するためのパラメータを求める作業や、個々の装置に応じて補正する作業を行うことなく、容易に補正処理を行うことができ、高い精度で位置検出を行うことができる。

【 0 0 2 9 】

次に、本発明の実施例 2 について説明する。図 4 は、本実施例に係る位置検出回路の構成を示すブロック図である。図 4 に示す実施例 2 で用いている一对のホール素子とホール素子信号処理回路を構成している各要素は、図 1 に示した実施例 1 と同一であるため同一の符号を付し、その説明を省略する。以下では、図 1 に示した実施例 1 との相違点を中心として、図 4 に示すように構成された実施例 2 に係る位置検出回路の動作について説明する。図 1 に示した実施例 1 との相違点は、ホール素子信号処理回路 8 において減算増幅器 4 と $VCA3a$ の配置を、また加算増幅器 5 と $VCA3b$ の配置をそれぞれ入れ替えた点である。すなわち、一对のホール素子 2 a , 2 b の出力信号 V_{ha} , V_{hb} は、それぞれ減算増幅器 4 及び加算増幅器 5 に入力され、減算増幅器 4 の出力信号に $VCA3a$ のゲインが掛けられた出力信号 $V = \quad \cdot (V_{ha} - V_{hb})$ を位置信号として出力する。また、加算増幅器 5 の出力信号は $VCA3b$ のゲイン が掛けられて積分回路 6 a に出力される。

【 0 0 3 0 】

積分回路 6 a には、所定の値に設定された基準電圧 6 b が入力されており、基準電圧 6 b と $VCA3b$ の出力信号を比較し、積分回路 6 a は基準電圧 6 b を基に $VCA3b$ の出力信号を積分して、基準電圧 6 b の方が大きい場合には $VCA3a$, $3b$ のゲイン を大きくする方向にフィードバック制御し、逆に基準電圧 6 b よりも $VCA3b$ の出力信号の方が大きい場合には、 $VCA3a$, $3b$ のゲイン を小さくする方向にフィードバック制御する。

【 0 0 3 1 】

このように、 $VCA3a$, $3b$ のゲイン を積分回路 6 a の出力信号によって、 $VCA3b$ の出力信号 (V_{ha} , V_{hb} の和にゲインを掛けたもの) が一定となるようにフィードバック制御することにより、 $VCA3a$ の出力信号 V を標準化するように調整を行うことができるので、前述した実施例 1 と同様に磁石の個体毎のばらつきやホール素子の温度による誤差を補正するためのパラメータを求める作業や、個々の装置に応じて補正する作業を行うことなく、容易に補正処理を行うことができ、高い精度で位置検出を行うことができる。更に、積分回路 6 a から $VCA3a$, $3b$ へのフィードバック経路が小さいため、実施例 1 よりも位置検出回路の静定時間を短縮することが可能である。

【 0 0 3 2 】

次に、本発明の実施例 3 について説明する。図 5 は、本実施例に係る位置検出回路の構成を示すブロック図である。図 5 において、一对のホール素子は、図 1 及び図 4 に示した実施例 1 及び 2 と同一の構成であるので、同一の符号を付し、その説明を省略する。図 5 に示すように、この実施例に係る位置検出回路は一对のホール素子 2 a , 2 b と、ホール素子信号処理回路 10 を備え、ホール素子信号処理回路 10 は増幅器 9 a , 9 b と、A/D 変換器 11 a , 11 b と、増幅手段 12 a , 12 b と、減算増幅手段 13 と、加算増幅手段 14 と、増幅率設定手段 15 とを備えている。

【 0 0 3 3 】

次に、このように構成された実施例 3 に係る位置検出回路の動作について説明する。一对のホール素子 2 a , 2 b の出力信号 V_{ha} , V_{hb} は増幅器 9 a , 9 b にそれぞれ入力される。増幅器 9 a , 9 b は、出力信号 V_{ha} , V_{hb} に増幅器 9 a , 9 b のゲイン を掛けた信号 $V_{oa} = \quad \cdot V_{ha}$, 及び $V_{ob} = \quad \cdot V_{hb}$ を A/D 変換器 11 a , 11 b に出力し、A/D 変換器 11 a , 11 b によってアナログ信号がデジタル信号に変換される。変換されたデジタル信

10

20

30

40

50

号を増幅手段12 a , 12 b , 減算増幅手段13 , 加算増幅手段14 , 増幅率設定手段15によって実施例 1 と同様に信号処理し、位置信号 V を生成する。ここで、増幅手段12 a , 12 b のゲインを , 減算増幅手段13のゲインを , 加算増幅手段14のゲインを とする。つまり、図 1 に示した $VCA3a$, $3b$ は図 5 における増幅手段12 a , 12 b に、図 1 に示した減算増幅器 4 は図 5 における減算増幅手段13に、図 1 に示した加算増幅器 5 は図 5 における加算増幅手段14に、図 1 に示した積分回路 6 a と基準電圧 6 b は図 5 における増幅率設定手段15にそれぞれ対応した処理を行う。

【 0 0 3 4 】

したがって、前述した実施例 1 と同様に、増幅手段12 a , 12 b のゲインを増幅率設定手段15の出力信号によって、加算増幅手段14の出力信号 (V_{oa} , V_{ob} の和) が一定となるようにフィードバック制御することにより、減算増幅手段13の出力信号 (位置信号) V を標準化するように演算処理を行うことができる。これにより、実施例 1 及び実施例 2 と同様に、磁石の個体毎のばらつきやホール素子の温度による誤差を補正するためのパラメータを求める作業や、個々の装置に応じて補正する作業を行うことなく、容易に補正処理を行うことができ、高い精度で位置検出を行うことができる。更に、増幅手段12 a , 12 b 以降はデジタル信号による処理としているため、増幅手段12 a 及び12 b 以降のホール素子信号処理回路はいわゆるマイクロコンピュータにて構成することが可能となるため、実施例 1 及び実施例 2 よりも位置検出回路の規模を小さくできる。

【 0 0 3 5 】

次に、本発明の実施例 4 について説明する。図 6 は、本実施例に係る位置検出回路の構成を示すブロック図である。図 6 で用いている一对のホール素子、ホール素子信号処理回路を構成している各要素は、図 5 に示した実施例 3 と同一の構成であるため、同一の符号を付し、その説明を省略する。以下では図 5 に示した実施例 3 との相違点を中心として、図 6 に示すように構成された実施例 4 に係る位置検出回路の動作について説明する。図 5 に示した実施例 3 との相違点は、ホール素子信号処理回路16において減算増幅手段13と増幅手段12 a の配置を、また加算増幅手段14と増幅手段12 b の配置をそれぞれ入れ替えた点である。つまり、A / D 変換器11 a , 11 b で変換されたデジタル信号を増幅手段12 a , 12 b , 減算増幅手段13 , 加算増幅手段14 , 増幅率設定手段15によって実施例 2 と同様に信号処理し、位置信号 V を生成する。このとき、図 4 に示した $VCA3a$, $3b$ は図 6 における増幅手段12 a , 12 b に、図 4 に示した減算増幅器 4 は図 6 における減算増幅手段13に、図 4 に示した加算増幅器 5 は図 6 における加算増幅手段14に、図 4 に示した積分回路 6 a と基準電圧 6 b は図 6 における増幅率設定手段15にそれぞれ対応した処理を行う。

【 0 0 3 6 】

したがって、前述の図 4 に示した実施例 2 と同様に、増幅手段12 a , 12 b のゲインを、増幅率設定手段15の出力信号によって、増幅手段12 b の出力信号 (V_{ha} , V_{hb} の和にゲインを掛けたもの) が一定となるようにフィードバック制御することにより、増幅手段12 a の出力信号 (位置信号) V を標準化するように調整を行うことができる。これにより、実施例 1 , 実施例 2 , 及び実施例 3 と同様に磁石の個体毎のばらつきやホール素子の温度による誤差を補正するためのパラメータを求める作業や、個々の装置に応じて補正する作業を行うことなく、容易に補正処理を行うことができ、高い精度で位置検出を行うことができる。更に、増幅率設定手段15から増幅手段12 a , 12 b へのフィードバック経路が小さく、演算規模が小さいため、実施例 3 よりも位置検出回路の制定時間を短縮することが可能である。

【 0 0 3 7 】

次に、実施例 5 について説明する。この実施例 5 においては、一次元の位置検出に本発明に係る位置検出回路を用いる場合について、具体的な利用形態として顕微鏡を例に説明する。図 7 は、本発明に係る位置検出回路を備えた顕微鏡を示す図である。まず、図 7 に基づいて、その構成について説明する。図 7 に示すように、この顕微鏡は、一对のホール素子 2 a , 2 b と、永久磁石 7 と、支持腕 17 と、対物レンズを保持しているレンズ鏡筒 18 と、ホール素子信号処理回路 19 a と、高さ調節部 20 と、ステージ 21 から構成されている。

レンズ鏡筒18は永久磁石7を内部に備え、支持腕17は一对のホール素子2a, 2bとホール素子信号処理回路19aを内部に備えている。

【0038】

ここで、一对のホール素子2a, 2bは、図7に示すようにy軸方向に離散して配置され、永久磁石7は、一对のホール素子2a, 2bの中心を通る軸上に永久磁石7の中心が位置するように、一对のホール素子2a, 2bと対向して取り付けられている。ここで、永久磁石7の中心とは、永久磁石7の一对のホール素子2a, 2bと対向する面における二つの対角線が交わる点である。また、一对のホール素子2a, 2bは、ホール素子信号処理回路19aに接続されて、一对のホール素子2a, 2bとホール素子信号処理回路19aで位置検出回路19を構成しており、位置検出回路19としては、本発明の実施例1から実施例4で示したいずれかの構成の位置検出回路を備えている。レンズ鏡筒18は高さ調節部20を調節することによって、位置をy軸(高さ)方向に所定の範囲内で移動できる。

10

【0039】

次に、このように構成された顕微鏡のレンズ鏡筒18の位置検出動作について説明する。高さ調節部20を調節することによってレンズ鏡筒18の高さを変化させると、永久磁石7と一对のホール素子2a, 2bの位置関係が変化する。一对のホール素子2a, 2bは、永久磁石7との位置関係の変化に応じた電圧をホール素子信号処理回路19aに出力する。ホール素子信号処理回路19aは、実施例1から実施例4に示したいずれかの構成の位置検出回路における信号処理を行い、レンズ鏡筒18のy軸方向の位置情報を求める。

【0040】

20

したがって、このような位置検出回路を備える顕微鏡は、前述した実施例1から実施例4に示した構成のものと同様に、磁石の個体毎のばらつきやホール素子の温度による誤差を補正するためのパラメータを求める作業や、個々の装置に応じて補正する作業を行うことなく、高い精度でレンズ鏡筒18の位置情報を求めることができる。なお、図7に示した顕微鏡では、レンズ鏡筒18の内部に永久磁石7を備え、支持腕17の内部に一对のホール素子2a, 2bとホール素子信号処理回路19aを備えるように構成したものを示したが、レンズ鏡筒18の内部に一对のホール素子2a, 2bとホール素子信号処理回路19aを備え、支持腕17の内部に永久磁石7を備えた構成としてもよい。

【0041】

次に、実施例6について説明する。この実施例6においては、二次元の位置検出に本発明に係る位置検出回路を用いる場合について、具体的な利用形態としてデジタルスチルカメラのぶれ補正装置を例に説明する。図8, 図9は、本発明に係る位置検出回路を用いたぶれ補正装置を示す側面図、及び上面図である。まず、図8及び図9に基づいて、その構成について説明する。図8, 図9に示すように、このぶれ補正装置は、4個のホール素子、言い換えれば一对のホール素子2a, 2bと他の一对のホール素子2c, 2dの2組のホール素子と、永久磁石7と、可動基板22と、固定基板23と、ホール素子信号処理回路24aと、撮像素子25と、フレキシブル基板26と、ジャイロセンサ27と、移動制御部28から構成されている。

30

【0042】

可動基板22は、デジタルスチルカメラの筐体29に対して可動に取り付けられ、撮像素子25と永久磁石7を備えている。撮像素子25は、可動基板22の入射光Lの入射側において、入射光が撮像素子25の撮像面に結像するように取り付けられている。永久磁石7は、可動基板22において、撮像素子25が取り付けられている面の裏面に、撮像素子25から離れて取り付けられている。可動基板22は、移動制御部28を構成するモータ等の駆動手段28bの駆動によって、x軸方向及びy軸方向に平行移動が可能になっている。

40

【0043】

一方、固定基板23は筐体29に固定され、2組の一对のホール素子(2a, 2bと2c, 2d)と、ホール素子信号処理回路24aと、ジャイロセンサ27を備えている。2組の一对のホール素子は、一方の一对のホール素子2a, 2bがx軸方向に離散して配置され、他方の一对のホール素子2c, 2dがy軸方向に離散して配置されている。更に、2組の一

50

対のホール素子は、一方の一对のホール素子 2 a , 2 b の距離の midpoint と、他方の一对のホール素子 2 c , 2 d の距離の midpoint で互いに直交し、永久磁石 7 と対向する位置に取り付けられている。ここで、永久磁石 7 の中心とは、永久磁石 7 の 2 組の一对のホール素子と対向する面において二つの対角線が交わる点である。

【 0 0 4 4 】

一方の一对のホール素子 2 a , 2 b は、可動基板 22 の x 軸方向の位置情報を求め、他方の一对のホール素子 2 c , 2 d は、可動基板 22 の y 軸方向の位置情報を求めている。ホール素子信号処理回路 24 a は、2 組の一对のホール素子を取り付けられている面の裏面に、2 組の一对のホール素子の近傍に取り付けられており、固定基板 23 内で結線されて、位置検出回路 24 を構成している。またホール素子信号処理回路 24 a としては、2 組の一对のホール素子の信号処理を行うために、実施例 1 から実施例 4 で示したいずれかの構成の位置検出回路のホール素子信号処理回路を 2 組 (x 軸方向分、 y 軸方向分) 備えている。ジャイロセンサ 27 は、ホール素子信号処理回路 24 a と同一面に取り付けられ、ジャイロセンサ 27 とホール素子信号処理回路 24 a の出力は、移動制御部 28 を構成するマイクロコンピュータ 28 a に接続されている。可動基板 22 と固定基板 23 は、フレキシブル基板 26 によって接続され、撮像素子 25 の出力信号を処理する回路 (不図示) と信号の送受信が可能になっている。

10

【 0 0 4 5 】

次に、この様に構成されたぶれ補正装置の動作について説明する。ぶれ補正装置を内蔵したカメラ本体に振動が発生する (ぶれる) と、ぶれ補正装置も振動し、ジャイロセンサ 27 が x 軸周り、 y 軸周りの角速度を検知して、角速度信号をマイクロコンピュータ 28 a に出力する。このとき、位置検出回路 24 は、可動基板 22 (撮像素子 25) の x 軸、 y 軸の位置情報を求め、マイクロコンピュータ 28 a に出力している。

20

【 0 0 4 6 】

マイクロコンピュータ 28 a は、ジャイロセンサ 27 の角速度信号から、撮像素子 25 上のぶれによる像の移動量 (ぶれ量) 、移動速度 (ぶれ速度) を算出する。そして、算出したぶれ量と可動基板 22 (撮像素子 25) の現在の位置情報を用いて、発生したぶれ量を抑制する方向に対して、ぶれ速度に追従する速さで可動基板 22 (撮像素子 25) を移動させる (補正する) ために、モータ等の駆動手段 28 b に印加すべき電圧を決定する。すなわち、マイクロコンピュータ 28 a は、位置検出回路 24 から入力される可動基板 22 (撮像素子 25) の現在の位置情報と、発生したぶれを抑制するために可動基板 22 (撮像素子 25) を補正すべき位置とを比較し、補正すべき位置に可動基板 24 (撮像素子 25) が移動するようにフィードバック制御を行う。

30

【 0 0 4 7 】

例えば、ぶれ補正を行い、撮像素子 25 の位置を位置検出回路 24 により検出した結果、撮像素子 25 の位置が補正すべき位置に対して行き過ぎているときには、位置検出回路 24 の出力信号を基に撮像素子 25 の移動量を補正すべき位置に戻す方向に調節し、補正すべき位置に撮像素子 25 を移動させる。また同様にして、撮像素子 25 の位置を位置検出回路 24 により検出した結果、撮像素子 25 の移動が補正すべき位置に対して少なすぎたときには、位置検出回路 24 の出力信号を基に撮像素子 25 の移動量を補正すべき位置に近づく方向に調節し、補正すべき位置に撮像素子 25 を移動させる。

40

【 0 0 4 8 】

したがって、このような構成のぶれ補正装置は、前述した実施例 1 から実施例 4 に示したものと同様に、磁石の個体毎のばらつきやホール素子の温度による誤差を補正するためのパラメータを求める作業や、個々の装置に応じて補正する作業を行うことなく高い精度で可動基板 (撮像素子) の位置を検出でき、高い精度で容易にぶれ補正を行うことができる。なお、本実施例では、可動基板 22 と共に撮像素子 25 を移動させてぶれ補正を行う形態について説明したが、撮像素子 25 を固定とし、補正レンズを移動させてぶれ補正を行う形態としてもよい。

【 0 0 4 9 】

50

また、本実施例では、静止画を撮像するデジタルスチルカメラを例として説明したが、動画を撮像する撮像機器（ビデオカメラやデジタルビデオカメラ）に用いても同様の効果が得られる。また、本実施例では、2組の一对のホール素子を固定基板23に、永久磁石7を可動基板22に配置して構成したものについて説明したが、2組の一对のホール素子と永久磁石7を入れ替えて配置してもよい。すなわち、2組の一对のホール素子を可動基板22に、永久磁石7を固定基板23に配置する構成としても同様の効果が得られる。

【0050】

また、上記各実施例では、磁気センサとしてホール素子を用いて構成した位置検出回路について説明したが、本発明に用いられる磁気センサはホール素子に限られない。具体的には、MIセンサ、磁気共鳴型磁界検出素子やMR素子などの磁界の変化を検出することにより可動基板の位置情報を求めることができる素子を、磁気センサとして用いても同様の効果が得られる。

10

【図面の簡単な説明】

【0051】

【図1】本発明に係る位置検出回路の実施例1の構成を示すブロック図である。

【図2】図1に示した実施例1における位置検出に用いる構成要素の配置態様の斜視図である。

【図3】図2に示した構成要素の配置態様の上面図である。

【図4】実施例2に係る位置検出回路の構成を示すブロック図である。

【図5】実施例3に係る位置検出回路の構成を示すブロック図である。

20

【図6】実施例4に係る位置検出回路の構成を示すブロック図である。

【図7】実施例5に係る位置検出回路を備えた顕微鏡の概略構成を示す図である。

【図8】実施例6に係る位置検出回路を備えたぶれ補正装置の概略構成を示す側面図である。

【図9】図8に示したぶれ補正装置の上面図である。

【符号の説明】

【0052】

- 1 ホール素子信号処理回路
- 2 a , 2 b ホール素子（磁界変化検出素子）
- 3 a , 3 b V C A（ゲイン調節器）
- 4 減算増幅器
- 5 加算増幅器
- 6 設定回路
- 6 a 積分回路
- 6 b 基準電圧
- 7 永久磁石（磁力発生体）
- 8 ホール素子信号処理回路
- 9 a , 9 b 増幅器
- 10 ホール素子信号処理回路
- 11 a , 11 b A / D変換器
- 12 a , 12 b 増幅手段
- 13 減算増幅手段
- 14 加算増幅手段
- 15 増幅率設定手段
- 16 ホール素子信号処理回路
- 17 支持腕
- 18 レンズ鏡筒
- 19 位置検出回路
- 19 a ホール素子信号処理回路
- 20 高さ調節部

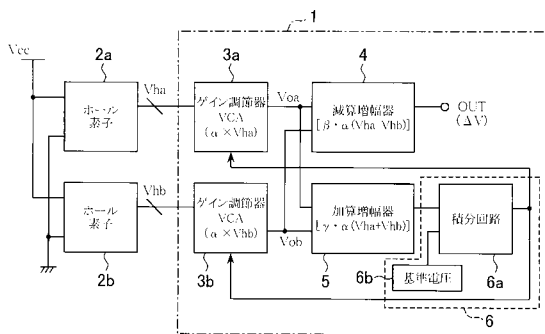
30

40

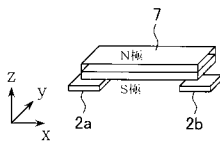
50

- 21 ステージ
- 22 可動基板
- 23 固定基板
- 24 位置検出回路
- 24 a ホール素子信号処理回路
- 25 撮像素子
- 26 フレキシブル基板
- 27 ジャイロセンサ
- 28 移動制御部
- 28 a マイクロコンピュータ
- 28 b 駆動手段
- 29 筐体

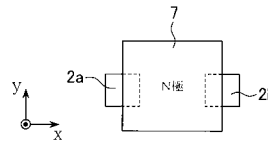
【図1】



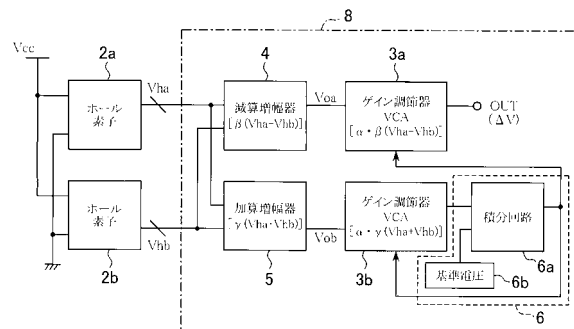
【図2】



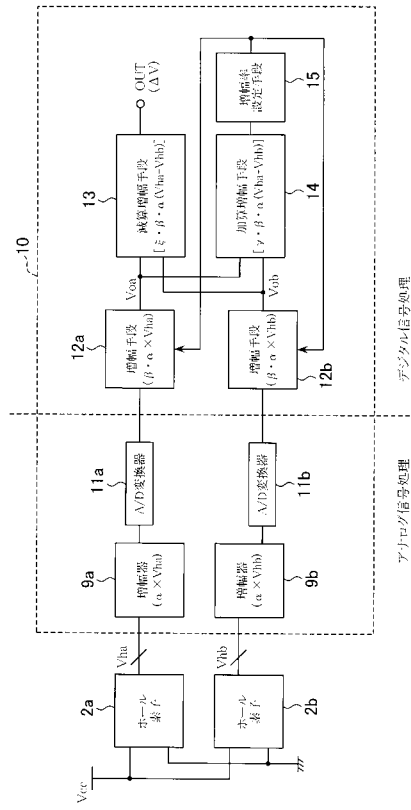
【図3】



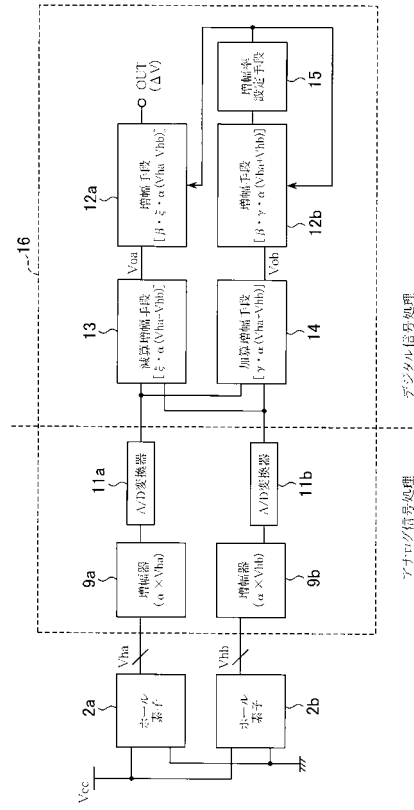
【図4】



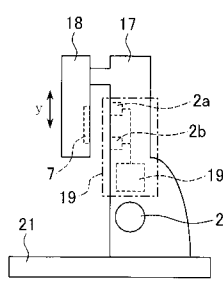
【図5】



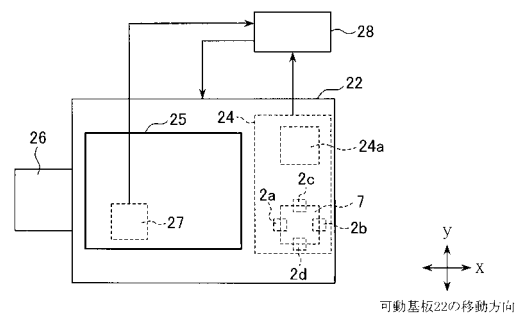
【図6】



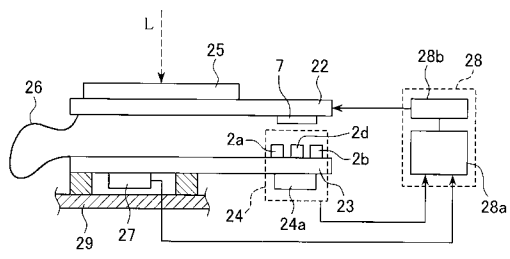
【図7】



【図9】



【図8】



フロントページの続き

- (56)参考文献 特開昭61-169910(JP,A)
特開平01-150812(JP,A)
特開平07-181557(JP,A)
特開平09-005018(JP,A)
特開平11-072311(JP,A)
特開平11-230702(JP,A)
特開2001-091208(JP,A)
特開2002-054903(JP,A)
特開2002-139349(JP,A)
特開2004-325140(JP,A)
特開2005-331399(JP,A)
特開2005-331401(JP,A)
特開2006-113874(JP,A)
特開2006-258730(JP,A)
特開2007-155537(JP,A)
国際公開第2007/126023(WO,A1)

(58)調査した分野(Int.Cl., DB名)

- G01B 7/00 - 7/34
G01B 9/00 - 9/10
G01B 11/00 - 11/30
G02B 7/00; 7/18 - 7/24
G03B 5/00 - 5/08
G01D 3/00 - 4/18
G01D 5/00 - 5/252; 5/39 - 5/62
G01R 33/00 - 33/26