【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第３区分
【発行日】平成27年4月2日(2015.4.2)

【公開番号】特開2012-238307(P2012-238307A)
【公開日】平成24年12月6日(2012.12.6)
【年通号数】公開・登録公報2012-051
【出願番号】特願2012-107547(P2012-107547)
【国際特許分類】
Ｇ０６Ｆ　12/16　　(2006.01)
Ｇ０６Ｆ　11/10　　(2006.01)
【ＦＩ】
Ｇ０６Ｆ　12/16　　３２０Ｆ
Ｇ０６Ｆ　11/10　　３３０Ｑ

【手続補正書】
【提出日】平成27年2月10日(2015.2.10)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
メモリ装置を制御するメモリシステムのコントローラにおいて、
前記コントローラによって受信された読出しベクトルのエラー位置多項式を演算するキー公式解き方部と、
前記演算されたエラー位置多項式及び前記エラー位置多項式の情報の中で少なくとも１つにしたがって、前記受信された読出しベクトルのエラー数を測定する制御部と、
前記演算されたエラー位置多項式にしたがって、前記受信された読出しベクトルのエラー位置を検索するチェン検索部と、を含み、
前記制御部は前記チェン検索部のサイクル当たり電力消耗を調節するコントローラ。
【請求項２】
前記キー公式解き方部によって演算された前記エラー位置多項式を利用して前記チェン検索部によって決定された前記エラー位置で前記受信された読出しベクトルのエラーを訂正するエラー訂正部をさらに含む請求項１に記載のコントローラ。
【請求項３】
前記制御部は前記キー公式解き方部によって演算された前記エラー位置多項式にしたがって前記受信された読出しベクトルで一回に検索されるビット数を調節することによって、前記チェン検索部の前記サイクル当たり電力消耗を調節する請求項１に記載のコントローラ。
【請求項４】
前記エラー数が予め設定された第１エラー数と同一であるか、或いはそれより小さい時、前記制御部は前記受信された読出しベクトルの少なくともデータ部分の前記ビット数をフル検索モードに同時に検索するように前記チェン検索部を制御する請求項３に記載のコントローラ。
【請求項５】
前記エラー数が前記予め設定された第１エラー数より大きくて予め設定された第２エラー数より小さい時、前記制御部は前記フル検索モードで同時に検索される前記受信された読出しベクトルの前記ビット数の半分を同時に検索するハーフ検索モードに動作するよう

に前記チェン検索部を制御する請求項４に記載のコントローラ。
【請求項６】
前記ハーフ検索モードで動作する前記チェン検索部の前記サイクル当たり電力消耗は前記フル検索モードの前記チェン検索部の前記サイクル当たり電力消耗より少ない請求項５に記載のコントローラ。
【請求項７】
前記エラー数が前記予め設定された第２エラー数より大きい時、前記制御部は前記フル検索モードで同時に検索される前記受信された読出しベクトルの前記ビット数の１／４を同時に検索するクォーター検索モードに動作するように前記チェン検索部を制御する請求項５に記載のコントローラ。
【請求項８】
前記クォーター検索モードで動作する前記チェン検索部の前記サイクル当たり電力消耗は前記ハーフ検索モードの前記チェン検索部の前記サイクル当たり電力消耗より少ない請求項７に記載のコントローラ。
【請求項９】
前記エラー数が予め設定された閾値と同一であるか、或いはそれより小さい時、前記制御部は前記受信された読出しベクトルのデータ部分のみでチェン検索を実行するように前記チェン検索部を制御する請求項１に記載のコントローラ。
【請求項１０】
前記エラー数が予め設定された閾値より大きい時、前記制御部は前記受信された読出しベクトルのデータ部分とパリティー部分とでチェン検索を実行するように前記チェン検索部を制御する請求項１に記載のコントローラ。
【請求項１１】
前記制御部は前記受信された読出しベクトルの前記エラー数にしたがって前記チェン検索部の最大訂正時間を調節する請求項１に記載のコントローラ。
【請求項１２】
前記エラー数が予め設定された第１エラー数より小さい時、前記制御部は前記チェン検索部の前記最大訂正時間を予め設定された第１解き方時間に調節する請求項１１に記載のコントローラ。
【請求項１３】
前記エラー数が前記予め設定された第１エラー数より小さい時、前記制御部は前記受信された読出しベクトルの少なくともデータ部分のビット数を同時に検索するフル検索モードに動作するように前記チェン検索部を制御する請求項１２に記載のコントローラ。
【請求項１４】
前記エラー数が前記予め設定された第１エラー数より大きくて予め設定された第２エラー数より小さい時、前記制御部はフル検索モードで同時に検索される前記受信された読出しベクトルのビット数の半分を同時に検索するハーフ検索モードに動作するように前記チェン検索部を制御する請求項１２に記載のコントローラ。
【請求項１５】
前記エラー数が前記予め設定された第２エラー数より大きい時、前記制御部は前記フル検索モードで同時に検索される前記受信された読出しベクトルの前記ビット数の１／４を同時に検索するクォーター検索モードに動作するように前記チェン検索部を制御する請求項１４に記載のコントローラ。
【請求項１６】
前記エラー数が予め設定された閾値より大きい時、前記制御部は前記受信された読出しベクトルのデータ部分及びパリティー部分でチェン検索を実行するように前記チェン検索部の前記最大訂正時間を調節する請求項１１に記載のコントローラ。
【請求項１７】
メモリ装置を含むメモリシステムを制御する方法において、
前記メモリシステムのキー公式解き方部を利用して受信された読出しベクトルでエラー

位置多項式を演算する段階と、
前記メモリシステムの制御部を利用して前記演算されたエラー位置多項式及び前記エラー位置多項式の情報の中で少なくとも１つにしたがって前記受信された読出しベクトルのエラー数を測定する段階と、
前記メモリシステムのチェン検索部を利用して前記演算されたエラー位置多項式にしたがって前記受信された読出しベクトルのエラー位置を検索する段階と、
前記制御部を利用して、前記チェン検索部のサイクル当たり電力消耗を調節する段階と、を含む方法。
【請求項１８】
前記キー公式解き方部によって、演算された前記エラー位置多項式を利用して前記チェン検索部によって決定された前記エラー位置でエラー訂正部を利用して前記受信された読出しベクトルのエラーを訂正する段階をさらに含む請求項１７に記載の方法。
【請求項１９】
前記チェン検索部の前記サイクル当たり電力消耗を調節する段階は、
前記キー公式解き方部によって演算された前記エラー位置多項式にしたがって、前記制御部を利用して前記受信された読出しベクトルで同時に検索されるビット数を調節する段階を含む請求項１７に記載の方法。
【請求項２０】
前記エラー数が予め設定された第１エラー数と同一であるか、或いはそれより小さい時、前記受信された読出しベクトルの少なくともデータ部分の前記ビット数を同時に検索するフル検索モードに前記チェン検索部を駆動する段階をさらに含む請求項１９に記載の方法。
【請求項２１】
前記エラー数が前記予め設定された第１エラー数より大きくて予め設定された第２エラー数より小さい時、前記フル検索モードで同時に検索される前記受信された読出しベクトルの前記ビット数の半分を同時に検索するハーフ検索モードに前記チェン検索部を駆動する段階をさらに含む請求項２０に記載の方法。
【請求項２２】
前記ハーフ検索モードの前記チェン検索部のサイクル当たり電力消耗は前記フル検索モードの前記チェン検索部のサイクル当たり電力消耗より少ない請求項２１に記載の方法。
【請求項２３】
前記エラー数が前記予め設定された第２エラー数より大きい時、前記フル検索モードで同時に検索される前記受信された読出しベクトルの前記ビット数の１／４を同時に検索するクォーター検索モードに前記チェン検索部を駆動する段階をさらに含む請求項２１に記載の方法。
【請求項２４】
前記クォーター検索モードの前記チェン検索部のサイクル当たり電力消耗は前記ハーフ検索モードの前記チェン検索部のサイクル当たり電力消耗より少ない請求項２３に記載の方法。
【請求項２５】
前記エラー数が予め設定された閾値と同一であるか、或いはそれより小さい時、前記受信された読出しベクトルのデータ部分のみでチェン検索を実行するように前記制御部を利用して前記チェン検索部を制御する段階をさらに含む請求項１７に記載の方法。
【請求項２６】
前記エラー数が予め設定された閾値より大きい時、前記受信された読出しベクトルのデータ部分及びパリティー部分でチェン検索を実行するように前記制御部を利用して前記チェン検索部を制御する段階をさらに含む請求項１７に記載の方法。
【請求項２７】
前記受信された読出しベクトルの前記エラー数にしたがって、前記制御部を利用して前記チェン検索部の最大訂正時間を調節する段階をさらに含む請求項１７に記載の方法。

【請求項２８】
前記エラー数が予め設定された第１エラー数より小さい時、前記制御部を利用して前記チェン検索部の最大訂正時間を予め設定された第１解き方時間に調節する段階をさらに含む請求項２７に記載の方法。
【請求項２９】
前記エラー数が前記予め設定された第１エラー数より小さい時、前記受信された読出しベクトルの少なくともデータ部分のビット数を同時に検索するフル検索モードに前記チェン検索部を駆動する段階をさらに含む請求項２８に記載の方法。
【請求項３０】
前記エラー数が前記予め設定された第１エラー数より大きくて予め設定された第２エラー数より小さい時、フル検索モードで同時に検索される前記受信された読出しベクトルの少なくともデータ部分のビット数の半分を同時に検索するハーフ検索モードに前記チェン検索部を駆動する段階をさらに含む請求項２８に記載の方法。
【請求項３１】
前記エラー数が前記予め設定された第２エラー数より大きい時、前記フル検索モードで同時に検索される前記受信された読出しベクトルの少なくともデータ部分の前記ビット数の１／４を同時に検索するクォーター検索モードに前記チェン検索部を駆動する段階をさらに含む請求項３０に記載の方法。
【請求項３２】
前記エラー数が予め設定された閾値より大きい時、前記受信された読出しベクトルのデータ部分及びパリティー部分でチェン検索を実行するように前記制御部を利用して前記チェン検索部の最大訂正時間を調節する段階をさらに含む請求項２７に記載の方法。
【請求項３３】
少なくとも１つのメモリ装置と少なくとも１つのチャンネルを通じて連結されたコントローラを有するメモリシステムを制御する方法において、
前記コントローラを利用して受信された読出しベクトルのエラー数及びエラー位置情報を判別する段階と、
前記エラー位置及びエラー位置情報にしたがって、前記読出しベクトルのエラー位置を検索する前記メモリシステムのチェン検索部のサイクル当たり電力消耗及び最大訂正時間の中で少なくとも１つを調節する段階と、を含む方法。
【請求項３４】
少なくとも１つのメモリ装置と少なくとも１つのチャンネルを通じて連結されたコントローラを有するメモリシステムのコントローラにおいて、
前記コントローラを利用して受信された読出しベクトルのエラー数及びエラー位置情報を判別する前記コントローラのエラー訂正コードデコーダーと、
前記エラー位置及びエラー位置情報にしたがって、前記読出しベクトルのエラー位置を検索する前記メモリシステムのチェン検索部のサイクル当たり電力消耗及び最大訂正時間の中で少なくとも１つを調節する前記エラー訂正コードデコーダーの制御部と、を含むコントローラ。