

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4957597号
(P4957597)

(45) 発行日 平成24年6月20日(2012.6.20)

(24) 登録日 平成24年3月30日(2012.3.30)

| | | |
|-----------------------------|------------|------|
| (51) Int.Cl. | F I | |
| G06F 3/041 (2006.01) | G06F 3/041 | 320A |
| G09G 3/20 (2006.01) | G09G 3/20 | 633L |
| G09G 3/36 (2006.01) | G09G 3/20 | 691D |
| G09F 9/30 (2006.01) | G09G 3/36 | |
| G09F 9/00 (2006.01) | G09G 3/20 | 624A |
| 請求項の数 10 (全 14 頁) 最終頁に続く | | |

| | | | |
|--------------|------------------------------|-----------|---|
| (21) 出願番号 | 特願2008-65279 (P2008-65279) | (73) 特許権者 | 000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号 |
| (22) 出願日 | 平成20年3月14日(2008.3.14) | (74) 代理人 | 100095728 弁理士 上柳 雅誉 |
| (65) 公開番号 | 特開2009-3916 (P2009-3916A) | (74) 代理人 | 100107261 弁理士 須澤 修 |
| (43) 公開日 | 平成21年1月8日(2009.1.8) | (74) 代理人 | 100127661 弁理士 宮坂 一彦 |
| 審査請求日 | 平成22年11月10日(2010.11.10) | (72) 発明者 | 神田 栄二 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内 |
| (31) 優先権主張番号 | 特願2007-132654 (P2007-132654) | 審査官 | 遠藤 尊志 |
| (32) 優先日 | 平成19年5月18日(2007.5.18) | | |
| (33) 優先権主張国 | 日本国(JP) | | |
| 最終頁に続く | | | |

(54) 【発明の名称】 センシング回路、その駆動方法、表示装置および電子機器

(57) 【特許請求の範囲】

【請求項1】

一方の電極に電源線が電氣的に接続され、ゲート電位に応じた検出電流を他方の電極から出力する第1トランジスタと、

前記第1トランジスタのゲートと電源線との間に設けられ、第1制御線を介してゲートに供給されるリセット信号に応じてオン状態となる第2トランジスタと、

前記第1制御線と前記第1トランジスタのゲートとの間に設けられた基準容量と、

一方の端子が前記第1トランジスタのゲートに電氣的に接続され、他方の端子に所定電位が供給される静電容量検出素子と、

前記第1トランジスタの他方の電極と検出線との間に設けられ、第2制御線を介してゲートに供給される選択信号に応じてオン状態となる第3トランジスタとを、
備えたセンシング回路。

【請求項2】

前記基準容量は、前記第2トランジスタのゲートとドレインとの間に生じる寄生容量であることを特徴とする請求項1に記載のセンシング回路。

【請求項3】

前記第1乃至第3トランジスタは、同じプロセスで形成され、半導体層と、ゲート酸化膜と、ゲート配線とを備え、

前記基準容量は、前記半導体層を一方の電極として用い、前記ゲート配線を他方の電極として用いる、

ことを特徴とする請求項 1 に記載のセンシング回路。

【請求項 4】

画素電極、共通電極、および前記画素電極と前記共通電極との間で生じる電界が加わる液晶を有する複数の画素回路と、

請求項 1 乃至 3 のうちいずれか 1 項に記載のセンシング回路とを備え、

前記静電容量検出素子は、前記画素電極と同時に形成される第 1 電極と、前記共通電極と同時に形成される第 2 電極と、前記第 1 電極と前記第 2 電極との間で生じる電界が加わる前記液晶とを備える、

ことを特徴とする表示装置。

【請求項 5】

10

前記画素回路が有する前記液晶は、前記画素電極と前記共通電極との間に挟持されることを特徴とする請求項 4 に記載の表示装置。

【請求項 6】

前記画素電極と前記共通電極は別々の層に形成され、

前記画素回路が有する前記液晶は、前記画素電極を含む層と前記共通電極を含む層との間の領域とは異なる領域に配置される、

ことを特徴とする請求項 4 に記載の表示装置。

【請求項 7】

前記画素電極と前記共通電極は同一の層に形成され、

前記画素回路が有する前記液晶は、前記層とは異なる層に含まれる、

20

ことを特徴とする請求項 4 に記載の表示装置。

【請求項 8】

請求項 4 乃至 7 のうちいずれか 1 項に記載の表示装置を備えたことを特徴とする電子機器。

【請求項 9】

請求項 1 乃至 3 のうちいずれか 1 項に記載のセンシング回路の駆動方法であって、

リセット期間において、

前記第 2 トランジスタをオン状態とする前記リセット信号を前記第 1 制御線に供給し、

前記第 3 トランジスタをオフ状態とする前記選択信号を前記第 2 制御線に供給し、

前記リセット期間に続くセンシング期間において、

30

前記第 2 トランジスタをオフ状態とする前記リセット信号を前記第 1 制御線に供給し、

前記第 3 トランジスタをオフ状態とする前記選択信号を前記第 2 制御線に供給し、

前記センシング期間に続く読出期間において、

前記第 2 トランジスタをオフ状態とする前記リセット信号を前記第 1 制御線に供給し、

前記第 3 トランジスタをオン状態とする前記選択信号を前記第 2 制御線に供給する、

センシング回路の駆動方法。

【請求項 10】

前記リセット期間および前記センシング期間の一部または全部において、前記検出線を所定の電位にプリチャージすることを特徴とする請求項 9 に記載のセンシング回路の駆動方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、静電容量の変化を検出するセンシング回路、その駆動方法、表示装置および電子機器に関する。

【背景技術】

【0002】

静電容量の変化を検出するセンシング回路を備えた表示装置が知られている。例えば、特許文献 1 に記載された技術は、液晶表示装置にセンシング回路を組み込んだものである

50

。このセンシング回路では、基準容量と静電容量検出素子とを直列に接続し、その接続点を増幅トランジスタのゲートに接続し、ゲート電位に応じた検出電流を増幅トランジスタに流す。そして、静電容量素子の静電容量の変化を検出電流の変化として取り出す。

【特許文献1】特開2007-48275号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

ところで、センシング回路では、センシングの度に、増幅トランジスタのゲート電位を所定の電位にリセットする必要がある。このため、従来のセンシング回路では、増幅トランジスタの電源とは別にリセット用の電圧をリセットトランジスタを介して増幅トランジスタのゲートに供給していた。また、基準容量の一方の端子には基準電圧が供給され、静電容量素子の一方の端子には、液晶表示装置の対向電極に供給される共通電位が供給されていた。

10

このように各種の電圧を各々供給するためには、複数の配線を形成する必要があるため、センシング回路の構造が複雑となるといった問題があった。また、共通電位は液晶の交流駆動に用いられる電圧であり、所定の周期で極性を反転させる必要がある。このため、センシングの周期は液晶の表示と同期してしまうので、センシングの周期を液晶の表示周期から独立させることができないといった問題があった。

本発明は上述した事情に鑑みてなされたものであり、配線数を減らし、且つ、センシングの周期を自由に設定可能にすることを解決課題としている。

20

【課題を解決するための手段】

【0004】

この課題を解決するために、本発明に係るセンシング回路は、一方の電極に電源線が電氣的に接続され、ゲート電位に応じた検出電流を他方の電極から出力する第1トランジスタ（例えば、図2に示す41）と、前記第1トランジスタのゲートと電源線との間に設けられ、第1制御線を介してゲートに供給されるリセット信号に応じてオン状態となる第2トランジスタ（例えば、図2に示す42）と、前記第1制御線と前記第1トランジスタのゲートとの間に設けられた基準容量と、一方の端子が前記第1トランジスタのゲートに電氣的に接続され、他方の端子に所定電位が供給される静電容量検出素子と、前記第1トランジスタの他方の電極と検出線との間に設けられ、第2制御線を介してゲートに供給される選択信号に応じてオン状態となる第3トランジスタ（例えば、図2に示す43）とを備える。

30

【0005】

この発明によれば、第1トランジスタのゲート電位をリセットするために電源線を介して供給される電圧を用いるので、リセット用に特別な電源を用意する必要がなく、これを供給する配線数を減らすことができる。また、基準容量の一方の端子は第1制御線に接続され、リセット信号によってセンシング動作を行うので、基準容量に専用の電源を設ける必要がなく、さらにこれを供給する配線数を減らすことができる。よって、センシング回路の構成を大幅に簡素化できる。くわえて、静電容量素子の他方の端子に供給される所定電位を固定電位とすれば、第1トランジスタのゲート電位が所定の周期で変動することがない。また、表示装置の画像表示の周期と同期してセンシングを実行する必要がないので、必要に応じてセンシングしたり、より長い周期でセンシングを実行することができる。この結果、消費電力を削減することができる。

40

【0006】

ここで、基準容量は、第2トランジスタのゲートとドレインとの間に生じる寄生容量であることが好ましい。この場合には、基準容量を素子として作り込む必要がないので、より一層、センシング回路の構成を簡素化することができる。

また、前記第1乃至第3トランジスタは、同じプロセスで形成され、半導体層と、ゲート酸化膜と、ゲート配線とを備え、前記基準容量は、前記半導体層を一方の電極として用い、前記ゲート配線を他方の電極として用いることが好ましい。この場合には、基準容量

50

を作り込むことになるが、第1乃至第3トランジスタと同一のプロセスで形成できるので、製造コストを削減することができる。

【0007】

次に、本発明に係る表示装置は、画素電極、共通電極、および前記画素電極と前記共通電極との間で生じる電界が加わる液晶を有する複数の画素回路と、上述したセンシング回路とを備え、前記静電容量検出素子は、前記画素電極と同時に形成される第1電極と、前記共通電極と同時に形成される第2電極と、前記第1電極と前記第2電極との間で生じる電界が加わる前記液晶とを備える。この発明によれば、第1電極と第2電極との間の電気的状態（例えば、第1電極と第2電極との間の距離（ギャップ長））が変化すると、静電容量検出素子の容量値が変化するので、人が触れると、これを検知することができる。この発明のより具体的な態様としては、前記画素回路が有する前記液晶が前記画素電極と前記共通電極との間に挟持される表示装置や、前記画素電極と前記共通電極が別々の層に形成され、前記画素回路が有する前記液晶が、前記画素電極を含む層と前記共通電極を含む層との間の領域とは異なる領域に配置される表示装置、前記画素電極と前記共通電極が同一の層に形成され、前記画素回路が有する前記液晶が前記層とは異なる層に含まれる表示装置を例示可能である。

10

【0008】

次に、本発明に係る電子機器は、上述した表示装置を備えることが好ましい。このような電子機器としては、パーソナルコンピュータ、携帯電話機、携帯情報端末、およびタッチパネルなどが含まれる。

20

【0009】

次に、本発明に係るセンシング回路の駆動方法は、上述したセンシング回路を駆動する方法であって、リセット期間において、前記第2トランジスタをオン状態とする前記リセット信号を前記第1制御線に供給し、前記第3トランジスタをオフ状態とする前記選択信号を前記第2制御線に供給し、前記リセット期間に続くセンシング期間において、前記第2トランジスタをオフ状態とする前記リセット信号を前記第1制御線に供給し、前記第3トランジスタをオフ状態とする前記選択信号を前記第2制御線に供給し、前記センシング期間に続く読出期間において、前記第2トランジスタをオフ状態とする前記リセット信号を前記第1制御線に供給し、前記第3トランジスタをオン状態とする前記選択信号を前記第2制御線に供給することを特徴とする。この発明によれば、センシング期間においてリセット信号のレベルが変化すると、基準容量がカップリング容量として機能して、第1トランジスタのゲート電位が変化する。この変化分は、基準容量の容量値と静電容量検出素子の容量値に応じて定まるので、静電容量検出素子の容量値の変化を検出することが可能となる。

30

【0010】

また、前記リセット期間および前記センシング期間の一部または全部において、前記検出線を所定の電位にプリチャージすることが好ましい。読出期間においては、第3トランジスタを介して検出電流が検出線に流れ込むが、そのためには、第3トランジスタを確実にオン状態とする必要がある。この発明によれば、読出期間が開始する前に、検出線の電位をプリチャージするので、第3トランジスタを確実にオン状態とすることができる。

40

【発明を実施するための最良の形態】

【0011】

< 1. 実施形態 >

図1は、本発明の実施形態に係る液晶表示装置の構成を示すブロック図である。液晶表示装置500は、表示領域Aと、その周囲に設けられたセンシング領域B1およびB2を備える。センシング領域B1およびB2は、画像が表示されない非表示領域である。表示領域Aには、複数の走査線30と複数のデータ線31と、これらの交差に対応して複数の画素回路Pが配置されている。画素回路Pは、トランジスタ33と、画素電極34と、共通電位Vcomが供給される対向電極（共通電極）36と、画素電極34と対向電極36との間に挟持された液晶35を備える。トランジスタ33はTFT（Thin Film Transistor

50

)で構成され、そのゲートは走査線30に、ドレインはデータ線31に、ソースは画素電極34に接続される。液晶35には、画素電極34と対向電極36との間で生じる電界(液晶の厚み方向の電界)が加わる。

【0012】

Yドライバ100は、複数の走査線30を順次選択するための走査信号を生成して、各画素回路Pに各々供給する。走査信号は、1垂直走査期間(1F)の最初のタイミングから、1水平走査期間(1H)に相当する幅のパルスであって、1行目の走査線30に供給される。以降、このパルスを順次シフトして、各走査線30の各々に走査信号として供給する。一方、Xドライバ200は、選択された走査線30に位置する画素回路Pの各々に対し表示すべき階調に応じた大きさのデータ信号を供給する。

10

【0013】

次に、センシング領域B1およびB2には複数のセンシング回路40が配置される。このセンシング回路40は、静電容量の変化を検出し、駆動回路300によって駆動される。

図2にセンシング回路40の回路図を示す。センシング回路40は、増幅トランジスタ41、リセットトランジスタ42、および選択トランジスタ43を備える。これらのトランジスタは、上述した画素回路Pのトランジスタ33と同様にTFTで構成され、同じプロセスで形成される。

【0014】

リセットトランジスタ42のゲートには、第1制御線10を介してリセット信号RESが供給される。リセットトランジスタ42のドレインは電源線20に接続され、そのソースは増幅トランジスタ41のゲートと接続される。電源線20には電圧VRHが供給される。

20

増幅トランジスタ41のドレインは電源線20に接続され、そのソースは選択トランジスタ43のドレインに接続される。選択トランジスタ43のソースは検出線21に接続され、そのゲートには第2制御線11を介して選択信号SELが供給される。

また、増幅トランジスタ41のゲートと第1制御線10との間には、基準容量素子44が設けられている。さらに、静電容量検出素子45の一方の端子は、増幅トランジスタ41のゲートに接続され、その他方の端子には所定電位Vxが供給される。なお、この例において所定電位Vxは共通電位Vcomと異なる固定電位である。したがって、共通電位Vcomを交流駆動して変動させても、それによって増幅トランジスタ41の電位が変動することはなく、画像表示と独立してセンシングを行うことができる。また、表示装置の画像表示の周期と同期してセンシングを実行する必要がないので、必要に応じてセンシングしたり、より長い周期でセンシングを実行することができる。この結果、消費電力を削減することができる。

30

【0015】

次に、センシング回路40の動作を図3～図6を参照して説明する。センシング回路40は、リセット期間Tres、センシング期間Tsen、および読出期間Toutを一単位として動作する。

まず、リセット期間Tresにおいて、リセット信号RESのレベルはVDとなり、リセットトランジスタ41がオン状態となる。このとき、選択信号SELはローレベルであり選択トランジスタ43はオフ状態となる。すると、図4に示すように増幅トランジスタ41のゲートの電位が電源電位VRHにリセットされる。

40

【0016】

次に、リセット期間Tresに続くセンシング期間Tsenでは、リセット信号RESのレベルがVDからGND(=0V)に変化する。すると、図5に示すようにリセットトランジスタ42がオフ状態となる。第1制御線10は基準容量素子44の一方の電極と接続されているので、基準容量素子44はカップリング容量として機能し、リセット信号RESのレベルが変化すると増幅トランジスタ41のゲート電位が変化する。

【0017】

50

ここで、基準容量素子 44 の容量値を C_r 、静電容量検出素子 45 の容量値を C_s 、第 1 制御線 10 の電位変化を $V_{gate} (= V_D)$ とすれば、増幅トランジスタ 41 のゲート電位の変化分 V は、以下に示す式 (1) で与えられる。但し、寄生容量は無視する。

$$V = V_{gate} \cdot C_r / (C_r + C_s) \dots \dots (1)$$

式 (1) から、静電容量検出素子 45 の容量値 C_s が大きければ容量カップリングによる変化分 V は小さく、逆に容量値 C_s が小さければ変化分 V は大きい。したがって、静電容量検出素子 45 の容量変化をゲート電位に反映させることができる。

【0018】

次に、読出期間 T_{out} では、選択信号 SEL がローレベルからハイレベルに変化する。すると、図 6 に示すように選択トランジスタ 43 がオン状態となる。これによって、増幅トランジスタ 41 のゲート電位に応じた検出電流 I_{det} が検出線 21 に流れる。

10

ところで、読出期間 T_{out} において、選択トランジスタ 43 を確実にオン状態とするためには、読出期間 T_{out} に先立って、検出線 21 の電位をプリチャージ電位 V_{pre} にプリチャージすることが好ましい。この例では、図 3 に示すように、リセット期間 T_{res} およびセンシング期間 T_{sen} をプリチャージ期間 T_{pre} とし、当該期間において検出線 21 にプリチャージ電位 V_{pre} を供給している。

【0019】

ここで、静電容量検出素子 45 による静電容量の変化を図 7 を参照して説明する。静電容量検出素子 45 は図 7 に示すように第 1 電極 45a と第 2 電極 45b との間に液晶 35 を挟持して構成される。人の指が触れない状態では、同図 (A) に示すように第 1 電極 45a と第 2 電極 45b とが平行であるが、指で液晶表示装置 500 を押すと、第 2 電極 45b が撓み、第 1 電極 45a と第 2 電極 45b の距離が短くなる。このため、人が指で液晶表示装置 500 を押すと、静電容量検出素子 45 の容量値 C_s が大きくなる。このようにして、静電容量の変化が検出される。

20

【0020】

また、この例の基準容量素子 44 は一方の電極として半導体層 47 を用い、他方の電極としてゲート配線 48 を用い、それらの間にゲート酸化膜 49 を挟持して構成される。なお、半導体層 47、ゲート配線 48、およびゲート酸化膜 49 は、他のトランジスタ 41 や 42 と同一のプロセスによって形成される。したがって、基準容量素子 44 を形成するために特別なプロセスは不要であり、製造コストを削減することができる。

30

【0021】

ところで、基準容量素子 44 は、第 1 制御線 10 と増幅トランジスタ 41 のゲートの間に設ければよい。リセットトランジスタ 42 のゲート・ドレイン間およびゲート・ソース間には、その構造に起因する寄生容量が付随する。そこで、図 8 に示すセンシング回路 40' のように、リセットトランジスタ 42 の寄生容量を基準容量素子 44 として用いてもよい。この場合には、図 7 に示すように基準容量素子 44 を作り込まなくてもよいので、構造をより一層、簡素化することができる。

【0022】

また、上述した実施形態では、共通電位 V_{com} と異なる固定電位を所定電位 V_x としたが、これを變形し、共通電位 V_{com} を所定電位 V_x としてもよい。つまり、第 2 電極 45b と対向電極 (共通電極) 36 とが電氣的に接続された形態としてもよい。この形態は、共通電位 V_{com} を変化させる形態 (コモン変調駆動) であって、少なくともセンシング期間 T_{sen} には共通電位 V_{com} が固定電位となる形態であってもよい。これらの形態において、第 2 電極 45b が電氣的に接続される共通電極として、FFS (Fringe Field Switching) 方式や IPS (In-Plane Switching) 方式等の横電界モードで液晶を駆動する液晶表示装置における共通電極を採用した形態としてもよい。この形態では、画素電極と共通電極との間で生じる電界 (横電界) が液晶に加わる。

40

【0023】

図 9 は、FFS 方式の形態の構造例を示す断面図である。ただし、増幅トランジスタおよび基準容量素子については図示を省略してある。この例のように、FFS 方式の形態で

50

は、画素電極 8 1 と共通電極 8 2 は別々の層に形成され、液晶 3 5 は、画素電極 8 1 を含む層と共通電極 8 2 を含む層との間の領域 8 3 とは異なる領域に配置される。領域 8 3 は、第 1 電極 (容量性電極) 9 1 a を含む層と第 2 電極 9 1 b を含む層との間の領域でもある。第 1 電極 9 1 a はリセットトランジスタ 9 4 のソース 9 4 s (すなわち増幅トランジスタのゲート) に接続されている。

【 0 0 2 4 】

この例では、画素電極 8 1 にはカラーフィルタ 9 2 が、第 1 電極 9 1 a にはブラックマトリクス 9 3 が重なっている。ブラックマトリクス 9 3 を用いるのはセンシング回路からの不要な光を遮断するためである。この例でも、人が指で液晶表示装置 5 0 1 を押すと、静電容量検出素子 9 1 の容量値 C_s が変化するため、静電容量の変化を検出することができる。なお、IPS 方式の形態では、画素電極と共通電極は同一の層に形成され、液晶 3 5 は、この層とは異なる層に含まれることとなる。

10

【 0 0 2 5 】

また、上述した実施形態では、センシング回路 4 0 を駆動するために、駆動回路 3 0 0 を設けたが、画像表示と同期してセンシングを実行することを許容するのであれば、図 1 0 に示すようにセンシング回路 4 0 に供給する選択信号 SEL およびリセット信号 RES を Y ドライバ 1 0 1 で生成する構成としてもよい (液晶表示装置 5 0 1)。この構成を得るには、Y ドライバ 1 0 0 に含まれるシフトレジスタの段数を 1 段増やして Y ドライバ 1 0 1 とし、初段または最終段から出力されるシフト信号に基づいて、選択信号 SEL およびリセット信号 RES を生成するようにすればよい。

20

【 0 0 2 6 】

図 1 1 は、液晶表示装置 5 0 1 の回路図である。ただし、X ドライバ 2 0 0 については図示を省略してある。液晶表示装置 5 0 1 は、センサ用 X ドライバ 3 0 1 と、Y ドライバ 1 0 1 と、表示領域 A に配置された $N - 1$ 行 L 列の画素回路 P と、センシング領域 B 1 または B 2 に配置された $N - 1 + L$ 個のセンシング回路 4 0 とを備える。センシング領域 B 1 では L 個のセンシング回路 4 0 が行方向 (N 行目) に並んでおり、センシング領域 B 2 では残る $N - 1$ 個のセンシング回路 4 0 が列方向 ($L + 1$ 列目) に並んでいる。以降の説明では、画素回路 P およびセンシング回路 4 0 の総称として「単位回路」を用いる。

【 0 0 2 7 】

センサ用 X ドライバ 3 0 1 は、センシング領域 B 1 を挟んで表示領域 A と対向する位置に設けられており、 L 本の第 2 制御線 1 1 の各々に選択信号 sel を供給する。Y ドライバ 1 0 1 は、表示領域 A を挟んでセンシング領域 B 2 と対向する位置に設けられており、液晶表示装置 5 0 0 における走査信号と同一のパルスを順次シフトして、 N 本の走査線 3 0 の各々には走査信号として、 $N - 1$ 本の第 1 制御線 1 0 の各々にはリセット信号として供給する。つまり、画素回路 P およびセンシング回路 4 0 は、同じシフトパルスにより動作する。

30

【 0 0 2 8 】

また、データ線 3 1 と N 本目 (センシング領域 B 1 の L 個のセンシング回路 4 0 用) の走査線 3 0 は、互いに交差しないように配置されている。また、センシング領域 B 2 の $N - 1$ 個のセンシング回路 4 0 用の検出線 2 1 と、センシング領域 B 1 の L 個のセンシング回路 4 0 用の検出線 2 2 は、いずれも、走査線 3 0 と交差しないように配置されている。

40

【 0 0 2 9 】

N 行目の単位回路 (L 個のセンシング回路 4 0) の各々では、走査線 3 0 がリセットトランジスタ 4 2 のゲートおよび基準容量素子 4 4 の一方の電極と接続され、第 2 制御線 1 1 が選択トランジスタ 4 3 のゲートと接続され、 N 行目の単位回路に共通の検出線 2 2 が選択トランジスタ 4 3 のソースと接続されている。なお、液晶表示装置 5 0 1 では、検出線 2 2 に対してプリチャージは行われない。

【 0 0 3 0 】

一方、 $L + 1$ 列目の単位回路 ($N - 1$ 個のセンシング回路 4 0) の各々では、同一行の単位回路に共通の走査線 3 0 が選択トランジスタ 4 3 のゲートと接続され、同一行の単位

50

回路に共通の第1制御線10がリセットトランジスタ42のゲートと基準容量素子44の一方の電極とに接続され、L+1列目の単位回路に共通の検出線21が選択トランジスタ43のソースと接続されている。つまり、N-1個のセンシング回路40は、画素回路Pと同じ選択信号SELにより選択される。なお、液晶表示装置501でも、検出線21の電位はプリチャージ電位Vpreにプリチャージされる。

【0031】

次に、液晶表示装置501の動作を、図12を参照して説明する。図に示すように、n行目の画素回路Pに対してデータ信号(DATA)が供給される1水平走査期間(1H)では、選択信号SEL[1]~[N]のうち選択信号SEL[n]のみがハイレベルとなり、次の1水平走査期間では、選択信号SEL[1]~[N]のうち選択信号SEL[n+1]のみがハイレベルとなる。つまり、選択信号SEL[1]~[N]のレベルは、1水平走査期間を単位として巡回的かつ排他的にハイレベルとなる。

10

【0032】

また、図に示すように、n行目の画素回路Pに対してデータ信号(DATA)が供給される1水平走査期間(1H)では、リセット信号RES[1]~[N-1]のうちリセット信号RES[n+2]のみのレベルがVDとなり、その直前の1水平走査期間では、リセット信号RES[1]~[N-1]のうちリセット信号RES[n+1]のみのレベルがVDとなり、その直前の1水平走査期間では、リセット信号RES[1]~[N-1]のうちリセット信号RES[n]のみのレベルがVDとなる。つまり、リセット信号RES[1]~[N-1]のレベルは、1水平走査期間を単位として巡回的かつ排他的にVDとなる。

20

【0033】

図に示すように、n本目の走査線30に供給される選択信号SEL[n]と、n+2本目の走査線30に供給されるリセット信号RES[n+2]は、同一となる。ただし、リセット信号RES[N]は存在せず、選択信号SEL[N-1]はリセット信号RES[1]と、選択信号SEL[N]はリセット信号RES[2]と同一となる。したがって、リセット信号RES[N-1]のレベルがVDとなる1水平走査期間の次の1水平走査期間(リセット信号RES[1]のレベルがVDとなる1水平走査期間の直前の1水平走査期間)では、いずれのリセット信号RESのレベルもVDとならず、この期間においてリセット期間Tresを迎えるセンシング回路40は、L+1列目の単位回路に含まれていない。

30

【0034】

以上より明らかのように、L+1列目の単位回路(N-1個のセンシング回路40)は、1水平走査期間を単位として巡回的かつ排他的にリセット期間Tresを迎え、N行目の単位回路(L個のセンシング回路40)は、選択信号SEL[N]がローレベルとなるとリセット期間Tresを迎える。

【0035】

n行L+1列目の単位回路(センシング回路40)は、リセット信号RES[n]がハイレベルからローレベルに変化するとセンシング期間Tsenを迎え、選択信号SEL[n]がローレベルからハイレベルに変化すると読出期間Toutを迎える。つまり、L+1列目の単位回路(N-1個のセンシング回路40)は、1水平走査期間を単位として巡回的かつ排他的にセンシング期間Tsenおよび読出期間Toutを迎える。各期間におけるセンシング回路40の動作は前述の通りである。よって、検出線21には、N-1個のセンシング回路40からの検出電流Idet(Vs)が1水平走査期間を単位として巡回的かつ排他的に流れる。なお、N-1個のセンシング回路40の各々のためのプリチャージ期間Tpreは、当該センシング回路40のための読出期間Toutの前の期間であって、N-1個のセンシング回路40のうち当該センシング回路40の直前に読出期間Toutを迎えるセンシング回路40のための読出期間Toutの後の期間である。

40

【0036】

一方、図に示すように、選択信号SEL[N]がハイレベルの期間では、1水平走査期

50

間を L 等分した期間を1単位期間としたとき、ある1単位期間(1h)では選択信号 $sel[1] \sim [L]$ のうち選択信号 $sel[m]$ のみがハイレベルとなったとすると、次の1単位期間では選択信号 $sel[1] \sim [L]$ のうち選択信号 $sel[m+1]$ のみがハイレベルとなる。つまり、 N 行目の単位回路(L 個のセンシング回路40)は、選択信号 $SEL[N]$ がハイレベルとなるとセンシング期間 T_{sen} を迎え、選択信号 $SEL[N]$ がハイレベルの期間において、1単位期間を単位として排他的に読出期間 T_{out} を迎える。各期間におけるセンシング回路40の動作は前述の通りであるから、検出線22には、選択信号 $SEL[N]$ がハイレベルの期間において、 L 個のセンシング回路40からの検出電流 $I_{det}(Vs)$ が1単位期間を単位として排他的に流れる。

【0037】

なお、液晶表示装置501を変形し、センシング領域B2をYドライバ101と表示領域Aとの間に配置した形態としてもよいし、センシング領域B1をXドライバ200と表示領域Aとの間に配置した形態としてもよい。後者の場合、Xドライバ200に代えて、Xドライバ200およびセンサ用Xドライバ301の機能を備えたXドライバを採用するのが好ましい。

【0038】

次に、センシング回路40と表示領域Aに表示される画像の関係について、図13を参照して説明する。この例では、表示領域Aの端部の内側の個別領域Q1およびQ2にメニューボタンが表示されるようになっている。ユーザーはメニューボタンを押下げることによって、装置に対して指示を入力することができる。個別領域Q1はセンシング回路40が配置されるセンシング領域B1に近接して配置される。ここで、ユーザーが個別領域Q1を指で押すと、その周りの部分がへこむので、これと連動して、センシング領域B1のセンシング回路40に形成された静電容量検出素子45の容量値 C_s が変化する。したがって、ユーザーがどの個別領域Q1を指でふれたかを検知することができる。

【0039】

センシング回路40を表示領域Aの内部に形成すると、開口率が低下するが、センシング領域B1およびB2に形成すれば、そのような不都合はない。もちろん、開口率の低下を許容するのであれば、センシング回路40を表示領域Aの内部に形成してもよい。また、センシング回路40が形成されるセンシング領域B1およびB2は、表示領域Aの端部に沿って形成されており、静電容量検出素子45はセルギャップのギャップ長が変化する

【0040】

図14にセンシング回路40が配置される他の態様を説明する。図14(A)は、表示領域Aの下辺に沿ってセンシング領域B1が形成され、そこにセンシング回路40が配置される。この場合、センシング領域B1が配置される下辺と対向する上辺に沿って、Xドライバ200を配置することが好ましい。このようにXドライバ200を配置すると、センシング回路40を横切ってデータ線31を配置する必要がないので、配線レイアウトを簡素化することが可能となる。

【0041】

また、図14(B)に示すように表示領域Aの上辺に沿ってセンシング領域B3を形成し、表示領域Aの下辺に沿ってセンシング領域B1を形成してもよい。また、図14(C)に示すように、表示領域Aの下辺、右辺、および上辺に沿ってセンシング領域B1、B2およびB3を各々配置してもよい。さらに、図14(D)に示すように、表示領域Aの四辺に沿ってセンシング領域B1、B2、B3およびB4を各々配置してもよい。

【0042】

< 2. 応用例 >

次に、本発明に係る液晶表示装置を利用した電子機器について説明する。図15は、液晶表示装置500又は501を表示部として採用したモバイル型のパーソナルコンピュータの構成を示す斜視図である。パーソナルコンピュータ2000は、表示部としての液晶

10

20

30

40

50

表示装置 500 又は 501 と本体部 2010 とを備える。本体部 2010 には、電源スイッチ 2001 およびキーボード 2002 が設けられている。液晶表示装置 500 又は 501 にはメニューボタン 2020、2030、および 2040 が表示される。これらのメニューボタンには各種のプログラムを割り当てることができる。例えば、メニューボタン 2020 には電子メールを割り当て、メニューボタン 2030 にはブラウザを割り当て、メニューボタン 2040 には描画ソフトを割り当てることができる。ユーザーはキーボード 2002 を操作しなくても、メニューボタンに触れるだけで、所望のソフトを起動することが可能となる。

【0043】

図 16 に、実施形態に係る液晶表示装置 500 又は 501 を適用した携帯電話機の構成を示す。携帯電話機 3000 は、複数の操作ボタン 3001 およびスクロールボタン 3002、ならびに表示部としての液晶表示装置 500 又は 501 を備える。スクロールボタン 3002 を操作することによって、液晶表示装置 500 又は 501 に表示される画面がスクロールされる。液晶表示装置 500 又は 501 にはメニューボタン 3010 および 3020 が表示される。例えば、メニューボタン 3010 をユーザーが触れると電話帳が表示され、メニューボタン 3020 をユーザーが触れるとこの携帯電話機の電話番号が表示される。

10

【0044】

図 17 に、実施形態に係る液晶表示装置 500 又は 501 を適用した携帯情報端末 (PDA: Personal Digital Assistants) の構成を示す。情報携帯端末 4000 は、複数の操作ボタン 4001 および電源スイッチ 4002、ならびに表示部としての液晶表示装置 500 又は 501 を備える。電源スイッチ 4002 を操作すると、メニューボタン 4010 および 4020 が表示される。メニューボタン 4010 を押すと住所録が表示され、メニューボタン 4020 を押すとスケジュール帳が表示される。

20

【0045】

なお、本発明に係る電気光学装置が適用される電子機器としては、図 15 から図 17 に示したもののほか、デジタルスチルカメラ、テレビ、ビデオカメラ、カーナビゲーション装置、電子手帳、電子ペーパー、電卓、ワードプロセッサ、ワークステーション、テレビ電話、スキャナ、複写機、ビデオプレーヤ、タッチパネルを備えた機器等などが挙げられる。

30

【0046】

なお、上述したセンシング回路 40 は、表示領域 A の画素回路 P が形成される同一の平面上に形成されたが、表示領域 A の上に別の基板として形成し、両者を張り合わせて用いてもよい。また、表示領域 A の内部にセンシング回路 40 を設けてもよい。これらの場合でも、第 1 制御線 10 によって基準容量素子 44 の一方の電極に電位を供給する配線と、リセットトランジスタ 42 のゲートにリセット信号 RES を供給する配線とを兼用することによる配線数の低減効果は損なわれることはない。

【図面の簡単な説明】

【0047】

【図 1】本発明の実施形態に係る液晶表示装置の構成を示すブロック図である。

40

【図 2】センシング回路の構成を示す回路図である。

【図 3】センシング回路の動作を示すタイミングチャートである。

【図 4】リセット期間におけるセンシング回路の動作を示す説明図である。

【図 5】センシング期間におけるセンシング回路の動作を示す説明図である。

【図 6】読出期間におけるセンシング回路の動作を示す説明図である。

【図 7】静電容量検出素子の構造を示す断面図である。

【図 8】センシング回路の他の例を示す回路図である。

【図 9】FFS 方式の形態の構造例を示す断面図である。

【図 10】液晶表示装置の他の構成例を示すブロック図である。

【図 11】他の構成例の回路図である。

50

【図12】他の構成例の動作を示すタイミングチャートである。

【図13】センシング回路と表示領域に表示される画像の関係について説明するための説明図である。

【図14】センシング回路と表示領域に表示される画像の他の関係について説明するための説明図である。

【図15】本発明に係る電子機器の具体的な形態を示す斜視図である。

【図16】本発明に係る電子機器の具体的な形態を示す斜視図である。

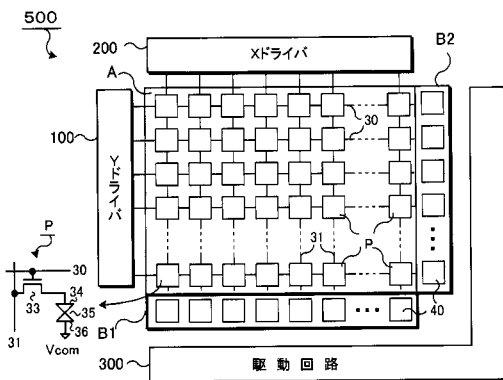
【図17】本発明に係る電子機器の具体的な形態を示す斜視図である。

【符号の説明】

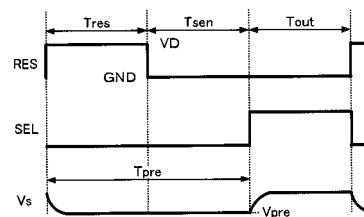
【0048】

500, 501.....液晶表示装置、A.....表示領域、B1~B4.....センシング領域、Q1~Q4.....個別領域、40, 40'.....センシング回路、41.....増幅トランジスタ、42, 94.....リセットトランジスタ、43.....選択トランジスタ、44.....基準容量素子、45, 91.....静電容量検出素子、RES.....リセット信号、SEL.....選択信号、10.....第1制御線、11.....第2制御線、20.....電源線、21, 22.....検出線、Tres.....リセット期間、Tsen.....センシング期間、Tout.....読出期間、Tpre.....プリチャージ期間。

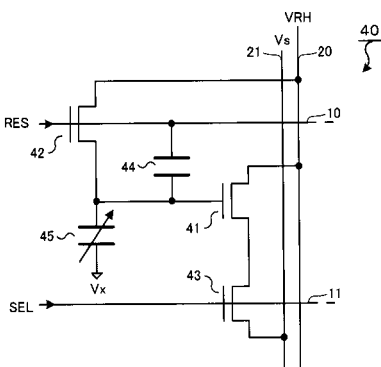
【図1】



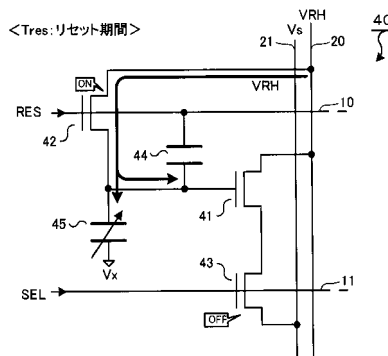
【図3】



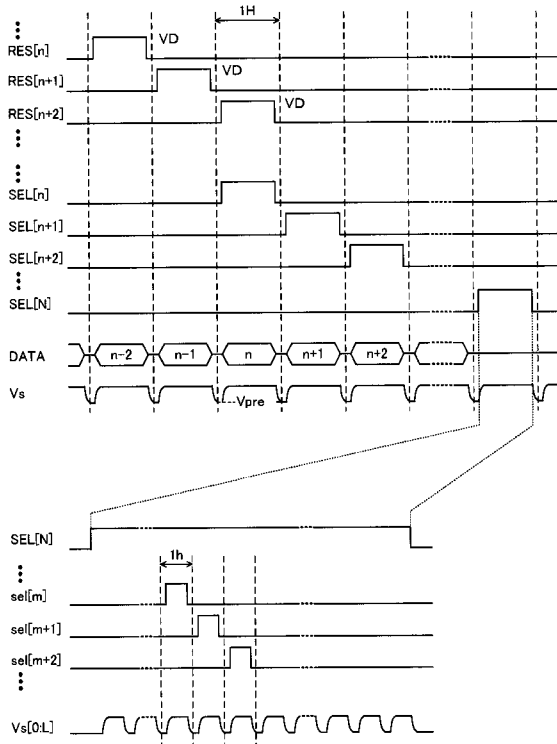
【図2】



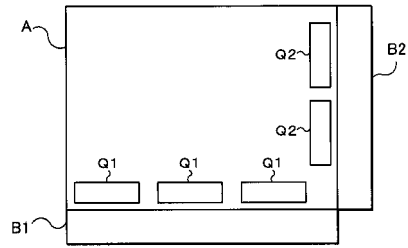
【図4】



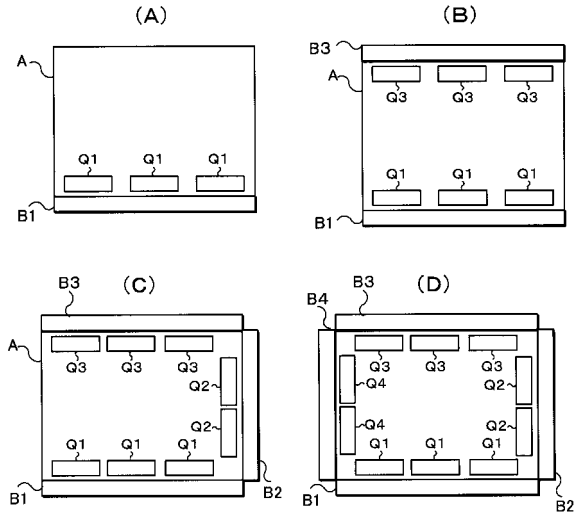
【 図 1 2 】



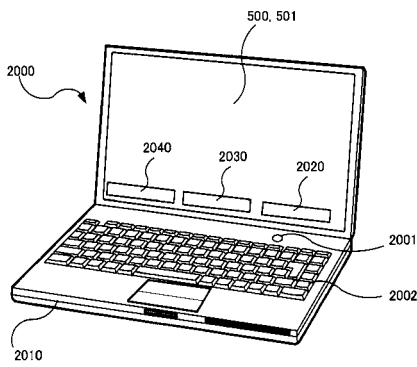
【 図 1 3 】



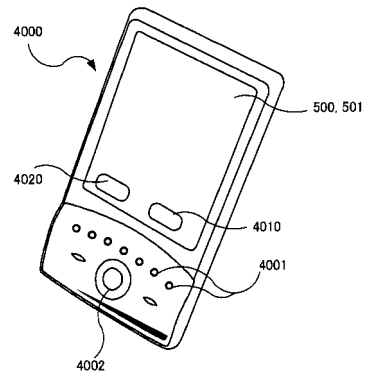
【 図 1 4 】



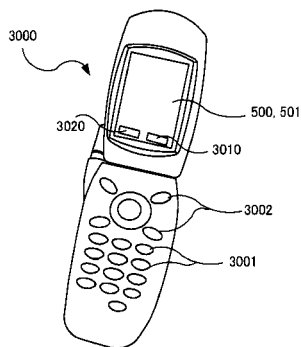
【 図 1 5 】



【 図 1 7 】



【 図 1 6 】



フロントページの続き

| | | | | | |
|----------------|--------------|------------------|---------|-------|---------|
| (51)Int.Cl. | | | F I | | |
| G 0 2 F | 1/133 | (2006.01) | G 0 9 G | 3/20 | 6 2 1 A |
| G 0 6 F | 3/044 | (2006.01) | G 0 9 G | 3/20 | 6 1 1 A |
| | | | G 0 9 F | 9/30 | 3 4 9 Z |
| | | | G 0 9 F | 9/00 | 3 6 6 A |
| | | | G 0 2 F | 1/133 | 5 5 0 |
| | | | G 0 6 F | 3/041 | 3 3 0 D |
| | | | G 0 6 F | 3/044 | E |

- (56)参考文献 特開2007-048275(JP,A)
 特開2007-041602(JP,A)
 特開2002-287887(JP,A)
 特開2001-042296(JP,A)
 特開2009-157916(JP,A)
 特開2002-287900(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 6 F 3 / 0 4 1
 G 0 6 F 3 / 0 4 4
 G 0 2 F 1 / 1 3 3
 G 0 9 F 9 / 0 0
 G 0 9 F 9 / 3 0
 G 0 9 G 3 / 2 0
 G 0 9 G 3 / 3 6