

PCT

- 〔続葉有〕

(57) 要約: 本発明は、シール材の内側と外側とで基板間の距離を均一化することによって、セル厚ムラが生じず、表示領域全体で表示の均質化を図ることができる液晶表示用パネル及びそれを備える液晶表示装置を提供する。本発明は、薄膜トランジスタ基板とそれに対向する対向基板がシール材で貼り合わされ、該シール材で囲まれた領域の内側に液晶層が挟持された液晶表示用パネルであって、該液晶表示用パネルは、シール材で囲まれた領域の内側及び外側にスペーサーが配置され、該薄膜トランジスタ基板は、スペーサーと重畳する領域に配置されたパネル構成部材の厚みが、シール材で囲まれた領域の内側と外側とで実質的に等しい液晶表示用パネル。



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：液晶表示用パネル及び液晶表示装置

技術分野

[0001] 本発明は、液晶表示用パネル及び液晶表示装置に関する。より詳しくは、外部接続端子部に外部部品を実装する液晶表示装置に好適に用いることができる液晶表示用パネル及び液晶表示装置に関するものである。

背景技術

[0002] 近年の情報化社会において、液晶表示装置、有機エレクトロルミネセンス表示装置等の表示装置の需要は高まっており、様々な分野において使用されている。このような表示装置の中でも、液晶表示装置は、薄型かつ低消費電力の表示装置であるため、パーソナルコンピュータ等のOA機器、電子手帳や携帯電話機等の携帯情報端末機器、カメラ一体型VTRのモニタ等の製品に広く用いられており、多様化した情報化社会に適合するための要求を満たすべく、盛んに開発が行われている。

[0003] 液晶表示用パネルは、通常、二枚の基板をシール材で貼り合わせた構造を有し、その表示品位を優れたものとするためには、表示領域のセル厚を一定に保つことが重要である。そのため、表示領域にスペーサーを配置することでセル厚を制御する方法が一般的に用いられているが、更に表示品位を優れたものとするためには改善の余地が残っていた。

[0004] また、液晶表示用パネルでは、一方の基板に外部と接続するための端子を設け、その端子に外付け部材を異方性導電膜によって接続する形態が適用されている。外付け部材としては、例えば、フレキシブルプリント基板（FPC：Flexible Printed Circuits）やCOG（Chip on Glass）が挙げられる。

[0005] 例えば、従来の液晶表示装置は、図11で示されるように、表示領域において、基板520上に、ソース電極511、ドレイン電極512、ゲート電極513、アモルファスシリコン膜514、オーミックコンタクト層515及

びゲート絶縁膜 516 を含む薄膜トランジスタを備え、更に、該薄膜トランジスタ上に形成された有機絶縁膜 519 及び反射電極 517 を備える。そして、端子と COG 等の外付け部材とが接続される周辺領域においては、図 12 で示されるように、有機絶縁膜 519 に開口部を形成し、該開口部に導電膜 518a、518b 及び 518c によって構成されるパッド 518 を形成し、パッド 518 と COG のバンプ 522 とを異方性導電膜に含まれる導電粒子 521 により接続する形態であった。このような形態においては、パッド 518 部分と有機絶縁膜 516 との段差によって、開口部の内部で、パッド 518 とバンプ 522 とが連結せず、不良が発生しやすかった。その結果、液晶表示装置が動作しなくなったり、誤動作を引き起こすおそれがあった。

[0006] そこで、このようなことを防止するため、基板の中央部である素子領域にスイッチング素子として薄膜トランジスタを含む画素を形成し、基板の外郭部であるパッド領域にゲート入力パッド及びデータ入力パッドを形成し、薄膜トランジスタ及びパッドが形成された基板の全面に有機絶縁膜を形成し、前記有機絶縁膜を露光及び現像して有機絶縁膜の上部には反射電極に屈曲を形成するための凹凸構造を形成し、前記パッドの上面と前記パッドに隣接する部分には他の部分に比べて小さい段差を有するように有機絶縁膜を形成する技術が開示されている（例えば、特許文献 1 参照。）。

[0007] また、液晶表示装置の基板は表示領域から非表示領域に延長された信号ラインを有し、その端部に外部回路と表示領域の回路を電氣的に連結するために複数の端子が具備され、端子を覆う平坦な保護膜が形成され、保護膜上に前記端子と連結されるパッドが形成され、複数のパッドの各々はコンタクト領域と平坦な接触領域を有し、各パッドは前記コンタクト領域で前記保護膜に形成されたパッドコンタクトホールを通じて下部に形成された対応端子とコンタクトされ、前記各パッドは、平坦な接触領域で異方性導電樹脂を通じて外部回路端子と圧着によって電氣的に接触される技術が開示されている（例えば、特許文献 2 参照。）。

先行技術文献

特許文献

[0008] 特許文献1：特開2002-229058号公報（第1～2頁）

特許文献2：特開2002-244151号公報（第1～2頁）

発明の概要

発明が解決しようとする課題

[0009] 本発明は、上記現状に鑑みてなされたものであり、セル厚ムラを抑制し、表示領域全体で表示の均質化を図ることができる液晶表示用パネル及びそれを備える液晶表示装置を提供することを目的とするものである。

課題を解決するための手段

[0010] 本発明者は、液晶表示装置のセル厚ムラを抑制し、表示品位を改善するための技術について種々検討したところ、シール材により囲まれた内側と外側との基板間距離（一对の基板間の距離）に着目し、スペーサーを表示領域とパッド（外部接続端子）が配置された領域（端子領域）との両方に設けることを思料した。しかしながら、上述したように、外部接続端子の周辺部の段差をなくすように有機絶縁膜を除去した形態では、液晶表示用パネルを構成する部材（パネル構成部材）の高さが、シール材の内側と外側とで異なる。また、端子領域のパネル構成部材の高さが、表示領域のパネル構成部材の高さと異なる。そのため、シール材の内側と外側とで、基板間距離に相違が生じ、表示ムラを引き起こすことを見いだした。そこで、シール材で囲まれた領域の内側及び外側にスペーサーを配置し、薄膜トランジスタ基板のスペーサーと重畳する領域に配置されたパネル構成部材の厚みが、シール材で囲まれた領域の内側と外側とで実質的に等しい液晶表示用パネルとすることで、セル厚ムラにより生じる表示ムラを抑制し、表示領域全面で均一な表示を行うことができることを見だし、上記課題をみごとに解決することができることに想到し、本発明に到達したものである。

[0011] すなわち、本発明は、薄膜トランジスタ基板とそれ（薄膜トランジスタ基板

）に対向する対向基板がシール材で貼り合わされ、該シール材で囲まれた領域の内側に液晶層が挟持された液晶表示用パネルであって、該液晶表示用パネルは、シール材で囲まれた領域の内側及び外側にスペーサーが配置され、上記薄膜トランジスタ基板は、スペーサーと重畳する領域に配置されたパネル構成部材の厚みが、シール材で囲まれた領域の内側と外側とで実質的に等しい液晶表示用パネルである。

以下に本発明を詳述する。

[0012] 本発明の液晶表示用パネルは、薄膜トランジスタ（TFT：Thin Film Transister）基板とそれに対向する対向基板がシール材で貼り合わされ、該シール材で囲まれた領域の内側に液晶層が挟持されたものである。上記TFT基板は、ガラス基板等の基板上に、TFT、外部接続端子等を含むパネル構成部材を備える基板である。TFT基板の好ましい形態としては、例えば、シール材で囲まれた領域の内側に表示領域を有し、外側に外部接続端子が配置された端子領域を有する形態が挙げられる。また、上記対向基板としては、例えば、ガラス基板上にカラーフィルタ等を備えるカラーフィルタ（CF：Color Filter）基板が挙げられるが、それに限定されるものではない。

[0013] 上記シール材は、表示領域を囲んで配置されるものであり、通常、TFT基板及び対向基板の外縁部に配置され、2枚の基板を貼り合わせるものである。そして、シール材によって貼り合わされた一对の基板の間には液晶材料が封入され、シール材よりも内側に表示領域が形成される。

[0014] 上記液晶表示用パネルは、シール材で囲まれた領域の内側及び外側にスペーサーが配置されたものである。このように、上記スペーサーは、シール材で囲まれた領域と、シール材の外側との両方に配置される。上記スペーサーは、一对の基板間の距離（基板間距離）を均一化するために用いられる。上記スペーサーの種類は特に限定されず、ビーズ等の粒子状スペーサーであってもよいし、柱状スペーサーであってもよい。上記柱状スペーサーは、例えば、硬化性樹脂等の樹脂をパターン形成することによって成型される。なかで

も、上記スペーサーとしては、光硬化性樹脂から形成されるフォトスペーサーや、スペーサー用のビーズが好ましく用いられる。上記スペーサーは、TFT基板上に設けられていてもよいし、対向基板上に設けられていてもよい。また、上記スペーサーの高さ（厚み）は特に限定されない。ただし、上記スペーサーは、通常、液晶層の厚みを均一にするために用いられる。そのため、上記スペーサーの高さは、通常は、液晶層の厚みと略同等であることが好ましい。平面視したときのスペーサーの面積は、液晶表示用パネルのサイズや画素のサイズによって適宜調整されればよいが、 $10 \sim 5000 \mu\text{m}^2$ の面積であることが好ましい。

[0015] 上記TFT基板は、シール材で囲まれた領域の内側及び外側にパネル構成部材が配置されたものである。このように、上記パネル構成部材は、シール材で囲まれた領域と、シール材の外側との両方に配置される。上記パネル構成部材の形態としては、特に限定されるものではなく、種々の形態が挙げられる。シール材で囲まれた領域の内側に配置されるパネル構成部材としては、例えば、ゲート電極、ソース電極、ドレイン電極、ゲート絶縁膜、半導体層等から構成されるTFTや、平坦化膜、層間膜、画素電極、補助容量電極、配向膜等の基板（例えば、ガラス基板）上に形成される部材が挙げられる。また、シール材で囲まれた領域の外側においては、外部からの信号を伝達するための外部接続端子、該外部接続端子に信号を伝達するための配線、平坦化膜等が挙げられる。画素を駆動させるための回路等の回路を実装したフルモノリシック型の液晶表示装置である場合には、ドライバ回路、電源回路、静電気放電（ESD：Electrostatic Discharge）保護回路等の種々の回路を構成する部材が挙げられる。なお、本明細書中で「パネル構成部材」という場合、TFT基板に設けられ、かつ液晶表示用パネルを構成する部材をまとめた集合体を指す。

[0016] 上記薄膜トランジスタ基板は、スペーサーと重畳する領域に配置されたパネル構成部材の厚みが、シール材で囲まれた領域の内側と外側とで実質的に等しいものである。これにより、上記スペーサーと重畳する領域に配置された

パネル構成部材のガラス基板等の基板からの高さが、シール材で囲まれた領域の内側と外側とで実質的に等しくなる。したがって、該内側と外側とで基板間距離を実質的に等しくすることができる。すなわち、該内側と外側とで基板間距離を均一化することができる。これにより、液晶層の厚みにムラが発生するのを抑制でき、表示品位を優れたものとすることができる。例えば、シール材の内側（例えば、表示領域）と外側（例えば、端子領域）との基板間距離が異なる場合には、基板の貼り合わせ時に、この基板間距離のギャップ差によるストレスが発生し、端子領域のシール材近傍でセル厚ムラを生じ、表示品位を劣化させるおそれがある。

[0017] なお、「実質的に等しい」とは、セル厚ムラを抑制して充分に表示品位を改善することができる程度に等しいものであればよいが、例えば、シール材の外側（例えば、端子領域）に配置されたスペーサーと重畳する領域のパネル構成部材の厚みが、シール材の内側に配置されたスペーサーと重畳する領域の厚みに対して、 $\pm 15\%$ 以内、すなわち、 $85 \sim 115\%$ の厚みであるものを含む。この程度の差異であれば、基板間距離の相違による表示ムラを充分に抑制し、優れた表示品位の液晶表示用パネルとすることができる。また、スペーサーと重畳する領域のパネル構成部材の厚みは、シール材の内側と外側とで実質的に等しくない部分があってもよく、例えば、シール材に囲まれる領域の内側と外側とのそれぞれに複数のスペーサーが配置される場合、本発明の液晶表示用パネルは、シール材の内側に配置されたスペーサーの少なくとも一つと重畳する領域のパネル構成部材の厚みが、シール材の外側に配置されたスペーサーの少なくとも一つと重畳する領域のパネル構成部材の厚みと実質的に等しい形態も含むものである。

[0018] 本発明の液晶表示用パネルの構成としては、このような構成要素を必須として形成されるものである限り、その他の構成要素を含んでいても含んでいなくてもよく、特に限定されるものではない。例えば、対向基板（例えば、カラーフィルタ基板）上に配置された部材の合計の高さは、シール材で囲まれた領域の内側と外側とで実質的に等しいことが好ましい。また、反射表示領

域を有する透過反射両用型の液晶表示装置である場合には、反射表示領域に反射膜が配置されていてもよいし、反射表示領域における液晶層の厚みを調整するための部材（例えば、ホワイトカラーフィルタ等）が、透過表示領域における液晶層の厚みの約 $1/2$ の厚みとなるように設けられていてもよい。

本発明の液晶表示用パネルにおける好ましい形態について以下に詳しく説明する。なお、以下に示す各形態は、適宜組み合わせられてもよい。

[0019] 上記薄膜トランジスタ基板は、シール材で囲まれた領域の外側に外部接続端子を備え、かつシール材で囲まれた領域の内側及び外側のスペーサーと重畳する領域に、平坦化膜が配置された構造を有し、該平坦化膜は、外部接続端子が配置された領域の少なくとも一部で除去されていることが好ましい。例えば、上記平坦化膜は、TFT基板の端子領域において、FPCやCOG等と接続される外部接続端子が配置された領域の少なくとも一部が除去され、該外部接続端子が配置されていない領域に残されて配置される。そして、その残した平坦化膜が配置された領域にスペーサーが配置されることによって、基板間距離を均一化することができる。このように、シール材で囲まれた領域の外側で、平坦化膜の一部を除去する形態であっても、スペーサーが配置される領域では、シール材で囲まれる領域の内側と外側とでパネル構成部材の厚みが実質的に等しい。そのため、セル厚ムラが生じることを抑制し、表示品位を向上させることができる。

[0020] 上記平坦化膜は、通常、パネル構成部材を構成する他の部材（例えば、TFTを構成する部材等）よりも厚く形成される。そのため、この平坦化膜がシール材で囲まれた領域の外側のスペーサーと重畳する領域に存在しない場合、パネル構成部材の厚み（ガラス基板等からの高さ）がシール材の内側と外側とで著しく相違することとなり、シール材の内側と外側とで基板間距離が大きく変化する。このため、セル厚ムラが生じ、表示品位が低下するおそれがある。

[0021] スペーサーと重畳する領域に平坦化膜の代わりに他の部材を配置してもよい

が、平坦化膜と同程度の厚みの膜を形成するためには、工程を増加させることとなり、生産性が低下するおそれがある。

[0022] 上記平坦化膜は、画素電極の直下に配置された膜であることが好ましい。例えば、画素電極の直下の構造が大きな凹凸を有するものである場合、その直上に形成された画素電極も該凹凸を反映した形状となるおそれがある。そのような場合、画素電極の凹凸により液晶層の厚みが増加することとなるため、表示品位の劣化を招くおそれがある。そこで、上記平坦化膜を画素電極の直下に配置することによって、該画素電極を平坦なものとすることができ、表示品位を優れたものとすることができる。なお、本明細書中で、「画素電極の直下に配置される」とは、画素電極の下面の少なくとも一部に接して配置されていることを意味する。

[0023] 上記平坦化膜は、パネル構成部材の厚みを均一化するために配置される膜である。平坦化膜を形成する材料は特に限定されず、例えば、有機絶縁材料から形成される有機絶縁膜、メチル含有ポリシロキサン（MSQ）系材料などから形成されるSOG（スピン オン グラス）膜等が挙げられる。また、これらの材料を積層して使用してもよい。平坦化膜を用いることによって、該平坦化膜の下層に配置された部材によって凹凸が形成されている場合にも平坦化膜の上面を平坦なものとすることができる。

[0024] 上記平坦化膜は、厚みが0.5 μm 以上の膜であることが好ましい。通常、TFT基板にTFT等の半導体素子を形成すると、0.5 μm 程度の凹凸が形成される場合がある。この凹凸を平坦化膜によって補償する場合、0.5 μm 以上の厚みを有する平坦化膜であることが好ましい。また、上記平坦化膜は、厚みが4 μm 以下の膜であることが好ましい。4 μm を超える膜であると、例えば、当該膜にコンタクトホールを形成する場合に、その面積が広くなったり、エッチング時間が長くなったりすることがある。また、4 μm を超えると、平坦化膜を感光性材料から形成する場合、塗布時に膜厚のムラが発生したり、露光不足になったりすることがある。

[0025] 上記外部接続端子は、端部が平坦化膜の直下に配置されていることが好まし

い。一般的に、外部接続端子に用いる導電性材料の一つとしてアルミニウムが多く用いられているが、アルミニウムは大気中に曝されていると、水分や酸素により腐食を生じるおそれがある。また、例えば、画素電極を酸化インジウム錫によって形成し、そのエッチングを行う場合、アルミニウムが露出していると、電食反応が生じるおそれがある。そのため、外部接続端子がアルミニウム膜を含む場合は、アルミニウム膜上に腐食しにくい導電膜（例えば、チタン膜等）を配置して、アルミニウム膜が大気中に曝されないようにすることが好ましい形態である。しかしながら、アルミニウム膜上の導電膜とアルミニウム膜とを同一のエッチングによってパターニングすると、アルミニウム膜の上面は腐食されにくい導電膜によって被覆されていたとしても、アルミニウム膜の端部の側面はアルミニウムが露出した形態になる。そこで、この側面を被覆するため、更に導電膜（例えば、画素電極を形成する透明導電膜等）をパターン形成することによって、アルミニウム膜の露出した側面とその上面に配置された導電膜とを被覆して、外部接続端子とする方法が考えられる。しかしながら、通常、透明導電膜は、チタン膜等の導電膜よりも抵抗が高いため、上面に透明導電膜が配置された外部接続端子では、外部と接続する際のコンタクト抵抗が高くなるおそれがある。

[0026] それに対して、外部接続端子の端部が平坦化膜の直下に配置される、すなわち、平坦化膜により外部接続端子の端部が被覆された形態とすることによって、外部接続端子の端部に腐食しやすい導電膜が露出するのを抑制することができ、外部接続端子の腐食を抑制することができる。このような形態は、外部接続端子がアルミニウム等の腐食しやすい導電膜を含む場合に特に好ましい形態である。より詳細には、外部接続端子が、アルミニウム等の腐食しやすい導電膜と、チタン膜や窒化チタンなどのチタン合金膜等の腐食に強い導電膜とを含み、腐食しやすい導電膜の上面が腐食に強い導電膜に被覆されており、かつ腐食しやすい導電膜の側面が腐食に強い導電膜に被覆されていない形態において特に有効である。

[0027] 上記外部接続端子は、透明導電膜を含まないことが好ましい。より詳しくは

、上記外部接続端子は、透明導電膜によって他の導電膜が被覆されていない形態であることが好ましい。上述のように、アルミニウム膜等の腐食しやすい導電膜の端部を平坦化膜の直下に配置することによって、透明導電膜を設けなくとも腐食を抑制することができる。また、通常、透明導電膜は金属膜よりも抵抗率が高いため、これを外部接続端子の表面を構成する導電膜とするとコンタクト抵抗が増加することとなる。それに対して、透明導電膜によって外部接続端子の上層が被覆されていない形態とすることによって、コンタクト抵抗を低減することができる。なお、透明導電膜としては特に限定されず、例えば、酸化インジウム錫膜、酸化インジウム亜鉛膜等が挙げられる。

[0028] 上記薄膜トランジスタ基板の好ましい形態としては、シール材で囲まれた領域の内側に、第一導電膜、第一平坦化膜、第二導電膜、第二平坦化膜がこの順に配置された多層配線構造を有し、上記外部接続端子は、第二導電膜を形成する工程で形成される導電膜を含まない形態が挙げられる。例えば、第二導電膜を形成する導電膜には、モリブデン膜／アルミニウム膜のような構造の積層膜が好ましく用いられる。しかしながら、上層に配置される膜がモリブデン膜のような、チタン膜等と比較して耐水性が低く、腐食しやすい膜である場合には、このモリブデン膜を用いて外部接続端子を形成すると、腐食等によりその信頼性に問題を生じるおそれがある。そこで、外部接続端子が第二導電膜を形成する工程で形成される導電膜を含まない構造とすることにより、第二導電膜材料として比較的腐食しやすい金属材料を用いていたとしても、外部接続端子の特性劣化を抑制することができ、外部接続端子の信頼性を向上することができる。なお、「第二導電膜を形成する工程で形成される導電膜」とは、第二導電膜と同じ成膜工程及びパターニング工程で形成された導電膜であり、好適には、第二導電膜と同じ蒸着工程及びパターニング工程で形成された導電膜である。

[0029] また、上記薄膜トランジスタ基板が上記多層配線構造を有する場合、例えば、第一導電膜と第二導電膜とをそれぞれ配線として用いることによって、第

一導電膜の一部と第二導電膜の一部とを第一平坦化膜を介して重畳させて配置することができる。そのため、配線を配置する領域の面積を小さくすることができる。例えば、第一導電膜は、回路内の薄膜トランジスタのソース配線、ドレイン配線等のローカル配線（局所的に形成された配線）として用いることができる。第二導電膜は、例えば、ドライバや電源回路などの電源配線、信号配線の共通配線等として用いることができる。

[0030] また、第一導電膜の上層をチタン膜とし、この第一導電膜と同じ工程で形成された導電膜を外部接続端子に用い、更に第二導電膜を外部接続端子を構成する膜として用いなくてもよい。これにより、多層配線構造をウェットエッチングにより形成する場合、第一導電膜の上層のチタン膜をエッチングストッパとして使用することができる。なお、この場合、第一導電膜がアルミニウム膜を含んだとしても、第一導電膜端部のアルミニウムは、通常、第一平坦化膜の下層に配置されているため、ウェットエッチング時に同時にエッチングされるのを防止することができる。

[0031] また、上記薄膜トランジスタ基板の好ましい形態としては、シール材で囲まれた領域の内側に、第一導電膜、第一平坦化膜、第二導電膜、第二平坦化膜がこの順に配置された多層配線構造を有し、上記外部接続端子は、第一導電膜を形成する工程で形成される導電膜を含まない形態も挙げられる。例えば、第一導電膜材料として比較的腐食しやすい金属材料を用いており、第二導電膜材料として腐食に強い金属材料を用いている場合には、第一導電膜を形成する工程で形成される導電膜を、外部接続端子が含まないことによって、外部接続端子の腐食を抑制することができる。

[0032] 上記外部接続端子は、外部（例えば、FPC等の外付け部材）からの電力及び／又は信号を薄膜トランジスタ基板に設けられた配線に伝達するために用いられる端子又は薄膜トランジスタ基板からの信号を外部に伝達するために用いられる端子であり、導電性を有するものである。外部接続端子の構成は特に限定されず、例えば、単層の導電膜からなる単層膜でもよいし、複数の導電膜が積層された積層膜等であってもよい。

- [0033] 上記外部接続端子は、シール材で囲まれた領域の外側にある端子領域に設けられることとなり、また、該端子領域には平坦化膜が配置されることとなる。外部接続端子は外付け部材と接続されるものであるため、上記薄膜トランジスタ基板は、外部接続端子の周辺の段差により、外部接続端子及び外付け部材の間で接触不良が生じないように平坦化膜が配置されている形態が好ましい。このような形態とするためには、平坦化膜が、例えば、外部接続端子の近傍（外部接続端子が配置された領域及びその周囲）では、COGの bumps、FPCの外部接続配線等の外付け部材の端子の面積（平面視したときの面積）に対して、10%以上広い面積を除去された形態であることが好ましい。より好ましくは、20%以上広い面積を除去された形態である。このようにすることで、外部接続端子及び外付け部材の間で接触不良が発生するのを抑制することができる。すなわち、両者間での連結安定性を改善することができ、製造歩留りを改善できるとともに、信頼性に優れた液晶表示装置を実現することができる。
- [0034] 上記外部接続端子は、異方性導電膜によって外付け部材と接続されるものであることが好ましい。上記異方性導電膜は、面外方向（基板平面に対して法線方向）には導電性を有するが、面内方向（基板平面方向）には導電性を有しない膜である。これにより、外付け部材の各端子と各外部接続端子とを1対1に対応させて電氣的に接続することができる。また、異方性導電膜は、外部接続端子と外付け部材とを物理的に接着させるために、接着性を有するものであることが好ましい。このような異方性導電膜としては、絶縁材料中に含まれる導電粒子により、外部接続端子と外付け部材とを導通させるものが好適である。上記導電粒子の形状は、特に限定されるものではなく、立方体状、八面体状等でもよいが、球状が好適である。
- [0035] 上記異方性導電膜に接続される外付け部材としては、特に限定されず、例えば、抵抗器、コンデンサ、コイル、コネクタ、ダイオード、トランジスタ等の電子部品；フレキシブルプリント基板（FPC: Flexible Printed Circuits）、回路素子及び配線を含む集積回路（IC

: Integrated Circuit) が形成されたチップ (COG: Chip On Glass) 又は樹脂フィルム (COF: Chip On film) が挙げられる。また、その他には、プリント配線板 (PWB: Printed Wiring Board)、プリント回路板 (PCB: Printed Circuit Board)、テープキャリアパッケージ (TCP: Tape Carrier Package) が挙げられる。このような外付け部材が異方性導電膜を介して外部接続端子と電氣的に接続されることとなる。上記外付け部材は、外部接続端子と重なる領域に導電性突起物を備えることが好ましい。このような導電性突起物を「外部接続配線」や「バンプ」ともいう。このような導電性突起物が異方性導電膜中の導電粒子を介して外部接続端子と接続されることとなる。

[0036] 本発明はまた、上記液晶表示用パネルを備える液晶表示装置でもある。上述のようにセル厚ムラの発生を抑制することができる液晶表示用パネルを備えることで、優れた表示品位の液晶表示装置とすることができる。液晶表示装置は、液晶表示用パネルに、偏光板等の部材が実装されたものである。

発明の効果

[0037] 本発明の液晶表示用パネルによれば、セル厚ムラを抑制し、表示領域全体で表示の均質化を図ることができるため、より表示品位の高い液晶表示装置とすることができる。

図面の簡単な説明

[0038] [図1]実施形態1に係る液晶表示用パネルを示す断面模式図であり、シール材に囲まれた領域の内側の画素領域を示す。

[図2]実施形態1に係る液晶表示用パネルを示す断面模式図であり、シール材に囲まれた領域の外側の端子領域を示す。

[図3]実施形態1に係る液晶表示用パネルの平面模式図である。

[図4]図3中で点線によって囲まれている領域を拡大した平面模式図である。

[図5]実施形態1に係る液晶表示用パネルを示す断面模式図であり、TFT基板の端子領域において外部接続端子と、フレキシブルプリント基板 (FPC

）とを異方性導電膜によって貼り合わせたときの構造を示す。

[図6]実施形態2に係る液晶表示用パネルを示す断面模式図であり、シール材に囲まれた領域の外側の端子領域を示す。

[図7]実施形態3に係る液晶表示用パネルを示す断面模式図であり、シール材に囲まれた領域の内側の画素領域を示す。

[図8]実施形態3に係る液晶表示用パネルを示す断面模式図であり、シール材に囲まれた領域の外側の端子領域を示す。

[図9]比較形態1に係る液晶表示用パネルを示す断面模式図であり、シール材に囲まれた領域の外側の端子領域を示す。

[図10]比較形態1に係る液晶表示用パネルを示す断面模式図であり、TFT基板の端子領域において外部接続端子と、フレキシブルプリント基板（FPC）とを異方性導電膜によって貼り合わせたときの構造を示す。

[図11]従来の液晶表示用パネルの画素領域を示す断面模式図である。

[図12]従来の液晶表示用パネルの端子領域を示す断面模式図である。

発明を実施するための形態

[0039] 以下に実施形態を掲げ、本発明を図面を参照して更に詳細に説明するが、本発明はこれらの実施形態のみに限定されるものではない。

[0040] （実施形態1）

図1は、実施形態1に係る液晶表示用パネルを示す断面模式図であり、シール材に囲まれた領域の内側の画素領域を示す。図2は、実施形態1に係る液晶表示用パネルを示す断面模式図であり、シール材に囲まれた領域の外側の端子領域を示す。図3は、実施形態1に係る液晶表示用パネルの平面模式図であり、図4は、図3中で点線によって囲まれている領域を拡大した平面模式図である。図5は、実施形態1に係る液晶表示用パネルを示す断面模式図であり、TFT基板の端子領域において外部接続端子と、フレキシブルプリント基板（FPC）とを異方性導電膜によって貼り合わせたときの構造を示す。実施形態1に係る液晶表示用パネルは、TFT、画素電極等が設けられたTFT基板と、カラーフィルタ等が設けられたカラーフィルタ基板とがシ

ール材により貼り合わされた構造を有するものである。

[0041] 通常、液晶表示用パネルを製造する場合、1枚の大型ガラス基板に複数の液晶表示用パネルを形成するための部材を形成し、2枚の大型ガラス基板（例えば、複数のTFT基板を構成する部材が形成された大型ガラス基板と、複数のカラーフィルタ基板を構成する部材が形成された大型ガラス基板）をシール材で貼り合わせた後、各液晶表示用パネルに分断する。

[0042] 図1及び2は、大型ガラス基板を各液晶表示用パネルへ分断する前の形態を示す断面模式図であり、図3～5は、大型ガラス基板を各液晶表示用パネルへ分断した後の形態を示す断面模式図又は平面模式図である。

[0043] まず、表示領域におけるTFT基板の構成について述べる。図1に示すように、基板110上に、厚みが50nmのシリコン酸化膜と厚みが100nmのTEOS膜（酸化シリコン膜）とが積層された下地層111が設けられ、その上には半導体層112a、112b及び112cが島状に設けられている。下地層111、半導体層112a、112b及び112c上には、ゲート絶縁膜となる第一絶縁膜113が設けられている。第一絶縁膜113上には、ゲート配線114b、補助容量電極114a及び114cが設けられている。この補助容量電極114a及び114cは、それぞれ半導体層112a及び112cと重畳して配置され、補助容量を形成する。ゲート配線114b、補助容量電極114a及び114c上には、TEOSからなるキャップ膜、SiNx膜及びTEOS膜が積層された積層層間膜115が形成されている。積層層間膜115上には、ソース・ドレイン配線123が形成されている。ソース・ドレイン配線123は、厚み100nmのチタン膜、厚み350nmのアルミニウム膜及び厚み100nmのチタン膜がこの順に積層された構造である。ソース・ドレイン配線123は、第一絶縁膜113及び積層層間膜115に形成されたコンタクトホールを介して半導体層112bに接続される。これにより、画素のスイッチング素子となるTFTが構成される。ソース・ドレイン配線123上には、有機絶縁膜である平坦化膜116Aが形成されている。平坦化膜116A上には酸化インジウム錫からな

る透明導電膜 117 が配置されている。透明導電膜 117 は、平坦化膜 116 A に形成されたコンタクトホールを介してソース・ドレイン配線 123 のドレイン側と接続されている。透明導電膜 117 は、表示領域において画素電極として機能する。また、平坦化膜 116 A の画素領域 140 内の一部には、凹凸が形成されている。該凹凸が形成された領域には、厚み 50 nm のモリブデン膜、厚み 100 nm のアルミニウム膜及び厚み 30 nm の酸化インジウム亜鉛膜が積層された反射膜 119 が配置されている。画素領域 140 内で反射膜 119 が配置された領域が反射表示領域として機能し、画素領域 140 内で反射膜 119 が配置されていない領域が透過表示領域として機能する。反射膜 119 及び透明導電膜 117 上には配向膜 118 が配置されている。

[0044] 次に、TFT 基板と対向するカラーフィルタ基板について説明する。カラーフィルタ基板の表示領域では、基板 130 上にカラーフィルタ 131 が配置されている。カラーフィルタ 131 上にはオーバーコート層 132 が配置されている。オーバーコート層 132 上の反射表示領域（反射膜 119 が配置された領域に対向する領域）には、厚み 2 μ m のホワイトカラーフィルタ 136 が配置されている。オーバーコート層 132 及びホワイトカラーフィルタ 136 上には、酸化インジウム錫で形成された共通電極 133 が基板全面に配置されている。共通電極 133 上の境界領域（隣接する画素間の境界領域）150 には、高さ 4 μ m のフォトスペーサー 135 が配置されている。共通電極 133 及びフォトスペーサー 135 上には配向膜 134 が配置されている。フォトスペーサー 135 は、配向膜 134 を介して、境界領域 150 において、配向膜 118 と接している。

[0045] 次に、端子領域の TFT 基板の構成について述べる。図 2 は、実施形態 1 に係る液晶表示用パネルを示す断面模式図であり、シール材に囲まれた領域の外側の端子領域を示す。図 2 は、大型ガラス基板を各液晶表示用パネルへ分断する前の形態を示している。また、図 2 は、外部接続端子部分でカラーフィルタ基板と TFT 基板とが対向している形態を示している。

[0046] 図2に示すように、端子領域の基板110上には、表示領域と同様に、下地層111及び第一絶縁膜113がこの順に配置されている。第一絶縁膜113上には、ゲート配線114bと同じ工程でパターン形成された導電膜120aが配置されている。導電膜120a上には、ソース・ドレイン配線123と同じ工程でパターン形成された積層膜120bが配置されている。導電膜120b上には、透明導電膜117と同じ工程でパターン形成された透明導電膜120cが配置されている。このように、第一絶縁膜113上には、導電膜120a、120b及び120cが積層された外部接続端子120が設けられている。外部接続端子120が配置されていない領域には積層層間膜115が配置されている。ただし、外部接続端子120の端部と積層層間膜115の端部とは一部重畳している。そして、積層層間膜115上には、露光及び現像処理によりパターン形成された平坦化膜116Bが配置されている。平坦化膜116Bの上部（上面）上には、パターン形成された透明導電膜117及び配向膜118が積層されている。平坦化膜116Bは、外部接続端子120の周囲に設けられ、具体的には、外部接続端子120の端部から5～10 μ m離れた領域に配置される。これにより、COGのバンプ等の外付け部材と、外部接続端子とを接続する際に、平坦化膜116Bによって接触不良等の不良が生じることをより抑制することができる。

[0047] カラーフィルタ基板の端子領域では、表示領域と同様に、基板130上にカラーフィルタ131、オーバーコート層132及び共通電極133がこの順に配置されている。共通電極133上には、高さ4 μ mのフォトスペーサー135が配置されている。共通電極133及びフォトスペーサー135上には配向膜134が配置されている。フォトスペーサー135は、外部接続端子120と重畳しないようにパターニングされた平坦化膜116B、透明導電膜117及び配向膜118がこの順に配置された領域と対向する領域に配置されている。このとき、表示領域においてスペーサー135と対向する領域のパネル構成部材121の基板110からの高さは、端子領域においてスペーサー135と対向する領域のパネル構成部材122の基板110からの

高さを実質的に同様の高さとなる。これは、透明導電膜 117 よりも下層に配置されている部材の厚みは平坦化膜 116 A 及び 116 B により平均化されているためである。このような形態とすることによって、表示領域と端子領域とにおける基板間距離を均一化することができるため、表示領域においてセル厚ムラが発生するのを抑制することができる。そして、優れた表示品位の液晶表示用パネルとすることができる。

[0048] なお、透明導電膜 117 及び配向膜 118 は、基板間距離をより均一なものとする観点からは、端子領域の平坦化膜 116 B 上に配置されることが好ましい。しかしながら、透明導電膜 117 及び配向膜 118 は、平坦化膜 116 B と比較すると薄い膜である。そのため、透明導電膜 117 及び配向膜 118 がなくとも基板間距離を十分に均一化することができる。したがって、透明導電膜 117 及び配向膜 118 は、平坦化膜 116 B 上に配置されていなくともよい。

[0049] 図 3 に示すように、大型ガラス基板から分断した後の実施形態 1 に係る液晶表示用パネルは、表示領域 160 の周りを囲んだシール材 161 を有する。シール材 161 は、TFT 基板及びカラーフィルタ基板の間に配置されている。シール材 161 で囲まれた領域の外側の端子領域には、コンデンサ等の電子部品 162 と、フレキシブルプリント基板 (FPC) 166 と、回路素子及び配線を含む集積回路 (IC: Integrated Circuit) が形成されたチップ (COG: Chip On Glass) 167 とが配置されている。そして、図 3 中の点線で囲まれた領域では、図 4 で示すように、外部接続端子 120 として、COG 167 のバンクと接続するための外部接続端子 120 A と、FPC 166 の外部接続配線 166 a と接続するための外部接続端子 120 B とが設けられている。外部接続配線 166 a と外部接続端子 120 B とは、異方性導電膜 165 中の導電粒子 165 a によって導通している。また、COG 167 も FPC 166 と同様に異方性導電膜 165 によって外部接続端子 120 A と接続されている。また、図 5 で示すように、FPC 166 との接続部分では、FPC 166 の外部接続配線 1

66aと重畳して接触不良が生じない程度に平坦化膜116Bが除去されているため、接触不良も抑制されることとなる。また、COG167との接続部分についても、COG167のバンプと重畳して接触不良が生じない程度に平坦化膜116Bが除去されている。なお、外部接続配線166aは、FPC基材166b上に形成され、導電粒子165aは、絶縁材料165b中に分散している。

[0050] また、カラーフィルタ基板は、シール材161の印刷工程及び基板の貼り合せ工程では、シール材161の外側に配置された外部接続端子120と重畳する位置まで存在し、端子領域においてカラーフィルタ基板とTFT基板とは重なっている。その後、大型ガラス基板を各液晶表示用パネルへ分断する分断工程（端子出し工程）において、カラーフィルタ基板の外部接続端子120と対向する領域は除去され、外部接続端子120A及び120Bを含む全ての外部接続端子120が剥き出しになる。

[0051] 分断工程前を示した図2中では、外部接続端子120とカラーフィルタ基板とが対向する位置に配置されているが、分断工程後を示した図3～5では、外部接続端子120と対向する位置にはカラーフィルタ基板は配置されていない。セル厚ムラの原因は、シール材161の外側と内側とにおけるスペーサー135の密度分布の差に起因して、貼り合せ工程時にシール材161の外側と内側とで圧力差が生じることにある。したがって、分断工程後に、外部接続端子120周辺に、対向するスペーサー135が存在しなくても特に問題にならない。ただし、分断工程後においても、シール材161の外側（端子領域）におけるシール材161近傍には、カラーフィルタ基板とTFT基板とが対向する部分があり、該対向する部分にスペーサー135が配置されている。これは、後述する実施形態2～3に係る液晶表示用パネルについても同様である。

[0052] 以下に、実施形態1に係る表示装置用パネルの製造方法について説明する。まず、TFT基板について説明する。基板110に対して、前処理として、洗浄とプレアニールとを行う。基板110の種類は、特に限定されないが、

コスト等の観点からは、ガラス基板、樹脂基板等が好適である。次に、以下の(1)～(10)の工程を行う。

[0053] (1) 下地層の形成工程

前処理した基板110上に、プラズマ化学気相成長(Plasma Enhanced Chemical Vapor Deposition: PECVD)法等によりSiON膜及びSiO_x膜を成膜し、下地層111を形成する。SiON膜形成のための原料ガスとしては、モノシラン(SiH₄)、亜酸化窒素ガス(N₂O)及びアンモニア(NH₃)の混合ガス等が挙げられる。なお、SiO_x膜は、原料ガスとして正珪酸四エチル(Tetra Ethyl Ortho Silicate: TEOS)ガスを用いて形成されることが好ましい。また、下地層111には、原料ガスとしてモノシラン(SiH₄)及びアンモニア(NH₃)の混合ガス等を用いた窒化シリコン(SiN_x)膜等を用いてもよい。

[0054] (2) 半導体層の形成工程

PECVD法により、アモルファスシリコン(a-Si)膜を形成する。a-Si膜形成の原料ガスとしては、例えば、SiH₄、ジシラン(Si₂H₆)等が挙げられる。PECVD法により形成したa-Si膜には水素が含まれているため、約500℃でa-Si層中の水素濃度を低減する処理(脱水素処理)を行う。また、この後、金属触媒を塗布して、連続粒界結晶シリコン(CG-Si)化するための前処理を行ってもよい。続いて、レーザアニールを行い、a-Si膜を熔融、冷却、固化させることにより、p-Si膜とする。レーザアニールには、例えば、エキシマレーザを用いる。ポリシリコン(p-Si)膜の形成には、レーザアニールの前処理として、固相結晶化の熱処理を行ってもよい。次に、四フッ化炭素(CF₄)ガスによるドライエッチングを行い、p-Si膜をパターニングし、半導体層112a、112b及び112cが形成される。なお、半導体層112a、112b及び112cには、後述する第一絶縁膜の形成工程後、又は、ゲート配線の形成工程後に、イオンドーピング法等を用いてソース領域、ドレイン領域、チャ

ネル領域等を形成する。

[0055] (3) 第一絶縁膜（ゲート絶縁膜）の形成工程

次に、原料ガスとしてTEOSガスを用いて、酸化シリコンからなる第一絶縁膜（ゲート絶縁膜）113を形成する。また、第一絶縁膜（ゲート絶縁膜）としては、他の材料で形成された膜でもよく、例えば、 SiN_x 膜、 SiON 膜等を用いてもよい。 SiN_x 膜及び SiON 膜形成のための原料ガスとしては、下地層の形成工程で述べたものと同様の原料ガスが挙げられる。また、第一絶縁膜113は、上記複数の材料からなる積層体でもよい。

[0056] (4) ゲート配線及び外部接続端子の導電膜の形成工程

次に、スパッタリング法を用いて、窒化タンタル（ TaN ）膜、及び、タングステン（ W ）膜を成膜する。次に、フォトリソグラフィ法によりレジスト膜を所望の形状にパターン形成した後、アルゴン（ Ar ）、六フッ化硫黄（ SF_6 ）、四フッ化炭素（ CF_4 ）、酸素（ O_2 ）、塩素（ Cl_2 ）等の分量を調整して作製された混合ガスをエッチングガスとして用いてドライエッチングを行い、ゲート配線114b、補助容量電極114a及び114cを形成する。また、端子領域においては、外部接続端子120を構成する導電膜120aを形成する。ゲート配線114b、補助容量電極114a、114c及び導電膜120aに用いられる金属としては、タンタル（ Ta ）、モリブデン（ Mo ）、モリブデントングステン（ MoW ）、アルミニウム（ Al ）等の低抵抗金属、表面が平坦で特性の安定した高融点金属等が挙げられる。また、ゲート配線114b、補助容量電極114a、114c及び導電膜120aは、上記複数の材料からなる積層体等であってもよい。

[0057] (5) 積層層間膜の形成工程

次に、TFT基板の全面にPECVD法により、TEOSからなるキャップ膜、 SiN_x 膜及びTEOS膜を成膜することで積層層間膜115を形成する。積層層間膜115としては、 SiON 膜等を用いてもよい。キャップ膜は、膜厚50nm程度の薄い膜であり、ランジェント劣化等を防止してTFT特性の信頼性を向上するため、及び、電気特性の安定化を図るために形成

される。

[0058] (6) 積層層間膜のパターニング工程

次に、フォトリソグラフィ法によりレジスト膜を所望の形状にパターン形成した後、フッ酸系のエッチング溶液を用いて第一絶縁膜 113 及び積層層間膜 115 のウェットエッチングを行い、ソース・ドレイン配線 123 と半導体層 112b とを接続するためのコンタクトホールを形成する。また、同時に、導電膜 120a の表面が露出するように、積層層間膜 115 をパターニングする。なお、エッチングには、ドライエッチングを用いてもよい。

[0059] (7) ソース・ドレイン配線及び外部接続端子の積層膜の形成工程

次に、スパッタ法等で、チタン (Ti) 膜、アルミニウム (Al) 膜、Ti 膜をこの順で形成する。次に、フォトリソグラフィ法によりレジスト膜を所望の形状にパターン形成した後、ドライエッチングにより Ti/Al/Ti の金属積層膜をパターニングし、ソース・ドレイン配線 123 及び外部接続端子 120 の積層膜 120b を形成する。このとき、ソース・ドレイン配線 123 と半導体層 112b のソース領域又はドレイン領域とが第一絶縁膜 113 及び積層層間膜 115 に形成されるコンタクトホールを介して導通される。また、ソース・ドレイン配線 123 及び積層膜 120b を構成する金属としては、Al に代えて Al-Si 合金等を用いてもよい。なお、ここでは、配線の低抵抗化のために Al を用いたが、高耐熱性が必要で抵抗値のある程度の増加が許される短い配線構造にする場合は、上述したゲート配線材料 (Ta、Mo、MoW、W、TaN 等) を用いてもよい。

[0060] (8) 平坦化膜の成膜及びパターニング工程

次に、基板全面に、スピコート法等を用いて感光性樹脂である有機絶縁膜材料を塗布した後、露光、現像、消色及びベーク工程を行うことによって、平坦化膜 116 とコンタクトホールを同時に形成する。また同時に、積層膜 120b が露出するように、平坦化膜 116 をパターニングする。平坦化膜 116 の原料としては、感光性アクリル樹脂、感光性エポキシ樹脂等を用いることができる。また、平坦化膜 116 は、原料ガスとして TEOS ガスを

用いたPECVD法等によって、酸化シリコンから形成されてもよい。生産性の観点から、平坦化膜116は、スピンコート法により感光性又は非感光性のポリアルキルシロキサン系やポリシラザン系の樹脂を用いて形成されてもよい。その他、平坦化膜116の材料としては、メチル含有ポリシロキサン(MSQ)系材料や多孔質MSQ系材料も挙げられる。

[0061] (9) 透明導電膜の形成工程

平坦化膜116上に、スパッタ法等によって、ITO膜を形成し、フォトリソグラフィ法によって所望の形状にパターニングし、透明導電膜117、及び、外部接続端子120を構成する透明導電膜120cを形成する。このとき、透明導電膜120cは、積層膜120bの上面及び側面を被覆して形成される。これにより、積層膜120bの側面が露出し、アルミニウム膜が腐食するのを防止することができる。

(10) 反射膜の形成

スパッタ法等を用いることによって、反射表示領域にモリブデン膜、アルミニウム膜及び酸化インジウム錫膜を積層し、フォトリソグラフィ法によってパターニングを行うことにより反射膜119を形成する。

[0062] その後、オフセット印刷法等を用いることによって配向膜118を形成(印刷)する。

[0063] 次に、配向膜118のラビングを行い、シール材119をTFT基板上に形成(印刷)し、カラーフィルタ等を形成したカラーフィルタ基板とTFT基板とを貼り合わせる。これにより、図2で示す形態となる。シール材119の材料としては、特に限定されず、紫外線硬化型樹脂、熱硬化型樹脂等を用いることができる。そして、貼り合せた基板を分断した後、液晶材を基板間に注入及び封止することによって、シール材119で囲まれた領域に液晶層125を形成する。更に、両基板に偏光板を貼り付ける。

[0064] カラーフィルタ基板の製造方法については、通常の方法により製造することができるため省略するが、フォトスペーサー135は、感光性樹脂をスピンコート法等によって基板全面に塗布した後、フォトリソグラフィ法等を用い

てパターン形成することができる。また、フォトスペーサー 135 の代わりに、基板上に散布されたビーズを用いてもよい。

[0065] なお、液晶材は、シール材 119 を印刷した後、TFT 基板上のシール材 119 で囲まれた領域内に滴下注入されてもよい。その場合、滴下注入後に、貼り合せ工程、分断工程等を行うことになる。

[0066] その後、外付け部材である FPC 166 に異方性導電膜 165 を貼り付けた後、熱圧着により、外部接続端子 120B と FPC 166 を貼り合わせる。また、COG 167 に異方性導電膜 165 を貼り付けた後、熱圧着により、外部接続端子 120A と COG 167 を貼り合わせる。

(実施形態 2)

図 6 は、実施形態 2 に係る液晶表示用パネルを示す断面模式図であり、シール材に囲まれた領域の外側の端子領域を示す。実施形態 2 に係る液晶表示用パネルにおいて、シール材に囲まれた領域の内側の画素領域の構成と、端子領域におけるカラーフィルタ基板の構成とについては、実施形態 1 と実質的に同様の構成である。図 6 についても、実施形態 1 の図 2 と同様に、分断工程前の形態を示す。

[0067] 端子領域の TFT 基板の構成について述べる。図 6 に示すように、端子領域では、基板 210 上に、下地層 211 及び第一絶縁膜 213 がこの順に配置されている。第一絶縁膜 213 上には、ゲート配線と同じ工程でパターン形成された導電膜 220a が配置されている。導電膜 220a 上には、ソース・ドレイン配線と同じ工程でパターン形成された積層膜 220b が配置されている。このように、導電膜 220a 及び 220b が外部接続端子 220 を構成している。また、第一絶縁膜 213 上の、外部接続端子 220 が配置されていない領域には、積層層間膜 215 が配置されている。ただし、積層層間膜 215 の一部（端部）は、外部接続端子 220 の端部と重畳している。また、積層層間膜 215 上には、平坦化膜 216 が配置されている。外部接続端子 220 を構成する積層膜 220b の端部は平坦化膜 216 下に配置されている。また、平坦化膜 216 上には、透明導電膜 217 及び配向膜 21

8が配置されている。このとき、端子領域のパネル構成部材222の高さと画素領域におけるパネル構成部材の高さは実質的に同様である。

[0068] 端子領域におけるカラーフィルタ基板の構成は、実施形態1に係る液晶表示用パネルのカラーフィルタ基板と実質的に同様の構成である。すなわち、基板230上にカラーフィルタ231、オーバーコート層232、共通電極233及び配向膜234がこの順に配置され、共通電極233上には高さ4 μ mのフォトスペーサー235が配置されている。

[0069] 実施形態2では、シール材で囲まれた領域とシール材の外側とで、スペーサーに対向する領域のパネル構成部材の高さを揃えているため、実施形態1と同様に表示品位を改善することができる。

[0070] 更に、実施形態2では、外部接続端子220が透明導電膜を含まないため、外部と接続する際のコンタクト抵抗を低減することができる。積層膜220bは、チタン／アルミニウム／チタンの積層膜であり、腐食を生じやすいアルミニウム膜の上面及び下面はチタン膜に被覆されている。しかしながら、チタン膜とアルミニウム膜とは同じ工程でエッチングされるため、アルミニウム膜の側面は、チタン膜に被覆されないこととなる。実施形態1では、積層膜120bの側面を透明導電膜120cにより被覆する形態とすることで、アルミニウム膜の腐食を防止していた。一方、実施形態2では、積層膜220bの端部を平坦化膜216下に配置することで、アルミニウム膜の側面が露出することを防止し、アルミニウム膜の腐食を抑制している。

[0071] (実施形態3)

図7は、実施形態3に係る液晶表示用パネルを示す断面模式図であり、シール材に囲まれた領域の内側の画素領域を示す。図8は、実施形態3に係る液晶表示用パネルを示す断面模式図であり、シール材に囲まれた領域の外側の端子領域を示す。図7及び8についても、実施形態1の図1及び図2と同様に、分断工程前の形態を示す。

[0072] 実施形態3に係る液晶表示用パネルの画素領域は、平坦化膜が2層設けられていること、この2層の平坦化膜の間に配線を設けて多層配線構造を形成し

ていること以外は、実施形態 1 及び 2 に係る液晶表示用パネルと実質的に同様である。また、シール材に囲まれた領域の外側にある端子領域は、スペーサーに対向する領域に、2 層の平坦化膜が設けられていること以外は実施形態 2 に係る液晶表示用パネルと実質的に同様の構成である。すなわち、実施形態 3 の T F T 基板の表示領域（シール材で囲まれた領域）においては、実施形態 1 と同様に、図 7 に示すように、基板 3 1 0 上に、下地層 3 1 1 と、半導体層 3 1 2 a、3 1 2 b 及び 3 1 2 c と、第一絶縁膜 3 1 3 と、ゲート配線 3 1 4 b、補助容量電極 3 1 4 a 及び 3 1 4 c と、積層層間膜 3 1 5 とが設けられている。積層層間膜 3 1 5 上にはソース・ドレイン配線 3 2 3 が形成され、半導体層 3 1 2 b とコンタクトホールを介して接続されている。ソース・ドレイン配線 3 2 3 上には厚み 2.5 μm の第一平坦化膜 3 1 6 A 及び厚み 2.5 μm の第二平坦化膜 3 2 4 A が設けられている。第一平坦化膜 3 1 6 A 及び第二平坦化膜 3 2 4 A の間には、厚み 350 nm のアルミニウム膜及び厚み 50 nm のモリブデン膜が積層された導電配線 3 2 6 が配置されている。また、第二平坦化膜 3 2 4 A 上には、透明導電膜 3 1 7 と、反射膜 3 1 9 と、配向膜 3 1 8 とが配置されている。透明導電膜 3 1 7 は、表示領域において画素電極として機能する。

[0073] 画素領域におけるカラーフィルタ基板の構成は、実施形態 1 及び 2 に係る液晶表示用パネルの構成と実質的に同様である。すなわち、基板 3 3 0 上に、カラーフィルタ 3 3 1、オーバーコート層 3 3 2、ホワイカラーフィルタ 3 3 6、共通電極 3 3 3 及び配向膜 3 3 4 が配置され、境界領域 3 5 0 には高さ 4 μm のフォトスペーサー 3 3 5 が配置されている。ホワイカラーフィルタ 3 3 6 は、画素領域 3 4 0 内に形成されている。

[0074] 次に端子領域における T F T 基板の構成について説明する。端子領域における T F T 基板の構成は、平坦化膜が 2 層積層され、その上に、透明導電膜及び配向膜が配置されていること以外は、実質的に実施形態 2 に係る液晶表示用パネルと同様である。すなわち、端子領域の T F T 基板では、基板 3 1 0 上に、下地層 3 1 1、第一絶縁膜 3 1 3、積層層間膜 3 1 5、外部接続端子

320が形成されている。外部接続端子320は、ゲート配線314bと同じ工程で形成される導電膜320aと、ソース・ドレイン配線323と同じ工程で形成される積層膜320bとが積層された構造を有する。積層膜320bの端部は平坦化膜316B下に配置され、積層膜320bの側面部分が平坦化膜316Bに被覆されている。平坦化膜316B上には、平坦化膜324Bが配置されている。また、平坦化膜324B上には、透明導電膜317及び配向膜318が配置されている。

[0075] 端子領域におけるカラーフィルタ基板の構成は、実施形態1及び2に係る液晶表示用パネルのカラーフィルタ基板と実質的に同様の構成である。すなわち、基板330上にカラーフィルタ331、オーバーコート層332、共通電極333及び配向膜334がこの順に配置され、共通電極333上には高さ4 μ mのフォトスペーサー335が配置されている。

[0076] 実施形態3に係るTFT基板の画素領域におけるパネル構成部材321の高さと、端子領域におけるパネル構成部材の高さ322とは実質的に同様の高さである。このように、画素領域と端子領域とのパネル構成部材の高さを揃えることにより、セル厚ムラを抑制することができ、表示品位が優れた液晶表示用パネルとすることができる。

[0077] また、端子領域の外部接続端子320上には透明導電膜が配置されていないため、コンタクト抵抗の低抵抗化を図ることができる。

[0078] 更に、外部接続端子320の積層膜320bの端部は平坦化膜316B下に配置されているため、透明導電膜が積層膜320b上に配置されていなくとも外部接続端子320が腐食することを抑制することができる。

[0079] また、導電配線326と同様の工程で形成された導電膜は、外部接続端子320に含まれていない。すなわち、耐水性が低いモリブデン膜は外部接続端子320の上面では使用されていないため、外部接続端子320の信頼性を改善することができる。

[0080] (比較形態1)

図9は、比較形態1に係る液晶表示用パネルを示す断面模式図であり、シー

ル材に囲まれた領域の外側の端子領域を示す。図 9 についても、実施形態 1 の図 2 と同様に、分断工程前の形態を示す。

[0081] 比較形態 1 に係る液晶表示用パネルは、以下の 2 点が異なること以外は実施形態 1 の構成と実質的に同様である。(1) 端子領域において、スペーサーに対向する領域に、平坦化膜 116B、透明導電膜 117 及び配向膜 118 が積層された構造を有していないこと、(2) 端子領域の基板間距離が、表示領域の基板間距離よりも小さくなっていること。すなわち、端子領域の TFT 基板では、基板 410 上に、下地層 411、第一絶縁膜 413、積層層間膜 415、外部接続端子 420 が形成されている。外部接続端子 420 は、ゲート配線と同じ工程で形成される導電膜 420a と、ソース・ドレイン配線と同じ工程で形成される積層膜 420b と、画素電極と同じ工程で形成される透明導電膜 420c とが配置された構造を有する。

[0082] TFT 基板と対向するカラーフィルタ基板は、実施形態 1 に係る液晶表示用パネルのカラーフィルタ基板と実質的に同様の構成である。すなわち、基板 430 上にカラーフィルタ 431、オーバーコート層 432、共通電極 433 及び配向膜 434 がこの順に配置され、共通電極 433 上には高さ $4\mu\text{m}$ のフォトスペーサー 435 が配置されている。

[0083] 比較形態 1 では、端子領域においてスペーサー 435 と対向する領域のパネル構成部材 422 の高さは、平坦化膜が設けられていないため、表示領域におけるその高さよりも小さいものとなる。このように、シール材の内側と外側とで、スペーサー 435 と重畳する領域のパネル構成部材の高さが大きく異なる場合、画素領域においてセル厚ムラが発生して表示品位が優れたものとならないおそれがある。

[0084] 図 10 は、比較形態 1 に係る液晶表示用パネルを示す断面模式図であり、TFT 基板の端子領域において外部接続端子と、フレキシブルプリント基板 (FPC) とを異方性導電膜によって貼り合わせたときの構造を示す。図 10 で示すように、FPC 466 の外部接続配線 466a は、異方性導電膜 465 中の導電粒子 465a によって外部接続端子に接続される。この場合、2

個以上の導電粒子465aが連結することにより、隣接する外部接続端子間
が短絡（リーク）するおそれがある。なお、外部接続配線466aは、FPC
基材466b上に形成されて、導電粒子465aは、絶縁材料465b中
に分散している。

[0085] なお、本願は、2008年12月16日に出願された日本国特許出願200
8-320129号を基礎として、パリ条約ないし移行する国における法規
に基づく優先権を主張するものである。該出願の内容は、その全体が本願中
に参照として組み込まれている。

符号の説明

[0086] 110、130、210、230、310、330、410、430、52
0：基板
111、211、311、411：下地層
112a、112b、112c、312a、312b、312c：半導体層
113、213、313、413：第一絶縁膜（ゲート絶縁膜）
114a、114c、314a、314c：補助容量電極
114b、314b：ゲート配線
115、215、315、415：積層層間膜
116A、116B、216：平坦化膜
117、120c、217、317、420c：透明導電膜
118、134、218、234、318、334、434：配向膜
119、319：反射膜
120、120A、120B、220、320、420：外部接続端子
120a、220a、320a、420a、518a、518b、518c
：導電膜
120b、220b、320b、420b：積層膜
121、122、222、321、322、422：パネル構成部材
123、323：ソース・ドレイン配線
125：液晶層

1 3 1、2 3 1、3 3 1、4 3 1 : カラーフィルタ
1 3 2、2 3 2、3 3 2、4 3 2 : オーバーコート層
1 3 3、2 3 3、3 3 3、4 3 3 : 共通電極
1 3 5、2 3 5、3 3 5、4 3 5 : フォトスペーサー
1 3 6、3 3 6 : ホワイトカラーフィルタ
1 4 0、3 4 0 : 画素領域
1 5 0、3 5 0 : 境界領域
1 6 0 : 表示領域
1 6 1 : シール材
1 6 2 : 電子部品
1 6 5、4 6 5 : 異方性導電膜
1 6 5 a、4 6 5 a、5 2 1 : 導電粒子
1 6 5 b、4 6 5 b : 絶縁材料
1 6 6、4 6 6 : フレキシブルプリント基板
1 6 6 a、4 6 6 a : 外部接続配線
1 6 6 b、4 6 6 b : F P C 基材
1 6 7 : C O G
3 1 6 A、3 1 6 B : 第一平坦化膜
3 2 4 A、3 2 4 B : 第二平坦化膜
3 2 6 : 導電配線
5 1 1 : ソース電極
5 1 2 : ドレイン電極
5 1 3 : ゲート電極
5 1 4 : アモルファスシリコン膜
5 1 5 : オーミックコンタクト層
5 1 6 : ゲート絶縁膜
5 6 0 : 薄膜トランジスタ
5 1 7 : 反射電極

5 1 8 : パッド

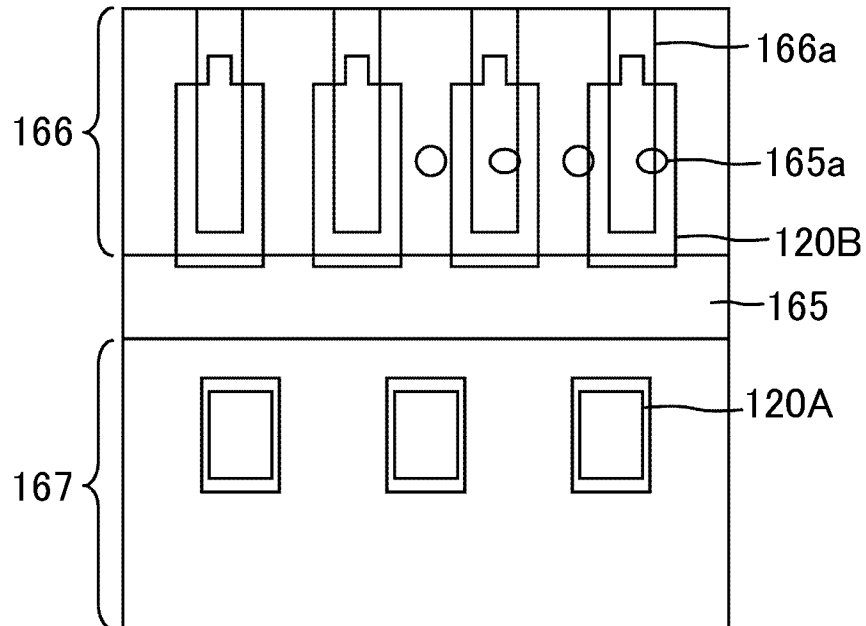
5 1 9 : 有機絶縁膜

5 2 2 : バンプ

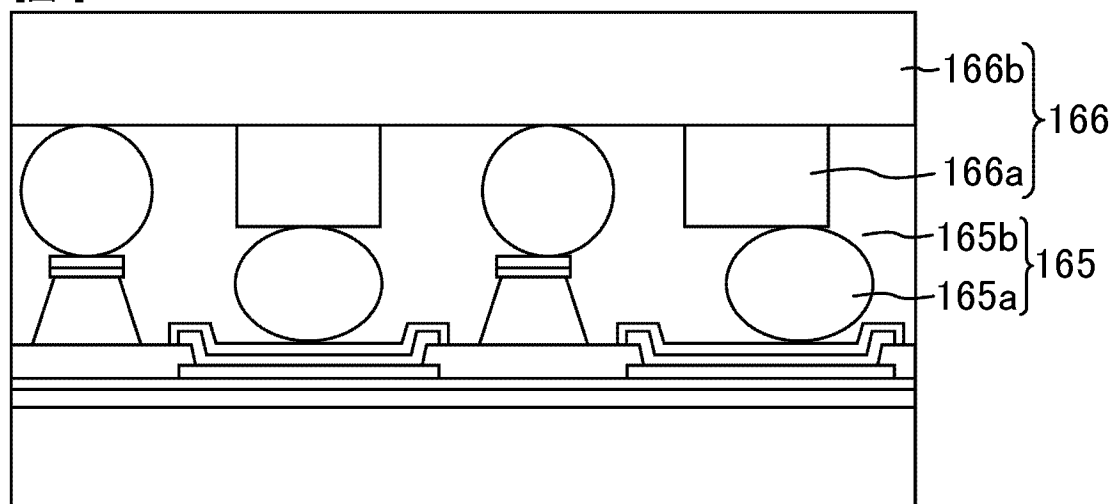
請求の範囲

- [請求項1] 薄膜トランジスタ基板とそれに対向する対向基板がシール材で貼り合わされ、該シール材で囲まれた領域の内側に液晶層が挟持された液晶表示用パネルであって、
- 該液晶表示用パネルは、シール材で囲まれた領域の内側及び外側にスペーサーが配置され、
- 該薄膜トランジスタ基板は、スペーサーと重畳する領域に配置されたパネル構成部材の厚みが、シール材で囲まれた領域の内側と外側とで実質的に等しいことを特徴とする液晶表示用パネル。
- [請求項2] 前記薄膜トランジスタ基板は、シール材で囲まれた領域の外側に外部接続端子を備え、かつシール材で囲まれた領域の内側及び外側のスペーサーと重畳する領域に、平坦化膜が配置された構造を有し、
- 該平坦化膜は、外部接続端子が配置された領域の少なくとも一部で除去されていることを特徴とする請求項 1 記載の液晶表示用パネル。
- [請求項3] 前記平坦化膜は、画素電極の直下に配置された膜であることを特徴とする請求項 2 記載の液晶表示用パネル。
- [請求項4] 前記外部接続端子は、端部が平坦化膜下に配置されていることを特徴とする請求項 2 又は 3 記載の液晶表示用パネル。
- [請求項5] 前記外部接続端子は、透明導電膜を含まないことを特徴とする請求項 4 記載の液晶表示用パネル。
- [請求項6] 前記薄膜トランジスタ基板は、シール材で囲まれた領域の内側に、第一導電膜、第一平坦化膜、第二導電膜、第二平坦化膜がこの順に配置された多層配線構造を有し、
- 前記外部接続端子は、第二導電膜を形成する工程で形成される導電膜を含まないことを特徴とする請求項 4 又は 5 記載の液晶表示用パネル。
- [請求項7] 請求項 1 ～ 6 のいずれかに記載の液晶表示用パネルを備える液晶表示装置。

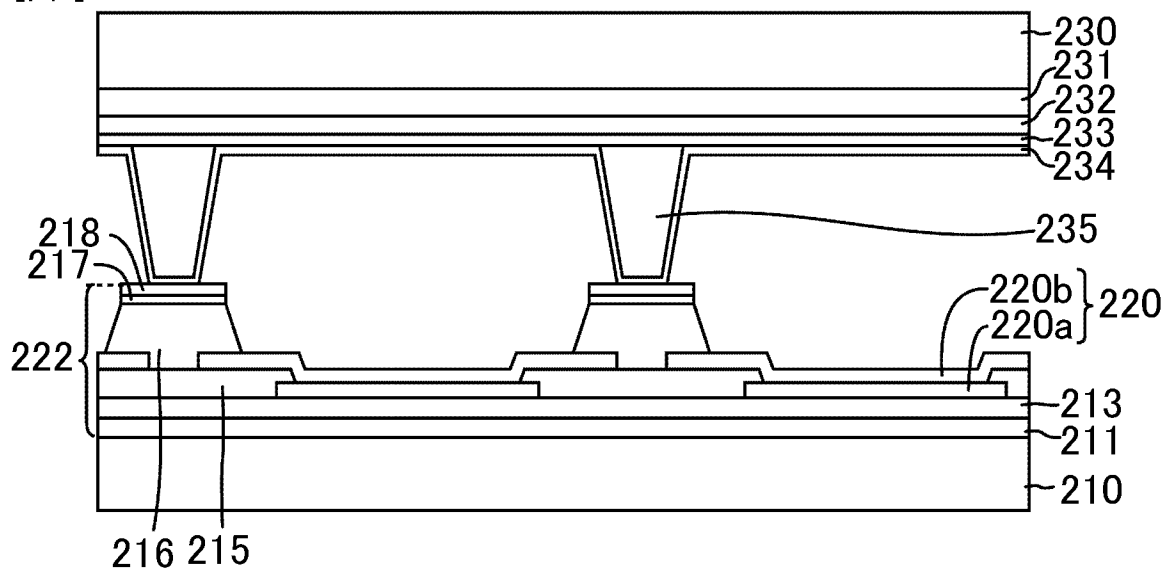
[図4]



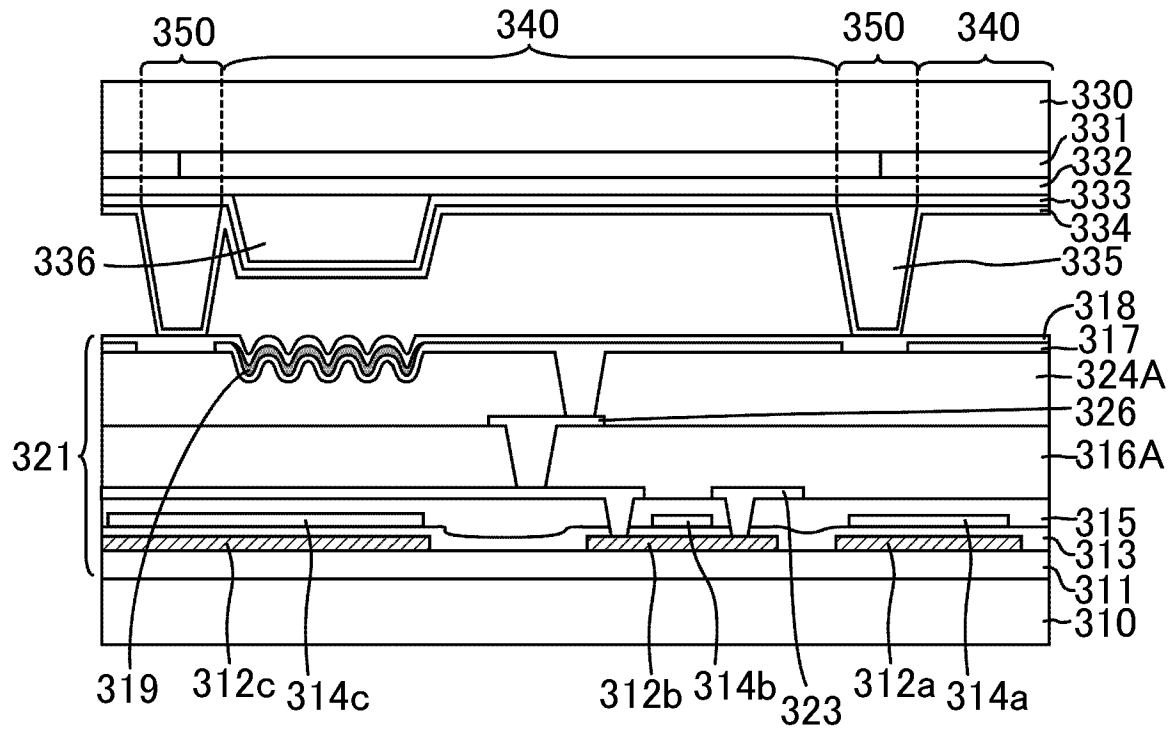
[図5]



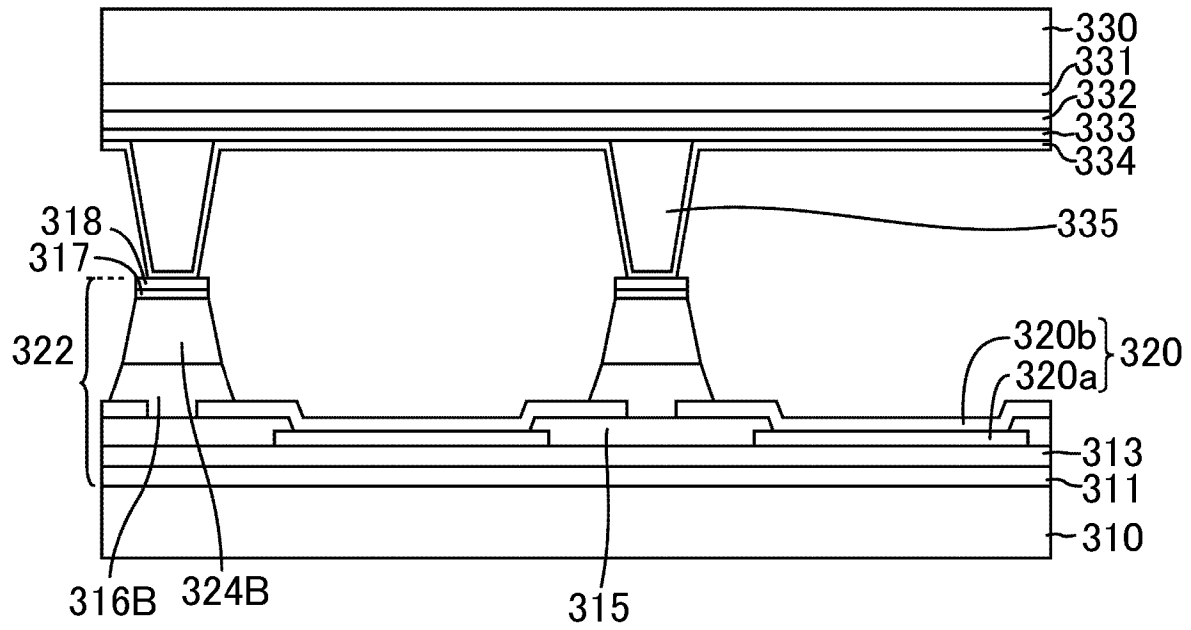
[図6]



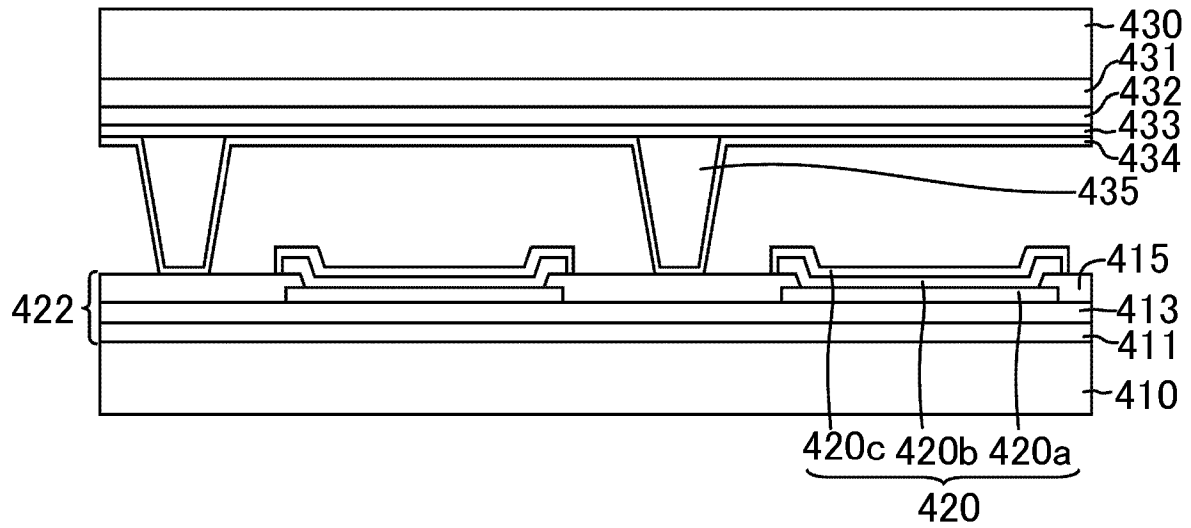
[図7]



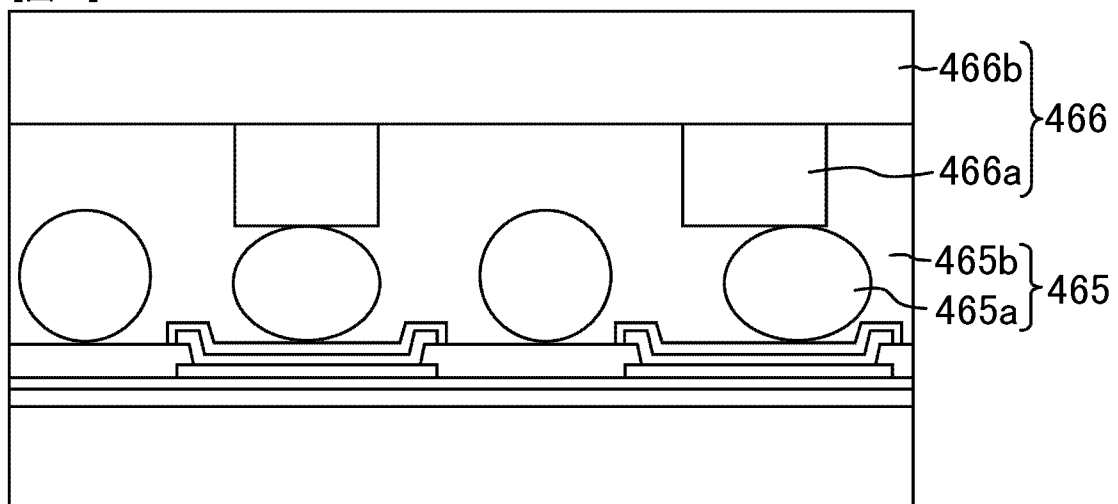
[図8]



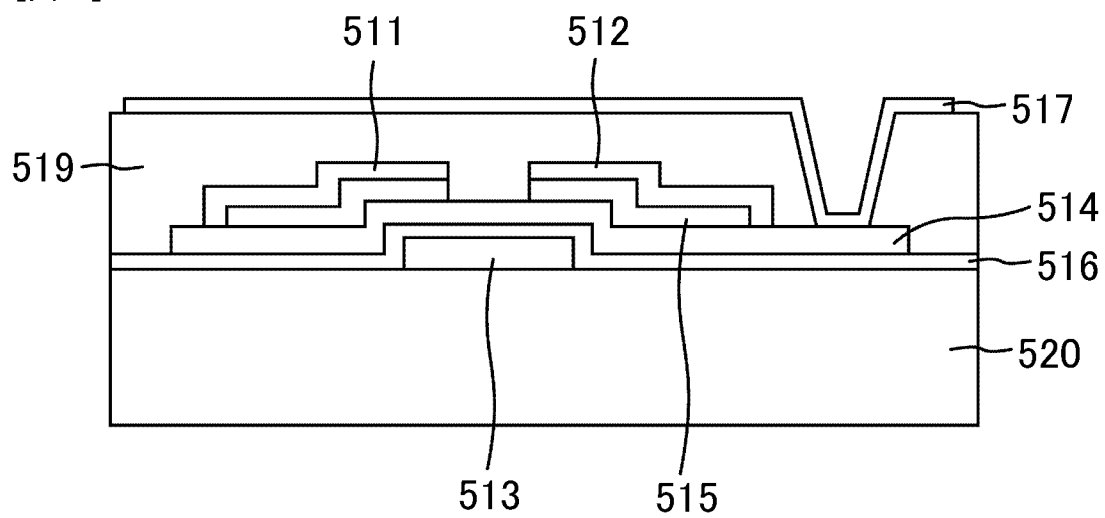
[図9]



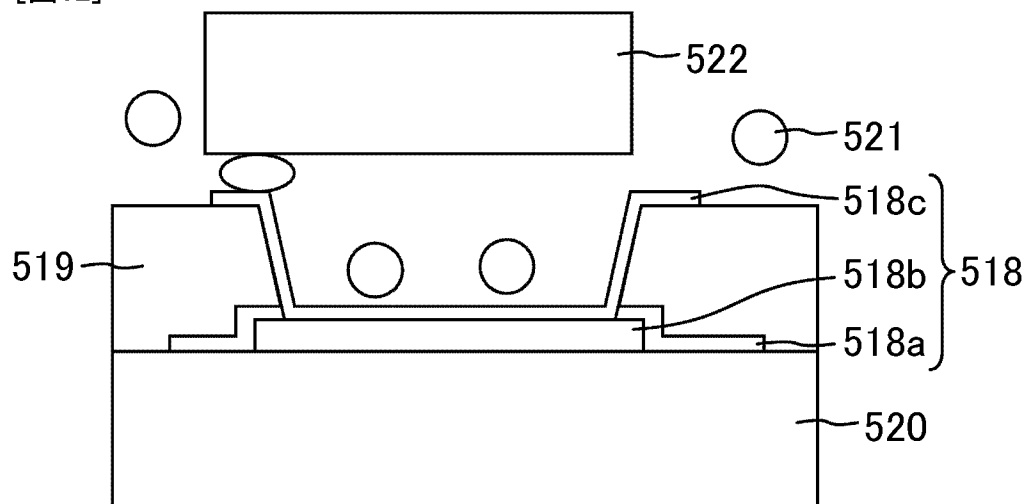
[図10]



[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/063292

A. CLASSIFICATION OF SUBJECT MATTER

G02F1/1339(2006.01)i, G02F1/1333(2006.01)i, G02F1/1345(2006.01)i,
G02F1/1368(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F1/1339, G02F1/1333, G02F1/1345, G02F1/1368

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2009

Kokai Jitsuyo Shinan Koho 1971-2009 Toroku Jitsuyo Shinan Koho 1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2001-183676 A (Casio Computer Co., Ltd.), 06 July, 2001 (06.07.01), Par. Nos. [0015] to [0044]; Fig. 6 (Family: none)	1-3, 7 4-6
Y	JP 2006-195075 A (Hitachi Displays, Ltd.), 27 July, 2006 (27.07.06), Fig. 1 & US 2006/0152663 A1	4-6
Y	JP 2001-100247 A (Matsushita Electronics Corp.), 13 April, 2001 (13.04.01), Par. No. [0006] (Family: none)	6

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
15 September, 2009 (15.09.09)Date of mailing of the international search report
06 October, 2009 (06.10.09)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/063292

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2003-186022 A (Toshiba Corp.), 03 July, 2003 (03.07.03), Par. Nos. [0022] to [0023]; Fig. 1 (Family: none)	1-3, 7

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G02F1/1339(2006.01)i, G02F1/1333(2006.01)i, G02F1/1345(2006.01)i, G02F1/1368(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G02F1/1339, G02F1/1333, G02F1/1345, G02F1/1368

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2001-183676 A (カシオ計算機株式会社) 2001.07.06, 段落【0015】 - 【0044】、第6図 (ファミリーなし)	1-3, 7 4-6
Y	JP 2006-195075 A (株式会社日立ディスプレイズ) 2006.07.27, 第1図 & US 2006/0152663 A1	4-6
Y	JP 2001-100247 A (松下電子工業株式会社) 2001.04.13, 段落【0006】 (ファミリーなし)	6

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 5 . 0 9 . 2 0 0 9

国際調査報告の発送日

0 6 . 1 0 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

福田 知喜

2 L

3 7 0 3

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2003-186022 A (株式会社東芝) 2003.07.03, 段落【0022】－【0023】、第1図 (ファミリーなし)	1-3, 7