

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6506545号
(P6506545)

(45) 発行日 平成31年4月24日(2019.4.24)

(24) 登録日 平成31年4月5日(2019.4.5)

(51) Int.Cl.

F 1

HO1L 29/786	(2006.01)	HO1L	29/78	616S
HO1L 21/8234	(2006.01)	HO1L	29/78	618B
HO1L 27/06	(2006.01)	HO1L	29/78	617N
HO1L 27/088	(2006.01)	HO1L	29/78	617U
HO1L 21/266	(2006.01)	HO1L	29/78	616V

請求項の数 8 (全 98 頁) 最終頁に続く

(21) 出願番号

特願2014-249834 (P2014-249834)

(22) 出願日

平成26年12月10日(2014.12.10)

(65) 公開番号

特開2015-144250 (P2015-144250A)

(43) 公開日

平成27年8月6日(2015.8.6)

審査請求日

平成29年12月6日(2017.12.6)

(31) 優先権主張番号

特願2013-271783 (P2013-271783)

(32) 優先日

平成25年12月27日(2013.12.27)

(33) 優先権主張国

日本国(JP)

(73) 特許権者 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 山崎 舜平

神奈川県厚木市長谷398番地 株式会社

半導体エネルギー研究所内

(72) 発明者 肥塚 純一

栃木県栃木市都賀町升塚161-2 アド

バンスト フィルム ディバイス インク

株式会社内

(72) 発明者 神長 正美

栃木県栃木市都賀町升塚161-2 アド

バンスト フィルム ディバイス インク

株式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項 1】

絶縁表面上に、第1のトランジスタ及び第2のトランジスタを有し、前記第1のトランジスタは、

第1の酸化物半導体膜と、

前記第1の酸化物半導体膜の下方に、絶縁膜を介して配置され、かつ前記第1の酸化物半導体膜の第1のチャネル形成領域と重なる領域を有する、第1の導電膜と、

前記第1の酸化物半導体膜の上方に、第1のゲート絶縁膜を介して配置され、かつ前記第1の酸化物半導体膜の第1のチャネル形成領域と重なる領域を有する、第2の導電膜と、

前記第1の酸化物半導体膜と電気的に接続された、第1のソース電極と、

前記第1の酸化物半導体膜と電気的に接続された、第1のドレイン電極とを有し、

前記第1の導電膜は、前記絶縁膜の第1の開口部及び前記第1のゲート絶縁膜の第2の開口部を介して、前記第2の導電膜と電気的に接続され、

前記第1のゲート絶縁膜の第2の開口部は、前記第1の酸化物半導体膜と重ならず、

前記第1のゲート絶縁膜は、前記第2の導電膜の端部より突出した第1の領域を有し、

前記第1の酸化物半導体膜は、不純物元素を有する第2の領域を有し、

前記第2の領域は、前記第2の導電膜、前記第1のソース電極、及び前記第1のドレイン電極と重ならず、かつ前記第1の領域と重なり、

前記第2のトランジスタは、

10

20

第 2 の酸化物半導体膜と、

前記第 2 の酸化物半導体膜の上方に、第 2 のゲート絶縁膜を介して配置され、かつ前記第 2 の酸化物半導体膜の第 2 のチャネル形成領域と重なる領域を有する、第 3 の導電膜と、

前記第 2 の酸化物半導体膜と電気的に接続された、第 2 のソース電極と、

前記第 2 の酸化物半導体膜と電気的に接続された、第 2 のドレイン電極と、を有し、

前記第 2 のゲート絶縁膜は、前記第 3 の導電膜の端部より突出した第 3 の領域を有し、

前記第 2 の酸化物半導体膜は、不純物元素を有する第 4 の領域を有し、

前記第 4 の領域は、前記第 3 の導電膜、前記第 2 のソース電極、及び前記第 2 のドレイン電極と重ならず、かつ前記第 3 の領域と重なることを特徴とする半導体装置。 10

【請求項 2】

絶縁表面上に、第 1 のトランジスタ及び第 2 のトランジスタを有し、

前記第 1 のトランジスタは、

第 1 の酸化物半導体膜と、

前記第 1 の酸化物半導体膜の下方に、絶縁膜を介して配置され、かつ前記第 1 の酸化物半導体膜の第 1 のチャネル形成領域と重なる領域を有する、第 1 の導電膜と、

前記第 1 の酸化物半導体膜の上方に、第 1 のゲート絶縁膜を介して配置され、かつ前記第 1 の酸化物半導体膜の第 1 のチャネル形成領域と重なる領域を有する、第 2 の導電膜と、

前記第 1 の酸化物半導体膜と電気的に接続された、第 1 のソース電極と、 20

前記第 1 の酸化物半導体膜と電気的に接続された、第 1 のドレイン電極と、を有し、

前記第 1 のゲート絶縁膜は、前記第 2 の導電膜の端部より突出した第 1 の領域を有し、

前記第 1 の酸化物半導体膜は、不純物元素を有する第 2 の領域を有し、

前記第 2 の領域は、前記第 2 の導電膜、前記第 1 のソース電極、及び前記第 1 のドレイン電極と重ならず、かつ前記第 1 の領域と重なり、

前記第 2 のトランジスタは、

第 2 の酸化物半導体膜と、

前記第 2 の酸化物半導体膜の上方に、第 2 のゲート絶縁膜を介して配置され、かつ前記第 2 の酸化物半導体膜の第 2 のチャネル形成領域と重なる領域を有する、第 3 の導電膜と、 30

前記第 2 の酸化物半導体膜と電気的に接続された、第 2 のソース電極と、

前記第 2 の酸化物半導体膜と電気的に接続された、第 2 のドレイン電極と、を有し、

前記第 2 のゲート絶縁膜は、前記第 3 の導電膜の端部より突出した第 3 の領域を有し、

前記第 2 の酸化物半導体膜は、不純物元素を有する第 4 の領域を有し、

前記第 4 の領域は、前記第 3 の導電膜、前記第 2 のソース電極、及び前記第 2 のドレイン電極と重ならず、かつ前記第 3 の領域と重なることを特徴とする半導体装置。

【請求項 3】

絶縁表面上に、第 1 のトランジスタ及び第 2 のトランジスタを有し、

前記第 1 のトランジスタは、

第 1 の酸化物半導体膜と、 40

前記第 1 の酸化物半導体膜の下方に、絶縁膜を介して配置され、かつ前記第 1 の酸化物半導体膜の第 1 のチャネル形成領域と重なる領域を有する、第 1 の導電膜と、

前記第 1 の酸化物半導体膜の上方に、第 1 のゲート絶縁膜を介して配置され、かつ前記第 1 の酸化物半導体膜の第 1 のチャネル形成領域と重なる領域を有する、第 2 の導電膜と、

前記第 1 の酸化物半導体膜と電気的に接続された、第 1 のソース電極と、

前記第 1 の酸化物半導体膜と電気的に接続された、第 1 のドレイン電極と、を有し、

前記第 1 の導電膜は、前記絶縁膜の第 1 の開口部及び前記第 1 のゲート絶縁膜の第 2 の開口部を介して、前記第 2 の導電膜と電気的に接続され、

前記第 1 のゲート絶縁膜の第 2 の開口部は、前記第 1 の酸化物半導体膜と重ならず、

50

前記第1のゲート絶縁膜は、前記第2の導電膜の端部より突出した第1の領域を有し、前記第1の酸化物半導体膜は、ホウ素、炭素、窒素、アルミニウム、シリコン、リン、または塩素を有する第2の領域を有し、

前記第2の領域は、前記第2の導電膜、前記第1のソース電極、及び前記第1のドレイン電極と重ならず、かつ前記第1の領域と重なり、

前記第2のトランジスタは、

第2の酸化物半導体膜と、

前記第2の酸化物半導体膜の上方に、第2のゲート絶縁膜を介して配置され、かつ前記第2の酸化物半導体膜の第2のチャネル形成領域と重なる領域を有する、第3の導電膜と、

前記第2の酸化物半導体膜と電気的に接続された、第2のソース電極と、

前記第2の酸化物半導体膜と電気的に接続された、第2のドレイン電極と、を有し、前記第2のゲート絶縁膜は、前記第3の導電膜の端部より突出した第3の領域を有し、

前記第2の酸化物半導体膜は、ホウ素、炭素、窒素、アルミニウム、シリコン、リン、または塩素を有する第4の領域を有し、

前記第4の領域は、前記第3の導電膜、前記第2のソース電極、及び前記第2のドレイン電極と重ならず、かつ前記第3の領域と重なることを特徴とする半導体装置。

【請求項4】

絶縁表面上に、第1のトランジスタ及び第2のトランジスタを有し、

前記第1のトランジスタは、

第1の酸化物半導体膜と、

前記第1の酸化物半導体膜の下方に、絶縁膜を介して配置され、かつ前記第1の酸化物半導体膜の第1のチャネル形成領域と重なる領域を有する、第1の導電膜と、

前記第1の酸化物半導体膜の上方に、第1のゲート絶縁膜を介して配置され、かつ前記第1の酸化物半導体膜の第1のチャネル形成領域と重なる領域を有する、第2の導電膜と、

前記第1の酸化物半導体膜と電気的に接続された、第1のソース電極と、

前記第1の酸化物半導体膜と電気的に接続された、第1のドレイン電極と、を有し、

前記第1のゲート絶縁膜は、前記第2の導電膜の端部より突出した第1の領域を有し、

前記第1の酸化物半導体膜は、ホウ素、炭素、窒素、アルミニウム、シリコン、リン、または塩素を有する第2の領域を有し、

前記第2の領域は、前記第2の導電膜、前記第1のソース電極、及び前記第1のドレイン電極と重ならず、かつ前記第1の領域と重なり、

前記第2のトランジスタは、

第2の酸化物半導体膜と、

前記第2の酸化物半導体膜の上方に、第2のゲート絶縁膜を介して配置され、かつ前記第2の酸化物半導体膜の第2のチャネル形成領域と重なる領域を有する、第3の導電膜と、

前記第2の酸化物半導体膜と電気的に接続された、第2のソース電極と、

前記第2の酸化物半導体膜と電気的に接続された、第2のドレイン電極と、を有し、

前記第2のゲート絶縁膜は、前記第3の導電膜の端部より突出した第3の領域を有し、

前記第2の酸化物半導体膜は、ホウ素、炭素、窒素、アルミニウム、シリコン、リン、または塩素を有する第4の領域を有し、

前記第4の領域は、前記第3の導電膜、前記第2のソース電極、及び前記第2のドレイン電極と重ならず、かつ前記第3の領域と重なることを特徴とする半導体装置。

【請求項5】

絶縁表面上に、第1のトランジスタ及び第2のトランジスタを有し、

前記第1のトランジスタは、

第1の酸化物半導体膜と、

前記第1の酸化物半導体膜の下方に、絶縁膜を介して配置され、かつ前記第1の酸化物半導体膜と電気的に接続された、第1のソース電極と、を有し、

10

20

30

40

50

物半導体膜の第1のチャネル形成領域と重なる領域を有する、第1の導電膜と、

前記第1の酸化物半導体膜の上方に、第1のゲート絶縁膜を介して配置され、かつ前記第1の酸化物半導体膜の第1のチャネル形成領域と重なる領域を有する、第2の導電膜と、

前記第1の酸化物半導体膜と電気的に接続された、第1のソース電極と、

前記第1の酸化物半導体膜と電気的に接続された、第1のドレイン電極と、を有し、

前記第1の導電膜は、前記絶縁膜の第1の開口部及び前記第1のゲート絶縁膜の第2の開口部を介して、前記第2の導電膜と電気的に接続され、

前記第1のゲート絶縁膜の第2の開口部は、前記第1の酸化物半導体膜と重ならず、

前記第1のゲート絶縁膜は、前記第2の導電膜の端部より突出した第1の領域を有し、

前記第1の酸化物半導体膜は、前記第1のチャネル形成領域と、第2の領域と、を有し、

前記第2の領域は、前記第2の導電膜、前記第1のソース電極、及び前記第1のドレイン電極と重ならず、かつ前記第1の領域と重なり、

前記第2の領域のキャリア密度は、前記第1のチャネル形成領域のキャリア密度より高く、

前記第2のトランジスタは、

第2の酸化物半導体膜と、

前記第2の酸化物半導体膜の上方に、第2のゲート絶縁膜を介して配置され、かつ前記第2の酸化物半導体膜の第2のチャネル形成領域と重なる領域を有する、第3の導電膜と、

前記第2の酸化物半導体膜と電気的に接続された、第2のソース電極と、

前記第2の酸化物半導体膜と電気的に接続された、第2のドレイン電極と、を有し、

前記第2のゲート絶縁膜は、前記第3の導電膜の端部より突出した第3の領域を有し、

前記第2の酸化物半導体膜は、前記第2のチャネル形成領域と、第4の領域と、を有し、

前記第4の領域は、前記第3の導電膜、前記第2のソース電極、及び前記第2のドレイン電極と重ならず、かつ前記第3の領域と重なり、

前記第4の領域のキャリア密度は、前記第2のチャネル形成領域のキャリア密度より高いことを特徴とする半導体装置。

【請求項6】

絶縁表面上に、第1のトランジスタ及び第2のトランジスタを有し、

前記第1のトランジスタは、

第1の酸化物半導体膜と、

前記第1の酸化物半導体膜の下方に、絶縁膜を介して配置され、かつ前記第1の酸化物半導体膜の第1のチャネル形成領域と重なる領域を有する、第1の導電膜と、

前記第1の酸化物半導体膜の上方に、第1のゲート絶縁膜を介して配置され、かつ前記第1の酸化物半導体膜の第1のチャネル形成領域と重なる領域を有する、第2の導電膜と、

前記第1の酸化物半導体膜と電気的に接続された、第1のソース電極と、

前記第1の酸化物半導体膜と電気的に接続された、第1のドレイン電極と、を有し、

前記第1のゲート絶縁膜は、前記第2の導電膜の端部より突出した第1の領域を有し、前記第1の酸化物半導体膜は、前記第1のチャネル形成領域と、第2の領域と、を有し、

前記第2の領域は、前記第2の導電膜、前記第1のソース電極、及び前記第1のドレイン電極と重ならず、かつ前記第1の領域と重なり、

前記第2の領域のキャリア密度は、前記第1のチャネル形成領域のキャリア密度より高く、

前記第2のトランジスタは、

第2の酸化物半導体膜と、

10

20

30

40

50

前記第2の酸化物半導体膜の上方に、第2のゲート絶縁膜を介して配置され、かつ前記第2の酸化物半導体膜の第2のチャネル形成領域と重なる領域を有する、第3の導電膜と、

前記第2の酸化物半導体膜と電気的に接続された、第2のソース電極と、

前記第2の酸化物半導体膜と電気的に接続された、第2のドレイン電極と、を有し、
前記第2のゲート絶縁膜は、前記第3の導電膜の端部より突出した第3の領域を有し、
前記第2の酸化物半導体膜は、前記第2のチャネル形成領域と、第4の領域と、を有し

、
前記第4の領域は、前記第3の導電膜、前記第2のソース電極、及び前記第2のドレイン電極と重ならず、かつ前記第3の領域と重なり、

前記第4の領域のキャリア密度は、前記第2のチャネル形成領域のキャリア密度より高いことを特徴とする半導体装置。

【請求項7】

絶縁表面上に、第1のトランジスタ及び第2のトランジスタを有し、

前記第1のトランジスタは、

第1の酸化物半導体膜と、

前記第1の酸化物半導体膜の下方に、絶縁膜を介して配置され、かつ前記第1の酸化物半導体膜の第1のチャネル形成領域と重なる領域を有する、第1の導電膜と、

前記第1の酸化物半導体膜の上方に、第1のゲート絶縁膜を介して配置され、かつ前記第1の酸化物半導体膜の第1のチャネル形成領域と重なる領域を有する、第2の導電膜と、

前記第1の酸化物半導体膜と電気的に接続された、第1のソース電極と、

前記第1の酸化物半導体膜と電気的に接続された、第1のドレイン電極と、を有し、

前記第1の導電膜は、前記絶縁膜の第1の開口部及び前記第1のゲート絶縁膜の第2の開口部を介して、前記第2の導電膜と電気的に接続され、

前記第1のゲート絶縁膜の第2の開口部は、前記第1の酸化物半導体膜と重ならず、

前記第1のゲート絶縁膜は、前記第2の導電膜の端部より突出した第1の領域を有し、
前記第1の酸化物半導体膜は、前記第1のチャネル形成領域と、第2の領域と、を有し

、
前記第2の領域は、n型化領域であり、

前記第2の領域は、前記第2の導電膜、前記第1のソース電極、及び前記第1のドレイン電極と重ならず、かつ前記第1の領域と重なり、

前記第2のトランジスタは、

第2の酸化物半導体膜と、

前記第2の酸化物半導体膜の上方に、第2のゲート絶縁膜を介して配置され、かつ前記第2の酸化物半導体膜の第2のチャネル形成領域と重なる領域を有する、第3の導電膜と、

前記第2の酸化物半導体膜と電気的に接続された、第2のソース電極と、

前記第2の酸化物半導体膜と電気的に接続された、第2のドレイン電極と、を有し、

前記第2のゲート絶縁膜は、前記第3の導電膜の端部より突出した第3の領域を有し、
前記第2の酸化物半導体膜は、前記第2のチャネル形成領域と、第4の領域と、を有し

、
前記第4の領域は、n型化領域であり、

前記第4の領域は、前記第3の導電膜、前記第2のソース電極、及び前記第2のドレイン電極と重ならず、かつ前記第3の領域と重なることを特徴とする半導体装置。

【請求項8】

絶縁表面上に、第1のトランジスタ及び第2のトランジスタを有し、

前記第1のトランジスタは、

第1の酸化物半導体膜と、

前記第1の酸化物半導体膜の下方に、絶縁膜を介して配置され、かつ前記第1の酸化

10

20

30

40

50

物半導体膜の第1のチャネル形成領域と重なる領域を有する、第1の導電膜と、

前記第1の酸化物半導体膜の上方に、第1のゲート絶縁膜を介して配置され、かつ前記第1の酸化物半導体膜の第1のチャネル形成領域と重なる領域を有する、第2の導電膜と、

前記第1の酸化物半導体膜と電気的に接続された、第1のソース電極と、

前記第1の酸化物半導体膜と電気的に接続された、第1のドレイン電極と、を有し、

前記第1のゲート絶縁膜は、前記第2の導電膜の端部より突出した第1の領域を有し、

前記第1の酸化物半導体膜は、前記第1のチャネル形成領域と、第2の領域と、を有し

、前記第2の領域は、n型化領域であり、

前記第2の領域は、前記第2の導電膜、前記第1のソース電極、及び前記第1のドレイン電極と重ならず、かつ前記第1の領域と重なり、

前記第2のトランジスタは、

第2の酸化物半導体膜と、

前記第2の酸化物半導体膜の上方に、第2のゲート絶縁膜を介して配置され、かつ前記第2の酸化物半導体膜の第2のチャネル形成領域と重なる領域を有する、第3の導電膜と、

前記第2の酸化物半導体膜と電気的に接続された、第2のソース電極と、

前記第2の酸化物半導体膜と電気的に接続された、第2のドレイン電極と、を有し、

前記第2のゲート絶縁膜は、前記第3の導電膜の端部より突出した第3の領域を有し、

前記第2の酸化物半導体膜は、前記第2のチャネル形成領域と、第4の領域と、を有し

、前記第4の領域は、n型化領域であり、

前記第4の領域は、前記第3の導電膜、前記第2のソース電極、及び前記第2のドレイン電極と重ならず、かつ前記第3の領域と重なることを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一態様は、酸化物半導体膜を用いた半導体装置及び該半導体装置を用いた表示装置に関する。 30

【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様の技術分野は、物、方法、または、製造方法に関する。または、本発明は、プロセス、マシン、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関する。特に、本発明の一態様は、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、それらの駆動方法、またはそれらの製造方法に関する。

【0003】

なお、本明細書等において、半導体装置とは、半導体特性を利用して機能しうる装置全般を指す。トランジスタなどの半導体素子をはじめ、半導体回路、演算装置、記憶装置は、半導体装置の一態様である。撮像装置、表示装置、液晶表示装置、発光装置、電気光学装置、発電装置（薄膜太陽電池、有機薄膜太陽電池等を含む）、及び電子機器は、半導体装置を有している場合がある。 40

【背景技術】

【0004】

絶縁表面を有する基板上に形成された半導体薄膜を用いてトランジスタ（薄膜トランジスタ（TFT）ともいう）を構成する技術が注目されている。該トランジスタは集積回路（IC）や画像表示装置（表示装置）のような電子デバイスに広く応用されている。トランジスタに適用可能な半導体薄膜としてシリコンを代表とする半導体材料が広く知られているが、その他の材料として酸化物半導体が注目されている。 50

【0005】

例えば、酸化物半導体として、In、Zn、Ga、Snなどを含む非晶質酸化物を用いてトランジスタを作製する技術が特許文献1で開示されている。

【先行技術文献】**【特許文献】****【0006】**

【特許文献1】特開2006-165529号公報

【発明の概要】**【発明が解決しようとする課題】****【0007】**

酸化物半導体膜を用いたトランジスタとしては、例えば、逆スタガ型（ボトムゲート構造ともいう）またはプレナー型（トップゲート構造ともいう）等が挙げられる。酸化物半導体膜を用いたトランジスタを表示装置に適用する場合、プレナー型のトランジスタよりも逆スタガ型のトランジスタの方が、作製工程が比較的簡単であり製造コストを抑えられるため、利用される場合が多い。しかしながら、表示装置の画面の大型化、または表示装置の画質の高精細化（例えば、4k×2k（水平方向画素数=3840画素、垂直方向画素数=2048画素）または8k×4k（水平方向画素数=7680画素、垂直方向画素数=4320画素）に代表される高精細な表示装置）が進むと、逆スタガ型のトランジスタでは、ゲート電極とソース電極及びドレイン電極との間の寄生容量があるため、該寄生容量によって信号遅延等が大きくなり、表示装置の画質が劣化するという問題があった。また、逆スタガ型のトランジスタの場合、プレナー型のトランジスタと比較して、トランジスタの占有面積が大きくなるといった問題がある。そこで、酸化物半導体膜を用いたプレナー型のトランジスタについて、安定した半導体特性及び高い信頼性を有する構造で、且つ簡単な作製工程で形成されるトランジスタの開発が望まれている。

10

20

【0008】

上記問題に鑑み、本発明の一態様は、酸化物半導体を用いた新規な半導体装置を提供する。とくに、酸化物半導体を用いたプレナー型の半導体装置を提供する。または酸化物半導体を用いたオン電流が大きい半導体装置を提供する、または酸化物半導体を用いたオフ電流が小さい半導体装置を提供する、または酸化物半導体を用いた占有面積の小さい半導体装置を提供する、または酸化物半導体を用いた安定な電気特性をもつ半導体装置を提供する、または酸化物半導体を用いた信頼性の高い半導体装置を提供する、または新規な半導体装置を提供する、または新規な表示装置を提供することを課題の1つとする。

30

【0009】

なお、上記の課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの課題の全てを解決する必要はない。上記以外の課題は、明細書等の記載から自ずと明らかになるものであり、明細書等の記載から上記以外の課題を抽出することが可能である。

【課題を解決するための手段】**【0010】**

本発明の一態様は、駆動回路部に設けられた第1のトランジスタと、画素部に設けられた第2のトランジスタとを有する半導体装置であって、第1のトランジスタと第2のトランジスタは構造が異なる。また、第1のトランジスタ及び第2のトランジスタは、トップゲート構造のトランジスタであって、ゲート電極とソース電極及びドレイン電極として機能する導電膜が重ならない。また、酸化物半導体膜において、ゲート電極と、ソース電極及びドレイン電極と重ならない領域に不純物元素を有する。

40

【0011】

不純物元素として、水素、ホウ素、炭素、窒素、フッ素、アルミニウム、シリコン、リン、塩素、または希ガス元素がある。

【0012】

酸化物半導体膜は、少なくとも一の不純物元素を有することで、導電性が高まる。この

50

ため、酸化物半導体膜において、該不純物元素を有する領域を、ゲート電極と、ソース電極及びドレイン電極と重ならない領域に有することで、トランジスタの寄生抵抗を低減することが可能であり、オン電流の高いトランジスタとなる。

【0013】

なお、駆動回路部に設けられた第1のトランジスタは、酸化物半導体膜を介して重なる2つのゲート電極を有してもよい。

【0014】

また、駆動回路部に設けられた第1のトランジスタは、第1の膜及び第2の膜が積層された酸化物半導体膜を有し、画素部に設けられた第2のトランジスタは、第1の膜と金属元素の原子数比が異なる酸化物半導体膜を有してもよい。さらに、第2のトランジスタに含まれる酸化物半導体膜は、第1のトランジスタの酸化物半導体膜に含まれる第2の膜と金属元素の原子数比が同じであってもよい。10

【発明の効果】

【0015】

本発明の一態様により、酸化物半導体を用いた新規な半導体装置を提供することができる。とくに、酸化物半導体を用いたプレナー型の半導体装置を提供することができる。または、酸化物半導体を用いたオン電流が大きい半導体装置を提供することができる。または、酸化物半導体を用いたオフ電流が小さい半導体装置を提供することができる。または、酸化物半導体を用いた占有面積の小さい半導体装置を提供することができる。または、酸化物半導体を用いた安定な電気特性をもつ半導体装置を提供することができる。または、酸化物半導体を用いた信頼性の高い半導体装置を提供することができる。または、新規な半導体装置を提供することができる。または、新規な表示装置を提供することができる。20

【0016】

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。

【図面の簡単な説明】

【0017】

【図1】半導体装置の一態様を示す断面図。

【図2】半導体装置の一態様を示す断面図。

【図3】半導体装置の一態様を示す上面図及び断面図。

【図4】半導体装置の一態様を示す上面図及び断面図。

【図5】半導体装置の一態様を示す上面図及び断面図。

【図6】半導体装置の一態様を示す上面図。

【図7】半導体装置の作製工程の一態様を示す断面図。

【図8】半導体装置の作製工程の一態様を示す断面図。

【図9】半導体装置の作製工程の一態様を示す断面図。

【図10】半導体装置の一態様を示す断面図。

【図11】バンド構造の一態様を示す図。

【図12】半導体装置の一態様を示す断面図。

【図13】半導体装置の一態様を示す断面図。

【図14】半導体装置の一態様を示す上面図及び断面図。

【図15】半導体装置の一態様を示す上面図及び断面図。

【図16】半導体装置の一態様を示す上面図及び断面図。

【図17】半導体装置の一態様を示す上面図。

【図18】半導体装置の作製工程の一態様を示す断面図。

【図19】半導体装置の作製工程の一態様を示す断面図。

【図20】半導体装置の作製工程の一態様を示す断面図。

10

20

30

40

50

- 【図21】半導体装置の一態様を示す断面図。
- 【図22】半導体装置の作製工程の一態様を示す断面図。
- 【図23】半導体装置の作製工程の一態様を示す断面図。
- 【図24】半導体装置の一態様を示す断面図。
- 【図25】半導体装置の一態様を示す上面図及び断面図。
- 【図26】半導体装置の一態様を示す上面図及び断面図。
- 【図27】半導体装置の一態様を示す上面図及び断面図。
- 【図28】半導体装置の一態様を示す上面図。
- 【図29】半導体装置の作製工程の一態様を示す断面図。
- 【図30】半導体装置の作製工程の一態様を示す断面図。 10
- 【図31】半導体装置の作製工程の一態様を示す断面図。
- 【図32】半導体装置の一態様を示す断面図。
- 【図33】半導体装置の作製工程の一態様を示す断面図。
- 【図34】半導体装置の作製工程の一態様を示す断面図。
- 【図35】半導体装置の作製工程の一態様を示す断面図。
- 【図36】半導体装置の一態様を示す断面図。
- 【図37】半導体装置の一態様を示す上面図及び断面図。
- 【図38】半導体装置の一態様を示す上面図及び断面図。
- 【図39】半導体装置の一態様を示す上面図及び断面図。
- 【図40】表示装置の一態様を示す上面図。 20
- 【図41】表示装置の一態様を示す断面図。
- 【図42】表示装置の一態様を示す断面図。
- 【図43】表示装置の一態様を示す断面図。
- 【図44】表示装置を説明するブロック図及び回路図。
- 【図45】表示モジュールを説明する図。
- 【図46】電子機器を説明する図。
- 【図47】C A A C - O S の断面におけるC s 補正高分解能T E M像、およびC A A C - O S の断面模式図。
- 【図48】C A A C - O S の平面におけるC s 補正高分解能T E M像。
- 【図49】C A A C - O S および単結晶酸化物半導体のX R Dによる構造解析を説明する 30 図。
- 【図50】半導体装置の一態様を示す断面図。
- 【図51】半導体装置の一態様を示す断面図。
- 【図52】半導体装置の作製工程の一態様を示す断面図。
- 【図53】半導体装置の一態様を示す断面図。
- 【図54】半導体装置の一態様を示す断面図。
- 【図55】C A A C - O S の電子回折パターンを示す図。
- 【図56】I n - G a - Z n 酸化物の電子照射による結晶部の変化を示す図。
- 【図57】C A A C - O S およびn c - O S の成膜モデルを説明する模式図。
- 【図58】I n G a Z n O₄ の結晶、およびペレットを説明する図。 40
- 【図59】C A A C - O S の成膜モデルを説明する模式図。
- 【発明を実施するための形態】
- 【0018】
- 以下では、本明細書に開示する発明の実施の形態について図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨およびその範囲から逸脱することなく、その形態および詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。
- 【0019】
- なお、図面等において示す各構成の、位置、大きさ、範囲などは、理解の簡単のため、 50

実際の位置、大きさ、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面等に開示された位置、大きさ、範囲などに限定されない。

【0020】

なお、本明細書等における「第1」、「第2」、「第3」などの序数詞は、構成要素の混同を避けるために付すものであり、数的に限定するものではないことを付記する。

【0021】

なお、本明細書等において「上」や「下」の用語は、構成要素の位置関係が「直上」または「直下」であることを限定するものではない。例えば、「ゲート絶縁膜上のゲート電極」の表現であれば、ゲート絶縁膜とゲート電極との間に他の構成要素を含むものを除外しない。

10

【0022】

また、本明細書等において「電極」や「配線」の用語は、これらの構成要素を機能的に限定するものではない。例えば、「電極」は「配線」の一部として用いられることがあり、その逆もまた同様である。さらに、「電極」や「配線」の用語は、複数の「電極」や「配線」が一体となって形成されている場合なども含む。

【0023】

また、「ソース」や「ドレイン」の機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書等においては、「ソース」や「ドレイン」の用語は、入れ替えて用いることができるものとする。

20

【0024】

なお、本明細書等において、「電気的に接続」には、「何らかの電気的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電気的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。例えば、「何らかの電気的作用を有するもの」には、電極や配線をはじめ、トランジスタなどのスイッチング素子、抵抗素子、インダクタ、キャパシタ、その他の各種機能を有する素子などが含まれる。

【0025】

(実施の形態1)

本実施の形態では、半導体装置及び半導体装置の作製方法の一形態を、図1乃至図11を用いて説明する。

30

【0026】

<半導体装置の構成1>

図1及び図6に、半導体装置に含まれるトランジスタの一例として、トップゲート構造のトランジスタを示す。ここでは、半導体装置の一例として表示装置を用いて説明する。また、表示装置の駆動回路及び画素部それぞれに設けられるトランジスタの構造を説明する。

【0027】

図6に駆動回路部に設けられるトランジスタ154及び画素部に設けられるトランジスタ150の上面図を示し、図1にトランジスタ154及びトランジスタ150の断面図を示す。図6(A)はトランジスタ154の上面図であり、図6(B)はトランジスタ150の上面図である。図1(A)は、図6(A)の一点鎖線X1-X2間の断面図、及び図6(B)の一点鎖線X3-X4間の断面図である。図1(B)は、図6(A)の一点鎖線Y1-Y2間の断面図、及び図6(B)の一点鎖線Y3-Y4間の断面図である。なお、図6では、明瞭化のため、基板102、絶縁膜104、絶縁膜108、絶縁膜116、絶縁膜118などを省略している。また、図1(A)は、トランジスタ150及びトランジスタ154のチャネル長方向の断面図である。また、図1(B)は、トランジスタ150及びトランジスタ154のチャネル幅方向の断面図である。

40

【0028】

なお、トランジスタの上面図においては、以降の図面においてもトランジスタ150及

50

びトランジスタ 154 と同様に、構成要素の一部を省略して図示する場合がある。また、一点鎖線 X1-X2 方向及び一点鎖線 X3-X4 方向をチャネル長方向、一点鎖線 Y1-Y2 方向及び一点鎖線 Y3-Y4 方向をチャネル幅方向と呼称する場合がある。

【0029】

図 1 に示すトランジスタ 150 は、基板 102 上に形成された絶縁膜 104 上の酸化物半導体膜 106 と、酸化物半導体膜 106 に接する絶縁膜 108 と、絶縁膜 108 の開口部 140a の一部において酸化物半導体膜 106 と接する導電膜 110 と、絶縁膜 108 の開口部 140b の一部において酸化物半導体膜 106 と接する導電膜 112 と、絶縁膜 108 を介して酸化物半導体膜 106 と重なる導電膜 114 とを有する。なお、トランジスタ 150 上に絶縁膜 116 及び絶縁膜 118 が設けられてもよい。

10

【0030】

トランジスタ 154 は、基板 102 上に形成された導電膜 201 と、導電膜 201 上の絶縁膜 104 と、絶縁膜 104 上の酸化物半導体膜 206 と、酸化物半導体膜 206 に接する絶縁膜 108 と、絶縁膜 108 の開口部 220a の一部において酸化物半導体膜 206 と接する導電膜 210 と、絶縁膜 108 の開口部 220b の一部において酸化物半導体膜 206 と接する導電膜 212 と、絶縁膜 108 を介して酸化物半導体膜 206 と重なる導電膜 214 とを有する。

【0031】

トランジスタ 154 は、絶縁膜 104 を介して酸化物半導体膜 206 と重なる導電膜 201 を有することを特徴とする。すなわち、導電膜 201 は、ゲート電極として機能する。また、トランジスタ 154 は、デュアルゲート構造のトランジスタである。

20

【0032】

導電膜 214 及び導電膜 201 が接続されず、それぞれ異なる電位が印加されることで、トランジスタ 154 のしきい値電圧を制御することができる。又は、図 1 (B) に示すように、導電膜 214 及び導電膜 201 が接続され、同じ電位が印加されることで、初期特性バラつきの低減、-GBT (-Gate Bias - Temperature) ストレス試験の劣化の抑制、及び異なるドレイン電圧におけるオン電流の立ち上がり電圧の変動の抑制が可能である。また、酸化物半導体膜 206 においてキャリアの流れる領域が膜厚方向においてより大きくなるため、キャリアの移動量が増加する。この結果、トランジスタ 154 のオン電流が大きくなると共に、電界効果移動度が高くなる。トランジスタのチャネル長を 2.5 μm 未満、又は 1.45 μm 以上 2.2 μm 以下とすることで、オン電流がさらに増大するとともに、電界効果移動度を高めることができる。

30

【0033】

なお、導電膜 201 は、導電膜 210 や導電膜 212 と重ならない構造でもよい。その場合の例を、図 54 (A) に示す。または、導電膜 201 は、導電膜 210 や導電膜 212 と重なると共に、酸化物半導体膜 106 の全域と重なってもよい。その場合の例を図 54 (B) に示す。

【0034】

本実施の形態に示す表示装置において、駆動回路部と画素部において、トランジスタの構造が異なる。駆動回路部に含まれるトランジスタは、デュアルゲート構造である。即ち、画素部と比較して、電界効果移動度の高いトランジスタを駆動回路部に有する。

40

【0035】

また、表示装置において、駆動回路部と画素部に含まれるトランジスタのチャネル長が異なってもよい。

【0036】

代表的には、駆動回路部に含まれるトランジスタ 154 のチャネル長を 2.5 μm 未満、又は 1.45 μm 以上 2.2 μm 以下とすることができます。一方、画素部に含まれるトランジスタ 150 のチャネル長を 2.5 μm 以上、又は 2.5 μm 以上 2.0 μm 以下とすることができる。

【0037】

50

駆動回路部に含まれるトランジスタ154のチャネル長を、2.5 μm未満、好ましくは1.45 μm以上2.2 μm以下とすることで、画素部に含まれるトランジスタ150と比較して、電界効果移動度を高めることができ、オン電流増大させることができる。この結果、高速動作が可能な駆動回路部を作製することができる。

【0038】

トランジスタの電界効果移動度が高いことで、駆動回路部の一例である信号線駆動回路に、デマルチプレクサ回路を形成することが可能である。デマルチプレクサ回路は、一つの入力信号を複数の出力のいずれかへ分配する回路であるため、入力信号用の入力端子数を削減することが可能である。例えば、一画素が、赤色用サブ画素、緑色用サブ画素、及び青色用サブ画素を有し、且つ各画素にデマルチプレクサ回路を設けることで、各サブ画素に入力する入力信号をデマルチプレクサ回路で分配することが可能であるため、入力端子を1/3に削減することが可能である。10

【0039】

また、画素部に設けられるトランジスタは、ゲート電極と、ソース電極及びドレイン電極とが重ならないため、寄生容量が少ない。さらに、ゲート電極と、ソース電極及びドレイン電極と重ならない領域において、酸化物半導体膜は、不純物元素を有する領域を有するため、寄生抵抗が小さい。これらのため、オン電流の大きいトランジスタが画素部に設けられる。この結果、大型の表示装置や、高精細な表示装置において、信号遅延を低減し、表示むらを抑えることが可能である。

【0040】

酸化物半導体膜106において、導電膜110、導電膜112及び導電膜114と重ならない領域には、酸素欠損を形成する元素を有する。また、酸化物半導体膜206において、導電膜210、導電膜212及び導電膜214と重ならない領域には、酸素欠損を形成する元素を有する。以下、酸素欠損を形成する元素を、不純物元素として説明する。不純物元素の代表例としては、水素、ホウ素、炭素、窒素、フッ素、アルミニウム、シリコン、リン、塩素、希ガス元素等がある。希ガス元素の代表例としては、ヘリウム、ネオン、アルゴン、クリプトン及びキセノンがある。20

【0041】

不純物元素が酸化物半導体膜に添加されると、酸化物半導体膜中の金属元素及び酸素の結合が切断され、酸素欠損が形成される。又は、不純物元素が酸化物半導体膜に添加されると、酸化物半導体膜中の金属元素と結合していた酸素が不純物元素と結合し、金属元素から酸素が脱離され、酸素欠損が形成される。これらの結果、酸化物半導体膜においてキャリア密度が増加し、導電性が高くなる。30

【0042】

ここで、酸化物半導体膜106近傍の拡大図を図2に示す。なお、代表例として、トランジスタ150に含まれる酸化物半導体膜106近傍の拡大図を用いて説明する。図2に示すように、酸化物半導体膜106は、導電膜110及び導電膜112と接する領域106aと、絶縁膜116と接する領域106bと、絶縁膜108と重なる領域106c及び領域106dとを有する。

【0043】

領域106aは、ソース領域及びドレイン領域として機能する。導電膜110及び導電膜112がタンクスチタン、チタン、アルミニウム、銅、モリブデン、クロム、又はタンタル単体若しくは合金等の酸素と結合しやすい導電材料を用いて形成される場合、酸化物半導体膜に含まれる酸素と導電膜110及び導電膜112に含まれる導電材料とが結合し、酸化物半導体膜において、酸素欠損が形成される。また、酸化物半導体膜に導電膜110及び導電膜112を形成する導電材料の構成元素の一部が混入する場合もある。これらの結果、導電膜110及び導電膜112と接する領域106aは、導電性が高まり、ソース領域及びドレイン領域として機能する。40

【0044】

領域106b及び領域106cは、低抵抗領域として機能する。領域106b及び領域

10

20

30

40

50

106cには不純物元素が含まれる。なお、領域106bの方が領域106cより不純物元素濃度が高い。また、導電膜114の側面がテーパ形状を有する場合、領域106cの一部が、導電膜114と重なってもよい。

【0045】

不純物元素が希ガス元素であって、酸化物半導体膜106がスパッタリング法で形成される場合、領域106a乃至領域106dはそれぞれ希ガス元素を含み、且つ領域106a及び領域106dと比較して、領域106b及び領域106cの方が希ガス元素の濃度が高い。これは、酸化物半導体膜106がスパッタリング法で形成される場合、スパッタリングガスとして希ガスを用いるため、酸化物半導体膜106に希ガスが含まれること、並びに領域106b及び領域106cにおいて、酸素欠損を形成するために、意図的に希ガスが添加されることが原因である。なお、領域106b及び領域106cにおいて、領域106a及び領域106dと異なる希ガス元素が添加されていてもよい。10

【0046】

不純物元素が、ホウ素、炭素、窒素、フッ素、アルミニウム、シリコン、リン、又は、塩素の場合、領域106b及び領域106cにのみ不純物元素を有する。このため、領域106a及び領域106dと比較して、領域106b及び領域106cの方が不純物元素の濃度が高い。なお、領域106b及び領域106cにおいて、二次イオン質量分析法(SIMS: Secondary Ion Mass Spectrometry)により得られる不純物元素の濃度は、 1×10^{18} atoms/cm³以上 1×10^{22} atoms/cm³以下、又は 1×10^{19} atoms/cm³以上 1×10^{21} atoms/cm³以下、又は 5×10^{19} atoms/cm³以上 5×10^{20} atoms/cm³以下とすることができる。20

【0047】

不純物元素が、水素の場合、領域106a及び領域106dと比較して、領域106b及び領域106cの方が不純物元素の濃度が高い。なお、領域106b及び領域106cにおいて、二次イオン質量分析法により得られる水素の濃度は、 8×10^{19} atoms/cm³以上、又は 1×10^{20} atoms/cm³以上、又は 5×10^{20} atoms/cm³以上とすることができる。

【0048】

領域106b及び領域106cは不純物元素を有するため、酸素欠損が増加し、キャリア密度が増加する。この結果、領域106b及び領域106cは、導電性が高くなり、低抵抗領域として機能する。30

【0049】

なお、不純物元素が、水素、ホウ素、炭素、窒素、フッ素、アルミニウム、シリコン、リン、又は塩素の一以上と、希ガスの一以上の場合であってもよい。この場合、領域106b及び領域106cにおいて、希ガスにより形成された酸素欠損と、且つ該領域に添加された水素、ホウ素、炭素、窒素、フッ素、アルミニウム、シリコン、リン、又は塩素の一以上との相互作用により、領域106b及び領域106cは、導電性がさらに高まる場合がある。

【0050】

領域106dは、チャネルとして機能する。40

【0051】

絶縁膜108において、酸化物半導体膜106及び導電膜114と重なる領域、並びに酸化物半導体膜206及び導電膜214と重なる領域はゲート絶縁膜として機能する。また、絶縁膜108において、酸化物半導体膜106と導電膜110及び導電膜112とが重なる領域、並びに酸化物半導体膜206と導電膜210及び導電膜212とが重なる領域は層間絶縁膜として機能する。

【0052】

導電膜110及び導電膜112並びに導電膜210及び導電膜212は、ソース電極及びドレイン電極として機能する。また、導電膜114及び導電膜214は、ゲート電極と50

して機能する。

【0053】

本実施の形態に示すトランジスタ150及びトランジスタ154は、チャネルとして機能する領域と、ソース領域及びドレイン領域として機能する領域との間に、低抵抗領域として機能する領域を有する。チャネルとソース領域及びドレイン領域との間の抵抗を低減することが可能であり、トランジスタ150及びトランジスタ154は、オン電流が大きく、電界効果移動度が高い。

【0054】

また、トランジスタ150及びトランジスタ154の作製工程において、ゲート電極として機能する導電膜114及び導電膜214と、ソース電極及びドレイン電極として機能する導電膜110及び導電膜112並びに導電膜210及び導電膜212とが同時に形成される。このため、トランジスタ150において、導電膜114と、導電膜110及び導電膜112とが重ならず、導電膜114と、導電膜110及び導電膜112との間の寄生容量を低減することが可能である。また、トランジスタ154において、導電膜214と、導電膜210及び導電膜212とが重ならず、導電膜214と、導電膜210及び導電膜212との間の寄生容量を低減することが可能である。この結果、基板102として大面积基板を用いた場合、導電膜110、導電膜112及び導電膜114、並びに導電膜210、導電膜212及び導電膜214における信号遅延を低減することが可能である。

【0055】

また、トランジスタ150において、導電膜110、導電膜112及び導電膜114をマスクとして、不純物元素が酸化物半導体膜106に添加される。また、トランジスタ154において、導電膜210、導電膜212及び導電膜214をマスクとして、不純物元素が酸化物半導体膜206に添加される。すなわち、セルフアラインで低抵抗領域を形成することができる。

【0056】

以下に、図1に示す構成の詳細について説明する。

【0057】

基板102としては、様々な基板を用いることができ、特定のものに限定されることはない。基板の一例としては、半導体基板（例えば単結晶基板又はシリコン基板）、SOI基板、ガラス基板、石英基板、プラスチック基板、金属基板、ステンレス・スチール基板、ステンレス・スチール・ホイルを有する基板、タンクステン基板、タンクステン・ホイルを有する基板、可撓性基板、貼り合わせフィルム、繊維状の材料を含む紙、又は基材フィルムなどがある。ガラス基板の一例としては、バリウムホウケイ酸ガラス、アルミニノホウケイ酸ガラス、又はソーダライムガラスなどがある。可撓性基板、貼り合わせフィルム、基材フィルムなどの一例としては、以下のものがあげられる。例えば、ポリエチレンテレフタレート(PET)、ポリエチレンナフタレート(PEN)、ポリエーテルサルファン(PE-S)に代表されるプラスチックがある。又は、一例としては、アクリル等の合成樹脂などがある。又は、一例としては、ポリプロピレン、ポリエステル、ポリフッ化ビニル、又はポリ塩化ビニルなどがある。又は、一例としては、ポリアミド、ポリイミド、アラミド、エポキシ、無機蒸着フィルム、又は紙類などがある。特に、半導体基板、単結晶基板、又はSOI基板などを用いてトランジスタを製造することによって、特性、サイズ、又は形状などのばらつきが少なく、電流能力が高く、サイズの小さいトランジスタを製造することができる。このようなトランジスタによって回路を構成すると、回路の低消費電力化、又は回路の高集積化を図ることができる。

【0058】

また、基板102として、可撓性基板を用い、可撓性基板上に直接、トランジスタを形成してもよい。又は、基板102とトランジスタの間に剥離層を設けてもよい。剥離層は、その上に半導体装置を一部あるいは全部完成させた後、基板102より分離し、他の基板に転載するのに用いることができる。その際、トランジスタは耐熱性の劣る基板や可撓性の基板にも転載できる。なお、上述の剥離層には、例えば、タンクステン膜と酸化シリ

10

20

30

40

50

コン膜との無機膜の積層構造の構成や、基板上にポリイミド等の有機樹脂膜が形成された構成等を用いることができる。

【0059】

トランジスタが転載される基板の一例としては、上述したトランジスタを形成することができる可能な基板に加え、紙基板、セロファン基板、アラミドフィルム基板、ポリイミドフィルム基板、石材基板、木材基板、布基板（天然纖維（絹、綿、麻）、合成纖維（ナイロン、ポリウレタン、ポリエステル）若しくは再生纖維（アセテート、キュプラ、レーヨン、再生ポリエステル）などを含む）、皮革基板、又はゴム基板などがある。これらの基板を用いることにより、特性のよいトランジスタの形成、消費電力の小さいトランジスタの形成、壊れにくい装置の製造、耐熱性の付与、軽量化、又は薄型化を図ることができる。 10

【0060】

絶縁膜104は、酸化物絶縁膜又は窒化物絶縁膜を単層又は積層して形成することができる。なお、酸化物半導体膜106及び酸化物半導体膜206との界面特性を向上させるため、絶縁膜104において少なくとも酸化物半導体膜106及び酸化物半導体膜206と接する領域は酸化物絶縁膜で形成することが好ましい。また、絶縁膜104として加熱により酸素を放出する酸化物絶縁膜を用いることで、加熱処理により絶縁膜104に含まれる酸素を、酸化物半導体膜106及び酸化物半導体膜206に移動させることができるのである。

【0061】

絶縁膜104の厚さは、50nm以上、又は100nm以上3000nm以下、又は200nm以上1000nm以下とすることができる。絶縁膜104を厚くすることで、絶縁膜104の酸素放出量を増加させることができると共に、絶縁膜104と酸化物半導体膜106及び酸化物半導体膜206との界面における界面準位、並びに酸化物半導体膜106及び酸化物半導体膜206に含まれる酸素欠損を低減することができる。 20

【0062】

絶縁膜104として、例えば酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化ガリウム膜又はGa-Zn酸化物膜などを用いればよく、単層又は積層で設けることができる。

【0063】

酸化物半導体膜106及び酸化物半導体膜206は、代表的には、In-Ga酸化物膜、In-Zn酸化物膜、In-M-Zn酸化物膜（Mは、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又はHf）等の金属酸化物膜で形成される。なお、酸化物半導体膜106及び酸化物半導体膜206は、透光性を有する。 30

【0064】

なお、酸化物半導体膜106及び酸化物半導体膜206がIn-M-Zn酸化物の場合、InとMの原子数比率は、In及びMの和を100atomic%としたときInが25atomic%より多く、Mが75atomic%未満、又はInが34atomic%より多く、Mが66atomic%未満とする。

【0065】

酸化物半導体膜106及び酸化物半導体膜206は、エネルギーギャップが2eV以上、2.5eV以上、又は3eV以上である。 40

【0066】

酸化物半導体膜106及び酸化物半導体膜206の厚さは、3nm以上200nm以下、又は3nm以上100nm以下、又は3nm以上50nm以下とすることができる。

【0067】

酸化物半導体膜106及び酸化物半導体膜206がIn-M-Zn酸化物膜（Mは、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又はHf）の場合、In-M-Zn酸化物膜を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、In:M:Zn=M:Zn=1:1:1、In:M:Zn=1:1:1。 50

2、 $I_n : M : Z_n = 2 : 1 : 1.5$ 、 $I_n : M : Z_n = 2 : 1 : 2.3$ 、 $I_n : M : Z_n = 2 : 1 : 3$ 、 $I_n : M : Z_n = 3 : 1 : 2$ 等が好ましい。なお、成膜される酸化物半導体膜106及び酸化物半導体膜206の原子数比はそれぞれ、誤差として上記のスペックタリングターゲットに含まれる金属元素の原子数比のプラスマイナス40%の変動を含む。

【0068】

また、酸化物半導体膜106及び酸化物半導体膜206において、第14族元素の一つであるシリコンや炭素が含まれると、酸化物半導体膜106及び酸化物半導体膜206において、酸素欠損が増加し、n型化してしまう。このため、酸化物半導体膜106及び酸化物半導体膜206であって、特に領域106dにおいて、シリコンや炭素の濃度（二次イオン質量分析法により得られる濃度）を、 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下、又は $2 \times 10^{17} \text{ atoms/cm}^3$ 以下とすることができる。この結果、トランジスタは、しきい値電圧がプラスとなる電気特性（ノーマリーオフ特性ともいう。）を有する。

【0069】

また、酸化物半導体膜106及び酸化物半導体膜206であって、特に領域106dにおいて、二次イオン質量分析法により得られるアルカリ金属又はアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、又は $2 \times 10^{16} \text{ atoms/cm}^3$ 以下とすることができる。アルカリ金属及びアルカリ土類金属は、酸化物半導体と結合するとキャリアを生成する場合があり、トランジスタのオフ電流が増大してしまうことがある。このため、領域106dのアルカリ金属又はアルカリ土類金属の濃度を低減することが好ましい。この結果、トランジスタは、しきい値電圧がプラスとなる電気特性（ノーマリーオフ特性ともいう。）を有する。

【0070】

また、酸化物半導体膜106及び酸化物半導体膜206であって、特に領域106dにおいて窒素が含まれていると、キャリアである電子が生じ、キャリア密度が増加し、n型化となる場合がある。この結果、窒素が含まれている酸化物半導体膜を用いたトランジスタはノーマリーオン特性となりやすい。従って、当該酸化物半導体膜であって、特に領域106dにおいて、窒素はできる限り低減されていることが好ましい。例えば、二次イオン質量分析法により得られる窒素濃度を、 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下にすることができる。

【0071】

酸化物半導体膜106及び酸化物半導体膜206であって、特に領域106dにおいて、不純物元素を低減することで、酸化物半導体膜のキャリア密度を低減することができる。このため、酸化物半導体膜106及び酸化物半導体膜206であって、特に領域106dにおいては、キャリア密度を $1 \times 10^{17} \text{ atoms/cm}^3$ 以下、又は $1 \times 10^{15} \text{ atoms/cm}^3$ 以下、又は $1 \times 10^{13} \text{ atoms/cm}^3$ 以下、又は $1 \times 10^{11} \text{ atoms/cm}^3$ 以下とすることができる。

【0072】

酸化物半導体膜106及び酸化物半導体膜206として、不純物濃度が低く、欠陥準位密度の低い酸化物半導体膜を用いることで、さらに優れた電気特性を有するトランジスタを作製することができる。ここでは、不純物濃度が低く、欠陥準位密度の低い（酸素欠損の少ない）ことを高純度真性又は実質的に高純度真性とよぶ。高純度真性又は実質的に高純度真性である酸化物半導体を用いたトランジスタは、キャリア発生源が少ないため、キャリア密度を低くすることができる場合がある。従って、当該酸化物半導体膜にチャネル領域が形成されるトランジスタは、しきい値電圧がプラスとなる電気特性（ノーマリーオフ特性ともいう。）になりやすい。また、高純度真性又は実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。また、高純度真性又は実質的に高純度真性である酸化物半導体膜を用いたトランジスタは、オフ電流が著しく小さく、ソース電極とドレイン電極間の電圧（ドレイン電圧）が1Vから10Vの範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すな

10

20

30

40

50

わち 1×10^{-13} A 以下という特性を得ることができる。従って、当該酸化物半導体膜にチャネル領域が形成されるトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる場合がある。

【0073】

また、酸化物半導体膜106及び酸化物半導体膜206は、例えば非単結晶構造でもよい。非単結晶構造は、例えば、後述する CAAAC-O_S (C Axis Aligned Crystaline Oxide Semiconductor)、多結晶構造、後述する微結晶構造、又は非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、CAAAC-O_Sは最も欠陥準位密度が低い。

【0074】

なお、酸化物半導体膜106及び酸化物半導体膜206が、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAAC-O_Sの領域、単結晶構造の領域の二種以上を有する混合膜であってもよい。混合膜は、例えば、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAAC-O_Sの領域、単結晶構造の領域のいずれか二種以上の領域を有する单層構造の場合がある。また、混合膜は、例えば、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAAC-O_Sの領域、単結晶構造の領域のいずれか二種以上が積層された構造の場合がある。

【0075】

なお、酸化物半導体膜106及び酸化物半導体膜206において、領域106bと、領域106dとの結晶性が異なる場合がある。また、酸化物半導体膜106及び酸化物半導体膜206において、領域106cと、領域106dとの結晶性が異なる場合がある。これは、領域106b又は領域106cに不純物元素が添加された際に、領域106b又は領域106cにダメージが入ってしまい、結晶性が低下するためである。

【0076】

絶縁膜108は、酸化物絶縁膜又は窒化物絶縁膜を单層又は積層して形成することができる。なお、酸化物半導体膜106及び酸化物半導体膜206との界面特性を向上させるため、絶縁膜108において少なくとも酸化物半導体膜106及び酸化物半導体膜206と接する領域は酸化物絶縁膜を用いて形成することが好ましい。絶縁膜108として、例えば酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化ガリウム膜又はGa-Zn酸化物膜などを用いればよく、单層又は積層で設けることができる。

【0077】

また、絶縁膜108として、酸素、水素、水等のプロッキング効果を有する絶縁膜を設けることで、酸化物半導体膜106及び酸化物半導体膜206からの酸素の外部への拡散と、外部から酸化物半導体膜106及び酸化物半導体膜206への水素、水等の侵入を防ぐことができる。酸素、水素、水等のプロッキング効果を有する絶縁膜としては、酸化アルミニウム膜、酸化窒化アルミニウム膜、酸化ガリウム膜、酸化窒化ガリウム膜、酸化イットリウム膜、酸化窒化イットリウム膜、酸化ハフニウム膜、酸化窒化ハフニウム膜等がある。

【0078】

また、絶縁膜108として、ハフニウムシリケート(HfSiO_x)、窒素が添加されたハフニウムシリケート(HfSi_xO_yN_z)、窒素が添加されたハフニウムアルミネート(HfAl_xO_yN_z)、酸化ハフニウム、酸化イットリウムなどのhigh-k材料を用いることでトランジスタのゲートリーアークを低減できる。

【0079】

また、絶縁膜108として、加熱により酸素を放出する酸化物絶縁膜を用いることで、加熱処理により絶縁膜108に含まれる酸素を、酸化物半導体膜106及び酸化物半導体膜206に移動させることが可能である。

【0080】

また、絶縁膜108として、欠陥の少ない酸化窒化シリコン膜を用いることができる。

10

20

30

40

50

欠陥の少ない酸化窒化シリコン膜は、加熱処理後において、100K以下のESRで測定して得られたスペクトルにおいてg値が2.037以上2.039以下の第1のシグナル、g値が2.001以上2.003以下の第2のシグナル、及びg値が1.964以上1.966以下の第3のシグナルが観測される。なお、第1のシグナル及び第2のシグナルのスプリット幅、並びに第2のシグナル及び第3のシグナルのスプリット幅は、XバンドのESR測定において約5mTである。また、g値が2.037以上2.039以下の第1のシグナル、g値が2.001以上2.003以下の第2のシグナル、及びg値が1.964以上1.966以下の第3のシグナルのスピンの密度の合計が、 1×10^{18} spins/cm³未満であり、代表的には 1×10^{17} spins/cm³以上 1×10^{18} spins/cm³未満である。

10

【0081】

なお、100K以下のESRスペクトルにおいてg値が2.037以上2.039以下の第1シグナル、g値が2.001以上2.003以下の第2のシグナル、及びg値が1.964以上1.966以下の第3のシグナルは、窒素酸化物(NO_x、xは0以上2以下、又は1以上2以下)起因のシグナルに相当する。窒素酸化物の代表例としては、一酸化窒素、二酸化窒素等がある。即ち、g値が2.037以上2.039以下の第1のシグナル、g値が2.001以上2.003以下の第2のシグナル、及びg値が1.964以上1.966以下の第3のシグナルのスピンの密度の合計が少ないほど、酸化窒化シリコン膜に含まれる窒素酸化物の含有量が少ないと見える。

【0082】

20

また、欠陥の少ない酸化窒化シリコン膜は、二次イオン質量分析法で測定される窒素濃度が、 6×10^{20} atoms/cm³以下である。絶縁膜108として欠陥の少ない酸化窒化シリコン膜を用いることで、窒素酸化物が生成されにくくなり、酸化物半導体膜106及び酸化物半導体膜206及び絶縁膜108の界面におけるキャリアのトラップを低減することが可能である。また、半導体装置に含まれるトランジスタのしきい値電圧の変動を低減することが可能であり、トランジスタの電気特性の変動を低減することができる。

【0083】

絶縁膜108の厚さは、5nm以上400nm以下、又は5nm以上300nm以下、又は10nm以上250nm以下とすることができる。

30

【0084】

導電膜110、導電膜112及び導電膜114、並びに導電膜210、導電膜212及び導電膜214は同時に形成されるため、同じ材料(例えば金属元素)及び同じ積層構造を有する。導電膜110、導電膜112及び導電膜114、並びに導電膜210、導電膜212及び導電膜214は、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、ニッケル、鉄、コバルト、タングステンから選ばれた金属元素、又は上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いて形成することができる。また、マンガン、ジルコニウムのいずれか一又は複数から選択された金属元素を用いてもよい。また、導電膜110、導電膜112及び導電膜114、並びに導電膜210、導電膜212及び導電膜214は、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、マンガンを含む銅膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜又は窒化タングステン膜上にタングステン膜を積層する二層構造、マンガンを含む銅膜上に銅膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造、マンガンを含む銅膜上に銅膜を積層し、さらにその上にマンガンを含む銅膜を形成する三層構造等がある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた元素の一又は複数組み合わせた合金膜、もしくは窒化膜を用いてもよい。

40

【0085】

50

また、導電膜 110、導電膜 112 及び導電膜 114、並びに導電膜 210、導電膜 212 及び導電膜 214 は、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを含むインジウム錫酸化物等の透光性を有する導電性材料を適用して形成することもできる。また、上記透光性を有する導電性材料と、上記金属元素の積層構造とすることもできる。

【0086】

導電膜 110、導電膜 112 及び導電膜 114、並びに導電膜 210、導電膜 212 及び導電膜 214 の厚さは、30 nm 以上 500 nm 以下、又は 100 nm 以上 400 nm 以下とすることができる。

10

【0087】

絶縁膜 116 は、酸化物絶縁膜又は窒化物絶縁膜を単層又は積層して形成することができる。なお、酸化物半導体膜 106 及び酸化物半導体膜 206 との界面特性を向上させるため、絶縁膜 116 において少なくとも酸化物半導体膜 106 及び酸化物半導体膜 206 と接する領域は酸化物絶縁膜で形成することが好ましい。また、絶縁膜 116 として加熱により酸素を放出する酸化物絶縁膜を用いることで、加熱処理により絶縁膜 116 に含まれる酸素を、酸化物半導体膜 106 及び酸化物半導体膜 206 に移動させることができるものである。

【0088】

絶縁膜 116 として、例えば酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化ガリウム膜又は Ga-Zn 酸化物膜などを用いればよく、単層又は積層で設けることができる。

20

【0089】

絶縁膜 118 は、外部からの水素、水等のバリア膜として機能する膜であることが好ましい。絶縁膜 118 として、例えば窒化シリコン膜、窒化酸化シリコン膜、酸化アルミニウム膜などを用いればよく、単層又は積層で設けることができる。

【0090】

絶縁膜 116 及び絶縁膜 118 の厚さはそれぞれ、30 nm 以上 500 nm 以下、又は 100 nm 以上 400 nm 以下とすることができます。

【0091】

30

<半導体装置の構成 2>

次に、半導体装置の別の構成について、図 3 を用いて説明する。ここでは、画素部に設けられたトランジスタ 150 の変形例としてトランジスタ 151 を用いて説明するが、駆動回路部のトランジスタ 154 にトランジスタ 151 の絶縁膜 104 の構成、又は導電膜 110、導電膜 112 及び導電膜 114 の構造を適宜適用することができる。

【0092】

図 3 (A) 乃至図 3 (C) に、半導体装置が有するトランジスタ 151 の上面図及び断面図を示す。図 3 (A) はトランジスタ 151 の上面図であり、図 3 (B) は、図 3 (A) の一点鎖線 Y3-Y4 間の断面図であり、図 3 (C) は、図 3 (A) の一点鎖線 X3-X4 間の断面図である。

40

【0093】

図 3 に示すトランジスタ 151 は、導電膜 110、導電膜 112 及び導電膜 114 が、それぞれ 3 層構造であることを特徴とする。また、絶縁膜 104 が、窒化物絶縁膜 104a 及び酸化物絶縁膜 104b の積層構造であることを特徴とする。その他の構成は、トランジスタ 150 と同様であり、同様の効果を奏する。

【0094】

はじめに、導電膜 110、導電膜 112 及び導電膜 114 について説明する。

【0095】

導電膜 110 は、導電膜 110a と、導電膜 110b と、導電膜 110c とが順に積層しており、且つ導電膜 110a 及び導電膜 110c は導電膜 110b の表面を覆っている

50

。すなわち、導電膜 110a 及び導電膜 110c は、導電膜 110b の保護膜として機能する。

【0096】

導電膜 110 と同様に、導電膜 112 は、導電膜 112a と、導電膜 112b と、導電膜 112c とが順に積層しており、且つ導電膜 112a 及び導電膜 112c は導電膜 112b の表面を覆っている。

【0097】

導電膜 110 と同様に、導電膜 114 は、導電膜 114a と、導電膜 114b と、導電膜 114c とが順に積層しており、且つ導電膜 114a 及び導電膜 114c は導電膜 114b の表面を覆っている。

10

【0098】

導電膜 110a、導電膜 112a 及び導電膜 114a は、導電膜 110b、導電膜 112b、導電膜 114b に含まれる金属元素が酸化物半導体膜 106 に拡散するのを防ぐ材料を用いて形成する。導電膜 110a、導電膜 112a 及び導電膜 114a として、チタン、タンタル、モリブデン、タングステンの単体若しくは合金、又は窒化チタン、窒化タンタル、窒化モリブデン、窒化タンタル等を用いて形成することができる。又は、導電膜 110a、導電膜 112a 及び導電膜 114a は、Cu - X 合金 (X は、Mn、Ni、Cr、Fe、Co、Mo、Ta、又はTi) 等を用いて形成することができる。

【0099】

なお、Cu - X 合金 (X は、Mn、Ni、Cr、Fe、Co、Mo、Ta、又はTi) は、加熱処理により酸化物半導体膜と接する領域、又は絶縁膜と接する領域に被覆膜が形成される場合がある。被覆膜は、X を含む化合物で形成される。X を含む化合物の一例としては、X の酸化物、In - X 酸化物、Ga - X 酸化物、In - Ga - X 酸化物、In - Ga - Zn - X 酸化物等がある。導電膜 110a、導電膜 112a 及び導電膜 114a の表面に被覆膜が形成されることで、被覆膜がプロッキング膜となり、Cu - X 合金膜中のCu が、酸化物半導体膜に入り込むことを抑制することができる。

20

【0100】

なお、酸化物半導体膜 106 であってチャネルとして機能する領域の銅の濃度を 1×10^{-8} atoms / cm³ 以下とすることで、ゲート絶縁膜として機能する絶縁膜 108 と酸化物半導体膜 106 の界面における電子トラップ準位密度を低減することができる。この結果、サブスレッシュルドスイング値 (S 値) の優れたトランジスタを作製することが可能である。

30

【0101】

導電膜 110b、導電膜 112b 及び導電膜 114b は、低抵抗材料を用いて形成する。導電膜 110b、導電膜 112b 及び導電膜 114b として、銅、アルミニウム、金、銀等の単体若しくは合金、又はこれを主成分とする化合物等を用いて形成することができる。

【0102】

導電膜 110c、導電膜 112c 及び導電膜 114c は、導電膜 110b、導電膜 112b、導電膜 114b に含まれる金属元素が不動態化された膜を用いて形成することで、導電膜 110b、導電膜 112b、導電膜 114b に含まれる金属元素が、絶縁膜 116 の形成工程において酸化物半導体膜 106 に移動することを防ぐことができる。導電膜 110c、導電膜 112c 及び導電膜 114c として、金属珪素化物、金属珪素化窒化物等を用いて形成することが可能であり、代表的には、CuSi_x ($x > 0$)、CuSi_xN_y ($x > 0$ 、 $y > 0$) 等がある。

40

【0103】

ここで、導電膜 110c、導電膜 112c 及び導電膜 114c の形成方法について説明する。なお、導電膜 110b、導電膜 112b 及び導電膜 114b は、銅を用いて形成される。また、導電膜 110c、導電膜 112c 及び導電膜 114c は、CuSi_xN_y ($x > 0$ 、 $y > 0$) を用いて形成される。

50

【0104】

導電膜110b、導電膜112b及び導電膜114bを、水素、アンモニア、一酸化炭素等の還元性雰囲気で発生させたプラズマに曝し、導電膜110b、導電膜112b及び導電膜114bの表面の酸化物を還元する。

【0105】

次に、200以上400以下で加熱しながら、導電膜110b、導電膜112b及び導電膜114bをシランに曝す。この結果、導電膜110b、導電膜112b及び導電膜114bに含まれる銅が触媒として作用し、シランがSiとH₂に分解されるとともに、導電膜110b、導電膜112b及び導電膜114bの表面にCuSi_x(x>0)が形成される。
10

【0106】

次に、導電膜110b、導電膜112b及び導電膜114bを、アンモニア又は窒素等の窒素を含む雰囲気で発生させたプラズマに曝すことで、導電膜110b、導電膜112b及び導電膜114bの表面に形成されたCuSi_x(x>0)がプラズマに含まれる窒素と反応し、導電膜110c、導電膜112c及び導電膜114cとして、CuSi_xN_y(x>0, y>0)が形成される。

【0107】

なお、上記工程において、導電膜110b、導電膜112b及び導電膜114bをアンモニア又は窒素等の窒素を含む雰囲気で発生させたプラズマに曝した後、200以上400以下で加熱しながら、導電膜110b、導電膜112b及び導電膜114bをシランに曝すことで、導電膜110c、導電膜112c及び導電膜114cとして、CuSi_xN_y(x>0, y>0)を形成してもよい。
20

【0108】

次に、窒化物絶縁膜104a及び酸化物絶縁膜104bが積層された絶縁膜104について説明する。

【0109】

例えば、窒化物絶縁膜104aとして窒化シリコン膜、窒化酸化シリコン膜、窒化アルミニウム膜、窒化酸化アルミニウム膜等を用いて形成することができる。また、酸化物絶縁膜104bとして、酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜等を用いて形成することができる。基板102側に窒化物絶縁膜104aを設けることで、外部からの水素、水等が酸化物半導体膜106に拡散することを防ぐことが可能である。
30

【0110】

<半導体装置の構成3>

次に、半導体装置の別の構成について図4、図5及び図11を用いて説明する。ここでは、画素部に設けられたトランジスタ150の変形例としてトランジスタ152及びトランジスタ153を用いて説明するが、駆動回路部のトランジスタ154に、トランジスタ152に含まれる酸化物半導体膜106の構成、又はトランジスタ153に含まれる酸化物半導体膜106の構成を適宜適用することができる。

【0111】

図4(A)乃至図4(C)に、半導体装置が有するトランジスタ152の上面図及び断面図を示す。図4(A)はトランジスタ152の上面図であり、図4(B)は、図4(A)の一点鎖線Y3-Y4間の断面図であり、図4(C)は、図4(A)の一点鎖線X3-X4間の断面図である。
40

【0112】

図4に示すトランジスタ152は、酸化物半導体膜106が多層構造であることを特徴とする。具体的には、酸化物半導体膜106は、絶縁膜104と接する酸化物半導体膜107aと、酸化物半導体膜107aに接する酸化物半導体膜107bと、酸化物半導体膜107b、導電膜110、導電膜112、絶縁膜108及び絶縁膜116と接する酸化物半導体膜107cとを有する。その他の構成は、トランジスタ150と同様であり、同様の効果を奏する。
50

【0113】

酸化物半導体膜107a、酸化物半導体膜107b及び酸化物半導体膜107cは、代表的には、In-Ga酸化物膜、In-Zn酸化物膜、In-M-Zn酸化物膜(Mは、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又はHf)等の金属酸化物膜で形成される。

【0114】

また、酸化物半導体膜107a及び酸化物半導体膜107cは、代表的には、In-Ga酸化物膜、In-Zn酸化物膜、In-Mg酸化物膜、Zn-Mg酸化物膜、In-M-Zn酸化物膜(Mは、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又はHf)であり、且つ酸化物半導体膜107bよりも伝導帯下端のエネルギーが真空準位に近く、代表的には、酸化物半導体膜107a及び酸化物半導体膜107cの伝導帯下端のエネルギーと、酸化物半導体膜107bの伝導帯下端のエネルギーとの差が、0.05eV以上、0.07eV以上、0.1eV以上、又は0.2eV以上、且つ2eV以下、1eV以下、0.5eV以下、又は0.4eV以下である。なお、真空準位と伝導帯下端のエネルギー差を電子親和力ともいう。

【0115】

酸化物半導体膜107bがIn-M-Zn酸化物膜(Mは、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又はHf)の場合、酸化物半導体膜107bを成膜するために用いるターゲットにおいて、金属元素の原子数比をIn:M:Zn=x₁:y₁:z₁とすると、x₁/y₁は、1/3以上6以下、さらには1以上6以下であって、z₁/y₁は、1/3以上6以下、さらには1以上6以下であることが好ましい。なお、z₁/y₁を1以上6以下とすることで、酸化物半導体膜107bとしてCAC-O₅膜が形成されやすくなる。ターゲットの金属元素の原子数比の代表例としては、In:M:Zn=1:1:1、In:M:Zn=1:1:1.2、In:M:Zn=2:1:1.5、In:M:Zn=2:1:2.3、In:M:Zn=2:1:3、In:M:Zn=3:1:2等がある。

【0116】

酸化物半導体膜107a及び酸化物半導体膜107cがIn-M-Zn酸化物膜(Mは、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又はHf)の場合、酸化物半導体膜107a及び酸化物半導体膜107cを成膜するために用いるターゲットにおいて、金属元素の原子数比をIn:M:Zn=x₂:y₂:z₂とすると、x₂/y₂<x₁/y₁であって、z₂/y₂は、1/3以上6以下、さらには1以上6以下であることが好ましい。なお、z₂/y₂を1以上6以下とすることで、酸化物半導体膜107a及び酸化物半導体膜107cとしてCAC-O₅膜が形成されやすくなる。ターゲットの金属元素の原子数比の代表例としては、In:M:Zn=1:3:2、In:M:Zn=1:3:4、In:M:Zn=1:3:6、In:M:Zn=1:3:8、In:M:Zn=1:4:3、In:M:Zn=1:4:4、In:M:Zn=1:4:5、In:M:Zn=1:4:6、In:M:Zn=1:6:3、In:M:Zn=1:6:4、In:M:Zn=1:6:5、In:M:Zn=1:6:6、In:M:Zn=1:6:7、In:M:Zn=1:6:8、In:M:Zn=1:6:9等がある。

【0117】

また、酸化物半導体膜107a及び酸化物半導体膜107cがIn-Ga酸化物膜の場合、例えば、In-Ga金属酸化物ターゲット(In:Ga=7:93)を用いて、スパッタリング法により形成することができる。また、酸化物半導体膜107a及び酸化物半導体膜107cとして、DC放電を用いたスパッタリング法でIn-Ga酸化物膜を成膜するためには、In:Ga=x:y[原子数比]としたときに、y/(x+y)を0.96以下、好ましくは0.95以下、例えば0.93とするといい。

【0118】

なお、酸化物半導体膜107a、酸化物半導体膜107b及び酸化物半導体膜107cの原子数比はそれぞれ、誤差として上記の原子数比のプラスマイナス40%の変動を含む

10

20

30

40

50

。

【0119】

なお、原子数比はこれらに限られず、必要とする半導体特性に応じて適切な原子数比のものを用いればよい。

【0120】

また、酸化物半導体膜107a及び酸化物半導体膜107cは同じ組成でもよい。例えば、酸化物半導体膜107a及び酸化物半導体膜107cとしてIn:Ga:Zn=1:3:2、1:3:4、1:4:5、1:4:6、1:4:7、又は1:4:8の原子数比のIn-Ga-Zn酸化物を用いてもよい。

【0121】

又は、酸化物半導体膜107a及び酸化物半導体膜107cは異なった組成でもよい。例えば、酸化物半導体膜107aとしてIn:Ga:Zn=1:3:2の原子数比のIn-Ga-Zn酸化物を用い、酸化物半導体膜107cとしてIn:Ga:Zn=1:3:4又は1:4:5の原子数比のIn-Ga-Zn酸化物を用いてもよい。

【0122】

酸化物半導体膜107a及び酸化物半導体膜107cの厚さは、3nm以上100nm以下、又は3nm以上50nm以下とする。酸化物半導体膜107bの厚さは、3nm以上200nm以下、又は3nm以上100nm以下、又は3nm以上50nm以下とする。なお、酸化物半導体膜107a及び酸化物半導体膜107cはそれぞれ酸化物半導体膜107bより厚さを薄くすることで、トランジスタのしきい値電圧の変動量を低減することが可能である。

【0123】

酸化物半導体膜107a、酸化物半導体膜107b及び酸化物半導体膜107cそれぞれの界面は、S T E M (S c a n n i n g T r a n s m i s s i o n E l e c t r o n M i c r o s c o p y) を用いて観察することができる場合がある。

【0124】

酸化物半導体膜107a、酸化物半導体膜107b及び酸化物半導体膜107cは、実施の形態1に示す酸化物半導体膜106の結晶構造を適宜用いることができる。

【0125】

酸化物半導体膜107bと比較して酸素欠損の生じにくい酸化物半導体膜107a及び酸化物半導体膜107cをそれぞれ酸化物半導体膜107bの上面及び下面に接して設けることで、酸化物半導体膜107bにおける酸素欠損を低減することができる。また、酸化物半導体膜107bは、酸化物半導体膜107bを構成する金属元素の一以上を有する酸化物半導体膜107a及び酸化物半導体膜107cと接するため、酸化物半導体膜107aと酸化物半導体膜107bとの界面、酸化物半導体膜107bと酸化物半導体膜107cとの界面における界面準位密度が極めて低い。このため、酸化物半導体膜107bに含まれる酸素欠損を低減することが可能である。

【0126】

また、酸化物半導体膜107bが、構成元素の異なる絶縁膜（例えば、酸化シリコン膜を含む絶縁膜）と接する場合、界面準位が形成され、該界面準位はチャネルを形成することがある。このような場合、しきい値電圧の異なるトランジスタが出現し、トランジスタの見かけ上のしきい値電圧が変動することがある。しかしながら、酸化物半導体膜107bを構成する金属元素を一種以上含む酸化物半導体膜107aが酸化物半導体膜107bと接するため、酸化物半導体膜107aと酸化物半導体膜107bの界面に界面準位を形成しにくくなる。よって酸化物半導体膜107aを設けることにより、トランジスタのしきい値電圧などの電気特性のばらつきを低減することができる。

【0127】

また、絶縁膜108と酸化物半導体膜107bとの界面にチャネルが形成される場合、該界面で界面散乱が起こり、トランジスタの電界効果移動度が低くなる。しかしながら、酸化物半導体膜107bを構成する金属元素を一種以上含む酸化物半導体膜107cが酸

10

20

30

40

50

化物半導体膜 107b に接して設けられるため、酸化物半導体膜 107b と酸化物半導体膜 107cとの界面ではキャリアの散乱が起こりにくく、トランジスタの電界効果移動度を高くすることができる。

【0128】

また、酸化物半導体膜 107a 及び酸化物半導体膜 107c は、絶縁膜 104 及び絶縁膜 108 の構成元素、又は導電膜 110 及び導電膜 112 の構成元素が、酸化物半導体膜 107b へ混入して、酸化物半導体膜 107 に不純物による準位が形成されることを抑制するためのバリア膜としても機能する。

【0129】

例えれば、絶縁膜 104 及び絶縁膜 108 として、シリコンを含む絶縁膜又は炭素を含む絶縁膜の場合、絶縁膜 104 及び絶縁膜 108 中のシリコン、又は絶縁膜 104 及び絶縁膜 108 中に混入する炭素が、酸化物半導体膜 107a 及び酸化物半導体膜 107c の中へ界面から数 nm 程度まで混入することがある。シリコン、炭素等の不純物が酸化物半導体膜 107b 中に入ると不純物準位を形成し、不純物準位がドナーとなり電子を生成することで n 型化することがある。10

【0130】

しかしながら、酸化物半導体膜 107a 及び酸化物半導体膜 107c の膜厚が、数 nm よりも厚ければ、混入したシリコン、炭素等の不純物が酸化物半導体膜 107b にまで到達しないため、不純物準位の影響は低減される。20

【0131】

以上のことから、本実施の形態に示すトランジスタは、しきい値電圧などの電気特性のばらつきが低減されたトランジスタである。

【0132】

図 4 と異なる構造のトランジスタを図 5 に示す。

【0133】

図 5 (A) 乃至図 5 (C) に、半導体装置が有するトランジスタ 153 の上面図及び断面図を示す。図 5 (A) はトランジスタ 153 の上面図であり、図 5 (B) は、図 5 (A) の一点鎖線 Y3 - Y4 間の断面図であり、図 5 (C) は、図 5 (A) の一点鎖線 X3 - X4 間の断面図である。30

【0134】

図 5 に示すトランジスタ 153 のように、酸化物半導体膜 106 が、絶縁膜 104 と接する酸化物半導体膜 107b と、酸化物半導体膜 107b 及び絶縁膜 108 と接する酸化物半導体膜 107c の積層構造であってもよい。その他の構成は、トランジスタ 150 と同様であり、同様の効果を奏する。

【0135】

<バンド構造>

ここで、図 4 及び図 5 に示すトランジスタのバンド構造について説明する。なお、図 1 1 (A) は、図 4 に示すトランジスタ 153 のバンド構造であり、理解を容易にするため、絶縁膜 104、酸化物半導体膜 107a、酸化物半導体膜 107b、酸化物半導体膜 107c 及び絶縁膜 108 の伝導帯下端のエネルギー (E_c) を示す。また、図 11 (B) は、図 5 に示すトランジスタ 154 のバンド構造であり、理解を容易にするため、絶縁膜 104、酸化物半導体膜 107b、酸化物半導体膜 107c 及び絶縁膜 108 の伝導帯下端のエネルギー (E_c) を示す。40

【0136】

図 11 (A) に示すように、酸化物半導体膜 107a、酸化物半導体膜 107b 及び酸化物半導体膜 107c において、伝導帯下端のエネルギーが連続的に変化する。これは、酸化物半導体膜 107a、酸化物半導体膜 107b 及び酸化物半導体膜 107c を構成する元素が共通することにより、酸素が相互に拡散しやすい点からも理解される。したがって、酸化物半導体膜 107a、酸化物半導体膜 107b 及び酸化物半導体膜 107c は組成が異なる膜の積層体ではあるが、物性的に連続であるということもできる。50

【0137】

主成分を共通として積層された酸化物半導体膜は、各層を単に積層するのではなく連続接合（ここでは特に伝導帯下端のエネルギーが各層の間で連続的に変化するU字型の井戸（U Shape Well）構造）が形成されるように作製する。すなわち、各層の界面に酸化物半導体にとってトラップ中心や再結合中心のような欠陥準位、あるいはキャリアの流れを阻害する不純物が存在しないように積層構造を形成する。仮に、積層された酸化物半導体膜の層間に不純物が混在していると、エネルギー・バンドの連続性が失われ、界面でキャリアがトラップあるいは再結合により消滅してしまう。

【0138】

なお、図11(A)では、酸化物半導体膜107aと酸化物半導体膜107cのEcが同様である場合について示したが、それぞれが異なっていてもよい。

10

【0139】

図11(A)より、酸化物半導体膜107bがウェル（井戸）となり、トランジスタ152において、チャネルが酸化物半導体膜107bに形成されることがわかる。なお、酸化物半導体膜107a、酸化物半導体膜107b及び酸化物半導体膜107cは伝導帯下端のエネルギーが連続的に変化するため、U字型の井戸構造のチャネルを埋め込みチャネルということもできる。

【0140】

また、図11(B)に示すように、酸化物半導体膜107b及び酸化物半導体膜107cにおいて、伝導帯下端のエネルギーが連続的に変化してもよい。

20

【0141】

図11(B)より、酸化物半導体膜107bがウェル（井戸）となり、トランジスタ153において、チャネルが酸化物半導体膜107bに形成されることがわかる。

【0142】

図4に示すトランジスタ152は、酸化物半導体膜107bを構成する金属元素を一種以上含んでいる酸化物半導体膜107a及び酸化物半導体膜107cを有しているため、酸化物半導体膜107aと酸化物半導体膜107bとの界面、及び酸化物半導体膜107cと酸化物半導体膜107bとの界面に界面準位を形成しにくくなる。よって、酸化物半導体膜107a及び酸化物半導体膜107cを設けることにより、トランジスタのしきい値電圧などの電気特性のばらつきや変動を低減することができる。

30

【0143】

図5に示すトランジスタ153は、酸化物半導体膜107bを構成する金属元素を一種以上含んでいる酸化物半導体膜107cを有しているため、酸化物半導体膜107cと酸化物半導体膜107bとの界面に界面準位を形成しにくくなる。よって、酸化物半導体膜107cを設けることにより、トランジスタのしきい値電圧などの電気特性のばらつきや変動を低減することができる。

【0144】

<半導体装置の作製方法1>

次に、図1に示すトランジスタ150及びトランジスタ154の作製方法について、図7乃至図9を用いて説明する。

40

【0145】

トランジスタ150及びトランジスタ154を構成する膜（絶縁膜、酸化物半導体膜、導電膜等）は、スパッタリング法、化学気相堆積（CVD）法、真空蒸着法、パルスレーザー堆積（PLD）法を用いて形成することができる。あるいは、塗布法や印刷法で形成することができる。成膜方法としては、スパッタリング法、プラズマ化学気相堆積（PECVD）法が代表的であるが、熱CVD法でもよい。熱CVD法の例として、MOCVD（有機金属化学堆積）法やALD（原子層成膜）法を使ってもよい。

【0146】

熱CVD法は、チャンバー内を大気圧又は減圧下とし、原料ガスと酸化剤を同時にチャンバー内に送り、基板近傍又は基板上で反応させて基板上に堆積させることで成膜を行う

50

。このように、熱 CVD 法は、プラズマを発生させない成膜方法であるため、プラズマダメージにより欠陥が生成されることが無いという利点を有する。

【 0 1 4 7 】

また、ALD 法は、チャンバー内を大気圧又は減圧下とし、反応のための原料ガスが順次にチャンバーに導入され、そのガス導入の順序を繰り返すことで成膜を行う。例えば、それぞれのスイッチングバルブ（高速バルブともよぶ。）を切り替えて 2 種類以上の原料ガスを順番にチャンバーに供給し、複数種の原料ガスが混ざらないように第 1 の原料ガスと同時又はその後に不活性ガス（アルゴン、或いは窒素など）などを導入し、第 2 の原料ガスを導入する。なお、同時に不活性ガスを導入する場合には、不活性ガスはキャリアガスとなり、また、第 2 の原料ガスの導入時にも同時に不活性ガスを導入してもよい。また、不活性ガスを導入する代わりに真空排気によって第 1 の原料ガスを排出した後、第 2 の原料ガスを導入してもよい。第 1 の原料ガスが基板の表面に吸着して第 1 の層を成膜し、後から導入される第 2 の原料ガスと反応して、第 2 の層が第 1 の層上に積層されて薄膜が形成される。10

【 0 1 4 8 】

このガス導入順序を制御しつつ所望の厚さになるまで複数回繰り返すことで、段差被覆性に優れた薄膜を形成することができる。薄膜の厚さは、ガス導入順序を繰り返す回数によって調節することができるため、精密な膜厚調節が可能であり、微細なトランジスタを作製する場合に適している。

【 0 1 4 9 】

図 7 (C) に示すように、基板 102 上に導電膜 201 を形成し、及び導電膜 201 上に絶縁膜 104 を形成する。20

【 0 1 5 0 】

導電膜 201 は、スパッタリング法、真空蒸着法、パルスレーザー堆積 (PLD) 法、熱 CVD 法等を用いて導電膜を形成し、該導電膜上にリソグラフィ工程によりマスクを形成した後エッチング処理を行い、形成する。

【 0 1 5 1 】

また、ALD を利用する成膜装置により導電膜 201 としてタンゲステン膜を成膜することができる。この場合には、WF₆ ガスと B₂H₆ ガスを順次繰り返し導入して初期タンゲステン膜を形成し、その後、WF₆ ガスと H₂ ガスを同時に導入してタンゲステン膜を形成する。なお、B₂H₆ ガスに代えて SiH₄ ガスを用いてもよい。30

【 0 1 5 2 】

なお、導電膜 201 は、上記形成方法の代わりに、電解メッキ法、印刷法、インクジェット法等で形成してもよい。

【 0 1 5 3 】

絶縁膜 104 は、スパッタリング法、CVD 法、蒸着法、パルスレーザー堆積 (PLD) 法、印刷法、塗布法等を適宜用いて形成することができる。また、基板 102 上に絶縁膜を形成した後、該絶縁膜に酸素を添加して、絶縁膜 104 を形成することができる。絶縁膜に添加する酸素としては、酸素ラジカル、酸素原子、酸素原子イオン、酸素分子イオン等がある。また、添加方法としては、イオンドーピング法、イオン注入法、プラズマ処理法等がある。また、絶縁膜上に酸素の脱離を抑制する膜を形成した後、該膜を介して絶縁膜に酸素を添加してもよい。40

【 0 1 5 4 】

また、プラズマ CVD 装置の真空排気された処理室内に載置された基板を 180 以上 280 以下、又は 200 以上 240 以下に保持し、処理室に原料ガスを導入して処理室内における圧力を 100 Pa 以上 250 Pa 以下、又は 100 Pa 以上 200 Pa 以下とし、処理室内に設けられる電極に 0.17 W / cm² 以上 0.5 W / cm² 以下、又は 0.25 W / cm² 以上 0.35 W / cm² 以下の高周波電力を供給する条件により、加熱処理により酸素を放出することが可能な酸化シリコン膜又は酸化窒化シリコン膜を絶縁膜 104 として形成することができる。50

【0155】

ここでは、絶縁膜上に酸素の脱離を抑制する膜を形成した後、該膜を介して絶縁膜に酸素を添加する方法を図7(A)及び図7(B)を用いて説明する。

【0156】

図7(A)に示すように、基板102及び導電膜201上に絶縁膜103を形成する。

【0157】

次に、図7(B)に示すように、絶縁膜103上に、酸素の脱離を抑制する膜119を形成する。次に、膜119を介して絶縁膜103に酸素121を添加する。

【0158】

酸素の脱離を抑制する膜119として、アルミニウム、クロム、タンタル、チタン、モリブデン、ニッケル、鉄、コバルト、タンクスチタンから選ばれた金属元素、上述した金属元素を成分とする合金、上述した金属元素を組み合わせた合金、上述した金属元素を有する金属窒化物、上述した金属元素を有する金属酸化物、上述した金属元素を有する金属窒化酸化物等の導電性を有する材料を用いて形成する。
10

【0159】

酸素の脱離を抑制する膜119の厚さは、1nm以上20nm以下、又は2nm以上10nm以下とすることができます。

【0160】

膜119を介して絶縁膜103に酸素121を添加する方法としては、イオンドーピング法、イオン注入法、プラズマ処理法等がある。絶縁膜103上に膜119を設けて酸素を添加することで、膜119が絶縁膜103から酸素が脱離することを抑制する保護膜として機能する。このため、絶縁膜103により多くの酸素を添加することができる。
20

【0161】

また、プラズマ処理で酸素の導入を行う場合、マイクロ波で酸素を励起し、高密度な酸素プラズマを発生させることで、絶縁膜103への酸素導入量を増加させることができます。

【0162】

こののち、膜119を除去することで、図7(C)に示すように、基板102上に酸素が添加された絶縁膜104を形成することができる。なお、成膜後に十分に酸素が添加された絶縁膜104を形成できる場合においては、図7(A)、(B)に示す酸素を添加する処理を行わなくてもよい。
30

【0163】

次に、図7(D)に示すように、絶縁膜104上に酸化物半導体膜106及び酸化物半導体膜206を形成する。次に、絶縁膜104、酸化物半導体膜106及び酸化物半導体膜206上に絶縁膜108を形成する。

【0164】

酸化物半導体膜106及び酸化物半導体膜206の形成方法について以下に説明する。絶縁膜104上にスパッタリング法、塗布法、パルスレーザー蒸着法、レーザープレーショーン法、熱CVD法等により酸化物半導体膜を形成する。次に、加熱処理を行い、絶縁膜104に含まれる酸素を酸化物半導体膜に移動させる。次に、酸化物半導体膜上にリソグラフィ工程によりマスクを形成した後、該マスクを用いて酸化物半導体膜の一部をエッチングすることで、図7(D)に示すように、酸化物半導体膜106及び酸化物半導体膜206を形成することができる。この後、マスクを除去する。なお、酸化物半導体膜の一部をエッチングして酸化物半導体膜106を形成した後、加熱処理を行ってもよい。
40

【0165】

また、酸化物半導体膜106及び酸化物半導体膜206として印刷法を用いることで、素子分離された酸化物半導体膜106及び酸化物半導体膜206を直接形成することができる。

【0166】

スパッタリング法で酸化物半導体膜を形成する場合、プラズマを発生させるための電源
50

装置は、R F 電源装置、A C 電源装置、D C 電源装置等を適宜用いることができる。なお、A C 電源装置又はD C 電源装置を用いることで、C A A C - O S 膜を形成することができる。また、R F 電源装置を用いたスパッタリング法で酸化物半導体膜を形成するよりも、A C 電源装置又はD C 電源装置を用いたスパッタリング法で酸化物半導体膜を形成した方が、膜厚の分布、膜組成の分布、又は結晶性の分布が均一となるため好ましい。

【0167】

スパッタリングガスは、希ガス（代表的にはアルゴン）、酸素、希ガス及び酸素の混合ガスを適宜用いる。なお、希ガス及び酸素の混合ガスの場合、希ガスに対して酸素のガス比を高めることが好ましい。

【0168】

また、ターゲットは、形成する酸化物半導体膜の組成にあわせて、適宜選択すればよい。

【0169】

なお、酸化物半導体膜を形成する際に、例えば、スパッタリング法を用いる場合、基板温度を150 以上750 以下、又は150 以上450 以下、又は200 以上350 以下として、酸化物半導体膜を成膜することで、C A A C - O S 膜を形成することができる。また、基板温度を25 以上150 未満とすることで、微結晶酸化物半導体膜を形成することができる。

【0170】

また、後述するC A A C - O S 膜を成膜するために、以下の条件を適用することが好ましい。

【0171】

成膜時の不純物混入を抑制することで、不純物によって結晶状態が崩れることを抑制できる。例えば、成膜室内に存在する不純物濃度（水素、水、二酸化炭素及び窒素など）を低減すればよい。また、成膜ガス中の不純物濃度を低減すればよい。具体的には、露点が-80 以下、又は-100 以下である成膜ガスを用いる。

【0172】

また、成膜ガス中の酸素割合を高め、電力を最適化することで成膜時のプラズマダメージを軽減すると好ましい。成膜ガス中の酸素割合は、30 体積%以上、又は100 体積%とする。

【0173】

また、酸化物半導体膜を形成した後、加熱処理を行い、酸化物半導体膜の脱水素化又は脱水化をしてよい。加熱処理の温度は、代表的には、150 以上基板歪み点未満、又は250 以上450 以下、又は300 以上450 以下とする。

【0174】

加熱処理は、ヘリウム、ネオン、アルゴン、キセノン、クリプトン等の希ガス、又は窒素を含む不活性ガス雰囲気で行う。又は、不活性ガス雰囲気で加熱した後、酸素雰囲気で加熱してもよい。なお、上記不活性雰囲気及び酸素雰囲気に水素、水などが含まれないことが好ましい。処理時間は3 分以上24 時間以下とする。

【0175】

該加熱処理は、電気炉、R T A 装置等を用いることができる。R T A 装置を用いることで、短時間に限り、基板の歪み点以上の温度で熱処理を行うことができる。そのため加熱処理時間を短縮することができる。

【0176】

酸化物半導体膜を加熱しながら成膜することで、さらには酸化物半導体膜を形成した後、加熱処理を行うことで、酸化物半導体膜において、二次イオン質量分析法により得られる水素濃度を 5×10^{19} atoms/cm³以下、又は 1×10^{19} atoms/cm³以下、 5×10^{18} atoms/cm³以下、又は 1×10^{18} atoms/cm³以下、又は 5×10^{17} atoms/cm³以下、又は 1×10^{16} atoms/cm³以下とすることができます。

10

20

30

40

50

【0177】

ALDを利用する成膜装置により酸化物半導体膜、例えばIn-Ga-Zn-O膜を成膜する場合には、In(CH₃)₃ガスとO₃ガスを順次繰り返し導入してIn-O層を形成し、その後、Ga(CH₃)₃ガスとO₃ガスを同時に導入してGa-O層を形成し、更にその後Zn(CH₃)₂とO₃ガスを同時に導入してZn-O層を形成する。なお、これらの層の順番はこの例に限らない。また、これらのガスを混ぜてIn-Ga-O層やIn-Zn-O層、Ga-Zn-O層などの混合化合物層を形成してもよい。なお、O₃ガスに変えてAr等の不活性ガスでバーピングしたH₂Oガスを用いてもよいが、Hを含まないO₃ガスを用いる方が好ましい。また、In(CH₃)₃ガスにかえて、In(C₂H₅)₃ガスを用いてもよい。また、Ga(CH₃)₃ガスにかえて、Ga(C₂H₅)₃ガスを用いてもよい。また、Zn(CH₃)₂ガスを用いてもよい。10

【0178】

ここでは、スパッタリング法により、厚さ35nmの酸化物半導体膜を形成した後、加熱処理を行い、絶縁膜104に含まれる酸素を酸化物半導体膜に移動させる。次に、当該酸化物半導体膜上にマスクを形成し、酸化物半導体膜の一部を選択的にエッチングすることで、酸化物半導体膜106及び酸化物半導体膜206を形成する。

【0179】

なお、加熱処理は、350より高く650以下、又は450以上600以下で行うことで、CAAC化率が、60%以上100%未満、又は80%以上100%未満、又は90%以上100%未満、又は95%以上98%以下である酸化物半導体膜を得ることができる。なお、CAAC化率とは、透過電子回折測定装置を用いた透過電子回折パターンの測定により、一定の範囲においてCAAC-O_S膜の回折パターンが観測される領域の割合をいう。また、水素、水等の含有量が低減された酸化物半導体膜を得ることが可能である。すなわち、不純物濃度が低く、欠陥準位密度の低い酸化物半導体膜を形成することができる。20

【0180】

絶縁膜108は、絶縁膜104の形成方法を適宜用いて形成することができる。

【0181】

導電膜109として例えば低抵抗材料を用いる場合、酸化物半導体膜に低抵抗材料が混入すると、トランジスタの電気特性の不良が生じてしまう。本実施の形態では、導電膜109を形成する前に絶縁膜108を形成することで、酸化物半導体膜106及び酸化物半導体膜206のチャネルが導電膜109と接しないため、トランジスタの電気特性、代表的にはしきい値電圧の変動量を抑えることができる。30

【0182】

絶縁膜108として酸化シリコン膜又は酸化窒化シリコン膜をCVD法を用いて形成することができる。この場合、原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

【0183】

また、絶縁膜108として、堆積性気体に対する酸化性気体を20倍より大きく100倍未満、又は40以上80以下とし、処理室内の圧力を100Pa未満、又は50Pa以下とするCVD法を用いることで、欠陥量の少ない酸化窒化シリコン膜を形成することができる。40

【0184】

また、絶縁膜108として、プラズマCVD装置の真空排気された処理室内に載置された基板を280以上400以下に保持し、処理室に原料ガスを導入して処理室内における圧力を20Pa以上250Pa以下、さらに好ましくは100Pa以上250Pa以下とし、処理室内に設けられる電極に高周波電力を供給する条件により、絶縁膜108として、緻密である酸化シリコン膜又は酸化窒化シリコン膜を形成することができる。50

【0185】

また、絶縁膜108を、マイクロ波を用いたプラズマCVD法を用いて形成することができる。マイクロ波とは300MHzから300GHzの周波数域を指す。マイクロ波において、電子温度が低く、電子エネルギーが小さい。また、供給された電力において、電子の加速に用いられる割合が少なく、より多くの分子の解離及び電離に用いられることが可能であり、密度の高いプラズマ（高密度プラズマ）を励起することができる。このため、被成膜面及び堆積物へのプラズマダメージが少なく、欠陥の少ない絶縁膜108を形成することができる。

【0186】

また、絶縁膜108を、有機シランガスを用いたCVD法を用いて形成することができる。有機シランガスとしては、珪酸エチル（TEOS：化学式Si(O₂H₅)₄）、テトラメチルシラン（TMS：化学式Si(CH₃)₄）、テトラメチルシクロテトラシリコサン（TMCTS）、オクタメチルシクロテトラシリコサン（OMCTS）、ヘキサメチルジシラザン（HMDS）、トリエトキシシラン（SiH(O₂H₅)₃）、トリスジメチルアミノシラン（SiH(N(CH₃)₂)₃）などのシリコン含有化合物を用いることができる。有機シランガスを用いたCVD法を用いることで、被覆性の高い絶縁膜108を形成することができる。

【0187】

また、絶縁膜108として酸化ガリウム膜を形成する場合、MOCVD（Metal Organic Chemical Vapor Deposition）法を用いて形成することができる。

【0188】

また、絶縁膜108として、MOCVD法やALD法などの熱CVD法を用いて、酸化ハフニウム膜を形成する場合には、溶媒とハフニウム前駆体化合物を含む液体（ハフニウムアルコキシド溶液、代表的にはテトラキスジメチルアミドハフニウム（TDMAH））を気化させた原料ガスと、酸化剤としてオゾン（O₃）の2種類のガスを用いる。なお、テトラキスジメチルアミドハフニウムの化学式はHf[N(CH₃)₂]₄である。また、他の材料液としては、テトラキス（エチルメチルアミド）ハフニウムなどがある。

【0189】

また、絶縁膜108として、MOCVD法やALD法などの熱CVD法を用いて、酸化アルミニウム膜を形成する場合には、溶媒とアルミニウム前駆体化合物を含む液体（トリメチルアルミニウムTMAなど）を気化させた原料ガスと、酸化剤としてH₂Oの2種類のガスを用いる。なお、トリメチルアルミニウムの化学式はAl(CH₃)₃である。また、他の材料液としては、トリス（ジメチルアミド）アルミニウム、トリイソブチルアルミニウム、アルミニウムトリス（2，2，6，6-テトラメチル-3，5-ヘプタンジオナート）などがある。なお、ALD法で形成することで、被覆性が高く、膜厚の薄い絶縁膜108を形成することができる。

【0190】

また、絶縁膜108として、MOCVD法やALD法などの熱CVD法を用いて、酸化シリコン膜を形成する場合には、ヘキサクロロジシランを被成膜面に吸着させ、吸着物に含まれる塩素を除去し、酸化性ガス（O₂、一酸化二窒素）のラジカルを供給して吸着物と反応させる。

【0191】

ここでは、絶縁膜108として、プラズマCVD法により酸化窒化シリコン膜を形成する。

【0192】

次に、図8（A）に示すように、絶縁膜108上にリソグラフィ工程によりマスクを形成した後、絶縁膜108の一部をエッティングして、酸化物半導体膜106の一部を露出する開口部140a及び開口部140b、並びに酸化物半導体膜206の一部を露出する開口部220a及び開口部220bを形成する。

10

20

30

40

50

【0193】

絶縁膜108をエッティングする方法は、ウェットエッティング法又は／及びドライエッティング法を適宜用いることができる。

【0194】

次に、図8(B)に示すように、酸化物半導体膜106、酸化物半導体膜206及び絶縁膜108上に導電膜109を形成する。

【0195】

導電膜109は、導電膜201の形成方法を適宜用いて形成することができる。

【0196】

次に、図8(C)に示すように、導電膜109上に、リソグラフィ工程によりマスク111を形成した後、エッティング溶液又は／及びエッティングガス123に導電膜109を曝して、導電膜110、導電膜112及び導電膜114、並びに導電膜210、導電膜212及び導電膜214を形成する。
10

【0197】

導電膜109をエッティングする方法は、ウェットエッティング法又は／及びドライエッティング法を適宜用いることができる。なお、導電膜109をエッティングした後、絶縁膜108の側面の残留物を除去するための洗浄工程を行ってもよい。この結果、ゲート電極として機能する導電膜114と酸化物半導体膜106の間、及びゲート電極として機能する導電膜214と酸化物半導体膜206の間のリーク電流を低減することが可能である。

【0198】

なお、導電膜110、導電膜112及び導電膜114、並びに導電膜210、導電膜212及び導電膜214は、上記形成方法の代わりに、電解メッキ法、印刷法、インクジェット法等で形成してもよい。
20

【0199】

次に、図9(A)に示すように、マスク111を残したまま、酸化物半導体膜106及び酸化物半導体膜206に不純物元素117を添加する。この結果、酸化物半導体膜においてマスク111に覆われていない領域に不純物元素が添加される。なお、不純物元素117の添加により、酸化物半導体膜106及び酸化物半導体膜206には酸素欠損が形成される。

【0200】

不純物元素117の添加方法としては、イオンドーピング法、イオン注入法、プラズマ処理法等がある。プラズマ処理法の場合、添加する不純物元素を含むガス雰囲気にてプラズマを発生させて、プラズマ処理を行うことによって、不純物元素を添加することができる。上記プラズマを発生させる装置としては、ドライエッティング装置やプラズマCVD装置、高密度プラズマCVD装置等を用いることができる。
30

【0201】

なお、不純物元素117の原料ガスとして、B₂H₆、PH₃、CH₄、N₂、NH₃、AlH₃、AlCl₃、SiH₄、Si₂H₆、F₂、HF、H₂及び希ガスの一以上を用いることができる。又は、希ガスで希釈されたB₂H₆、PH₃、N₂、NH₃、AlH₃、AlCl₃、F₂、HF及びH₂の一以上を用いて不純物元素117を酸化物半導体膜106及び酸化物半導体膜206に添加することで、希ガスと、水素、ホウ素、炭素、窒素、フッ素、アルミニウム、シリコン、リン及び塩素の一以上とを同時に酸化物半導体膜106及び酸化物半導体膜206に添加することができる。
40

【0202】

又は、希ガスを酸化物半導体膜106及び酸化物半導体膜206に添加した後、B₂H₆、PH₃、CH₄、N₂、NH₃、AlH₃、AlCl₃、SiH₄、Si₂H₆、F₂、HF及びH₂の一以上を酸化物半導体膜106及び酸化物半導体膜206に添加してもよい。
50

【0203】

又は、B₂H₆、PH₃、CH₄、N₂、NH₃、AlH₃、AlCl₃、SiH₄、Si₂H₆、F₂、HF及びH₂の一以上を酸化物半導体膜106及び酸化物半導体膜206に添加した後、希ガスを酸化物半導体膜106及び酸化物半導体膜206に添加してもよい。

【0204】

不純物元素117の添加は、加速電圧、ドーザ量などの注入条件を適宜設定して制御すればよい。例えば、イオン注入法でアルゴンの添加を行う場合、加速電圧10kV、ドーザ量は 1×10^{13} ions/cm²以上 1×10^{16} ions/cm²以下とすればよく、例えば、 1×10^{14} ions/cm²とすればよい。また、イオン注入法でリンイオンの添加を行う場合、加速電圧30kV、ドーザ量は 1×10^{13} ions/cm²以上 5×10^{16} ions/cm²以下とすればよく、例えば、 1×10^{15} ions/cm²とすればよい。10

【0205】

ここで、酸化物半導体膜106に不純物元素117を添加した際の、膜厚方向における不純物元素が添加された領域の概念図を図10に示す。なお、ここでは、代表例として、トランジスタ150に含まれる酸化物半導体膜106近傍の拡大図を用いて説明する。

【0206】

図10(A)に示すように、不純物元素117の添加領域は、絶縁膜104、酸化物半導体膜106及び絶縁膜108に形成される場合がある。なお、酸化物半導体膜106が露出する領域の深さ方向において、添加領域の端部135は、絶縁膜104中に位置する。なお、深さ方向とは、酸化物半導体膜106の膜厚方向と平行であって、且つ絶縁膜108から絶縁膜104へ向かって進む方向である。20

【0207】

又は、図10(B)に示すように、不純物元素117の添加領域は、酸化物半導体膜106及び絶縁膜108に形成される場合がある。なお、酸化物半導体膜106が露出する領域の深さ方向において、添加領域の端部136は、絶縁膜104及び酸化物半導体膜106の界面に位置する。

【0208】

又は、図10(C)に示すように、不純物元素117の添加領域は、酸化物半導体膜106及び絶縁膜108に形成される場合がある。なお、酸化物半導体膜106が露出する領域の深さ方向において、添加領域の端部137は、酸化物半導体膜106中に位置する。30

【0209】

この結果、酸化物半導体膜106及び酸化物半導体膜206に低抵抗領域を形成することができる。具体的には、図2に示す領域106b及び領域106cを形成することができる。なお、領域106cは、絶縁膜108を介して酸化物半導体膜106及び酸化物半導体膜206に不純物元素が添加されるため、領域106bと比較して不純物元素の濃度が低い。こののち、図9(B)に示すように、マスク111を取り除く。40

【0210】

なお、ここでは、マスク111を用いて、酸化物半導体膜106及び酸化物半導体膜206に不純物元素117を添加したが、マスク111を除去した後、導電膜110、導電膜112及び導電膜114、並びに導電膜210、導電膜212及び導電膜214をマスクとして酸化物半導体膜106及び酸化物半導体膜206に不純物元素117を添加してもよい。

【0211】

こののち、加熱処理を行い、不純物元素117が添加された領域の導電性をさらに高めてもよい。加熱処理の温度は、代表的には、150以上基板歪み点未満、又は250以上450以下、又は300以上450以下とする。

【0212】

10

20

30

40

50

次に、図9(C)に示すように、酸化物半導体膜106、絶縁膜108、導電膜110、導電膜112、導電膜114、酸化物半導体膜206、導電膜210、導電膜212及び導電膜214上に絶縁膜116を形成し、絶縁膜116上に絶縁膜118を形成してもよい。

【0213】

絶縁膜116及び絶縁膜118は、絶縁膜104及び絶縁膜108の形成方法を適宜用いて形成することができる。

【0214】

なお、プラズマCVD装置の真空排気された処理室内に載置された基板を180以上280以下、又は200以上240以下に保持し、処理室に原料ガスを導入して処理室内における圧力を100Pa以上250Pa以下、又は100Pa以上200Pa以下とし、処理室内に設けられる電極に0.17W/cm²以上0.5W/cm²以下、又は0.25W/cm²以上0.35W/cm²以下の高周波電力を供給する条件により、加熱処理により酸素を放出することが可能な酸化シリコン膜又は酸化窒化シリコン膜を絶縁膜116として形成することができる。10

【0215】

又は、酸化物半導体膜106、導電膜110、導電膜112及び導電膜114、並びに酸化物半導体膜206、導電膜210、導電膜212及び導電膜214上にアルミニウム膜若しくは酸化アルミニウム膜を形成した後、加熱処理を行うことで、図2の領域106bにおいて、酸化物半導体膜106及び酸化物半導体膜206に含まれる酸素がアルミニウム膜若しくは酸化アルミニウム膜と反応し、絶縁膜116として酸化アルミニウム膜が形成されるとともに、図2の領域106bにおいて、酸素欠損が形成される。この結果、さらに領域106bの導電性を高めることができる。20

【0216】

こののち、加熱処理を行い、不純物元素117が添加された領域の導電性をさらに高めてもよい。加熱処理の温度は、代表的には、150以上基板歪み点未満、又は250以上450以下、又は300以上450以下とする。

【0217】

以上の工程により、トランジスタ150及びトランジスタ154を作製することができる。30

【0218】

<半導体装置の作製方法2>

図3に示すトランジスタ151の作製方法を説明する。なお、ここでは、トランジスタ151の導電膜110、導電膜112及び導電膜114に含まれる導電膜110c、導電膜112c及び導電膜114cの形成工程と、酸化物半導体膜106に不純物元素117を添加する工程について説明する。

【0219】

図7及び図8(A)乃至図8(C)の工程を経て、基板102上に絶縁膜104、酸化物半導体膜106、絶縁膜108、導電膜110、導電膜112、導電膜114及びマスク111を形成する。40

【0220】

次に、図8(C)に示すように、酸化物半導体膜106に不純物元素117を添加する。

【0221】

次に、マスク111を除去する。

【0222】

次に、導電膜110、導電膜112、導電膜114のそれぞれに含まれる導電膜110b、導電膜112b、導電膜114bを還元性雰囲気で発生させたプラズマに曝し、導電膜110b、導電膜112b及び導電膜114bの表面の酸化物を還元する。次に、200以上400以下で加熱しながら、導電膜110b、導電膜112b及び導電膜114bを還元する。50

4 b をシランに曝す。次に、導電膜 110 b 、導電膜 112 b 及び導電膜 114 b を、アンモニア又は窒素等の窒素を含む雰囲気で発生させたプラズマに曝すことで、導電膜 110 c 、導電膜 112 c 及び導電膜 114 c として、 $CuSi_xN_y$ ($x > 0$, $y > 0$) を形成することができる。

【0223】

なお、アンモニア又は窒素等の窒素を含む雰囲気で発生させたプラズマに曝す際ににおいて、酸化物半導体膜 106 がアンモニア又は窒素等の窒素を含む雰囲気で発生させたプラズマに曝されるため、酸化物半導体膜 106 に窒素又は / 及び水素を添加することが可能である。

【0224】

なお、酸化物半導体膜 106 に不純物元素 117 を添加する前に、マスク 111 を除去し、導電膜 110 、導電膜 112 及び導電膜 114 に含まれる導電膜 110 c 、導電膜 112 c 及び導電膜 114 c を形成してもよい。

10

【0225】

こののち、図 9 (B) の工程を経てトランジスタ 151 を作製することができる。

【0226】

本実施の形態に示すトランジスタは、ソース電極及びドレイン電極として機能する導電膜と、ゲート電極として機能する導電膜とが重ならないため、寄生容量を低減することが可能であり、オン電流が大きい。また、本実施の形態に示すトランジスタは、安定して低抵抗領域を形成することが可能なため、従来と比べ、オン電流は向上し、トランジスタの電気特性のバラツキが低減する。

20

【0227】

本実施の形態に示す構成および方法などは、他の実施の形態に示す構成および方法などと適宜組み合わせて用いることができる。

【0228】

(実施の形態 2)

本実施の形態では、半導体装置及び半導体装置の作製方法の一形態を、図 12 乃至図 2 2 を用いて説明する。なお、本実施の形態は、実施の形態 1 と比較して、低抵抗領域の作製方法が異なる。

【0229】

30

<半導体装置の構成 1 >

図 12 及び図 17 に、半導体装置に含まれるトランジスタの一例として、トップゲート構造のトランジスタを示す。

【0230】

図 17 に駆動回路に設けられるトランジスタ 194 及び画素部に設けられるトランジスタ 190 の上面図を示し、図 12 にトランジスタ 194 及びトランジスタ 190 の断面図を示す。図 17 (A) はトランジスタ 194 の上面図であり、図 17 (B) はトランジスタ 190 の上面図である。図 12 (A) は、図 17 (A) の一点鎖線 X1 - X2 間の断面図、及び図 17 (B) の一点鎖線 X3 - X4 間の断面図である。図 12 (B) は、図 17 (A) の一点鎖線 Y1 - Y2 間の断面図、及び図 17 (B) の一点鎖線 Y3 - Y4 間の断面図である。また、図 12 (A) は、トランジスタ 190 のチャネル長方向の断面図である。また、図 12 (B) は、トランジスタ 190 のチャネル幅方向の断面図である。

40

【0231】

図 12 に示すトランジスタ 190 は、基板 162 上に形成された絶縁膜 164 上の酸化物半導体膜 166 と、酸化物半導体膜 166 に接する絶縁膜 168 と、絶縁膜 168 の開口部 180 a の一部において酸化物半導体膜 166 と接する導電膜 170 と、絶縁膜 168 の開口部 180 b の一部において酸化物半導体膜 166 と接する導電膜 172 と、絶縁膜 168 を介して酸化物半導体膜 166 と重なる導電膜 174 とを有する。なお、トランジスタ 190 上に絶縁膜 176 が設けられている。また、絶縁膜 176 上に絶縁膜 178 が設けられてもよい。

50

【0232】

図12に示すトランジスタ194は、基板162上に形成された導電膜221と、導電膜221上の絶縁膜164と、絶縁膜164上の酸化物半導体膜226と、酸化物半導体膜226に接する絶縁膜168と、絶縁膜168の開口部240aの一部において酸化物半導体膜226と接する導電膜230と、絶縁膜168の開口部240bの一部において酸化物半導体膜226と接する導電膜232と、絶縁膜168を介して酸化物半導体膜226と重なる導電膜234とを有する。

【0233】

トランジスタ194は、絶縁膜164を介して酸化物半導体膜226と重なる導電膜221を有することを特徴とする。すなわち、導電膜221は、ゲート電極として機能する。また、トランジスタ194は、デュアルゲート構造のトランジスタである。

10

【0234】

導電膜234及び導電膜221が接続せず、それぞれ異なる電位が印加されることで、トランジスタ194のしきい値電圧を制御することができる。又は、図17(A)に示すように、開口部183を介して導電膜234及び導電膜221が接続され、同じ電位が印加されることで、初期特性バラつきの低減、-GBTストレス試験の劣化の抑制、及び異なるドレイン電圧におけるオン電流の立ち上がり電圧の変動の抑制が可能である。また、酸化物半導体膜226においてキャリアの流れる領域が膜厚方向において大きくなるため、キャリアの移動量が増加する。この結果、トランジスタ194のオン電流が大きくなると共に、電界効果移動度が高くなる。トランジスタのチャネル長を2.5μm未満、又は1.45μm以上2.2μm以下とすることで、オン電流がさらに増大するとともに、電界効果移動度を高めることができる。

20

【0235】

本実施の形態に示す表示装置において、駆動回路部と画素部において、トランジスタの構造が異なる。駆動回路部に含まれるトランジスタは、デュアルゲート構造である。即ち、画素部と比較して、電界効果移動度の高いトランジスタを駆動回路部に有する。

【0236】

また、表示装置において、駆動回路部と画素部に含まれるトランジスタのチャネル長が異なってもよい。

【0237】

30

代表的には、駆動回路部に含まれるトランジスタ194のチャネル長を2.5μm未満、又は1.45μm以上2.2μm以下とすることができます。一方、画素部に含まれるトランジスタ190のチャネル長を2.5μm以上、又は2.5μm以上20μm以下とすることができる。

【0238】

駆動回路部に含まれるトランジスタ194のチャネル長を、2.5μm未満、好ましくは1.45μm以上2.2μm以下とすることで、画素部に含まれるトランジスタ190と比較して、電界効果移動度を高めることができ、オン電流を増大させることができる。この結果、高速動作が可能な駆動回路部を作製することができる。

【0239】

40

駆動回路部に含まれるトランジスタの電界効果移動度が高いことで、入力端子数を削減することができる。また、画素部に含まれるトランジスタのオン電流を高めることができるので、画素部の表示むらを抑えることができる。

【0240】

酸化物半導体膜166において、導電膜170、導電膜172及び導電膜174と重ならない領域には、酸素欠損を形成する元素を有する。また、酸化物半導体膜226において、導電膜230、導電膜232及び導電膜234と重ならない領域には、酸素欠損を形成する元素を有する。以下、酸素欠損を形成する元素を、不純物元素として説明する。不純物元素の代表例としては、水素、希ガス元素等がある。希ガス元素の代表例としては、ヘリウム、ネオン、アルゴン、クリプトン及びキセノンがある。さらに、不純物元素とし

50

てホウ素、炭素、窒素、フッ素、アルミニウム、シリコン、リン及び塩素等が酸化物半導体膜 166 及び酸化物半導体膜 226 に含まれてもよい。

【0241】

また、絶縁膜 176 は水素を含む膜であり、代表的には窒化物絶縁膜がある。絶縁膜 176 が酸化物半導体膜 166 及び酸化物半導体膜 226 に接することで、絶縁膜 176 に含まれる水素が酸化物半導体膜 166 及び酸化物半導体膜 226 に拡散する。この結果、酸化物半導体膜 166 及び酸化物半導体膜 226 であって、絶縁膜 176 と接する領域においては、水素が多く含まれる。

【0242】

不純物元素として、希ガス元素が酸化物半導体膜に添加されると、酸化物半導体膜中の金属元素及び酸素の結合が切断され、酸素欠損が形成される。酸化物半導体膜に含まれる酸素欠損と水素の相互作用により、酸化物半導体膜は導電率が高くなる。具体的には、酸化物半導体膜に含まれる酸素欠損に水素が入ることで、キャリアである電子が生成される。この結果、導電率が高くなる。

10

【0243】

ここで、酸化物半導体膜 166 近傍の拡大図を図 13 に示す。なお、代表例として、トランジスタ 190 に含まれる酸化物半導体膜 166 近傍の拡大図を用いて説明する。図 13 に示すように、酸化物半導体膜 166 は、導電膜 170 又は導電膜 172 と接する領域 166a と、絶縁膜 176 と接する領域 166b と、絶縁膜 168 と重なる領域 166c 及び領域 166d を有する。

20

【0244】

領域 166a は、ソース領域及びドレイン領域として機能する。導電膜 170 及び導電膜 172 と接する領域 166a は、実施の形態 1 に示す領域 106a と同様に、導電性が高まり、ソース領域及びドレイン領域として機能する。

【0245】

領域 166b 及び領域 166c は、低抵抗領域として機能する。領域 166b 及び領域 166c には不純物元素として少なくとも希ガス及び水素が含まれる。なお、領域 166b の方が領域 166c より不純物元素濃度が高い。また、導電膜 174 の側面がテーパ形状を有する場合、領域 166c の一部が、導電膜 174 と重なってもよい。

【0246】

30

酸化物半導体膜 166 がスパッタリング法で形成される場合、領域 166a 乃至領域 166d はそれぞれ希ガス元素を含み、且つ領域 166a 及び領域 166d と比較して、領域 166b 及び領域 166c の方が希ガス元素の濃度が高い。これは、酸化物半導体膜 166 がスパッタリング法で形成される場合、スパッタリングガスとして希ガスを用いるため、酸化物半導体膜 166 に希ガスが含まれること、並びに領域 166b 及び領域 166c において、酸素欠損を形成するために、意図的に希ガスが添加されることが原因である。なお、領域 166b 及び領域 166c において、領域 166a 及び領域 166d と異なる希ガス元素が添加されていてもよい。

【0247】

また、領域 166b は絶縁膜 176 と接するため、領域 166a 及び領域 166d と比較して、領域 166b の方が水素の濃度が高い。また、領域 166b から領域 166c に水素が拡散する場合、領域 166c は、領域 166a 及び領域 166d と比較して水素濃度が高い。但し、領域 166c より領域 166b の方が、水素濃度が高い。

40

【0248】

領域 166b 及び領域 166c において、二次イオン質量分析法により得られる水素の濃度は、 8×10^{19} atoms / cm³ 以上、又は 1×10^{20} atoms / cm³ 以上、又は 5×10^{20} atoms / cm³ 以上とすることができる。なお、領域 166a 及び領域 166d の二次イオン質量分析法により得られる水素濃度は、 5×10^{19} atoms / cm³ 以下、又は 1×10^{19} atoms / cm³ 以下、又は 5×10^{18} atoms / cm³ 以下、又は 1×10^{18} atoms / cm³ 以下、又は 5×10^{17} atoms / cm³ 以下

50

atoms/cm^3 以下、又は $1 \times 10^{16} \text{ atoms}/\text{cm}^3$ 以下とすることができます。

【0249】

また、不純物元素として、ホウ素、炭素、窒素、フッ素、アルミニウム、シリコン、リン、又は塩素が酸化物半導体膜 166 に添加される場合、領域 166b 及び領域 166c にのみ不純物元素を有する。このため、領域 166a 及び領域 166d と比較して、領域 166b 及び領域 166c の方が不純物元素の濃度が高い。なお、領域 166b 及び領域 166c において、二次イオン質量分析法により得られる不純物元素の濃度は、 $5 \times 10^{18} \text{ atoms}/\text{cm}^3$ 以上 $1 \times 10^{22} \text{ atoms}/\text{cm}^3$ 以下、 $1 \times 10^{19} \text{ atoms}/\text{cm}^3$ 以上 $1 \times 10^{21} \text{ atoms}/\text{cm}^3$ 以下、又は $5 \times 10^{19} \text{ atoms}/\text{cm}^3$ 以上 $5 \times 10^{20} \text{ atoms}/\text{cm}^3$ 以下とすることができます。10

【0250】

領域 166d と比較して、領域 166b 及び領域 166c は、水素濃度が高く、且つ希ガス元素の添加による酸素欠損量が多い。このため、導電性が高くなり、低抵抗領域として機能する。代表的には、領域 166b 及び領域 166c の抵抗率として、 $1 \times 10^{-3} \text{ cm}$ 以上 $1 \times 10^{-4} \text{ cm}$ 未満、又は $1 \times 10^{-3} \text{ cm}$ 以上 $1 \times 10^{-1} \text{ cm}$ 未満とすることができます。

【0251】

なお、領域 166b 及び領域 166c において、水素の量は酸素欠損の量と同じ又は少ないと、水素が酸素欠損に捕獲されやすく、チャネルである領域 166d に拡散しにくい。この結果、ノーマリーオフ特性のトランジスタを作製することができます。20

【0252】

また、領域 166b 及び領域 166c において、水素の量と比較して酸素欠損の量が多い場合、水素の量を制御することで、領域 166b 及び領域 166c のキャリア密度を制御することができる。又は、領域 166b 及び領域 166c において、酸素欠損の量と比較して水素の量が多い場合、酸素欠損の量を制御することで、領域 166b 及び領域 166c のキャリア密度を制御することができる。なお、領域 166b 及び領域 166c のキャリア密度を $5 \times 10^{18} \text{ 個}/\text{cm}^3$ 以上、又は $1 \times 10^{19} \text{ 個}/\text{cm}^3$ 以上、又は $1 \times 10^{20} \text{ 個}/\text{cm}^3$ 以上とすることで、チャネルとソース領域及びドレイン領域との間の抵抗が小さく、オン電流の大きいトランジスタを作製することが可能である。30

【0253】

領域 166d は、チャネルとして機能する。

【0254】

絶縁膜 168 において、酸化物半導体膜 166 及び導電膜 174 と重なる領域、並びに酸化物半導体膜 226 及び導電膜 234 と重なる領域はゲート絶縁膜として機能する。また、絶縁膜 168 において、酸化物半導体膜 166 と、導電膜 170 及び導電膜 172 とが重なる領域、並びに酸化物半導体膜 226 と導電膜 230 及び導電膜 232 とが重なる領域は層間絶縁膜として機能する。

【0255】

導電膜 170 及び導電膜 172 並びに導電膜 230 及び導電膜 232 は、ソース電極及びドレイン電極として機能する。また、導電膜 174 及び導電膜 234 は、ゲート電極として機能する。40

【0256】

本実施の形態に示すトランジスタ 190 及びトランジスタ 194 は、チャネルとして機能する領域 166d と、ソース領域及びドレイン領域として機能する領域 166a との間に、低抵抗領域として機能する領域 166b 及び領域 166c を有する。チャネルとソース領域及びドレイン領域との間の抵抗を低減することが可能であり、トランジスタ 190 及びトランジスタ 194 は、オン電流が大きく、電界効果移動度が高い。

【0257】

また、トランジスタ 190 及びトランジスタ 194 の作製工程において、ゲート電極として機能する導電膜 174 及び導電膜 234 と、ソース電極及びドレイン電極として機能

する導電膜 170 及び導電膜 172 とが同時に形成される。このため、トランジスタ 190において、導電膜 174 と、導電膜 170 及び導電膜 172 とが重ならず、導電膜 174 と、導電膜 170 及び導電膜 172 との間の寄生容量を低減することが可能である。また、トランジスタ 194において導電膜 234 と、導電膜 230 及び導電膜 232 とが重ならず、導電膜 234 と、導電膜 230 及び導電膜 232 との間の寄生容量を低減することが可能である。この結果、基板 162 として大面積基板を用いた場合、導電膜 170、導電膜 172 及び導電膜 174、並びに導電膜 230、導電膜 232 及び導電膜 234 における信号遅延を低減することが可能である。

【0258】

また、トランジスタ 190において、導電膜 170、導電膜 172 及び導電膜 174 をマスクとして、希ガス元素を酸化物半導体膜 166 に添加することで、酸素欠損を有する領域が形成される。また、トランジスタ 194において、導電膜 230、導電膜 232 及び導電膜 234 をマスクとして、不純物元素が酸化物半導体膜 226 に添加することで、酸素欠損を有する領域が形成される。さらに、酸素欠損を有する領域が、水素を含む絶縁膜 176 と接するため、絶縁膜 176 に含まれる水素が酸素欠損を有する領域に拡散することで、低抵抗領域が形成される。すなわち、セルファーラインで低抵抗領域を形成することができる。

【0259】

また、本実施の形態に示すトランジスタ 190 及びトランジスタ 194 は、領域 166 b 及び領域 166 c に、希ガスを添加することで、酸素欠損を形成するとともに、水素を添加している。このため、領域 166 b 及び領域 166 c における導電率を高めることができるとともに、トランジスタごとの領域 166 b 及び領域 166 c の導電率のばらつきを低減することが可能である。すなわち、領域 166 b 及び領域 166 c に希ガス及び水素を添加することで、領域 166 b 及び領域 166 c の導電率の制御が可能である。

【0260】

以下に、図 12 に示す構成の詳細について説明する。

【0261】

基板 162 としては、実施の形態 1 に示す基板 102 を適宜用いることができる。

【0262】

絶縁膜 164 としては、実施の形態 1 に示す絶縁膜 104 に示す材料を適宜用いることができる。

【0263】

酸化物半導体膜 166 及び酸化物半導体膜 226 としては、実施の形態 1 に示す酸化物半導体膜 106 に示す材料及び構造を適宜用いることができる。

【0264】

絶縁膜 168 としては、実施の形態 1 に示す絶縁膜 108 に示す材料を適宜用いることができる。

【0265】

導電膜 170、導電膜 172 及び導電膜 174、並びに導電膜 230、導電膜 232 及び導電膜 234 としては、実施の形態 1 に示す導電膜 110、導電膜 112 及び導電膜 114 に示す材料を適宜用いることができる。

【0266】

絶縁膜 176 は水素を含む膜であり、代表的には窒化物絶縁膜がある。窒化物絶縁膜は、窒化シリコン、窒化アルミニウム等を用いて形成することができる。

【0267】

絶縁膜 178 としては、実施の形態 1 に示す絶縁膜 118 に示す材料を適宜用いることができる。

【0268】

<半導体装置の構成 2 >

次に、半導体装置の別の構成について、図 14 を用いて説明する。ここでは、画素部に

10

20

30

40

50

設けられたトランジスタ190の変形例としてトランジスタ191を用いて説明するが、駆動回路部のトランジスタ194に、トランジスタ191の絶縁膜164の構成、又は導電膜170、導電膜172及び導電膜174の構造を適宜適用することができる。

【0269】

図14(A)乃至図14(C)に、半導体装置が有するトランジスタ191の上面図及び断面図を示す。図14(A)はトランジスタ191の上面図であり、図14(B)は、図14(A)の一点鎖線Y3-Y4間の断面図であり、図14(C)は、図14(A)の一点鎖線X3-X4間の断面図である。

【0270】

図14に示すトランジスタ191は、導電膜170、導電膜172及び導電膜174が、それぞれ3層構造であることを特徴とする。また、絶縁膜164が、窒化物絶縁膜164a及び酸化物絶縁膜164bの積層構造であることを特徴とする。その他の構成は、トランジスタ190と同様であり、同様の効果を奏する。

【0271】

はじめに、導電膜170、導電膜172及び導電膜174について説明する。

【0272】

導電膜170は、導電膜170aと、導電膜170bと、導電膜170cとが順に積層しており、且つ導電膜170a及び導電膜170cは導電膜170bの表面を覆っている。すなわち、導電膜170a及び導電膜170cは、導電膜170bの保護膜として機能する。

20

【0273】

導電膜170と同様に、導電膜172は、導電膜172aと、導電膜172bと、導電膜172cとが順に積層しており、且つ導電膜172a及び導電膜172cは導電膜172bの表面を覆っている。

【0274】

導電膜170と同様に、導電膜174は、導電膜174aと、導電膜174bと、導電膜174cとが順に積層しており、且つ導電膜174a及び導電膜174cは導電膜174bの表面を覆っている。

【0275】

導電膜170a、導電膜172a及び導電膜174aとしては、実施の形態1に示す導電膜110a、導電膜112a及び導電膜114aと同様に、導電膜170b、導電膜172b、導電膜174bに含まれる金属元素が、酸化物半導体膜166に拡散するのを防ぐ材料を適宜用いることができる。

30

【0276】

導電膜170b、導電膜172b及び導電膜174bとしては、実施の形態1に示す導電膜110b、導電膜112b及び導電膜114bと同様に、低抵抗材料を適宜用いることができる。

【0277】

導電膜170c、導電膜172c及び導電膜174cとしては、実施の形態1に示す導電膜110c、導電膜112c及び導電膜114cと同様に、導電膜170b、導電膜172b及び導電膜174bに含まれる金属元素が不動態化された膜を用いて形成することが可能である。この結果、導電膜170b、導電膜172b及び導電膜174bに含まれる金属元素が、絶縁膜176の形成工程において酸化物半導体膜166に移動することを防ぐことができる。

40

【0278】

次に、窒化物絶縁膜164a及び酸化物絶縁膜164bが積層された絶縁膜164について説明する。

【0279】

窒化物絶縁膜164a及び酸化物絶縁膜164bとしてはそれぞれ、実施の形態1に示す窒化物絶縁膜104a及び酸化物絶縁膜104bに示す材料を適宜用いることができる

50

。

【0280】

<半導体装置の構成3>

次に、半導体装置の別の構成について図15及び図16を用いて説明する。ここでは、画素部に設けられたトランジスタ190の変形例としてトランジスタ192及びトランジスタ193を用いて説明するが、駆動回路部のトランジスタ194に、トランジスタ192に含まれる酸化物半導体膜166の構成、又はトランジスタ193に含まれる酸化物半導体膜166の構成を適宜適用することができる。

【0281】

図15(A)乃至図15(C)に、半導体装置が有するトランジスタ192の上面図及び断面図を示す。図15(A)はトランジスタ192の上面図であり、図15(B)は、図15(A)の一点鎖線Y3-Y4間の断面図であり、図15(C)は、図15(A)の一点鎖線X3-X4間の断面図である。

【0282】

図15に示すトランジスタ192は、酸化物半導体膜166が多層構造であることを特徴とする。具体的には、酸化物半導体膜166は、絶縁膜164と接する酸化物半導体膜167aと、酸化物半導体膜167aに接する酸化物半導体膜167bと、酸化物半導体膜167b、導電膜170、導電膜172、絶縁膜168及び絶縁膜176と接する酸化物半導体膜167cとを有する。その他の構成は、トランジスタ190と同様であり、同様の効果を奏する。

10

20

【0283】

酸化物半導体膜167a、酸化物半導体膜167b及び酸化物半導体膜167cはそれぞれ、実施の形態1に示す酸化物半導体膜107a、酸化物半導体膜107b及び酸化物半導体膜107cに示す材料及び結晶構造を適宜用いることができる。

【0284】

酸化物半導体膜167bと比較して酸素欠損の生じにくい酸化物半導体膜167a及び酸化物半導体膜167cをそれぞれ酸化物半導体膜167bの上面及び下面に接して設けることで、酸化物半導体膜167bにおける酸素欠損を低減することができる。また、酸化物半導体膜167bは、酸化物半導体膜167bを構成する金属元素の一以上を有する酸化物半導体膜167a及び酸化物半導体膜167cと接するため、酸化物半導体膜167aと酸化物半導体膜167bとの界面、酸化物半導体膜167bと酸化物半導体膜167cとの界面における界面準位密度が極めて低い。このため、酸化物半導体膜167bに含まれる酸素欠損を低減することが可能である。

30

【0285】

また、酸化物半導体膜167aを設けることにより、トランジスタのしきい値電圧などの電気特性のばらつきを低減することができる。

【0286】

また、酸化物半導体膜167bを構成する金属元素を一種以上含む酸化物半導体膜167cが酸化物半導体膜167bに接して設けられるため、酸化物半導体膜167bと酸化物半導体膜167cとの界面ではキャリアの散乱が起こりにくく、トランジスタの電界効果移動度を高くすることができる。

40

【0287】

また、酸化物半導体膜167a及び酸化物半導体膜167cは、絶縁膜164及び絶縁膜168の構成元素、又は導電膜170及び導電膜172の構成元素が酸化物半導体膜167bへ混入して、不純物による準位が形成されることを抑制するためのバリア膜としても機能する。

【0288】

以上のことから、本実施の形態に示すトランジスタは、しきい値電圧などの電気特性のばらつきが低減されたトランジスタである。

【0289】

50

図15と異なる構造のトランジスタを図16に示す。

【0290】

図16(A)乃至図16(C)に、半導体装置が有するトランジスタ193の上面図及び断面図を示す。図16(A)はトランジスタ193の上面図であり、図16(B)は、図16(A)の一点鎖線Y3-Y4間の断面図であり、図16(C)は、図16(A)の一点鎖線X3-X4間の断面図である。

【0291】

図16に示すトランジスタ193のように、酸化物半導体膜166が、絶縁膜164と接する酸化物半導体膜167bと、酸化物半導体膜167b及び絶縁膜168と接する酸化物半導体膜167cとの積層構造であってもよい。その他の構成は、トランジスタ190と同様であり、同様の効果を奏する。
10

【0292】

<半導体装置の作製方法1>

次に、図12に示すトランジスタ190及びトランジスタ194の作製方法について、図18乃至図20を用いて説明する。

【0293】

図18(A)に示すように、基板162上に導電膜221を形成し、及び導電膜221上に絶縁膜164を形成する。

【0294】

導電膜221は、実施の形態1に示す導電膜201の形成方法を適宜用いて形成することができる。
20

【0295】

絶縁膜164は、実施の形態1に示す絶縁膜104の形成方法を適宜用いることができる。

【0296】

次に、図18(B)に示すように、絶縁膜164上に酸化物半導体膜166及び酸化物半導体膜226を形成する。次に、絶縁膜164、酸化物半導体膜166及び酸化物半導体膜226上に、絶縁膜168を形成する。酸化物半導体膜166及び酸化物半導体膜226並びに絶縁膜168はそれぞれ、実施の形態1に示す酸化物半導体膜106及び絶縁膜108の形成方法を適宜用いて形成することができる。
30

【0297】

次に、図19(A)に示すように、絶縁膜168上にリソグラフィ工程によりマスクを形成した後、絶縁膜168の一部をエッティングして、酸化物半導体膜166の一部を露出する開口部180a及び開口部180b、並びに酸化物半導体膜226の一部を露出する開口部240a及び開口部240bを形成する。

【0298】

次に、図19(B)に示すように、酸化物半導体膜166、酸化物半導体膜226及び絶縁膜168上に導電膜169を形成する。

【0299】

導電膜169は、実施の形態1に示す導電膜201の形成方法を適宜用いて形成することができる。
40

【0300】

次に、図19(C)に示すように、導電膜169上に、リソグラフィ工程によりマスク111を形成した後、エッティング溶液又は/及びエッティングガス167に導電膜169を曝して、導電膜170、導電膜172及び導電膜174、並びに導電膜230、導電膜232及び導電膜234を形成する。

【0301】

導電膜169をエッティングする方法は、ウェットエッティング法又は/及びドライエッティング法を適宜用いることができる。

【0302】

10

20

30

40

50

なお、導電膜 170、導電膜 172 及び導電膜 174、並びに導電膜 230、導電膜 232 及び導電膜 234 は、上記形成方法の代わりに、電解メッキ法、印刷法、インクジェット法等で形成してもよい。

【0303】

次に、図 20 (A) に示すように、マスク 111 を残したまま、酸化物半導体膜 166 及び酸化物半導体膜 226 に不純物元素 177 として希ガスを添加する。この結果、酸化物半導体膜においてマスク 111 に覆われていない領域に不純物元素が添加される。なお、不純物元素 177 の添加により、酸化物半導体膜には酸素欠損が形成される。

【0304】

不純物元素 177 の添加方法としては、実施の形態 1 に示す不純物元素 117 の添加方法を適宜用いることができる。10

【0305】

ここで、酸化物半導体膜 166 に不純物元素 177 を添加した際の、膜厚方向における不純物元素が添加された領域の概念図を図 21 に示す。なお、ここでは、代表例として、トランジスタ 190 に含まれる酸化物半導体膜 166 近傍の拡大図を用いて説明する。

【0306】

図 21 (A) に示すように、不純物元素 177 の添加領域は、絶縁膜 164、酸化物半導体膜 166 及び絶縁膜 168 に形成される場合がある。なお、酸化物半導体膜 166 が露出する領域の深さ方向において、添加領域の端部 195 は、絶縁膜 164 中に位置する。20

【0307】

又は、図 21 (B) に示すように、不純物元素 177 の添加領域は、酸化物半導体膜 166 及び絶縁膜 168 に形成される場合がある。なお、酸化物半導体膜 166 が露出する領域の深さ方向において、添加領域の端部 196 は、絶縁膜 164 及び酸化物半導体膜 166 の界面に位置する。

【0308】

又は、図 21 (C) に示すように、不純物元素 177 の添加領域は、酸化物半導体膜 166 及び絶縁膜 168 に形成される場合がある。なお、酸化物半導体膜 166 が露出する領域の深さ方向において、添加領域の端部 197 は、酸化物半導体膜 166 中に位置する。30

【0309】

こののち、図 20 (B) に示すように、マスク 111 を取り除く。

【0310】

なお、ここでは、マスク 111 を用いて、酸化物半導体膜 166 及び酸化物半導体膜 226 に不純物元素 177 を添加したが、マスク 111 を除去した後、導電膜 170、導電膜 172 及び導電膜 174、並びに導電膜 230、導電膜 232 及び導電膜 234 をマスクとして酸化物半導体膜 166 及び酸化物半導体膜 226 に不純物元素 177 を添加してもよい。

【0311】

また、導電膜 169 の形成工程、導電膜 169 のエッティング工程、又はのちの絶縁膜 176 の形成工程において、酸化物半導体膜 166 及び酸化物半導体膜 226 にダメージが入り、酸素欠損が形成される場合は、不純物元素 177 の添加を行わなくてもよい。40

【0312】

次に、図 20 (C) に示すように、酸化物半導体膜 166、絶縁膜 168、導電膜 170、導電膜 172、導電膜 174、酸化物半導体膜 226、導電膜 230、導電膜 232 及び導電膜 234 上に、絶縁膜 176 を形成し、絶縁膜 176 上に絶縁膜 178 を形成してもよい。

【0313】

絶縁膜 176 の形成方法としては、スパッタリング法、CVD 法、真空蒸着法、パルスレーザー堆積 (PLD) 法等がある。なお、シラン及びアンモニア、又はシラン及び窒素50

を原料ガスに用いたプラズマCVD法により、水素を含む窒化シリコン膜を形成することができる。また、プラズマCVD法を用いることで、酸化物半導体膜166にダメージを与えることが可能であり、酸化物半導体膜166に酸素欠損を形成することができる。

【0314】

絶縁膜176には水素が含まれているため、酸化物半導体膜166及び酸化物半導体膜226において、不純物元素が添加された領域と絶縁膜176とが接することで、絶縁膜176に含まれる水素が酸化物半導体膜であって、且つ不純物元素が添加された領域に移動する。不純物元素が添加された領域には酸素欠損が含まれるため、酸化物半導体膜166及び酸化物半導体膜226に低抵抗領域を形成することができる。具体的には、図13に示す領域166b及び領域166cを形成することができる。なお、領域166cは、絶縁膜168を介して酸化物半導体膜166及び酸化物半導体膜226に添加されるため、領域166bと比較して不純物元素の濃度が低い。10

【0315】

なお、加熱しながら絶縁膜176を形成することで、酸化物半導体膜に含まれる水素は拡散する。しかしながら、酸素欠損に水素が移動すると、該水素はエネルギー的に安定となり、酸素欠損から水素は脱離しにくくなる。また、酸素欠損と水素の相互作用により、キャリアである電子が生成される。これらのため、加熱しながら絶縁膜176を形成することで、導電率の変動の少ない低抵抗領域を形成することができる。

【0316】

こののち、加熱処理を行い、不純物元素177が添加された領域の導電性をさらに高めてもよい。加熱処理の温度は、代表的には、150以上基板歪み点未満、又は250以上450以下、又は300以上450以下とする。この結果、低抵抗領域の導電性を高めることができると共に、低抵抗領域の導電率の変動を低減することができる。20

【0317】

絶縁膜178は、絶縁膜164及び絶縁膜168の形成方法を適宜用いて形成することができる。

【0318】

なお、プラズマCVD装置の真空排気された処理室内に載置された基板を180以上280以下、又は200以上240以下に保持し、処理室に原料ガスを導入して処理室内における圧力を100Pa以上250Pa以下、又は100Pa以上200Pa以下とし、処理室内に設けられる電極に0.17W/cm²以上0.5W/cm²以下、又は0.25W/cm²以上0.35W/cm²以下の高周波電力を供給する条件により、加熱処理により酸素を放出することが可能な酸化シリコン膜又は酸化窒化シリコン膜を絶縁膜178として形成することができる。30

【0319】

以上の工程により、トランジスタを作製することができる。

【0320】

<半導体装置の作製方法2>

図14に示すトランジスタ191の作製方法を説明する。なお、ここでは、トランジスタ191の導電膜170、導電膜172及び導電膜174に含まれる導電膜170c、導電膜172c及び導電膜174cの形成工程と、酸化物半導体膜166に不純物元素177を添加する工程について説明する。40

【0321】

図18及び図19(A)乃至図19(C)の工程を経て、基板162上に絶縁膜164、酸化物半導体膜166、絶縁膜168、導電膜170、導電膜172、導電膜174及びマスク111を形成する。

【0322】

次に、図20(A)に示すように、酸化物半導体膜166に不純物元素177を添加する。50

【0323】

次に、マスク111を除去する。

【0324】

次に、導電膜170、導電膜172、導電膜174のそれぞれに含まれる導電膜170b、導電膜172b、導電膜174bを還元性雰囲気で発生させたプラズマに曝し、導電膜170b、導電膜172b及び導電膜174bの表面の酸化物を還元する。次に、200以上400以下で加熱しながら、導電膜170b、導電膜172b及び導電膜174bをシランに曝す。次に、導電膜170b、導電膜172b及び導電膜174bを、アンモニア又は窒素等の窒素を含む雰囲気で発生させたプラズマに曝すことで、導電膜170c、導電膜172c及び導電膜174cとして、 $CuSi_xN_y$ ($x > 0$ 、 $y > 0$)を形成することができる。
10

【0325】

なお、アンモニア又は窒素等の窒素を含む雰囲気で発生させたプラズマに曝す際ににおいて、酸化物半導体膜166がアンモニア又は窒素等の窒素を含む雰囲気で発生させたプラズマに曝されるため、酸化物半導体膜166に窒素又はノ及び水素を添加することが可能である。

【0326】

なお、酸化物半導体膜166に不純物元素177を添加する前に、マスク111を除去し、導電膜170、導電膜172及び導電膜174に含まれる導電膜170c、導電膜172c及び導電膜174cを形成してもよい。
20

【0327】

こののち、図20(C)の工程を経てトランジスタ191を作製することができる。

【0328】

<半導体装置の作製方法3>

図12に示すトランジスタ190の別の作製方法を説明する。なお、ここでは、不純物元素の添加工程と、絶縁膜176の作製工程について図22を用いて説明する。

【0329】

図18及び図19(A)乃至図19(C)の工程を経て、基板162上に絶縁膜164、酸化物半導体膜166、絶縁膜168、導電膜170、導電膜172、導電膜174及びマスク111を形成する。こののち、図22(A)に示すように、マスク111を除去する。
30

【0330】

次に、図22(B)に示すように、酸化物半導体膜166、絶縁膜168、導電膜170、導電膜172及び導電膜174上に、絶縁膜176を形成した後、導電膜170、導電膜172及び導電膜174をマスクとして、絶縁膜176を介して酸化物半導体膜166に不純物元素177を添加する。

【0331】

次に、図22(C)に示すように、絶縁膜178を形成してもよい。以上の工程により、トランジスタ190を作製することができる。

【0332】

本実施の形態に示すトランジスタは、ソース電極及びドレイン電極として機能する導電膜と、ゲート電極として機能する導電膜とが重ならないため、寄生容量を低減することができる。また、本実施の形態に示すトランジスタは、安定して低抵抗領域を形成することができたため、従来と比べ、オン電流は増大し、トランジスタの電気特性のバラツキが低減する。
40

【0333】

本実施の形態に示す構成および方法などは、他の実施の形態に示す構成および方法などと適宜組み合わせて用いることができる。

【0334】

(実施の形態3)

10

20

30

40

50

本実施の形態では、半導体装置及び半導体装置の作製方法の一形態を、図23乃至図35を用いて説明する。なお、本実施の形態は、実施の形態1と比較して、ゲート電極として機能する導電膜と、ソース電極として機能する導電膜及びドレイン電極として機能する導電膜との形成方法が異なる。また、トランジスタに含まれる低抵抗領域の作製方法として、実施の形態2に示す方法を用いる。

【0335】

<半導体装置の構成1>

図23に、半導体装置に含まれるトランジスタの一例として、トップゲート構造のトランジスタを示す。

【0336】

図28に駆動回路に設けられるトランジスタ394及び画素部に設けられるトランジスタ390の上面図を示し、図23にトランジスタ394及びトランジスタ390の断面図を示す。図28(A)はトランジスタ394の上面図であり、図28(B)はトランジスタ390の上面図である。図23(A)は、図28(A)の一点鎖線X1-X2間の断面図、及び図28(B)の一点鎖線X3-X4間の断面図である。図23(B)は、図28(A)の一点鎖線Y1-Y2間の断面図、及び図28(B)の一点鎖線Y3-Y4間の断面図である。また、図23(A)は、トランジスタ390のチャネル長方向の断面図である。また、図23(B)は、トランジスタ390のチャネル幅方向の断面図である。

【0337】

図23に示すトランジスタ390は、基板362上に形成された絶縁膜364上の酸化物半導体膜366と、酸化物半導体膜366に接する導電膜368、導電膜370及び絶縁膜372と、絶縁膜372を介して酸化物半導体膜366と重なる導電膜374とを有する。なお、トランジスタ390上に絶縁膜376が設けられている。

【0338】

図23に示すトランジスタ394は、基板362上に形成された絶縁膜364上の酸化物半導体膜266と、酸化物半導体膜266に接する導電膜268、導電膜270及び絶縁膜272と、絶縁膜272を介して酸化物半導体膜266と重なる導電膜274とを有する。

【0339】

トランジスタ394は、絶縁膜364を介して酸化物半導体膜266と重なる導電膜261を有することを特徴とする。すなわち、導電膜261は、ゲート電極として機能する。また、トランジスタ394は、デュアルゲート構造のトランジスタである。その他の構成は、トランジスタ390と同様であり、同様の効果を奏する。

【0340】

導電膜274及び導電膜261が接続されず、それぞれ異なる電位が印加されることで、トランジスタ394のしきい値電圧を制御することができる。又は、図23(B)に示すように、導電膜274及び導電膜261が接続され、同じ電位が印加されることで、初期特性バラつきの低減、-GBTストレス試験の劣化の抑制、及び異なるドレイン電圧におけるオン電流の立ち上がり電圧の変動の抑制が可能である。また、酸化物半導体膜266においてキャリアの流れる領域が膜厚方向においてより大きくなるため、キャリアの移動量が増加する。この結果、トランジスタ394のオン電流が大きくなると共に、電界効果移動度が高くなる。トランジスタのチャネル長を $2.5\mu m$ 未満、又は $1.45\mu m$ 以上 $2.2\mu m$ 以下とすることで、オン電流がさらに増大するとともに、電界効果移動度を高めることができる。

【0341】

本実施の形態に示す表示装置において、駆動回路部と画素部において、トランジスタの構造が異なる。駆動回路部に含まれるトランジスタは、デュアルゲート構造である。即ち、画素部と比較して、電界効果移動度の高いトランジスタを駆動回路部に有する。

【0342】

また、表示装置において、駆動回路部と画素部に含まれるトランジスタのチャネル長が

10

20

30

40

50

異なってもよい。

【0343】

代表的には、駆動回路部に含まれるトランジスタ394のチャネル長を2.5μm未満、又は1.45μm以上2.2μm以下とすることができる。一方、画素部に含まれるトランジスタ390のチャネル長を2.5μm以上、又は2.5μm以上20μm以下とすることができる。

【0344】

駆動回路部に含まれるトランジスタ394のチャネル長を、2.5μm未満、好ましくは1.45μm以上2.2μm以下とすることで、画素部に含まれるトランジスタ390と比較して、電界効果移動度を高めることができ、オン電流を増大させることができる。この結果、高速動作が可能な駆動回路部を作製することができる。また、画素部に含まれるトランジスタのオン電流を増大させることができるので、画素部の表示むらを抑えることができる。

【0345】

駆動回路部に含まれるトランジスタの電界効果移動度が高いことで、入力端子数を削減することができる。

【0346】

酸化物半導体膜366において、導電膜368、導電膜370及び導電膜374と重ならない領域には、酸素欠損を形成する元素を有する。また、酸化物半導体膜266において、導電膜268、導電膜270及び導電膜274と重ならない領域には、酸素欠損を形成する元素を有する。以下、酸素欠損を形成する元素を、不純物元素として説明する。不純物元素の代表例としては、水素、希ガス元素等がある。希ガス元素の代表例としては、ヘリウム、ネオン、アルゴン、クリプトン及びキセノンがある。さらに、不純物元素としてホウ素、炭素、窒素、フッ素、アルミニウム、シリコン、リン、塩素等が酸化物半導体膜366及び酸化物半導体膜266に含まれてもよい。

【0347】

また、絶縁膜376は水素を含む膜であり、代表的には窒化物絶縁膜がある。絶縁膜376が酸化物半導体膜366及び酸化物半導体膜266に接することで、絶縁膜376に含まれる水素が酸化物半導体膜366及び酸化物半導体膜266に拡散する。この結果、酸化物半導体膜366及び酸化物半導体膜266であって、絶縁膜376と接する領域においては、水素が多く含まれる。

【0348】

不純物元素として、希ガス元素が酸化物半導体膜に添加されると、酸化物半導体膜中の金属元素及び酸素の結合が切断され、酸素欠損が形成される。酸化物半導体膜に含まれる酸素欠損と水素の相互作用により、酸化物半導体膜は導電率が高くなる。具体的には、酸化物半導体膜に含まれる酸素欠損に水素が入ることで、キャリアである電子が生成される。この結果、導電率が高くなる。

【0349】

ここで、酸化物半導体膜366近傍の拡大図を図24に示す。なお、代表例として、トランジスタ390に含まれる酸化物半導体膜366近傍の拡大図を用いて説明する。図24に示すように、酸化物半導体膜366は、導電膜368又は導電膜370と接する領域366aと、絶縁膜376と接する領域366bと、絶縁膜372と接する領域366dとを有する。なお、導電膜374の側面がテーパ形状を有する場合、導電膜374のテーパ部と重なる領域366cを有してもよい。

【0350】

領域366aは、ソース領域及びドレイン領域として機能する。導電膜368及び導電膜370と接する領域366aは、実施の形態1に示す領域106aと同様に、導電性が高まり、ソース領域及びドレイン領域として機能する。

【0351】

領域366bは、低抵抗領域として機能する。領域366bには不純物元素として少な

10

20

30

40

50

くとも希ガス及び水素が含まれる。なお、導電膜374の側面がテーパ形状を有する場合、不純物元素は導電膜374のテーパ部を通過して領域366cに添加されるため、領域366cは、領域366bと比較して不純物元素の一例である希ガス元素の濃度が低いが、不純物元素が含まれる。領域366cを有することで、トランジスタのソース・ドレン耐圧を高めることができる。

【0352】

酸化物半導体膜366がスパッタリング法で形成される場合、領域366a乃至領域366dはそれぞれ希ガス元素を含み、且つ領域366a及び領域366dと比較して、領域366b及び領域366cの方が希ガス元素の濃度が高い。これは、酸化物半導体膜366がスパッタリング法で形成される場合、スパッタリングガスとして希ガスを用いるため、酸化物半導体膜366に希ガスが含まれること、並びに領域366b及び領域366cにおいて、酸素欠損を形成するために、意図的に希ガスが添加されることが原因である。なお、領域366b及び領域366cにおいて、領域366a及び領域366dと異なる希ガス元素が添加されていてもよい。

【0353】

また、領域366bは絶縁膜376と接するため、領域366a及び領域366dと比較して、領域366bの方が水素の濃度が高い。また、領域366bから領域366cに水素が拡散する場合、領域366cは、領域366a及び領域366dと比較して水素濃度が高い。但し、領域366cより領域366bの方が、水素濃度が高い。

【0354】

領域366b及び領域366cにおいて、二次イオン質量分析法により得られる水素の濃度は、 8×10^{19} atoms / cm³以上、 1×10^{20} atoms / cm³以上、又は 5×10^{20} atoms / cm³以上とすることができます。なお、領域366a及び領域366dの二次イオン質量分析法により得られる水素濃度は、 5×10^{19} atoms / cm³以下、 1×10^{19} atoms / cm³以下、 5×10^{18} atoms / cm³以下、 1×10^{18} atoms / cm³以下、 5×10^{17} atoms / cm³以下、又は 1×10^{16} atoms / cm³以下とすることができます。

【0355】

また、不純物元素として、ホウ素、炭素、窒素、フッ素、アルミニウム、シリコン、リン、又は塩素が酸化物半導体膜366に添加される場合、領域366b及び領域366cにのみ不純物元素を有する。このため、領域366a及び領域366dと比較して、領域366b及び領域366cの方が不純物元素の濃度が高い。なお、領域366b及び領域366cにおいて、二次イオン質量分析法により得られる不純物元素の濃度は、 1×10^{18} atoms / cm³以上 1×10^{22} atoms / cm³以下、又は 1×10^{19} atoms / cm³以上 1×10^{21} atoms / cm³以下、又は 5×10^{19} atoms / cm³以上 5×10^{20} atoms / cm³以下とすることができます。

【0356】

領域366dと比較して、領域366b及び領域366cは、水素濃度が高く、且つ希ガス元素の添加による酸素欠損量が多い。このため、導電性が高くなり、低抵抗領域として機能する。代表的には、領域366b及び領域366cの抵抗率として、 1×10^{-3} cm以上 1×10^{-4} cm未満、又は 1×10^{-3} cm以上 1×10^{-1} cm未満とすることができます。

【0357】

なお、領域366b及び領域366cにおいて、水素の量は酸素欠損の量と同じ又は少ないと、水素が酸素欠損に捕獲されやすく、チャネルである領域366dに拡散しにくい。この結果、ノーマリーオフ特性のトランジスタを作製することができる。

【0358】

領域366dは、チャネルとして機能する。

【0359】

また、導電膜368、導電膜370及び導電膜374をマスクとして酸化物半導体膜3

10

20

30

40

50

66に不純物元素を添加した後、導電膜368、導電膜370及び導電膜374それぞれの上面形状における面積を縮小してもよい。これは、導電膜368、導電膜370及び導電膜374の形成工程において、導電膜368、導電膜370及び導電膜374上のマスクに対してスリミング処理を行い、より微細な構造のマスクとする。次に、該マスクを用いて導電膜368、導電膜370及び導電膜374をエッティングすることで、図24(B)に示す導電膜368d、導電膜370d、導電膜374dを形成することができる。スリミング処理としては、例えば、酸素ラジカルなどを用いるアッシング処理を適用することができる。

【0360】

この結果、酸化物半導体膜366において、領域366c及びチャンネルである領域366dの間に、オフセット領域366eが形成される。なお、チャネル長方向におけるオフセット領域366eの長さは、0.1μm未満とすることで、トランジスタのオン電流の低下を抑制することが可能である。10

【0361】

絶縁膜372及び絶縁膜272はゲート絶縁膜として機能する。

【0362】

導電膜368及び導電膜370、並びに導電膜268及び導電膜270は、ソース電極及びドレイン電極として機能する。

【0363】

導電膜374及び導電膜274は、ゲート電極として機能する。20

【0364】

本実施の形態に示すトランジスタ390及びトランジスタ394は、チャネルとして機能する領域366dと、ソース領域及びドレイン領域として機能する領域366aとの間に、低抵抗領域として機能する領域366b及び/又は領域366cを有する。チャネルとソース領域及びドレイン領域との間の抵抗を低減することが可能であり、トランジスタ390及びトランジスタ394は、オン電流が大きく、電界効果移動度が高い。

【0365】

また、トランジスタ390において、導電膜374と、導電膜368及び導電膜370とが重ならず、導電膜374と、導電膜368及び導電膜370との間の寄生容量を低減することが可能である。また、トランジスタ394において導電膜274と、導電膜268及び導電膜270とが重ならず、導電膜274と、導電膜268及び導電膜270との間の寄生容量を低減することが可能である。この結果、基板362として大面積基板を用いた場合、導電膜368、導電膜370及び導電膜374、並びに導電膜268及び導電膜270及び導電膜274における信号遅延を低減することが可能である。30

【0366】

また、トランジスタ390において、導電膜368、導電膜370及び導電膜374をマスクとして、希ガス元素を酸化物半導体膜366に添加することで、酸素欠損を有する領域が形成される。また、トランジスタ394において、導電膜268、導電膜270及び導電膜274をマスクとして、不純物元素が酸化物半導体膜266に添加することで、酸素欠損を有する領域が形成される。さらに、酸素欠損を有する領域が、水素を含む絶縁膜376と接するため、絶縁膜376に含まれる水素が酸素欠損を有する領域に拡散することで、低抵抗領域が形成される。すなわち、セルファーラインで低抵抗領域を形成することができる。40

【0367】

また、本実施の形態に示すトランジスタ390及びトランジスタ394は、領域366bに、希ガスを添加することで、酸素欠損を形成するとともに、水素を添加している。このため、領域366bにおける導電率を高めることができるとともに、トランジスタごとの領域366bの導電率のばらつきを低減することが可能である。すなわち、領域366bに希ガス及び水素を添加することで、領域366bの導電率の制御が可能である。

【0368】

50

以下に、図23に示す構成の詳細について説明する。

【0369】

基板362としては、実施の形態1に示す基板102を適宜用いることができる。

【0370】

絶縁膜364としては、実施の形態1に示す絶縁膜104に示す材料を適宜用いることができる。

【0371】

酸化物半導体膜366及び酸化物半導体膜266としては、実施の形態1に示す酸化物半導体膜106に示す材料及び構造を適宜用いることができる。

【0372】

絶縁膜372及び絶縁膜272としては、実施の形態1に示す絶縁膜108に示す材料を適宜用いることができる。

【0373】

導電膜368、導電膜370及び導電膜374、並びに導電膜261、導電膜268、導電膜270及び導電膜274としては、実施の形態1に示す導電膜110、導電膜112及び導電膜114に示す材料を適宜用いることができる。

【0374】

絶縁膜376としては、水素を含む膜であり、代表的には窒化物絶縁膜がある。窒化物絶縁膜としては、窒化シリコン、窒化アルミニウム等を用いて形成することができる。

【0375】

<半導体装置の構成2>

次に、半導体装置の別の構成について、図25を用いて説明する。ここでは、画素部に設けられたトランジスタ390の変形例としてトランジスタ391を用いて説明するが、駆動回路部のトランジスタ394にトランジスタ391の絶縁膜364の構成、又は導電膜368、導電膜370及び導電膜374の構造を適宜適用することができる。

【0376】

図25(A)乃至図25(C)に、半導体装置が有するトランジスタ391の上面図及び断面図を示す。図25(A)はトランジスタ391の上面図であり、図25(B)は、図25(A)の一点鎖線Y3-Y4間の断面図であり、図25(C)は、図25(A)の一点鎖線X3-X4間の断面図である。

【0377】

図25に示すトランジスタ391は、導電膜368、導電膜370及び導電膜374が、3層構造であることを特徴とする。また、絶縁膜364が、窒化物絶縁膜364a及び酸化物絶縁膜364bの積層構造であることを特徴とする。その他の構成は、トランジスタ390と同様であり、同様の効果を奏する。

【0378】

はじめに、導電膜368、導電膜370及び導電膜374について説明する。

【0379】

導電膜368は、導電膜368aと、導電膜368bと、導電膜368cとが順に積層しており、且つ導電膜368a及び導電膜368cは導電膜368bの表面を覆っている。すなわち、導電膜368a及び導電膜368cは、導電膜368bの保護膜として機能する。

【0380】

導電膜368と同様に、導電膜370は、導電膜370aと、導電膜370bと、導電膜370cとが順に積層しており、且つ導電膜370a及び導電膜370cは導電膜370bの表面を覆っている。

【0381】

導電膜374は、導電膜374aと、導電膜374bとが順に積層している。

【0382】

導電膜368a、導電膜370a及び導電膜374aとしては、実施の形態1に示す導

10

20

30

40

50

電膜 110a、導電膜 112a 及び導電膜 114a と同様に、導電膜 368b、導電膜 370b、導電膜 374b に含まれる金属元素が、酸化物半導体膜 366 に拡散するのを防ぐ材料を適宜用いることができる。

【 0 3 8 3 】

導電膜 368b、導電膜 370b 及び導電膜 374b としては、実施の形態 1 に示す導電膜 110b、導電膜 112b 及び導電膜 114b と同様に、低抵抗材料を適宜用いることができる。

【 0 3 8 4 】

導電膜 368c 及び導電膜 370c としては、実施の形態 1 に示す導電膜 110c、導電膜 112c 及び導電膜 114c と同様に、導電膜 368b 及び導電膜 370b に含まれる金属元素が不動態化された膜を用いて形成することが可能である。この結果、導電膜 368b 及び導電膜 370b に含まれる金属元素が、絶縁膜 376 の形成工程において酸化物半導体膜 366 に移動することを防ぐことができる。

〔 0 3 8 5 〕

次に、窒化物絶縁膜364a及び酸化物絶縁膜364bが積層された絶縁膜364について説明する。

【 0 3 8 6 】

窒化物絶縁膜364a及び酸化物絶縁膜364bとしてはそれぞれ、実施の形態1に示す窒化物絶縁膜104a及び酸化物絶縁膜104bに示す材料を適宜用いることができる。

【 0 3 8 7 】

＜半導体装置の構成 3 ＞

次に、半導体装置の別の構成について図26及び図27を用いて説明する。ここでは、画素部に設けられたトランジスタ390の変形例としてトランジスタ392及びトランジスタ393を用いて説明するが、駆動回路部のトランジスタ394に、トランジスタ392に含まれる酸化物半導体膜366の構成、又はトランジスタ393に含まれる酸化物半導体膜366の構成を適宜適用することができる。

[0 3 8 8]

図26(A)乃至図26(C)に、半導体装置が有するトランジスタ392の上面図及び断面図を示す。図26(A)はトランジスタ392の上面図であり、図26(B)は、図26(A)の一点鎖線Y3-Y4間の断面図であり、図26(C)は、図26(A)の一点鎖線X3-X4間の断面図である。

[0 3 8 9]

図26に示すトランジスタ392は、酸化物半導体膜366が多層構造であることを特徴とする。具体的には、酸化物半導体膜366は、絶縁膜364と接する酸化物半導体膜367aと、酸化物半導体膜367aに接する酸化物半導体膜367bと、酸化物半導体膜367b、導電膜368、導電膜370、絶縁膜372及び絶縁膜376と接する酸化物半導体膜367cとを有する。その他の構成は、トランジスタ390と同様であり、同様の効果を奏する。

[0 3 9 0]

酸化物半導体膜367a、酸化物半導体膜367b及び酸化物半導体膜367cはそれぞれ、実施の形態1に示す酸化物半導体膜107a、酸化物半導体膜107b及び酸化物半導体膜107cに示す材料及び結晶構造を適宜用いることができる。

[0 3 9 1]

酸化物半導体膜367bと比較して酸素欠損の生じにくい酸化物半導体膜367a及び酸化物半導体膜367cをそれぞれ酸化物半導体膜367bの上面及び下面に接して設けることで、酸化物半導体膜367bにおける酸素欠損を低減することができる。また、酸化物半導体膜367bは、酸化物半導体膜367bを構成する金属元素の一以上を有する酸化物半導体膜367a及び酸化物半導体膜367cと接するため、酸化物半導体膜367aと酸化物半導体膜367bとの界面、酸化物半導体膜367bと酸化物半導体膜367cとの界面においては、酸素欠損による酸化物半導体膜367bの劣化が抑制される。

7 cとの界面における界面準位密度が極めて低い。このため、酸化物半導体膜367bに含まれる酸素欠損を低減することが可能である。

【0392】

また、酸化物半導体膜367aを設けることにより、トランジスタのしきい値電圧などの電気特性のばらつきを低減することができる。

【0393】

また、酸化物半導体膜367bを構成する金属元素を一種以上含む酸化物半導体膜367cが酸化物半導体膜367bに接して設けられるため、酸化物半導体膜367bと酸化物半導体膜367cとの界面ではキャリアの散乱が起これにくく、トランジスタの電界効果移動度を高くすることができる。

10

【0394】

また、酸化物半導体膜367a及び酸化物半導体膜367cは、絶縁膜364及び絶縁膜372の構成元素が酸化物半導体膜367bへ混入して、不純物による準位が形成されることを抑制するためのバリア膜としても機能する。

【0395】

以上のことから、本実施の形態に示すトランジスタは、しきい値電圧などの電気特性のばらつきが低減されたトランジスタである。

【0396】

図26と異なる構造のトランジスタを図27に示す。

20

【0397】

図27(A)乃至図27(C)に、半導体装置が有するトランジスタ393の上面図及び断面図を示す。図27(A)はトランジスタ393の上面図であり、図27(B)は、図27(A)の一点鎖線Y3-Y4間の断面図であり、図27(C)は、図27(A)の一点鎖線X3-X4間の断面図である。なお、図27(A)では、明瞭化のため、基板362、絶縁膜364、絶縁膜372、絶縁膜376などを省略している。また、図27(B)は、トランジスタ393のチャネル幅方向の断面図である。また、図27(C)は、トランジスタ393のチャネル長方向の断面図である。

【0398】

図27に示すトランジスタ393のように、酸化物半導体膜366が、絶縁膜364と接する酸化物半導体膜367bと、酸化物半導体膜367b及び絶縁膜372と接する酸化物半導体膜367cの積層構造であってもよい。

30

【0399】

<半導体装置の構成4>

次に、半導体装置の別の構成について図36を用いて説明する。ここでは、実施の形態1に示す方法を用いて低抵抗領域が形成されたトランジスタについて説明する。

【0400】

図36に示すトランジスタ350は、基板362上に形成された絶縁膜364上の酸化物半導体膜306と、酸化物半導体膜306に接する導電膜368、導電膜370及び絶縁膜312と、絶縁膜312を介して酸化物半導体膜306と重なる導電膜374とを有する。なお、トランジスタ350上に絶縁膜376が設けられている。

40

【0401】

図36に示すトランジスタ354は、基板362上に形成された導電膜261と、導電膜261上の絶縁膜364と、絶縁膜364上の酸化物半導体膜206と、酸化物半導体膜206に接する導電膜268、導電膜270及び絶縁膜312と、絶縁膜312を介して酸化物半導体膜206と重なる導電膜274とを有する。

【0402】

トランジスタ354は、絶縁膜364を介して酸化物半導体膜206と重なる導電膜261を有することを特徴とする。すなわち、導電膜261は、ゲート電極として機能する。また、トランジスタ354は、デュアルゲート構造のトランジスタである。その他の構成は、トランジスタ350と同様であり、同様の効果を奏する。

50

【0403】

トランジスタ350及びトランジスタ354において、絶縁膜312はゲート絶縁膜として機能する。また、酸化物半導体膜306及び酸化物半導体膜206並びにそれらに含まれる低抵抗領域はそれぞれ、実施の形態1に示す酸化物半導体膜306及び酸化物半導体膜206並びにそれらに含まれる低抵抗領域と同様に形成することができる。

【0404】

<半導体装置の構成5>

次に、半導体装置の別の構成について、図53を用いて説明する。

【0405】

図53(A)に、半導体装置が有するトランジスタ390aの断面図を示す。また、図53(B)に酸化物半導体膜366に不純物元素が添加された場合の、膜厚方向における概念図を示す。なお、図53(A)に示すトランジスタ390aの上面図及びチャネル幅方向の断面図については、それぞれ図28(B)に示す上面図、及び図23(A)に示す断面図と同様であるため、ここでの説明は省略する。10

【0406】

図53(A)に示すトランジスタ390aは、図23(A)に示すトランジスタ390の変形例であり、トランジスタ390が有する導電膜374の構造と相違する。また、図53(A)に示すトランジスタ390aは、トランジスタ390が有する絶縁膜372及び絶縁膜376の断面形状と相違する。図53(A)に示すトランジスタ390aにおいては、導電膜374が、2層の積層構造であり、絶縁膜372及び絶縁膜376の端部の形状の一部が曲率を有している。その他の構成は、トランジスタ390と同様であり、同様の効果を奏する。20

【0407】

導電膜374は、導電膜374dと導電膜374eの積層構造である。導電膜374dとしては、例えば窒化タンタル、窒化チタン、窒化モリブデン、窒化タングステン等の窒化金属膜を用いることができる。

【0408】

導電膜374eとしては、先に記載の低抵抗な金属材料により形成することができる。該低抵抗な金属材料としては、例えば、アルミニウム、銅、銀又はタングステンなどがある。30

【0409】

また、導電膜374において、導電膜374eよりも導電膜374dの側端部が外側に突出した形状である。このように、導電膜374の形状を2層の積層構造とし、下層の導電膜が突出した形状とすることで帽子の形状に類似した導電膜とすることができる。該帽子の形状とすることで、不純物元素を添加する際に、下層の導電膜が不純物の通過を抑制できる場合がある。

【0410】

また、導電膜374の加工方法としては、例えば、ドライエッチング法が挙げられる。該ドライエッチング法を用いて、導電膜374を加工する際に、絶縁膜372の側端部の一部が削られ、該側端部の形状が曲率を有する形状となる場合がある。また、絶縁膜372の側端部の形状が曲率を有する形状となる場合、絶縁膜372の上方に形成される絶縁膜376の形状も絶縁膜372の影響により、側端部の一部に曲率を有する場合がある。40

【0411】

次に、図53(B)を用いて、図53(A)に示すトランジスタ390aの酸化物半導体膜366に不純物元素が添加された場合の、膜厚方向における概念図について、以下説明する。

【0412】

図53(B)において、酸化物半導体膜366は、領域366xと領域366yを有する。酸化物半導体膜366が例えば、結晶性の酸化物半導体膜の場合、領域366yは、領域366xに比べ結晶性が高い。該結晶性の違いは、不純物元素を添加する際に、領域50

366xにダメージが入ってしまい結晶性が低下するためである。

【0413】

<半導体装置の作製方法1>

次に、図23に示すトランジスタ390及びトランジスタ394の作製方法について、図29乃至図31を用いて説明する。

【0414】

図29(A)に示すように、基板362上に導電膜261を形成し、及び導電膜261上に、絶縁膜364を形成する。

【0415】

導電膜261は、実施の形態1に示す導電膜201の形成方法を適宜用いて形成することができる。 10

【0416】

絶縁膜364は、実施の形態1に示す絶縁膜104の形成方法を適宜用いて形成することができる。

【0417】

次に、図29(B)に示すように、絶縁膜364上に酸化物半導体膜366及び酸化物半導体膜266を形成する。酸化物半導体膜366及び酸化物半導体膜266は、実施の形態1に示す酸化物半導体膜106の形成方法を適宜用いて形成することができる。

【0418】

次に、図30(A)に示すように、絶縁膜364、酸化物半導体膜366及び酸化物半導体膜266上に、導電膜367を形成する。 20

【0419】

導電膜367は、実施の形態1に示す導電膜201の形成方法を適宜用いて形成することができる。

【0420】

次に、図30(B)に示すように、導電膜367上に、リソグラフィ工程によりマスクを形成した後、エッチング溶液又は/及びエッチングガスに導電膜367を曝して、導電膜368及び導電膜370、並びに導電膜268及び導電膜270を形成する。

【0421】

導電膜367をエッチングする方法は、ウェットエッチング法又は/及びドライエッチング法を適宜用いることができる。 30

【0422】

なお、導電膜368及び導電膜370並びに導電膜268及び導電膜270は、上記形成方法の代わりに、電解メッキ法、印刷法、インクジェット法等で形成してもよい。

【0423】

次に、図30(C)に示すように、絶縁膜364、酸化物半導体膜366、導電膜368、導電膜370、酸化物半導体膜266、導電膜268及び導電膜270上に絶縁膜372を形成する。絶縁膜372は、実施の形態1に示す絶縁膜108の形成方法を適宜用いて形成することができる。

【0424】

次に、図30(D)に示すように、絶縁膜372上に導電膜373を形成する。 40

【0425】

導電膜373は、実施の形態1に示す導電膜201の形成方法を適宜用いて形成することができる。

【0426】

次に、図31(A)に示すように、導電膜373上に、リソグラフィ工程によりマスクを形成した後、エッチング溶液又は/及びエッチングガスに導電膜373を曝して、絶縁膜372及び導電膜374、並びに絶縁膜272及び導電膜274を形成する。

【0427】

導電膜373をエッチングする方法は、ウェットエッチング法又は/及びドライエッチ 50

ング法を適宜用いることができる。

【0428】

なお、導電膜374及び導電膜274は、上記形成方法の代わりに、電解メッキ法、印刷法、インクジェット法等で形成してもよい。

【0429】

次に、図31(B)に示すように、マスクを除去した後、酸化物半導体膜366及び酸化物半導体膜266に不純物元素377として希ガスを添加する。この結果、酸化物半導体膜366において導電膜368、導電膜370及び導電膜374と重ならない領域に不純物元素が添加される。また、酸化物半導体膜266において導電膜268、導電膜270及び導電膜274と重ならない領域に不純物元素が添加される。なお、不純物元素377の添加により、酸化物半導体膜366及び酸化物半導体膜266には酸素欠損が形成される。10

【0430】

不純物元素377の添加方法としては、実施の形態1に示す不純物元素117の添加方法を適宜用いることができる。

【0431】

ここで、酸化物半導体膜366に不純物元素377を添加した際の、膜厚方向における不純物元素が添加された領域の概念図を図32に示す。なお、ここでは、代表例として、トランジスタ390に含まれる酸化物半導体膜366近傍の拡大図を用いて説明する。20

【0432】

図32(A)に示すように、不純物元素377の添加領域は、絶縁膜364、酸化物半導体膜366及び絶縁膜372に形成される場合がある。なお、酸化物半導体膜366が露出する領域の深さ方向において、添加領域の端部385は、絶縁膜364中に位置する。20

【0433】

又は、図32(B)に示すように、不純物元素377の添加領域は、酸化物半導体膜366及び絶縁膜372に形成される場合がある。なお、酸化物半導体膜366が露出する領域の深さ方向において、添加領域の端部386は、絶縁膜364及び酸化物半導体膜366の界面に位置する。30

【0434】

又は、図32(C)に示すように、不純物元素377の添加領域は、酸化物半導体膜366及び絶縁膜372に形成される場合がある。なお、酸化物半導体膜366が露出する領域の深さ方向において、添加領域の端部387は、酸化物半導体膜366中に位置する。30

【0435】

なお、ここでは、導電膜368、導電膜370及び導電膜374をマスクとして酸化物半導体膜366に不純物元素377を添加したが、導電膜368、導電膜370及び導電膜374を形成するためのマスクを除去する前に、酸化物半導体膜366に不純物元素377を添加してもよい。40

【0436】

次に、図31(C)に示すように、酸化物半導体膜366、絶縁膜372、導電膜368、導電膜370及び導電膜374、並びに酸化物半導体膜266、絶縁膜272、導電膜268、導電膜270及び導電膜274上に、絶縁膜376を形成する。

【0437】

絶縁膜376の形成方法としては、実施の形態2に示す絶縁膜176の形成方法を適宜用いて形成することができる。

【0438】

絶縁膜376には水素が含まれているため、酸化物半導体膜366及び酸化物半導体膜266において、不純物元素が添加された領域と絶縁膜376とが接することで、絶縁膜376に含まれる水素が酸化物半導体膜であって、且つ不純物元素が添加された領域に移50

動する。不純物元素が添加された領域には酸素欠損が含まれるため、酸化物半導体膜 366 及び酸化物半導体膜 266 に低抵抗領域を形成することができる。具体的には、図 24 に示す領域 366b 及び領域 366c を形成することができる。なお、導電膜 374 の側面がテーパ形状を有する場合、不純物元素は導電膜 374 のテーパ部を通過して領域 366c に添加されるため、領域 366c は領域 366b と比較して不純物元素の一例である希ガス元素の濃度が低い。

【0439】

こののち、加熱処理を行い、不純物元素 377 が添加された領域の導電性をさらに高めてもよい。加熱処理の温度は、代表的には、150 以上基板歪み点未満、又は 250 以上 450 以下、又は 300 以上 450 以下とする。また、当該加熱処理により、領域 366b に含まれる水素が領域 366c に拡散する。この結果、領域 366c の導電性が高まる。

【0440】

以上の工程により、トランジスタを作製することができる。

【0441】

<半導体装置の作製方法 2 >

図 25 に示すトランジスタ 391 の作製方法を説明する。なお、ここでは、トランジスタ 391 の導電膜 368 及び導電膜 370 に含まれる導電膜 368c 及び導電膜 370c の形成工程と、酸化物半導体膜 366 に不純物元素 377 を添加する工程について説明する。

10

20

【0442】

図 29 及び図 30 (A) 乃至図 30 (B) の工程を経て、基板 362 上に絶縁膜 364、酸化物半導体膜 366、導電膜 368 及び導電膜 370 を形成する。

【0443】

次に、導電膜 368 及び導電膜 370 に含まれる導電膜 368b 及び導電膜 370b を還元性雰囲気で発生させたプラズマに曝し、導電膜 368b 及び導電膜 370b の表面の酸化物を還元する。次に、200 以上 400 以下で加熱しながら、導電膜 368b 及び導電膜 370b をシランに曝す。次に、導電膜 368b 及び導電膜 370b を、アンモニア又は窒素等の窒素を含む雰囲気で発生させたプラズマに曝すことで、導電膜 368c 及び導電膜 370c として、 $CuSi_xN_y$ ($x > 0$ 、 $y > 0$) を形成することができる。

30

【0444】

こののち、図 30 (C)、図 30 (D) 及び図 31 の工程を経てトランジスタ 391 を作製することができる。

【0445】

<半導体装置の作製方法 3 >

図 23 に示すトランジスタ 390 の別の作製方法を説明する。なお、ここでは、不純物元素の添加工程と、絶縁膜 376 の作製工程について図 33 を用いて説明する。

【0446】

図 29、図 30 及び図 31 (A) の工程を経て、基板 362 上に絶縁膜 364、酸化物半導体膜 366、導電膜 368、導電膜 370、絶縁膜 372 及び導電膜 374 を形成する。

40

【0447】

次に、図 33 (A) に示すように、酸化物半導体膜 366、導電膜 368、導電膜 370、絶縁膜 372 及び導電膜 374 上に、絶縁膜 376 を形成した後、図 33 (B) に示すように、導電膜 368、導電膜 370 及び導電膜 374 をマスクとして、酸化物半導体膜 366 に不純物元素 377 を添加する。

【0448】

以上の工程により、トランジスタ 390 を作製することができる。

【0449】

50

<半導体装置の作製方法4>

側壁絶縁膜を有するトランジスタの作製方法について、図34及び図35を用いて説明する。

【0450】

図29、図30及び図31(A)の工程を経て、基板362上に絶縁膜364、酸化物半導体膜366、導電膜368、導電膜370、絶縁膜372及び導電膜374を形成する。なお、ここでは絶縁膜372は、エッチングされず全面に形成されている。

【0451】

次に、図34(B)に示すように、導電膜368、導電膜370及び導電膜374をマスクとして、酸化物半導体膜366に不純物元素377を添加する。

10

【0452】

次に、図34(C)に示すように、絶縁膜372及び導電膜374上に絶縁膜375を形成する。

【0453】

絶縁膜375は、のちに側壁絶縁膜となる膜である。絶縁膜375は実施の形態1に示す絶縁膜104の材料及び形成方法を適宜用いることができる。

【0454】

次に、絶縁膜375をRIE法(Reactive ion etching:反応性イオンエッ칭)法などの異方性エッ칭により加工することで、図34(D)に示すように、導電膜374の側面に接する側壁絶縁膜331a及び側壁絶縁膜331bを自己整合的に形成することができる。

20

【0455】

次に、図35(A)に示すように、側壁絶縁膜331a及び側壁絶縁膜331bをマスクとして絶縁膜372をエッ칭して、酸化物半導体膜366の一部を露出させる。

【0456】

次に、図35(B)に示すように、酸化物半導体膜366、導電膜368、導電膜370及び導電膜374上に絶縁膜376を形成する。絶縁膜376は、水素を含む膜であるため、酸化物半導体膜366において、絶縁膜376と接する領域に水素が移動する。

【0457】

図35(C)は、図35(B)における酸化物半導体膜366近傍の拡大図である。酸化物半導体膜366は、導電膜368又は導電膜370と接する領域366aと、絶縁膜376と接する領域366bと、絶縁膜372と接する領域366dとを有する。また、絶縁膜372を介して側壁絶縁膜331a、331bと重なる領域366cを有する。なお、導電膜374の側面がテーパ形状を有する場合、領域366cの一部が導電膜374と重なってもよい。

30

【0458】

領域366b及び領域366cは、低抵抗領域として機能する。領域366bには不純物元素として少なくとも希ガス及び水素が含まれる。また、領域366cは、不純物元素として少なくとも希ガス元素が含まれる。さらに、領域366bから水素が拡散される場合、領域366cに水素が含まれるが、領域366bより領域366cの方が不純物元素濃度が低い。このため、領域366cを有することでソース-ドレイン耐圧を高めることができる。

40

【0459】

本実施の形態に示すトランジスタは、ソース電極及びドレイン電極として機能する導電膜と、ゲート電極として機能する導電膜とが重ならないため、寄生容量を低減することが可能であり、オン電流が大きい。また、本実施の形態に示すトランジスタは、安定して低抵抗領域を形成することが可能なため、従来と比べ、オン電流は増大し、トランジスタの電気特性のバラツキが低減する。

【0460】

本実施の形態に示す構成および方法などは、他の実施の形態に示す構成および方法など

50

と適宜組み合わせて用いることができる。

【0461】

(実施の形態4)

本実施の形態では、半導体装置及び半導体装置の作製方法の一形態を、図50乃至図52を用いて説明する。なお、本実施の形態は、実施の形態1と比較して、駆動回路部のトランジスタに含まれる酸化物半導体膜の構成が異なる。また、トランジスタに含まれる低抵抗領域の作製方法として、実施の形態3に示す方法を用いる。

【0462】

<半導体装置の構成>

図50に、半導体装置に含まれるトランジスタの一例として、トップゲート構造のトランジスタを示す。10

【0463】

図50(A)にトランジスタ390及びトランジスタ395aの断面図を示す。また、図50(B)にトランジスタ390及びトランジスタ395bの断面図を示す。なお、図50乃至図52において、X1-X2は駆動回路部に設けられるトランジスタの断面図であり、X3-X4は画素部に設けられるトランジスタの断面図である。

【0464】

図50は、駆動回路部に設けられるトランジスタと、画素部に設けられるトランジスタにおいて、酸化物半導体膜の構造が異なることを特徴とする。

【0465】

図50(A)に示すトランジスタ390は、実施の形態3に示すトランジスタ390と同様に、単層の酸化物半導体膜366を有する。20

【0466】

一方、図50(A)に示すトランジスタ395aは、酸化物半導体膜267a及び酸化物半導体膜267bが積層された酸化物半導体膜266を有することを特徴とする。なお、上面形状において、酸化物半導体膜267aの端部の外側に酸化物半導体膜267bの端部が位置する。すなわち、酸化物半導体膜267bは、酸化物半導体膜267aの上面及び側面を覆う。また、酸化物半導体膜267aは絶縁膜364と接し、酸化物半導体膜267bは酸化物半導体膜267a及び絶縁膜272と接する。

【0467】

また、図50(B)に示すトランジスタ395bは、酸化物半導体膜267a、酸化物半導体膜267b及び酸化物半導体膜267cが積層された酸化物半導体膜266を有することを特徴とする。なお、上面形状において、酸化物半導体膜267a及び酸化物半導体膜267cの端部の外側に酸化物半導体膜267bの端部が位置する。すなわち、酸化物半導体膜267bは、酸化物半導体膜267aの上面及び側面並びに酸化物半導体膜267cの側面を覆う。また、酸化物半導体膜267cは絶縁膜364と接する。酸化物半導体膜267bは絶縁膜272と接する。また、酸化物半導体膜267aは、酸化物半導体膜267b及び酸化物半導体膜267cと接する。30

【0468】

トランジスタ395a及びトランジスタ395bと、トランジスタ390において、酸化物半導体膜267aと酸化物半導体膜267bは、組成が異なる。一方、酸化物半導体膜267bと、酸化物半導体膜366は組成が同じである。すなわち、酸化物半導体膜267aと、酸化物半導体膜267b及び酸化物半導体膜366とは、別の工程で形成され、且つ酸化物半導体膜267b及び酸化物半導体膜366は同じ工程で形成される。40

【0469】

トランジスタ395a及びトランジスタ395bは、酸化物半導体膜267aにチャネルが形成される。このため、酸化物半導体膜267aは、酸化物半導体膜267bより膜厚が大きいことが好ましい。

【0470】

酸化物半導体膜267aの膜厚は、3nm以上200nm以下、または10nm以上50

0 nm 以下、または 20 nm 以上 35 nm 以下である。酸化物半導体膜 267b、及び酸化物半導体膜 366 の膜厚は、3 nm 以上 200 nm 以下、または 3 nm 以上 100 nm 以下、または 10 nm 以上 100 nm 以下、または 30 nm 以上 50 nm 以下である。

【0471】

酸化物半導体膜 267a、酸化物半導体膜 267b、及び酸化物半導体膜 366 は、少なくとも In を含む金属酸化物膜で形成され、代表的には、In-Ga 酸化物膜、In-M-Zn 酸化物膜 (M は、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又は Hf) 等で形成される。

【0472】

酸化物半導体膜 267a は、M (M は、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又は Hf) に対する In の原子数比が大きい。酸化物半導体膜 367a が In-M-Zn 酸化物膜 (M は、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又は Hf) の場合、酸化物半導体膜 367a を成膜するために用いるターゲットにおいて、金属元素の原子数比を In : M : Zn = x₃ : y₃ : z₃ とすると、x₃ / y₃ は、1 より大きく 6 以下であることが好ましい。ターゲットの金属元素の原子数比の代表例としては、In : M : Zn = 2 : 1 : 1.5、In : M : Zn = 2 : 1 : 2.3、In : M : Zn = 2 : 1 : 3、In : M : Zn = 3 : 1 : 2、In : M : Zn = 3 : 1 : 3、In : M : Zn = 3 : 1 : 4 等がある。

【0473】

酸化物半導体膜 267b 及び酸化物半導体膜 366 は、M (M は、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又は Hf) に対する In の原子数比が同じ、又は小さい。酸化物半導体膜 267b 及び酸化物半導体膜 366 が In-M-Zn 酸化物膜 (M は、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又は Hf) の場合、酸化物半導体膜 267b 及び酸化物半導体膜 366 を成膜するために用いるターゲットにおいて、金属元素の原子数比を In : M : Zn = x₄ : y₄ : z₄ とすると、x₄ / y₄ は、1 / 6 以上 1 以下であることが好ましい。また、z₄ / y₄ は、1 / 3 以上 6 以下、さらには 1 以上 6 以下であることが好ましい。なお、z₄ / y₄ を 1 以上 6 以下とすることで、酸化物半導体膜 267b 及び酸化物半導体膜 366 として CAAAC-O₅ 膜が形成されやすくなる。ターゲットの金属元素の原子数比の代表例としては、In : M : Zn = 1 : 1 : 1、In : M : Zn = 1 : 1 : 1.2、In : M : Zn = 1 : 3 : 2、In : M : Zn = 1 : 3 : 4、In : M : Zn = 1 : 3 : 6、In : M : Zn = 1 : 3 : 8、In : M : Zn = 1 : 4 : 4、In : M : Zn = 1 : 4 : 5、In : M : Zn = 1 : 4 : 6、In : M : Zn = 1 : 4 : 7、In : M : Zn = 1 : 4 : 8、In : M : Zn = 1 : 5 : 5、In : M : Zn = 1 : 5 : 6、In : M : Zn = 1 : 5 : 7、In : M : Zn = 1 : 5 : 8、In : M : Zn = 1 : 6 : 8 等がある。

【0474】

トランジスタ 395a 及びトランジスタ 395b は、M (M は、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又は Hf) に対する In の原子数比が大きい酸化物半導体膜 267a にチャネルが形成されるため、電界効果移動度が高い。代表的には、電界効果移動度が 10 cm² / Vs より大きく 60 cm² / Vs 未満、好ましくは 15 cm² / Vs 以上 50 cm² / Vs 未満のトランジスタである。しかしながら、光が照射されるとオフ状態における電流が増大してしまう。このため、駆動回路部に遮光膜を設けることで、電界効果移動度が高く、且つオフ状態における電流の低いトランジスタとなる。この結果、高速動作が可能な駆動回路部を作製することができる。

【0475】

又は、図 51 (A) に示すトランジスタ 397a 及び図 51 (B) に示すトランジスタ 397b のように、遮光膜として機能する導電膜 261 を設けてもよい。さらに、導電膜 261 及び導電膜 274 を接続することで、さらにトランジスタ 397a 及びトランジスタ 397b のオン電流を増大させるとともに、電界効果移動度を高めることができる。

【0476】

10

20

30

40

50

一方、トランジスタ390は、M(Mは、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又はHf)に対するInの原子数比が同じ、又は小さい酸化物半導体膜にチャネルが形成されるため、酸化物半導体膜に光が照射されても、オフ電流の増大量が少ない。このため、画素部に、M(Mは、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又はHf)に対するInの原子数比が同じ、又は小さい酸化物半導体膜を有するトランジスタを設けることで、光照射の劣化が少なく、表示品質に優れた画素部を作製することができる。

【0477】

酸化物半導体膜267cは、M(Mは、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又はHf)に対するInの原子数比が小さい。酸化物半導体膜267cがIn-M-Zn酸化物膜(Mは、Mg、Al、Ti、Ga、Y、Zr、La、Ce、Nd、又はHf)の場合、酸化物半導体膜267cを成膜するために用いるターゲットにおいて、金属元素の原子数比をIn:M:Zn=x₅:y₅:z₅とすると、x₅/y₅は、1/6以上1未満であることが好ましい。また、z₅/y₅は、1/3以上6以下、さらには1以上6以下であることが好ましい。なお、z₅/y₅を1以上6以下とすることで、酸化物半導体膜267cとしてCAC-O₅膜が形成されやすくなる。ターゲットの金属元素の原子数比の代表例としては、In:M:Zn=1:3:2、In:M:Zn=1:3:4、In:M:Zn=1:3:6、In:M:Zn=1:3:8、In:M:Zn=1:4:4、In:M:Zn=1:4:5、In:M:Zn=1:4:6、In:M:Zn=1:4:7、In:M:Zn=1:4:8、In:M:Zn=1:5:5、In:M:Zn=1:5:6、In:M:Zn=1:5:7、In:M:Zn=1:5:8、In:M:Zn=1:6:8等がある。
10
20

【0478】

また、酸化物半導体膜267cがIn-Ga酸化物膜の場合、例えば、In-Ga金属酸化物ターゲット(In:Ga=7:93)を用いて、スパッタリング法により形成することができる。また、酸化物半導体膜267cを、DC放電を用いたスパッタリング法でIn-Ga酸化物膜を成膜するためには、In:Ga=x:y[原子数比]としたときに、y/(x+y)を0.96以下、好ましくは0.95以下、例えば0.93とするとよい。

【0479】

図50(B)のトランジスタ395b及び図51(B)のトランジスタ397bに設けられた酸化物半導体膜267cの膜厚は、酸化物半導体膜267aより膜厚が小さく、且つ2nm以上100nm以下、好ましくは2nm以上50nm以下、さらに好ましくは3nm以上15nm以下である。ゲート絶縁膜として機能する絶縁膜364及び酸化物半導体膜267aの間に酸化物半導体膜267cを設けることで、トランジスタのしきい値電圧の変動を低減することができる。
30

【0480】

<半導体装置の作製方法>

次に、図51(A)に示すトランジスタ390及びトランジスタ397aの作製方法について、図52を用いて説明する。
40

【0481】

図52(A)に示すように、基板362上に導電膜261を形成する。次に、基板362及び導電膜261上に絶縁膜364を形成する。次に、絶縁膜364上に酸化物半導体膜265aを形成する。

【0482】

次に、図52(B)に示すように、酸化物半導体膜265a上にフォトリソグラフィ工程によりマスクを形成した後、酸化物半導体膜265aをエッチングして、駆動回路部に酸化物半導体膜267aを形成する。

【0483】

次に、図52(C)に示すように、絶縁膜364及び酸化物半導体膜267a上に酸化
50

物半導体膜 265b を形成する。

【0484】

次に、図 52(D) に示すように、酸化物半導体膜 265b 上にフォトリソグラフィ工程によりマスクを形成した後、酸化物半導体膜 265b をエッティングして、駆動回路部に酸化物半導体膜 267a を覆う酸化物半導体膜 267b を形成し、画素部に酸化物半導体膜 366 を形成する。

【0485】

なお、当該工程において、酸化物半導体膜 267a の上面及び側面を覆うように酸化物半導体膜 267b を形成することで、後のソース電極及びドレイン電極として機能する導電膜の形成工程において、酸化物半導体膜 267a をエッティングしない。この結果、トランジスタのチャネル幅方向における酸化物半導体膜 267a の長さの変動を低減できるため好ましい。10

【0486】

こののち、図 30 及び図 31 の工程を経て、トランジスタ 390 及びトランジスタ 397a を作製することができる。

【0487】

本実施の形態に示す構成および方法などは、他の実施の形態に示す構成および方法などと適宜組み合わせて用いることができる。

【0488】

(実施の形態 5)

20

本実施の形態では、半導体装置の一形態を、図 37 乃至図 39 を用いて説明する。ここでは、半導体装置の一例として表示装置を用いて説明する。また、表示装置の画素部は複数の画素で構成される。ここでは、一画素に設けられるトランジスタと、該トランジスタに接続する容量素子の構造について説明する。

【0489】

<半導体装置の構成 1 >

図 37 に、画素に含まれるトランジスタ 150 と、該トランジスタ 150 と接続する容量素子 159 の構造を示す。

【0490】

図 37(A) 及び図 37(B) に、トランジスタ 150 及び容量素子 159 の上面図及び断面図を示す。図 37(A) はトランジスタ 150 及び容量素子 159 の上面図であり、図 37(B) は、図 37(A) の一点鎖線 X3-X4 間の断面図、及び一点鎖線 X5-X6 間の断面図である。30

【0491】

図 37 に示すトランジスタ 150 は、実施の形態 1 に示すトランジスタ 150 と同様の構造を有する。

【0492】

また、容量素子 159 は、絶縁膜 104 上の酸化物半導体膜 156 と、酸化物半導体膜 156 に接する絶縁膜 118 と、絶縁膜 118 上の導電膜 124 とを有する。

【0493】

絶縁膜 118 上には絶縁膜 122 が形成される。絶縁膜 116、絶縁膜 118 及び絶縁膜 122 の開口部 142a において、導電膜 124 は導電膜 112 と接する。絶縁膜 108、絶縁膜 116、及び絶縁膜 122 の開口部 142b において、導電膜 124 は絶縁膜 118 と接する。40

【0494】

絶縁膜 122 は、例えば、ポリイミド、アクリル、ポリアミド、エポキシ等の有機樹脂膜を用いることができる。絶縁膜 122 は、厚さが 500 nm 以上 10 μm 以下であることが好ましい。

【0495】

導電膜 124 は、インジウム錫酸化物、酸化タンクス滕を含むインジウム酸化物、酸

50

化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを含むインジウム錫酸化物等の透光性を有する導電性材料を用いて形成することができる。

【0496】

また、導電膜124は、銀、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンなどの光を反射する金属元素を用いて形成することができる。さらには、光を反射する金属元素を用いて形成された膜と、上記透光性を有する導電性材料を用いて形成された膜を積層して形成してもよい。

【0497】

酸化物半導体膜156は、酸化物半導体膜106と同時に形成されるため透光性を有する。また、酸化物半導体膜106に含まれる領域106bと同様に不純物元素が添加されている。このため、酸化物半導体膜156は、導電性を有する。

【0498】

導電膜124として、透光性を有する導電性材料を用いて形成する場合、容量素子159は透光性を有する。このため、表示装置の画素に容量素子159を設けることで、画素における開口率を高めることができる。

【0499】

<半導体装置の構成2>

図38に、画素に含まれるトランジスタ190と、該トランジスタ190と接続する容量素子199の構造を示す。

【0500】

図38(A)及び図38(B)に、トランジスタ190及び容量素子199の上面図及び断面図を示す。図38(A)はトランジスタ190及び容量素子199の上面図であり、図38(B)は、図38(A)の一点鎖線X3-X4間の断面図、及び一点鎖線X5-X6間の断面図である。

【0501】

図38に示すトランジスタ190は、実施の形態2に示すトランジスタ190と同様の構造を有する。

【0502】

また、容量素子199は、絶縁膜164上の酸化物半導体膜198と、酸化物半導体膜198に接する絶縁膜176と、絶縁膜176上の導電膜184とを有する。

【0503】

絶縁膜178上には絶縁膜182が形成される。絶縁膜176、絶縁膜178及び絶縁膜182の開口部182aにおいて、導電膜184は導電膜172と接する。絶縁膜168、絶縁膜178及び絶縁膜182の開口部182bにおいて、導電膜184は絶縁膜176と接する。

【0504】

絶縁膜182は、図37(B)に示す絶縁膜122の材料を適宜用いることができる。

【0505】

導電膜184は、図37(B)に示す導電膜124の材料を適宜用いることができる。

【0506】

酸化物半導体膜198は、酸化物半導体膜166と同時に形成されるため透光性を有する。また、酸化物半導体膜166に含まれる領域166bと同様に不純物元素が添加されている。このため、酸化物半導体膜198は、導電性を有する。

【0507】

導電膜184として、透光性を有する導電性材料を用いて形成する場合、容量素子199は透光性を有する。このため、表示装置の画素に容量素子199を設けることで、画素における開口率を高めることができる。

【0508】

また、トランジスタに含まれる酸化物半導体膜と同時に、容量素子の一方の電極として

10

20

30

40

50

、導電性を有する酸化物半導体膜を形成することができる。このため、マスク数の増加なく、トランジスタ及び容量素子を同時に形成することができる。

【0509】

<半導体装置の構成3>

図39に、画素に含まれるトランジスタ390と、該トランジスタ390と接続する容量素子399の構造を示す。

【0510】

図39(A)及び図39(B)に、トランジスタ390及び容量素子399の上面図及び断面図を示す。図39(A)はトランジスタ390及び容量素子399の上面図であり、図39(B)は、図39(A)の一点鎖線X3-X4間の断面図、及び一点鎖線X5-X6間の断面図である。

10

【0511】

図39に示すトランジスタ390は、実施の形態3に示すトランジスタ390と同様の構造を有する。

【0512】

また、容量素子399は、絶縁膜364上の酸化物半導体膜396と、酸化物半導体膜396に接する絶縁膜376と、絶縁膜376上の導電膜384とを有する。

【0513】

絶縁膜376上には絶縁膜382が形成される。絶縁膜376及び絶縁膜382の開口部388aにおいて、導電膜384は導電膜370と接する。絶縁膜376の開口部388bにおいて、導電膜384は絶縁膜376と接する。

20

【0514】

絶縁膜382は、図37(B)に示す絶縁膜122の材料を適宜用いることができる。

【0515】

導電膜384は、図37(B)に示す導電膜124の材料を適宜用いることができる。

【0516】

酸化物半導体膜396は、酸化物半導体膜366と同時に形成されるため透光性を有する。また、酸化物半導体膜366に含まれる領域366bと同様に不純物元素が添加されている。このため、酸化物半導体膜396は、導電性を有する。

30

【0517】

導電膜384として、透光性を有する導電性材料を用いて形成する場合、容量素子399は透光性を有する。このため、表示装置の画素に容量素子399を設けることで、画素における開口率を高めることができる。

【0518】

また、トランジスタに含まれる酸化物半導体膜と同時に、容量素子の一方の電極として、導電性を有する酸化物半導体膜を形成することができる。このため、マスク数の増加なく、トランジスタ及び容量素子を同時に形成することができる。

【0519】

本実施の形態に示す構成および方法などは、他の実施の形態に示す構成および方法などと適宜組み合わせて用いることができる。

40

【0520】

(実施の形態6)

本実施の形態では、本発明の一態様の半導体装置に含まれる酸化物半導体膜の構成について以下詳細に説明を行う。

【0521】

<酸化物半導体の構造について>

以下では、酸化物半導体の構造について説明する。

【0522】

酸化物半導体は、単結晶酸化物半導体と、それ以外の非単結晶酸化物半導体とに分けられる。非単結晶酸化物半導体としては、C A A C - O S (C A x i s A l i g n e d

50

C r y s t a l l i n e O x i d e S e m i c o n d u c t o r) 、多結晶酸化物半導体、微結晶酸化物半導体、非晶質酸化物半導体などがある。

【 0 5 2 3 】

また別の観点では、酸化物半導体は、非晶質酸化物半導体と、それ以外の結晶性酸化物半導体とに分けられる。結晶性酸化物半導体としては、単結晶酸化物半導体、C A A C - O S 、多結晶酸化物半導体、微結晶酸化物半導体などがある。

【 0 5 2 4 】

< C A A C - O S >

まずは、C A A C - O Sについて説明する。なお、C A A C - O Sを、C A N C (C - A x i s A l i g n e d n a n o c r y s t a l s)を有する酸化物半導体と呼ぶこともできる。

10

【 0 5 2 5 】

C A A C - O Sは、c軸配向した複数の結晶部(ペレットともいう。)を有する酸化物半導体の一つである。

【 0 5 2 6 】

透過型電子顕微鏡(TEM: T r a n s m i s s i o n E l e c t r o n M i c r o s c o p e)によって、C A A C - O Sの明視野像と回折パターンとの複合解析像(高分解能TEM像ともいう。)を観察すると、複数のペレットを確認することができる。一方、高分解能TEM像ではペレット同士の境界、即ち結晶粒界(グレインバウンダリーともいう。)を明確に確認することができない。そのため、C A A C - O Sは、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。

20

【 0 5 2 7 】

以下では、TEMによって観察したC A A C - O Sについて説明する。図47(A)に、試料面と略平行な方向から観察したC A A C - O Sの断面の高分解能TEM像を示す。高分解能TEM像の観察には、球面収差補正(Spherical Aberration Corrector)機能を用いた。球面収差補正機能を用いた高分解能TEM像を、特にCs補正高分解能TEM像と呼ぶ。Cs補正高分解能TEM像の取得は、例えば、日本電子株式会社製原子分解能分析電子顕微鏡J E M - A R M 2 0 0 Fなどによって行うことができる。

【 0 5 2 8 】

30

図47(A)の領域(1)を拡大したCs補正高分解能TEM像を図47(B)に示す。図47(B)より、ペレットにおいて、金属原子が層状に配列していることを確認できる。金属原子の各層の配列は、C A A C - O Sの膜を形成する面(被形成面ともいう。)または上面の凹凸を反映しており、C A A C - O Sの被形成面または上面と平行となる。

【 0 5 2 9 】

図47(B)に示すように、C A A C - O Sは特徴的な原子配列を有する。図47(C)は、特徴的な原子配列を、補助線で示したものである。図47(B)および図47(C)より、ペレット一つの大きさは1nm以上3nm以下程度であり、ペレットとペレットとの傾きにより生じる隙間の大きさは0.8nm程度であることがわかる。したがって、ペレットを、ナノ結晶(n c : n a n o c r y s t a l)と呼ぶこともできる。

40

【 0 5 3 0 】

ここで、Cs補正高分解能TEM像をもとに、基板5120上のC A A C - O Sのペレット5100の配置を模式的に示すと、レンガまたはブロックが積み重なったような構造となる(図47(D)参照。)。図47(C)で観察されたペレットとペレットとの間で傾きが生じている箇所は、図47(D)に示す領域5161に相当する。

【 0 5 3 1 】

また、図48(A)に、試料面と略垂直な方向から観察したC A A C - O Sの平面のCs補正高分解能TEM像を示す。図48(A)の領域(1)、領域(2)および領域(3)を拡大したCs補正高分解能TEM像を、それぞれ図48(B)、図48(C)および図48(D)に示す。図48(B)、図48(C)および図48(D)より、ペレットは

50

、金属原子が三角形状、四角形状または六角形状に配列していることを確認できる。しかしながら、異なるペレット間で、金属原子の配列に規則性は見られない。

【0532】

次に、X線回折(XRD: X-Ray Diffraction)によって解析したCAAC-OSについて説明する。例えば、 $InGaZnO_4$ の結晶を有するCAAC-OSに対し、out-of-plane法による構造解析を行うと、図49(A)に示すように回折角(2θ)が31°近傍にピークが現れる場合がある。このピークは、 $InGaZnO_4$ の結晶の(009)面に帰属されることから、CAAC-OSの結晶がc軸配向性を有し、c軸が被形成面または上面に略垂直な方向を向いていることが確認できる。

【0533】

なお、CAAC-OSのout-of-plane法による構造解析では、2θが31°近傍のピークの他に、2θが36°近傍にもピークが現れる場合がある。2θが36°近傍のピークは、CAAC-OS中の一部に、c軸配向性を有さない結晶が含まれることを示している。より好ましいCAAC-OSは、out-of-plane法による構造解析では、2θが31°近傍にピークを示し、2θが36°近傍にピークを示さない。

【0534】

一方、CAAC-OSに対し、c軸に略垂直な方向からX線を入射させるin-plane法による構造解析を行うと、2θが56°近傍にピークが現れる。このピークは、 $InGaZnO_4$ の結晶の(110)面に帰属される。CAAC-OSの場合は、2θを56°近傍に固定し、試料面の法線ベクトルを軸(c軸)として試料を回転させながら分析(スキャン)を行っても、図49(B)に示すように明瞭なピークは現れない。これに対し、 $InGaZnO_4$ の単結晶酸化物半導体であれば、2θを56°近傍に固定してスキャンした場合、図49(C)に示すように(110)面と等価な結晶面に帰属されるピークが6本観察される。したがって、XRDを用いた構造解析から、CAAC-OSは、a軸およびb軸の配向が不規則であることが確認できる。

【0535】

次に、電子回折によって解析したCAAC-OSについて説明する。例えば、 $InGaZnO_4$ の結晶を有するCAAC-OSに対し、試料面に平行にプローブ径が300nmの電子線を入射させると、図55(A)に示すような回折パターン(制限視野透過電子回折パターンともいう。)が現れる場合がある。この回折パターンには、 $InGaZnO_4$ の結晶の(009)面に起因するスポットが含まれる。したがって、電子回折によっても、CAAC-OSに含まれるペレットがc軸配向性を有し、c軸が被形成面または上面に略垂直な方向を向いていることがわかる。一方、同じ試料に対し、試料面に垂直にプローブ径が300nmの電子線を入射させたときの回折パターンを図55(B)に示す。図55(B)より、リング状の回折パターンが確認される。したがって、電子回折によっても、CAAC-OSに含まれるペレットのa軸およびb軸は配向性を有さないことがわかる。なお、図55(B)における第1リングは、 $InGaZnO_4$ の結晶の(010)面および(100)面などに起因すると考えられる。また、図55(B)における第2リングは(110)面などに起因すると考えられる。

【0536】

また、CAAC-OSは、欠陥準位密度の低い酸化物半導体である。酸化物半導体の欠陥としては、例えば、不純物に起因する欠陥や、酸素欠損などがある。したがって、CAAC-OSは、不純物濃度の低い酸化物半導体ということもできる。また、CAAC-OSは、酸素欠損の少ない酸化物半導体ということもできる。

【0537】

酸化物半導体に含まれる不純物は、キャリアトラップとなる場合や、キャリア発生源となる場合がある。また、酸化物半導体中の酸素欠損は、キャリアトラップとなる場合や、水素を捕獲することによってキャリア発生源となる場合がある。

【0538】

なお、不純物は、酸化物半導体の主成分以外の元素で、水素、炭素、シリコン、遷移金

10

20

30

40

50

属元素などがある。例えば、シリコンなどの、酸化物半導体を構成する金属元素よりも酸素との結合力の強い元素は、酸化物半導体から酸素を奪うことで酸化物半導体の原子配列を乱し、結晶性を低下させる要因となる。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半径（または分子半径）が大きいため、酸化物半導体の原子配列を乱し、結晶性を低下させる要因となる。

【0539】

また、欠陥準位密度の低い（酸素欠損が少ない）酸化物半導体は、キャリア密度を低くすることができる。そのような酸化物半導体を、高純度真性または実質的に高純度真性な酸化物半導体と呼ぶ。C A A C - O S は、不純物濃度が低く、欠陥準位密度が低い。即ち、高純度真性または実質的に高純度真性な酸化物半導体となりやすい。したがって、C A A C - O S を用いたトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性な酸化物半導体は、キャリアトラップが少ない。酸化物半導体のキャリアトラップに捕獲された電荷は、放出するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、不純物濃度が高く、欠陥準位密度が高い酸化物半導体を用いたトランジスタは、電気特性が不安定となる場合がある。一方、C A A C - O S を用いたトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。

【0540】

また、C A A C - O S は欠陥準位密度が低いため、光の照射などによって生成されたキャリアが、欠陥準位に捕獲されることが多い。したがって、C A A C - O S を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。

【0541】

<微結晶酸化物半導体>

次に、微結晶酸化物半導体について説明する。

【0542】

微結晶酸化物半導体は、高分解能TEM像において、結晶部を確認することのできる領域と、明確な結晶部を確認することのできない領域と、を有する。微結晶酸化物半導体に含まれる結晶部は、1 nm以上100 nm以下、または1 nm以上10 nm以下の大きさであることが多い。特に、1 nm以上10 nm以下、または1 nm以上3 nm以下の微結晶であるナノ結晶を有する酸化物半導体を、n c - O S (nanocrystalline Oxide Semiconductor)と呼ぶ。n c - O S は、例えば、高分解能TEM像では、結晶粒界を明確に確認できない場合がある。なお、ナノ結晶は、C A A C - O S におけるペレットと起源を同じくする可能性がある。そのため、以下ではn c - O S の結晶部をペレットと呼ぶ場合がある。

【0543】

n c - O S は、微小な領域（例えば、1 nm以上10 nm以下の領域、特に1 nm以上3 nm以下の領域）において原子配列に周期性を有する。また、n c - O S は、異なるペレット間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、n c - O S は、分析方法によっては、非晶質酸化物半導体と区別が付かない場合がある。例えば、n c - O S に対し、ペレットよりも大きい径のX線を用いるXRD装置を用いて構造解析を行うと、out-of-plane法による解析では、結晶面を示すピークが検出されない。また、n c - O S に対し、ペレットよりも大きいプローブ径（例えば50 nm以上）の電子線を用いる電子回折（制限視野電子回折ともいう。）を行うと、ハローパターンのような回折パターンが観測される。一方、n c - O S に対し、ペレットの大きさと近いかペレットより小さいプローブ径の電子線を用いるナノビーム電子回折を行うと、スポットが観測される。また、n c - O S に対しナノビーム電子回折を行うと、円を描くように（リング状に）輝度の高い領域が観測される場合がある。さらに、リング状の領域内に複数のスポットが観測される場合がある。

【0544】

このように、ペレット（ナノ結晶）間では結晶方位が規則性を有さないことから、n c

10

20

30

40

50

- O Sを、R A N C (R a n d o m A l i g n e d n a n o c r y s t a l s) を有する酸化物半導体、またはN A N C (N o n - A l i g n e d n a n o c r y s t a l s) を有する酸化物半導体と呼ぶこともできる。

【 0 5 4 5 】

n c - O Sは、非晶質酸化物半導体よりも規則性の高い酸化物半導体である。そのため、n c - O Sは、非晶質酸化物半導体よりも欠陥準位密度が低くなる。ただし、n c - O Sは、異なるペレット間で結晶方位に規則性が見られない。そのため、n c - O Sは、C A A C - O Sと比べて欠陥準位密度が高くなる。

【 0 5 4 6 】

<非晶質酸化物半導体>

次に、非晶質酸化物半導体について説明する。

10

【 0 5 4 7 】

非晶質酸化物半導体は、膜中における原子配列が不規則であり、結晶部を有さない酸化物半導体である。石英のような無定形状態を有する酸化物半導体が一例である。

【 0 5 4 8 】

非晶質酸化物半導体は、高分解能T E M像において結晶部を確認することができない。

【 0 5 4 9 】

非晶質酸化物半導体に対し、X R D装置を用いた構造解析を行うと、o u t - o f - p l a n e法による解析では、結晶面を示すピークが検出されない。また、非晶質酸化物半導体に対し、電子回折を行うと、ハローパターンが観測される。また、非晶質酸化物半導体に対し、ナノビーム電子回折を行うと、スポットが観測されず、ハローパターンのみが観測される。

20

【 0 5 5 0 】

非晶質構造については、様々な見解が示されている。例えば、原子配列に全く秩序性を有さない構造を完全な非晶質構造(c o m p l e t e l y a m o r p h o u s s t r u c t u r e)と呼ぶ場合がある。また、最近接原子間距離または第2近接原子間距離まで秩序性を有し、かつ長距離秩序性を有さない構造を非晶質構造と呼ぶ場合もある。したがって、最も厳格な定義によれば、僅かでも原子配列に秩序性を有する酸化物半導体を非晶質酸化物半導体と呼ぶことはできない。また、少なくとも、長距離秩序性を有する酸化物半導体を非晶質酸化物半導体と呼ぶことはできない。よって、結晶部を有することから、例えば、C A A C - O Sおよびn c - O Sを、非晶質酸化物半導体または完全な非晶質酸化物半導体と呼ぶことはできない。

30

【 0 5 5 1 】

<非晶質ライク酸化物半導体>

なお、酸化物半導体は、n c - O Sと非晶質酸化物半導体との間の構造を有する場合がある。そのような構造を有する酸化物半導体を、特に非晶質ライク酸化物半導体(a - l i k e O S : a m o r p h o u s - l i k e O x i d e S e m i c o n d u c t o r)と呼ぶ。

【 0 5 5 2 】

a - l i k e O Sは、高分解能T E M像において鬆(ボイドともいう。)が観察される場合がある。また、高分解能T E M像において、明確に結晶部を確認することのできる領域と、結晶部を確認することのできない領域と、を有する。

40

【 0 5 5 3 】

鬆を有するため、a - l i k e O Sは、不安定な構造である。以下では、a - l i k e O Sが、C A A C - O Sおよびn c - O Sと比べて不安定な構造であることを示すため、電子照射による構造の変化を示す。

【 0 5 5 4 】

電子照射を行う試料として、a - l i k e O S(試料Aと表記する。)、n c - O S(試料Bと表記する。)およびC A A C - O S(試料Cと表記する。)を準備する。いずれの試料もI n - G a - Z n酸化物である。

50

【 0 5 5 5 】

まず、各試料の高分解能断面 TEM 像を取得する。高分解能断面 TEM 像により、各試料は、いずれも結晶部を有することがわかる。

【 0 5 5 6 】

なお、どの部分を一つの結晶部と見なすかの判定は、以下のように行えばよい。例えば、 $InGaZnO_4$ の結晶の単位格子は、In - O 層を 3 層有し、また Ga - Zn - O 層を 6 層有する、計 9 層が c 軸方向に層状に重なった構造を有することが知られている。これらが近接する層同士の間隔は、(009) 面の格子面間隔 (d 値ともいう。) と同程度であり、結晶構造解析からその値は 0.29 nm と求められている。したがって、格子縞の間隔が 0.28 nm 以上 0.30 nm 以下の箇所を、 $InGaZnO_4$ の結晶部と見なすことができる。なお、格子縞は、 $InGaZnO_4$ の結晶の a - b 面に対応する。
10

【 0 5 5 7 】

図 56 は、各試料の結晶部 (22 箇所から 45 箇所) の平均の大きさを調査した例である。ただし、上述した格子縞の長さを結晶部の大きさとしている。図 56 より、a - like OS は、電子の累積照射量に応じて結晶部が大きくなっていくことがわかる。具体的には、図 56 中に (1) で示すように、TEM による観察初期においては 1.2 nm 程度の大きさだった結晶部 (初期核ともいう。) が、累積照射量が $4.2 \times 10^8 e^- / nm^2$ においては 2.6 nm 程度の大きさまで成長していることがわかる。一方、nc - OS および CAAAC - OS は、電子照射開始時から電子の累積照射量が $4.2 \times 10^8 e^- / nm^2$ までの範囲で、結晶部の大きさに変化が見られないことがわかる。具体的には、図 56 中の (2) および (3) で示すように、電子の累積照射量によらず、nc - OS および CAAAC - OS の結晶部の大きさは、それぞれ 1.4 nm 程度および 2.1 nm 程度であることがわかる。
20

【 0 5 5 8 】

このように、a - like OS は、電子照射によって結晶部の成長が見られる場合がある。一方、nc - OS および CAAAC - OS は、電子照射による結晶部の成長がほとんど見られないことがわかる。即ち、a - like OS は、nc - OS および CAAAC - OS と比べて、不安定な構造であることがわかる。

【 0 5 5 9 】

また、鬆を有するため、a - like OS は、nc - OS および CAAAC - OS と比べて密度の低い構造である。具体的には、a - like OS の密度は、同じ組成の単結晶の密度の 78.6% 以上 92.3% 未満となる。また、nc - OS の密度および CAAAC - OS の密度は、同じ組成の単結晶の密度の 92.3% 以上 100% 未満となる。単結晶の密度の 78% 未満となる酸化物半導体は、成膜すること自体が困難である。
30

【 0 5 6 0 】

例えば、 $In : Ga : Zn = 1 : 1 : 1$ [原子数比] を満たす酸化物半導体において、菱面体晶構造を有する単結晶 $InGaZnO_4$ の密度は $6.357 g / cm^3$ となる。よって、例えば、 $In : Ga : Zn = 1 : 1 : 1$ [原子数比] を満たす酸化物半導体において、a - like OS の密度は $5.0 g / cm^3$ 以上 $5.9 g / cm^3$ 未満となる。また、例えば、 $In : Ga : Zn = 1 : 1 : 1$ [原子数比] を満たす酸化物半導体において、nc - OS の密度および CAAAC - OS の密度は $5.9 g / cm^3$ 以上 $6.3 g / cm^3$ 未満となる。
40

【 0 5 6 1 】

なお、同じ組成の単結晶が存在しない場合がある。その場合、任意の割合で組成の異なる単結晶を組み合わせることにより、所望の組成における単結晶に相当する密度を見積もることができる。所望の組成の単結晶に相当する密度は、組成の異なる単結晶を組み合わせる割合に対して、加重平均を用いて見積もればよい。ただし、密度は、可能な限り少ない種類の単結晶を組み合わせて見積もることが好ましい。

【 0 5 6 2 】

以上のように、酸化物半導体は、様々な構造をとり、それぞれが様々な特性を有する。

なお、酸化物半導体は、例えば、非晶質酸化物半導体、*a - like OS*、微結晶酸化物半導体、*C AAC - OS*のうち、二種以上を有する積層膜であってもよい。

【0563】

<成膜モデル>

以下では、*C AAC - OS*および*n c - OS*の成膜モデルの一例について説明する。

【0564】

図57(A)は、スパッタリング法により*C AAC - OS*が成膜される様子を示した成膜室内の模式図である。

【0565】

ターゲット5130は、バッキングプレートに接着されている。バッキングプレートを介してターゲット5130と向かい合う位置には、複数のマグネットが配置される。該複数のマグネットによって磁場が生じている。マグネットの磁場を利用して成膜速度を高めるスパッタリング法は、マグнетロンスパッタリング法と呼ばれる。10

【0566】

基板5120は、ターゲット5130と向かい合うように配置しており、その距離d(ターゲット-基板間距離(T-S間距離)ともいう。)は0.01m以上1m以下、好ましくは0.02m以上0.5m以下とする。成膜室内は、ほとんどが成膜ガス(例えば、酸素、アルゴン、または酸素を5体積%以上の割合で含む混合ガス)で満たされ、0.01Pa以上100Pa以下、好ましくは0.1Pa以上10Pa以下に制御される。ここで、ターゲット5130に一定以上の電圧を印加することで、放電が始まり、プラズマが確認される。なお、ターゲット5130の近傍には磁場によって、高密度プラズマ領域が形成される。高密度プラズマ領域では、成膜ガスがイオン化することで、イオン5101が生じる。イオン5101は、例えば、酸素の陽イオン(O⁺)やアルゴンの陽イオン(Ar⁺)などである。20

【0567】

ここで、ターゲット5130は、複数の結晶粒を有する多結晶構造を有し、いずれかの結晶粒には劈開面が含まれる。図58(A)に、一例として、ターゲット5130に含まれるInGaZnO₄の結晶の構造を示す。なお、図58(A)は、b軸に平行な方向からInGaZnO₄の結晶を観察した場合の構造である。図58(A)より、近接する二つのGa-Zn-O層において、それぞれの層における酸素原子同士が近距離に配置されていることがわかる。そして、酸素原子が負の電荷を有することにより、近接する二つのGa-Zn-O層の間には斥力が生じる。その結果、InGaZnO₄の結晶は、近接する二つのGa-Zn-O層の間に劈開面を有する。30

【0568】

高密度プラズマ領域で生じたイオン5101は、電界によってターゲット5130側に加速され、やがてターゲット5130と衝突する。このとき、劈開面から平板状またはペレット状のスパッタ粒子であるペレット5100aおよびペレット5100bが剥離し、叩き出される。なお、ペレット5100aおよびペレット5100bは、イオン5101の衝突の衝撃によって、構造に歪みが生じる場合がある。

【0569】

ペレット5100aは、三角形、例えば正三角形の平面を有する平板状またはペレット状のスパッタ粒子である。また、ペレット5100bは、六角形、例えば正六角形の平面を有する平板状またはペレット状のスパッタ粒子である。なお、ペレット5100aおよびペレット5100bなどの平板状またはペレット状のスパッタ粒子を総称してペレット5100と呼ぶ。ペレット5100の平面の形状は、三角形、六角形に限定されない、例えば、三角形が複数個合わさった形状となる場合がある。例えば、三角形(例えば、正三角形)が2個合わさった四角形(例えば、ひし形)となる場合もある。40

【0570】

ペレット5100は、成膜ガスの種類などに応じて厚さが決定する。理由は後述するが、ペレット5100の厚さは、均一にすることが好ましい。また、スパッタ粒子は厚みの50

ないペレット状である方が、厚みのあるサイコロ状であるよりも好ましい。例えば、ペレット5100は、厚さを0.4nm以上1nm以下、好ましくは0.6nm以上0.8nm以下とする。また、例えば、ペレット5100は、幅を1nm以上3nm以下、好ましくは1.2nm以上2.5nm以下とする。ペレット5100は、上述の図56中の(1)で説明した初期核に相当する。例えば、In-Ga-Zn酸化物を有するターゲット5130にイオン5101を衝突させると、図58(B)に示すように、Ga-Zn-O層、In-O層およびGa-Zn-O層の3層を有するペレット5100が剥離する。図58(C)に、剥離したペレット5100をc軸に平行な方向から観察した構造を示す。ペレット5100は、二つのGa-Zn-O層と、In-O層と、を有するナノサイズのサンドイッチ構造と呼ぶこともできる。

10

【0571】

ペレット5100は、プラズマを通過する際に、側面が負または正に帯電する場合がある。ペレット5100は、例えば、側面に位置する酸素原子が負に帯電する可能性がある。側面が同じ極性の電荷を有することにより、電荷同士の反発が起り、平板状またはペレット状の形状を維持することが可能となる。なお、CAAC-OSが、In-Ga-Zn酸化物である場合、インジウム原子と結合した酸素原子が負に帯電する可能性がある。または、インジウム原子、ガリウム原子または亜鉛原子と結合した酸素原子が負に帯電する可能性がある。また、ペレット5100は、プラズマを通過する際に、プラズマ中のインジウム原子、ガリウム原子、亜鉛原子および酸素原子などと結合することで成長する場合がある。上述の図56中の(2)と(1)の大きさの違いが、プラズマ中での成長分に相当する。ここで、基板5120が室温程度である場合、基板5120上におけるペレット5100の成長が起りにくいためnc-OSとなる(図57(B)参照)。室温程度で成膜できることから、基板5120が大面積である場合でもnc-OSの成膜が可能である。なお、ペレット5100をプラズマ中で成長させるためには、スパッタリング法における成膜電力を高くすることが有効である。成膜電力を高くすることで、ペレット5100の構造を安定にすることができる。

20

【0572】

図57(A)および図57(B)に示すように、例えば、ペレット5100は、プラズマ中を風のように飛翔し、ひらひらと基板5120上まで舞い上がっていく。ペレット5100は電荷を帯びているため、ほかのペレット5100が既に堆積している領域が近づくと、斥力が生じる。ここで、基板5120の上面では、基板5120の上面に平行な向きの磁場(水平磁場ともいう)が生じている。また、基板5120およびターゲット5130間には、電位差が与えられるため、基板5120からターゲット5130に向かう方向に電流が流れる。したがって、ペレット5100は、基板5120の上面において、磁場および電流の作用によって、力(ローレンツ力)を受ける。このことは、フレミングの左手の法則によって理解できる。

30

【0573】

ペレット5100は、原子一つと比べると質量が大きい。そのため、基板5120の上面を移動するためには何らかの力を外部から印加することが重要となる。その力の一つが磁場および電流の作用で生じる力である可能性がある。なお、ペレット5100に、基板5120の上面を移動するために十分な力を与えるには、基板5120の上面において、基板5120の上面に平行な向きの磁場が10G以上、好ましくは20G以上、さらに好ましくは30G以上、より好ましくは50G以上となる領域を設けるとよい。または、基板5120の上面において、基板5120の上面に平行な向きの磁場が、基板5120の上面に垂直な向きの磁場の1.5倍以上、好ましくは2倍以上、さらに好ましくは3倍以上、より好ましくは5倍以上となる領域を設けるとよい。

40

【0574】

このとき、マグネットと基板5120とが相対的に移動すること、または回転することによって、基板5120の上面における水平磁場の向きは変化し続ける。したがって、基板5120の上面において、ペレット5100は、様々な方向から力を受け、様々な方向

50

へ移動することができる。

【0575】

また、図57(A)に示すように基板5120が加熱されている場合、ペレット5100と基板5120との間で摩擦などによる抵抗が小さい状態となっている。その結果、ペレット5100は、基板5120の上面を滑空するように移動する。ペレット5100の移動は、平板面を基板5120に向けた状態で起こる。その後、既に堆積しているほかのペレット5100の側面まで到達すると、側面同士が結合する。このとき、ペレット5100の側面にある酸素原子が脱離する。脱離した酸素原子によって、CAC-O_S中の酸素欠損が埋まる場合があるため、欠陥準位密度の低いCAC-O_Sとなる。なお、基板5120の上面の温度は、例えば、100以上500未満、150以上450未満、または170以上400未満とすればよい。したがって、基板5120が大面積である場合でもCAC-O_Sの成膜は可能である。10

【0576】

また、ペレット5100は、基板5120上で加熱されることにより、原子が再配列し、イオン5101の衝突で生じた構造の歪みが緩和される。歪みの緩和されたペレット5100は、ほとんど単結晶となる。ペレット5100がほとんど単結晶となることにより、ペレット5100同士が結合した後に加熱されたとしても、ペレット5100自体の伸縮はほとんど起り得ない。したがって、ペレット5100間の隙間が広がることで結晶粒界などの欠陥を形成し、クレバス化することがない。

【0577】

また、CAC-O_Sは、単結晶酸化物半導体が一枚板のようになっているのではなく、ペレット5100(ナノ結晶)の集合体がレンガまたはブロックが積み重なったような配列をしている。また、ペレット5100同士の間には結晶粒界を有さない。そのため、成膜時の加熱、成膜後の加熱または曲げなどで、CAC-O_Sに縮みなどの変形が生じた場合でも、局部応力を緩和する、または歪みを逃がすことが可能である。したがって、可とう性を有する半導体装置に用いることに適した構造である。なお、n_c-O_Sは、ペレット5100(ナノ結晶)が無秩序に積み重なったような配列となる。20

【0578】

ターゲット5130をイオン5101でスパッタした際に、ペレット5100だけでなく、酸化亜鉛などが剥離する場合がある。酸化亜鉛はペレット5100よりも軽量であるため、先に基板5120の上面に到達する。そして、0.1nm以上10nm以下、0.2nm以上5nm以下、または0.5nm以上2nm以下の酸化亜鉛層5102を形成する。図59に断面模式図を示す。30

【0579】

図59(A)に示すように、酸化亜鉛層5102上にはペレット5105aと、ペレット5105bと、が堆積する。ここで、ペレット5105aとペレット5105bとは、互いに側面が接するように配置している。また、ペレット5105cは、ペレット5105b上に堆積した後、ペレット5105b上を滑るように移動する。また、ペレット5105aの別の側面において、酸化亜鉛とともにターゲットから剥離した複数の粒子5103が、基板5120からの加熱により結晶化し、領域5105a1を形成する。なお、複数の粒子5103は、酸素、亜鉛、インジウムおよびガリウムなどを含む可能性がある。40

【0580】

そして、図59(B)に示すように、領域5105a1は、ペレット5105aと一体化し、ペレット5105a2となる。また、ペレット5105cは、その側面がペレット5105bの別の側面と接するように配置する。

【0581】

次に、図59(C)に示すように、さらにペレット5105dがペレット5105a2上およびペレット5105b上に堆積した後、ペレット5105a2上およびペレット5105b上を滑るように移動する。また、ペレット5105cの別の側面に向けて、さらにペレット5105eが酸化亜鉛層5102上を滑るように移動する。50

【0582】

そして、図59(D)に示すように、ペレット5105dは、その側面がペレット5105a2の側面と接するように配置する。また、ペレット5105eは、その側面がペレット5105cの別の側面と接するように配置する。また、ペレット5105dの別の側面において、酸化亜鉛とともにターゲット5130から剥離した複数の粒子5103が基板5120からの加熱により結晶化し、領域5105d1を形成する。

【0583】

以上のように、堆積したペレット同士が接するように配置し、ペレットの側面において成長が起こることで、基板5120上にCAC-OSが形成される。したがって、CAC-OSは、n_c-OSよりも一つ一つのペレットが大きくなる。上述の図56中の(3)と(2)の大きさの違いが、堆積後の成長分に相当する。
10

【0584】

また、ペレット同士の隙間が極めて小さくなることで、一つの大きなペレットが形成される場合がある。一つの大きなペレットは、単結晶構造を有する。例えば、ペレットの大きさが、上面から見て10nm以上200nm以下、15nm以上100nm以下、または20nm以上50nm以下となる場合がある。このとき、微細なトランジスタに用いる酸化物半導体において、チャネル形成領域が一つの大きなペレットに収まる場合がある。即ち、単結晶構造を有する領域をチャネル形成領域として用いることができる。また、ペレットが大きくなることで、単結晶構造を有する領域をトランジスタのチャネル形成領域、ソース領域およびドレイン領域として用いることができる場合がある。
20

【0585】

このように、トランジスタのチャネル形成領域などが、単結晶構造を有する領域に形成されることによって、トランジスタの周波数特性を高くすることができる場合がある。

【0586】

以上のようなモデルにより、ペレット5100が基板5120上に堆積していくと考えられる。被形成面が結晶構造を有さない場合においても、CAC-OSの成膜が可能であることから、エピタキシャル成長とは異なる成長機構であることがわかる。また、CAC-OSは、レーザ結晶化が不要であり、大面積のガラス基板などであっても均一な成膜が可能である。例えば、基板5120の上面(被形成面)の構造が非晶質構造(例えば非晶質酸化シリコン)であっても、CAC-OSを成膜することは可能である。
30

【0587】

また、CAC-OSは、被形成面である基板5120の上面に凹凸がある場合でも、その形状に沿ってペレット5100が配列することがわかる。例えば、基板5120の上面が原子レベルで平坦な場合、ペレット5100はa-b面と平行な平面である平板面を下に向けて並置する。ペレット5100の厚さが均一である場合、厚さが均一で平坦、かつ高い結晶性を有する層が形成される。そして、当該層がn段(nは自然数。)積み重なることで、CAC-OSを得ることができる。

【0588】

一方、基板5120の上面が凹凸を有する場合でも、CAC-OSは、ペレット5100が凹凸に沿って並置した層がn段(nは自然数。)積み重なった構造となる。基板5120が凹凸を有するため、CAC-OSは、ペレット5100間に隙間が生じやすい場合がある。ただし、この場合でも、ペレット5100間で分子間力が働き、凹凸があつてもペレット間の隙間はなるべく小さくなるように配列する。したがって、凹凸があつても高い結晶性を有するCAC-OSとすることができる。
40

【0589】

このようなモデルによってCAC-OSが成膜されるため、スパッタ粒子が厚みのないペレット状である方が好ましい。なお、スパッタ粒子が厚みのあるサイコロ状である場合、基板5120上に向ける面が一定とならず、厚さや結晶の配向を均一にできない場合がある。

【0590】

10

20

30

40

50

以上に示した成膜モデルにより、非晶質構造を有する被形成面上であっても、高い結晶性を有する C A A C - O S を得ることができる。

【0591】

以上、本実施の形態で示す構成、方法は、他の実施の形態で示す構成、方法と適宜組み合わせて用いることができる。

【0592】

(実施の形態 7)

本実施の形態においては、先の例示したトランジスタを用いて表示機能を有する表示装置の一例について、図 40 乃至図 42 を用いて以下説明を行う。

【0593】

図 40 (A) は、表示装置の一例を示す上面図である。図 40 (A) 示す表示装置 700 は、第 1 の基板 701 上に設けられた画素部 702 と、第 1 の基板 701 に設けられた駆動回路部であるソースドライバ回路部 704 及びゲートドライバ回路部 706 と、画素部 702、ソースドライバ回路部 704、及びゲートドライバ回路部 706 を囲むように配置されるシール材 712 と、第 1 の基板 701 に対向するように設けられる第 2 の基板 705 と、を有する。なお、第 1 の基板 701 と第 2 の基板 705 は、シール材 712 によって封止されている。すなわち、画素部 702、ソースドライバ回路部 704、及びゲートドライバ回路部 706 は、第 1 の基板 701 とシール材 712 と第 2 の基板 705 によって封止されている。なお、図 40 (A) には図示しないが、第 1 の基板 701 と第 2 の基板 705 の間には表示素子が設けられる。

【0594】

また、表示装置 700 は、第 1 の基板 701 上のシール材 712 によって囲まれている領域とは異なる領域に、画素部 702、ソースドライバ回路部 704、及びゲートドライバ回路部 706 と電気的に接続される FPC 端子部 708 (FPC : F1e x i b l e p r i n t e d c i r c u i t) が設けられる。また、FPC 端子部 708 には、FPC 716 が接続され、FPC 716 によって画素部 702、ソースドライバ回路部 704、及びゲートドライバ回路部 706 に各種信号等が供給される。また、画素部 702、ソースドライバ回路部 704、ゲートドライバ回路部 706、及び FPC 端子部 708 には、信号線 710a が各々接続されている。FPC 716 により供給される各種信号等は、信号線 710a を介して、画素部 702、ソースドライバ回路部 704、ゲートドライバ回路部 706、及び FPC 端子部 708 に与えられる。

【0595】

図 40 (B) は、表示装置の一例を示す上面図である。図 40 (B) に示す表示装置 800 としては、図 40 (A) に示す表示装置 700 の画素部 702 の代わりに画素部 802 を用い、信号線 710a の代わりに信号線 710b を用いる。

【0596】

また、表示装置 700、800 にゲートドライバ回路部 706 を複数設けてよい。また、表示装置 700、800 としては、ソースドライバ回路部 704、及びゲートドライバ回路部 706 を画素部 702、802 と同じ第 1 の基板 701 に形成している例を示しているが、この構成に限定されない。例えば、ゲートドライバ回路部 706 のみを第 1 の基板 701 に形成しても良いし、ソースドライバ回路部 704 のみを第 1 の基板 701 に形成しても良い。この場合、別途用意されたソースドライバ回路、またはゲートドライバ回路等が形成された基板（例えば、単結晶半導体膜、多結晶半導体膜で形成された駆動回路基板）を、第 1 の基板 701 に実装する構成としても良い。

【0597】

また、別途形成した駆動回路基板の接続方法は、特に限定されるものではなく、COG (Chip On Glass) 方法、ワイヤボンディング方法などを用いることができる。なお、本明細書中における表示装置とは、画像表示デバイス、もしくは光源（照明装置なども含む）を指す。また、コネクター、例えば FPC、TCP (Tape Carrier Package) が取り付けられたモジュール、TCP の先にプリント配線板が

10

20

30

40

50

設けられたモジュール、または表示素子にCOG方式により駆動回路基板、またはIC(集積回路)が直接実装されたモジュールも全て表示装置に含むものとする。

【0598】

また、表示装置700、800が有する画素部702、802、ソースドライバ回路部704及びゲートドライバ回路部706は、複数のトランジスタを有しており、本発明の一態様の半導体装置であるトランジスタを適用することができる。

【0599】

また、表示装置700は、表示素子として液晶素子を用いる構成であり、表示装置800は、表示素子として発光素子を用いる構成である。

【0600】

なお、表示素子、表示素子を有する装置である表示装置、発光素子、及び発光素子を有する装置である発光装置は、様々な形態を用いること、又は様々な素子を有することが出来る。表示素子、表示装置、発光素子又は発光装置の一例としては、EL(エレクトロルミネッセンス)素子(有機物及び無機物を含むEL素子、有機EL素子、無機EL素子)、LED(白色LED、赤色LED、緑色LED、青色LEDなど)、トランジスタ(電流に応じて発光するトランジスタ)、電子放出素子、液晶素子、電子インク、電気泳動素子、グレーティングライトバルブ(GLV)、プラズマディスプレイ(PDP)、MEMS(マイクロ・エレクトロ・メカニカル・システム)を用いた表示素子、デジタルマイクロミラーデバイス(DMD)、DMS(デジタル・マイクロ・シャッター)、MIRASOL(登録商標)、IMOD(インターフェアレンス・ミュレーション)素子、シャッター方式のMEMS表示素子、光干渉方式のMEMS表示素子、エレクトロウェッティング素子、圧電セラミックディスプレイ、カーボンナノチューブ、など、電気磁気的作用により、コントラスト、輝度、反射率、透過率などが変化する表示媒体を有するものがある。EL素子を用いた表示装置の一例としては、ELディスプレイなどがある。電子放出素子を用いた表示装置の一例としては、フィールドエミッショニングディスプレイ(FED)又はSED方式平面型ディスプレイ(SED:Surface-conduction Electron-emitter Display)などがある。液晶素子を用いた表示装置の一例としては、液晶ディスプレイ(透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、直視型液晶ディスプレイ、投射型液晶ディスプレイ)などがある。電子インク又は電気泳動素子を用いた表示装置の一例としては、電子ペーパーなどがある。なお、半透過型液晶ディスプレイや反射型液晶ディスプレイを実現する場合には、画素電極の一部、または、全部が、反射電極としての機能を有するようにすればよい。例えば、画素電極の一部、または、全部が、アルミニウム、銀、などを有するようになればよい。さらに、その場合、反射電極の下に、SRAMなどの記憶回路を設けることも可能である。これにより、さらに、消費電力を低減することができる。

【0601】

まず、表示装置700と表示装置800の共通部分について最初に説明し、次に異なる部分について、図41乃至図43を用いて表示装置700と表示装置800の詳細について説明する。

【0602】

<表示装置の共通部分に関する説明>

図41は、図40(A)に示す一点鎖線Q-Rにおける切断面に相当する断面図である。図42は、図40(B)に示す一点鎖線V-Wにおける切断面に相当する断面図である。

【0603】

図41及び図42に示す表示装置700、800は、引き回し配線部711と、画素部702、802と、ソースドライバ回路部704と、FPC端子部708と、を有する。なお、引き回し配線部711は、信号線710aまたは信号線710bを有する。

【0604】

また、引き回し配線部711が有する信号線710aは、トランジスタ750、752

10

20

30

30

40

50

のソース電極及びドレイン電極として機能する導電膜と同じ工程で形成される。また、引き回し配線部 711 が有する信号線 710b は、トランジスタ 750、752 のゲート電極、ソース電極、及びドレイン電極と異なる工程で形成される。なお、信号線 710a、710b は、トランジスタ 750、752 のゲート電極として機能する導電膜と同じ工程で形成される導電膜、またはゲート電極、ソース電極、またはドレイン電極と異なる工程で形成された導電膜を用いてもよい。

【0605】

また、FPC 端子部 708 は、接続電極 760、異方性導電膜 780、及び FPC 716 を有する。なお、接続電極 760 は、トランジスタ 750 のソース電極層及びドレイン電極層として機能する導電膜と同じ工程で形成される。また、接続電極 760 は、FPC 716 が有する端子と異方性導電膜 780 を介して、電気的に接続される。10

【0606】

また、図 41 及び図 42 に示す表示装置 700、800 においては、画素部 702、802 にトランジスタ 750、ソースドライバ回路部 704 にトランジスタ 752 がそれぞれ設けられる構成について、例示している。トランジスタ 750 は、実施の形態 3 に示すトランジスタ 390 と同じ構造であり、トランジスタ 752 は、実施の形態 3 に示すトランジスタ 394 と同じ構成である。なお、トランジスタ 750 及びトランジスタ 752 の構成についてはそれぞれ、トランジスタ 390 及びトランジスタ 394 の構成に限定されず、適宜他のトランジスタの構成を用いてよい。20

【0607】

本実施の形態で用いるトランジスタは、高純度化し、酸素欠損の形成を抑制した酸化物半導体膜を有し、オフ状態における電流値（オフ電流値）を小さくすることができる。よって、画像信号等の電気信号の保持時間を長くすることができ、電源オン状態では書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくするため、消費電力を抑制する効果を奏する。20

【0608】

また、本実施の形態で用いるトランジスタは、高純度化し、酸素欠損の形成を抑制した酸化物半導体膜を有し、比較的高い電界効果移動度が得られるため、高速駆動が可能である。例えば、このような高速駆動が可能なトランジスタを液晶表示装置に用いることで、画素部のスイッチングトランジスタと、駆動回路部に使用するドライバトランジスタを同一基板上に形成することができる。すなわち、別途駆動回路として、シリコンウェハ等により形成された半導体装置を用いる必要がないため、半導体装置の部品点数を削減することができる。また、画素部においても、高速駆動が可能なトランジスタを用いることで、高画質な画像を提供することができる。30

【0609】

また、画素部のトランジスタ、及び駆動回路部に使用するトランジスタに接続する信号線として、銅元素を含む配線を用いることができる。そのため、本発明の一態様の表示装置は、配線抵抗に起因する信号遅延等が少なく、大画面での表示が可能となる。

【0610】

なお、本実施の形態においては、画素部 702、802 に含まれるトランジスタ 750 と、ソースドライバ回路部 704 に含まれるトランジスタ 752 は、同一のサイズの構成としているが、これに限定されない。画素部 702、及びソースドライバ回路部 704 に用いるトランジスタは、適宜サイズ（L / W）、または用いるトランジスタ数などを変えることができる。また、図 41 及び図 42 においては、ゲートドライバ回路部 706 は、図示していないが、接続先、または接続方法等を変更することで、ソースドライバ回路部 704 と同様の構成とすることができます。40

【0611】

また、図 41 及び図 42 において、トランジスタ 750 及びトランジスタ 752 が有する絶縁膜 764、766 上に平坦化絶縁膜 770 が設けられている。

【0612】

絶縁膜 766 としては、先の実施の形態に示す絶縁膜 376 と、それぞれ同様の材料及び作製方法により形成することができる。

【0613】

また、平坦化絶縁膜 770 としては、ポリイミド樹脂、アクリル樹脂、ポリイミドアミド樹脂、ベンゾシクロブテン樹脂、ポリアミド樹脂、エポキシ樹脂等の耐熱性を有する有機材料を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層することで、平坦化絶縁膜 770 を形成してもよい。また、平坦化絶縁膜 770 を設けない構成としてもよい。

【0614】

また、トランジスタ 750 が有するソース電極及びドレイン電極として機能する導電膜の一方には、導電膜 772 または導電膜 844 が接続される。導電膜 772、844 は、平坦化絶縁膜 770 上に形成され画素電極、すなわち表示素子の一方の電極として機能する。導電膜 772 としては、可視光において透光性のある導電膜を用いると好ましい。該導電膜としては、例えば、インジウム (In)、亜鉛 (Zn)、錫 (Sn) の中から選ばれた一種を含む材料を用いるとよい。また、導電膜 844 としては、反射性のある導電膜を用いると好ましい。

10

【0615】

<表示素子として液晶素子を用いる表示装置の構成例 1 >

図 41 に示す表示装置 700 は、液晶素子 775 を有する。液晶素子 775 は、導電膜 772、導電膜 774、及び液晶層 776 を有する。導電膜 774 は、第 2 の基板 705 側に設けられ、対向電極としての機能を有する。図 41 に示す表示装置 700 は、導電膜 772 と導電膜 774 に印加される電圧によって、液晶層 776 の配向状態が変わることによって光の透過、非透過が制御され画像を表示することができる。

20

【0616】

なお、図 41 において図示しないが、導電膜 772、774 の液晶層 776 と接する側に、それぞれ配向膜を設ける構成としてもよい。

【0617】

また、表示装置 700 は、第 2 の基板 705 側に遮光膜 738、絶縁膜 734、及び着色膜 736 を有する。液晶素子 775 と重なる位置に、着色膜 736 が設けられ、引き回し配線部 711、及びソースドライバ回路部 704 に遮光膜 738 が設けられている。着色膜 736 及び遮光膜 738 は、絶縁膜 734 で覆われている。駆動回路部のトランジスタ 752 及び画素部のトランジスタ 750 は遮光膜 738 と重なるため、トランジスタの外光の照射を防ぐことができる。なお、遮光膜 738 の代わりに着色膜を設けてもよい。

30

【0618】

また、図 41 において図示しないが、偏光部材、位相差部材、反射防止部材などの光学部材（光学基板）などは適宜設けてもよい。例えば、偏光基板及び位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライトなどを用いてもよい。

【0619】

第 1 の基板 701 及び第 2 の基板 705 としては、例えばガラス基板を用いることができる。また、第 1 の基板 701 及び第 2 の基板 705 として、可撓性を有する基板を用いてもよい。該可撓性を有する基板としては、例えばプラスチック基板等が挙げられる。

40

【0620】

また、第 1 の基板 701 と第 2 の基板 705 の間には、スペーサ 778 が設けられる。スペーサ 778 は、絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、液晶層 776 の膜厚（セルギャップ）を制御するために設けられる。なお、スペーサ 778 として、球状のスペーサを用いていても良い。

【0621】

表示素子として液晶素子を用いる場合、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スマートチック相、キューピック相、カイ

50

ラルネマチック相、等方相等を示す。

【0622】

また、横電界方式を採用する場合、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために数重量%以上のカイラル剤を混合させた液晶組成物を用いて液晶層に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が短く、光学的等方性である。また、ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、配向処理が不要であり、且つ視野角依存性が小さい。また配向膜を設けなくてよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。10

【0623】

また、表示素子として液晶素子を用いる場合、TN (Twisted Nematic) モード、IPS (In-Plane-Switching) モード、FFS (Fringe Field Switching) モード、ASM (Axially Symmetric aligned Micro-cell) モード、OCB (Optical Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) モードなどを用いることができる20。

【0624】

また、ノーマリブラック型の液晶表示装置、例えば垂直配向 (VA) モードを採用した透過型の液晶表示装置としてもよい。垂直配向モードとしては、いくつか挙げられるが、例えば、MVA (Multi-Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ASV モードなどを用いることができる。

【0625】

また、画素部 702 における表示方式は、プログレッシブ方式やインターレース方式等を用いることができる。また、カラー表示する際に画素で制御する色要素としては、RGB (R は赤、G は緑、B は青を表す) の三色に限定されない。例えば、R の画素と G の画素と B の画素と W (白) の画素の四画素から構成されてもよい。または、ペントイル配列のように、RGB のうちの 2 色分で一つの色要素を構成し、色要素よって、異なる 2 色を選択して構成してもよい。または RGB に、イエロー、シアン、マゼンタ等を一色以上追加してもよい。なお、色要素のドット毎にその表示領域の大きさが異なっていてもよい。ただし、開示する発明はカラー表示の表示装置に限定されるものではなく、モノクロ表示の表示装置に適用することもできる。30

【0626】

<表示素子として発光素子を用いる表示装置>

図 42 に示す表示装置 800 は、発光素子 880 を有する。発光素子 880 は、導電膜 844、EL 層 846、及び導電膜 848 を有する。表示装置 800 は、発光素子 880 が有する EL 層 846 が発光することによって、画像を表示することができる。40

【0627】

また、図 42 に示す表示装置 800 には、平坦化絶縁膜 770、及び導電膜 844 上に絶縁膜 830 が設けられる。絶縁膜 830 は、導電膜 844 の一部を覆う。なお、発光素子 880 はトップエミッション構造である。したがって、導電膜 848 は透光性を有し、EL 層 846 が発する光を透過する。なお、本実施の形態においては、トップエミッション構造について、例示するが、これに限定されない。例えば、導電膜 844 側に光を射出するボトムエミッション構造や、導電膜 844 及び導電膜 848 の双方に光を射出するデュアルエミッション構造にも適用することができる。50

【0628】

また、発光素子 880 と重なる位置に、着色膜 836 が設けられ、絶縁膜 830 と重なる位置、引き回し配線部 711、及びソースドライバ回路部 704 に遮光膜 838 が設けられている。着色膜 836 及び遮光膜 838 は、絶縁膜 834 で覆われている。発光素子 880 と絶縁膜 834 の間は封止膜 832 で充填されている。なお、表示装置 800 においては、着色膜 836 を設ける構成について例示したが、これに限定されない。例えば、EL 層 846 を塗り分けにより形成する場合においては、着色膜 836 を設けない構成としてもよい。

【0629】

次に、図 41 に示す表示装置 700 の変形例である表示装置 700a について、図 43 10 を用いて説明する。

【0630】

<表示素子として液晶素子を用いる表示装置の構成例 2 >

図 43 に示す表示装置 700a は、液晶素子 775 を有する。液晶素子 775 は、導電膜 773、導電膜 777、及び液晶層 776 を有する。導電膜 773 は、第 1 の基板 701 上の平坦化絶縁膜 770 上に設けられ、反射電極としての機能を有する。図 43 に示す表示装置 700a は、外光を利用し導電膜 773 で光を反射して着色膜 836 を介して表示する、所謂反射型のカラー液晶表示装置である。

【0631】

なお、図 43 に示す表示装置 700a においては、画素部 702 の平坦化絶縁膜 770 の一部に凹凸が設けられている。該凹凸は、例えば、平坦化絶縁膜 770 を有機樹脂膜等で形成し、該有機樹脂膜の表面に凹凸を設けることで形成することができる。また、反射電極として機能する導電膜 773 は、上記凹凸に沿って形成される。したがって、外光が導電膜 773 に入射した場合において、導電膜 773 の表面で光を乱反射することが可能となり、視認性を向上させることができる。

【0632】

また、表示装置 700a は、第 2 の基板 705 側に遮光膜 838、絶縁膜 834、及び着色膜 836 を有する。また、表示装置 700a が有する導電膜 773 は、トランジスタ 750 のソース電極またはドレイン電極と機能する導電膜と電気的に接続される。導電膜 773 としては、導電膜 844 に記載の材料及び方法を援用することで形成することができる。

【0633】

また、表示装置 700a は、容量素子 790 を有する。容量素子 790 は、一対の電極間に絶縁膜を有する。より具体的には、容量素子 790 は、トランジスタ 750 のソース電極またはドレイン電極として機能する導電膜と同一工程で形成される導電膜を一方の電極として用い、トランジスタ 750 のゲート電極として機能する導電膜と同一工程で形成される導電膜 792 を他方の電極として用い、上記導電膜の間には、トランジスタ 750 のゲート絶縁膜として機能する絶縁膜と同一工程で形成される絶縁膜を有する。

【0634】

以上のように、本発明の一態様の半導体装置であるトランジスタは、様々な表示装置に適用することが可能である。

【0635】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせて用いることができる。

【0636】

(実施の形態 8)

本実施の形態では、本発明の一態様の半導体装置を用いることができる表示装置について、図 44 を用いて説明を行う。

【0637】

図 44 (A) に示す表示装置は、表示素子の画素を有する領域（以下、画素部 502 と

10

20

30

30

40

50

いう)と、画素部502の外側に配置され、画素を駆動するための回路を有する回路部(以下、駆動回路部504という)と、素子の保護機能を有する回路(以下、保護回路506という)と、端子部507と、を有する。なお、保護回路506は、設けない構成としてもよい。

【0638】

駆動回路部504の一部、または全部は、画素部502と同一基板上に形成されていることが望ましい。これにより、部品数や端子数を減らすことが出来る。駆動回路部504の一部、または全部が、画素部502と同一基板上に形成されていない場合には、駆動回路部504の一部、または全部は、COGやTAB(Tape Automated Bonding)によって、実装することができる。

10

【0639】

画素部502は、X行(Xは2以上の自然数)Y列(Yは2以上の自然数)に配置された複数の表示素子を駆動するための回路(以下、画素回路501という)を有し、駆動回路部504は、画素を選択する信号(走査信号)を出力する回路(以下、ゲートドライバ504aという)、画素の表示素子を駆動するための信号(データ信号)を供給するための回路(以下、ソースドライバ504b)などの駆動回路を有する。

【0640】

ゲートドライバ504aは、シフトレジスタ等を有する。ゲートドライバ504aは、端子部507を介して、シフトレジスタを駆動するための信号が入力され、信号を出力する。例えば、ゲートドライバ504aは、スタートパルス信号、クロック信号等が入力され、パルス信号を出力する。ゲートドライバ504aは、走査信号が与えられる配線(以下、走査線GL_1乃至GL_Xという)の電位を制御する機能を有する。なお、ゲートドライバ504aを複数設け、複数のゲートドライバ504aにより、走査線GL_1乃至GL_Xを分割して制御してもよい。または、ゲートドライバ504aは、初期化信号を供給することができる機能を有する。ただし、これに限定されず、ゲートドライバ504aは、別の信号を供給することも可能である。

20

【0641】

ソースドライバ504bは、シフトレジスタ等を有する。ソースドライバ504bは、端子部507を介して、シフトレジスタを駆動するための信号の他、データ信号の元となる信号(画像信号)が入力される。ソースドライバ504bは、画像信号を元に画素回路501に書き込むデータ信号を生成する機能を有する。また、ソースドライバ504bは、スタートパルス、クロック信号等が入力されて得られるパルス信号に従って、データ信号の出力を制御する機能を有する。また、ソースドライバ504bは、データ信号が与えられる配線(以下、信号線DL_1乃至DL_Yという)の電位を制御する機能を有する。または、ソースドライバ504bは、初期化信号を供給することができる機能を有する。ただし、これに限定されず、ソースドライバ504bは、別の信号を供給することも可能である。

30

【0642】

ソースドライバ504bは、例えば複数のアナログスイッチなどを用いて構成される。ソースドライバ504bは、複数のアナログスイッチを順次オン状態にすることにより、画像信号を時分割した信号をデータ信号として出力できる。また、シフトレジスタなどを用いてソースドライバ504bを構成してもよい。

40

【0643】

複数の画素回路501のそれぞれは、走査信号が与えられる複数の走査線GLの一つを介してパルス信号が入力され、データ信号が与えられる複数の信号線DLの一つを介してデータ信号が入力される。また、複数の画素回路501のそれぞれは、ゲートドライバ504aによりデータ信号のデータの書き込み及び保持が制御される。例えば、m行n列目の画素回路501は、走査線GL_m(mはX以下の自然数)を介してゲートドライバ504aからパルス信号が入力され、走査線GL_mの電位に応じて信号線DL_n(nはY以下の自然数)を介してソースドライバ504bからデータ信号が入力される。

50

【0644】

図44(A)に示す保護回路506は、例えば、ゲートドライバ504aと画素回路501の間の配線である走査線G_Lに接続される。または、保護回路506は、ソースドライバ504bと画素回路501の間の配線である信号線D_Lに接続される。または、保護回路506は、ゲートドライバ504aと端子部507との間の配線に接続することができる。または、保護回路506は、ソースドライバ504bと端子部507との間の配線に接続することができる。なお、端子部507は、外部の回路から表示装置に電源及び制御信号、及び画像信号を入力するための端子が設けられた部分をいう。

【0645】

保護回路506は、自身が接続する配線に一定の範囲外の電位が与えられたときに、該配線と別の配線とを導通状態にする回路である。 10

【0646】

図44(A)に示すように、画素部502と駆動回路部504にそれぞれ保護回路506を設けることにより、ESD(Electro Static Discharge: 静電気放電)などにより発生する過電流に対する表示装置の耐性を高めることができる。ただし、保護回路506の構成はこれに限定されず、例えば、ゲートドライバ504aに保護回路506を接続した構成、またはソースドライバ504bに保護回路506を接続した構成とすることもできる。あるいは、端子部507に保護回路506を接続した構成とすることもできる。

【0647】

また、図44(A)においては、ゲートドライバ504aとソースドライバ504bによって駆動回路部504を形成している例を示しているが、この構成に限定されない。例えば、ゲートドライバ504aのみを形成し、別途用意されたソースドライバ回路が形成された基板(例えば、単結晶半導体膜、多結晶半導体膜で形成された駆動回路基板)を実装する構成としても良い。 20

【0648】

また、図44(A)に示す複数の画素回路501は、例えば、図44(B)に示す構成とすることができる。

【0649】

図44(B)に示す画素回路501は、液晶素子570と、トランジスタ550と、容量素子560と、を有する。 30

【0650】

トランジスタ550として、先の実施の形態に示すトランジスタを適宜適用することができる。

【0651】

液晶素子570の一対の電極の一方の電位は、画素回路501の仕様に応じて適宜設定される。液晶素子570は、書き込まれるデータにより配向状態が設定される。なお、複数の画素回路501のそれぞれが有する液晶素子570の一対の電極の一方に共通の電位(コモン電位)を与えてよい。また、各行の画素回路501の液晶素子570の一対の電極の一方異なる電位を与えてよい。 40

【0652】

例えば、液晶素子570を備える表示装置の駆動方法としては、TNモード、STNモード、VAモード、ASM(Axially Symmetric Aligned Micro-cell)モード、OCB(Optically Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モード、MVAモード、PVA(Patterned Vertical Alignment)モード、IPSモード、FFSモード、又はTBA(Transverse Bend Alignment)モードなどを用いてよい。また、表示装置の駆動方法としては、上述した駆動方法の他、ECB(Electric 50

ally Controlled Birefringence) モード、PDL C (Polymer Dispersed Liquid Crystal) モード、PNL C (Polymer Network Liquid Crystal) モード、ゲストホストモードなどがある。ただし、これに限定されず、液晶素子及びその駆動方式として様々なものを用いることができる。

【0653】

m行n列目の画素回路501において、トランジスタ550のソース電極またはドレイン電極の一方は、信号線DL_nに電気的に接続され、他方は液晶素子570の一対の電極の他方に電気的に接続される。また、トランジスタ550のゲート電極は、走査線GL_mに電気的に接続される。トランジスタ550は、オン状態またはオフ状態になることにより、データ信号のデータの書き込みを制御する機能を有する。10

【0654】

容量素子560の一対の電極の一方は、電位が供給される配線（以下、電位供給線VL）に電気的に接続され、他方は、液晶素子570の一対の電極の他方に電気的に接続される。なお、電位供給線VLの電位の値は、画素回路501の仕様に応じて適宜設定される。容量素子560は、書き込まれたデータを保持する保持容量としての機能を有する。

【0655】

例えば、図44(B)の画素回路501を有する表示装置では、例えば、図44(A)に示すゲートドライバ504aにより各行の画素回路501を順次選択し、トランジスタ550をオン状態にしてデータ信号のデータを書き込む。20

【0656】

データが書き込まれた画素回路501は、トランジスタ550がオフ状態になることで保持状態になる。これを行毎に順次行うことにより、画像を表示できる。

【0657】

また、図44(A)に示す複数の画素回路501は、例えば、図44(C)に示す構成とすることができます。

【0658】

また、図44(C)に示す画素回路501は、トランジスタ552、554と、容量素子562と、発光素子572と、を有する。ここでは、トランジスタ552及びトランジスタ554いずれか一方または双方に先の実施の形態に示すトランジスタを適宜適用することができる。30

【0659】

トランジスタ552のソース電極及びドレイン電極の一方は、データ信号が与えられる配線（信号線DL_n）に電気的に接続される。さらに、トランジスタ552のゲート電極は、ゲート信号が与えられる配線（走査線GL_m）に電気的に接続される。

【0660】

トランジスタ552は、オン状態またはオフ状態になることにより、データ信号のデータの書き込みを制御する機能を有する。

【0661】

容量素子562の一対の電極の一方は、電位が与えられる配線（以下、電位供給線VL_aという）に電気的に接続され、他方は、トランジスタ552のソース電極及びドレイン電極の他方に電気的に接続される。40

【0662】

容量素子562は、書き込まれたデータを保持する保持容量としての機能を有する。

【0663】

トランジスタ554のソース電極及びドレイン電極の一方は、電位供給線VL_aに電気的に接続される。さらに、トランジスタ554のゲート電極は、トランジスタ552のソース電極及びドレイン電極の他方に電気的に接続される。

【0664】

発光素子572のアノード及びカソードの一方は、電位供給線VL_bに電気的に接続50

され、他方は、トランジスタ 554 のソース電極及びドレイン電極の他方に電気的に接続される。

【0665】

発光素子 572 としては、例えば有機エレクトロルミネセンス素子（有機EL素子ともいう）などを用いることができる。ただし、発光素子 572 としては、これに限定されず、無機材料からなる無機EL素子を用いても良い。

【0666】

なお、電位供給線 VL_a 及び電位供給線 VL_b の一方には、高電源電位 VDD が与えられ、他方には、低電源電位 VSS が与えられる。

【0667】

図44(C)の画素回路 501 を有する表示装置では、例えば、図44(A)に示すゲートドライバ 504a により各行の画素回路 501 を順次選択し、トランジスタ 552 をオン状態にしてデータ信号のデータを書き込む。

【0668】

データが書き込まれた画素回路 501 は、トランジスタ 552 がオフ状態になることで保持状態になる。さらに、書き込まれたデータ信号の電位に応じてトランジスタ 554 のソース電極とドレイン電極の間に流れる電流量が制御され、発光素子 572 は、流れる電流量に応じた輝度で発光する。これを行毎に順次行うことにより、画像を表示できる。

【0669】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせて用いることができる。

【0670】

(実施の形態 9)

本実施の形態では、本発明の一態様の半導体装置を用いることができる表示モジュール及び電子機器について、図45及び図46を用いて説明を行う。

【0671】

図45に示す表示モジュール 8000 は、上部カバー 8001 と下部カバー 8002 との間に、FPC 8003 に接続されたタッチパネル 8004、FPC 8005 に接続された表示パネル 8006、バックライト 8007、フレーム 8009、プリント基板 8010、バッテリー 8011 を有する。

【0672】

本発明の一態様の半導体装置は、例えば、表示パネル 8006 に用いることができる。

【0673】

上部カバー 8001 及び下部カバー 8002 は、タッチパネル 8004 及び表示パネル 8006 のサイズに合わせて、形状や寸法を適宜変更することができる。

【0674】

タッチパネル 8004 は、抵抗膜方式または静電容量方式のタッチパネルを表示パネル 8006 に重畠して用いることができる。また、表示パネル 8006 の対向基板（封止基板）に、タッチパネル機能を持たせるようにすることも可能である。また、表示パネル 8006 の各画素内に光センサを設け、光学式のタッチパネルとすることも可能である。

【0675】

バックライト 8007 は、光源 8008 を有する。なお、図45において、バックライト 8007 上に光源 8008 を配置する構成について例示したが、これに限定さない。例えば、バックライト 8007 の端部に光源 8008 を配置し、さらに光拡散板を用いる構成としてもよい。なお、有機EL素子等の自発光型の発光素子を用いる場合、または反射型パネル等の場合においては、バックライト 8007 を設けない構成としてもよい。

【0676】

フレーム 8009 は、表示パネル 8006 の保護機能の他、プリント基板 8010 の動作により発生する電磁波を遮断するための電磁シールドとしての機能を有する。またフレーム 8009 は、放熱板としての機能を有していてもよい。

10

20

30

40

50

【0677】

プリント基板 8010 は、電源回路、ビデオ信号及びクロック信号を出力するための信号処理回路を有する。電源回路に電力を供給する電源としては、外部の商用電源であっても良いし、別途設けたバッテリー 8011 による電源であってもよい。バッテリー 8011 は、商用電源を用いる場合には、省略可能である。

【0678】

また、表示モジュール 8000 は、偏光板、位相差板、プリズムシートなどの部材を追加して設けてもよい。

【0679】

図 46 (A) 乃至図 46 (H) は、電子機器を示す図である。これらの電子機器は、筐体 50000、表示部 5001、スピーカ 5003、LED ランプ 5004、操作キー 5005 (電源スイッチ、又は操作スイッチを含む)、接続端子 5006、センサ 5007 (力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、において又は赤外線を測定する機能を含むもの)、マイクロフォン 5008、等を有することができる。10

【0680】

図 46 (A) はモバイルコンピュータであり、上述したものの他に、スイッチ 5009、赤外線ポート 5010、等を有することができる。図 46 (B) は記録媒体を備えた携帯型の画像再生装置 (たとえば、DVD 再生装置) であり、上述したものの他に、第 2 表示部 5002、記録媒体読込部 5011、等を有することができる。図 46 (C) はゴーグル型ディスプレイであり、上述したものの他に、第 2 表示部 5002、支持部 5012、イヤホン 5013、等を有することができる。図 46 (D) は携帯型遊戯機であり、上述したものの他に、記録媒体読込部 5011、等を有することができる。図 46 (E) はテレビ受像機能付きデジタルカメラであり、上述したものの他に、アンテナ 5014、シャッターボタン 5015、受像部 5016、等を有することができる。図 46 (F) は携帯型遊戯機であり、上述したものの他に、第 2 表示部 5002、記録媒体読込部 5011、等を有することができる。図 46 (G) はテレビ受像器であり、上述したものの他に、チューナ、画像処理部、等を有することができる。図 46 (H) は持ち運び型テレビ受像器であり、上述したものの他に、信号の送受信が可能な充電器 5017、等を有することができる。20

【0681】

図 46 (A) 乃至図 46 (H) に示す電子機器は、様々な機能を有することができる。例えば、様々な情報 (静止画、動画、テキスト画像など) を表示部に表示する機能、タッチパネル機能、カレンダー、日付又は時刻などを表示する機能、様々なソフトウェア (プログラム) によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信又は受信を行う機能、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能、等を有することができる。さらに、複数の表示部を有する電子機器においては、一つの表示部を主として画像情報を表示し、別の一つの表示部を主として文字情報を表示する機能、または、複数の表示部に視差を考慮した画像を表示することで立体的な画像を表示する機能、等を有することができる。さらに、受像部を有する電子機器においては、静止画を撮影する機能、動画を撮影する機能、撮影した画像を自動または手動で補正する機能、撮影した画像を記録媒体 (外部又はカメラに内蔵) に保存する機能、撮影した画像を表示部に表示する機能、等を有することができる。なお、図 46 (A) 乃至図 46 (H) に示す電子機器が有することのできる機能はこれらに限定されず、様々な機能を有することができる。40

【0682】

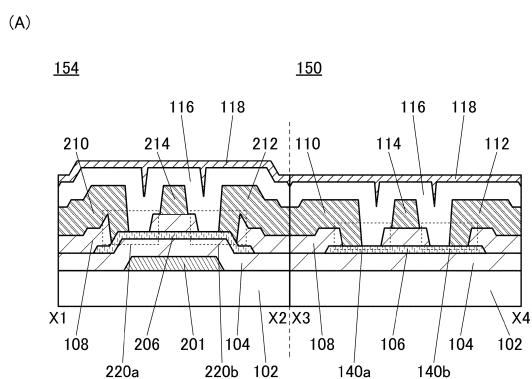
本実施の形態において述べた電子機器は、何らかの情報を表示するための表示部を有することを特徴とする。なお、本発明の一態様の半導体装置は、表示部を有さない電子機器50

にも適用することができる。

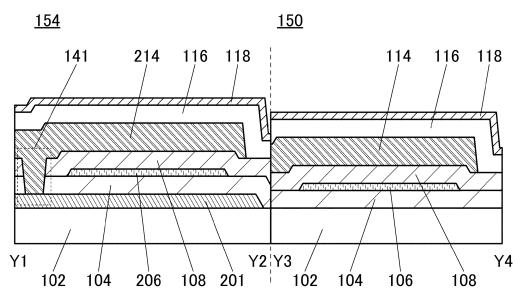
【0683】

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせて用いることができる。

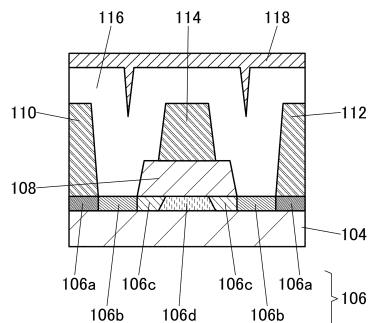
【図1】



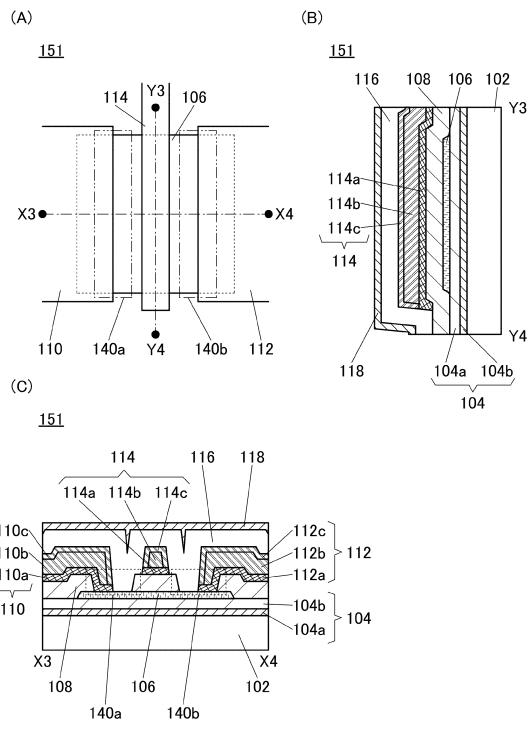
(B)



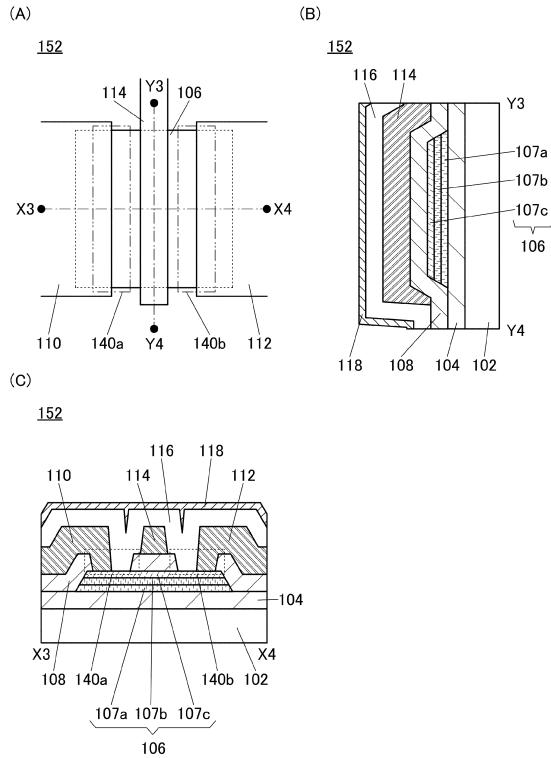
【図2】



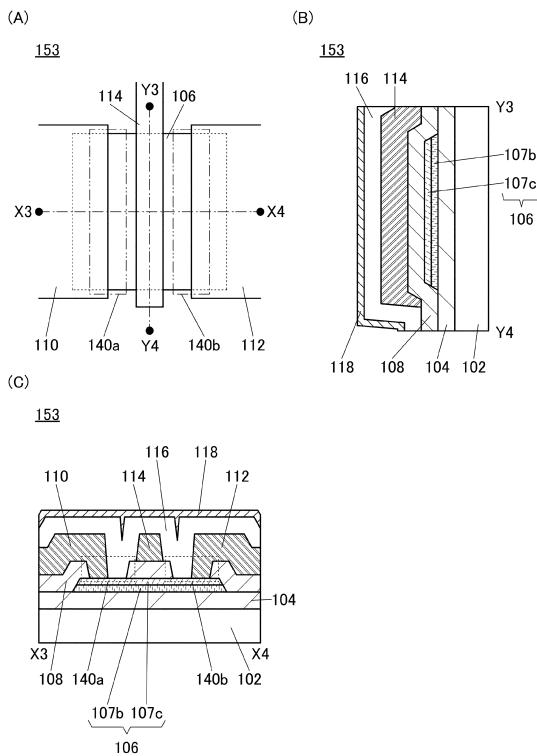
【図3】



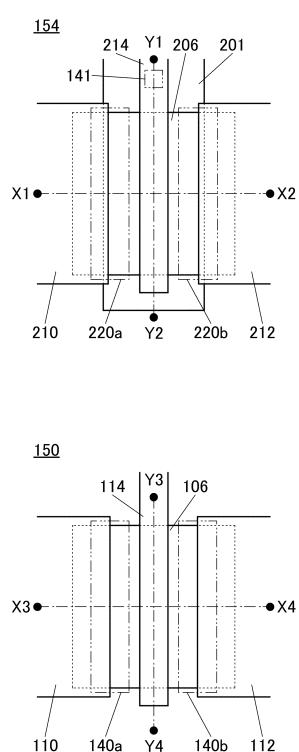
【図4】



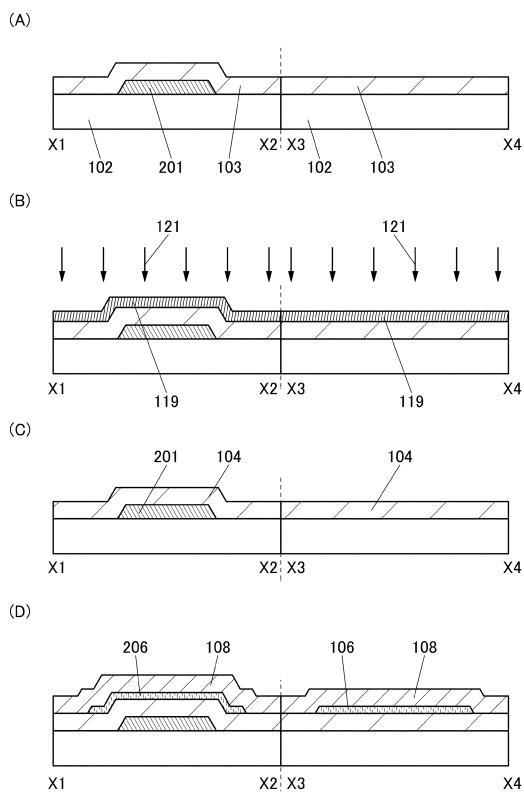
【図5】



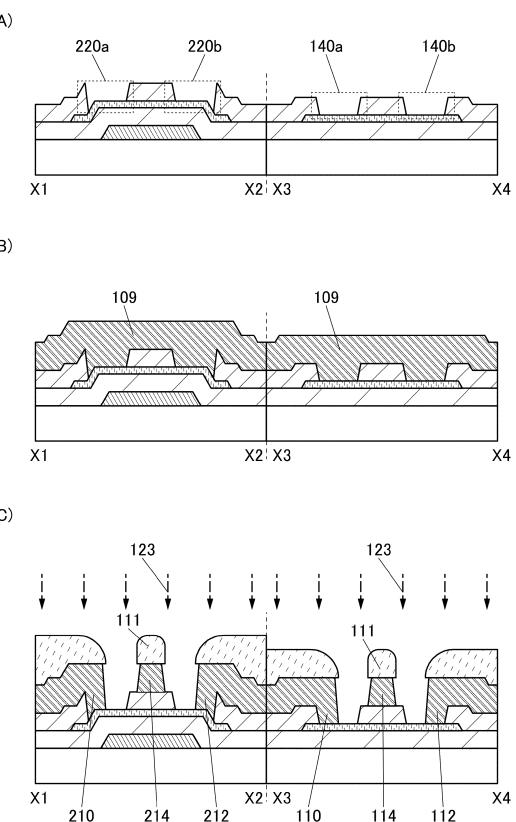
【図6】



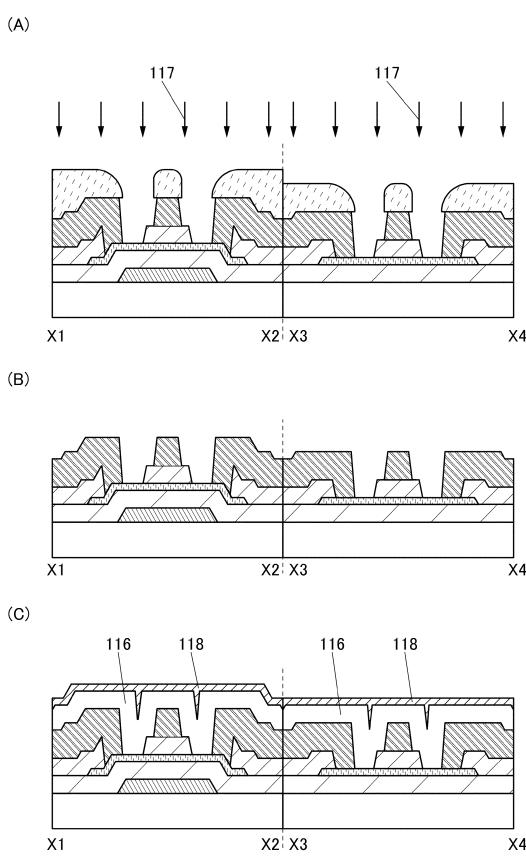
【図7】



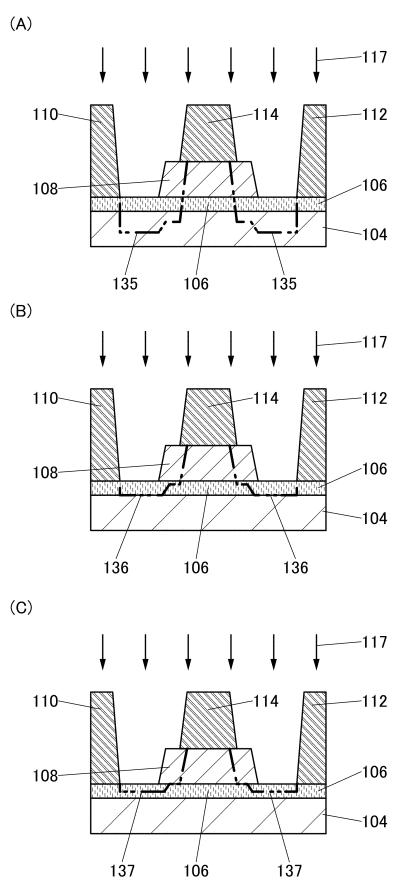
【図8】



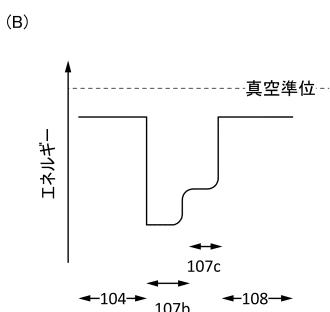
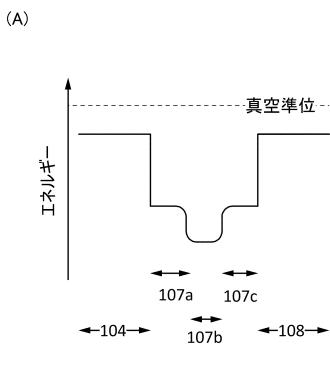
【図9】



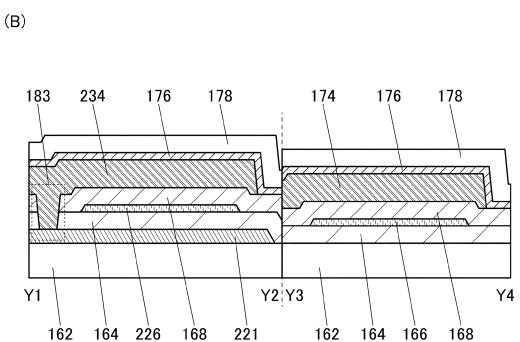
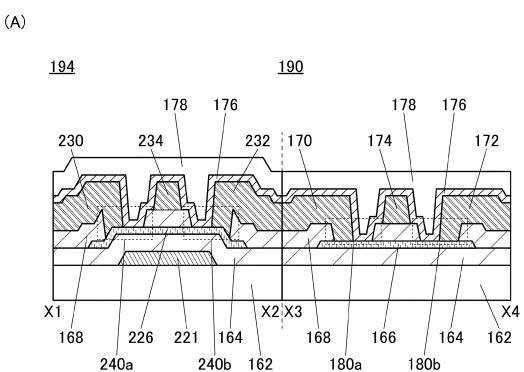
【図10】



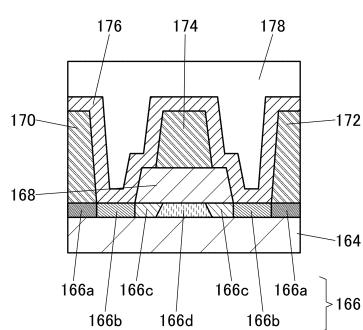
【図11】



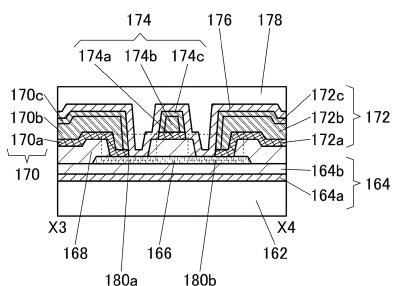
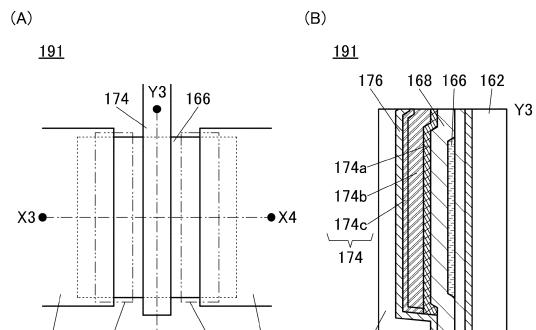
【図12】



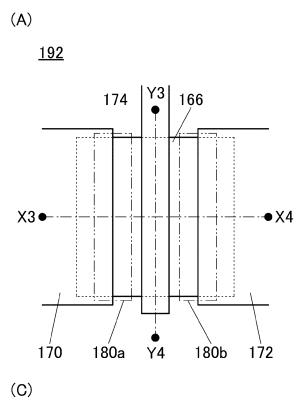
【図13】



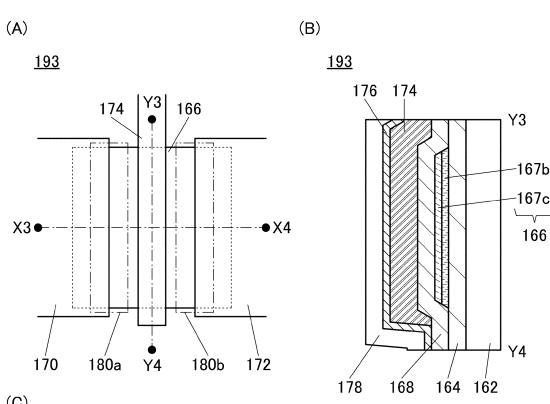
【図14】



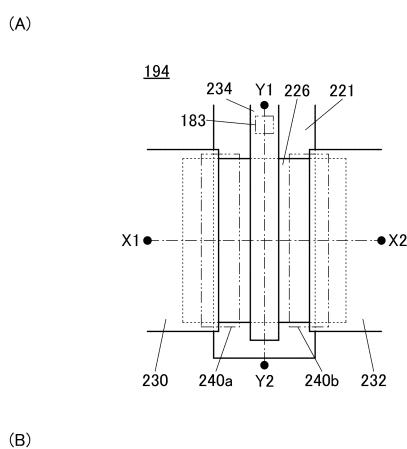
【図15】



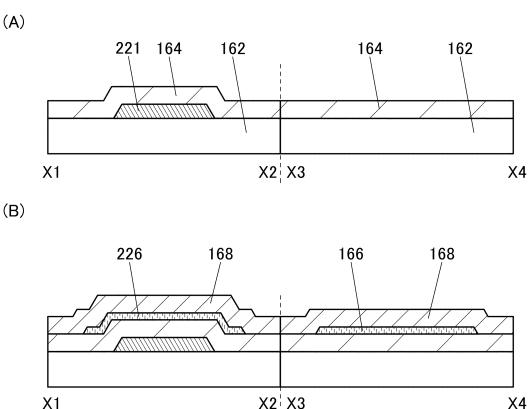
【図16】



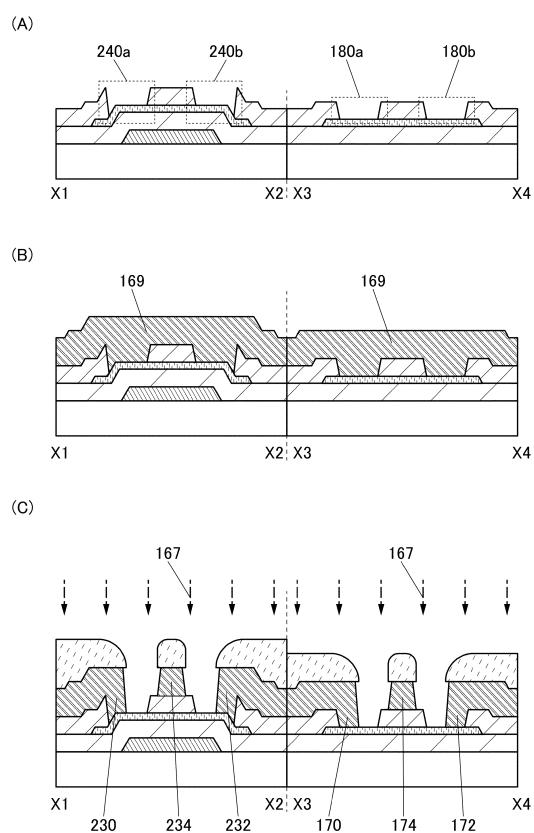
【図17】



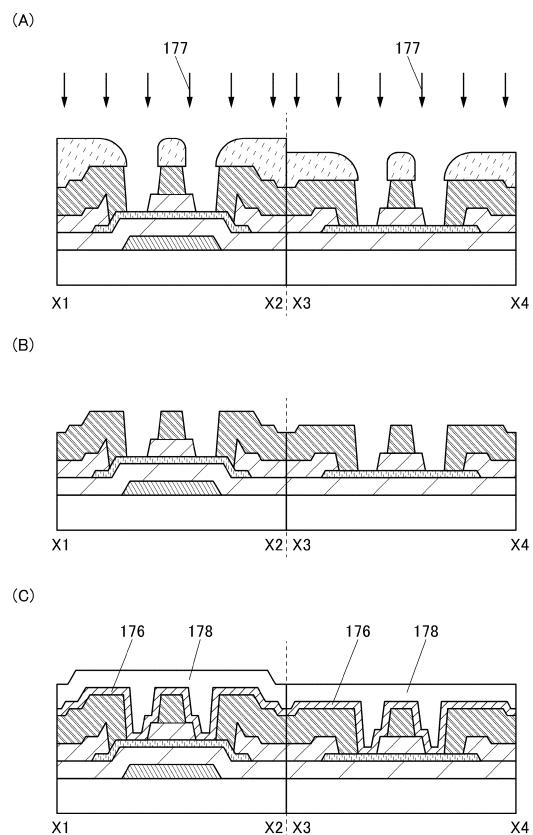
【図18】



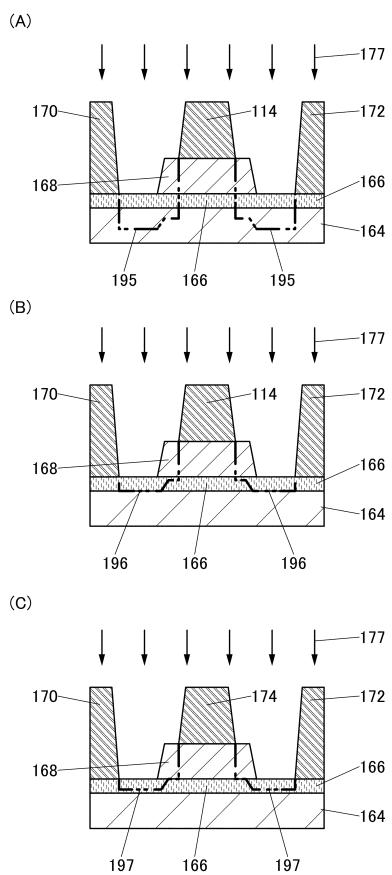
【図19】



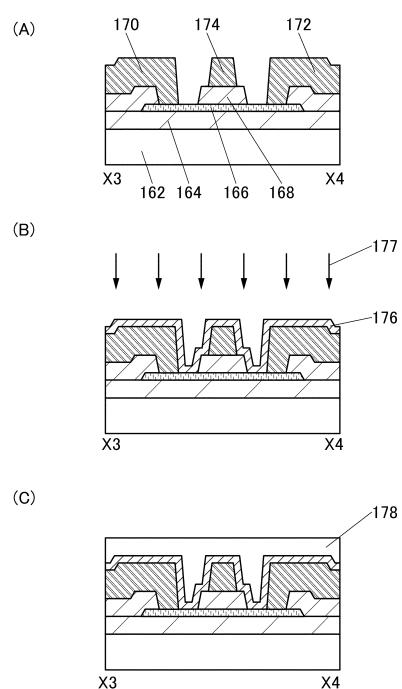
【図20】



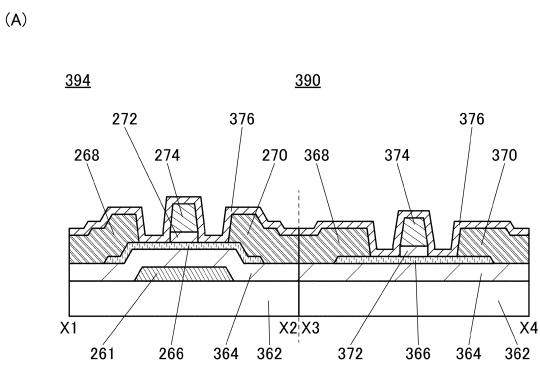
【図21】



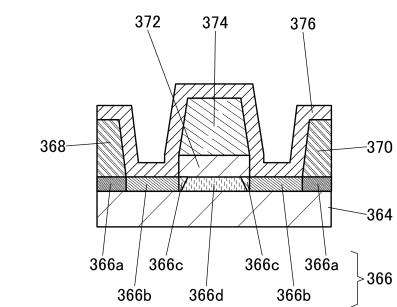
【図22】



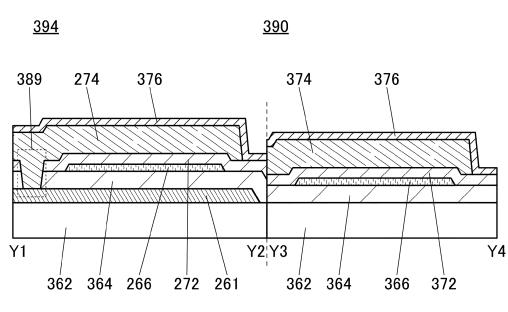
【図23】



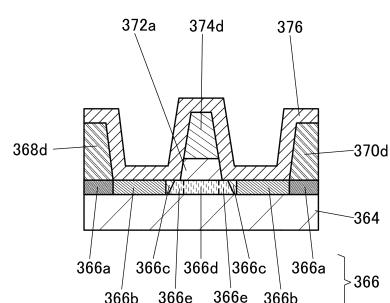
【図24】



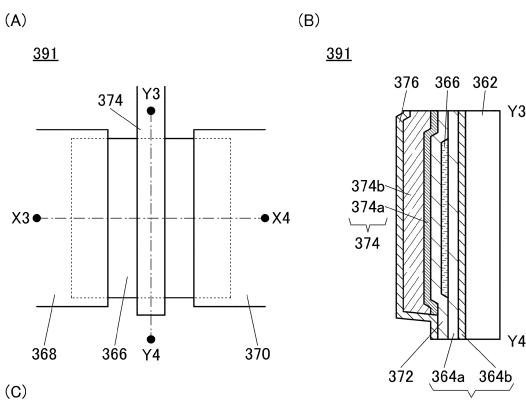
(B)



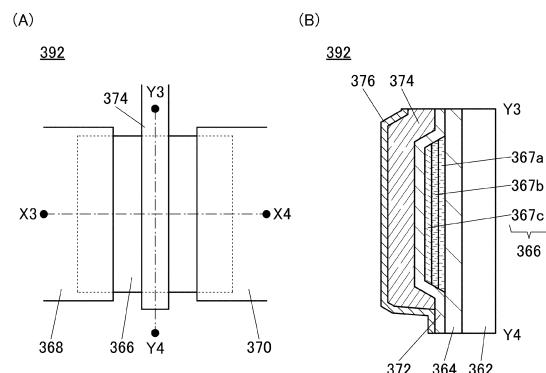
(B)



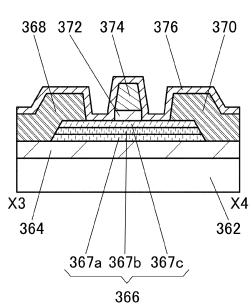
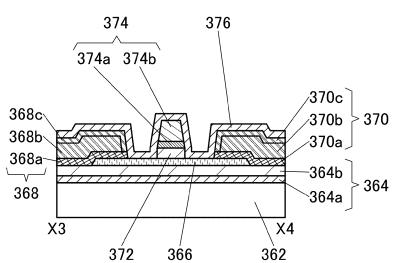
【図25】



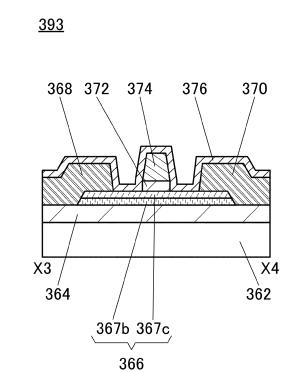
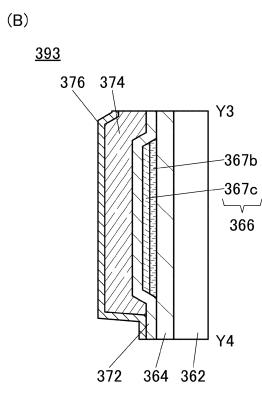
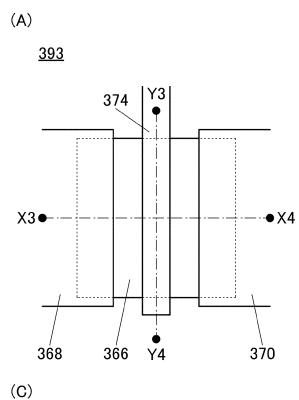
【図26】



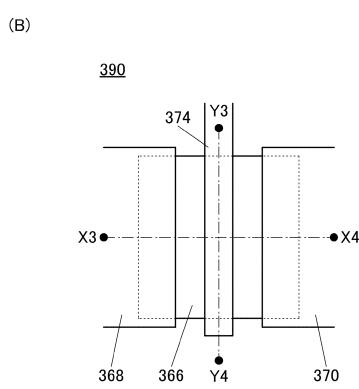
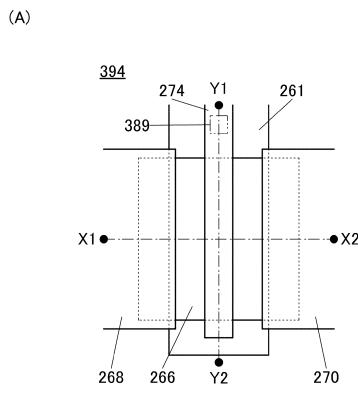
391



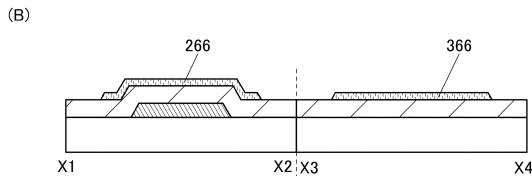
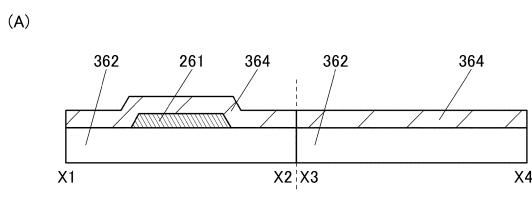
【図27】



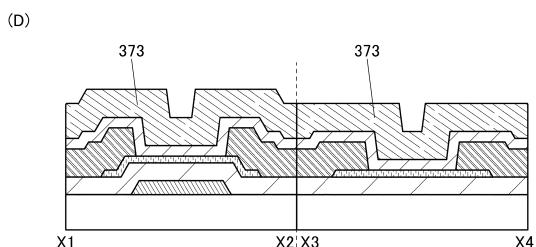
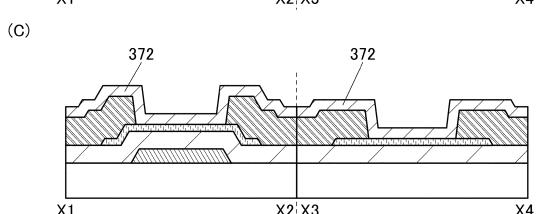
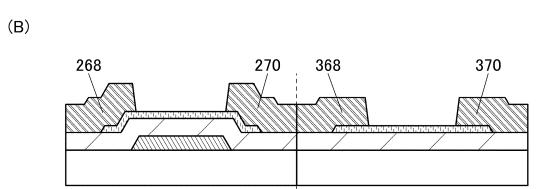
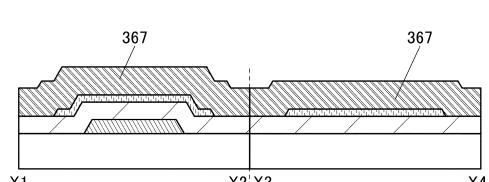
【図28】



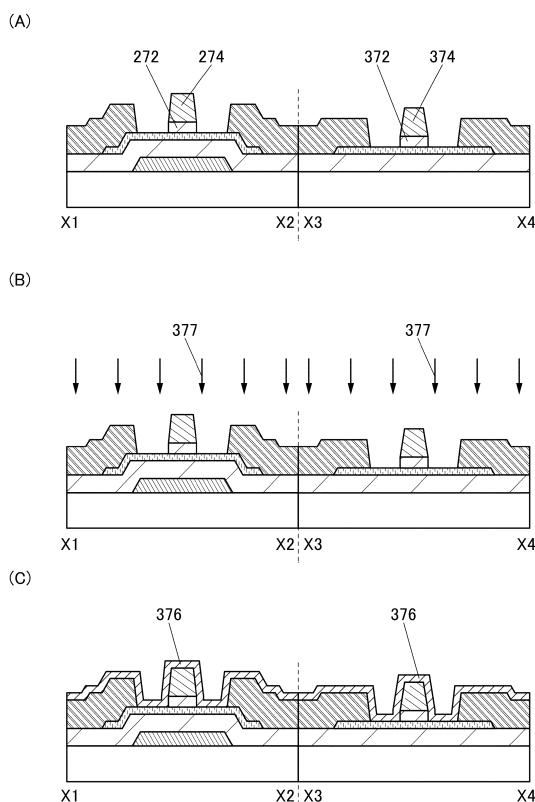
【図29】



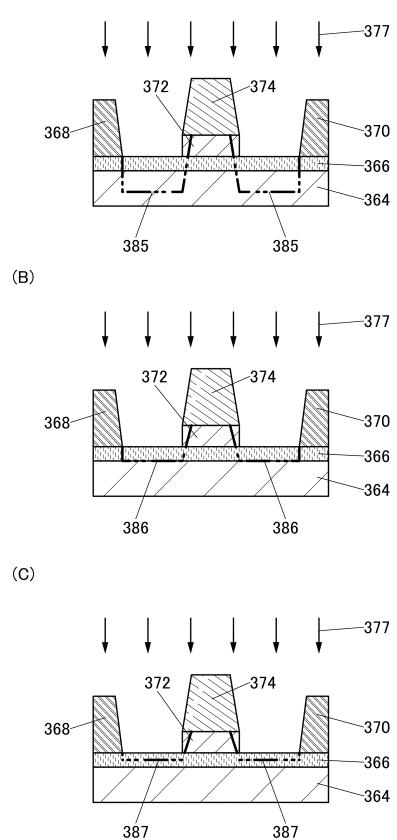
【図30】



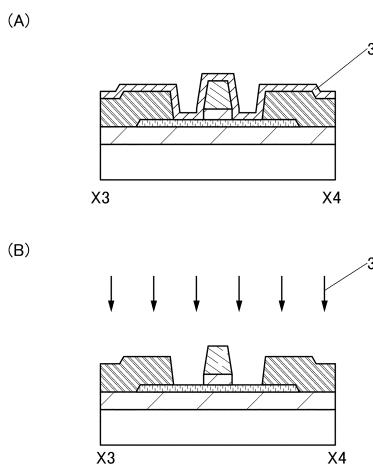
【図31】



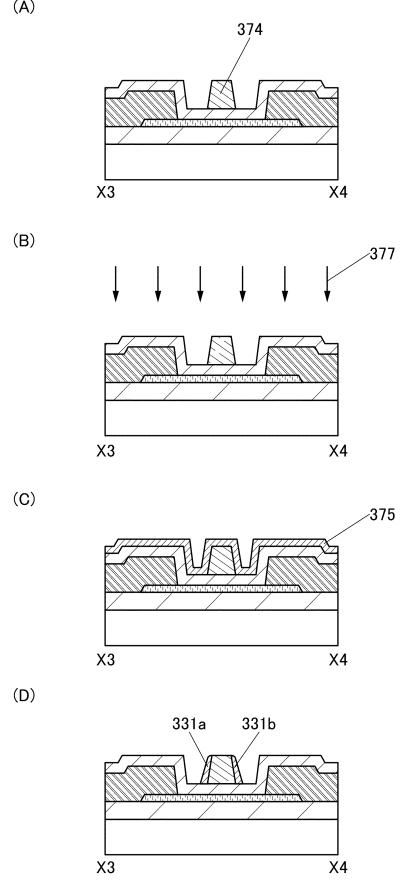
【図32】



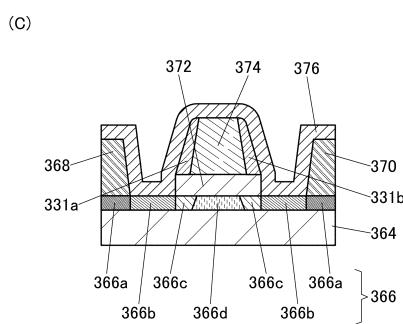
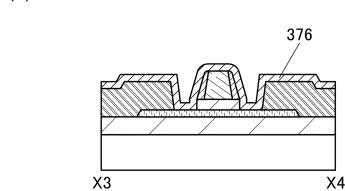
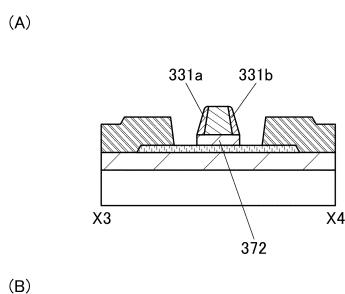
【図33】



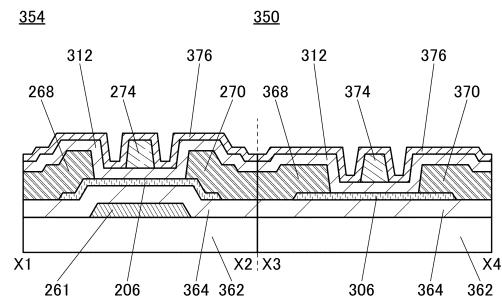
【図34】



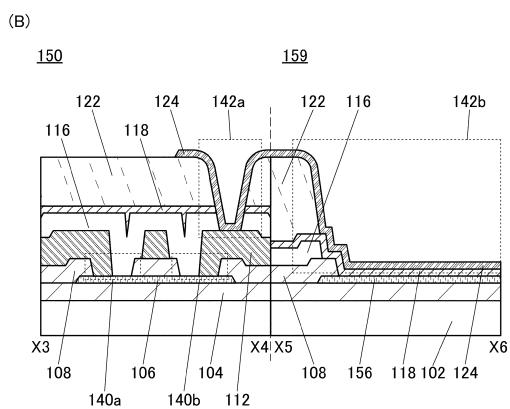
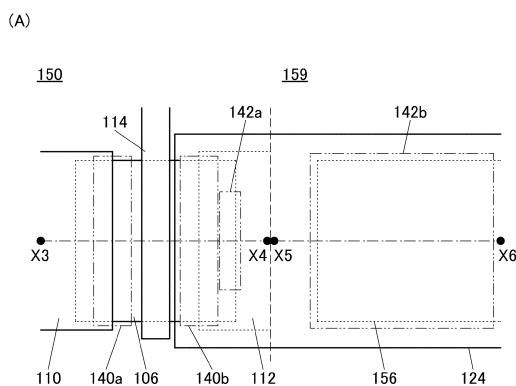
【図35】



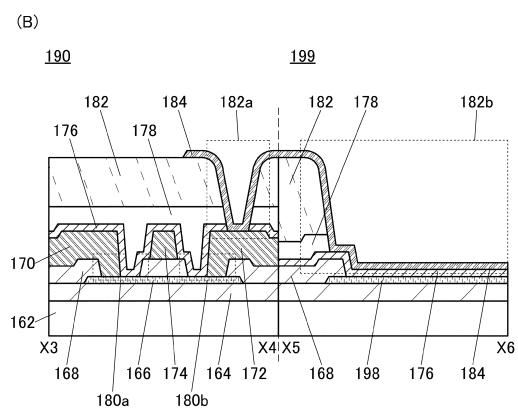
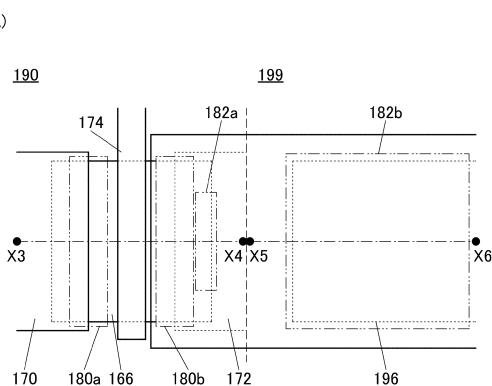
【図36】



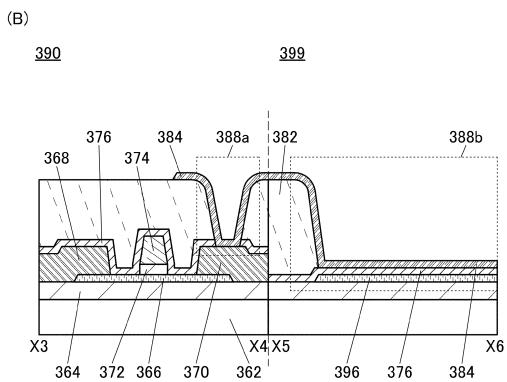
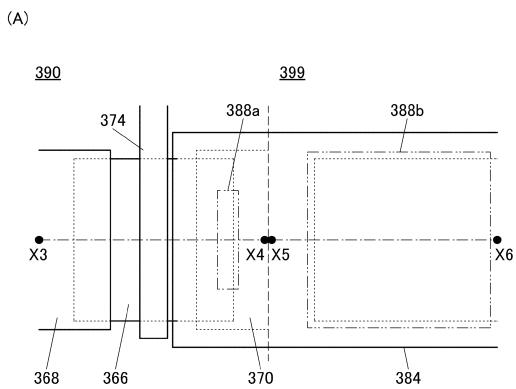
【図37】



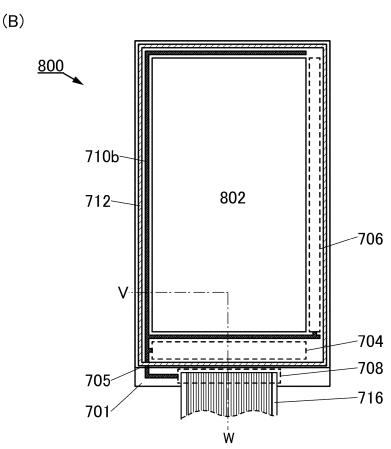
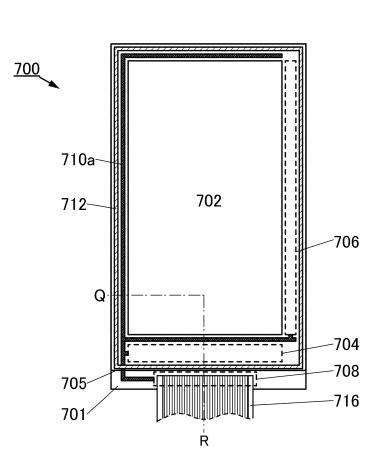
【図38】



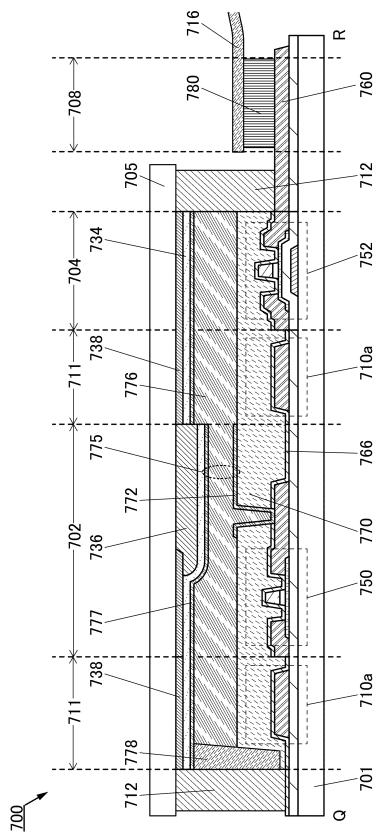
【図39】



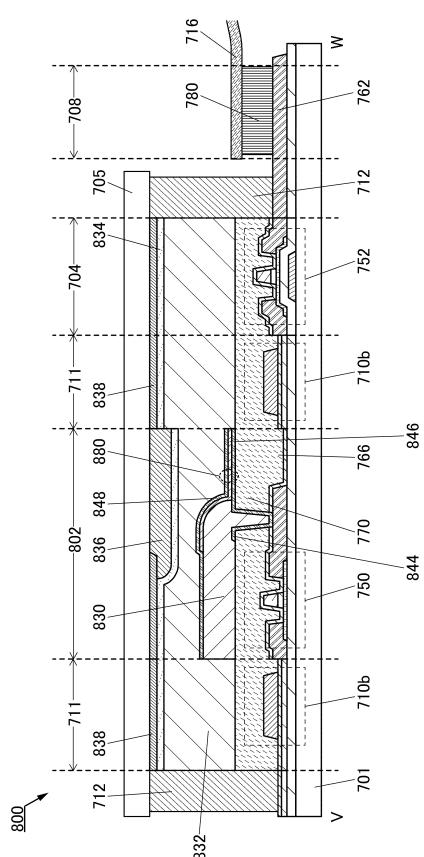
【図40】



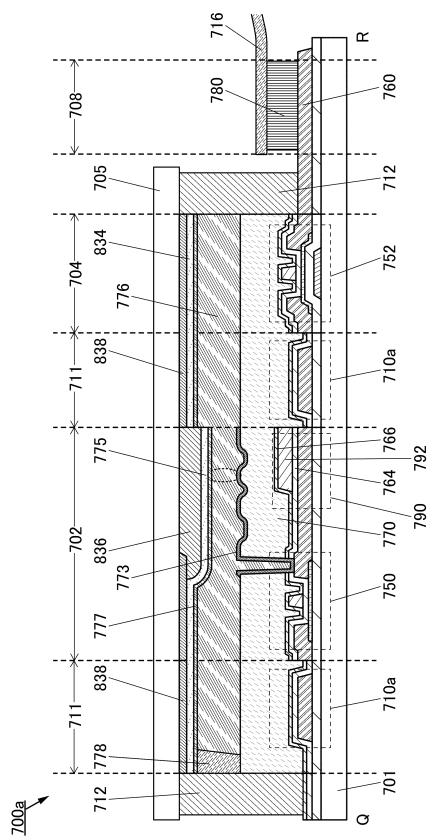
【図41】



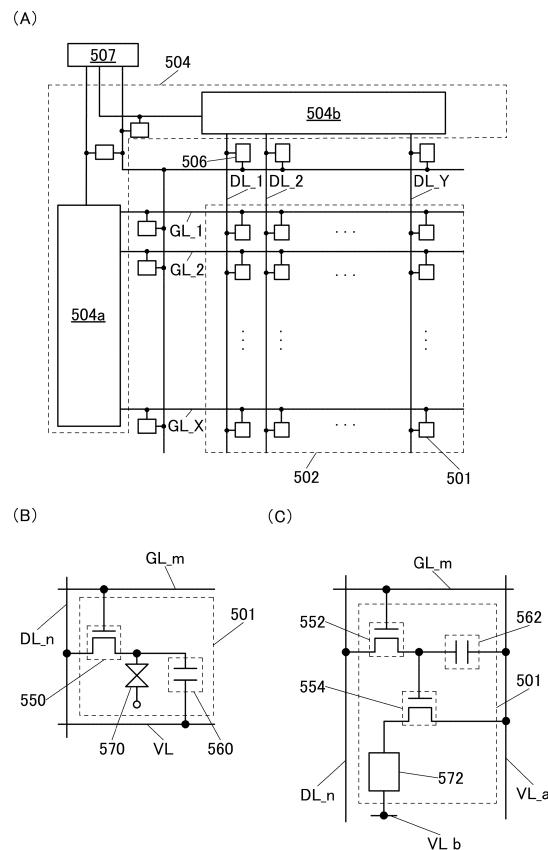
【図42】



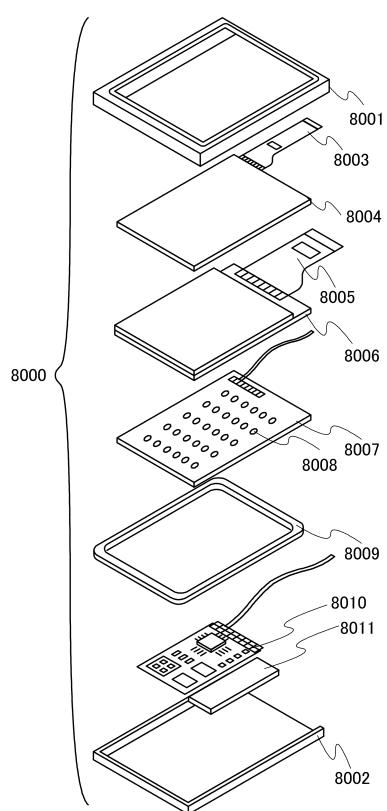
【図43】



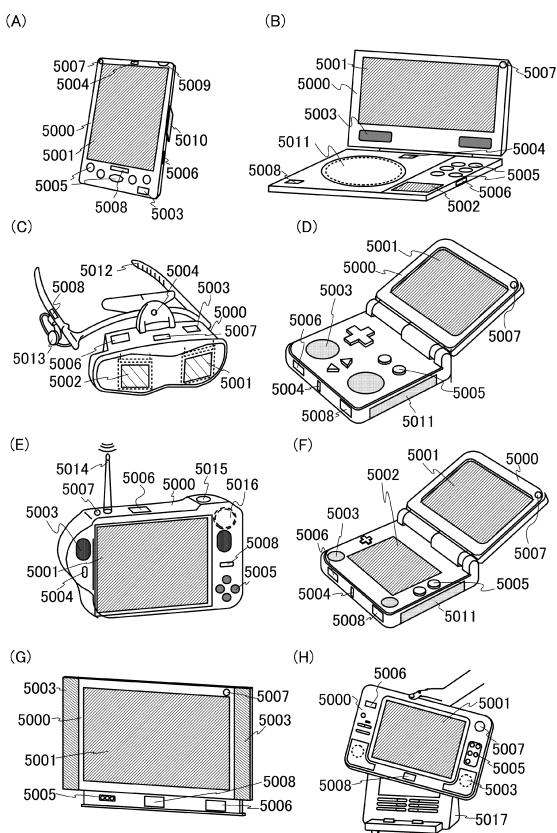
【図44】



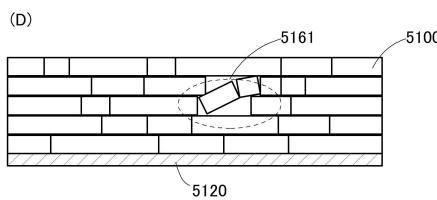
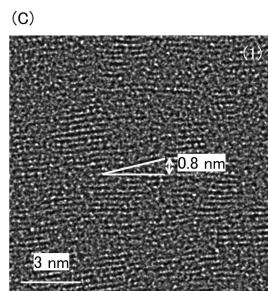
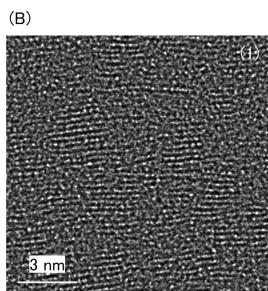
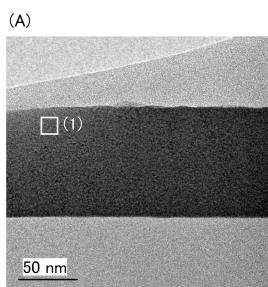
【図45】



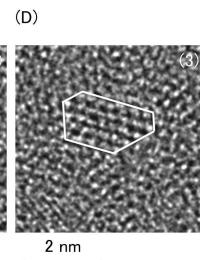
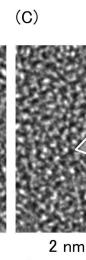
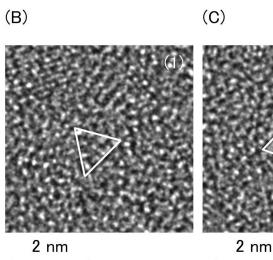
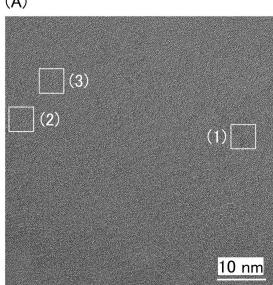
【図46】



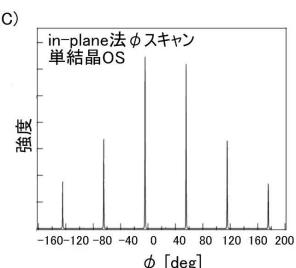
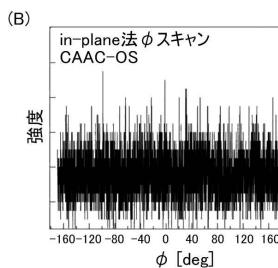
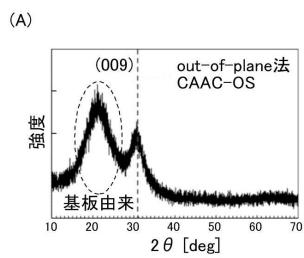
【図47】



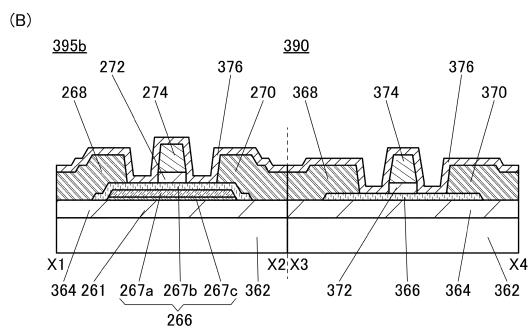
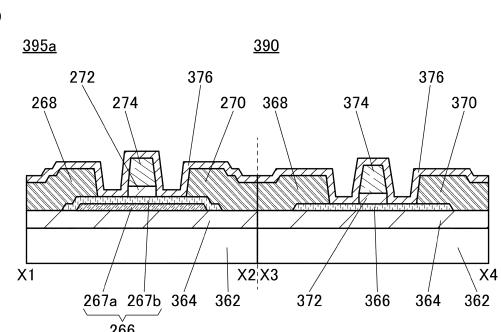
【図48】



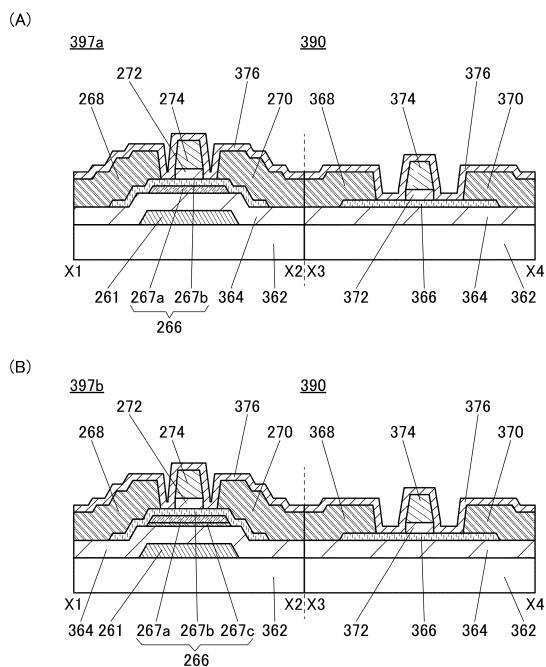
【図49】



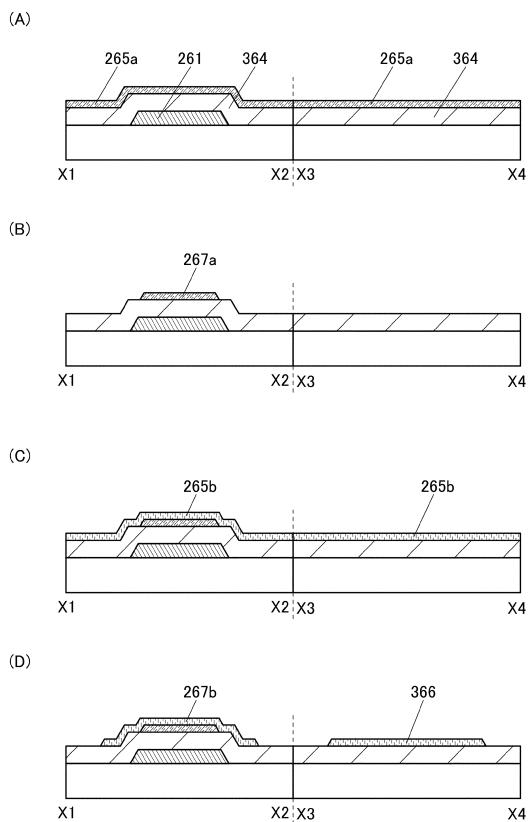
【図50】



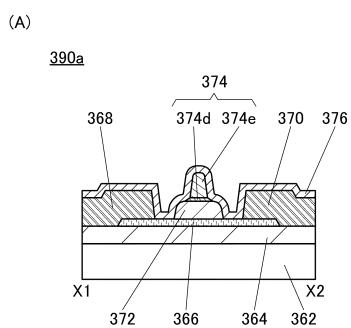
【図51】



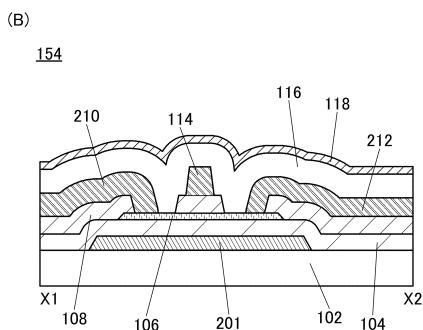
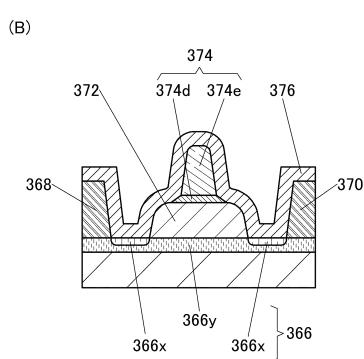
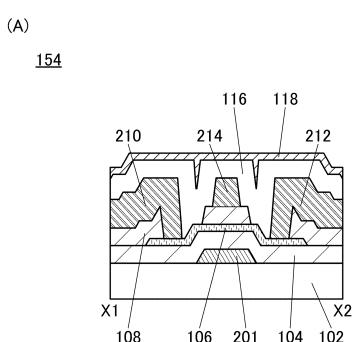
【図52】



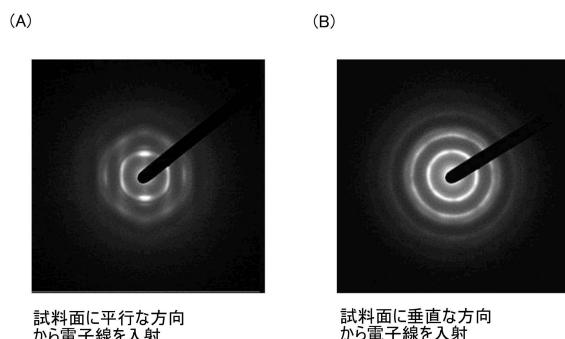
【図53】



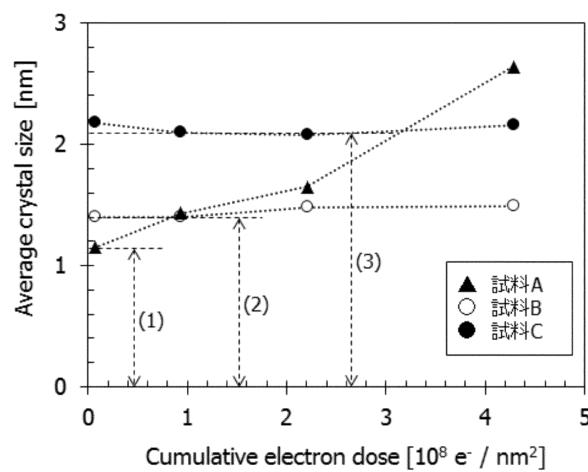
【図54】



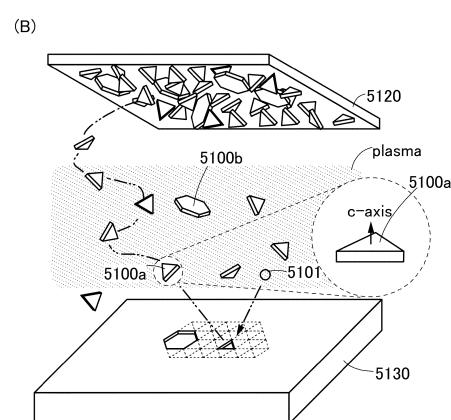
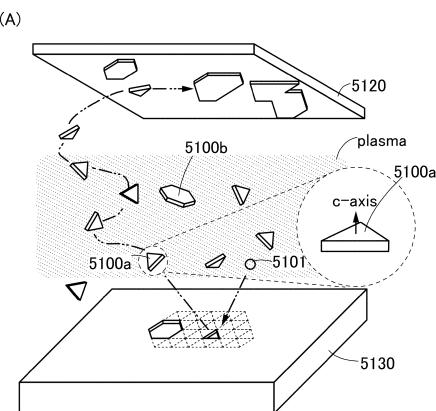
【図55】

試料面に垂直な方向
から電子線を入射

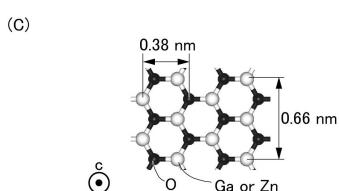
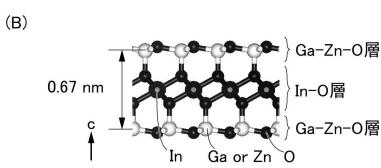
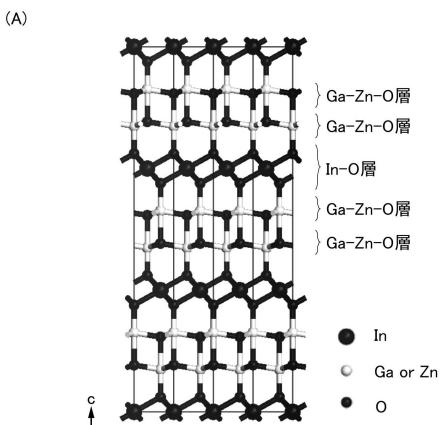
【図56】



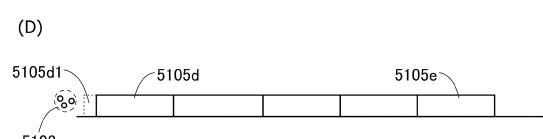
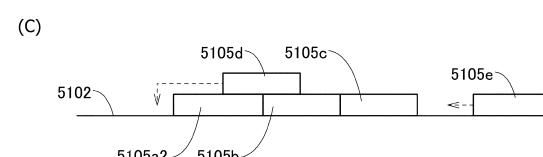
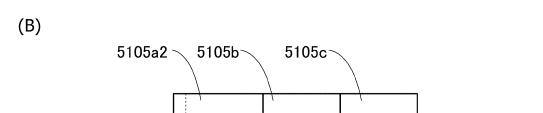
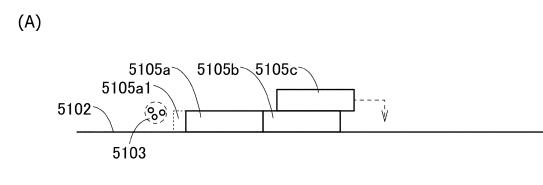
【図57】



【図58】



【図59】



フロントページの続き

(51)Int.Cl.

F I

H 01 L	29/78	6 1 2 B
H 01 L	27/06	1 0 2 A
H 01 L	27/088	B
H 01 L	27/088	3 3 1 E
H 01 L	21/265	M
H 01 L	29/78	6 1 8 E

(72)発明者 島 行徳

栃木県栃木市都賀町升塚161-2 アドバンスト フィルム ディバイス インク株式会社内

(72)発明者 羽持 貴士

栃木県栃木市都賀町升塚161-2 アドバンスト フィルム ディバイス インク株式会社内

(72)発明者 中澤 安孝

栃木県栃木市都賀町升塚161-2 アドバンスト フィルム ディバイス インク株式会社内

審査官 市川 武宜

(56)参考文献 特開2009-278115(JP, A)

特開2011-233889(JP, A)

特開2012-169605(JP, A)

特開2013-247142(JP, A)

特開2013-048217(JP, A)

(58)調査した分野(Int.Cl., DB名)

H 01 L	2 9 / 7 8 6
H 01 L	2 1 / 2 6 6
H 01 L	2 1 / 8 2 3 4
H 01 L	2 7 / 0 6
H 01 L	2 7 / 0 8 8