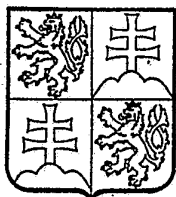


ČESKÁ A SLOVENSKÁ
FEDERATIVNÍ
REPUBLIKA
(19)



FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

273 489

(11)

(13) B1

(51) Int. Cl. 5
H 03 K 17/00

(21) PV 7220-88.N

(22) Přihlášeno 02 11 88

(40) Zveřejněno 12 07 90

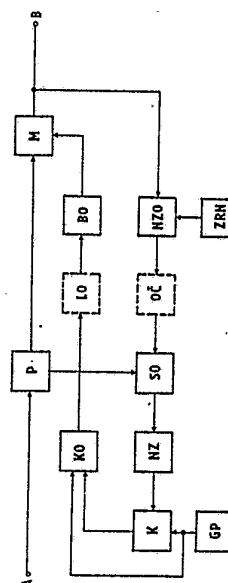
(45) Vydáno 10 02 92

(75) Autor vynálezu STUHLÍK STANISLAV ing., LIBEREC

(54)

Zapojení impulzního stabilizátoru
s proudově závislým řízením

(57) Řešení se týká zapojení impulzního stabilizátoru napětí nebo proudu s proudově závislým řízením, pracujícím na konstantní frekvenci s pulzně šířkovou modulací a s blokujícím nebo propustným jednočinným nebo dvojčinným měničem. Řídicí obvody tvoří napěťový zesilovač odchylky (NZO) se zdrojem referenčního napětí (ZRN), jehož výstup je spojen s prvním vstupem součtového obvodu (SO). Napěťový výstup převodníku (P) je spojen s druhým vstupem součtového obvodu (SO). Výstup součtového obvodu (SO) je napěťovým zesilovačem (NZ) spojen s prvním vstupem komparátoru (K). Generátor pily (GP) je spojen jednak s prvním vstupem klopného obvodu (KO) a jednak s druhým vstupem komparátoru (K). Jeho výstup je spojen s druhým vstupem klopného obvodu (KO) a přes buďcí obvod (BO) s řídicím vstupem měniče (M). Galvanické oddělení vstupních a výstupních obvodů lze zajistit optoelektronickým členem zapojeným mezi napěťový zesilovač odchylky (NZO) a součtový člen (SO). Zapojení lze použít pro konstrukci impulzních zdrojů, napájených přímo ze sítě.



Obr. 1

Vynález se týká zapojení impulzního stabilizátoru napětí nebo proudu s proudově závislým řízením, pracujícím na konstantní frekvenci s pulzně šířkovou modulací a s blokujícím nebo propustným jednočinným nebo dvojčinným měničem.

Je známé zapojení impulzního stabilizovaného zdroje s napěťovou zpětnou vazbou a proudově závislým řízením, kde napěťový zesilovač vytváří zesílenou regulační odchylku vzorku výstupního napětí od referenčního napětí. Zesílená regulační odchylka se přivádí na invertující vstup komparátoru. Proud tekoucí primárním vinutím transformátoru měniče se snímá rezistorem, přivádí na proudový zesilovač a po zesílení se přivádí na neinvertující vstup komparátoru. Frekvence impulzního měniče je určena generátorem impulzů, připojeného k prvnímu vstupu klopného obvodu. Jeho výstup je spojen s řídicí elektrodou spínacího tranzistoru měniče. V okamžiku příchodu impulzů je klopný obvod nastaven do stavu logické jedničky a spínací tranzistor měniče sepne. Proud protékající snímacím rezistorem má lichoběžníkový tvar s temenem lineárně narůstajícím vlivem magnetizačního proudu transformátoru měniče a pilovité složky proudu tlumivky. V okamžiku, kdy velikost napětí na výstupu proudového zesilovače dosáhne velikosti zesílené regulační odchylky, dojde k překlopení komparátoru, a tím i k nastavení klopného obvodu do stavu logické nuly a rozpojení spínacího tranzistoru. Uvedeným způsobem pracuje například IO UC 1846. Zavedení dvou zpětnovazebních smyček má příznivý vliv na regulační funkce a dynamické chování impulzního stabilizátoru. Dosahuje se i zlepšení přechodových dějů při skokové změně zátěže a zmenšení vlivu změn vstupního napětí na výstupní napětí. Další výhodou je možnost řízení dvojčinných měničů typu push-pull. Při praktických zkouškách však vznikají problémy, které komplikují jednoduchou realizaci impulzního stabilizovaného zdroje. Je to především vliv překmitu proudu v okamžiku sepnutí tranzistoru měniče na stabilitu ve zpětné vazbě a dále závislost šířkové modulace na pilovité složce kolektorového proudu. Pro odstranění výše uvedených problémů při praktické realizaci je nutno vyfiltrovat například RC členem počáteční špičku a záleží na vhodném umístění snímacího prvku. Dále je nutné extrémně snižovat indukčnost filtrační tlumivky pro zvětšení nárůstu proudu spínacím tranzistorem. Jsou známá zapojení s IO B260D, kde se tyto nepříznivé vlivy odstraňují dalšími přídavnými obvody.

Výše uvedené nedostatky odstraňuje zapojení impulzního stabilizátoru s proudově závislým řízením podle vynálezu, jehož podstata spočívá v tom, že výstup napěťového zesilovače odchylky je spojen s prvním vstupem součtového členu, jehož druhý vstup je spojen s napěťovým výstupem převodníku. Výstup součtového členu je spojen se vstupem napěťového zesilovače, jehož výstup je spojen s prvním vstupem komparátoru a výstup generátoru pily je spojen s prvním vstupem klopného obvodu.

Dalším význakem je, že první vstup součtového členu je s výstupem napěťového zesilovače odchylky spojen optoelektronickým oddělovacím členem.

Dalším význakem je, že měnič je jednočinný propustný.

Jiným význakem je, že měnič je blokující.

Posledním význakem je, že měnič je dvojčinný propustný a že výstup klopného obvodu je se vstupem budicího obvodu spojen logickým obvodem.

Zapojením impulzního stabilizátoru s proudově závislým řízením podle vynálezu se dosáhne jednoduché realizace proudově závislého řízení s dostupnými integrovanými obvody při podstatném zvýšení stability. Je tomu tak díky zvýšení imunity na překmit proudu v okamžiku sepnutí tranzistoru měniče. Zapojení je dále výhodné pro konstrukci zdroje s galvanickým oddělením vstupního obvodu od výstupního, tedy především pro impulzní stabilizované zdroje se vstupním síťovým napětím. Z výstupního napětí je napájen pouze napěťový zesilovač odchylky a zdroj referenčního napětí realizovaný například integrovaným obvodem MAA 723. Izolační pevnost musí být zaručena pouze u vlastního transformátoru měniče a u optoelektronického členu.

Díky proudové vazbě se podstatně snižuje závislost stability impulzního zdroje na přenosových vlastnostech optoelektronického členu. Všechny ostatní obvody jsou galvanicky spojeny se vstupní svorkou. Zjednodušuje se tak podstatně zapojení pro napájení řídicího a budicích obvodů.

Na obr. 1 je uvedeno zapojení impulzního stabilizátoru s proudově závislým řízením podle vynálezu. Časové průběhy signálů jsou na obr. 2, výstupní napětí generátoru pily je na obr. 2a, průběh primárního proudu měniče je na obr. 2b, na obr. 2c je srovnání průběhu pily s výstupním napětím napěťového zesilovače v komparátoru a obr. 2d znázorňuje průběh výstupního napětí klopného obvodu. Obr. 3 je příklad konkrétního zapojení impulzního stabilizátoru s proudově závislým řízením podle vynálezu s dvojčinným propustným měničem a s galvanicky odděleným vstupním a výstupním obvodem.

Blokové schéma zapojení impulzního stabilizátoru sestává ze vstupní svorky A, která je převodníkem P spojena s napájecím vstupem měniče M, jehož výstup je spojen s výstupní svorkou B a prvním vstupem napěťového zesilovače odchylky NZO. Druhý vstup napěťového zesilovače odchylky NZO je spojen se zdrojem referenčního napětí ZRN, výstup je spojen s prvním vstupem součtového obvodu SO. Pro galvanické oddělení výstupu je výhodné toto spojení realizovat optoelektronickým členem OČ. Druhý vstup součtového členu SO je spojen s napěťovým výstupem převodníku P a výstup je přes napěťový zesilovač NZ spojen s prvním vstupem komparátoru K. Výstup generátoru pily GP je spojen jednak s prvním vstupem klopného obvodu KO a jednak s druhým vstupem komparátoru K. Jeho výstup je spojen s druhým vstupem klopného obvodu KO. Výstup klopného obvodu KO je spojen se vstupem budicího obvodu BO, který má výstup spojen s řídicím vstupem měniče M. Měnič M může být jednocínný propustný nebo blokující nebo dvojčinný propustný, u kterého je výstup klopného obvodu KO se vstupem budicího obvodu BO spojen logickým obvodem LO.

Příklad obvodového zapojení impulzního stabilizátoru podle vynálezu znázorněné na obr. 3 je stabilizátor napětí s dvojčinným propustným měničem s galvanickým oddělením vstupního obvodu od výstupního. K realizaci napěťového zesilovače NZ, generátoru pily GP, komparátoru K a klopného obvodu KO bylo použito integrovaného obvodu B260D. Lze s výhodou použít i integrovaný obvod TDA 4700. Frekvence generátoru pily GP je nastavena rezistorem 17 připojeným na vývod 107 a kondenzátorem 18 připojeným na vývod 108. Zesílení napěťového zesilovače NZ se nastavuje rezistorem 14 zapojeným mezi vývody 103 a 104 a dále rezistorem 15. Na vývod 104 je připojen také blokovací kondenzátor 16. Rezistorovým trimrem 20 se nastavuje maximální hodnota výstupního proudu při jmenovitém výstupním napětí. Odpor 35 a kondenzátor 36 představuje součtový obvod SO, do kterého se přivádí signál z převodníku P představovaným rezistorem 37 a z oddělovacího členu OČ představovaným optoelektronickým prvkem 26 typu WK 164 12. Na vývod 102 je připojen mj. rezistorový dělič tvořený rezistory 38 a 39. Kondenzátor 19 zajišťuje "měkký" start zdroje přivedením vzrůstajícího napětí na vývod 106. Vývody 112, 113, 114 a 116 jsou spojeny se vstupní zemní svorkou Q. Rezistor 22, kondenzátor 21 a rezistorový trimr 25 slouží k nastavení maximální hodnoty zkratového proudu. Výstup 115 integrovaného obvodu 100 je zatížen rezistorem 6 a vstupuje do logického obvodu LO, který je tvořen klopným obvodem 1 typu D se vstupy S, R, CLC a D a výstupy Q a Q̄ a dále dvoustupovými logickými členy negovaného součinu 2, 3 a 4. Zde je použit integrovaný obvod MHB 4013 a MHB 4011. Dále oba signály vstupují do budicího obvodu BO, který představuje integrovaný obvod 5 typu MHB 4049. Výstupy budicího obvodu BO řídí spínací tranzistory 7 a 8 dvojčinného měniče M s transformátorem 9, usměrňovacími diodami 10 a 11, s tlumivkou 12 a s filtračním kondenzátorem 13. Výstupní napětí stabilizátoru je vyvedeno na výstupní svorku B proti výstupní zemní svorce C. Napěťový zesilovač odchylky NZO a zdroj referenčního napětí ZRN je tvořen integrovaným obvodem 40 typu MAA 723. Napájecí napětí obvodu je přivedeno na vývody 47 a 48 proti zemnímu vývodu 45. Z rezistorového děliče, který tvoří rezistory 32 a 34 a rezistorový trimr 33 se přivádí vzorek výstupního napětí na neinvertující vstup 43. Přes rezistor 29 se přivádí referenční napětí z vývodu 44 na invertující vstup 42. Rezistor 27 s kondenzátorem 28 zavádí zá-

pornou zpětnou vazbu. Výstup integrovaného obvodu vývod 46 je zatížen optoelektronickým prvkem 26 v sérii a rezistorem 30 a Zenerovou diodou 31. Napájecí napětí je přivedeno na vstupní svorku A a na vstupní svorku E proti vstupní zemní svorce Q. Vstupní svorka E slouží k napájení integrovaného obvodu 100, logického obvodu LQ a budicího obvodu BO.

Činnost impulzního stabilizátoru s proudově závislým řízením podle obr. 1 a obr. 2 vychází z generátoru pily GP. Sestupná hrana pilového průběhu napětí obr. 2a uvede výstup klopného obvodu KO do stavu logické jedničky a přes budicí obvod BO dojde k sepnutí spínacího tranzistoru měniče M. Proud procházející primárním vinutím obr. 2b je snímán převodníkem P proudu na napětí, realizovaný například proudovým transformátorem nebo snímacím rezistorem, zapojeným v emitoru spínacího tranzistoru měniče M. Výstupní napětí je snímáno prvním vstupem napěťového zesilovače odchylky NZO, který je neinvertující a porovnává s napětím zdroje referenčního napětí ZRN, které se přivádí na druhý invertující vstup. Zesílená napěťová odchylka se přivádí buď přímo anebo přes oddělovací člen OČ do součtového obvodu SO a sčítá se s výstupním napětím převodníku P. Výsledné napětí se z výstupu součtového obvodu SO přivádí do napěťového zesilovače NZ, který napěťový průběh invertuje a zesílí. Výstupní napětí z napěťového zesilovače NZ se porovnává v komparátoru K s výstupním napětím generátoru pily GP obr. 2c. Dojde-li k rovnosti amplitud obou průběhů, potom výstup komparátoru K uvede klopný obvod KO do výchozího stavu obr. 2d a spínací tranzistor měniče M přejde do nevodivého stavu. Klesne-li výstupní napětí na výstupní svorce B, tak klesne napětí i na prvním vstupu součtového obvodu SO a vzroste napětí na výstupu napěťového zesilovače NZ. K rovnosti obou srovnávaných signálů v komparátoru K dojde nárůstem amplitudy primárního proudu měniče M. Tímto způsobem dochází vlivem proměnného zatížení k modulaci doby sepnutí spínacího tranzistoru měniče M. Komparací výstupního napětí napěťového zesilovače NZ s pilovitým průběhem napětí se podstatně zvýší imunita šířkové modulace na čárkovane naznačený skutečný průběh primárního proudu obr. 2c. Proudová špička vznikající při sepnutí spínacího tranzistoru měniče M tak neovlivní správnou činnost řízení měniče M. U dvojčinných měničů se přivádí výstupní napětí z klopného obvodu KO do logického obvodu LQ. Zde se vydělením dvěma rozdělí do dvou výstupů nutných k řízení dvojčinných měničů.

Zapojení bylo odzkoušeno na postaveném impulzním stabilizátoru napětí s těmito parametry: Vstupní napětí 220 V, výstupní napětí 32 V, výstupní proud 8 A.

Místo výkonových tranzistorů MOS byly v měniči M použity spínací bipolární vysokonapěťové tranzistory SU 160 a upraven budicí obvod BO. Zapojení impulzního stabilizátoru podle vynálezu je možno použít k napájení nejrozličnějších zařízení například v automatizační, sdělovací, měřicí a jiné technice.

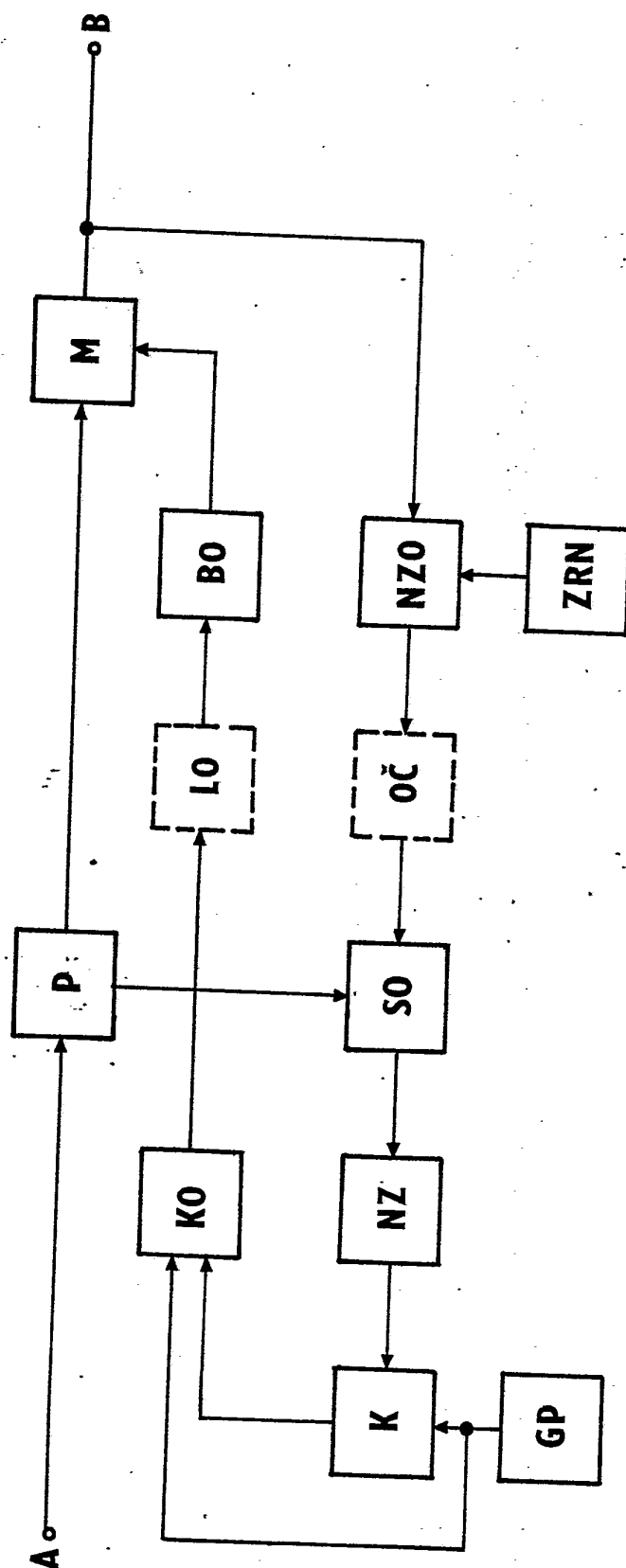
P Ř E D M Ě T V Y N Á L E Z U

1. Zapojení impulzního stabilizátoru s proudově závislým řízením, kde mezi vstupní svorku a měnič je zapojen napěťový převodník, výstupní svorka je spojena s napěťovým zesilovačem odchylky, budicí obvod měniče je spojen s výstupem klopného obvodu, jehož druhý vstup je spojen s výstupem komparátoru a kde výstup generátoru pily je spojen s 2. vstupem komparátoru, vyznačující se tím, že výstup napěťového zesilovače odchylky (NZO) je spojen s prvním vstupem součtového členu (SO), jehož druhý vstup je spojen s napěťovým výstupem převodníku (P), výstup součtového členu (SO) je spojen se vstupem napěťového zesilovače (NZ), jehož výstup je spojen s prvním vstupem komparátoru (K), výstup generátoru pily (GP) je spojen s prvním vstupem klopného obvodu (KO).

2. Zapojení impulzního stabilizátoru podle bodu 1, vyznačující se tím, že první vstup součtového členu (SO) je s výstupem napěťového zesilovače odchylky (NZO) spojen oddělovacím členem (OČ).

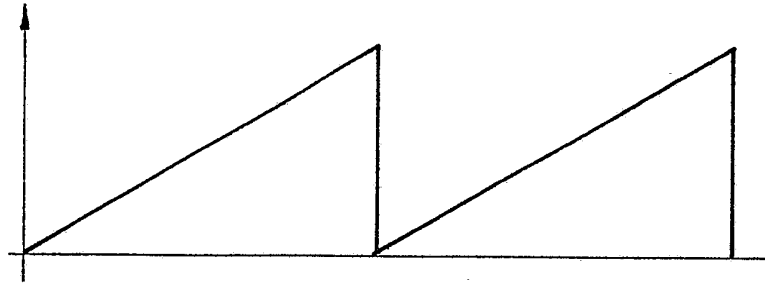
3. Zapojení impulzního stabilizátoru podle bodů 1 a 2, vyznačující se tím, že měnič (M) je jednočinný propustný.
4. Zapojení impulzního stabilizátoru podle bodů 1 a 2, vyznačující se tím, že měnič (M) je blokující.
5. Zapojení impulzního stabilizátoru podle bodů 1 a 2, vyznačující se tím, že měnič (M) je dvojčinný propustný a že výstup klopného obvodu (KO) je se vstupem budicího obvodu (BO) spojen logickým obvodem (LO).

3 výkresy

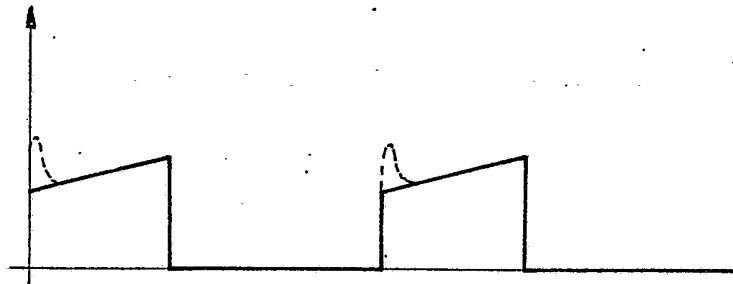


Obr. 1

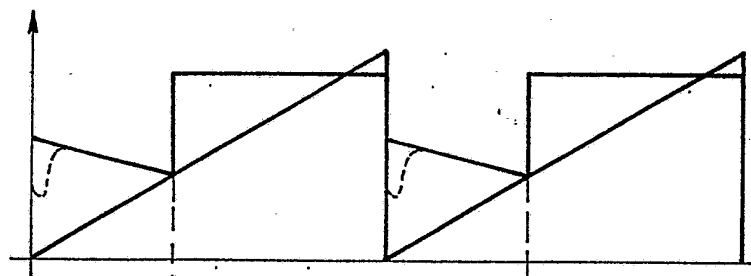
3a



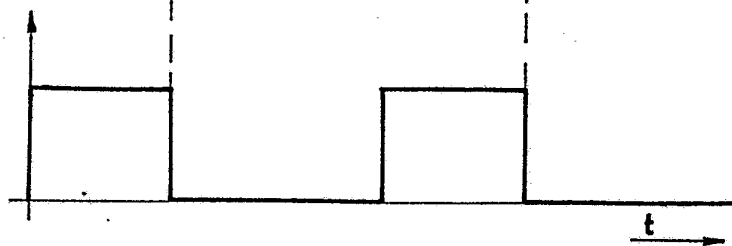
3b



3c



3d



0br. 2

