

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-100380

(P2005-100380A)

(43) 公開日 平成17年4月14日(2005.4.14)

(51) Int.Cl.⁷

G06K 19/07

B42D 15/10

G09F 9/00

F I

G06K 19/00

B42D 15/10

G09F 9/00

G09F 9/00

テーマコード (参考)

2C005

5B035

5G435

審査請求 未請求 請求項の数 13 O L (全 30 頁)

(21) 出願番号 特願2004-248690 (P2004-248690)

(22) 出願日 平成16年8月27日 (2004.8.27)

(31) 優先権主張番号 特願2003-305805 (P2003-305805)

(32) 優先日 平成15年8月29日 (2003.8.29)

(33) 優先権主張国 日本国 (JP)

(71) 出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 山崎 舜平

神奈川県厚木市長谷398番地 株式会社

半導体エネルギー研究所内

Fターム(参考) 2C005 MA02 MA18 MB01 MB02 MB08

MB10 NA03 NA08 NA09 NA36

NB01 NB34 PA03 PA18 PA21

PA27 PA32 QB01 RA03 RA15

5B035 AA04 AA14 BA05 BB09 CA06

CA23 CA27

5G435 AA17 AA18 BB05 BB12 CC09

EE32 EE37 EE41 EE42 EE49

GG21 HH18 LL07

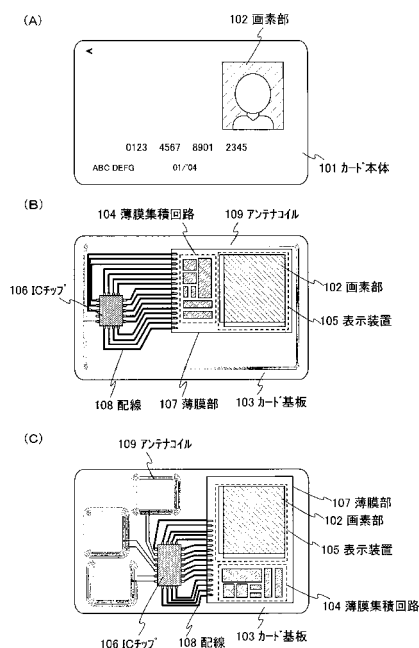
(54) 【発明の名称】 ICカード

(57) 【要約】

【課題】 ICチップのサイズを増やすことなく高機能化を実現することができ、なおかつ低コスト化を実現することができるICカードの提供を課題とする。

【解決手段】 第1の単結晶集積回路と、第2の集積回路と、表示装置とを有し、第2の集積回路と、表示装置は、薄膜の半導体膜を用いてプラスチック基板上に形成されており、第1の単結晶集積回路は、第2の集積回路と電気的に接続されるようにプラスチック基板に実装されていることを特徴とするICカード。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

第 1 の単結晶集積回路と、第 2 の集積回路と、表示装置とを有し、
前記第 2 の集積回路と、前記表示装置は、薄膜の半導体膜を用いてプラスチック基板上に形成されており、

前記第 1 の単結晶集積回路は、前記第 2 の集積回路と電氣的に接続されるように前記プラスチック基板に実装されていることを特徴とする IC カード。

【請求項 2】

第 1 の単結晶集積回路と、第 2 の集積回路と、表示装置とを有し、
前記第 2 の集積回路と、前記表示装置は、薄膜の半導体膜を用いてプラスチック基板上に形成されており、

前記第 1 の単結晶集積回路は、前記第 2 の集積回路と電氣的に接続されるように前記プラスチック基板に実装されており、

前記第 1 の単結晶集積回路はアナログ回路または高周波回路を含んでおり、

前記第 2 の集積回路はデジタル回路を含んでいることを特徴とする IC カード。

【請求項 3】

第 1 の単結晶集積回路と、第 2 の集積回路と、表示装置とを有し、
前記第 2 の集積回路と、前記表示装置は、薄膜の半導体膜を用いてプラスチック基板上に形成されており、

前記第 1 の単結晶集積回路は、前記第 2 の集積回路と電氣的に接続されるように前記プラスチック基板に実装されており、

前記第 2 の集積回路によって前記表示装置の駆動が制御されていることを特徴とする IC カード。

【請求項 4】

第 1 の単結晶集積回路と、第 2 の集積回路と、表示装置とを有し、
前記第 2 の集積回路と、前記表示装置は、薄膜の半導体膜を用いてプラスチック基板上に形成されており、

前記第 1 の単結晶集積回路は、前記第 2 の集積回路と電氣的に接続されるように前記プラスチック基板に実装されており、

前記第 1 の単結晶集積回路はアナログ回路または高周波回路を含んでおり、

前記第 2 の集積回路によって前記表示装置の駆動が制御されていることを特徴とする IC カード。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか 1 項において、

前記第 2 の集積回路及び前記表示装置に用いられている半導体素子は、多結晶半導体膜を用いて形成されていることを特徴とする IC カード。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか 1 項において、前記表示装置はアクティブマトリクス型であることを特徴とする IC カード。

【請求項 7】

請求項 1 乃至請求項 6 のいずれか 1 項において、前記表示装置は液晶表示装置であることを特徴とする IC カード。

【請求項 8】

請求項 1 乃至請求項 6 のいずれか 1 項において、前記表示装置は発光装置であることを特徴とする IC カード。

【請求項 9】

第 1 の単結晶集積回路と、第 2 の集積回路とを有し、

前記第 2 の集積回路は、薄膜の半導体膜を用いてプラスチック基板上に形成されており、

前記第 1 の単結晶集積回路は、前記第 2 の集積回路と電氣的に接続されるように前記プ

10

20

30

40

50

ラスチック基板に実装されていることを特徴とするＩＣカード。

【請求項１０】

請求項９において、

前記第２の集積回路に用いられている半導体素子は、多結晶半導体膜を用いて形成されていることを特徴とするＩＣカード。

【請求項１１】

請求項１乃至請求項１０のいずれか１項において、

前記第１の単結晶集積回路は、ＣＯＧ法を用いて、前記プラスチック基板に実装されていることを特徴とするＩＣカード。

【請求項１２】

請求項１乃至請求項１１のいずれか１項において、前記第２の集積回路の膜厚が１μｍ以上５μｍ以下であることを特徴とするＩＣカード。

【請求項１３】

請求項１乃至請求項１２のいずれか１項において、

膜厚が０．５ｍｍ以上１．５ｍｍ以下であることを特徴とするＩＣカード。

10

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、メモリやマイクロプロセッサ（ＣＰＵ）などの集積回路と、画像を表示することができる表示装置とを内蔵したＩＣカード（スマートカードともいう）に関する。

【背景技術】

【０００２】

磁気で記録するタイプの磁気カードは記録できるデータがわずか数十バイト程度であるのに対し、半導体のメモリが内蔵されている電子カード（ＩＣカード）は、記録できるデータが５ＫＢ程度、もしくはそれ以上が一般的であり、格段に大きい容量を確保することができる。その上、磁気カードのようにカード上に砂鉄をかける等の物理的方法によりデータが読み取られる恐れがなく、また記憶されているデータが改ざんされにくいというメリットがある。

30

【０００３】

なお、電子カードに代表されるカードには、身分証明書として機能するＩＤカード、プラスチックカードのような可撓性を有するセミハードカード等が含まれる。

【０００４】

そして近年、メモリに加えてＣＰＵなどの集積回路が搭載されることによってＩＣカードはさらに高機能化され、その用途はキャッシュカード、クレジットカード、プリペイドカード、診察券、学生証や社員証等の身分証明証、定期券、会員証など多岐に渡っている。高機能化の一例として、下記特許文献１には、単純な文字や数字などを表示できる表示装置と、数字を入力するためのキーボードとが搭載されたＩＣカードについて記載されている。

40

【特許文献１】特公平２－７１０５号公報

【０００５】

特許文献１に記載されているように、ＩＣカードに新たな機能を付加することで、新たな利用の仕方が可能になる。現在、ＩＣカードを用いた電子商取引、在宅勤務、遠隔医療、遠隔教育、行政サービスの電子化、高速道路の自動料金収受、映像配信サービス等の実用化が進められており、将来的にはより広範な分野においてＩＣカードが利用されると考えられている。

【発明の開示】

【発明が解決しようとする課題】

【０００６】

50

ところでＩＣカードに用いられる集積回路は、単結晶の半導体基板を用いたチップ（以下、ＩＣチップと呼ぶ）に形成され、ＩＣカードに実装されている。一般的にＩＣカードの厚さは０．７６ｍｍ程度であるのに対し、ＩＣチップは数百μｍの厚さを有しており、よってＩＣカードの曲げに対する強度をある程度維持するためには、自ずとＩＣチップのサイズに限界が生じる。そのため、回路規模やメモリ容量のより大きい集積回路をその限られたサイズのＩＣチップの中により多く搭載するのが困難になり、集積回路の更なる高機能化の妨げとなっている。

【０００７】

そして、ＩＣカードをより広い分野において普及させるには、ＩＣカードの低コスト化も重要な課題である。

【０００８】

またＩＣカードの利用が広がるにつれ、ＩＣカードの不正使用が無視できない大きな問題となっており、ＩＣカード使用の際における本人認証の確実性を如何に高めるかが、今後の課題である。不正使用の防止策の一つにＩＣカードへの顔写真の掲載がある。顔写真を掲載することで、ＡＴＭ等の無人の端末装置ではない限り、ＩＣカード使用の際に第三者が目視で本人の認証を行なうことが可能である。そして、至近距離で使用者の顔を撮影できるような防犯用の監視カメラを設置していない場合でも、不正使用の防止を効果的に行なうことができる。しかし、一般的に顔写真は印刷法によりＩＣカードに転写されており、偽造によって比較的容易にすり替えることができるという落とし穴がある。

【０００９】

そこで本発明は、ＩＣチップのサイズを増やすことなく高機能化を実現することができ、なおかつ低コスト化を実現することができるＩＣカードの提供を課題とする。さらに本発明では、上記課題に加え、顔写真のすり替えなどの偽造を防止することでセキュリティを確保することができ、なおかつ顔写真以外の画像を表示できるＩＣカードの提案を課題とする。

【課題を解決するための手段】

【００１０】

本発明では第１の集積回路が形成されたＩＣチップに加えて、薄膜の半導体膜で形成された第２の集積回路（薄膜集積回路）をＩＣカードに搭載する。具体的には、膜厚５００ｎｍ以下の薄膜の半導体膜を用いて、トータルの厚さ１μｍ以上５μｍ以下程度の薄膜集積回路を形成することができる。そして該薄膜集積回路を、支持体として機能するプラスチックの基板上に転写し、同じくプラスチックの基板上に実装されたＩＣチップと電氣的に接続する。

【００１１】

薄膜集積回路の転写は、耐熱性の高い基板と薄膜集積回路の間に金属酸化膜を設け、該金属酸化膜を結晶化により脆弱化して薄膜集積回路を基板から剥離し、薄膜集積回路をプラスチック基板に転写する方法、耐熱性の高い基板と薄膜集積回路の間に水素を含む非晶質珪素膜を設け、レーザ光の照射またはエッチングにより該非晶質珪素膜を除去することで基板から薄膜集積回路を剥離し、薄膜集積回路をプラスチック基板に転写する方法、薄膜集積回路が形成された耐熱性の高い基板を機械的に削除または溶液やガスによるエッチングで除去することで薄膜集積回路を基板から切り離し、薄膜集積回路をプラスチック基板に転写する方法等、様々な方法を用いることができる。

【００１２】

なおＩＣチップに形成される集積回路は、薄膜集積回路に比べてより高周波数で動作させることができ、なおかつ半導体素子の特性のばらつきが小さい。よって、高い周波数での動作が要求される高周波回路（ＲＦ）回路や、半導体素子の特性のばらつきに影響を受けやすいアナログ回路などはＩＣチップに形成し、アナログ回路ほど半導体素子の特性のばらつきによる影響を受けにくいデジタル回路や、薄膜の半導体素子でも十分に動作が可能な、動作周波数の低い回路などは、薄膜集積回路としてＩＣカードに搭載するのが望ましい。また、より大容量のメモリが必要である場合はメモリをＩＣチップに形成し、メモ

10

20

30

40

50

りの容量を抑えることができるならばメモリを薄膜集積回路として形成しても良い。上述したように、その回路の特徴に合わせて、ＩＣチップとして搭載する回路と、薄膜集積回路として搭載する回路とを作り分けることで、集積回路全体の歩留まりを高め、コストを抑えることができる。そして、ＩＣチップのサイズを抑えつつ、ＩＣカードの高機能化を実現することができる。

【００１３】

さらに本発明では、ＩＣカード内に収まるような薄さの表示装置を、ＩＣカード内に搭載する。そして該表示装置に用いられる半導体素子は、薄膜集積回路と共に形成し、プラスチック基板に転写する。表示装置の表示素子は、転写した後に作製しても良いが、転写する前に作製しても良い。転写した後に表示素子を作製する場合、例えば液晶表示装置だと、半導体素子の一つであるＴＦＴに電氣的に接続された液晶セルの画素電極や、該画素電極を覆っている配向膜を作製してから転写し、その後、別途作製しておいた対向基板を貼り合わせて液晶を注入し表示装置を完成させるようにする。

10

【００１４】

なお表示装置は、例えば液晶表示装置、有機発光素子に代表される発光素子を各画素に備えた発光装置、ＤＭＤ（Digital Micromirror Device）、電子ディスプレイ等を用いることができる。

【００１５】

また、別途作製された薄膜集積回路を貼り合わせ、薄膜集積回路を積層して回路規模やメモリの容量を大きくするようにしても良い。薄膜集積回路は半導体基板で作製したＩＣチップに比べて飛躍的に薄いので、複数の薄膜集積回路を積層させてもＩＣカードの機械的強度をある程度維持することができる。積層した薄膜集積回路どうしの接続は、フリップチップ法、ＴＡＢ（Tape Automated Bonding）法、ワイヤボンディング法などの、公知の接続方法を用いることができる。

20

【００１６】

なお、ＩＣチップの形態はベアチップとして直接実装する形態に限定されず、インターポザ上に転写してパッケージングしてから実装する形態も取り得る。パッケージは、ＣＳＰ（Chip Size Package）、ＭＣＰ（Multi Chip Package）のみならず、ＤＩＰ（Dual In-line Package）、ＱＦＰ（Quad Flat Package）、ＳＯＰ（Small Outline Package）などのあらゆる公知の形態が可能である。

30

【発明の効果】

【００１７】

本発明では、ＩＣチップに加え、トータルの厚さ５μm、より望ましくは２μm程度の薄膜集積回路をＩＣカードに搭載するので、ＩＣチップのサイズを抑えつつ、集積回路全体の回路規模やメモリ容量をより大きくすることができ、ＩＣカードの高機能化を実現することができる。また表示装置の厚さを０．５mm程度、より望ましくは０．３mm程度とすることができる。よって、表示装置を厚さ０．５mm以上１．５mm以下のＩＣカードに搭載することが可能である。また、別途作製された薄膜集積回路とＩＣチップとを組み合わせて、１つの大規模な集積回路を形成するので、１つの基板上に同時に集積回路を形成する場合に比べて、歩留りを高めることができる。

40

【発明を実施するための最良の形態】

【００１８】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。

【００１９】

図１（Ａ）に、本発明のＩＣカードの一形態を示す。図１（Ａ）に示すＩＣカードは、非接触で端末装置のリードライタとデータの送受信を行なう非接触型である。１０１はカ

50

ード本体であり、１０２はカード本体１０１に搭載されている表示装置の画素部に相当する。

【００２０】

図１（Ｂ）に、図１（Ａ）に示したカード本体１０１に含まれるカード基板１０３の構成を示す。カード基板１０３には、薄膜の半導体膜で形成された薄膜集積回路１０４と、表示装置１０５とが貼り合わされている。薄膜集積回路１０４と表示装置１０５は共に別途用意された基板上において形成された後、カード基板１０３上に転写されたものである。本明細書では、薄膜集積回路１０４と表示装置１０５とを含む、薄膜の半導体膜を用いて形成され、なおかつ形成後にカード基板に転写される部分を、薄膜部１０７と呼ぶ。

【００２１】

またカード基板１０３には単結晶の半導体基板を用いたＩＣチップ１０６が実装されており、該ＩＣチップ１０６には集積回路が形成されている。ＩＣチップ１０６の実装の仕方は、特に限定されるものではなく、公知のＣＯＧ方法やワイヤボンディング方法、或いはＴＡＢ方法などを用いることができる。なお本明細書では、薄膜集積回路と区別するために、ＩＣチップに形成されている第１の集積回路を単結晶集積回路と呼ぶ。ＩＣチップ１０６は、薄膜部１０７と、カード基板１０３に形成された配線１０８を介して電氣的に接続されている。

【００２２】

またカード基板１０３上には、ＩＣチップ１０６と電氣的に接続されたアンテナコイル１０９が形成されている。アンテナコイル１０９により、端末装置との間のデータの送受信を、電磁誘導を用いて非接触で行なうことができるので、非接触型のＩＣカードは接触型に比べてＩＣカードが物理的な磨耗による損傷を受けにくい。さらに非接触型のＩＣカードは、非接触にて情報の管理を行なうタグ（無線タグ）としても用いることができる。非接触型のＩＣカードは、同じく非接触で情報の読み取りができるバーコードに比べて、管理可能な情報量が飛躍的に高い。また情報を読み取ることができる端末装置との間の距離を、バーコードを用いた場合に比べて長くすることができる。

【００２３】

なお図１（Ｂ）では、アンテナコイル１０９をカード基板１０３上に形成した例を示しているが、別途作製しておいたアンテナコイルをカード基板１０３に実装するようにしても良い。例えば銅線などをコイル状に巻き、１００μｍ程度の厚さを有する２枚のプラスチックフィルムの間に該銅線を挟んでプレスしたものを、アンテナコイルとして用いることができる。また、薄膜集積回路の中に、アンテナコイルを作りこんでおいても良い。

【００２４】

また図１（Ｂ）では、１つのＩＣカードにアンテナコイル１０９が１つだけ用いられているが、図１（Ｃ）に示すようにアンテナコイル１０９が複数用いられていても良い。

【００２５】

なお、図１では表示装置を搭載したＩＣカードの形態を示しているが、本発明はこの構成に限定されない。本発明のＩＣカードは、必ずしも表示装置を設ける必要はない。ただし、表示装置を設けることで、顔写真のデータを表示装置において表示させることができ、印刷法を用いた場合に比べて顔写真のすり替えを困難にすることができる。また顔写真以外の情報を表示することができ、ＩＣカードの高機能化を実現することができる。

【００２６】

なお薄膜部１０７の転写は、耐熱性の高い基板と薄膜部１０７の間に金属酸化膜を設け、該金属酸化膜を結晶化により脆弱化して薄膜部１０７を基板から剥離し、薄膜部１０７をカード基板１０３に転写する方法、耐熱性の高い基板と薄膜部１０７の間に水素を含む非晶質珪素膜を設け、レーザ光の照射またはエッチングにより該非晶質珪素膜を除去することで基板と薄膜部１０７とを剥離し、薄膜部１０７をカード基板１０３に転写する方法、薄膜部１０７が形成された耐熱性の高い基板を機械的に削除または溶液やガスによるエッチングで除去することで薄膜部１０７を基板から切り離し、薄膜部１０７をカード基板１０３に転写する方法等、様々な方法を用いることができる。

10

20

30

40

50

【 0 0 2 7 】

なおカード基板 1 0 3 には、可撓性を有するプラスチック基板を用いることができる。プラスチック基板としては、極性基のついたノルボルネン樹脂からなるARTON：JSR製を用いることができる。また、ポリエチレンテレフタレート（PET）、ポリエーテルスルホン（PES）、ポリエチレンナフタレート（PEN）、ポリカーボネート（PC）、ナイロン、ポリエーテルエーテルケトン（PEEK）、ポリスルホン（PSF）、ポリエーテルイミド（PEI）、ポリアリレート（PAR）、ポリブチレンテレフタレート（PBT）、ポリイミドなどのプラスチック基板を用いることができる。

【 0 0 2 8 】

半導体素子の作製工程における加熱処理の温度に対し、プラスチックの基板は耐性が低く用いることが難しい。しかし本発明では、加熱処理を含む作製工程は温度に対する耐性が比較的高いガラス基板やシリコンウェハ等を用い、該作製工程が終了してから半導体素子をプラスチックでできたカード基板上に転写することができるので、ガラス基板などに比べて厚さの薄いプラスチック基板上に薄膜集積回路や表示装置を形成する。 10

【 0 0 2 9 】

例えば、金属酸化膜を用いた転写は、以下の手法に従って行なうことができる。

【 0 0 3 0 】

まず半導体素子の作製工程における熱処理に、耐え得るような耐熱性を有する第 1 の基板を用意する。そして該第 1 の基板上に金属膜を成膜し、該金属膜の表面を酸化することで数 nm の極薄い金属酸化膜を成膜する。次に該金属酸化膜上に絶縁膜、半導体膜を順に積層するように成膜する。絶縁膜は単層であっても、複数の膜を積層したものであっても良い。例えば窒化珪素、窒化酸化珪素、酸化珪素などを用いることができる。そして成膜された半導体膜を用いて、薄膜集積回路または表示装置に用いられる半導体素子を作製する。 20

【 0 0 3 1 】

半導体素子を形成したら、該半導体素子を覆うように第 2 の基板を貼り合わせ、第 1 の基板と第 2 の基板の間に半導体素子が挟まれた状態を作る。なお、薄膜集積回路と並行して表示装置を形成する場合は、表示素子を完成させる前または後に、第 2 の基板を貼り合わせる。表示素子を完成させる前に第 2 の基板を貼り合わせる場合、例えば表示素子として液晶セルを用いるときは、半導体素子の一つである薄膜トランジスタ（TFT）に電氣的に接続された液晶セルの画素電極や、該画素電極を覆っている配向膜を作製した後、対向電極が形成された対向基板を貼り合わせる前に行なう。 30

【 0 0 3 2 】

そして第 1 の基板の半導体素子が形成されている側とは反対の側に、第 1 の基板の剛性を補強するために第 3 の基板を貼り合わせる。第 2 の基板よりも第 1 の基板の剛性が高いほうが、第 1 の基板を引き剥がす際に、半導体素子に損傷が与えられにくくスムーズに剥がすことができる。ただし第 3 の基板は、後に第 1 の基板を半導体素子から引き剥がす際に、第 1 の基板の剛性が十分であれば、必ずしも貼り合わせる必要はない。

【 0 0 3 3 】

次に、加熱処理等を施すことで金属酸化膜を結晶化し、金属酸化膜の脆性を高め、第 1 の基板を半導体素子から剥離しやすくする。そして第 1 の基板を第 3 の基板と共に、半導体素子から引き剥がす。なお、金属酸化膜を結晶化するための加熱処理は、第 3 の基板を貼り合わせる前であってもよいし、第 2 の基板を貼り合わせる前であってもよい。或いは、半導体素子を形成する工程において行なわれる熱処理が、この金属酸化膜の結晶化の工程を兼ねていても良い。 40

【 0 0 3 4 】

そして第 1 の基板を第 3 の基板と共に、半導体素子から引き剥がす。この引き剥がしによって、金属膜と金属酸化膜の間で分離する部分と、絶縁膜と金属酸化膜の間で分離する部分と、金属酸化膜自体が双方に分離する部分とが生じる。いずれにしる、半導体素子は第 2 の基板側に貼り付くように、第 1 の基板から引き剥がされる。 50

【 0 0 3 5 】

次に、第 1 の基板が剥離されることで、第 2 の基板側に貼り付いた状態の半導体素子を、カード基板に接着剤等で貼り合わせる。そして、第 2 の基板を剥離し、半導体素子がカード基板に転写する。この転写の際に、カード基板上に形成された配線と、半導体素子で形成される薄膜集積回路とを電氣的に接続するようにしても良い。

【 0 0 3 6 】

そして薄膜集積回路を積層する場合は、別途用意した基板上に、次層の薄膜集積回路を形成し、既に転写されている薄膜集積回路に重ねるように、再び転写する。このように転写を繰り返すことで、薄膜集積回路をカード基板上に積層することができる。このとき、各薄膜集積回路間に樹脂等で層間絶縁膜を形成しても良い。また転写の際に用いる接着剤を層間絶縁膜の代わりに用いても良い。

10

【 0 0 3 7 】

なお、薄膜集積回路と表示装置とを同時に転写しても良いし、別々に転写するようにしても良い。

【 0 0 3 8 】

次に図 2 (A) に、本発明の IC カードの一形態を示す。図 2 (A) に示す IC カードは、IC カードに設けられた接続端子と端末装置のリードライタとを電氣的に接続し、データの送受信を行なう接触型である。

【 0 0 3 9 】

2 0 1 はカード本体であり、2 0 2 はカード本体 2 0 1 に搭載されている表示装置の画素部、2 0 3 は同じくカード本体 2 0 1 に搭載されている薄膜集積回路の接続端子に相当する。接続端子 2 0 3 は、端末装置に備えられたリードライタと直接接続し、端末装置と IC カードとの間の送受信を行なうための端子である。

20

【 0 0 4 0 】

図 2 (B) に、図 2 (A) に示したカード本体 2 0 1 に含まれるカード基板 2 0 4 の構成を示す。図 1 (B) と同様に、カード基板 2 0 4 には、薄膜の半導体膜で形成された薄膜集積回路 2 0 5 と、表示装置 2 0 6 とが貼り合わされている。薄膜集積回路 2 0 5 と表示装置 2 0 6 は共に別途用意された基板上において形成された後、カード基板 2 0 4 上に転写されたものである。本明細書では、薄膜集積回路 2 0 5 と表示装置 2 0 6 とが薄膜部 2 0 7 に相当する。薄膜部 2 0 7 の転写の方法は、図 1 の場合と同様である。

30

【 0 0 4 1 】

図 2 (C) に、図 2 (A)、図 2 (B) に示した接続端子 2 0 3 の拡大図を示す。また、図 2 (D) に、接続端子 2 0 3 が形成されているプリント配線基板 2 0 8 の、図 2 (C) に示した面の裏面の拡大図を示す。接続端子 2 0 3 は、プリント配線基板 2 0 8 上に形成されており、プリント配線基板 2 0 8 に形成されたコンタクトホール 2 0 9 を介して、プリント配線基板 2 0 8 の裏面に形成された端子 2 1 0 と電氣的に接続されている。図 2 (C) では、接続端子 2 0 3 が 8 つ設けられている例を示しており、無論接続端子の数はこれに限定されない。

【 0 0 4 2 】

またプリント配線基板 2 0 8 の、接続端子 2 0 3 が形成されている面の裏面に、単結晶集積回路が形成された IC チップ 2 1 1 が設けられている。IC チップ 2 1 1 は端子 2 1 0 と電氣的に接続されている。また、プリント配線基板 2 0 8 の、接続端子 2 0 3 が形成されている面の裏面には、IC チップ 2 1 1 と、薄膜集積回路との電氣的な接続を行なうための端子 2 1 2 が形成されている。

40

【 0 0 4 3 】

なお図 2 (D) では、IC チップ 2 1 1 と端子 2 1 0 と 2 1 2 とを、ワイヤボンディング法を用いて接続する形態を示しているが、本発明はこれに限定されない。ワイヤボンディング法に限らず、溶剤ボールを用いたフリップチップ法で接続しても良いし、その他の方法を用いて接続されていても良い。

【 0 0 4 4 】

50

そして、図 2 (B) に示すようにプリント配線基板 2 0 8 の裏面をカード基板 2 0 4 に貼り合わせることで、端子 2 1 2 とカード基板 2 0 4 に形成された配線 2 1 3 とを接続させることができる。ＩＣチップ 2 1 1 は、配線 2 1 3 を介して薄膜部 2 0 7 と電氣的に接続される。

【 0 0 4 5 】

図 2 (E) に、プリント配線基板 2 0 8 の裏面をカード基板 2 0 4 に貼り合わせている様子を、断面図で示す。図 2 (E) に示すように、接続端子 2 0 3 と端子 2 1 0 はコンタクトホール 2 0 9 を介して電氣的に接続されている。またＩＣチップ 2 1 1 は、端子 2 1 0、2 1 2 と電氣的に接続されている。そして、ＩＣチップ 2 1 1 と、端子 2 1 0 とを覆うように樹脂等を含むモールド 2 1 4 が形成されている。端子 2 1 2 は完全にモールド 2 1 4 で覆わずに、少なくとも一部がモールド 2 1 4 から露出している状態にする。そして、端子 2 1 2 と配線 2 1 3 とを異方性の導電性樹脂 2 1 5 で電氣的に接続する。

10

【 0 0 4 6 】

なお接触型の場合、端末装置との間のデータの送受信を、端末装置のリーダライタと接続端子との間の電氣的接点を介して行なうことができるので、非接触型に比べてＩＣカードへの電力の供給が安定しており、途中で通信に支障が生じる危険性が低い。

【 0 0 4 7 】

なお本発明では、ＩＣチップと薄膜集積回路との間の電氣的な接続は、図 1、図 2 において示した形態に限定されない。例えば、カード基板上に形成された配線を介すのではなく、ＩＣチップの端子と薄膜集積回路の端子とを異方性の導電性樹脂やハンダなどで直接接続するようにしても良い。

20

【 0 0 4 8 】

また図 1、図 2 において、薄膜集積回路と、カード基板に形成された配線との間の接続は、ワイヤボンディング法、ソルダボールを用いたフリップチップ法で接続しても良いし、異方性の導電性樹脂やハンダなどで直接接続しても良いし、その他の方法を用いて接続しても良い。

【 0 0 4 9 】

図 3 (A) に、薄膜集積回路 3 0 1 とカード基板 3 0 3 上に形成された配線 3 0 2 との間の接続部における断面図を示す。図 3 (A) では、薄膜集積回路 3 0 1 が接着層 3 0 6 によりカード基板 3 0 3 に貼り合わされている。そして、薄膜集積回路 3 0 1 における信号または電源電圧の出入力を行なうための端子 3 0 4 が、カード基板 3 0 3 上に形成された配線 3 0 2 と、異方性導電樹脂 3 0 5 を介して接続されている。

30

【 0 0 5 0 】

図 3 (B) に、薄膜集積回路 3 1 1 とカード基板 3 1 3 上に形成された配線 3 1 2 との間の接続部における断面図を示す。図 3 (B) では、薄膜集積回路 3 1 1 が接着層 3 1 6 によりカード基板 3 1 3 に貼り合わされている。そして、薄膜集積回路 3 1 1 における信号または電源電圧の出入力を行なうための端子 3 1 4 が、カード基板 3 1 3 上に形成された配線 3 1 2 と、ワイヤ 3 1 5 を介して接続されている。

【 0 0 5 1 】

なお図 3 (A) の場合は、端子 3 0 4 がカード基板 3 0 3 側に向くように薄膜集積回路 3 0 1 が貼り合わされている。また図 3 (B) の場合は、端子 3 1 4 がカード基板 3 1 3 に対して反対側に向くように薄膜集積回路 3 1 1 が貼り合わされている。よって、表示装置を薄膜集積回路と共にカード基板に転写する場合、最終的に表示素子が形成される側、もしくは表示素子が形成されている側が、カード基板に対して反対の側に向くようにする必要があるので、該表示素子の向きに合わせて端子の向きを決める。薄膜集積回路と表示装置を別々に転写する場合は、表示素子の向きによって端子の向きが制限されることはないというメリットを有する。

40

【 0 0 5 2 】

次に、非接触型のＩＣカードにおける、ＩＣチップと薄膜集積回路の機能的な構成の一形態について説明する。図 4 に、非接触型のＩＣカードのブロック図を示す。

50

【 0 0 5 3 】

4 0 0 は入力用アンテナコイルであり、4 0 1 は出力用アンテナコイルである。また 4 0 2 は入力用インターフェースであり、4 0 3 は出力用インターフェースである。なお各種アンテナコイルの数は、図 4 に示した数に限定されない。入力用アンテナコイル 4 0 0 によって、端末装置から入力された交流の電源電圧や各種信号は、入力用インターフェース 4 0 2 において復調されたり直流化されたりした後、C P U 4 0 4、R O M 4 0 5、R A M 4 0 6、E E P R O M 4 0 7、コプロセッサ 4 0 8、コントローラ 4 0 9 などの各種回路に供給される。そして上記各種回路において処理または生成された信号は、出力用インターフェース 4 0 3 において変調され、出力用アンテナコイル 4 0 1 によって端末装置に送られる。

10

【 0 0 5 4 】

なお、図 4 に示す各種回路は本発明の一形態を示したのに過ぎず、I C カードに搭載される各種回路は上記回路に限定されない。

【 0 0 5 5 】

図 4 では、C P U 4 0 4 によって、I C カードの全ての処理が制御されており、R O M 4 0 5 には、C P U 4 0 4 において用いられる各種プログラムが記憶されている。コプロセッサ 4 0 8 は、メインとなる C P U 4 0 4 の働きを助ける副プロセッサであり、R A M 4 0 6 は端末装置との間の通信時のバッファとして機能する他、データ処理時の作業エリアとしても用いられる。そして E E P R O M 4 0 7 は、信号として入力されたデータを定められたアドレスに記憶する。

20

【 0 0 5 6 】

なお、顔写真などの画像データを、書き換え可能な状態で記憶させるならば E E P R O M 4 0 7 に記憶し、書き換えが不可能な状態で記憶させるならば R O M 4 0 5 に記憶する。また別途画像データの記憶用のメモリを用意しておいても良い。

【 0 0 5 7 】

コントローラ 4 0 9 は、画像データを含む信号に表示装置 4 1 0 の仕様に合わせてデータ処理を施し、ビデオ信号として表示装置 4 1 0 に供給する。またコントローラ 4 0 9 は、入力用インターフェース 4 0 2 から入力された電源電圧や各種信号をもとに、H s y n c 信号、V s y n c 信号、クロック信号 C L K、交流電圧 (A C C o n t) 等を生成し、表示装置 4 1 0 に供給する。

30

【 0 0 5 8 】

表示装置 4 1 0 には、表示素子が各画素に設けられた画素部 4 1 1 と、前記画素部 4 1 1 に設けられた画素を選択する走査線駆動回路 4 1 2 と、選択された画素にビデオ信号を供給する信号線駆動回路 4 1 3 とが設けられている。なお、4 2 7 は薄膜部であり、薄膜集積回路 4 2 6 及び表示装置 4 1 0 を含んでいる。

【 0 0 5 9 】

図 5 (A) に、入力用インターフェース 4 0 2 のより詳しい構成を示す。図 5 (A) に示す入力用インターフェース 4 0 2 は、整流回路 4 2 0 と、復調回路 4 2 1 とが設けられている。入力用アンテナコイル 4 0 0 から入力された交流の電源電圧は、整流回路 4 2 0 において整流化され、直流の電源電圧として上記各種回路に供給される。また、入力用アンテナコイル 4 0 0 から入力された交流の各種信号は、復調回路 4 2 1 において復調される。そして復調されることで波形整形された各種信号は、各種回路に供給される。

40

【 0 0 6 0 】

図 5 (B) に出力用インターフェース 4 0 3 のより詳しい構成を示す。図 5 (B) に示す出力用インターフェース 4 0 3 は、変調回路 4 2 3 と、アンプ 4 2 4 とが設けられている。各種回路から出力用インターフェース 4 0 3 に入力された各種信号は、変調回路 4 2 3 において変調され、アンプ 4 2 4 において増幅または緩衝増幅された後、出力用アンテナコイル 4 0 1 から端末装置に送られる。

【 0 0 6 1 】

なお図 4 では、非接触型としてアンテナコイルを用いた例を示したが、非接触型の I C

50

カードはこれに限定されず、発光素子や光センサ等を用いて光でデータの送受信を行なうようにしても良い。

【 0 0 6 2 】

なおＩＣチップに形成される集積回路は、薄膜集積回路に比べてより高周波数で動作させることができ、なおかつ半導体素子の特性のばらつきが小さい。よって、高い周波数での動作が要求される高周波（ＲＦ）回路や、半導体素子の特性のばらつきに影響を受けやすいアナログ回路などはＩＣチップに形成し、アナログ回路ほど半導体素子の特性のばらつきによる影響を受けにくいデジタル回路や、薄膜の半導体素子でも十分に動作が可能な、動作周波数の低い回路などは、薄膜集積回路としてＩＣカードに搭載するのが望ましい。

10

【 0 0 6 3 】

例えば図４では、整流回路４２０、復調回路４２１、変調回路４２３（図示しない）などのアナログ回路を含む入力用インターフェース４０２及び出力用インターフェース４０３を、ＩＣチップ４２５に形成する。また、ＣＰＵ４０４、ＲＯＭ４０５、ＲＡＭ４０６、ＥＥＰＲＯＭ４０７、コプロセッサ４０８、コントローラ４０９などの各種回路を、薄膜集積回路４２６で形成する。

【 0 0 6 4 】

なお、より大容量のメモリが必要である場合は、ＲＯＭ４０５、ＲＡＭ４０６、ＥＥＰＲＯＭ４０７のいずれか、または全てを、ＩＣチップ４２５で形成しても良い。

【 0 0 6 5 】

なお図４に示したＩＣチップ４２５と、薄膜集積回路４２６と、表示装置４１０の構成は一例であり、本発明はこの構成に限定されない。例えばＧＰＳなどの機能を有していても良い。表示装置４１０は画像を表示する機能を有していれば良く、アクティブ型であってもパッシブ型であっても良い。

20

【 0 0 6 6 】

次に、接触型のＩＣカードにおける、ＩＣチップと薄膜集積回路の機能的な構成の一形態について説明する。図６に、接触型のＩＣカードのブロック図を示す。

【 0 0 6 7 】

４３０は接続端子であり、４３１はインターフェースである。なお各種接続端子４３０の数は、図６に示した数に限定されない。接続端子４３０から入力された電源電圧や各種信号は、インターフェース４３１において緩衝増幅された後、ＣＰＵ４３４、ＲＯＭ４３５、ＲＡＭ４３６、ＥＥＰＲＯＭ４３７、コプロセッサ４３８、コントローラ４３９などの各種回路に供給される。そして上記各種回路において処理または生成された信号は、インターフェース４３１において緩衝増幅され、端末装置に送られる。表示装置４４０には、表示素子が各画素に設けられた画素部４４１と、前記画素部４４１に設けられた画素を選択する走査線駆動回路４４２と、選択された画素にビデオ信号を供給する信号線駆動回路４４３とが設けられている。また、４４７は薄膜部であり、薄膜集積回路４４６及び表示装置４４０を含んでいる。

30

【 0 0 6 8 】

なお、図６に示す各種回路は本発明の一形態を示したのに過ぎず、ＩＣカードに搭載される各種回路は上記回路に限定されない。

40

【 0 0 6 9 】

例えば図６では、インターフェース４３１をＩＣチップ４４５に形成する。また、ＣＰＵ４３４、ＲＯＭ４３５、ＲＡＭ４３６、ＥＥＰＲＯＭ４３７、コプロセッサ４３８、コントローラ４３９などの各種回路を、薄膜集積回路４４６で形成する。なお、より大容量のメモリが必要である場合は、ＲＯＭ４３５、ＲＡＭ４３６、ＥＥＰＲＯＭ４３７のいずれか、または全てを、ＩＣチップ４４５で形成しても良い。

【 0 0 7 0 】

なお図６に示したＩＣチップ４４５と、薄膜集積回路４４６と、表示装置４４０の構成は一例であり、本発明はこの構成に限定されない。例えばＧＰＳなどの機能を有していて

50

も良い。表示装置 440 は画像を表示する機能を有していれば良く、アクティブ型であってもパッシブ型であっても良い。

【0071】

上述したように、その回路の特徴に合わせて、ＩＣチップとして搭載する回路と、薄膜集積回路として搭載する回路とを作り分けることで、集積回路全体の歩留まりを高め、コストを抑えることができる。そして、ＩＣチップのサイズを抑えつつ、ＩＣカードの高機能化を実現することができる。

【0072】

なお図 4、図 6 では、端末装置のリーダライタから電源電圧が供給されている例について示したが、本発明はこれに限定されない。例えば図 7 に示すように、ＩＣカードに太陽電池 1502 が設けられていても良い。また、リチウム電池等の超薄型の電池を内蔵していても良い。

【0073】

次に、カード基板の形状について説明する。

【0074】

図 8 (A) に、非接触型のＩＣカードの、断面構造の一形態を示す。図 8 (A) において、801 はカード基板であり、凹部 803 が形成されている。ＩＣチップ 802 は凹部 803 において、カード基板 801 に実装されている。また 805 は薄膜部であり、薄膜集積回路 806 と、表示装置 807 とを含んでいる。薄膜集積回路 806 とＩＣチップ 802 は、カード基板 801 上に設けられた配線 808 によって電氣的に接続されている。

【0075】

そして、ＩＣチップ 802、薄膜集積回路 806、アンテナコイル 804 を間に挟んで、カード基板 801 と向かい合うようにカバー材 810 を接着剤 811 で貼り合わせる。なお図 8 (A) では、カバー材 810 の一部に開口部 812 を設け、該開口部 812 に表示装置 807 が位置するように、カバー材 810 を貼り合わせる。必ずしも本発明は、カバー材 810 の一部に開口部 812 を設ける必要はない。例えばカバー材 810 として、表示装置 807 と重なる部分に、光を透過させることができるような材料を用いても良い。

【0076】

804 はアンテナコイルである。図 8 (A) ではカード基板 801 上にアンテナコイル 804 を形成している例を示しているが、別途形成したアンテナコイルをカード基板 801 に実装するようにしても良い。また図 8 (A) ではアンテナコイル 804 が、カード基板 801 の凹部 803 以外の領域に設けられている例を示しているが、アンテナコイル 804 が凹部 803 に設けられていても良い。

【0077】

なお図 8 (A) に示すＩＣカードは、カード基板が、ＩＣチップを設けるための凹部を有する形態を示しているが、カバー材に凹部を設けても良い。図 8 (B) に、カバー材に凹部を設けた場合の、非接触型のＩＣカードの断面図を示す。

【0078】

図 8 (B) では、平坦なカード基板 819 上に、ＩＣチップ 821 と、薄膜部 815 が形成されている。薄膜部 815 は、薄膜集積回路 816 と表示装置 817 とを含んでいる。カード基板 819 とカバー材 814 は、ＩＣチップ 821 と薄膜部 815 とを間に挟んで貼り合わされている。カバー材 814 は、カード基板 819 側に凹部 820、818 とを有しており、凹部 820 はＩＣチップ 821 と、凹部 818 は表示装置 817 と重なっている。

【0079】

カバー材 814 は凹部 818 において、光を透過させることができるような材料を用いている。なお図 8 (B) においても図 8 (A) と同様に、カバー材 814 のうち表示装置 817 と重なる部分を切り貫いて、開口部を形成しても良い。

【0080】

10

20

30

40

50

なお図 8 (C) に、カバー材の表示装置と重なる部分に、開口部を設けた場合の、非接触型の IC カードの断面図を示す。

【 0 0 8 1 】

図 8 (C) では、平坦なカード基板 8 5 9 上に、IC チップ 8 6 1 と、薄膜部 8 5 5 とが形成されている。薄膜部 8 5 5 は、薄膜集積回路 8 5 6 と表示装置 8 5 7 とを含んでいる。カード基板 8 5 9 とカバー材 8 5 4 は、IC チップ 8 6 1 と薄膜部 8 5 5 とを間に挟んで貼り合わされている。カバー材 8 5 4 は、カード基板 8 5 9 側に凹部 8 6 0、8 6 2 と、開口部 8 5 8 とを有しており、凹部 8 6 0 は IC チップ 8 6 1 と、凹部 8 6 2 及び開口部 8 5 8 は表示装置 8 5 7 と重なっている。そして表示装置 8 5 7 の表示素子を覆っている基板は、凸部を有しており、該凸部が開口部 8 5 8 と噛み合うように重なっている。

10

【 0 0 8 2 】

なお図 8 (C) においても図 8 (B) と同様に、カバー材 8 5 4 として、表示装置 8 5 7 と重なる部分に光を透過させることができるような材料を用いても良い。

【 0 0 8 3 】

次に図 8 (D) に、接触型の IC カードの、断面構造の一形態を示す。図 8 (D) において、8 3 1 はカード基板であり、凹部 8 3 3 が形成されている。IC チップ 8 3 2 は凹部 8 3 3 において、カード基板 8 3 1 に実装されている。また 8 3 5 は薄膜部であり、薄膜集積回路 8 3 6 と、表示装置 8 3 7 とを含んでいる。薄膜集積回路 8 3 6 と IC チップ 8 3 2 は、カード基板 8 3 1 上に設けられた配線 8 3 8 によって電氣的に接続されている。

20

【 0 0 8 4 】

そして、薄膜集積回路 8 3 6 を間に挟んで、カード基板 8 3 1 と向かい合うようにカバー材 8 4 0 を接着剤 8 4 1 で貼り合わせる。なお図 8 (D) では、カバー材 8 4 0 の一部に開口部 8 4 2 を設け、該開口部 8 4 2 に IC チップ 8 3 2 が形成されたプリント配線基板 8 4 3 が位置するように、カバー材 8 4 0 を貼り合わせる。プリント配線基板 8 4 3 には、IC チップ 8 3 2 が形成されている側の反対側に、接続端子 8 4 4 が形成されている。そして、該接続端子 8 4 4 が開口部 8 4 2 において、IC カードの表面に露出している。

【 0 0 8 5 】

なお図 8 では、IC チップや薄膜集積回路が形成されたカード基板に、カバー材を貼り合わせて、IC カードを形成する形態について示したが、本発明の IC カードはこの形態に限定されない。例えば、カバー材を設けずに、カード基板を樹脂等で封止することで IC カードを形成しても良いし、カバー材を設けた状態で更にカード基板を樹脂等で封止することで IC カードを形成しても良い。

30

【 0 0 8 6 】

ただし樹脂で封止する場合、表示装置と重なる部分に光が透過するような材料を用いるか、表示装置と重なる部分は樹脂で封止せずに露出させるようにしても良い。また樹脂で封止する場合、接続端子は必ず IC カードの外部に露出させるようにする。

【 実施例 1 】

【 0 0 8 7 】

次に、薄膜集積回路及び表示装置の作製方法について述べる。なお本実施例では、半導体素子として T F T を例示するが、薄膜集積回路と表示装置に含まれる半導体素子はこれに限定されず、あらゆる回路素子を用いることができる。例えば、T F T の他に、記憶素子、ダイオード、光電変換素子、抵抗素子、コイル、容量素子、インダクタなどが代表的に挙げられる。

40

【 0 0 8 8 】

まず図 9 (A) に示すように、スパッタ法を用いて第 1 の基板 5 0 0 上に金属膜 5 0 1 を成膜する。ここでは金属膜 5 0 1 にタングステンを用い、膜厚を 1 0 n m ~ 2 0 0 n m、好ましくは 5 0 n m ~ 7 5 n m とする。なお本実施例では第 1 の基板 5 0 0 上に直接金属膜 5 0 1 を成膜するが、例えば酸化珪素、窒化珪素、窒化酸化珪素等の絶縁膜で第 1 の

50

基板 500 を覆ってから、金属膜 501 を成膜するようにしても良い。

【0089】

そして金属膜 501 の成膜後、大気に曝すことなく絶縁膜を構成する酸化物膜 502 を、積層するように成膜する。ここでは酸化物膜 502 として酸化珪素膜を膜厚 150 nm ~ 300 nm となるように成膜する。なお、スパッタ法を用いる場合、第 1 の基板 500 の端面にも成膜が施される。そのため、後の工程における剥離の際に、酸化物膜 502 が第 1 の基板 500 側に残ってしまうのを防ぐために、端面に成膜された金属膜 501 と酸化物膜 502 とを O_2 アッシングなどで選択的に除去することが好ましい。

【0090】

また酸化物膜 502 の成膜の際に、スパッタの前段階としてターゲットと基板との間をシャッターで遮断してプラズマを発生させる、プレスパッタを行なう。プレスパッタの条件は Ar と O_2 の流量をそれぞれ 10 sccm、30 sccm とし、第 1 の基板 500 の温度を 270 °C、成膜パワーを 3 kW の条件でプラズマが安定するまで行う。続いて、スパッタにより、金属膜 501 と酸化物膜 502 の間に極薄い数 nm (ここでは 3 nm) 程度の金属酸化膜 503 が形成される。金属酸化膜 503 は、金属膜 501 の表面が酸化することで形成される。よって本実施例では、金属酸化膜 503 は酸化タングステンで形成される。

【0091】

なお本実施例では、スパッタにより金属酸化膜 503 を形成しているが、本発明はこれに限定されない。例えば酸素、または酸素に Ar 等の不活性ガスを添加した雰囲気、プラズマにより意図的に金属膜 501 の表面を酸化し、金属酸化膜 503 を形成するようにしても良い。

【0092】

次に酸化物膜 502 を成膜した後、PCVD法を用いて下地膜 504 を成膜する。ここでは下地膜 504 として、酸化窒化珪素膜を膜厚 100 nm 程度となるように成膜する。そして下地膜 504 を成膜した後、大気に曝さずに半導体膜 505 を形成する。半導体膜 505 の膜厚は 25 ~ 100 nm (好ましくは 30 ~ 60 nm) とする。なお半導体膜 505 は、非晶質半導体であっても良いし、微結晶半導体 (セミアモルファス半導体) であっても良いし、多結晶半導体であっても良い。また半導体は珪素だけではなくシリコンゲルマニウムも用いることができる。シリコンゲルマニウムを用いる場合、ゲルマニウムの濃度は 0.01 ~ 4.5 atomic % 程度であることが好ましい。

【0093】

次に、半導体膜 505 を公知の技術により結晶化する。公知の結晶化方法としては、電熱炉を使用した熱結晶化方法、レーザ光を用いたレーザ結晶化法、赤外光を用いたランブアニール結晶化法がある。或いは特開平 7 - 130652 号公報で開示された技術に従って、触媒元素を用いる結晶化法を用いることもできる。

【0094】

本実施例ではレーザ結晶化により、半導体膜 505 を結晶化する。レーザ結晶化の前に、半導体膜のレーザに対する耐性を高めるために、500 °C、1 時間の熱アニールを半導体膜 505 に対して行なう。本実施例では、この加熱処理によって、金属酸化膜 503 の脆性が高められ、後の第 1 の基板 500 の剥離が行ない易くなる。結晶化により、金属酸化膜 503 が粒界において割れやすくなり、脆性を高めることができる。本実施例の場合、金属酸化膜 503 の結晶化は 420 °C ~ 550 °C、0.5 ~ 5 時間程度の加熱処理が望ましい。

【0095】

そして連続発振が可能な固体レーザを用い、基本波の第 2 高調波 ~ 第 4 高調波のレーザ光を照射することで、大粒径の結晶を得ることができる。例えば、代表的には、Nd : YVO₄ レーザ (基本波 1064 nm) の第 2 高調波 (532 nm) や第 3 高調波 (355 nm) を用いるのが望ましい。具体的には、連続発振の YVO₄ レーザから射出されたレーザ光を非線形光学素子により高調波に変換し、出力 10 W のレーザ光を得る。また非線

形光学素子を用いて、高調波を射出する方法もある。そして、好ましくは光学系により照射面にて矩形状または楕円形状のレーザ光に成形して、半導体膜 505 に照射する。このときのエネルギー密度は $0.01 \sim 100 \text{ MW/cm}^2$ 程度（好ましくは $0.1 \sim 10 \text{ MW/cm}^2$ ）が必要である。そして、走査速度を $10 \sim 2000 \text{ cm/s}$ 程度とし、照射する。

【0096】

なおレーザ結晶化は、連続発振の基本波のレーザ光と連続発振の高調波のレーザ光とを照射するようにしても良いし、連続発振の基本波のレーザ光とパルス発振の高調波のレーザ光とを照射するようにしても良い。

【0097】

なお、希ガスや窒素などの不活性ガス雰囲気中でレーザ光を照射するようにしても良い。これにより、レーザ光照射による半導体表面の荒れを抑えることができ、界面準位密度のばらつきによって生じる閾値のばらつきを抑えることができる。

【0098】

上述した半導体膜 505 へのレーザ光の照射により、半導体膜 505 の結晶性がより高められる。なお、なお予め多結晶半導体膜である半導体膜 505 を、スパッタ法、プラズマ CVD 法、熱 CVD 法などで形成するようにしても良い。

【0099】

なお本実施例では半導体膜を結晶化しているが、結晶化せずに非晶質珪素膜を用い、後述のプロセスに進んでも良い。

【0100】

次に、図 9 (B) に示すように半導体膜 505 をパターニングし、島状の半導体膜 507、508 を形成し、該島状の半導体膜 507、508 を用いて TFT に代表される各種の半導体素子を形成する。なお本実施例では、下地膜 504 と島状の半導体膜 507、508 とが接しているが、半導体素子によっては、下地膜 504 と島状の半導体膜 507、508 との間に、電極や絶縁膜等が形成されていても良い。例えば半導体素子の 1 つであるボトムゲート型の TFT の場合、下地膜 504 と島状の半導体膜 507、508 との間に、ゲート電極とゲート絶縁膜が形成される。

【0101】

本実施例では、島状の半導体膜 507、508 を用いてトップゲート型の TFT 509、510 を形成する（図 9 (C)）。具体的には、島状の半導体膜 507、508 を覆うようにゲート絶縁膜 511 を成膜する。そして、ゲート絶縁膜 511 上に導電膜を成膜し、パターニングすることで、ゲート電極 512、513 を形成する。そして、ゲート電極 512、513 や、あるいはレジストを成膜しパターニングしたものをマスクとして用い、島状の半導体膜 507、508 に n 型を付与する不純物を添加し、ソース領域、ドレイン領域、さらには LDD 領域等を形成する。なおここでは TFT 509、510 を共に n 型とするが、p 型の TFT の場合は、p 型の導電性を付与する不純物を添加する。

【0102】

上記一連の工程によって TFT 509、510 を形成することができる。

【0103】

次に TFT 509、510 を覆って、第 1 の層間絶縁膜 514 を成膜する。そして、ゲート絶縁膜 511 及び第 1 の層間絶縁膜 514 にコンタクトホールを形成した後、コンタクトホールを介して TFT 509、510 と接続する配線 515 ~ 518 を、第 1 の層間絶縁膜 514 に接するように形成する。

【0104】

次に、配線 515 ~ 518 を覆うように、第 1 の層間絶縁膜 514 上に第 2 の層間絶縁膜 519 を成膜する（図 10 (A)）。そして、第 2 の層間絶縁膜 519 にコンタクトホールを形成した後、コンタクトホールを介して配線 515、518 と接続する配線 520、521 と、端子として機能する配線 522 とを、第 2 の層間絶縁膜 519 に接するように形成する。配線 521 の一部は、後に形成される液晶セルの画素電極としても機能する

10

20

30

40

50

。なお、第1の層間絶縁膜514、第2の層間絶縁膜519として、有機樹脂膜、無機絶縁膜、シロキサン系材料を出発材料として形成されたSi-O結合とSi-CH_x結合手を含む絶縁膜等を用いることができる。シロキサン系材料を出発材料として形成された上記絶縁膜は、金などの融点の高い材料を用いたワイヤが接触しても耐えうる程度に耐熱性が高いので、ワイヤボンディング法に有利である。

【0105】

次に図10(B)に示すように、絶縁膜を用いたスペーサ523を形成する。そして、配線521及びスペーサ523を覆って配向膜524を成膜し、ラビング処理を施す。

【0106】

次に図11(A)に示すように、配線520～522、スペーサ523及び配向膜524を覆うように、第2の層間絶縁膜519上に保護層531を形成する。保護層531は、後に第2の基板533を張り合わせたり剥離したりする際に、薄膜集積回路及び表示装置を保護することができ、なおかつ第2の基板533の剥離後に除去することが可能な材料を用いる。例えば、水またはアルコール類に可溶なエポキシ系、アクリレート系、シリコン系の樹脂を全面に塗布することで保護層531を形成することができる。

【0107】

本実施例ではスピンコートで水溶性樹脂（東亜合成製：VL-WSHL10）を膜厚30μmとなるように塗布し、仮硬化させるために2分間の露光を行ったあと、UV光を裏面から2.5分、表面から10分、合計12.5分の露光を行って本硬化させて、保護層531を形成する。

【0108】

なお、複数の有機樹脂を積層する場合、有機樹脂同士では使用している溶媒によって塗布または焼成時に一部溶解したり、密着性が高くなりすぎたりする恐れがある。従って、第2の層間絶縁膜519と保護層531を共に同じ溶媒に可溶な有機樹脂を用いる場合、後の工程において保護層531の除去がスムーズに行なわれるように、第2の層間絶縁膜519を覆うように、無機絶縁膜（SiN_x膜、SiN_xO_y膜、AlN_x膜、またはAlN_xO_y膜）を形成しておくことが好ましい。

【0109】

次に、金属酸化膜503と酸化物膜502の間の密着性、または金属酸化膜503と金属膜501の間の密着性を部分的に低下させ、剥離開始のきっかけとなる部分を形成する処理を行なう。具体的には、剥離しようとする領域の周縁に沿って外部から局所的に圧力を加えて金属酸化膜503の層内または界面近傍の一部に損傷を与える。本実施例では、ダイヤモンドペンなどの硬い針を金属酸化膜503の端部近傍に垂直に押しつけ、そのまま荷重をかけた状態で金属酸化膜503に沿って動かす。好ましくは、スクライバー装置を用い、押し込み量を0.1mm～2mmとし、圧力をかけて動かせばよい。このように、剥離を行なう前に、剥離が開始されるきっかけとなるような、密着性の低下した部分を形成することで、後の剥離工程における不良を低減させることができ、歩留まり向上につながる。

【0110】

次いで、両面テープ532を用い、保護層531に第2の基板533を貼り付け、さらに両面テープ534を用い、第1の基板500に第3の基板535を貼り付ける。なお両面テープではなく接着剤を用いてもよい。例えば紫外線によって剥離する接着剤を用いることで、第2の基板533剥離の際に半導体素子にかかる負担を軽減させることができる。第3の基板535は、後の剥離工程で第1の基板500が破損することを防ぐために貼り合わせる。第2の基板533および第3の基板535としては、第1の基板500よりも剛性の高い基板、例えば石英基板、半導体基板を用いることが好ましい。

【0111】

次いで、金属膜501と酸化物膜502とを物理的に引き剥がす。引き剥がしは、先の工程において、金属酸化膜503の金属膜501または酸化物膜502に対する密着性が部分的に低下した領域から開始する。

【0112】

引き剥がしによって、金属膜501と金属酸化膜503の間で分離する部分と、酸化物膜502と金属酸化膜503の間で分離する部分と、金属酸化膜503自体が双方に分離する部分とが生じる。そして第2の基板533側に半導体素子（ここではTF509、510）が、第3の基板535側に第1の基板500及び金属膜501が、それぞれ張り付いたまま分離する。引き剥がしは比較的小さな力（例えば、人間の手、ノズルから吹付けられるガスの風圧、超音波等）で行なうことができる。剥離後の状態を図11（B）に示す。

【0113】

次に、接着剤539でカード基板540と、部分的に金属酸化膜503が付着している酸化物膜502とを接着する（図12（A））。この接着の際に、両面テープ532による第2の基板533と保護層531との間の密着力よりも、接着剤539による酸化物膜502とカード基板540との間の密着力の方が高くなるように、接着剤539の材料を選択することが重要である。

10

【0114】

接着剤539としては、反応硬化型接着剤、熱硬化型接着剤、紫外線硬化型接着剤等の光硬化型接着剤、嫌気型接着剤などの各種硬化型接着剤が挙げられる。さらに好ましくは、銀、ニッケル、アルミニウム、窒化アルミニウムからなる粉末、またはフィラーを含ませて接着剤539も高い熱伝導性を備えていることが好ましい。

【0115】

なお、金属酸化膜503が酸化物膜502の表面に残存していると、カード基板540との密着性が悪くなる場合があるので、完全にエッチング等で除去してから酸化物膜502をカード基板に接着させ、密着性を高めるようにしても良い。

20

【0116】

次に図12（B）に示すように、保護層531から両面テープ532と第2の基板533を順に、または同時に剥がし、保護層531を除去する。ここでは保護層531に水溶性の樹脂が使われているので、水に溶かして除去する。保護層531が残留していると不良の原因となる場合は、除去後の表面に洗浄処理やO₂プラズマ処理を施し、残留している保護層531の一部を除去することが好ましい。

【0117】

次に、液晶を封止するためのシール材550を形成する。そして図13（A）に示すように、シール材550で囲まれた領域に液晶551を滴下する。そして別途形成しておいた対向基板552を、シール材550を用いて貼り合わせる。シール材にはフィラーが混入されていても良い。対向基板552の厚さは数百μm程度であり、透明導電膜からなる対向電極553と、ラビング処理が施された配向膜554が形成されている。なおこれらに加えて、カラーフィルタや、ディスクリネーションを防ぐための遮蔽膜などが形成されていても良い。また、偏光板555を、対向基板552の対向電極553が形成されている面の逆の面に、貼り合わせておく。

30

【0118】

図13（B）に、対向基板552を貼り合わせた後の様子を示す。対向電極553と液晶551と配線521とが重なった部分が液晶セル556に相当する。液晶セル556が完成したら、表示装置557が完成する。なお本実施例では薄膜集積回路558と対向基板552とを重ねていないが、対向基板552と薄膜集積回路558とを重ねるようにしても良い。その場合、ICカードの機械的強度を高めるために、対向基板と薄膜集積回路との間に絶縁性を有する樹脂を充填させるようにしても良い。

40

【0119】

なお本実施例ではディスペンサ式（滴下式）を用いて液晶を封入しているが、本発明はこれに限定されない。対向基板を貼り合わせてから毛細管現象を用いて液晶を封入するディップ式（汲み上げ式）を用いていても良い。

【0120】

50

なお、図 1 3 (B) に示す状態まで完成したら、ＩＣチップを実装した後、カバー材を貼り合わせたり、樹脂で封止したりし、ＩＣカードを完成させる。なお、ＩＣチップととの間の接続は、配線 5 2 2 を介して行なうことができる。

【 0 1 2 1 】

ＩＣカードの封止には一般的に用いられている材料を使用することができ、例えばポリエステル、アクリル酸、ポリ酢酸ビニル、プロピレン、塩化ビニル、アクリロニトリルブタジエンスチレン樹脂、ポリエチレンテレフタレート等の高分子材料を用いることが可能である。なお封止の際、表示装置の画素部が露出するようにし、なおかつ接触型のＩＣカードの場合は、画素部に加えて接続端子も露出するようにする。封止によって、図 1 (A) または図 2 (A) に示したような外観を有するＩＣカードを形成することができる。

10

【 0 1 2 2 】

封止材で封止することにより、ＩＣカードの機械的強度を高めたり、薄膜集積回路や表示装置から発生した熱を放熱したり、ＩＣカードの外部からの隣接する回路からの電磁ノイズを遮ったりすることができる。

【 0 1 2 3 】

なおカード基板 5 4 0、対向基板 5 5 2 や、カバー材は、プラスチック基板を用いることができる。プラスチック基板としては、極性基のついたノルボルネン樹脂からなるＡＲＴＯＮ：ＪＳＲ製を用いることができる。また、ポリエチレンテレフタレート（ＰＥＴ）、ポリエーテルスルホン（ＰＥＳ）、ポリエチレンナフタレート（ＰＥＮ）、ポリカーボネート（ＰＣ）、ナイロン、ポリエーテルエーテルケトン（ＰＥＥＫ）、ポリスルホン（ＰＳＦ）、ポリエーテルイミド（ＰＥＩ）、ポリアリレート（ＰＡＲ）、ポリブチレンテレフタレート（ＰＢＴ）、ポリイミドなどのプラスチック基板を用いることができる。カード基板 5 4 0 は薄膜集積回路や表示装置において発生した熱を拡散させるために、2 ~ 3 0 W / m K 程度の高い熱伝導率を有するのが望ましい。

20

【 0 1 2 4 】

なお本実施例では、金属膜 5 0 1 としてタングステンを用いているが、本発明において金属膜はこの材料に限定されない。その表面に金属酸化膜 5 0 3 が形成され、該金属酸化膜 5 0 3 を結晶化することで基板を引き剥がすことができるような金属を含む材料であれば良い。例えば、ＴｉＮ、ＷＮ、Ｍｏ等を用いることができる。またこれらの合金を金属膜として用いる場合、その組成比によって結晶化の際の加熱処理の最適な温度が異なる。よって組成比を調整することで、半導体素子の作製工程にとって妨げとならない温度で加熱処理を行なうことができ、半導体素子のプロセスの選択肢が制限されにくい。

30

【 0 1 2 5 】

なおレーザ結晶化の際、各薄膜集積回路を、レーザ光のビームスポットの走査方向に対して垂直な方向における幅に収まる領域に形成することで、薄膜集積回路が、ビームスポットの長軸の両端に形成される結晶性の劣った領域（エッジ）を横切るのを防ぎ、少なくとも結晶粒界のほとんど存在しない半導体膜を、薄膜集積回路内の半導体素子に用いることができる。

【 0 1 2 6 】

上記作製方法によって、トータルの膜厚 1 μ m 以上 5 μ m 以下、代表的には 2 μ m 程度の飛躍的に薄い薄膜集積回路を形成することができる。また表示装置の厚さを 0 . 5 m m、より望ましくは 0 . 3 m m 程度とすることができる。よって、表示装置を薄さ 0 . 5 m m 以上 1 . 5 m m 以下のＩＣカードに搭載することが可能である。なお薄膜集積回路の厚さには、半導体素子自体の厚さのみならず、金属酸化膜と半導体素子との間に設けた絶縁膜の厚さと、半導体素子を形成した後に覆う層間絶縁膜の厚さとを含める。

40

【 0 1 2 7 】

なお、本実施例に示した液晶表示装置は反射型であるが、バックライトの搭載が可能であれば透過型であってもよい。反射型の液晶表示装置の場合、画像の表示を行なうために消費される電力を透過型よりも抑えることができる。透過型の液晶表示装置の場合、反射型と異なり暗いところでの画像の認識が容易になる。

50

【0128】

なお本発明で用いる表示装置は、顔写真で人物を識別できる程度の解像度を有していることが必要である。よって、証明写真の代わりに用いるのならば、少なくともQVGA(320×240)程度の解像度が必要であると考えられる。

【0129】

なお表示装置に用いられる半導体膜や絶縁膜等に、シリアルナンバーを刻印しておけば、例えばROMに画像データを記憶させる前のICカードが、盗難等により第三者に不正に渡ったとしても、シリアルナンバーからその流通のルートをある程度割り出すことが可能である。この場合、復元不可能な程度に表示装置を分解しないと消せないような位置に、シリアルナンバーを刻印しておくにより効果的である。

10

【実施例2】

【0130】

次に、大型の基板を用いて複数のICカードを形成する例について説明する。図14(A)に、大型のカード基板601上に複数のICカードに対応した表示装置、アンテナコイル、薄膜集積回路が形成されている様子を示す。図14(A)は、保護層を除去した後、樹脂を用いてカバー材を貼り付ける前の状態に相当する。破線で囲んだ領域602が、1つのICカードに対応している。なお表示装置として液晶表示装置を用いる場合、液晶の注入はディスペンサ式でもディップ式でも良いが、図14(A)に示すように、ディップ式で用いる液晶の注入口がカード基板の端部にくるように配置できない場合は、ディスペンサ式を用いる。

20

【0131】

次に図14(B)に示すように、各ICカードに対応するICチップ606を実装する。

【0132】

次に図14(C)に示すように、各ICカードに対応するICチップ606、薄膜集積回路、表示装置及びアンテナコイルを覆うように、樹脂603を塗布する。なお図14(B)では、各ICカードに対応するように、透光性を有する樹脂603を塗布する領域が互いに分離しているが、全面に塗布するようにしても良い。また樹脂603が透光性に乏しい場合、表示装置と重なる部分を避けて、樹脂603を塗布する。

30

【0133】

次に、カバー材604を貼り合わせる。カバー材604は、表示装置と重なる部分に開口部を有している。

【0134】

そしてカバー材604を貼り合わせた後、図14(D)に示すように、破線605に沿ってダイシングを行ない、ICカードを互いに切り離す。この状態で完成としても良いが、この後封止材で封止して完成としても良い。なおレーザ光を用いてダイシングを行っても良い。

【実施例3】

【0135】

本実施例では、表示装置として液晶表示装置を用い、なおかつ表示素子を完成してから転写を行なう場合において、用いるのに最適な液晶の材料について説明する。

40

【0136】

図15に、本実施例の液晶表示装置の断面図を示す。図15(A)に示す液晶表示装置は、画素に柱状のスペーサ1401が設けられており、該柱状のスペーサ1401によって対向基板1402と素子側の基板1403との間の密着性を高めている。これにより、第1の基板の剥離の際にシール材と重なる領域以外の半導体素子が第1の基板側に残留してしまうのを防ぐことができる。

【0137】

また図15(B)に、ネマチック液晶、スメクチック液晶、強誘電性液晶或いはそれらが高分子樹脂中に含有されたPDLC(ポリマー分散型液晶)を用いた液晶表示装置の断

50

面図を示す。P D L C 1 4 0 4 を用いることで、対向基板 1 4 0 2 と素子側の基板 1 4 0 3 との間の密着性が高められ、第 1 の基板の剥離の際にシール材と重なる領域以外の半導体素子が第 1 の基板側に残留してしまうのを防ぐことができる。

【 0 1 3 8 】

なお、本発明の液晶表示装置に用いられる液晶は、本実施例で示した材料に限定されない。例えば、P S F L C（高分子安定化強誘電性液晶）を用いても良い。この場合、P S F L C を形成するためのモノマーを注入した後、紫外線を照射することで該モノマーを重合させ、P S F L C を形成する。P S F L C は、対向基板と素子側の基板との間の密着性を高めることができるので、第 1 の基板の剥離の際にシール材と重なる領域以外の半導体素子が第 1 の基板側に残留してしまうのを防ぐことができる。

10

【 実施例 4 】

【 0 1 3 9 】

本実施例では、本発明の I C カードに搭載されている発光装置の構成について説明する。

【 0 1 4 0 】

図 1 6 において、カード基板 6 0 0 0 に、下地膜 6 0 0 1 が形成されており、該下地膜 6 0 0 1 上にトランジスタ 6 0 0 2 が形成されている。またトランジスタ 6 0 0 2 は、第 1 の層間絶縁膜 6 0 0 6 で覆われており、第 1 の層間絶縁膜 6 0 0 6 上には第 2 の層間絶縁膜 6 0 0 7 と、第 3 の層間絶縁膜 6 0 0 8 とが積層されている。

【 0 1 4 1 】

第 1 の層間絶縁膜 6 0 0 6 は、プラズマ C V D 法またはスパッタ法を用い、酸化珪素、窒化珪素または酸化窒化珪素膜を単層でまたは積層して用いることができる。また酸素よりも窒素のモル比率が高い酸化窒化珪素膜上に、窒素よりも酸素のモル比率が高い酸化窒化珪素膜を積層した膜を第 1 の層間絶縁膜 6 0 0 6 として用いても良い。

20

【 0 1 4 2 】

なお、第 1 の層間絶縁膜 6 0 0 6 を成膜した後、加熱処理（300～550 で 1～12 時間の熱処理）を行なうと、第 1 の層間絶縁膜 6 0 0 6 に含まれる水素により、活性層 6 0 0 3 に含まれる半導体のダングリングボンドを終端する（水素化）ことができる。

【 0 1 4 3 】

また第 2 の層間絶縁膜 6 0 0 7 は、有機樹脂膜、無機絶縁膜、シロキサン系材料を出発材料として形成された S i - O 結合と S i - C H x 結合手を含む絶縁膜等を用いることができる。本実施例では非感光性のアクリルを用いる。第 3 の層間絶縁膜 6 0 0 8 は、水分や酸素などの発光素子の劣化を促進させる原因となる物質を、他の絶縁膜と比較して透過させにくい膜を用いる。代表的には、例えば D L C 膜、窒化炭素膜、R F スパッタ法で形成された窒化珪素膜等を用いるのが望ましい。

30

【 0 1 4 4 】

また発光素子 6 0 1 9 は、T i N で形成された陽極 6 0 1 0 上に、正孔注入層 6 0 1 1 として膜厚 20 nm の C u P c、正孔輸送層 6 0 1 2 として膜厚 40 nm の - N P D、発光層 6 0 1 3 として D M Q d が添加された膜厚 37.5 nm の A l q₃、電子輸送層 6 0 1 4 として膜厚 37.5 nm の A l q₃、電子注入層 6 0 1 5 として膜厚 1 nm の C a F₂、10～30 nm の膜厚を有する A l で形成された陰極 6 0 1 6 が順に積層されている。図 1 6 では、陽極 6 0 1 0 として光を透過しない材料を用い、なおかつ陰極 6 0 1 6 の膜厚を 10～30 nm として光を透過させることで、発光素子 6 0 1 9 から発せられる光が陰極 6 0 1 6 側から得られるようにした。なお陰極 6 0 1 6 側から光をえるためには、膜厚を薄くする方法の他に、L i を添加することで仕事関数が小さくなった I T O を用いる方法もある。

40

【 0 1 4 5 】

トランジスタ 6 0 0 2 は、発光素子 6 0 1 9 に供給する電流を制御する駆動用トランジスタであり、発光素子 6 0 1 9 と直接、または他の回路素子を介して直列に接続されている。

50

【 0 1 4 6 】

陽極 6 0 1 0 は第 3 の層間絶縁膜 6 0 0 8 上に形成されている。また第 3 の層間絶縁膜 6 0 0 8 上には隔壁 6 0 1 8 が形成されている。隔壁 6 0 1 8 として、有機樹脂膜、無機絶縁膜、シロキサン系材料を出発材料として形成された Si - O 結合と Si - C H x 結合手を含む絶縁膜等を用いることができる。隔壁 6 0 1 8 は開口部 6 0 1 7 を有しており、該開口部において陽極 6 0 1 0、正孔注入層 6 0 1 1、正孔輸送層 6 0 1 2、発光層 6 0 1 3、電子輸送層 6 0 1 4、電子注入層 6 0 1 5、陰極 6 0 1 6 が重なり合うことで発光素子 6 0 1 9 が形成されている。

【 0 1 4 7 】

そして陰極 6 0 1 6 上に、保護膜 6 0 2 0 が成膜されている。保護膜 6 0 2 0 は第 3 の層間絶縁膜 6 0 0 8 と同様に、水分や酸素などの発光素子の劣化を促進させる原因となる物質を、他の絶縁膜と比較して透過させにくい膜を用いる。代表的には、例えば DLC 膜、窒化炭素膜、RF スパッタ法で形成された窒化珪素膜等を用いるのが望ましい。また上述した水分や酸素などの物質を透過させにくい膜と、該膜に比べて水分や酸素などの物質を透過させやすい膜とを積層させて、保護膜として用いることも可能である。

【 0 1 4 8 】

また隔壁 6 0 1 8 の開口部 6 0 1 7 における端部は、該端部において、正孔注入層 6 0 1 1、正孔輸送層 6 0 1 2、発光層 6 0 1 3、電子輸送層 6 0 1 4、電子注入層 6 0 1 5 に穴があかないように、丸みを帯びさせることが望ましい。具体的には、開口部における有機樹脂膜の断面が描いている曲線の曲率半径が、0 . 2 ~ 2 μ m 程度であることが望ましい。

【 0 1 4 9 】

上記構成により、後に形成される正孔注入層 6 0 1 1、正孔輸送層 6 0 1 2、発光層 6 0 1 3、電子輸送層 6 0 1 4、電子注入層 6 0 1 5、陰極 6 0 1 6 のカバレッジを良好とすることができ、陽極 6 0 1 0 と陰極 6 0 1 6 がショートするのを防ぐことができる。また上記各層の応力を緩和させることで、発光領域が減少するシュリンクとよばれる不良を低減させることができ、信頼性を高めることができる。

【 0 1 5 0 】

なお、実際には図 1 6 まで完成したら、さらに外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（ラミネートフィルム、紫外線硬化樹脂フィルム等）や透光性の封止用基板でパッケージング（封入）することが好ましい。その際、第 2 の基板剥離の工程において封止用基板が剥がれてしまうのを防ぐために、樹脂を封入して封止用基板の密着性を高めるようにする。

【 0 1 5 1 】

なお図 1 6 に示した発光装置はカバー材を貼り付ける前の状態に相当する。本実施例では、発光素子 6 0 1 9 から発せられる光が、矢印で示すようにカバー材側に照射されることになる。なお本発明はこれに限定されず、発光素子から発せられる光がカード基板側に向いていても良い。この場合、画素部に表示される画像はカード基板側から見ることになる。

【 0 1 5 2 】

なお、本発明の IC カードにおいて用いられる発光装置は、図 1 6 に示した構成に限定されない。

【 実施例 5 】

【 0 1 5 3 】

本実施例では、電子ブックとしての機能を有する、本発明の IC カードの構成について説明する。図 1 7 に本実施例の IC カードの上面図を示す、図 1 7 に示す IC カードは、1 7 0 0 がカード本体に相当し、IC チップ 1 7 0 1 と薄膜集積回路 1 7 0 2 が内蔵されている。薄膜集積回路 1 7 0 2 は表示装置が含まれており、該表示装置の画素部 1 7 0 3 によって、IC カードの外部から入力された文字などの情報を表示することができる。

【 0 1 5 4 】

なお図 17 に示す IC カードは非接触型の IC カードであるが、接触型の IC カードであっても良い。接触型の場合は、リーダライタが備えられた端末装置の規格に合わせて、IC カードのサイズを定める。非接触型の場合は、必ずしも端末装置の規格に合わせる必要はない。

【0155】

また文字などのテキストデータは画像などに比べて情報量が少ないので、データの送受信によって非接触型の IC カード内で消費される電力を抑えることができる。また文字などのテキストデータは静止画で表示することができるので、表示に用いられる消費電力を抑えることができる。

【図面の簡単な説明】

10

【0156】

【図 1】本発明の IC カードの外観図と、内部の構造を示す図。

【図 2】本発明の IC カードの外観図と、内部の構造を示す図。

【図 3】本発明の IC カードにおいて、配線と端子の接続部分の構成を示す図。

【図 4】本発明の IC カードの構成を示すブロック図。

【図 5】本発明の IC カードの構成を示すブロック図。

【図 6】本発明の IC カードの構成を示すブロック図。

【図 7】太陽電池が搭載された IC カードの外観図。

【図 8】本発明の IC カードの断面図。

【図 9】本発明の IC カードの、半導体素子の作製方法を示す図。

20

【図 10】本発明の IC カードの、半導体素子の作製方法を示す図。

【図 11】本発明の IC カードの、半導体素子の作製方法を示す図。

【図 12】本発明の IC カードの、半導体素子の作製方法を示す図。

【図 13】本発明の IC カードの、半導体素子の作製方法を示す図。

【図 14】大型のカード基板を用いた本発明の IC カードの作製方法を示す図。

【図 15】液晶表示装置の断面図。

【図 16】発光装置の断面図。

【図 17】本発明の IC カードの利用形態を示す図。

【符号の説明】

【0157】

30

101 カード本体

102 画素部

103 カード基板

104 薄膜集積回路

105 表示装置

106 IC チップ

107 薄膜部

108 配線

109 アンテナコイル

201 カード本体

40

202 画素部

203 接続端子

204 カード基板

205 薄膜集積回路

206 表示装置

207 薄膜部

208 プリント配線基板

209 コンタクトホール

210 端子

211 IC チップ

50

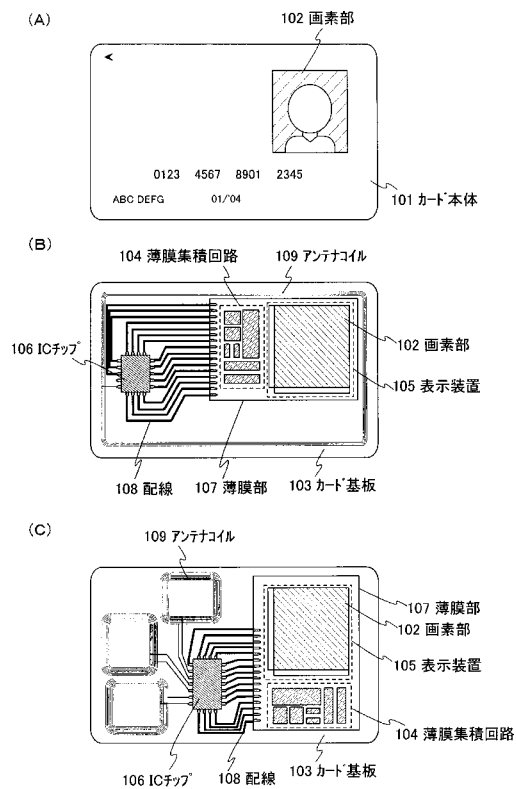
2 1 2	端子	
2 1 3	配線	
2 1 4	モールド	
2 1 5	異方性導電性樹脂	
3 0 1	薄膜集積回路	
3 0 2	配線	
3 0 3	カード基板	
3 0 4	端子	
3 0 5	異方性導電樹脂	
3 0 6	接着層	10
3 1 1	薄膜集積回路	
3 1 2	配線	
3 1 3	カード基板	
3 1 4	端子	
3 1 5	ワイヤ	
3 1 6	接着層	
4 0 0	入力用アンテナコイル	
4 0 1	出力用アンテナコイル	
4 0 2	入力用インターフェース	
4 0 3	出力用インターフェース	20
4 0 4	C P U	
4 0 5	R O M	
4 0 6	R A M	
4 0 7	E E P R O M	
4 0 8	コプロセッサ	
4 0 9	コントローラ	
4 1 0	表示装置	
4 1 1	画素部	
4 1 2	走査線駆動回路	
4 1 3	信号線駆動回路	30
4 2 0	整流回路	
4 2 1	復調回路	
4 2 3	変調回路	
4 2 4	アンプ	
4 2 5	I C チップ	
4 2 6	薄膜集積回路	
4 2 7	薄膜部	
4 3 0	接続端子	
4 3 1	インターフェース	
4 3 4	C P U	40
4 3 5	R O M	
4 3 6	R A M	
4 3 7	E E P R O M	
4 3 8	コプロセッサ	
4 3 9	コントローラ	
4 4 0	表示装置	
4 4 1	画素部	
4 4 2	走査線駆動回路	
4 4 3	信号線駆動回路	
4 4 5	I C チップ	50

4 4 6	薄膜集積回路	
4 4 7	薄膜部	
1 5 0 2	太陽電池	
8 0 1	カード基板	
8 0 2	ＩＣチップ	
8 0 3	凹部	
8 0 4	アンテナコイル	
8 0 5	薄膜部	
8 0 6	薄膜集積回路	
8 0 7	表示装置	10
8 0 8	配線	
8 1 0	カバー材	
8 1 1	接着剤	
8 1 2	開口部	
8 1 4	カバー材	
8 1 5	薄膜部	
8 1 6	薄膜集積回路	
8 1 7	表示装置	
8 1 8	凹部	
8 1 9	カード基板	20
8 2 0	凹部	
8 2 1	ＩＣチップ	
8 5 4	カバー材	
8 5 5	薄膜部	
8 5 6	薄膜集積回路	
8 5 7	表示装置	
8 5 8	開口部	
8 5 9	カード基板	
8 6 0	凹部	
8 6 1	ＩＣチップ	30
8 6 2	凹部	
8 3 1	カード基板	
8 3 2	ＩＣチップ	
8 3 3	凹部	
8 3 6	薄膜集積回路	
8 3 7	表示装置	
8 3 8	配線	
8 4 0	カバー材	
8 4 1	接着剤	
8 4 2	開口部	40
8 4 3	プリント配線基板	
8 4 4	接続端子	
5 0 0	基板	
5 0 1	金属膜	
5 0 2	酸化物膜	
5 0 3	金属酸化膜	
5 0 4	下地膜	
5 0 5	半導体膜	
5 0 7	半導体膜	
5 0 8	半導体膜	50

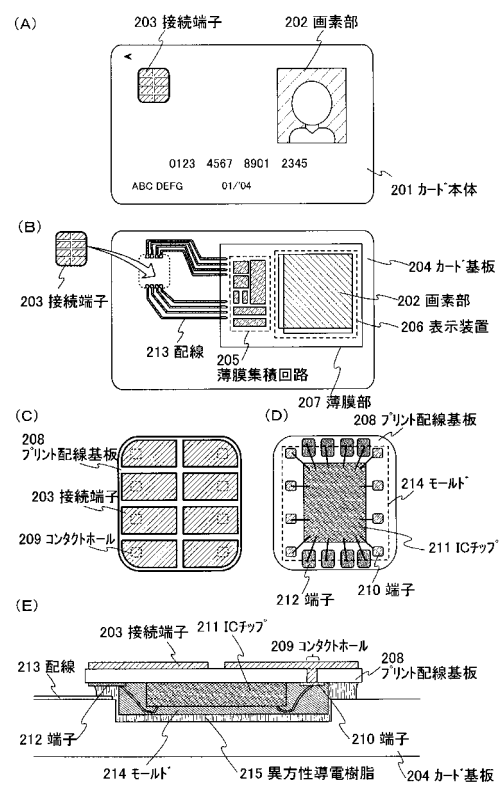
5 0 9	T F T	
5 1 1	ゲート絶縁膜	
5 1 2	ゲート電極	
5 1 3	ゲート電極	
5 1 4	層間絶縁膜	
5 1 5	配線	
5 1 6	配線	
5 1 7	配線	
5 1 8	配線	
5 1 9	層間絶縁膜	10
5 2 0	配線	
5 2 1	配線	
5 2 2	配線	
5 2 3	スペーサ	
5 2 4	配向膜	
5 3 1	保護層	
5 3 2	両面テープ	
5 3 3	基板	
5 3 4	両面テープ	
5 3 5	基板	20
5 3 9	接着剤	
5 4 0	カード基板	
5 5 0	シール材	
5 5 1	液晶	
5 5 2	対向基板	
5 5 3	対向電極	
5 5 4	配向膜	
5 5 5	偏光板	
5 5 6	液晶セル	
5 5 7	表示装置	30
5 5 8	薄膜集積回路	
6 0 1	カード基板	
6 0 2	破線で囲んだ領域	
6 0 3	樹脂	
6 0 4	カバー材	
6 0 5	破線	
6 0 6	I C チップ	
1 4 0 1	スペーサ	
1 4 0 2	対向基板	
1 4 0 3	基板	40
1 4 0 4	P D L C	
6 0 0 0	カード基板	
6 0 0 1	下地膜	
6 0 0 2	トランジスタ	
6 0 0 3	活性層	
6 0 0 6	層間絶縁膜	
6 0 0 7	層間絶縁膜	
6 0 0 8	層間絶縁膜	
6 0 1 9	発光素子	
6 0 1 0	陽極	50

6 0 1 1	正孔注入層
6 0 1 2	正孔輸送層
6 0 1 3	発光層
6 0 1 4	電子輸送層
6 0 1 5	電子注入層
6 0 1 6	陰極
6 0 1 7	開口部
6 0 1 8	隔壁
6 0 2 0	保護膜
1 7 0 1	ＩＣチップ
1 7 0 2	薄膜集積回路
1 7 0 3	画素部

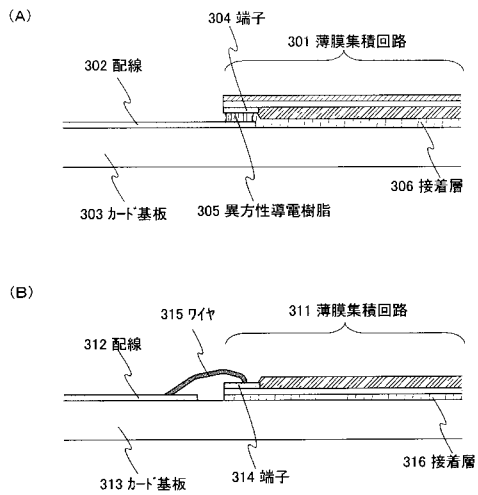
【図 1】



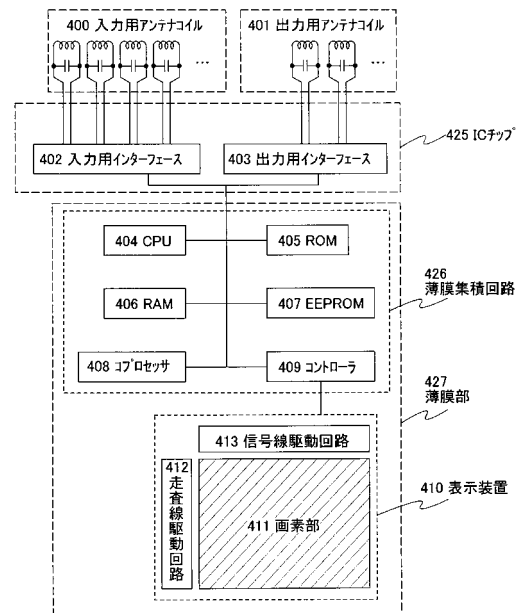
【図 2】



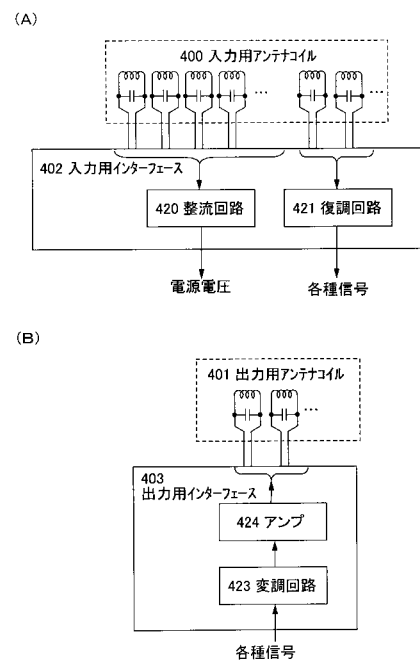
【図 3】



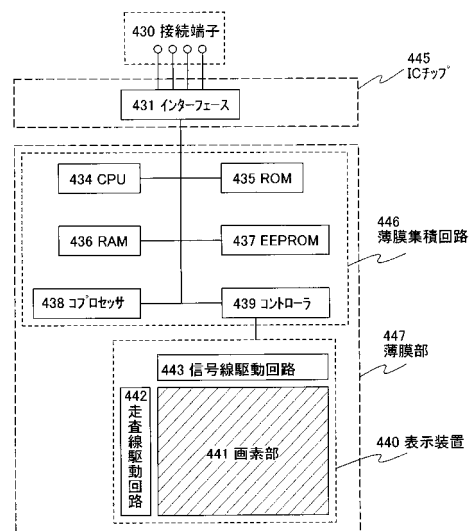
【図 4】



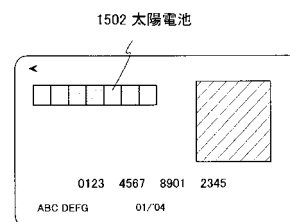
【図 5】



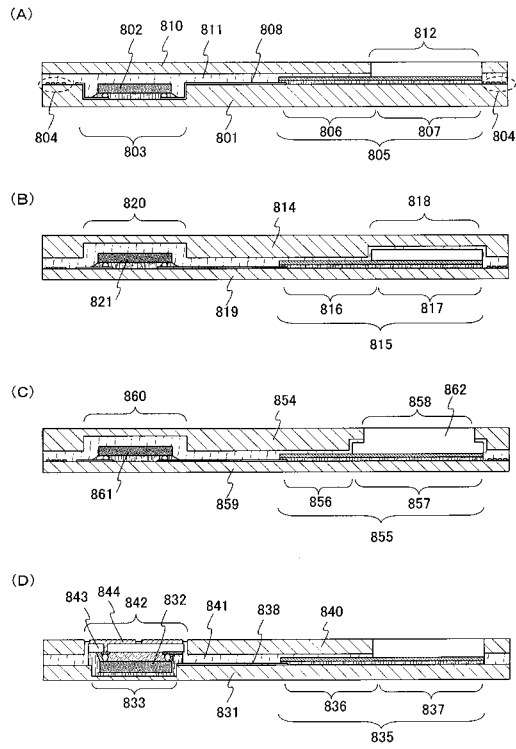
【図 6】



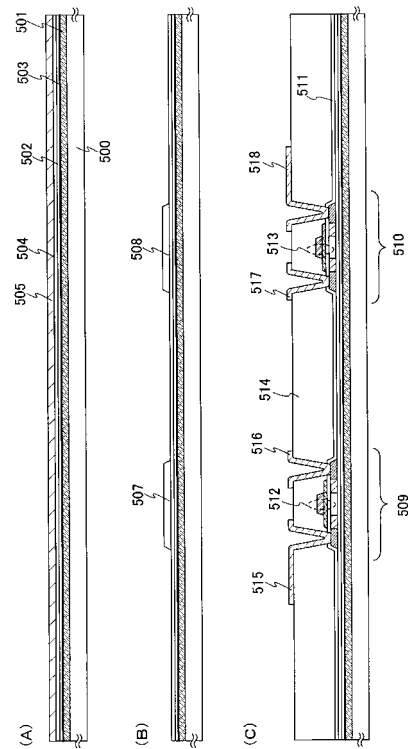
【図 7】



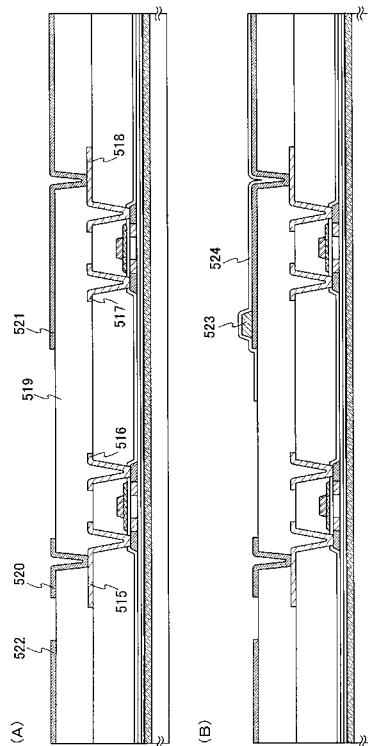
【図 8】



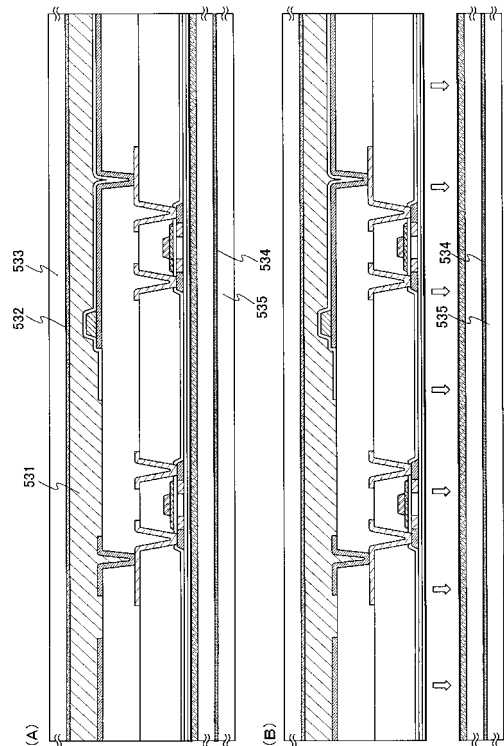
【図 9】



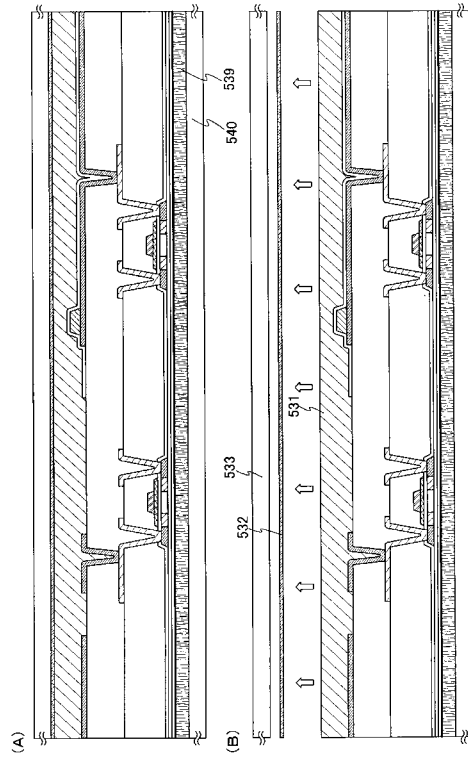
【図 10】



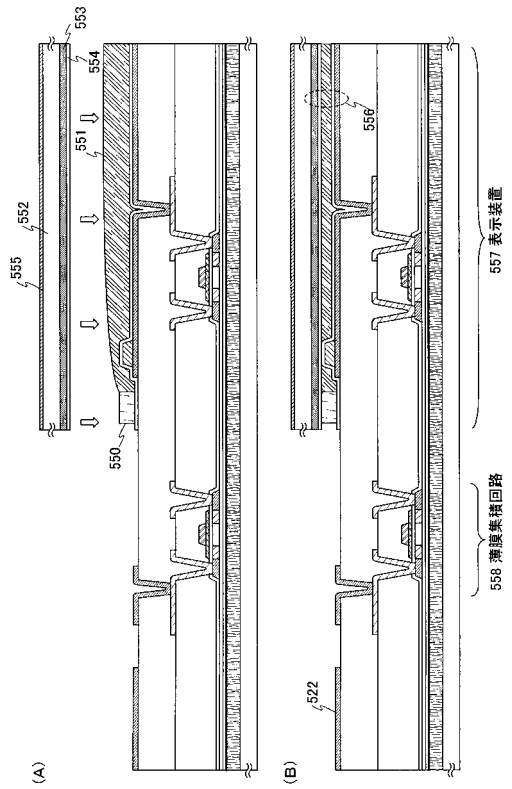
【図 11】



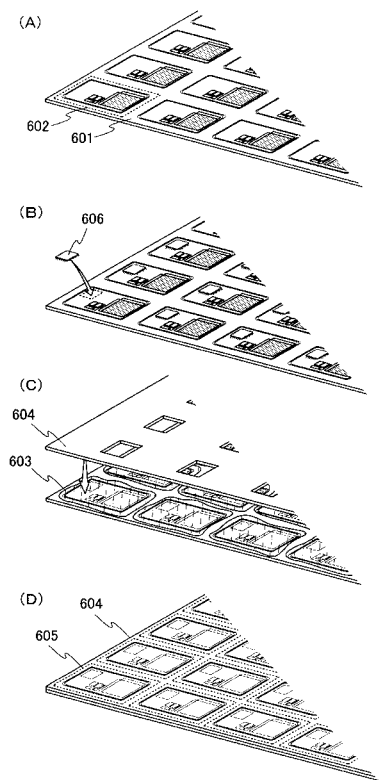
【図 1 2】



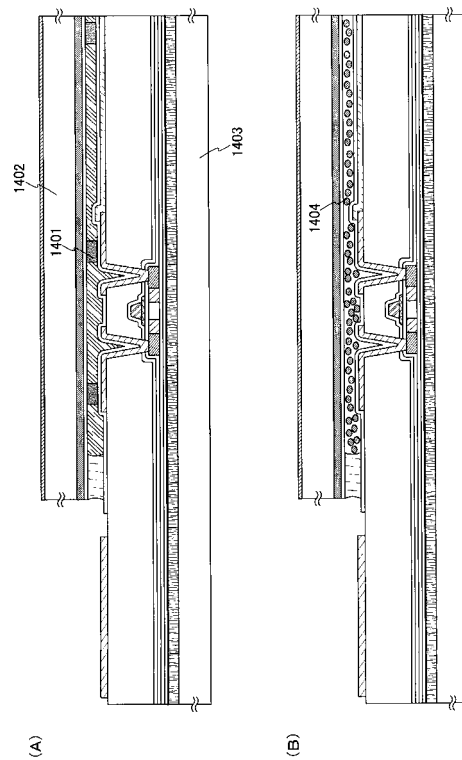
【図 1 3】



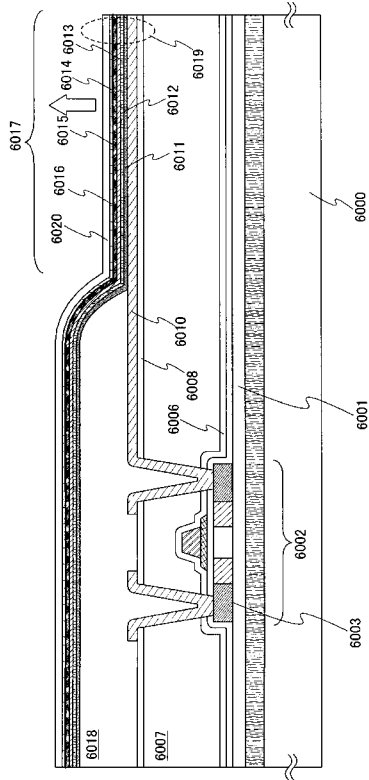
【図 1 4】



【図 1 5】



【図 16】



【図 17】

