



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3617863/24-24

(22) 08.07.83

(46) 23.12.84. Бюл. № 47

(72) А.И.Березенко, С.Е.Калинин,
С.Л.Кокурин, Л.Н.Корягин, Н.В.Семученков и И.И.Якимович

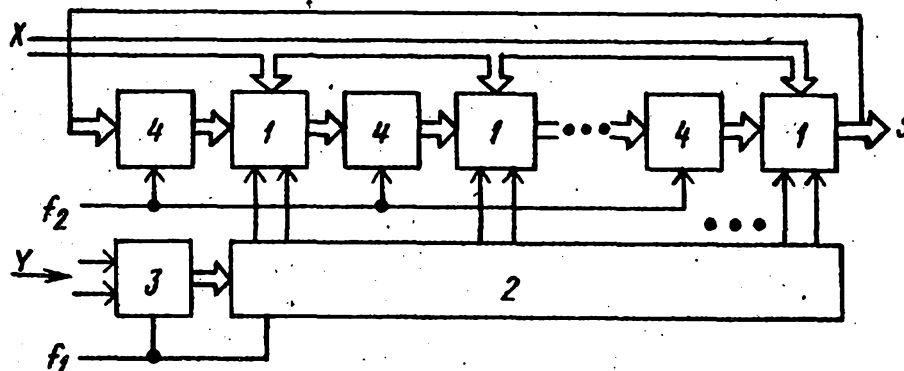
(53) 621.3(088.8)

(56) 1. Авторское свидетельство СССР
№ 752349, кл. G 06 F 15/336, 1978.

2. Авторское свидетельство СССР
№ 942038, кл. G 06 F 15/336, 1982
(прототип).

(54) (57) ЦИФРОВОЙ КОРРЕЛЯТОР, содержащий общий регистр из M ячеек, M сумматоров, первые информационные входы которых объединены и являются первым информационным входом коррелятора, первый вход управления K -го сумматора ($=1, 2, \dots, M$) подключен к первому информационному выходу K -й ячейки общего регистра, выход M -го сумматора является выходом коррелятора, управляющий вход общего регист-

ра является первым тактовым входом коррелятора, отличающийся тем, что, с целью упрощения устройства, в него введены коммутатор и M регистров, управляющие входы которых объединены и являются вторым тактовым входом коррелятора, информационный вход первого регистра является вторым информационным входом коррелятора, выход K -го регистра соединен с вторым информационным входом K -го сумматора, выход каждого сумматора, кроме M -го, соединен с информационным входом $(K+1)$ -го регистра, второй вход управления K -го сумматора подключен к второму информационному выходу K -й ячейки общего регистра, информационные входы ячеек которого подключены к соответствующим выходам коммутатора, управляющий вход которого объединен с управляющим входом общего регистра, информационный вход коммутатора является третьим информационным входом коррелятора.



Фиг. 1

Изобретение относится к специализированным средствам вычислительной техники и может быть использовано для построения многоканальных корреляторов, определяющих оценку взаимной корреляционной функции двух сигналов.

Известен параллельный коррелятор, содержащий блок преобразования входного сигнала, генератор импульсов, регистры сдвига, элементы равнозначности и накопители [1].

Параллельный вывод информации в этом корреляторе затрудняет организацию вторичной обработки результатов вычисления.

Наиболее близким по технической сущности к предлагаемому является устройство, содержащее два входных аналого-цифровых преобразователя (АЦП), регистр, генератор импульсов и сумматоры, информационные входы которых подключены к выходу первого АЦП, а входы управления через регистр связаны с выходом второго АЦП, тактовые входы всех блоков соединены с выходом генератора импульсов, а выходы сумматоров являются выходами коррелятора [2].

Недостатком этого устройства является сложность его организации. Кроме того, недостатком является относительно большое число выходов, что затрудняет вывод информации на внешние устройства и усложняет реализацию коррелятора в микроэлектронном исполнении.

Цель изобретения - упрощение устройства.

Указанная цель достигается тем, что в цифровой коррелятор, содержащий общий регистр из M ячеек, M сумматоров, первые информационные входы которых объединены и являются первым информационным входом коррелятора, первый вход управления K -го сумматора ($K=1, 2, \dots, M$) подключен к первому информационному выходу K -й ячейки общего регистра, выход M -го сумматора является выходом коррелятора, управляющий вход общего регистра является первым тактовым входом коррелятора, введены коммутатор и M регистров, управляющие входы которых объединены и являются вторым тактовым входом коррелятора, информационный вход первого регистра является вторым информационным входом коррелятора, выход K -го регистра соединен с вторым информационным входом K -го

сумматора, выход каждого сумматора, кроме M -го, соединен с информационным входом $(K+1)$ -го регистра, второй вход управления K -го сумматора подключен к второму информационному выходу K -й ячейки общего регистра, информационные входы ячеек которого подключены к соответствующим выходам коммутатора, управляющий вход которого объединен с управляющим входом общего регистра, информационный вход коммутатора является третьим информационным входом коррелятора.

На фиг.1 изображена структурная схема коррелятора, на фиг.2 - схема последовательности загрузки общего регистра.

Цифровой коррелятор содержит M сумматоров 1, общий регистр 2 из M ячеек, коммутатор 3 и M регистров 4.

Объединенные первые информационные входы сумматоров 1, информационный вход первого регистра, информационный вход коммутатора 3, объединенные управляющие входы общего регистра 2 и коммутатора 3, объединенные тактовые входы регистров 4 и выход M -го сумматора 1 являются соответственно первым, вторым и третьим информационными входами, первым и вторым тактовыми входами и выходом коррелятора. Выходы коммутатора 3 через общий регистр 2 соответственно связаны с входами управления сумматоров 1. Выход K -го регистра 4 ($K=1, \dots, M$) подключен к второму информационному входу K -го сумматора, выход которого кроме M -го сумматора, соединен с информационным входом $(K+1)$ -го регистра 4.

Цифровой коррелятор работает следующим образом в случае представления сигнала Y двухразрядным двоичным кодом.

Двоичный многоразрядный код X_i , соответствующий значениям исследуемого случайного сигнала X , в момент времени $t_i = i/f_0$ поступает на первые информационные входы сумматоров 1 группы. Двухразрядный двоичный код $a_j b_j$, соответствующий значениям второго сигнала Y , в моменты времени $t_j = j/f_1$ записывается импульсами с первого тактового входа коррелятора в двухразрядную ячейку общего регистра 2, номер которой определяется коммутатором 3. Общий регистр 2 с параллельными и последовательным вводом информации содержит M двухразрядных

ячеек с номерами $K=1, \dots, M$. Если код $a_j b_j$ записан в ячейку с номером K общего регистра 2, то очередной код $a_{j+1} b_{j+1}$ записывается в ячейку с номером $(K+1)$. Если код $a_j b_j$ записан в последнюю ячейку регистра 2 с номером M , то код $a_{j+1} b_{j+1}$ записывается в первую ячейку этого регистра. Содержимое ячеек общего регистра 2 поступает на входы управления соответствующих сумматоров 1.

Коррелятор содержит M регистров 4 и M сумматоров 1. Запись информации в регистры 4 группы производится импульсами с второго тактового входа коррелятора, частота следования которых равна f_1 . В сумматорах 1, на вторые информационные входы которых с выходов соответствующих регистров 4 подаются коды S , формируются суммы $S=S+Xa(-1)^b$. То есть в зависимости от двоичного кода ab новое значение числа S равно

$$\{S; (S-X), (S+X)\}.$$

Вычисление каждой ординаты оценки корреляционной функции производится за N циклов. Цикл состоит из M тактов, продолжительность которых равна $1/f_1$. Такт начинается записью кода $a_j b_j$ в соответствующую ячейку общего регистра 2. Пусть $f_0=f_1=f_2$, $i=j$, тогда в нулевой такт вычисления значение $a_0 b_0$ записывается в первую ячейку общего регистра 2 и в первом сумматоре 1 формируется число $S_0=X_0 a_0 (-1)^{b_0}$, которое в конце такта записывается во второй регистр 4. В течение первого такта вычисления во вторую ячейку общего регистра 2 записывается число $a_1 b_1$, в первом и втором сумматорах 1 группы формируются соответственно суммы $S_1=X_1 a_0 (-1)^{b_0}$ и $S_0=S_0+X_1 a_1 (-1)^{b_1}$, которые в конце такта записываются соответственно во второй и третий регистры 4. В последний $(M-1)$ -й такт первого цикла в ячейку общего регистра 2 с номером M записывается число $a_{M-1} b_{M-1}$, а в сумматорах 1 с номерами $K=1, \dots, M$ формируются соответственно суммы

$$S_{M-1}=X_{M-1} a_0 (-1)^{b_0} \quad S_{M-2}=S_{M-2}+X_{M-2} a_1 (-1)^{b_1}, \\ S_0=S_0+X_{M-1} a_{M-1} (-1)^{b_{M-1}}.$$

Сумма S_0 поступает на выход коррелятора. Последующие M тактов на выход устройства поочередно поступают суммы

$$S_k = \sum_{i=0}^{M-1} X_{i+k} a_i (-1)^{b_i}.$$

Если $N>1$, то суммы S_k с выхода коррелятора необходимо подать на вход первого регистра P ($P=S$). Тогда на выходе коррелятора в течение цикла с номером N формируются поочередно суммы

$$S_k = \sum_{i=0}^{NM-1} X_{i+k} a_i (-1)^{b_i}$$

Два цикла формирования сумм S_k при $M=3$ показаны на фиг. 3.

Если $f_0=f_2=f_1/(M+1)$, то выходные суммы коррелятора равны

$$S_k = \sum_{i=0}^N X_{i+k} a_{i(M+1)} (-1)^{b_{i(M+1)}}.$$

Для получения K -й ординаты оценки взаимной корреляционной функции сигналов X и Y достаточно значение S_k умножить на коэффициент пропорциональности

$$\hat{R}_{xy}(K/f_2) = \frac{Y}{N} S_k.$$

Коэффициент Y зависит от способа преобразования сигнала Y , который изменяется на интервале $[-A, A]$ в код ab .

При вычислении экстремальной корреляционной функции, которая для узкополосных сигналов пропорциональна релейной корреляционной функции $R_{xy,z} = \hat{R}_{xy,z} p$,

$$a = \begin{cases} 1 & \text{при } Y=Y_{\max} \\ 1 & \text{при } Y=Y_{\min} \\ 0 & \text{при других } y \end{cases} \quad b = \begin{cases} 0 & \text{при } Y \geq 0 \\ 1 & \text{при } Y < 0 \end{cases}$$

При вычислении взаимной корреляции функции исследуемого сигнала X с опорным сигналом Y в течение первого цикла вычисления значения $a_0 b_0, a_1 b_1, \dots, a_{M-1} b_{M-1}$, соответствующие опорному сигналу, записываются в общий регистр 2. В последующие циклы вычисления содержимое общего регистра 2 не изменяется. В этом режиме работы на вход первого регистра 4 коррелятора подается нулевой код, каждая сумма определяется за M тактов, а количество ординат $\hat{R}_{xy}(n/f_2)$, где $n=0, 1, 2, \dots$, зависит от времени анализа сигнала X .

При релейном алгоритме вычисления a - весовая функция

$$b = \begin{cases} 0 & \text{при } Y \geq 0 \\ 1 & \text{при } Y < 0 \end{cases}$$

Коррелятор вычисляет оценку взаимной корреляционной функции релейным

с двумя вспомогательными сигналами методом, если

$$b = \begin{cases} 0 & \text{при } Y > Z_1; \\ 1 & \text{при других } Y, \end{cases} a = b + c = \{0, 1\},$$

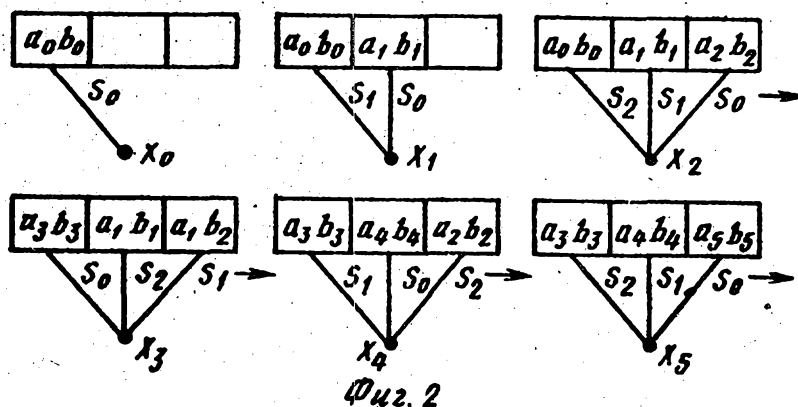
где $c = \begin{cases} 1 & \text{при } Y > Z_2; \\ 0, & \text{при других } Y; \end{cases}$

Z_1 и Z_2 - вспомогательные сигналы, независимые от исследуемых сигналов X и Y и равномерно распределенные соответственно на интервалах $[-A, 0]$ и $[0, A]$.

В частных случаях $Z_2 = -Z_1$ или $Z_2 = Z_1 - A$. В этом режиме работы коррелятора коэффициент $\gamma = A/2$.

Если $X=Y$, то коррелятор определяет оценку автокорреляционной функции.

Введение в коррелятор группы регистров, коммутатора и дополнительных соединений позволяет упростить коррелятор и производить вывод информации последовательно без увеличения общего времени анализа, при этом число выходов снижается в M раз, где M - число входящих в коррелятор сумматоров. Цифровой коррелятор обладает регулярной структурой при относительно небольшом количестве внешних выводов, поэтому он может быть выполнен в микроэлектронном исполнении, что позволяет уменьшить габариты, стоимость и потребляемую мощность коррелятора.



Составитель А.Иванова

Редактор С.Патрушева Техред Т.Фанта

Корректор О.Тигор

Заказ 9612/36

Тираж 698

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д.4/5

Филиал ИПИ "Патент", г.Ужгород, ул.Проектная, 4