

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5347261号

(P5347261)

(45) 発行日 平成25年11月20日 (2013.11.20)

(24) 登録日 平成25年8月30日 (2013.8.30)

(51) Int.Cl.

H02M 3/28 (2006.01)

F I

H02M 3/28

P

請求項の数 1 (全 11 頁)

(21) 出願番号	特願2007-295846 (P2007-295846)	(73) 特許権者	000006231
(22) 出願日	平成19年11月14日 (2007.11.14)		株式会社村田製作所
(65) 公開番号	特開2009-124849 (P2009-124849A)		京都府長岡京市東神足1丁目10番1号
(43) 公開日	平成21年6月4日 (2009.6.4)	(74) 代理人	110000970
審査請求日	平成22年10月29日 (2010.10.29)		特許業務法人 楓国際特許事務所
		(74) 代理人	100084548
			弁理士 小森 久夫
		(72) 発明者	松本 匡彦
			京都府長岡京市東神足1丁目10番1号
			株式会社村田製作所内
		審査官	今井 貞雄

最終頁に続く

(54) 【発明の名称】 絶縁型DC-DCコンバータ

(57) 【特許請求の範囲】

【請求項1】

少なくとも1次巻線および2次巻線を有する主トランスと、

スイッチング用パルス信号が入力されることにより、入力電源から前記主トランスの1次巻線に印加される入力電圧をスイッチングする電力スイッチ素子と、

フィードバック信号入力端子の入力電圧に応じたオンデューティ比の前記スイッチング用パルス信号を出力して前記電力スイッチ素子をオンし、前記電力スイッチ素子のオン期間に、過電流保護用のしきい値を超える電圧が電流検出端子に入力されたとき、前記電力スイッチ素子をターンオフするスイッチング電源回路用PWM制御ICから成るPWM制御回路と、

前記主トランスの2次巻線に生じる電圧を整流平滑する整流平滑回路と、

前記整流平滑回路の出力電圧を検出するとともに該出力電圧が基準電圧を超えたときに、前記電力スイッチ素子をオフさせるタイミング信号であるオフタイミング信号を発生するオン期間制御回路と、

前記オフタイミング信号を絶縁状態で1次側へ伝達するパルス信号伝達手段と、

前記パルス信号伝達手段により伝達されるオフタイミング信号を前記PWM制御回路の前記電流検出端子へ与えるオフタイミング信号入力回路と、

を備え、

前記フィードバック信号入力端子の入力電圧に応じたオンデューティ比の前記スイッチング用パルス信号のオン期間の途中で、前記電流検出端子に前記オフタイミング信号が入

力されて前記電力スイッチ素子がターンオフすることによりPWM制御が行われ、出力電圧が制御される、

ことを特徴とする絶縁型DC-DCコンバータ。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、主スイッチ素子のスイッチング制御を行う回路を備え、入出力間を直流的に絶縁した絶縁型DC-DCコンバータに関するものである。

【背景技術】

【0002】

10

特許文献1に開示されている絶縁型スイッチング電源装置の回路図を図1に示す。

図1において、端子+Vinは直流入力電源の(+)入力端子、端子-Vinはその(-)入力端子である。また端子+Voutは(+)出力端子、-Voutはその(-)出力端子である。

【0003】

この絶縁型スイッチング電源装置は、入力平滑コンデンサC1、1次巻線n1および2次巻線n2を有する主トランス(T1)、入力電源から主トランスT1の1次巻線n1に印加される入力電圧をスイッチングする電力スイッチ素子Q1、この電力スイッチ素子Q1のゲートに与える矩形波信号を発生する方形波発振回路1、信号受信/電力スイッチ駆動回路2、主トランスT1の2次巻線n2に生じる電圧を同期整流する整流側同期整流器Q2および転流側同期整流器Q3、両整流器を駆動する同期整流器駆動回路3、オフタイミング信号送信回路4、ランプ波発生回路5、オン期間制御回路6、チョークコイルトランスL1、および出力平滑コンデンサC2、を備えている。

20

【0004】

また、オフタイミング信号送信回路4の出力信号を信号受信/電力スイッチ駆動回路2へ絶縁状態で伝送するパルストランスT2およびダイオードD5を備えている。

【0005】

方形波発振回路1は、インバータIC2、IC3およびCR回路で構成したマルチバイブレータである。信号受信/電力スイッチ駆動回路2は、ANDゲートであるIC4、スイッチ素子Q4、ダイオードD9、抵抗R8、およびダイオードD9で構成している。

30

【0006】

同期整流器駆動回路3は、整流側同期整流器駆動端子FRDおよび転流側同期整流器駆動端子FLYを備えている。オフタイミング信号送信回路4は、ANDゲートであるIC5、コンデンサC7で構成している。オン期間制御回路6は、コンパレータIC1と基準電源Vrefを備えている。

【0007】

ランプ波発生回路5は、チョークコイルトランスL1とCR回路によってランプ波形の電圧信号を発生し、オン期間制御回路6のコンパレータIC1へ入力する。

【0008】

この図1に示すスイッチング電源装置は共振リセットフォワードコンバータを構成して、+Vinと-Vinの間に加わる直流電力は、入力平滑コンデンサC1で平滑された後、電力スイッチ素子Q1でスイッチングされて交流電力に変換される。この交流電力は、主トランスT1の1次巻線n1から2次巻線n2に伝送され、整流側同期整流器Q2、転流側同期整流器Q3で整流後、チョークコイルトランスL1、出力平滑コンデンサC2で平滑されて再度直流電力に変換される。

40

【0009】

オン期間制御回路6のコンパレータIC1は、(+)入力の出力電圧と、(-)入力の基準電源Vrefの分圧電圧とを比較する。(-)入力の基準電源Vrefの分圧電圧にはランプ波発生回路5が発生したランプ波が重畳され、電力スイッチ素子Q1のオン期間中に漸減する。(-)入力電圧の漸減によって、オン期間途中で(+)入力が(-)入力

50

より大きくなると、I C 1 の出力電圧は L レベルから H レベルに反転する。

【0010】

A N D ゲート I C 5 はチョークコイルトランス L 1 から電力スイッチ素子 Q 1 のオン期間を検出していて、電力スイッチ素子 Q 1 のオン期間中に I C 1 の出力電圧が L レベルから H レベルに反転すると、コンデンサ C 7 を介してオフタイミング信号を発生し、パルストランス T 2 の 2 次巻線 n 2 から 1 次巻線 n 1 に伝送する。その際、ダイオード D 5 はオフタイミング信号の伝送で励磁されたパルストランス T 2 をリセットする。

【0011】

方形波発振回路 1 はオンデューティ比最大の方形波を出力する。インバータ I C 2 の出力は、方形波発振回路 1 と逆のタイミングになるため、方形波発振回路のオフ期間にダイオード D 9、抵抗 R 8 を経由してスイッチ素子 Q 4 の出力容量に電荷が蓄えられ、Q 4 のドレイン電圧が H レベルになる。A N D ゲート I C 4 は方形波発振回路 1 の出力電圧が H レベルで、かつ Q 4 ドレイン電圧が H レベルであるとき H レベルになるので、方形波発振回路出力電圧が L レベルから H レベルに反転すると、A N D ゲート I C 4 の出力も L レベルから H レベルに反転して電力スイッチ素子 Q 1 がターンオンする。

10

【0012】

Q 1 のオン期間の途中で、パルストランス T 2 を介してオフタイミング信号が Q 4 のゲートに入力されると、Q 4 がターンオンして出力容量の蓄積電荷が放電され、Q 4 のドレイン電圧が H レベルから L レベルに反転すると、I C 4 の出力も H レベルから L レベルに反転して電力スイッチ素子 Q 1 がターンオフする。

20

【0013】

前記の動作に基づき、信号受信／電力スイッチ駆動回路 2 が方形波発振回路 1 のターンオンタイミングと同期して電力スイッチ素子 Q 1 のオンタイミングを決定し、オフタイミング信号と同期して電力スイッチ素子 Q 1 のオフタイミングを決定することで P W M 制御が行われ、スイッチング電源の出力電圧が安定化する。そのため、フォトカプラや誤差アンプに起因する位相遅れがなく、極めて高速な応答性が実現できる。

【特許文献 1】国際公開 2007/018227 号パンフレット

【発明の開示】

【発明が解決しようとする課題】

【0014】

30

図 1 に示した、フォトカプラや誤差アンプを用いない従来の絶縁型スイッチング電源装置において、方形波発振回路 1 にはインバータ、信号受信／電力スイッチ駆動回路 2 には A N D ゲートを備えているが、一般的な高速ロジックゲート I C は絶対最大定格電圧が通常 7 V 程度であるので、電力スイッチ素子 Q 1 のゲート駆動電圧はそれより低い電圧になる。電力スイッチ素子 Q 1 がロジックレベルで駆動可能な M O S F E T でないとゲート駆動電圧が不足する。しかしドレイン耐圧 100 V 超のロジックレベル駆動可能な M O S F E T の入手は困難である。また、スイッチング電源装置の電力容量が大きい場合、電力スイッチ素子 Q 1 の入力容量が大きくなるのでゲート駆動能力も不足する。

【0015】

これらの理由から、図 1 に示した従来の絶縁型スイッチング電源装置の構成は高電圧入力・大容量のスイッチング電源には適さない。

40

【0016】

そこで、高速論理ゲート I C の出力で低耐圧の F E T を駆動し、その F E T で高耐圧の F E T を駆動するように F E T を 2 段のダーリントン接続する構成も考えられる。また、5 V 程度のロジック出力電圧を 8 ～ 10 V 程度に昇圧して出力する高耐圧 F E T 駆動用の I C を用いることも考えられる。

【0017】

しかし、これらの構成では、高コストになり、ワットテージの高い抵抗が必要になるため回路効率が低下する、という問題が生じる。

【0018】

50

そこで、この発明の目的は、上述の問題を解消して、低コスト且つ高効率な高電圧入力・大容量の絶縁型DC-DCコンバータを提供することにある。

【課題を解決するための手段】

【0019】

前記課題を解消するために、この発明の絶縁型DC-DCコンバータは、少なくとも1次巻線および2次巻線を有する主トランス(T1)と、

スイッチング用パルス信号が入力されることにより、入力電源から前記主トランス(T1)の1次巻線に印加される入力電圧をスイッチングする電力スイッチ素子(Q1)と、
フィードバック信号入力端子の入力電圧に応じたオンデューティ比の前記スイッチング用パルス信号を出力して前記電力スイッチ素子をオンし、前記電力スイッチ素子のオン期間に、過電流保護用のしきい値を超える電圧が電流検出端子に入力されたとき、前記電力スイッチ素子をターンオフするスイッチング電源回路用PWM制御ICから成るPWM制御回路(8)と、

前記主トランス(T1)の2次巻線に生じる電圧を整流平滑する整流平滑回路(Q2, Q3, L1, C2)と、

前記整流平滑回路の出力電圧を検出するとともに該出力電圧が基準電圧を超えたときに、前記電力スイッチ素子(Q1)をオフさせるタイミング信号であるオフタイミング信号を発生するオン期間制御回路(16)と、

前記オフタイミング信号を絶縁状態で1次側へ伝達するパルス信号伝達手段(T2)と、

前記パルス信号伝達手段(T2)により伝達されるオフタイミング信号を前記PWM制御回路(8)の前記電流検出端子へ与えるオフタイミング信号入力回路(32)と、
を備え、

前記フィードバック信号入力端子の入力電圧に応じたオンデューティ比の前記スイッチング用パルス信号のオン期間の途中で、前記電流検出端子に前記オフタイミング信号が入力されて前記電力スイッチ素子がターンオフすることによりPWM制御が行われ、出力電圧が制御される、
ことを特徴とする。

【0020】

この構成により、PWM制御回路からのスイッチング用パルス信号で電力スイッチ素子Q1がターンオンし、オン期間制御回路から出力されるオフタイミング信号に同期してターンオフすることでPWM制御が行われるので、フォトカプラや誤差アンプに起因する位相遅れがなく、極めて高速な応答性が実現できる。

【0021】

また、一般的な高速ロジックゲートICを用いることなく、PWM制御ICから成るPWM制御回路を用いることによって、電力スイッチ素子を十分に駆動でき、高効率な高電圧入力・大容量の絶縁型DC-DCコンバータが構成できる。

【0022】

さらに、パルス信号伝達手段(T2)により伝達される前記オフタイミング信号に基づいて電力スイッチ素子(Q1)をターンオフさせる回路を外部に構成する必要がないので(PWM制御回路がその回路を兼ねることになるので)、全体の回路構成が簡素化され、小型・軽量化が図れる。

【発明の効果】

【0023】

この発明によれば、PWM制御回路からのスイッチング用パルス信号で電力スイッチ素子Q1がターンオンし、オン期間制御回路から出力されるオフタイミング信号に同期してターンオフすることでPWM制御が行われるので、フォトカプラや誤差アンプに起因する位相遅れがなく、極めて高速な応答性が実現できる。

【0024】

また、一般的な高速ロジックゲートICを用いることなく、PWM制御ICから成るP

10

20

30

40

50

WM制御回路を用いることによって、電力スイッチ素子を十分に駆動でき、高効率な高電圧入力・大容量の絶縁型DC-DCコンバータが構成できる。

【0025】

さらに、スイッチング用パルス信号を発生する回路にPWM制御ICを用いることによって、PWM制御ICの付属機能、例えば入力低電圧監視機能(UVLO)、過電流保護機能(OCF)、過熱保護機能(OTP)等をそのまま活用でき、ディスクリート部品で制御回路を構成する場合より集積度が上がり、スイッチング電源を小型化できる。

【発明を実施するための最良の形態】

【0026】

図2はこの発明の実施形態に係る絶縁型DC-DCコンバータの回路図、図3はその各部の波形図である。

10

【0027】

図2において、端子+Vinは直流入力電源の(+)入力端子、端子-Vinはその(-)入力端子である。また端子+Voutは(+)出力端子、-Voutはその(-)出力端子である。

【0028】

この絶縁型DC-DCコンバータ100は、入力平滑コンデンサC1、1次巻線n1および2次巻線n2を有する主トランスT1、入力電源から主トランスT1の1次巻線n1に印加される入力電圧をスイッチングする電力スイッチ素子Q1、この電力スイッチ素子Q1のゲートに与えるスイッチング用パルス信号を発生するPWM制御回路8、主トランスT1の2次巻線n2に生じる電圧を同期整流する整流側同期整流器Q2および転流側同期整流器Q3、両整流器を駆動する同期整流器駆動回路3、オフタイミング信号送信回路4、ランプ波発生回路5、オン期間制御回路16、チョークコイルトランスL1、および出力平滑コンデンサC2、を備えている。

20

【0029】

また、オフタイミング信号送信回路4の出力信号を1次側へ絶縁状態で伝送するパルストランスT2およびダイオードD5を備えている。

【0030】

PWM制御回路8は、フィードバック信号入力端子FBの入力電圧に応じたオンデューティ比のスイッチング用パルス信号を出力するPWM制御ICである。このフィードバック信号入力端子FBの入力電圧は0V(-Vin端子の接地電位)としている。そのため、PWM制御回路8は最大デューティに相当するスイッチング用パルス信号(方形波信号)を出力しようとする。但し、後述するように、このPWM制御回路8はカレントモードPWM制御ICであり、電力スイッチ素子Q1のオン期間の途中で、電流検出端子CSに過電流保護用のしきい値を超える電圧を入力すると、直ちに電力スイッチ素子Q1をターンオフする。(図3(c)参照)。

30

【0031】

PWM制御回路8のOUT端子電圧がt1のタイミングでLレベルからHレベルに反転すると、電力スイッチ素子Q1の入力容量が充電され、ターンオンする。

【0032】

40

電力スイッチ素子Q1のオン期間の途中t0で、パルストランスT2を介してオフタイミング信号が伝送されると、ダイオードD1を介してPWM制御回路8の電流検出端子CSにオフタイミング信号が入力される。これにより、PWM制御回路8のOUT端子から電力スイッチ素子Q1のゲートへの充電電流が遮断されると共に、Q1の入力容量蓄積電荷がOUT端子側へ放電され、電力スイッチ素子Q1がターンオフする。(図3(b)(c)(d)(h)参照)。

【0033】

同期整流器駆動回路3は、整流側同期整流器駆動端子FRDおよび転流側同期整流器駆動端子FLYを備えている。オフタイミング信号送信回路4は、ANDゲートであるIC5、コンデンサC7で構成している。オン期間制御回路16は、コンパレータIC1、基

50

準電源 V_{ref} 、分圧抵抗 R_2 、 R_3 を備えている。

【0034】

ランプ波発生回路 5 は、チョークコイルトランス L_1 と CR 回路によってランプ波形の電圧信号を発生し、オン期間制御回路 6 のコンパレータ IC_1 へ入力する。

【0035】

この図 2 に示す絶縁型 $DC-DC$ コンバータ 100 は共振リセットフォワードコンバータを構成していて、 $+V_{in}$ と $-V_{in}$ の間に加わる直流電力は、入力平滑コンデンサ C_1 で平滑された後、電力スイッチ素子 Q_1 でスイッチングされて交流電力に変換される。この交流電力は、主トランス T_1 の 1 次巻線 n_1 から 2 次巻線 n_2 に伝送され、整流側同期整流器 Q_2 、転流側同期整流器 Q_3 で整流後、チョークコイルトランス L_1 、出力平滑コンデンサ C_2 で平滑されて再度直流電力に変換される。

10

【0036】

ランプ波発生回路 5 はコンデンサ C_8 、 C_9 および抵抗 R_8 で構成していて、チョークコイルトランス L_1 の 1 次巻線の両端電圧を入力し、PWM 制御回路 8 が出力するスイッチング用パルス信号の立ち上がりに同期したランプ波を発生する。

【0037】

オン期間制御回路 16 のコンパレータ IC_1 は、抵抗 R_2 、 R_3 で分圧された出力電圧と、基準電源 V_{ref} の電圧とを比較する。コンパレータ IC_1 の (−) 端子に入力される、出力電圧の分圧電圧にはランプ波発生回路 5 が発生したランプ波が重畳され、電力スイッチ素子 Q_1 のオン期間中に漸増する。この (−) 端子入力電圧の漸増によって、オン期間途中で (−) 入力が (+) 入力より大きくなると、 IC_1 の出力電圧は H レベルから L レベルに反転する (図 3 (a) (c) 参照)。

20

【0038】

オフタイミング信号送信回路 4 の AND ゲート IC_5 はチョークコイルトランス L_1 の 2 次巻線の電圧とコンパレータ IC_1 の出力電圧とを入力し、電力スイッチ素子 Q_1 のオン期間中に IC_1 の出力電圧が H レベルから L レベルに反転すると、コンデンサ C_7 を介してオフタイミング信号を発生する。

【0039】

このオフタイミング信号は、パルストランス T_2 の 2 次巻線 n_2 から 1 次巻線 n_1 に伝送される。その際、ダイオード D_5 はオフタイミング信号の伝送で励磁されたパルストランス T_2 をリセットする (図 3 (b) 参照)。

30

【0040】

前述したとおり、PWM 制御回路 8 の OUT 端子の立ち上がりタイミングに同期して電力スイッチ素子 Q_1 のオンタイミングが定まり、オフタイミング信号に同期して電力スイッチ素子 Q_1 のオフタイミングが定まる。このことにより PWM 制御が行われ、 $DC-DC$ コンバータ 100 の出力電圧が安定化する。

【0041】

図 3 の A 点で出力電圧が増加すると、コンパレータ IC_1 の H レベルから L レベルへの反転タイミングが早まり、オフタイミング信号の送出タイミングが早まって、電力スイッチ素子 Q_1 のオンデューティ比が小さくなる。逆に、図 3 の B 点で出力電圧が減少すると、コンパレータ IC_1 の H レベルから L レベルへの反転タイミングが遅くなり、オフタイミング信号の送出タイミングが遅くなって、電力スイッチ素子 Q_1 のオンデューティ比が大きくなる。

40

【0042】

なお、PWM 制御回路 8 は PWM 制御 IC で構成し、この PWM 制御 IC が備える入力低電圧監視機能 (UVLO)、過電流保護機能 (OCP)、過熱保護機能 (OTP) 等の付属機能を活用する。すなわち、PWM 制御回路 8 に対して入力電圧を抵抗分割した電圧値等の、入力電圧に比例する電圧を入力することにより、入力電圧が所定値より低下したとき入力低電圧監視機能 (UVLO) によって警告信号が出力される。また、PWM 制御回路 8 に対して 1 次側または 2 次側の電流検出信号を入力することにより、過電流状態に

50

なったとき過電流保護（O C P）の作用により、それ以上の電流増大が抑制される。さらに、PWM制御回路8に対して熱検出信号を入力することにより、過熱状態になったとき過熱保護（O T P）の作用により、それ以上の温度上昇が抑制される。

【0043】

このようにして、従来用いられていたフォトカプラや誤差アンプに起因する位相遅れがなく、極めて高速な応答性が実現できる。

【0044】

また、一般的な高速ロジックゲートICを用いることなく、PWM制御ICから成るPWM制御回路を用いることによって、電力スイッチ素子Q1を十分に駆動でき、高効率な高電圧入力・大容量の絶縁型DC-DCコンバータが構成できる。

10

【0045】

さらに、スイッチング用パルス信号（方形波信号）を発生する回路にPWM制御ICを用いたので、PWM制御ICが備える入力低電圧監視機能（U V L O）、過電流保護機能（O C P）、過熱保護機能（O T P）等の付属機能を活用することで、ディスクリット部品で制御回路を構成するより集積度が上がり、スイッチング電源を小型化できる。

【0046】

カレントモードPWM制御ICであるPWM制御回路8は、具体的には、カレントモードPWM制御IC内に、電流検出端子CSの入力電圧と過電流保護のしきい値とを比較し、その比較出力によってスイッチング用パルス信号をLレベルにする高速コンパレータを内蔵している。そのため、電流検出端子CSにオフタイミング信号（正のパルス電圧）が入力されたとき、スイッチング用パルス信号（O U T端子の出力電圧）がLレベル（0 V）になる。

20

【0047】

これにより、PWM制御回路8の内部で生成されたスイッチング用パルス信号の立ち上がりでターンオンし、オフタイミング信号のタイミングで電力スイッチ素子Q1がターンオフすることになる。

【0048】

オン期間制御回路16がオフタイミング信号を発生し、パルストランスT2の2次巻線n2から1次巻線n1に伝送された信号（オフタイミング信号）は、ダイオードD1で整流されてコンデンサC4を充電し、抵抗R5を介してPWM制御回路8の電流検出端子CSに入力される。この電流検出端子CSに入力されるオフタイミング信号を、PWM制御回路8の過電流保護のしきい値を超える電圧に設定しているため、オフタイミング信号の入力直後に電力スイッチ素子Q1がターンオフする。

30

PWM制御回路8を構成するカレントモードPWM制御ICは、スパイク電流による誤動作を防止するリーディングエッジブランキング機能を備える場合が多い。ダイオードD1、D2、コンデンサC4、抵抗R5で形成するオフタイミング信号入力回路32は、絶縁型DC-DCコンバータ100の出力電圧が規定値より増加して、スイッチング用パルス信号のオンデューティ比が最小になった場合に、オフタイミング信号が前記リーディングエッジブランキング機能で実質的に消滅して制御不能に陥る動作モードを回避するためのものである。

40

【0049】

すなわち、カレントモードPWM制御ICは、O U T端子から出力したスイッチング用パルス信号で駆動される電力スイッチ素子Q1がオンした時に、CS端子に入力される電流波形に乗ってしまう数nsレベルのヒゲ状のスイッチングノイズを誤検出しないように、O U T端子からの出力をHにしてからしばらくのブランキング期間（数ns～10ns程度）は前記高速コンパレータの出力を受け付けない機能を備えている。これが上記リーディングエッジブランキング機能である。コンデンサC4および抵抗R5によるローパスフィルタは、このリーディングエッジブランキング機能によってオフタイミング信号がブランキングされないように、オフタイミング信号の尖頭値を多少潰し、平らな波形にすることで、上記ブランキング期間を超えさせ、オフタイミング信号を有効にする。

50

【0050】

したがって、オンデューティ比が最小であっても、オフタイミング信号がブランキングされない条件であれば、パルストランスT2の1次巻線n1をPWM制御回路8の電流検出端子CSに直接接続する回路構成を採ることもできる。

【0051】

なお、図2に示した例ではPWM制御回路8に対する制御回路用電源の供給元を示していないが、主トランスT1に3次巻線を設けるとともにバックコンバータ（非絶縁型DC-DCコンバータ）を構成し、このバックコンバータを制御回路用電源としてもよい。

【0052】

また、実施形態では、PWM制御回路8をカレントモードPWM制御ICで構成したが、過電流保護用に電流検出端子CSを設けたボルテージモードPWM制御ICで構成してもよい。すなわち、電流がしきい値を超えた瞬間にPWMパルスレベルに落とす機能（カレントセンス機能）を有するICであればカレントモードICに限定されず、ボルテージモードICでも可能である。

【0053】

また、以上に示した実施形態では、電力変換回路をフォワードコンバータの構成としたが、これには様々な絶縁型スイッチング電力変換回路のトポロジーが適用可能であり、シングルエンドタイプだけでなく、ダブルエンドのプッシュプル、ハーフブリッジ、フルブリッジコンバータにも適用できる。ダブルエンド用カレントモードPWM制御ICは、通常、内部に分周回路を備えているが、前記実施形態のように電流検出端子にオフタイミング信号を入力する回路構成にすれば、PWM制御ICの外部に分周回路を設ける必要がないので回路構成の簡略化が可能である。

【0054】

また、パルストランスT2を、主トランスT1、またはチョークコイルトランスL1と同一のコアを共用する複合磁性部品として形成し、部品の小型化・低価格化を図ることもできる。このような複合磁性部品には特開2000-260639に開示された構造および形成方法を採用できる。

【図面の簡単な説明】

【0055】

【図1】特許文献1に示されている絶縁型スイッチング電源装置の回路図である。

【図2】実施形態に係る絶縁型DC-DCコンバータの回路図である。

【図3】同絶縁型DC-DCコンバータの各部の波形図である。

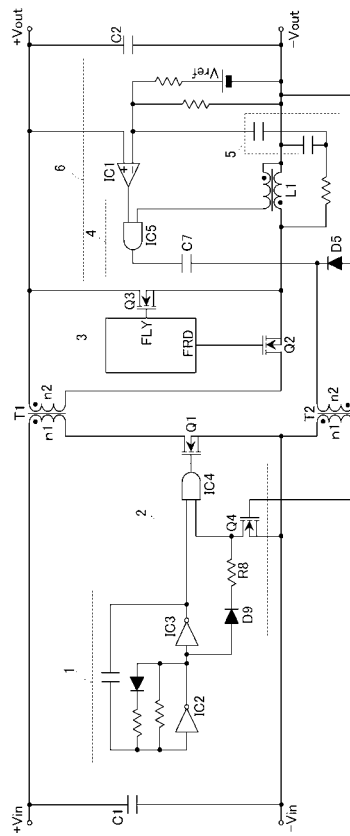
【符号の説明】

【0056】

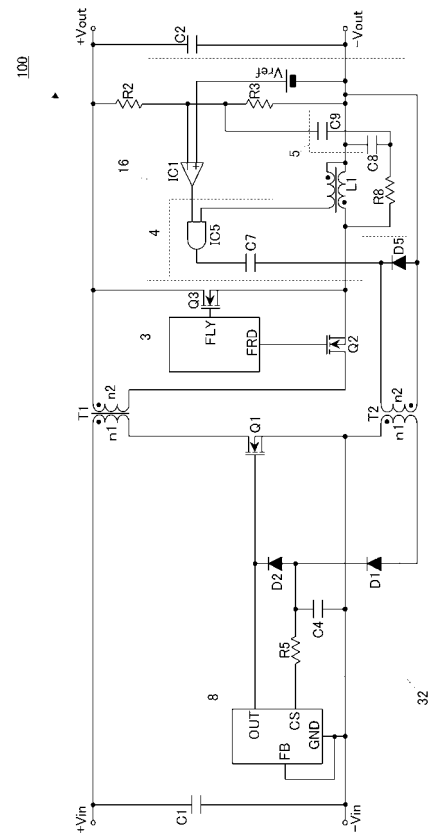
- 1－方形波発振回路
- 2－信号受信／電力スイッチ駆動回路
- 3－同期整流器駆動回路
- 4－オフタイミング信号送信回路
- 5－ランプ波発生回路
- 6, 16－オン期間制御回路
- 8－PWM制御回路
- 32－オフタイミング信号入力回路
- 100－絶縁型DC-DCコンバータ
- IC1－コンパレータ
- IC2, IC3－インバータ
- IC4, IC5－ANDゲート
- Q1－電力スイッチ素子Q1
- Q2－整流側同期整流器
- Q3－転流側同期整流器
- T1－主トランス

- T 2－パルストランス
 L 1－チョークコイルトランス
 C 1－入力平滑コンデンサ
 C 2－出力平滑コンデンサ

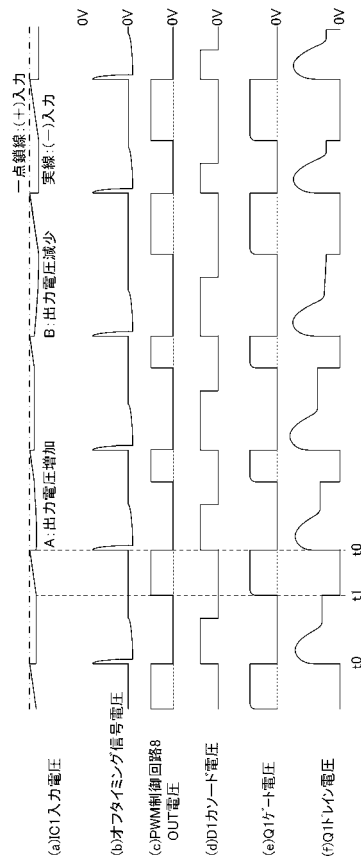
【図 1】



【図 2】



【図 3】



フロントページの続き

(56)参考文献 特開2002-010634 (JP, A)
特開2002-125368 (JP, A)
特開平08-182313 (JP, A)

(58)調査した分野(Int.Cl., DB名)
H02M 3/28