

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 1 月 21 日 (21.01.2021)



(10) 国际公布号
WO 2021/007769 A1

(51) 国际专利分类号:
H01L 21/77 (2017.01) H01L 27/12 (2006.01)

业周(FANG, Yezhou); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。

(21) 国际申请号: PCT/CN2019/096139

(74) 代理人: 北京三高永信知识产权代理有限公司(BEIJING SAN GAO YONG XIN INTELLECTUAL PROPERTY AGENCY CO., LTD.); 中国北京市海淀区学院路蓟门里和景园A座1单元102室, Beijing 100088 (CN)。

(22) 国际申请日: 2019 年 7 月 16 日 (16.07.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

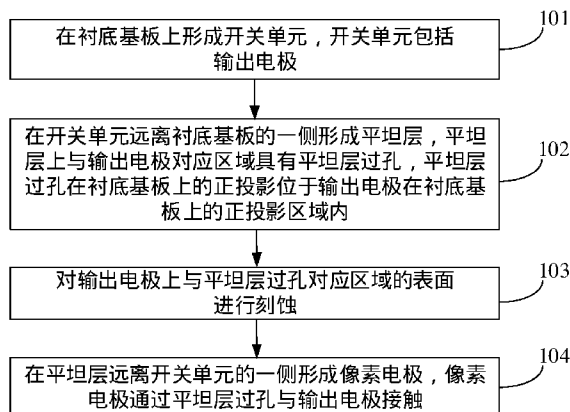
(71) 申请人: 京东方科技集团股份有限公司(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路10号, Beijing 100015 (CN)。鄂尔多斯市源盛光电有限责任公司(ORDOS YUANSHEG OPTOELECTRONICS CO., LTD.) [CN/CN]; 中国内蒙古自治区鄂尔多斯市东胜区鄂尔多斯装备制造基地, Inner Mongolia 017020 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(72) 发明人: 李峰(LI, Feng); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 方

(54) Title: DISPLAY SUBSTRATE, FABRICATION METHOD THEREFOR AND DISPLAY APPARATUS

(54) 发明名称: 显示基板及其制造方法、显示装置



- 101 Form a switch unit on a base substrate, the switch unit comprising an output electrode
- 102 Form a planarization layer on one side of the switch unit away from the base substrate, a planarization layer via being provided on a region of the planarization layer corresponding to the output electrode, and the orthographic projection of the planarization layer via on the base substrate being located within the orthographic projection region of the output electrode on the base substrate
- 103 Etch the surface of a region on the output electrode corresponding to the planarization layer via
- 104 Form a pixel electrode on a side of the planarization layer away from the switch unit, the pixel electrode being in contact with the output electrode by means of the planarization layer via

图 1

(57) Abstract: The present disclosure relates to the field of display technology, and provided thereby are a display substrate, a fabrication method therefor and a display apparatus, the method comprising: forming a switch unit on a base substrate; forming a planarization layer on a side of the switch unit away from the base substrate, a planarization layer via being provided on a region of the planarization layer corresponding to an output electrode, and the orthographic projection of the planarization layer via on the base substrate being located within the orthographic projection region of the output electrode on the base substrate; etching the surface of a region on the output electrode corresponding to the planarization layer via; and forming a pixel electrode on a side of the planarization layer away from the switch unit, the pixel electrode being in contact with the output electrode by means of the planarization layer via. The present disclosure may reduce the contact resistance between the output electrode and the pixel electrode, and enhances the switching performance of the switch unit. The present disclosure is used for display substrate fabrication.

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

(57) 摘要: 本公开提供一种显示基板及其制造方法、显示装置, 属于显示技术领域, 该方法包括: 在衬底基板上形成开关单元; 在开关单元远离衬底基板的一侧形成平坦层, 平坦层上与输出电极对应区域具有平坦层过孔, 平坦层过孔在衬底基板上的正投影位于输出电极在衬底基板上的正投影区域内; 对输出电极上与平坦层过孔对应区域的表面进行刻蚀; 在平坦层远离开关单元的一侧形成像素电极, 像素电极通过平坦层过孔与输出电极接触。本公开可以减小输出电极与像素电极的接触电阻, 提升开关单元的开关特性。本公开用于显示基板制造。

显示基板及其制造方法、显示装置

技术领域

本公开涉及显示技术领域，特别涉及一种显示基板及其制造方法、显示装置。

背景技术

显示基板通常包括衬底基板以及位于衬底基板上的薄膜晶体管（英文：Thin Film Transistor；简称：TFT）、平坦层和像素电极，像素电极通过平坦层上的过孔与 TFT 的漏极连接。

发明内容

本公开实施例提供了一种显示基板及其制造方法、显示装置。所述技术方案如下：

一方面，提供一种显示基板的制造方法，包括：

在衬底基板上形成开关单元，所述开关单元包括输出电极；

在所述开关单元远离所述衬底基板的一侧形成平坦层，所述平坦层上与所述输出电极对应区域具有平坦层过孔，所述平坦层过孔在所述衬底基板上的正投影位于所述输出电极在所述衬底基板上的正投影区域内；

对所述输出电极上与所述平坦层过孔对应区域的表面进行刻蚀；

在所述平坦层远离所述开关单元的一侧形成像素电极，所述像素电极通过所述平坦层过孔与所述输出电极接触。

可选地，对所述输出电极上与所述平坦层过孔对应区域的表面进行刻蚀，包括：

以所述平坦层为掩膜，对所述输出电极上与所述平坦层过孔对应区域的表面进行刻蚀。

可选地，在所述开关单元远离所述衬底基板的一侧形成平坦层之前，所述方法还包括：

在所述开关单元远离所述衬底基板的一侧形成钝化层；

所述在所述开关单元远离所述衬底基板的一侧形成平坦层，包括：

在所述钝化层远离所述开关单元的一侧形成平坦层，所述钝化层上与所述输出电极对应区域通过所述平坦层过孔裸露；

所述以所述平坦层为掩膜，对所述输出电极上与所述平坦层过孔对应区域的表面进行刻蚀，包括：

以所述平坦层为掩膜，对所述钝化层上通过所述平坦层过孔裸露的区域进行过刻，以在所述钝化层上形成钝化层过孔，并对所述输出电极上与所述平坦层过孔对应区域的表面进行刻蚀，所述钝化层过孔与所述平坦层过孔连通，所述钝化层过孔在所述衬底基板上的正投影位于所述平坦层过孔在所述衬底基板上的正投影区域内；

所述在所述平坦层远离所述开关单元的一侧形成像素电极，所述像素电极通过所述平坦层过孔与所述输出电极接触，包括：

在所述平坦层远离所述开关单元的一侧形成像素电极，所述像素电极通过所述平坦层过孔和所述钝化层过孔与所述输出电极接触。

可选地，所述平坦层过孔和所述钝化层过孔上相互连通的两个开口面重合。

可选地，所述以所述平坦层为掩膜，对所述钝化层上通过所述平坦层过孔裸露的区域进行过刻，包括：

以所述平坦层为掩膜，通过干法刻蚀工艺对所述钝化层上通过所述平坦层过孔裸露的区域进行过刻。

可选地，所述输出电极通过所述平坦层过孔裸露，所述以所述平坦层为掩膜，对所述输出电极上与所述平坦层过孔对应区域的表面进行刻蚀，包括：

以所述平坦层为掩膜，通过湿法刻蚀工艺对所述输出电极上通过所述平坦层过孔裸露的区域的表面进行刻蚀。

可选地，在所述开关单元远离所述衬底基板的一侧形成平坦层之后，所述方法还包括：

对所述平坦层固化目标时长，所述目标时长小于或者等于 30 分钟。

可选地，所述开关单元为薄膜晶体管，

所述在衬底基板上形成开关单元，包括：

在所述衬底基板上形成栅极、栅绝缘层、有源层和源漏极层，所述源漏极层包括源极和漏极，所述输出电极为所述漏极。

可选地，所述方法还包括：在所述像素电极远离所述平坦层的一侧依次形

成绝缘层和公共电极。

可选地，所述公共电极为板状电极，所述像素电极为条状电极。

另一方面，提供一种显示基板，所述显示基板采用上述一方面任一所述的方法制成，包括：

衬底基板；

位于所述衬底基板上的开关单元，所述开关单元包括输出电极，所述输出电极远离所述衬底基板的一面具有凹槽，所述凹槽的深度为 50~300 埃；

位于所述开关单元远离所述衬底基板一侧的平坦层，所述平坦层上与所述输出电极对应区域具有平坦层过孔，所述平坦层过孔在所述衬底基板上的正投影位于所述输出电极在所述衬底基板上的正投影区域内；

位于所述平坦层远离所述开关单元一侧的像素电极，所述像素电极通过所述平坦层过孔与所述凹槽的底面接触。

可选地，所述显示基板还包括：

位于所述开关单元与所述平坦层之间的钝化层，所述钝化层上与所述输出电极对应区域具有钝化层过孔，所述钝化层过孔与所述平坦层过孔连通，所述平坦层过孔和所述钝化层过孔上相互连通的两个开口面重合，所述钝化层过孔在所述衬底基板上的正投影位于所述平坦层过孔在所述衬底基板上的正投影区域内，所述像素电极通过所述平坦层过孔和所述钝化层过孔与所述凹槽的底面接触；

沿远离所述像素电极的方向位于所述像素电极远离所述平坦层一侧的绝缘层和公共电极；

其中，所述开关单元为薄膜晶体管，包括栅极、栅绝缘层、有源层、源极和漏极，所述输出电极为所述漏极。

可选地，所述公共电极为板状电极，所述像素电极为条状电极。

再一方面，提供一种显示装置，包括上述另一方面任一所述的显示基板。

附图说明

为了更清楚地说明本公开实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本公开的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 是本公开实施例提供的一种显示基板的制造方法的方法流程图；

图 2 是本公开实施例提供的另一种显示基板的制造方法的方法流程图；

图 3 是本公开实施例提供的一种在衬底基板上形成开关单元后的示意图；

图 4 是本公开实施例提供的一种在开关单元远离衬底基板的一侧形成钝化层后的示意图；

图 5 是本公开实施例提供的一种在钝化层远离衬底基板的一侧形成平坦层后的示意图；

图 6 是本公开实施例提供的一种对钝化层上通过平坦层过孔裸露的部分进行过刻后的示意图；

图 7 是本公开实施例提供的一种在平坦层远离开关单元的一侧形成像素电极后的示意图；

图 8 是本公开实施例提供的一种在像素电极远离平坦层的一侧形成绝缘层和公共电极后的示意图；

图 9 是本公开实施例提供的再一种显示基板的制造方法的方法流程图；

图 10 是本公开实施例提供的一种在开关单元远离衬底基板的一侧形成平坦层后的示意图；

图 11 是本公开实施例提供的一种对输出电极上与平坦层过孔对应区域的表面进行刻蚀后的示意图；

图 12 是本公开实施例提供的另一种在平坦层远离开关单元的一侧形成像素电极后的示意图；

图 13 是本公开实施例提供的另一种在像素电极远离平坦层的一侧形成绝缘层和公共电极后的示意图。

具体实施方式

为使本公开的目的、技术方案和优点更加清楚，下面将结合附图对本公开实施方式作进一步地详细描述。

目前处于物联网大时代，显示行业以及传感器行业等半导体电子信息行业起着举足轻重的作用。在显示行业中，显示基板通常包括衬底基板以及位于衬底基板上的 TFT、平坦层和像素电极，TFT 包括栅极、栅绝缘层、有源层、源极和漏极，平坦层具有过孔，像素电极通过该过孔与漏极连接。在制造平坦层的过程中，空气中的水汽和/或氧气等空气介质通常会氧化 TFT 的源极和漏极，

使得源极和漏极的表面形成金属氧化膜，导致最终制成的显示基板中，像素电极与漏极的接触电阻较大，TFT 的开关特性较差，显示基板的功耗较大。

本公开实施例提供的显示基板及其制造方法、显示装置，通过对开关单元的输出电极（例如 TFT 的漏极）上与平坦层过孔对应区域的表面进行刻蚀，可以去除输出电极上与平坦层过孔对应区域的表面的被氧化的部分，像素电极通过平坦层过孔与输出电极接触，从而像素电极与输出电极的接触电阻较小，开关单元的开关特性较好，显示基板的功耗较低。

请参考图 1，其示出了本公开实施例提供的一种显示基板的制造方法的方法流程图，参见图 1，该方法可以包括以下几个步骤：

在步骤 101 中，在衬底基板上形成开关单元，开关单元包括输出电极。

在步骤 102 中，在开关单元远离衬底基板的一侧形成平坦层，平坦层上与输出电极对应区域具有平坦层过孔，平坦层过孔在衬底基板上的正投影位于输出电极在衬底基板上的正投影区域内。

在步骤 103 中，对输出电极上与平坦层过孔对应区域的表面进行刻蚀。

在步骤 104 中，在平坦层远离开关单元的一侧形成像素电极，像素电极通过平坦层过孔与输出电极接触。

综上所述，本公开实施例提供的显示基板的制造方法，由于对开关单元的输出电极上与平坦层过孔对应区域的表面进行了刻蚀，因此可以去除该输出电极上与平坦层过孔对应区域的表面被氧化的部分，像素电极通过平坦层过孔与输出电极接触，从而像素电极与输出电极的接触电阻较小，开关单元的开关特性较好，显示基板的功耗较低。

请参考图 2，其示出了本公开实施例提供的另一种显示基板的制造方法的方法流程图，参见图 2，该方法可以包括以下几个步骤：

在步骤 201 中，在衬底基板上形成开关单元，开关单元包括输出电极。

其中，开关单元可以包括控制电极、半导体层、输入电极和输出电极，输入电极和输出电极不接触，输入电极和输出电极分别与半导体层接触。示例地，开关单元可以是 TFT，该 TFT 可以是顶栅型 TFT 或者底栅型 TFT，无论顶栅型 TFT 还是底栅型 TFT，均包括栅极、栅绝缘层、有源层、源极和漏极，源极和漏极不接触，且源极和漏极分别与有源层接触。在本公开实施例中，当开关单

元为 TFT 时，栅极可以是控制电极，有源层可以是半导体层，源极可以是输入电极，漏极可以是输出电极。

示例地，请参考图 3，其示出了本公开实施例提供的一种在衬底基板 10 上形成开关单元 11 后的示意图，该图 3 以开关单元 11 为底栅型 TFT 为例进行说明。参见图 3，该开关单元 11 包括栅极 111、栅绝缘层 112、有源层 113、源极 114 和漏极 115，源极 114 与漏极 115 不接触，且源极 114 和漏极 115 分别与有源层 113 接触，其中，有源层 113 上与源极 114 接触的部位以及与漏极 115 接触的部位均进行了导体化处理，栅极 111 可以为控制电极，源极 114 可以为输入电极，漏极 115 可以为输出电极。如图 3 所示，栅极 111、栅绝缘层 112、有源层 113 和源漏极层（图 3 中未标出）沿远离衬底基板 10 的方向依次分布，该开关单元 11 为底栅型 TFT。

其中，栅极 111、源极 114 和漏极 115 这三者的材料均可以为金属材料或合金材料，例如，栅极 111 的材料可以为金属 Mo（中文：钼）、金属 Cu（中文：铜）或金属 Al（中文：铝）中的一种金属材料，或者，栅极 111 的材料可以为金属 Mo、金属 Cu 或金属 Al 中的多种的合金材料；源极 114 和漏极 115 的材料通常相同，例如，源极 114 和漏极 115 的材料均可以为金属 Ti（中文：钛）、金属 Mo、金属 Cu 或金属 Al 中的一种金属材料，或者，源极 114 和漏极 115 的材料均可以为金属 Ti（中文：钛）、金属 Mo、金属 Cu 或金属 Al 中的多种的合金材料；栅绝缘层 112 的材料可以为透明绝缘材料，例如，栅绝缘层 112 的材料可以为 SiO_2 （中文：二氧化硅）、 SiO_x （中文：氧化硅）、 SiN_x （中文：氮化硅）、 Al_2O_3 （中文：氧化铝）或 SiO_xN_x （中文：氮氧化硅）中的一种或者多种的组合，有源层 113 的材料可以为半导体材料，例如，有源层 113 的材料可以为氧化物（英文：Oxide）、a-Si（中文：非晶硅）或 p-Si（中文：多晶硅）中的一种，氧化物可以为铟镓锌氧化物（英文：Indium Gallium Zinc Oxide；简称：IGZO）有源层或铟锡锌氧化物（英文：Indium Tin Zinc Oxide；简称：ITZO）。

示例地，以栅极 111 的材料为金属 Al，栅绝缘层 112 的材料为 SiO_2 ，有源层 113 的材料为 IGZO，源极 114 和漏极 115 的材料均为金属 Ti 为例，则在衬底基板 10 上形成开关单元 11 可以包括：首先，通过溅射或热蒸发等工艺中的任一种在衬底基板 10 上形成金属 Al 材质层，通过一次构图工艺对金属 Al 材质层进行处理得到栅极 111；接着，以 SiO_2 为材料，通过沉积、涂敷或溅射等工艺中的任一种在栅极 111 远离衬底基板 10 的一侧形成栅绝缘层 112；然后，通过

沉积、涂敷或溅射等工艺中的任一种在栅绝缘层 112 远离衬底基板 10 的一侧形成 IGZO 材质层，通过一次构图工艺对 IGZO 材质层进行处理得到有源层 113，并通过掺杂等工艺对有源层 113 上与待形成的源极和漏极接触的部位进行导体化处理；最后，通过溅射或热蒸发等工艺中的任一种在有源层 113 远离衬底基板 10 的一侧形成金属 Ti 材质层，通过一次构图工艺对金属 Ti 材质层进行处理得到源极 114 和漏极 115。其中，沉积工艺例如可以是等离子体增强化学气相沉积法（英文：Plasma Enhanced Chemical Vapor Deposition；简称：PECVD）。

在步骤 202 中，在开关单元远离衬底基板的一侧形成钝化层。

请参考图 4，其示出了本公开实施例提供的一种在开关单元 11 远离衬底基板 10 的一侧形成钝化层 12 后的示意图，钝化层 12 覆盖开关单元 11。可选地，钝化层 12 的材料可以为 SiO_x 、 SiN_x 或 SiO_xN_x 中的一种或者多种的组合。示例地，以 SiO_x 为材料，通过沉积、涂敷或溅射等工艺中的任一种在开关单元 11 远离衬底基板 10 的一侧形成钝化层 12。

在步骤 203 中，在钝化层远离衬底基板的一侧形成平坦层，平坦层上与输出电极对应区域具有平坦层过孔，平坦层过孔在衬底基板上的正投影位于输出电极在衬底基板上的正投影区域内，钝化层上与输出电极对应区域通过平坦层过孔裸露。

请参考图 5，其示出了本公开实施例提供的一种在钝化层 12 远离衬底基板 10 的一侧形成平坦层 13 后的示意图，平坦层 13 上与漏极 115（也即是输出电极）对应区域具有平坦层过孔 131，平坦层过孔 131 在衬底基板 10 上的正投影位于漏极 115 在衬底基板 10 上的正投影区域内，钝化层 12 上与漏极 115 对应区域通过该平坦层过孔 131 裸露。其中，平坦层过孔 131 可以为圆柱状过孔、四棱柱状过孔或圆台状过孔，本公开实施例对此不做限定。可选地，平坦层 13 的材料可以为有机透明材料或无机透明材料，该有机透明材料可以为有机树脂，该无机透明材料可以为 SiO_x 、 SiN_x 、 Al_2O_3 或 SiO_xN_x 中的一种或者多种的组合。

示例地，首先，以有机树脂为材料，通过沉积、磁控溅射或热蒸发等工艺中的任一种在钝化层 12 远离衬底基板 10 的一侧形成树脂材质层，然后，对树脂材质层依次进行曝光和显影，从而在树脂材质层上形成平坦层过孔 131，最后，对形成有平坦层过孔 131 的树脂材质层进行固化得到平坦层 13。其中，对树脂材质层进行固化可以去除树脂材质层中的水汽，避免最终形成的平坦层中的水汽影响开关单元 11 中的输出电极（也即是漏极 115）。

在步骤 204 中，以平坦层为掩膜，对钝化层上通过平坦层过孔裸露的区域进行过刻，以在钝化层上形成钝化层过孔，并对输出电极上与平坦层过孔对应区域的表面进行刻蚀。

其中，以平坦层为掩膜，对钝化层上通过平坦层过孔裸露的区域进行过刻，可以在钝化层上形成钝化层过孔，且可以在输出电极上与平坦层过孔对应区域的表面形成凹槽，该凹槽的深度可以为 50~300 埃。钝化层过孔与平坦层过孔连通，且钝化层过孔在衬底基板上的正投影位于平坦层过孔在衬底基板上的正投影区域内。钝化层过孔可以为圆柱状过孔、四棱柱状过孔或圆台状过孔，本公开实施例对此不做限定。

示例地，请参考图 6，其示出了本公开实施例提供的一种对钝化层 12 上通过平坦层过孔 131 裸露的区域进行过刻后的示意图，以平坦层 13 为掩膜，通过干法刻蚀工艺对钝化层 12 上通过平坦层过孔 131 裸露的区域进行过刻。如图 6 所示，以平坦层 13 为掩膜，对钝化层 12 上通过平坦层过孔 131 裸露的区域进行过刻，可以在钝化层 12 上形成钝化层过孔 121，且可以去除输出电极（也即是漏极 115）上与平坦层过孔 131 对应区域的表面被氧化的部分，去除输出电极上与平坦层过孔 131 对应区域的表面被氧化的部分后，可以在输出电极上与平坦层过孔 131 对应区域的表面形成凹槽（图 6 中未标出）。该钝化层过孔 121 与平坦层过孔 131 连通，且该钝化层过孔 121 在衬底基板 10 上的正投影位于平坦层过孔 131 在衬底基板 10 上的正投影区域内，该钝化层过孔 121 和平坦层过孔 131 上相互连通的两个开口面重合，因此钝化层过孔 121 与平坦层过孔 131 的对位精度较高，不容易出现错位。本公开实施例中，当通过干法刻蚀工艺对漏极 115 上通过平坦层过孔 131 裸露的区域的表面进行刻蚀时，刻蚀形成的凹槽的深度通常为 50~100 埃。

在步骤 205 中，在平坦层远离开关单元的一侧形成像素电极，像素电极通过平坦层过孔和钝化层过孔与输出电极接触。

示例地，请参考图 7，其示出了本公开实施例提供的一种在平坦层 13 远离开关单元 11 的一侧形成像素电极 14 后的示意图。参见图 7 并结合图 6，像素电极 14 通过平坦层过孔 131 和钝化层过孔 121 与漏极 115（也即是输出电极）接触，且具体是与漏极 115 上的凹槽的底面接触，该像素电极 14 可以为条状电极。

其中，该像素电极 14 的材料可以为透明导电材料，该透明导电材料可以为氧化铟锡（英文：Indium Tin Oxide；简称：ITO）氧化铟锌（英文：Indium Zinc

Oxide；简称：IZO）或掺铝氧化锌（英文：Aluminum-doped Zinc Oxide；简称：ZnO:Al）中的一种或者多种的组合。示例地，可以通过沉积、磁控溅射或热蒸发等工艺中的任一种在平坦层 13 远离开关单元 11 的一侧形成 ITO 材质层，通过一次构图工艺对 ITO 材质层进行处理得到像素电极 14。

在步骤 206 中，在像素电极远离平坦层的一侧依次形成绝缘层和公共电极。

示例地，请参考图 8，其示出了本公开实施例提供的一种在像素电极 14 远离平坦层 13 的一侧依次形成绝缘层 15 和公共电极 16 后的示意图，绝缘层 15 覆盖像素电极 14，公共电极 16 可以为板状电极。

其中，绝缘层 15 的材料可以为透明绝缘材料，例如，绝缘层 15 的材料可以为 SiO_2 、 SiO_x 、 SiN_x 、 Al_2O_3 或 SiO_xN_x 中的一种或者多种的组合，公共电极 16 的材料可以为透明导电材料，例如，公共电极 16 的材料可以为 ITO、IZO 或 ZnO:Al 中的一种或者多种的组合。

示例地，以绝缘层 15 的材料为 SiO_2 ，公共电极 16 的材料 ITO 为例，在像素电极 14 远离平坦层 13 的一侧依次形成绝缘层 15 和公共电极 16 可以包括：首先，通过沉积、涂敷或溅射等工艺中的任一种在像素电极 14 远离平坦层 13 的一侧沉积一层 SiO_2 作为绝缘层 15；然后，通过沉积、磁控溅射或热蒸发等工艺中的任一种在绝缘层 15 远离平坦层 13 的一侧形成 ITO 材质层，通过一次构图工艺对 ITO 材质层进行处理得到公共电极 16。

本领域技术人员容易理解，图 8 示出的可以是显示基板的结构，但是该图 8 示出的显示基板仅仅是示例性的，并不能用于限定本公开实施例实际制造的显示基板，除图 8 示出的结构外，显示基板还可以包括栅线 and 数据线等结构，栅线通常与栅极连接，数据线通常与源极连接，本申请实施例在此不再赘述。

综上所述，本公开实施例提供的显示基板的制造方法，由于对开关单元的输出电极上与平坦层过孔对应区域的表面进行了刻蚀，因此可以去除该输出电极上与平坦层过孔对应区域的表面被氧化的部分，像素电极通过平坦层过孔与输出电极接触，从而像素电极与输出电极的接触电阻较小，开关单元的开关特性较好，显示基板的功耗较低。此外，由于是以平坦层为掩膜对输出电极上与平坦层过孔对应区域的表面进行刻蚀的，因此可以简化显示基板的制造工艺。

在发明人所知的技术中，钝化层和平坦层是通过两次构图工艺制造的，受制造精度的限制，钝化层上的过孔和平坦层的过孔容易出现错位，导致像素电极与漏极的接触面较小甚至无法接触，从而导致 TFT 对像素电极的驱动不足，

甚至无法驱动像素电极。在本公开实施例中，钝化层过孔是以平坦层为掩膜形成的，钝化层过孔与平坦层过孔能够自对位，钝化层过孔与平坦层过孔的对位精度较高，因此可以避免平坦层过孔与钝化层过孔错位，保证像素电极与输出电极有效接触，从而避免开关单元对像素电极驱动不足，甚至无法驱动像素电极的情况发生。本公开实施例提供的方案可以满足显示基板对高频及低功耗的需求。

请参考图 9，其示出了本公开实施例提供的再一种显示基板的制造方法的方法流程图，参见图 9，该方法可以包括以下步骤：

在步骤 301 中，在衬底基板上形成开关单元，开关单元包括输出电极。

该开关单元的结构以及该步骤 301 的实现过程可以参考图 2 所示实施例的步骤 201 以及该步骤 201 对应的附图，本公开实施例在此不再赘述。

在步骤 302 中，在开关单元远离衬底基板的一侧形成平坦层，平坦层上与输出电极对应区域具有平坦层过孔，输出电极通过平坦层过孔裸露。

示例地，请参考图 10，其示出了本公开实施例提供的一种在开关单元 11 远离衬底基板 10 的一侧形成平坦层 13 后的示意图，平坦层 13 上与输出电极（也即是漏极 115）对应区域具有平坦层过孔 131，平坦层过孔 131 在衬底基板 10 上的正投影位于输出电极在衬底基板 10 上的正投影区域内，输出电极通过平坦层过孔 131 裸露。

示例地，在开关单元 11 远离衬底基板 10 的一侧形成平坦层 13 可以包括：首先，以有机树脂为材料，通过沉积、磁控溅射或热蒸发等工艺中的任一种在开关单元 11 远离衬底基板 10 的一侧形成树脂材质层，然后，对树脂材质层依次进行曝光和显影，从而在树脂材质层上形成平坦层过孔 131，最后，对形成有平坦层过孔 131 的树脂材质层固化目标时长得到平坦层 13。其中，该目标时长可以小于或等于 30 分钟，例如该目标时长可以为 8 分钟、10 分钟、15 分钟或者 20 分钟等。

其中，对树脂材质层进行固化可以去除树脂材质层中的水汽，避免最终形成的平坦层中的水汽影响开关单元 11 的输出电极（也即是漏极 115）。本领域技术人员容易理解，对树脂材质层固化的时长越长，树脂材质层中的水汽被去除地越彻底，但是，在本实施例中，由于对形成有平坦层过孔 131 的树脂材质层固化的过程中，输出电极暴露在空气中，可能会被空气氧化，因此可以控制目

标时长小于或等于 30 分钟，以降低输出电极被氧化的程度，从而降低固化过程对输出电极的影响。

在步骤 303 中，以平坦层为掩膜，对输出电极上通过平坦层过孔裸露的区域的面进行刻蚀。

其中，以平坦层为掩膜，对输出电极上通过平坦层过孔裸露的区域的面进行刻蚀，可以在输出电极上通过平坦层过孔裸露的区域形成凹槽，该凹槽的深度可以为 50~300 埃，该凹槽的实际深度与刻蚀工艺以及刻蚀时长等刻蚀参数相关。

示例地，请参考图 11，其示出了本公开实施例提供的一种对输出电极（也即是漏极 115）上与平坦层过孔 131 对应区域进行刻蚀后的示意图。可以通过湿法刻蚀工艺对漏极 115 上通过平坦层过孔 131 裸露的区域的面进行刻蚀，在漏极 115 上通过平坦层过孔 131 裸露的区域的面形成凹槽（图 11 中未示出）。本公开实施例中，当通过湿法刻蚀工艺对漏极 115 上通过平坦层过孔 131 裸露的区域的面进行刻蚀时，刻蚀形成的凹槽的深度通常为 200~300 埃。

示例地，可以将图 10 所示的结构放置在刻蚀液中，在平坦层 13 的保护下，漏极 115 上通过平坦层过孔 131 裸露区域的面与刻蚀液发生化学反应，使漏极 115 上通过平坦层过孔 131 裸露区域的面被氧化的部分被刻蚀掉，在漏极 115 上通过平坦层过孔 131 裸露区域的面形成凹槽。

在步骤 304 中，在平坦层远离开关单元的一侧形成像素电极，像素电极通过平坦层过孔与输出电极接触。

示例地，图 12 是本公开实施例提供的另一种在平坦层 13 远离开关单元 11 的一侧形成像素电极 14 后的示意图，该像素电极 14 通过平坦层过孔与输出电极（也即是漏极 115）上的凹槽的底面接触，该像素电极 14 可以为条状电极。

在步骤 305 中，在像素电极远离平坦层的一侧依次形成绝缘层和公共电极。

示例地，图 13 是本公开实施例提供的另一种在像素电极 14 远离平坦层 13 的一侧依次形成绝缘层 15 和公共电极 16 后的示意图。

上述步骤 304 至步骤 305 的实现过程可以参考图 2 所示实施例的步骤 205 至步骤 206，本公开实施例在此不再赘述。

本领域技术人员容易理解，图 13 示出的可以是显示基板的结构，但是该图 13 示出的显示基板仅仅是示例性的，并不能用于限定本公开实施例实际制造的显示基板，除图 13 示出的结构外，显示基板还可以包括栅线和数据线等结构，

栅线通常与栅极连接，数据线通常与源极连接，本申请实施例在此不再赘述。

综上所述，本公开实施例提供的显示基板的制造方法，由于对开关单元的输出电极上与平坦层过孔对应区域的表面进行了刻蚀，因此可以去除该输出电极上与平坦层过孔对应区域的表面被氧化的部分，像素电极通过平坦层过孔与输出电极接触，从而像素电极与输出电极的接触电阻较小，开关单元的开关特性较好，显示基板的功耗较低。此外，由于是以平坦层为掩膜对输出电极上与平坦层过孔对应区域的表面进行刻蚀的，因此可以简化显示基板的制造工艺。

本公开实施例提供的显示基板的制造方法中，所涉及的一次构图工艺包括光刻胶涂覆、曝光、显影、刻蚀和光刻胶剥离，通过一次构图工艺对材质层（例如 ITO 材质层）进行处理包括：首先，在材质层（例如 ITO 材质层）上涂覆一层光刻胶形成光刻胶层，接着，采用掩膜版对光刻胶层进行曝光，使得光刻胶层形成完全曝光区和非曝光区，然后，采用显影工艺处理，使完全曝光区的光刻胶被完全去除，非曝光区的光刻胶全部保留，之后，采用刻蚀工艺对材质层（例如 ITO 材质层）上完全曝光区对应的区域进行刻蚀，最后，剥离非曝光区的光刻胶得到相应的结构（例如像素电极 14）。这里是以光刻胶为正性光刻胶为例进行说明的，当光刻胶为负性光刻胶时，一次构图工艺的过程可以参考本段的描述，本公开实施例在此不再赘述。

本公开实施例提供的显示基板的制造方法步骤的先后顺序可以进行适当调整，步骤也可以根据情况进行相应增减，任何熟悉本技术领域的技术人员在本公开揭露的技术范围内，可轻易想到变化的方法，都应涵盖在本公开的保护范围之内，因此不再赘述。

基于同样的发明构思，本公开实施例还提供了一种显示基板，该显示基板可以为如图 8 或图 13 所示的显示基板。如图 8 和图 13 所示，该显示基板包括衬底基板 10；位于衬底基板 10 上的开关单元 11，该开关单元 11 包括输出电极，该输出电极远离衬底基板 10 的一面具有凹槽（图 8 和图 13 中均未标出），该凹槽的深度可以为 50~300 埃；位于开关单元 11 远离衬底基板 10 一侧的平坦层 13，平坦层 13 上与输出电极对应区域具有平坦层过孔（图 8 和图 13 中均未标出），平坦层过孔在衬底基板 10 上的正投影位于输出电极在衬底基板 10 上的正投影

区域内；位于平坦层 13 远离开关单元 11 一侧的像素电极 14，像素电极 14 通过平坦层过孔与输出电极上的凹槽的底面接触，该凹槽是通过对输出电极远离衬底基板 10 的一面进行刻蚀得到的。

可选地，开关单元 11 可以为 TFT，该 TFT 可以是顶栅型 TFT 或者底栅型 TFT，无论顶栅型 TFT 还是底栅型 TFT，均包括栅极、栅绝缘层、有源层、源极和漏极，开关单元 11 的输出电极可以为该漏极。示例地，本公开实施例以开关单元 11 为底栅型 TFT 为例进行说明，则如图 8 和图 13 所示，该开关单元 11 包括沿远离衬底基板 10 的方向依次分布的栅极 111、栅绝缘层 112、有源层 113、源漏极层，源漏极层包括源极 114 和漏极 115，开关单元 11 的输出电极可以为该漏极 115，像素电极 14 与输出电极上的凹槽的底面接触，也即是，在如图 8 和图 13 所示的显示基板中，像素电极 14 与漏极 115 上的凹槽的底面接触。

可选地，如图 8 所示，该显示基板还可以包括钝化层 12，钝化层 12 位于开关单元 11 与平坦层 13 之间，钝化层 12 上与开关单元 11 的输出电极（也即是漏极 115）对应区域具有钝化层过孔（图 8 中未标出），该钝化层过孔与平坦层过孔连通，该钝化层过孔在衬底基板 10 上的正投影位于平坦层过孔在衬底基板 10 上的正投影区域内，像素电极 14 通过平坦层过孔和钝化层过孔与开关单元 11 的输出电极（也即是漏极 115）上的凹槽的底面接触。

可选地，如图 8 所示，平坦层过孔和钝化层过孔上相互连通的两个开口面重合，这样一来，平坦层过孔和钝化层过孔的对位精度较高，可以保证像素电极与输出电极有效接触。

可选地，如图 8 和图 13 所示，该显示基板还可以包括：沿远离像素电极 14 的方向位于像素电极 14 远离平坦层 13 一侧的绝缘层 15 和公共电极 16。其中，公共电极 16 为板状电极，像素电极 14 为条状电极，绝缘层 15 可以使像素电极 14 和公共电极 16 保持绝缘。

综上所述，本公开实施例提供的显示基板，由于像素电极与开关单元的输出电极上的凹槽的底面接触，该凹槽是通过对该输出电极远离衬底基板的一面刻蚀得到的，刻蚀可以去除该输出电极远离衬底基板的一面上被氧化的部分，因此凹槽的底面未被氧化，因此像素电极与输出电极的接触电阻较小，开关单元的开关特性较好，显示基板的功耗较低。

基于同样的发明构思，本公开实施例还提供了一种显示装置，该显示装置

包括上述实施例提供的显示基板。该显示装置可以是任何具有显示功能的产品或者部件，例如，该显示装置可以是电子纸、手机、平板电脑、电视机、笔记本电脑、显示器、数码相框、导航仪、手表或手环等。

本公开实施例中术语“和/或”，仅仅是一种描述关联对象的关联关系，表示可以存在三种关系，例如，A 和/或 B，可以表示：单独存在 A，同时存在 A 和 B，单独存在 B 这三种情况。另外，本文中字符“/”，一般表示前后关联对象是一种“或者”的关系。

以上所述仅为本公开的可选实施例，并不用以限制本公开，凡在本公开的精神和原则之内，所作的任何修改、等同替换、改进等，均应包含在本公开的保护范围之内。

权利要求书

1、一种显示基板的制造方法，包括：

在衬底基板上形成开关单元，所述开关单元包括输出电极；

在所述开关单元远离所述衬底基板的一侧形成平坦层，所述平坦层上与所述输出电极对应区域具有平坦层过孔，所述平坦层过孔在所述衬底基板上的正投影位于所述输出电极在所述衬底基板上的正投影区域内；

对所述输出电极上与所述平坦层过孔对应区域的表面进行刻蚀；

在所述平坦层远离所述开关单元的一侧形成像素电极，所述像素电极通过所述平坦层过孔与所述输出电极接触。

2、根据权利要求1所述的方法，其中，

对所述输出电极上与所述平坦层过孔对应区域的表面进行刻蚀，包括：

以所述平坦层为掩膜，对所述输出电极上与所述平坦层过孔对应区域的表面进行刻蚀。

3、根据权利要求2所述的方法，其中，

在所述开关单元远离所述衬底基板的一侧形成平坦层之前，所述方法还包括：

在所述开关单元远离所述衬底基板的一侧形成钝化层；

所述在所述开关单元远离所述衬底基板的一侧形成平坦层，包括：

在所述钝化层远离所述开关单元的一侧形成平坦层，所述钝化层上与所述输出电极对应区域通过所述平坦层过孔裸露；

所述以所述平坦层为掩膜，对所述输出电极上与所述平坦层过孔对应区域的表面进行刻蚀，包括：

以所述平坦层为掩膜，对所述钝化层上通过所述平坦层过孔裸露的区域进行过刻，以在所述钝化层上形成钝化层过孔，并对所述输出电极上与所述平坦层过孔对应区域的表面进行刻蚀，所述钝化层过孔与所述平坦层过孔连通，所述钝化层过孔在所述衬底基板上的正投影位于所述平坦层过孔在所述衬底基板上的正投影区域内；

所述在所述平坦层远离所述开关单元的一侧形成像素电极，所述像素电极

通过所述平坦层过孔与所述输出电极接触，包括：

在所述平坦层远离所述开关单元的一侧形成像素电极，所述像素电极通过所述平坦层过孔和所述钝化层过孔与所述输出电极接触。

4、根据权利要求 3 所述的方法，其中，

所述平坦层过孔和所述钝化层过孔上相互连通的两个开口面重合。

5、根据权利要求 3 或 4 所述的方法，其中，

所述以所述平坦层为掩膜，对所述钝化层上通过所述平坦层过孔裸露的区域进行过刻，包括：

以所述平坦层为掩膜，通过干法刻蚀工艺对所述钝化层上通过所述平坦层过孔裸露的区域进行过刻。

6、根据权利要求 2 所述的方法，其中，

所述输出电极通过所述平坦层过孔裸露，所述以所述平坦层为掩膜，对所述输出电极上与所述平坦层过孔对应区域的表面进行刻蚀，包括：

以所述平坦层为掩膜，通过湿法刻蚀工艺对所述输出电极上通过所述平坦层过孔裸露的区域的表面进行刻蚀。

7、根据权利要求 6 所述的方法，其中，

在所述开关单元远离所述衬底基板的一侧形成平坦层之后，所述方法还包括：

对所述平坦层固化目标时长，所述目标时长小于或者等于 30 分钟。

8、根据权利要求 1 至 7 任一所述的方法，其中，

所述开关单元为薄膜晶体管，

所述在衬底基板上形成开关单元，包括：

在所述衬底基板上形成栅极、栅绝缘层、有源层和源漏极层，所述源漏极层包括源极和漏极，所述输出电极为所述漏极。

9、根据权利要求 1 至 8 任一所述的方法，其中，所述方法还包括：
在所述像素电极远离所述平坦层的一侧依次形成绝缘层和公共电极。

10、一种显示基板，所述显示基板采用权利要求 1 至 9 任一所述的方法制成，包括：

衬底基板；

位于所述衬底基板上的开关单元，所述开关单元包括输出电极，所述输出电极远离所述衬底基板的一面具有凹槽，所述凹槽的深度为 50~300 埃；

位于所述开关单元远离所述衬底基板一侧的平坦层，所述平坦层上与所述输出电极对应区域具有平坦层过孔，所述平坦层过孔在所述衬底基板上的正投影位于所述输出电极在所述衬底基板上的正投影区域内；

位于所述平坦层远离所述开关单元一侧的像素电极，所述像素电极通过所述平坦层过孔与所述凹槽的底面接触。

11、根据权利要求 10 所述的显示基板，其中，所述显示基板还包括：

位于所述开关单元与所述平坦层之间的钝化层，所述钝化层上与所述输出电极对应区域具有钝化层过孔，所述钝化层过孔与所述平坦层过孔连通，所述平坦层过孔和所述钝化层过孔上相互连通的两个开口面重合，所述钝化层过孔在所述衬底基板上的正投影位于所述平坦层过孔在所述衬底基板上的正投影区域内，所述像素电极通过所述平坦层过孔和所述钝化层过孔与所述凹槽的底面接触；

沿远离所述像素电极的方向位于所述像素电极远离所述平坦层一侧的绝缘层和公共电极；

其中，所述开关单元为薄膜晶体管，包括栅极、栅绝缘层、有源层、源极和漏极，所述输出电极为所述漏极。

12、一种显示装置，包括权利要求 10 或 11 所述的显示基板。

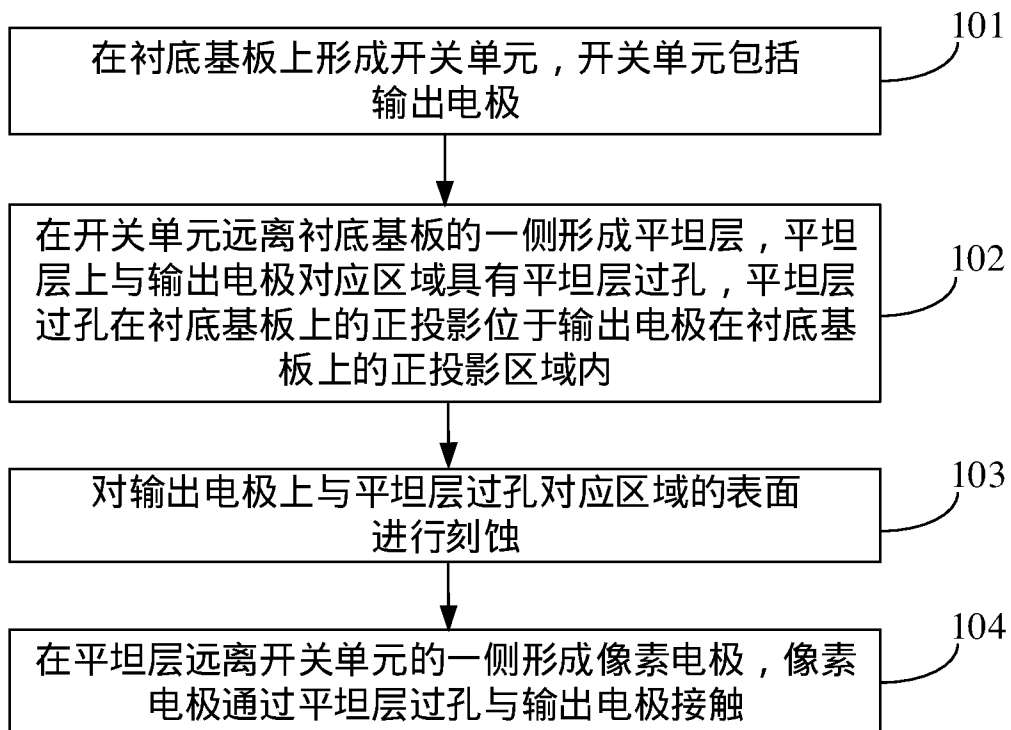


图 1

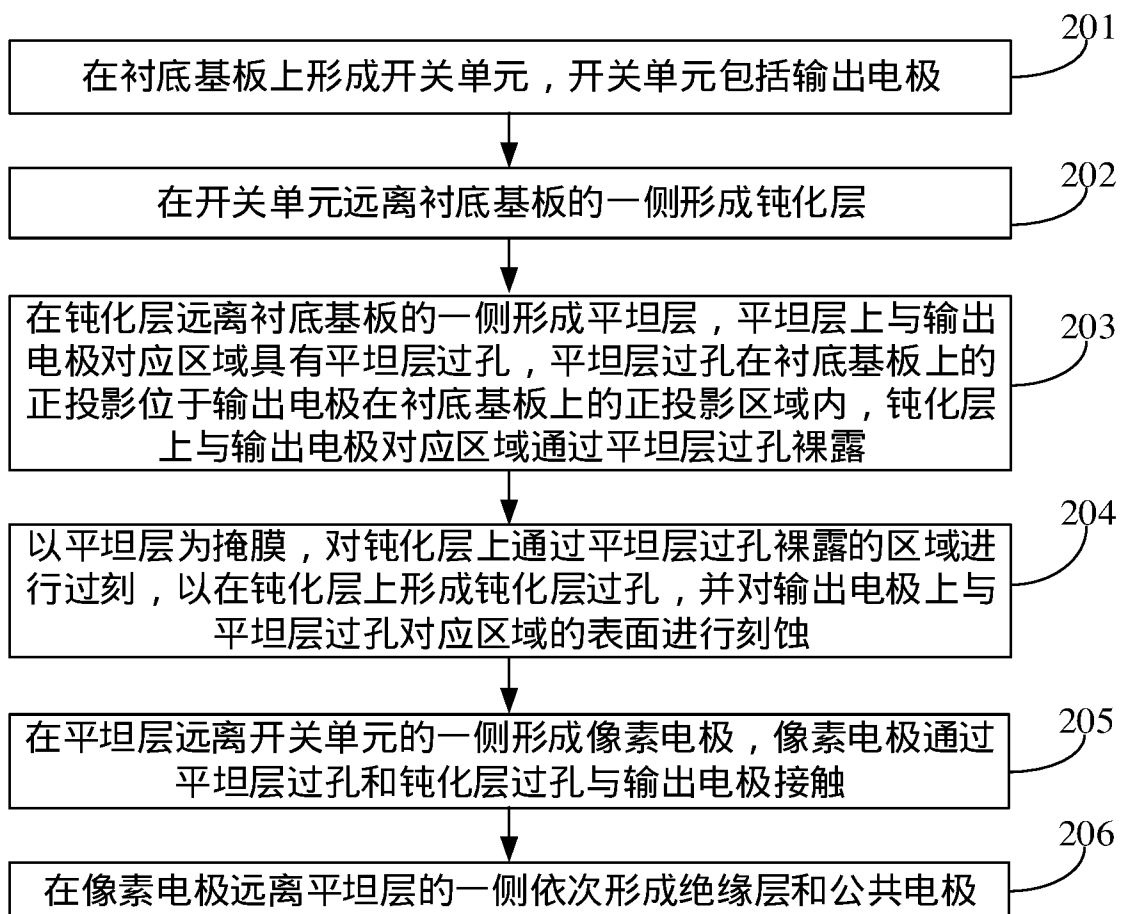


图 2

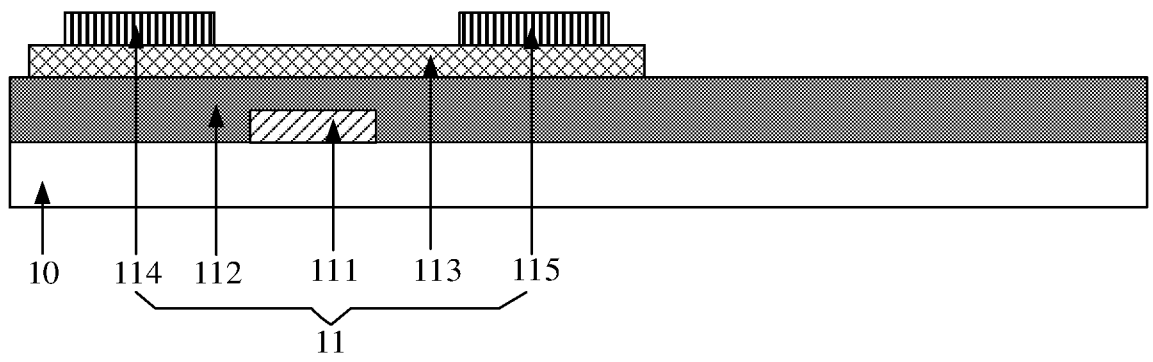


图 3

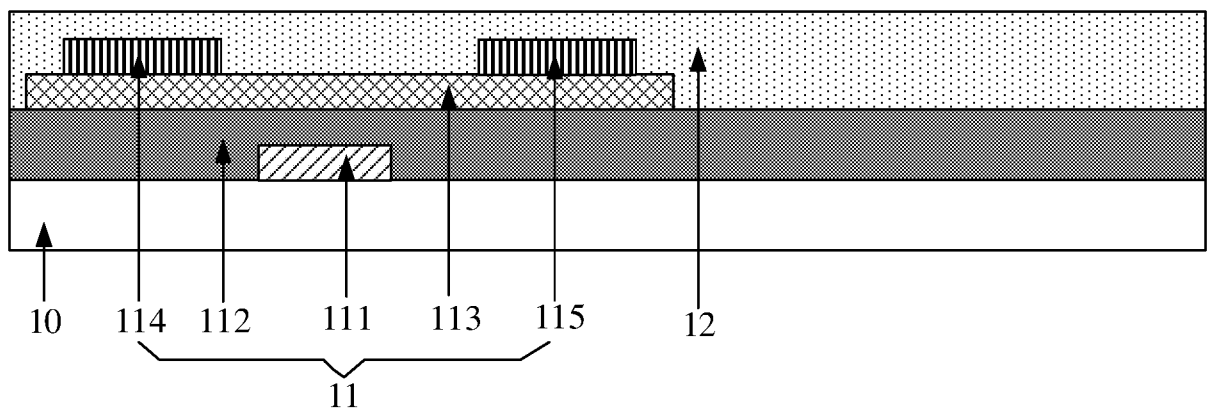


图 4

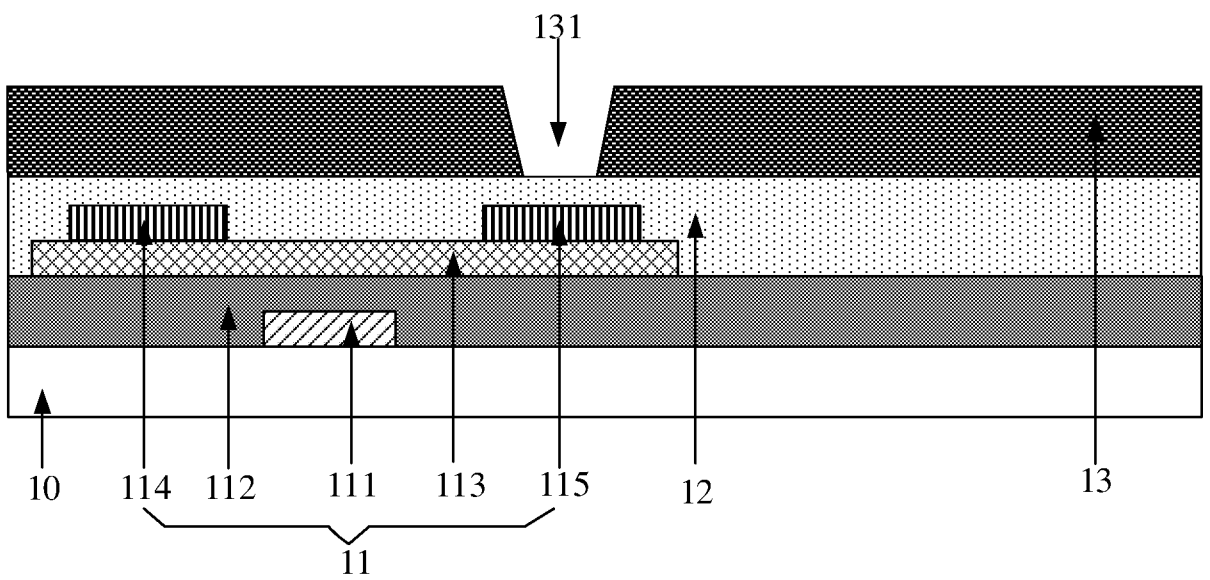


图 5

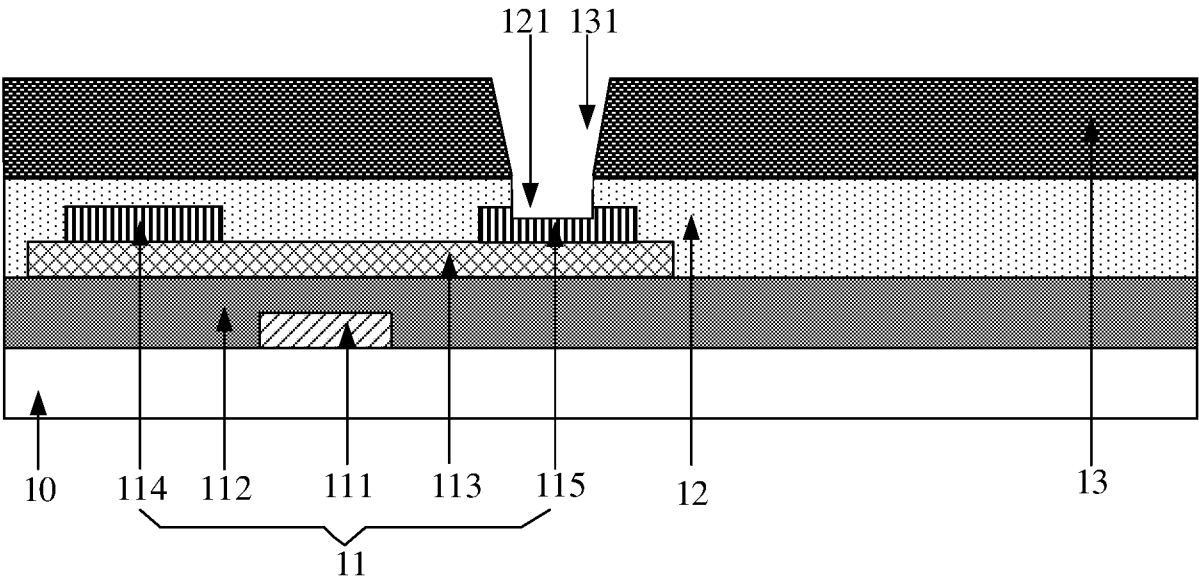


图 6

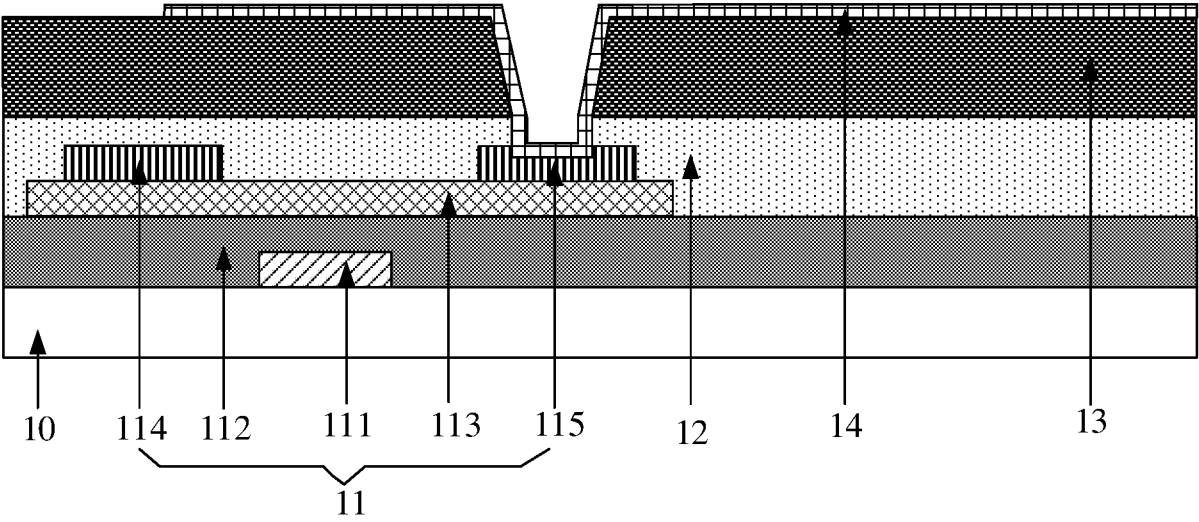


图 7

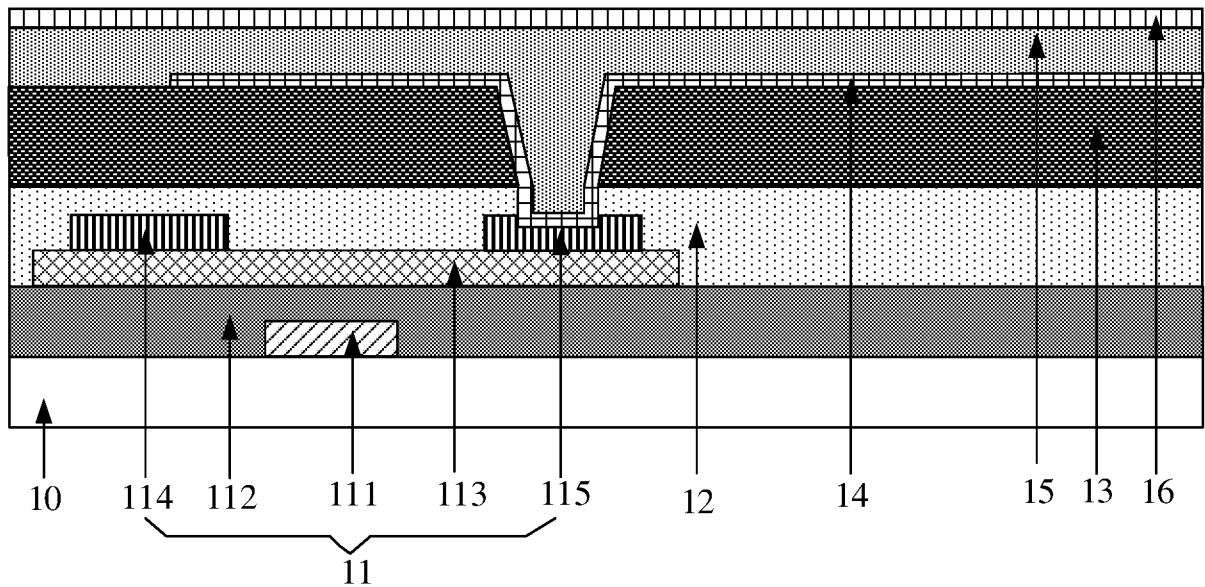


图 8

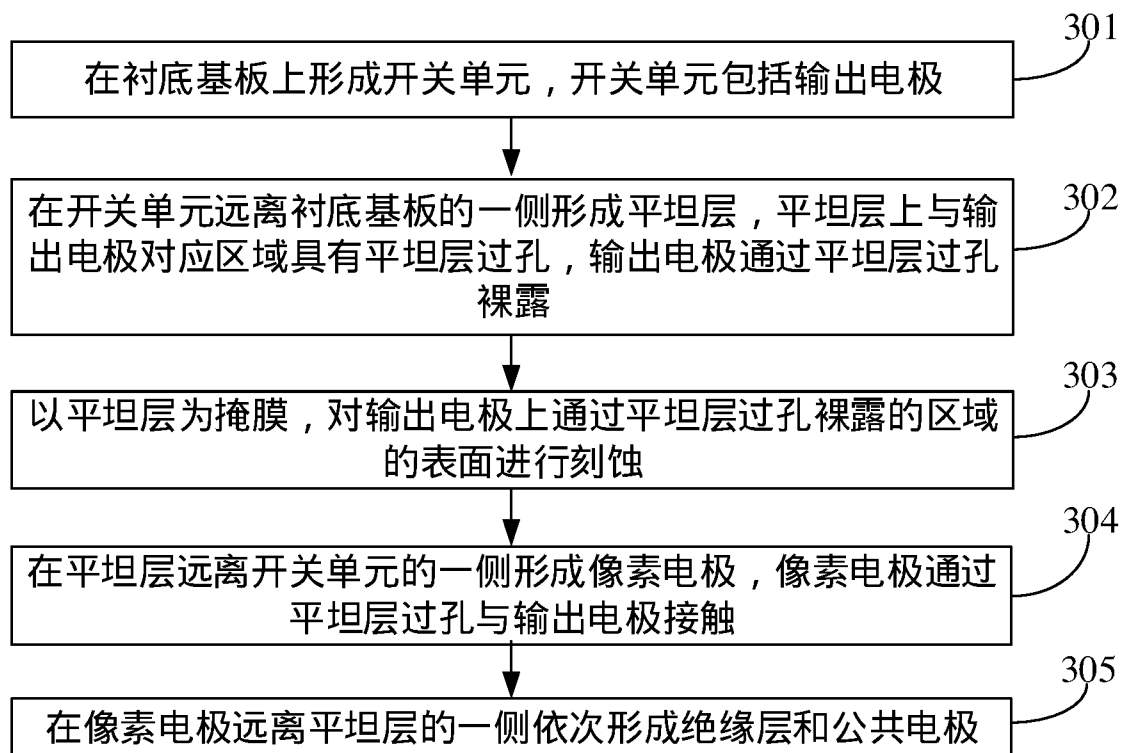


图 9

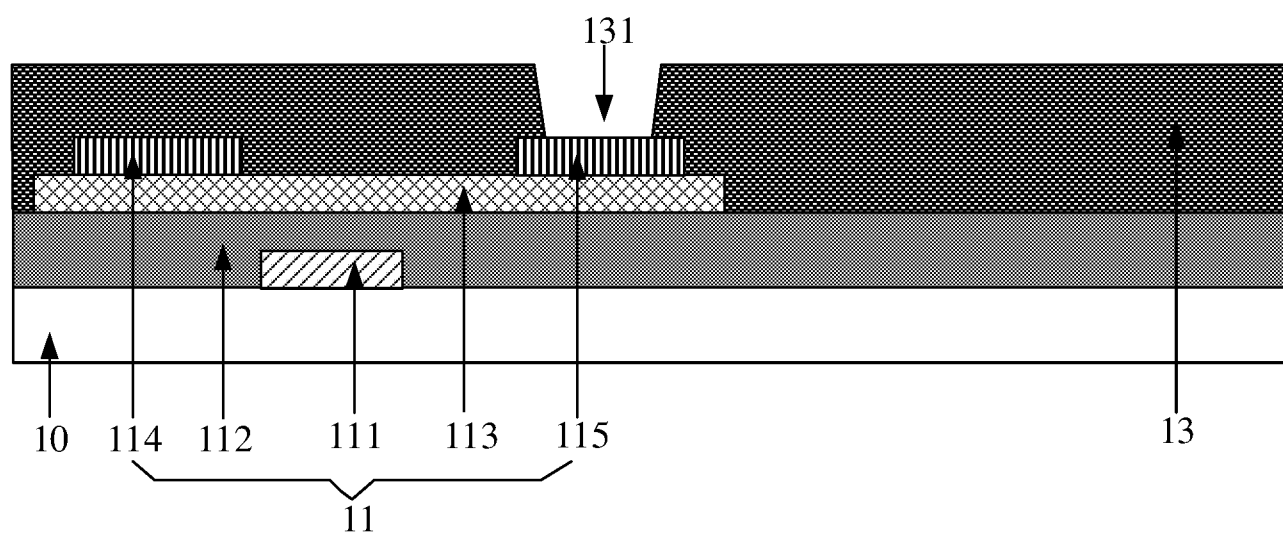


图 10

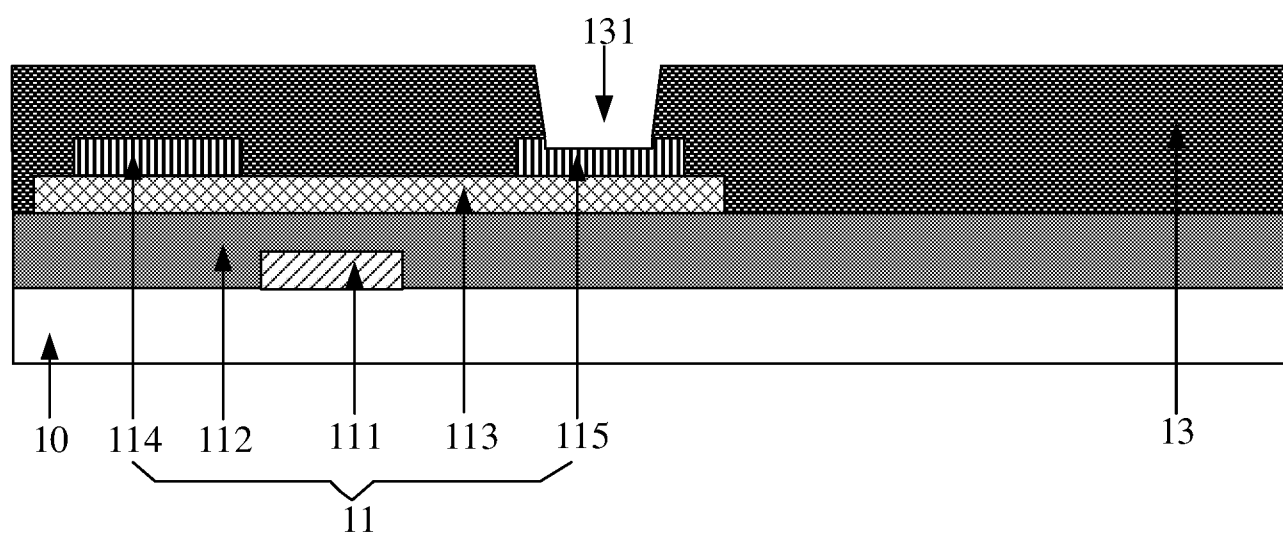


图 11

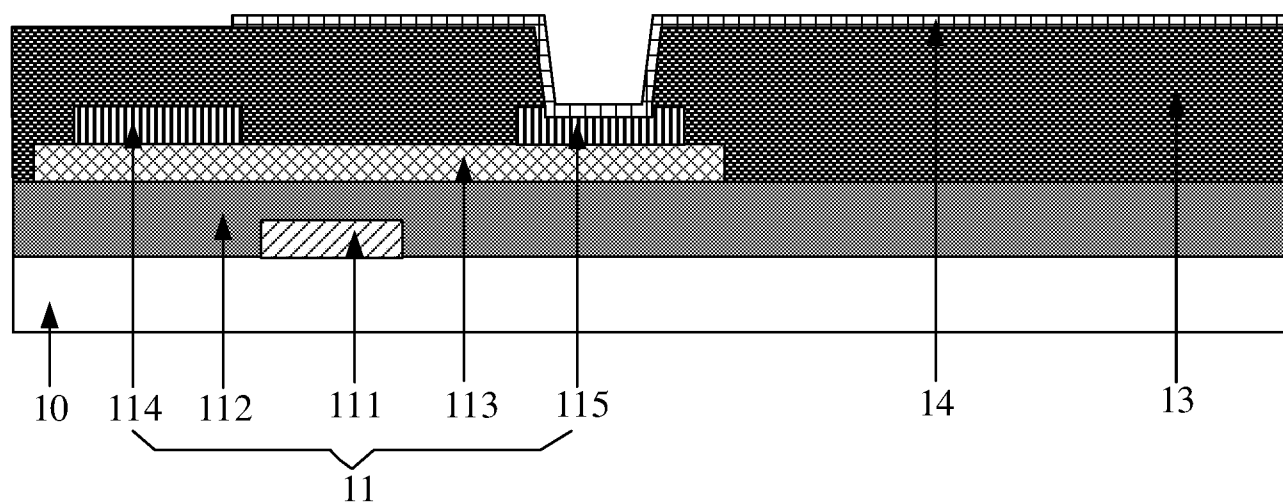


图 12

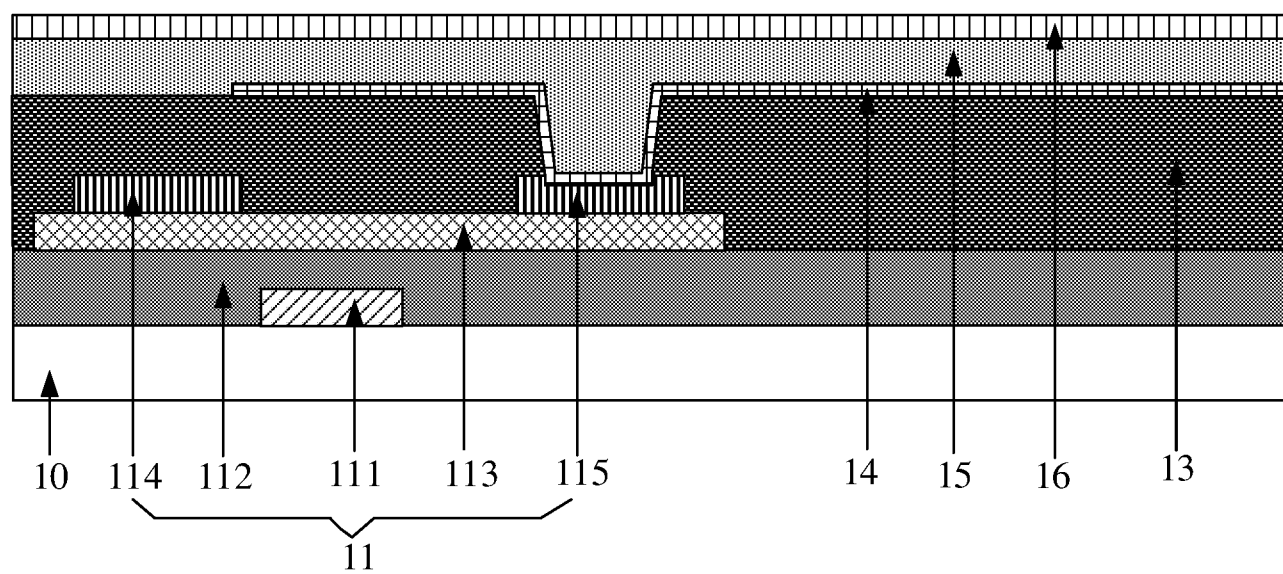


图 13

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/096139

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/77(2017.01)i; H01L 27/12(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L;G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT: 显示面板, 阵列基板, 薄膜晶体管, 漏极, 源极, 漏极表面, 刻蚀, 蚀刻, 孔, 开口, 平坦层, 钝化层, 绝缘层, 氧化, 接触电阻, 接触; VEN: array substrate, transistor, drain, source, pixel electrode, contact resistance, etch+, flat, passivation, insulation, hole

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 1901208 A (SAMSUNG ELECTRONICS CO., LTD.) 24 January 2007 (2007-01-24) description, page 2 line 20 to page 11 line 17, and figures 1-4H	1-12
X	CN 101556415 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) 14 October 2009 (2009-10-14) description, page 2 line 4 to page 5 line 24, and figures 1-3	1-12
A	CN 103928475 A (INFOVISION OPTOELECT KUNSHAN CO., LTD.) 16 July 2014 (2014-07-16) entire document	1-12
A	CN 106910750 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 30 June 2017 (2017-06-30) entire document	1-12
A	US 2018166471 A1 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 14 June 2018 (2018-06-14) entire document	1-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

25 March 2020

Date of mailing of the international search report

15 April 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/096139

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	1901208	A	24 January 2007	KR	20070010863	A	24 January 2007
				CN	1901208	B	24 October 2012
				KR	20070044110	A	27 April 2007
				CN	102097369	A	15 June 2011
				CN	102097369	B	26 November 2014
				JP	2007025703	A	01 February 2007
				JP	5008916	B2	22 August 2012
				US	2007019122	A1	25 January 2007
				TW	200710471	A	16 March 2007
CN	101556415	A	14 October 2009	CN	101556415	B	11 May 2011
CN	103928475	A	16 July 2014	None			
CN	106910750	A	30 June 2017	CN	206834178	U	02 January 2018
US	2018166471	A1	14 June 2018	US	10109651	B2	23 October 2018

国际检索报告

国际申请号

PCT/CN2019/096139

A. 主题的分类 H01L 21/77(2017.01)i; H01L 27/12(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																				
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L;G02F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS;CNTXT:显示面板, 阵列基板, 薄膜晶体管, 漏极, 源极, 漏极表面, 刻蚀, 蚀刻, 孔, 开口, 平坦层, 钝化层, 绝缘层, 氧化, 接触电阻, 接触; VEN: array substrate, transistor, drain, source, pixel electrode, contact resistance, etch+, flat, passivation, insulation, hole																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 1901208 A (三星电子株式会社) 2007年 1月 24日 (2007 - 01 - 24) 说明书第2页第20行至第11页第17行和附图1-4H</td> <td>1-12</td> </tr> <tr> <td>X</td> <td>CN 101556415 A (北京京东方光电科技有限公司) 2009年 10月 14日 (2009 - 10 - 14) 说明书第2页第4行至第5页第24行和附图1-3</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>CN 103928475 A (昆山龙腾光电有限公司) 2014年 7月 16日 (2014 - 07 - 16) 全文</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>CN 106910750 A (京东方科技集团股份有限公司 等) 2017年 6月 30日 (2017 - 06 - 30) 全文</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>US 2018166471 A1 (SHENZHEN CHINA STAR OPTOELECT) 2018年 6月 14日 (2018 - 06 - 14) 全文</td> <td>1-12</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 1901208 A (三星电子株式会社) 2007年 1月 24日 (2007 - 01 - 24) 说明书第2页第20行至第11页第17行和附图1-4H	1-12	X	CN 101556415 A (北京京东方光电科技有限公司) 2009年 10月 14日 (2009 - 10 - 14) 说明书第2页第4行至第5页第24行和附图1-3	1-12	A	CN 103928475 A (昆山龙腾光电有限公司) 2014年 7月 16日 (2014 - 07 - 16) 全文	1-12	A	CN 106910750 A (京东方科技集团股份有限公司 等) 2017年 6月 30日 (2017 - 06 - 30) 全文	1-12	A	US 2018166471 A1 (SHENZHEN CHINA STAR OPTOELECT) 2018年 6月 14日 (2018 - 06 - 14) 全文	1-12
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 1901208 A (三星电子株式会社) 2007年 1月 24日 (2007 - 01 - 24) 说明书第2页第20行至第11页第17行和附图1-4H	1-12																		
X	CN 101556415 A (北京京东方光电科技有限公司) 2009年 10月 14日 (2009 - 10 - 14) 说明书第2页第4行至第5页第24行和附图1-3	1-12																		
A	CN 103928475 A (昆山龙腾光电有限公司) 2014年 7月 16日 (2014 - 07 - 16) 全文	1-12																		
A	CN 106910750 A (京东方科技集团股份有限公司 等) 2017年 6月 30日 (2017 - 06 - 30) 全文	1-12																		
A	US 2018166471 A1 (SHENZHEN CHINA STAR OPTOELECT) 2018年 6月 14日 (2018 - 06 - 14) 全文	1-12																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
国际检索实际完成的日期 2020年 3月 25日		国际检索报告邮寄日期 2020年 4月 15日																		
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 陈源 电话号码 86-(20)-28950060																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/096139

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	1901208	A	2007年 1月 24日	KR	20070010863	A	2007年 1月 24日
				CN	1901208	B	2012年 10月 24日
				KR	20070044110	A	2007年 4月 27日
				CN	102097369	A	2011年 6月 15日
				CN	102097369	B	2014年 11月 26日
				JP	2007025703	A	2007年 2月 1日
				JP	5008916	B2	2012年 8月 22日
				US	2007019122	A1	2007年 1月 25日
				TW	200710471	A	2007年 3月 16日
CN	101556415	A	2009年 10月 14日	CN	101556415	B	2011年 5月 11日
CN	103928475	A	2014年 7月 16日	无			
CN	106910750	A	2017年 6月 30日	CN	206834178	U	2018年 1月 2日
US	2018166471	A1	2018年 6月 14日	US	10109651	B2	2018年 10月 23日