200917200

# 發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※ 申請案號： 97121965

※ 申請日期： 97.6.12 ※IPC 分類：G09G3/30 (2006.01)

## 一、發明名稱：（中文/英文）

顯示裝置及顯示裝置之驅動方法

## 二、申 請 人：（共 1 人）

姓名或名稱：（中文/英文）

日商新力股份有限公司

SONY CORPORATION

代表人：（中文/英文）

中鉢 良治

CHUBACHI, RYOJI

住居所或營業所地址：（中文/英文）

日本東京都港區港南1丁目7番1號

1-7-1 KONAN, MINATO-KU, TOKYO, 108-0075, JAPAN

國 籍：（中文/英文）

日本 JAPAN

## 三、發明人：（共 2 人）

姓　名：（中文/英文）

1. 井上　泰夫
   INOUE, YASUO
2. 伊東　真博
   ITO, MASAHIRO

國　籍：（中文/英文）

1. 日本　JAPAN
2. 日本　JAPAN

## 四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為：　年　月　日。

☑ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號　順序註記】

☑ 有主張專利法第二十七條第一項國際優先權：

1. 日本；2007年07月11日；特願2007-182352

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號　順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料　【格式請依：寄存機構、日期、號碼　順序註記】

國外生物材料　【格式請依：寄存國家、機構、日期、號碼　順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

## 九、發明說明：

【發明所屬之技術領域】

本發明係關於顯示裝置及顯示方法，更詳細而言係關於主動矩陣型之顯示裝置及其驅動方法，該主動矩陣型之顯示裝置係以特定掃描週期選擇像素之掃描線、給予用以驅動像素之亮度資訊之資料線、及根據前述亮度資訊來控制電流量並因應電流量來使發光元件發光之像素電路配置為矩陣狀而構成。

【先前技術】

作為平面且薄型之顯示裝置，使用液晶之液晶顯示裝置、使用電漿之電漿顯示裝置等係被實用化。

液晶顯示裝置係設置背光，藉由施加電壓來使液晶分子之排列變化，使來自背光之光通過或遮斷以顯示圖像之顯示裝置。而且，電漿顯示裝置係對於封入於基板內之氣體施加電壓，藉此成為電漿狀態，從電漿狀態回到原本狀態時而產生能量，藉此發生之紫外線照射於螢光體而成為可見光，從而顯示圖像之顯示裝置。

另一方面，近年來推進開發使用若施加電壓，則元件本身會發光之有機EL(電致發光)元件之自發光型顯示裝置。有機EL元件若藉由電解來接受能量，則從基底狀態往激發狀態變化，從激發狀態回到基底狀態時，差分之能量會作為光放出。有機EL顯示裝置係利用該有機EL元件所放出之光來顯示圖像之顯示裝置。

自發光型顯示裝置不同於需要背光之液晶顯示裝置，由

於從元件自行發光，因此不需要背光，因此相較於液晶顯示裝置可更薄地構成。而且，相較於液晶顯示裝置，動態圖像特性、視角特性、色重現性等更良好，因此使用有機EL元件之自發光型顯示裝置係作為下一代之平面薄型顯示裝置而受到矚目。

【發明內容】

發明所欲解決之問題

自發光型顯示裝置之各像素所含之有機EL元件之驅動係使用TFT(Thin Film Transistor；薄膜電晶體)，但由於製程變動而於TFT之臨限電壓(啟用電壓)或遷移率產生偏差。若於TFT之臨限電壓(啟用電壓)或遷移率產生偏差，即使施加相同電壓，流過之電流仍依像素而不同。然後，流於TFT之電流不同之結果而有發光量依像素而產生偏差之問題。

有機EL元件係施加之電流值與電壓施加所造成之元件發光量屬於比例關係。因此，若控制TFT之電壓電流特性，以便若對於畫面全體施加同一電壓，則流於有機EL元件之電流相同，以抑制像素所造成之發光量偏差，可顯示高品質之圖像。

而且，僅控制TFT之電壓電流特性，難以完全發揮如有機EL元件以因應電流量之發光量發光之自發光元件之特性。因此，要求控制施加於自發光型顯示裝置之面板之信號，更加發揮自發光元件之特性。

因此，本發明係有鑑於上述問題所實現者，本發明之目

的在於提供一種藉由控制影像信號之輸出入特性及TFT之電流電壓特性，可顯示高品質之圖像之新穎且經改良之顯示裝置及顯示裝置之驅動方法。

解決問題之技術手段

為了解決上述問題，若根據本發明之某觀點會提供一種顯示裝置，其具備：顯示部，其係包含配置為矩陣狀之下述構件：像素，其係包含因應電流量進行自發光之發光元件、及因應影像信號控制對於前述發光元件施加之電流之像素電路；掃描線，其係以特定掃描週期供給選擇發光之前述像素之選擇信號給該像素；資料線，其係供給前述影像信號給前述像素；及電晶體，其係被供給前述選擇信號而驅動；且包含：迦瑪轉換部，其係轉換影像信號，以使其具有迦瑪特性；及電晶體控制部，其係控制電晶體之電流電壓特性，以便若乘算於迦瑪轉換部轉換後之信號之迦瑪特性與電晶體之電流電壓特性，則成為線性特性。

若根據該結構，迦瑪轉換部轉換影像信號，以使其具有迦瑪特性，電晶體控制部控制電晶體之電流電壓特性，以便若乘算於迦瑪轉換部轉換後之信號之迦瑪特性與電晶體之電流電壓特性，則成為線性特性。其結果，若對於畫面全體流入同一電流，則會具有同一發光量，藉此可顯示高品質之圖像。進一步而言，由於可對於發光元件施加具有線性特性之信號，因此可更發揮如有機EL元件以因應電流量之發光量發光之自發光元件之特性。

上述電晶體控制部亦可包含電壓控制部，其係控制電晶

體之啟用電壓。而且，上述電晶體控制部亦可包含遷移率修正部，其係修正電晶體之遷移率。若根據該結構，電壓控制部控制電晶體之啟用電壓，遷移率修正部修正電晶體之遷移率。然後，控制為修正電晶體之啟用電壓或遷移率，以便若與電晶體之電流電壓特性乘算，則成為線性特性。其結果，若對於畫面全體流入同一電流，則會具有同一發光量，藉此可顯示高品質之圖像。

上述顯示裝置亦可進一步包含線性轉換部，其係將具有迦瑪特性之影像信號轉換為具有線性特性之影像信號。若根據該結構，線性轉換部將具有迦瑪特性之影像信號轉換為具有線性特性之影像信號。具有由線性轉換部所轉換之線性特性之影像信號係輸入於發光量檢測部，從影像信號檢測發光量。其結果，可容易進行對於影像信號之各種信號處理。

上述迦瑪轉換部亦可轉換具有線性特性之影像信號，以使其具有迦瑪特性。若根據該結構，迦瑪轉換部轉換具有線性特性之影像信號，以使其具有迦瑪特性。其結果，藉由影像信號具有迦瑪特性，可取消顯示部所具有之迦瑪特性而具有線性特性，以便顯示部之內部之自發光元件因應信號之電流來發光。

而且，為了解決上述問題，若根據本發明之其他觀點會提供一種顯示裝置之驅動方法，該顯示裝置具備顯示部，其係包含配置為矩陣狀之下述構件：像素，其係包含因應電流量進行自發光之發光元件、及因應影像信號控制對於

前述發光元件施加之電流之像素電路；掃描線，其係以特定掃描週期供給選擇發光之前述像素之選擇信號給該像素；資料線，其係供給前述影像信號給前述像素；及電晶體，其係被供給前述選擇信號而驅動；且包含：迦瑪轉換步驟，其係轉換影像信號，以使其具有迦瑪特性；及電晶體控制步驟，其係控制電晶體之電流電壓特性，以便若乘算於迦瑪轉換步驟轉換後之信號之迦瑪特性與電晶體之電流電壓特性，則成為線性特性。

若根據該結構，迦瑪轉換步驟轉換影像信號，以使其具有迦瑪特性，電晶體控制步驟控制電晶體之電流電壓特性，以便若乘算於迦瑪轉換步驟轉換後之信號之迦瑪特性與電晶體之電流電壓特性，則成為線性特性。其結果，若對於畫面全體流入同一電流，則會具有同一發光量，藉此可顯示高品質之圖像。進一步而言，由於可對於發光元件施加具有線性特性之信號，因此可更發揮如有機EL元件以因應電流量之發光量發光之自發光元件之特性。

【實施方式】

發明之效果

如以上說明，若根據本發明，可提供一種藉由控制影像信號之輸出入特性及TFT之電流電壓特性，可顯示高品質之圖像之新穎且經改良之顯示裝置及顯示裝置之驅動方法。

以下，參考附圖來詳細說明關於本發明之適宜之實施型態。此外，於本說明書及圖式中，關於實質上具有同一功

能結構之結構要素，藉由附以同一符號來省略重複說明。

首先，說明關於本發明之一實施型態之顯示裝置之結構。圖1係說明關於本發明之一實施型態之顯示裝置100之結構之說明圖。以下，利用圖1來說明關於本發明之一實施型態之顯示裝置100之結構。

如圖1所示，本發明之一實施型態之顯示裝置100係包含控制部104、記錄部106、信號處理積體電路110、記憶部150、資料驅動器152、迦瑪電路154、過電流檢測部156及面板158而構成。

然後，信號處理積體電路110係包含柔邊部112、I/F部114、線性轉換部116、圖案產生部118、色溫調整部120、靜止圖像檢波部122、長期色溫修正部124、發光時間控制部126、信號位準修正部128、不均修正部130、迦瑪轉換部132、遞色處理部134、信號輸出部136、長期色溫修正檢波部138、閘脈衝輸出部140及迦瑪電路控制部142而構成。

顯示裝置100若接受影像信號之供給，則分析該影像信號，按照分析之內容來將配置於後述之面板158之內部之像素點亮，藉此經由面板158來顯示影像。

控制部104係進行信號處理積體電路110之控制，與I/F部114間進行信號之收授。而且，控制部104係對於從I/F部114所收取之信號進行各種信號處理。於控制部104所進行之信號處理有例如顯示於面板158之圖像之亮度調整所用之增益之算出。

記錄部106係用以儲存於控制部104控制信號處理積體電路110用之資訊。作為記錄部106宜使用即使於顯示裝置100之電源切斷之狀態下，資訊不消失並可儲存之記憶體。作為當作記錄部106採用之記憶體，宜使用例如可電性地重寫內容之EEPROM(Electronically Erasable and Programmable Read Only Memory：電性可抹除及程式化之唯讀記憶體)。EEPROM係維持實裝於基板並可進行資料之寫入或抹除之非揮發性記憶體，係適宜用以儲存時時刻刻變化之顯示裝置100之資訊之記憶體。

信號處理積體電路110係輸入影像信號，對於輸入之影像信號施以信號處理。於本實施型態，輸入於信號處理積體電路110之影像信號為數位信號，信號寬為10位元。對於輸入之影像信號之信號處理係於信號處理積體電路110之內部各部進行。

柔邊部112係對於輸入之影像信號，進行用以將邊緣予以暈映之信號處理。具體而言，柔邊部112係為了防止對於面板158之圖像之殘影現象，藉由特意地使圖像偏離來將邊緣予以暈映，以抑制圖像之殘影現象。

線性轉換部116係進行信號處理，以將對於輸入之輸出具有迦瑪特性之影像信號，從迦瑪特性轉換為具有線性特性。於線性轉換部116，藉由進行信號處理，以使對於輸入之輸出具有線性特性，對於在面板158所顯示之圖像之各種處理變得容易。藉由線性轉換部116之信號處理，影像信號之信號寬從10位元擴大為14位元。若於線性轉換部

116，將影像信號轉換為具有線性特性，則於後述之迦瑪轉換部132，轉換為具有迦瑪特性。

圖案產生部118係產生於顯示裝置100之內部之圖像處理所使用之測試圖案。作為顯示裝置100之內部之圖像處理所使用之測試圖案，有例如面板158之顯示檢查所用之測試圖案。

色溫調整部120係進行圖像之色溫調整，進行於顯示裝置100之面板158顯示之色彩之調整。雖於圖1並未圖示，但於顯示裝置100具備用以調整色溫之色溫調整機構，利用者藉由操作色溫調整機構，可採手動來調整顯示於畫面之圖像之色溫。

長期色溫修正部124係修正有機EL元件之R(紅)、G(綠)、B(藍)各色之亮度・時間特性(LT特性)不同所造成之經年變化。有機EL元件由於R、G、B各色之LT特性不同，因此隨著發光時間經過，色彩平衡破壞。即修正該色彩平衡。

發光時間控制部126係算出於面板158顯示影像時之脈衝之工作比，控制有機EL元件之發光時間。顯示裝置100係於脈衝為高(HI)狀態之期間，對於面板158內部之有機EL元件流入電流，使有機EL元件發光以進行圖像顯示。

信號位準修正部128係為了防止圖像之殘影現象，藉由修正影像信號之信號位準來調整於面板158顯示之影像之亮度。圖像之殘影現象係特定像素之發光頻率比其他像素高之情況下所產生之發光特性劣化現象，相較於其他未劣

化之像素，劣化之像素會導致亮度降低，與周邊未劣化部分之亮度差變大。由於該亮度差，看似於畫面有文字殘影。

信號位準修正部128係從影像信號及發光時間控制部126所算出之脈衝之工作比，算出各像素或像素群之發光量，根據算出之發光量，並因應需要來算出用以降低亮度之增益，並將算出之增益乘以影像信號。

長期色溫修正檢波部138係檢測用以於長期色溫修正部124修正之資訊。於長期色溫修正檢波部138所檢測到之資訊係經由I/F部114送至控制部104，並經由控制部104記錄於記錄部106。

不均修正部130係修正於面板158顯示之圖像或影像之不均。於不均修正部130，面板158之橫紋、縱紋及於畫面局部地產生之發光不均係將輸入信號之位準或座標位置作為基準來進行修正。

迦瑪轉換部132係對於在線性轉換部116轉換為具有線性特性之影像信號，施以轉換為具有迦瑪特性之信號處理。於迦瑪轉換部132所進行之信號處理係取消面板158所具有之迦瑪特性，為了面板158之內部之有機EL元件因應信號之電流來發光，而轉換為具有線性特性之信號之信號處理。藉由於迦瑪轉換部132進行信號處理，信號寬從14位元變化為12位元。

遞色處理部134係對於迦瑪轉換部132所轉換之信號施以遞色化(dithering)。遞色化係為了於可使用之色數少之環

境下表現中間色，組合可顯示之色彩來顯示。遞色處理部134係藉由進行遞色化，可將原本無法於面板上顯示之色彩，於外觀上做出並表現。藉由遞色處理部134之遞色化，信號寬從12位元變化為10位元。

信號輸出部136係將遞色處理部134施以遞色化後之信號，對於資料驅動器152輸出。從信號輸出部136交付至資料驅動器152之信號係乘載有關於R、G、B各色之發光量之資訊之信號，乘載有發光時間之資訊之信號係從閘脈衝輸出部140，以脈衝之形式輸出。

閘脈衝輸出部140係輸出控制面板158之發光時間之脈衝。從閘脈衝輸出部140輸出之脈衝係根據發光時間控制部126所算出之工作比之脈衝。藉由來自閘脈衝輸出部140之脈衝，決定於面板158之各像素之發光時間。

迦瑪電路控制部142係將設定值給予迦瑪電路154。迦瑪電路控制部142所給予之設定值係用以給予資料驅動器152之內部所含之D/A轉換器之階梯形電阻之基準電壓。

記憶部150將信號位準修正部128修正亮度時所必要之超過特定亮度而發光之像素或像素群之資訊、與該當超過量之資訊賦予對應並儲存。作為記憶部150，與記錄部106不同而使用若電源切斷則抹除內容之記憶體亦可，作為該類記憶體，期望使用例如SDRAM(Synchronous Dynamic Random Access Memory：同步動態隨機存取記憶體)。

過電流檢測部156係於基板之短路等產生過電流之情況時，檢測該過電流，並通知閘脈衝輸出部140。藉由來自

過電流檢測部156之過電流發生通知，於產生過電流之情況時，可防止該過電流施加於面板158。

資料驅動器152係對於從信號輸出部136收取之信號進行信號處理，對於面板158輸出用以於面板158顯示影像之信號。雖未圖示，但於資料驅動器152包含D/A轉換器，D/A轉換器係將數位信號轉換為類比信號並輸出。

迦瑪電路154係對於資料驅動器152之內部所含之D/A轉換器之階梯形電阻，給予基準電壓。如上述，用以給予階梯形電阻之基準電壓係於迦瑪電路控制部142產生。

面板158係輸入來自資料驅動器152之輸出信號及來自閘脈衝輸出部140之輸出脈衝，因應輸入之信號及脈衝，使自發光元件之一例之有機EL元件發光，顯示動態圖像或靜止圖像。面板158之顯示圖像之面之形狀為平面。有機EL元件係若施加電壓則發光之自發光型之元件，其發光量與電壓成比例。因此，有機EL元件之IL特性(電流-發光量特性)亦具有比例關係。

雖於圖1未圖示，於面板158，具備因應電流量進行自發光之發光元件及因應影像信號控制對於發光元件施加之電流之像素電路之像素、以特定掃描週期供給選擇發光之像素之選擇信號給該像素之掃描線、供給影像信號給像素之資料線、及被供給選擇信號而驅動之電晶體係配置為矩陣狀而構成，藉由如此構成像素、掃描線、資料線及電晶體，顯示裝置100可按照影像信號來顯示影像。

以上，利用圖1說明關於本發明之一實施型態之顯示裝

置100之結構。此外，圖1所示之本發明之一實施型態之顯示裝置100係於線性轉換部116，將影像信號轉換為具有線性特性後，將轉換後之影像信號輸入於圖案產生部118，但置換圖案產生部118與線性轉換部116亦可。

接著，說明關於流於本發明之一實施型態之顯示裝置100之信號之特性變遷。圖2A~圖2F係以曲線圖來說明流於本發明之一實施型態之顯示裝置100之信號之特性變遷之說明圖。圖2A~圖2F之各曲線圖係將橫軸表示作為輸入，將縱軸表示作為輸出。

圖2A係表示於輸入被照體時，對於輸出A相對於被照體之光量具有迦瑪特性之影像信號，於線性轉換部116相乘相反之迦瑪曲線(線性迦瑪)，藉此將影像信號轉換為輸出相對於被照體之光量具有線性特性。

圖2B係表示對於轉換為輸出B之特性相對於被照體之光量輸入具有線性特性之影像信號，於迦瑪轉換部132相乘迦瑪曲線，藉此將影像信號轉換為輸出相對於被照體之光量輸入具有迦瑪特性。

圖2C係表示對於轉換為輸出C之特性相對於被照體之光量輸入具有迦瑪特性之影像信號，進行資料驅動器152之D/A轉換。D/A轉換係輸入與輸出之關係具有線性特性。因此，若藉由利用資料驅動器152施以D/A轉換，來輸入被照體之光量，則輸出電壓具有迦瑪特性。

圖2D係表示被施以D/A轉換後之影像信號輸入於面板158所含之電晶體，藉此來抵銷兩者之迦瑪特性。電晶體

VI特性係與輸出電壓對於被照體之光量輸入之迦瑪特性具有相反之曲線之迦瑪特性。因此，若輸入被照體之光量，可再度轉換為輸出電流具有線性特性。

圖2E係表示藉由於面板158，輸入若輸入被照體之光量則輸出電流會具有線性特性之信號，來將具有該線性特性之信號與如上述具有線性特性之有機EL元件之IL特性相乘。

其結果，如圖2F所示，若輸入被照體之光量，面板(OLED；Organic Light Emitting Diode：有機發光二極體)之發光量會具有線性特性，因此於線性轉換部116，將相反之迦瑪曲線相乘，轉換影像信號為具有線性特性，藉此可將圖1所示之信號處理積體電路110之線性轉換部116至迦瑪轉換部132間，作為線性區域來予以信號處理。

以上，說明關於流於本發明之一實施型態之顯示裝置100之信號之信號特性變遷。

[像素電路結構]

接著，說明關於設置於圖1所圖示之面板158之像素電路之構造之一例。

圖3係表示設置於圖1所圖示之面板158之像素電路之剖面構造之一例之剖面圖。如圖3所示，設置於面板158之像素電路係於形成有包含驅動電晶體1022等之驅動電路之玻璃基板1201上，絕緣膜1202、絕緣平坦化膜1203及窗絕緣膜1204以該順序形成，於該窗絕緣膜1204之凹部1204A設置有機EL元件1021而構成。於此，驅動電路之各構成元件

中，僅圖示驅動電晶體1022，關於其他構成元件則省略表示。

有機EL元件1021係由形成於上述窗絕緣膜1204之凹部1204A之底部之金屬等所組成之陽極電極1205、形成於該陽極電極1205上之有機層(電子輸送層、發光層、空孔輸送層/空孔注入層)1206、於該有機層1206上全像素共同地形成之透明導電膜等所組成之陰極電極1207構成。

於該有機EL元件1021，有機層1206係藉由於陽極電極1205上，依序堆積空孔輸送層/空孔注入層2061、發光層2062、電子輸送層2063及電子注入層(未圖示)而形成。然後，於藉由驅動電晶體1022所進行電流驅動下，電流從驅動電晶體1022，經過陽極電極1205而流至有機層1206，藉此於該有機層1206內之發光層2062，於電子與電洞再結合時發光。

驅動電晶體1022係由閘極電極1221、設置於半導體層1222之一方側之源極/汲極區域1223、設置於半導體層1222之另一方側之汲極/源極區域1224、與半導體層1222之閘極電極1221相對向之部分之通道形成區域1225構成。源極/汲極區域1223係經由接觸孔來與有機EL元件1021之陽極電極1205電性地連接。

然後，如圖3所示，於形成有包含驅動電晶體1022之驅動電路之玻璃基板1201上，經由絕緣膜1202、絕緣平坦化膜1203及窗絕緣膜1204，以像素為單位形成有機EL元件1021後，中介鈍化膜1208並藉由接著劑1210來接合密封基

板1209，藉由利用該密封基板1209密封有機EL元件1021來形成面板158。

[驅動電路]

接著，說明關於設置於圖1所圖示之面板158之驅動電路之結構之一例。

作為圖4等所示之用以驅動具備有機EL元件之發光部ELP之驅動電路雖有各種電路，以下首先說明基本上由5電晶體/1電容部所構成之驅動電路(以下亦有稱為5Tr/1C驅動電路之情況)、基本上由4電晶體/1電容部所構成之驅動電路(以下亦有稱為4Tr/1C驅動電路之情況)、基本上由3電晶體/1電容部所構成之驅動電路(以下亦有稱為3Tr/1C驅動電路之情況)、及基本上由2電晶體/1電容部所構成之驅動電路(以下亦有稱為2Tr/1C驅動電路之情況)所共同之事項。

為了方便，構成驅動電路之各電晶體原則上作為由n通道型之薄膜電晶體(TFT)構成來說明。但依情況，由p通道型TFT來構成一部分之電晶體亦可。此外，於半導體基板等形成電晶體之結構亦可。構成驅動電路之電晶體之構造並未特別限定。於以下說明中，構成驅動電路之電晶體係作為增強型來說明，但不限於此。亦可使用空乏型之電晶體。而且，構成驅動電路之電晶體為單閘極型或雙閘極型均可。

於以下說明中，顯示裝置係由(N/3)×M個之排列為2維矩陣狀之像素構成，1個像素係由3個子像素(發紅色光之紅色發光子像素、發綠色光之綠色發光子像素、發藍色光之

藍色發光子像素)構成。而且，構成各像素之發光元件係依線順序被驅動，顯示訊框率設為FR(次/秒)。亦即，同時驅動排列於第m列(其中，m=1, 2, 3...M)之(N/3)個像素，更具體而言同時驅動構成N個子像素之各個之發光元件。換言之，構成1列之各發光元件係其發光/非發光之時序以其等所屬之列為單位控制。此外，關於構成1列之各像素，寫入影像信號之處理係針對所有像素同時寫入影像信號之處理(以下有僅稱為同時寫入處理之情況)，或於各像素，逐一依序寫入影像信號之處理(以下有僅稱為依序寫入處理之情況)均可。因應驅動電路之結構，酌情選擇設為某一寫入處理。

於此，作為原則說明關於位於第m列、第n行(其中，n=1, 2, 3...N)之發光元件之驅動、動作，該發光元件以下稱為第(n, m)個發光元件或第(n, m)個子像素。然後，到排列於第m列之各發光元件之水平掃描期間(第m個水平掃描期間)結束為止，進行各種處理(後述之臨限值電壓取消處理、寫入處理、遷移率修正處理)。此外，寫入處理或遷移率修正處理必須於第m個水平掃描期間內進行。另一方面，依驅動電路之種類，可較第m個水平掃描期間先行進行臨限值電壓取消處理或伴隨於其之預處理。

然後，上述各種處理全部結束後，使構成排列於第m列之各發光元件之發光部發光。此外，上述各種處理完全結束後，立即使發光部發光，或於經過特定期間(例如特定列數份之水平掃描期間)後，使發光部發光亦可。該特定

期間可因應顯示裝置之規格或驅動電路之結構等酌情設定。此外，於以下說明中，為了方便說明，於各種處理結束後立即使發光部發光。然後，構成排列於第m列之各發光元件之發光部之發光，係繼續到排列於第(m+m')列之各發光元件之水平掃描期間即將開始為止。於此，「m'」係藉由顯示裝置之設計規格來決定。亦即，構成排列於某顯示訊框之第m列之各發光元件之發光部之發光係繼續到第(m+m'-1)個水平掃描期間為止。另一方面，從第(m+m')個水平掃描期間之始期，到下一顯示訊框之第m個水平掃描期間內完成寫入處理或遷移率修正處理為止，構成排列於第m列之各發光元件之發光部原則上維持非發光狀態。藉由設置上述非發光狀態之期間(以下亦有僅稱為非發光期間之情況)，伴隨於主動矩陣驅動之殘像模糊減低，可使動態圖像品質更良好。但各子像素(發光元件)之發光狀態/非發光狀態不限定於以上說明之狀態。而且，水平掃描期間之時間長為小於(1/FR)×(1/M)秒之時間長。(m+m')之值超過M之情況時，超越份之水平掃描期間係於下一顯示訊框處理。

於具有1個電晶體之2個源極/汲極區域，用語「一方之源極/汲極區域」係有在連接於電源部側之源極/汲極區域之含意下使用之情況。而且，電晶體處於開啟狀態係意味於源極/汲極區域間形成有通道之狀態。不問從該電晶體之一方源極/汲極區域往另一方之源極/汲極區域是否流有電流。另一方面，電晶體處於關閉狀態係意味於源極/汲

極區域間未形成有通道之狀態。而且，某電晶體之源極/汲極區域連接於其他電晶體之源極/汲極區域，係包含某電晶體之源極/汲極區域及其他電晶體之源極/汲極區域佔有相同區域之型態。進一步而言，源極/汲極區域不僅可由含有雜質之多晶矽或非晶矽等導電性物質構成，亦可從金屬、合金、導電性粒子、該等之疊層構造、有機材料(導電性高分子)所組成之層來構成。而且，於以下說明中所用之時序圖，表示各期間之橫軸長度(時間長)為模式性者，並非表示各期間之時間長之比率。

使用圖4等所示之驅動電路之發光部ELP之驅動方法係例如由以下程序組成：

(a)進行預處理，其係以第一節點$ND_1$與第二節點$ND_2$間之電位差超過驅動電晶體$TR_D$之臨限值電壓，且第二節點$ND_2$與發光部ELP所具備之陰極電極間之電位差不超過發光部ELP之臨限值電壓之方式，於第一節點$ND_1$施加第一節點初始化電壓，於第二節點$ND_2$施加第二節點$ND_2$初始化電壓；接著，

(b)進行臨限值電壓取消處理，其係於保持第一節點$ND_1$之電位之狀態下，使第二節點$ND_2$之電位朝向從第一節點$ND_1$之電位減去驅動電晶體$TR_D$之臨限值電壓後之電位變化；其後，

(c)進行寫入處理，其係經由藉來自掃描線SCL之信號而成為開啟狀態之寫入電晶體$TR_W$，從資料線DTL，將影像信號施加於第一節點$ND_1$；接著，

(d)藉由來自掃描線SCL之信號，使寫入電晶體$TR_W$成為關閉狀態，以使第一節點$ND_1$成為浮游狀態，從電源部2100經由驅動電晶體$TR_D$，將因應第一節點$ND_1$與第二節點$ND_2$間之電位差之值之電流流至發光部ELP，藉此驅動發光部ELP。

如上述，於前述程序(b)進行臨限值電壓取消處理，其係使第二節點$ND_2$之電位朝向從第一節點$ND_1$之電位減去驅動電晶體$TR_D$之臨限值電壓後之電位變化。更具體而言，為了使第二節點$ND_2$之電位朝向從第一節點$ND_1$之電位減去驅動電晶體$TR_D$之臨限值電壓後之電位變化，於驅動電晶體$TR_D$之一方之源極/汲極區域，施加電壓超過於前述程序(a)之第二節點$ND_2$之電位加上驅動電晶體$TR_D$之臨限值電壓之電壓。定量來說，於臨限值電壓取消處理中，第一節點$ND_1$與第二節點$ND_2$間之電位差(換言之，驅動電晶體$TR_D$之閘極電極與源極區域間之電位差)接近驅動電晶體$TR_D$之臨限值電壓之程度，係受到臨限值電壓取消處理之時間之左右。因此，於例如充分較長地確保臨限值電壓取消處理之時間之型態中，第二節點$ND_2$之電位係達到從第一節點$ND_1$之電位減去驅動電晶體$TR_D$之臨限值電壓後之電位。然後，第一節點$ND_1$與第二節點$ND_2$間之電位差達到驅動電晶體$TR_D$之臨限值電壓，驅動電晶體$TR_D$成為關閉狀態。另一方面，例如於不得不較短地設定臨限值電壓取消處理之時間之型態下，會有第一節點$ND_1$與第二節點$ND_2$間之電位差大於驅動電晶體$TR_D$之臨限值電壓，驅

動電晶體$TR_D$不會成為關閉狀態之情況。作為臨限值電壓取消處理之結果，未必要驅動電晶體$TR_D$成為關閉狀態。

接著，以下，針對各驅動電路，逐一詳細說明關於驅動電路之結構及使用該等驅動電路之發光部ELP之驅動方法。

[5Tr/1C驅動電路]

於圖4表示5Tr/1C驅動電路之等價電路圖，於圖5模式性地表示圖4所示之5Tr/1C驅動電路之驅動之時序圖，於圖6A~圖6I模式性地表示圖4所示之5Tr/1C驅動電路之各電晶體之開啟/關閉狀態等。

該5Tr/1C驅動電路係由寫入電晶體$TR_W$、驅動電晶體$TR_D$、第一電晶體$TR_1$、第二電晶體$TR_2$及第三電晶體$TR_3$之5個電晶體構成，進一步由1個電容部$C_1$構成。此外，寫入電晶體$TR_W$、第一電晶體$TR_1$、第二電晶體$TR_2$及第三電晶體$TR_3$由p通道型之TFT形成亦可。此外，圖4所示之驅動電晶體$TR_D$係相當於圖3所圖示之驅動電晶體1022。

[第一電晶體$TR_1$]

第一電晶體$TR_1$之一方之源極/汲極區域係連接於電源部2100(電壓$V_{CC}$)，第一電晶體$TR_1$之另一方之源極/汲極區域係連接於驅動電晶體$TR_D$之一方之源極/汲極區域。而且，第一電晶體$TR_1$之開啟/關閉動作係藉由從第一電晶體控制電路2111延伸，並連接於第一電晶體$TR_1$之閘極電極之第一電晶體控制線$CL_1$所控制。電源部2100係為了將電流供給至發光部ELP，以使發光部ELP發光而設置。

[驅動電晶體$TR_D$]

驅動電晶體$TR_D$之一方之源極/汲極區域係如上述連接於第一電晶體$TR_1$及另一方之源極/汲極區域。另一方面，驅動電晶體$TR_D$之另一方之源極/汲極區域連接於：

(1)發光部ELP之陽極電極；

(2)第二電晶體$TR_2$之另一方之源極/汲極區域；及

(3)電容部$C_1$之另一方之電極；

構成第二節點$ND_2$。而且，驅動電晶體$TR_D$之閘極電極連接於：

(1)寫入電晶體$TR_W$之另一方之源極/汲極區域；

(2)第三電晶體$TR_3$之另一方之源極/汲極區域；及

(3)電容部$C_1$之另一方電極；

構成第一節點$ND_1$。

於此，驅動電晶體$TR_D$係於發光元件之發光狀態下，按照以下式(1)被驅動為流有汲極電流$I_{ds}$。於發光元件之發光狀態下，驅動電晶體$TR_D$之一方之源極/汲極區域係作為汲極區域發揮作用，另一方之源極/汲極區域係作為源極區域發揮作用。為了便於說明，於以下說明中，有將驅動電晶體$TR_D$之一方之源極/汲極區域僅稱為汲極區域，將另一方之源極/汲極區域僅稱為源極區域之情況。此外，設定如下：

$\mu$　：有效之遷移率

L　：通道長

W　：通道寬

$V_{gs}$ ：閘極電極與源極區域間之電位差

$V_{th}$ ：臨限值電壓

$C_{ox}$ ：(閘極絕緣層之相對介電率)×(真空之介電率)/(閘極絕緣層之厚度)

$k \equiv (1/2) \cdot (W/L) \cdot C_{ox}$。

$$I_{ds} = k \cdot \mu \cdot (V_{gs} - V_{th})^2 \quad (1)$$

藉由該汲極電流$I_{ds}$流於發光部ELP，發光部ELP會發光。進一步而言，藉由該汲極電流$I_{ds}$之值之大小，來控制發光部ELP之發光狀態(亮度)。

[寫入電晶體$TR_W$]

寫入電晶體$TR_W$之另一方之源極/汲極區域係如上述連接於驅動電晶體$TR_D$之閘極電極。另一方面，寫入電晶體$TR_W$之一方之源極/汲極區域係連接於從信號輸出電路2102延伸之資料線DTL。然後，經由資料線DTL，用以控制發光部ELP之亮度之影像信號$V_{Sig}$供給至一方之源極/汲極區域。此外，經由資料線DTL，$V_{Sig}$以外之各種信號・電壓(預充電驅動用之信號或各種基準電壓等)供給至一方之源極/汲極區域亦可。而且，寫入電晶體$TR_W$之開啟/關閉動作係藉由從掃描電路2101延伸，並連接於寫入電晶體$TR_W$之閘極電極之掃描線SCL控制。

[第二電晶體$TR_2$]

第二電晶體$TR_2$之另一方之源極/汲極區域係如上述連接於驅動電晶體$TR_D$之源極區域。另一方面，於第二電晶體$TR_2$之一方之源極/汲極區域，供給有用以將第二節點$ND_2$

之電位(亦即，驅動電晶體$TR_D$之源極區域之電位)予以初始化之電壓$V_{SS}$。而且，第二電晶體$TR_2$之開啟/關閉動作係藉由從第二電晶體控制電路2112延伸，並連接於第二電晶體$TR_2$之閘極電極之第二電晶體控制線$AZ_2$控制。

[第三電晶體$TR_3$]

第三電晶體$TR_3$之另一方之源極/汲極區域係如上述連接於驅動電晶體$TR_D$之閘極電極。另一方面，於第三電晶體$TR_3$之一方之源極/汲極區域，供給有用以將第一節點$ND_1$之電位(亦即，驅動電晶體$TR_D$之閘極電極之電位)予以初始化之電壓$V_{Ofs}$。而且，第三電晶體$TR_3$之開啟/關閉動作係藉由從第三電晶體控制電路2113延伸，並連接於第三電晶體$TR_3$之閘極電極之第三電晶體控制線$AZ_3$控制。

[發光部ELP]

發光部ELP之陽極電極係如上述連接於驅動電晶體$TR_D$之源極區域。另一方面，於發光部ELP之陰極電極施加有電壓$V_{Cat}$。發光部ELP之電容以符號$C_{EL}$表示。而且，發光部ELP之發光所必要之臨限值電壓設為$V_{th-EL}$。亦即，若於發光部ELP之陽極電極與陰極電極間施加$V_{th-EL}$以上之電壓，則發光部ELP會發光。

於以下說明中，電壓或電位值設定如下，此僅為說明用之值，不限定於該等值。

$V_{Sig}$ ：用以控制發光部ELP之亮度之影像信號

...0伏特~10伏特

$V_{CC}$ ：電源部2100之電壓

...20伏特

$V_{Ofs}$ ：用以將驅動電晶體$TR_D$之閘極電極之電位(第一節點$ND_1$之電位)予以初始化之電壓

...0伏特

$V_{SS}$ ：用以將驅動電晶體$TR_D$之源極區域之電位(第二節點$ND_2$之電位)予以初始化之電壓

...-10伏特

$V_{th}$ ：驅動電晶體$TR_D$之臨限值電壓

...3伏特

$V_{Cat}$ ：施加於發光部ELP之陰極電極之電壓

...0伏特

$V_{th-EL}$ ：發光部ELP之臨限值電壓

...3伏特

以下，進行5Tr/1C驅動電路之動作說明。此外，如上述，說明作為各種處理(臨限值電壓取消處理、寫入處理、遷移率修正處理)全部完成後，立即開始發光狀態，但不限於此。於後述之4Tr/1C驅動電路、3Tr/1C驅動電路、2Tr/1C驅動電路之說明亦相同。

[期間-$TP(5)_{-1}$](參考圖5及圖6A)

該[期間-$TP(5)_{-1}$]係例如前一顯示訊框之動作，於前次各種處理完成後，第(n, m)個發光元件處於發光狀態之期間。亦即，於構成第(n, m)個子像素之發光元件之發光部ELP，流有根據後述式(5)之汲極電流$I'_{ds}$，構成第(n, m)個子像素之發光元件之亮度係對應於該汲極電流$I'_{ds}$之值。

於此，寫入電晶體$TR_W$、第二電晶體$TR_2$及第三電晶體$TR_3$為關閉狀態，第一電晶體$TR_1$及驅動電晶體$TR_D$為開啟狀態。第(n, m)個發光元件之發光狀態係繼續到排列於第(m+m')列之發光元件之水平掃描期間即將開始前為止。

圖5所示之[期間-$TP(5)_0$]~[期間-$TP(5)_4$]係從前次各種處理完成後之發光狀態結束後，到即將進行下一寫入處理前之動作期間。亦即，該[期間-$TP(5)_0$]~[期間-$TP(5)_4$]係從例如前一顯示訊框之第(m+m')個水平掃描期間之始期，到現顯示訊框之第(m-1)個水平掃描期間之終期為止之某時間長度之期間。此外，[期間-$TP(5)_1$]~[期間-$TP(5)_4$]亦可為包含於現顯示訊框之第m個水平掃描期間內之結構。

然後，於該[期間-$TP(5)_0$]~[期間-$TP(5)_4$]，第(n, m)個發光元件原則上處於非發光狀態。亦即，於[期間-$TP(5)_0$]~[期間-$TP(5)_1$]、[期間-$TP(5)_3$]~[期間-$TP(5)_4$]，第一電晶體$TR_1$為關閉狀態，因此發光元件不發光。此外，於[期間-$TP(5)_2$]，第一電晶體$TR_1$為開啟狀態。然而，於該期間，進行後述之臨限值電壓取消處理。於臨限值電壓取消處理之說明中會詳細敘述，若將符合後述式(2)作為前提，發光元件不會發光。

以下，首先說明關於[期間-$TP(5)_0$]~[期間-$TP(5)_4$]之各期間。此外，[期間-$TP(5)_1$]之始期或[期間-$TP(5)_1$]~[期間-$TP(5)_4$]之各期間之長度若因應顯示裝置之設計酌情設定即可。

[期間-$TP(5)_0$]

如上述，於該[期間-$TP(5)_0$]，第(n, m)個發光元件處於非發光狀態。寫入電晶體$TR_W$、第二電晶體$TR_2$及第三電晶體$TR_3$處於關閉狀態。而且，於從[期間-$TP(5)_{-1}$]移至[期間-$TP(5)_0$]之時點，由於第一電晶體$TR_1$成為關閉狀態，因此第二節點$ND_2$(驅動電晶體$TR_D$之源極區域或發光部ELP之陽極電極)之電位降低至($V_{th\text{-}EL}+V_{Cat}$)，發光部ELP成為非發光狀態。而且，如仿效第二節點$ND_2$之電位降低，浮游狀態之第一節點$ND_1$(驅動電晶體$TR_D$之閘極電極)之電位亦降低。

[期間-$TP(5)_1$](參考圖6B及圖6C)

於該[期間-$TP(5)_1$]，進行用以進行後述之臨限值電壓取消處理之預處理。亦即，於[期間-$TP(5)_1$]之開始時，藉由使第二電晶體控制線$AZ_2$及第三電晶體控制線$AZ_3$成為高位準，以使第二電晶體$TR_2$及第三電晶體$TR_3$成為開啟狀態。其結果，第一節點$ND_1$之電位為$V_{Ofs}$(例如0伏特)。另一方面，第二節點$ND_2$之電位為$V_{SS}$(例如-10伏特)。然後，於該[期間-$TP(5)_1$]完成以前，藉由使第二電晶體控制線$AZ_2$成為低位準，以使第二電晶體$TR_2$成為關閉狀態。此外，使第二電晶體$TR_2$及第三電晶體$TR_3$同時成為開啟狀態，或使第二電晶體$TR_2$先成為開啟狀態，或使第三電晶體$TR_3$先成為開啟狀態均可。

藉由以上處理，驅動電晶體$TR_D$之閘極電極與源極區域間之電位差成為$V_{th}$以上。驅動電晶體$TR_D$為開啟狀態。

[期間-$TP(5)_2$](參考圖6D)

接著，進行臨限值電壓取消處理。亦即，原樣維持第三電晶體$TR_3$之開啟狀態，藉由使第一電晶體控制線$CL_1$成為高位準，以使第一電晶體$TR_1$成為開啟狀態。其結果，第一節點$ND_1$之電位雖未變化(維持$V_{Ofs}$=0伏特)，第二節點$ND_2$之電位朝向從第一節點$ND_1$之電位減去驅動電晶體$TR_D$之臨限值電壓$V_{th}$之電位變化。亦即，浮游狀態之第二節點$ND_2$之電位上升。然後，若驅動電晶體$TR_D$之閘極電極與源極區域間之電位差達到$V_{th}$，則驅動電晶體$TR_D$成為關閉狀態。具體而言，浮游狀態之第二節點$ND_2$之電位接近($V_{Ofs}$-$V_{th}$=-3伏特>$V_{SS}$)，最終會成為($V_{Ofs}$-$V_{th}$)。於此，若以保證以下式(2)之方式，換言之若以符合式(2)之方式選擇、決定電位，則發光部ELP不會發光。

$$(V_{Ofs}-V_{th})<(V_{th\text{-}EL}+V_{Cat}) \quad (2)$$

於該[期間-$TP(5)_2$]，第二節點$ND_2$之電位最終成為($V_{Ofs}$-$V_{th}$)。亦即，僅依存於驅動電晶體$TR_D$之臨限值電壓$V_{th}$及用以將驅動電晶體$TR_D$之閘極電極予以初始化之電壓$V_{Ofs}$來決定第二節點$ND_2$之電位。換言之，不依存於發光部ELP之臨限值電壓$V_{th\text{-}EL}$。

[期間-$TP(5)_3$](參考圖6E)

其後，原樣維持第三電晶體$TR_3$之開啟狀態，藉由使第一電晶體控制線$CL_1$成為低位準，以使第一電晶體$TR_1$成為關閉狀態。其結果，第一節點$ND_1$之電位雖未變化(維持$V_{Ofs}$=0伏特)，浮游狀態之第二節點$ND_2$之電位亦未變化，保持($V_{Ofs}$-$V_{th}$=-3伏特)。

[期間-TP(5)$_4$](參考圖6F)

接著，藉由使第三電晶體控制線$AZ_3$成為低位準，以使第三電晶體$TR_3$成為關閉狀態。第一節點$ND_1$及第二節點$ND_2$之電位實質上未變化。實際上，由於寄生電容等之靜電結合，可能產生電位變化，但通常可忽視該等。

接著，說明關於[期間-TP(5)$_5$]~[期間-TP(5)$_7$]之各期間。此外，如後述，於[期間-TP(5)$_5$]進行寫入處理，於[期間-TP(5)$_6$]進行遷移率修正處理。如上述，該等處理必須於第m個水平掃描期間內進行。為了便於說明，[期間-TP(5)$_5$]之始期及[期間-TP(5)$_6$]之終期分別說明作為與第m個水平掃描期間之始期及終期一致。

[期間-TP(5)$_5$](參考圖6G)

其後，執行對於驅動電晶體$TR_D$之寫入處理。具體而言，原樣維持第一電晶體$TR_1$、第二電晶體$TR_2$及第三電晶體$TR_3$之關閉狀態，將資料線DTL之電位作為用以控制發光部ELP之亮度之影像信號$V_{Sig}$，接著藉由使掃描線SCL成為高位準，以使寫入電晶體$TR_W$成為開啟狀態。其結果，第一節點$ND_1$之電位往$V_{Sig}$上升。

於此，電容部$C_1$之電容表示為值$c_1$，發光部ELP之電容$C_{EL}$之電容表示為值$c_{EL}$。然後，驅動電晶體$TR_D$之閘極電極與源極區域間之寄生電容之值設為$c_{gs}$。驅動電晶體$TR_D$之閘極電極之電位從$V_{Ofs}$變化為$V_{Sig}$($>V_{Ofs}$)時，電容部$C_1$兩端之電位(第一節點$ND_1$及第二節點$ND_2$之電位)原則上會變化。亦即，根據驅動電晶體$TR_D$之閘極電極之電位(=第

一節點$ND_1$之電位)之變化份($V_{Sig}$-$V_{Ofs}$)之電荷被分配給電容部$C_1$、發光部ELP之電容$C_{EL}$、驅動電晶體$TR_D$之閘極電極與源極區域間之寄生電容。因此，若值$c_{EL}$相較於值$c_1$及值$c_{gs}$為充分大之值，則根據驅動電晶體$TR_D$之閘極電極之電位變化份($V_{Sig}$-$V_{Ofs}$)之驅動電晶體$TR_D$之源極區域(第二節點$ND_2$)之電位變化小。然後，一般而言，發光部ELP之電容$C_{EL}$之電容值$c_{EL}$大於電容部$C_1$之電容值$c_1$及驅動電晶體$TR_D$之寄生電容之值$c_{gs}$。因此，為了便於說明，除了格外需要之情況以外，不考慮由於第一節點$ND_1$之電位變化所產生之第二節點$ND_2$之電位變化來進行說明。關於其他驅動電路亦相同。此外，圖5所示之驅動之時序圖亦不考慮由於第一節點$ND_1$之電位變化所產生之第二節點$ND_2$之電位變化而表示。驅動電晶體$TR_D$之閘極電極(第一節點$ND_1$)之電位設為$V_g$，驅動電晶體$TR_D$之源極區域(第二節點$ND_2$)之電位設為$V_s$時，$V_g$之值、$V_s$之值如下。因此，第一節點$ND_1$與第二節點$ND_2$之電位差，換言之為驅動電晶體$TR_D$之閘極電極與源極區域間之電位差$V_{gs}$可由以下式(3)表示。

$$V_g=V_{Sig}$$

$$V_s \fallingdotseq V_{Ofs}-V_{th}$$

$$V_{gs} \fallingdotseq V_{Sig}-(V_{Ofs}-V_{th}) \qquad (3)$$

亦即，於對於驅動電晶體$TR_D$之寫入處理中所獲得之$V_{gs}$僅依存於用以控制發光部ELP之亮度之影像信號$V_{Sig}$、驅動電晶體$TR_D$之臨限值電壓$V_{th}$及用以將驅動電晶體$TR_D$之

閘極電極予以初始化之電壓$V_{Ofs}$。然後，與發光部ELP之臨限值電壓$V_{th-EL}$無關。

[期間-$TP(5)_6$](參考圖6H)

其後，根據驅動電晶體$TR_D$之遷移率μ之大小來進行驅動電晶體$TR_D$之源極區域(第二節點$ND_2$)之電位修正(遷移率修正處理)。

一般而言，從多晶矽薄膜電晶體等製作驅動電晶體$TR_D$之情況時，難以避免於遷移率μ在電晶體間產生偏差。因此，即使於遷移率μ有差異之複數驅動電晶體$TR_D$之閘極電極，施加相同值之影像信號$V_{Sig}$，於流於遷移率μ大之驅動電晶體$TR_D$之汲極電流$I_{ds}$與流於遷移率μ小之驅動電晶體$TR_D$之汲極電流$I_{ds}$間仍會產生差異。然後，若產生該類差異，則損及顯示裝置之畫面之均勻性(uniformity)。

因此，具體而言，原樣維持寫入電晶體$TR_W$之開啟狀態，藉由使第一電晶體控制線$CL_1$成為高位準，以使第一電晶體$TR_1$成為開啟狀態，接著，於經過特定時間($t_0$)後，藉由使掃描線SCL成為低位準，以使寫入電晶體$TR_W$成為關閉狀態，使第一節點$ND_1$(驅動電晶體$TR_D$之閘極電極)成為浮游狀態。然後，從以上結果，驅動電晶體$TR_D$之遷移率μ之值大之情況時，驅動電晶體$TR_D$之源極區域之電位之上升量ΔV(電位修正值)變大，驅動電晶體$TR_D$之遷移率μ之值小之情況時，驅動電晶體$TR_D$之源極區域之電位之上升量ΔV(電位修正值)變小。於此，驅動電晶體$TR_D$之閘極電極與源極區域間之電位差$V_{gs}$係從式(3)變形為以下之

式(4)。

$$V_{gs} \fallingdotseq V_{Sig}-(V_{Ofs}-V_{th})-\Delta V \quad (4)$$

此外，用以執行遷移率修正處理之特定時間([期間-$TP(5)_6$]之總時間$t_0$)係於顯示裝置設計時，作為設計值預先決定即可。而且，以此時之驅動電晶體$TR_D$之源極區域之電位($V_{Ofs}-V_{th}+\Delta V$)符合以下式(2')之方式，決定[期間-$TP(5)_6$]之總時間$t_0$。然後，藉此，於[期間-$TP(5)_6$]，發光部ELP不會發光。進一步而言，藉由該遷移率修正處理，亦同時進行係數$k(\equiv(1/2)\cdot(W/L)\cdot C_{ox})$之偏差修正。

$$(V_{Ofs}-V_{th}+\Delta V)<(V_{th\text{-}EL}+V_{Cat}) \quad (2')$$

[期間-$TP(5)_7$](參考圖6I)

藉由以上操作，臨限值電壓取消處理、寫入處理及遷移率修正處理完成。然而，掃描線SCL成為低位準，結果寫入電晶體$TR_W$成為關閉狀態，第一節點$ND_1$、亦即驅動電晶體$TR_D$之閘極電極成為浮游狀態。另一方面，第一電晶體$TR_1$維持開啟狀態，驅動電晶體$TR_D$之汲極區域處於與電源部2100(電壓$V_{CC}$，例如20伏特)連接之狀態。因此，作為以上之結果，第二節點$ND_2$之電位上升。

於此，如上述，驅動電晶體$TR_D$之閘極電極處於浮游狀態，然而由於存在有電容部$C_1$，因此與所謂自舉啟動電路同樣之現象係於驅動電晶體$TR_D$之閘極電極產生，第一節點$ND_1$之電位亦上升。其結果，驅動電晶體$TR_D$之閘極電極與源極區域間之電位差$V_{gs}$保持式(4)之值。

而且，由於第二節點$ND_2$之電位上升而超過

($V_{th-EL}+V_{Cat}$)，發光部ELP開始發光。此時，流於發光部ELP之電流係從驅動電晶體$TR_D$之汲極區域往源極區域流之汲極電流$I_{ds}$，因此可由式(1)表示。於此，從式(1)至式(4)，式(1)可變形為以下式(5)。

$$I_{ds}=k\cdot\mu\cdot(V_{Sig}-V_{Ofs}-\Delta V)^2 \qquad (5)$$

因此，於例如將$V_{Ofs}$設定為0伏特之情況時，流於發光部ELP之電流$I_{ds}$係與從用以控制發光部ELP之亮度之影像信號$V_{Sig}$之值，減去起因於驅動電晶體$TR_D$之遷移率μ之第二節點$ND_2$(驅動電晶體$TR_D$之源極區域)之電位修正值ΔV值之值之2次方成比例。換言之，流於發光部ELP之電流$I_{ds}$不依存於發光部ELP之臨限值電壓$V_{th-EL}$及驅動電晶體$TR_D$之臨限值電壓$V_{th}$。亦即，發光部ELP之發光量(亮度)不受發光部ELP之臨限值電壓$V_{th-EL}$之影響及驅動電晶體$TR_D$之臨限值電壓$V_{th}$之影響。然後，第(n, m)個發光元件之亮度係對應於該電流$I_{ds}$之值。

而且，遷移率μ越大之驅動電晶體$TR_D$，電位修正值ΔV變得越大，式(4)左邊之$V_{gs}$之值變小。因此，於式(5)，即使遷移率μ之值變大，$(V_{Sig}-V_{Ofs}-\Delta V)^2$之值變小，結果可修正汲極電流$I_{ds}$。亦即，即使於遷移率μ不同之驅動電晶體$TR_D$，若影像信號$V_{Sig}$之值相同，汲極電流$I_{ds}$約略相同，結果流於發光部ELP、控制發光部ELP之亮度之電流$I_{ds}$被均勻化。亦即，可修正起因於遷移率μ之偏差(進一步而言為k為偏差)之發光部之亮度偏差。

發光部ELP之發光狀態繼續到第(m+m'-1)個水平掃描期

間。該時點相當於[期間-TP(5)-1]之結束。

藉由以上，構成第(n, m)個子像素之發光元件10之發光動作完成。

接著，進行關於2Tr/1C驅動電路之說明。

[2Tr/1C驅動電路]

於圖7表示2Tr/1C驅動電路之等價電路圖，於圖8模式性地表示驅動之時序圖，於圖9A~圖9F模式性地表示各電晶體之開啟/關閉狀態等。

於該2Tr/1C驅動電路，從前述5Tr/1C驅動電路省略第一電晶體$TR_1$、第二電晶體$TR_2$及第三電晶體$TR_3$之3個電晶體。亦即，該2Tr/1C驅動電路係由寫入電晶體$TR_W$及驅動電晶體$TR_D$之2個電晶體構成，進一步由1個電容部$C_1$構成。此外，圖7所示之驅動電晶體$TR_D$相當於圖3所圖示之驅動電晶體1022。

[驅動電晶體$TR_D$]

驅動電晶體$TR_D$之結構係與5Tr/1C驅動電路所說明之驅動電晶體$TR_D$之結構相同，因此省略詳細說明。其中，驅動電晶體$TR_D$之汲極區域連接於電源部2100。此外，從電源部2100供給有用以使發光部ELP發光之電壓$V_{CC-H}$及用以控制驅動電晶體$TR_D$之源極區域之電位之電壓$V_{CC-L}$。於此，作為電壓$V_{CC-H}$及$V_{CC-L}$之值可例示如下：

$V_{CC-H}$=20伏特

$V_{CC-L}$=-10伏特

但不限定於該等之值。

[寫入電晶體$TR_W$]

寫入電晶體$TR_W$之結構係與5Tr/1C驅動電路中所說明之寫入電晶體$TR_W$之結構相同，因此省略詳細說明。

[發光部ELP]

發光部ELP之結構係與5Tr/1C驅動電路中所說明之發光部ELP之結構相同，因此省略詳細說明。

以下，進行2Tr/1C驅動電路之動作說明。

[期間-$TP(2)_{-1}$](參考圖8及圖9A)

該[期間-$TP(2)_{-1}$]為例如前一顯示訊框之動作，實質上係與5Tr/1C驅動電路中所說明之[期間-$TP(5)_{-1}$]相同之動作。

圖8所示之[期間-$TP(2)_0$]~[期間-$TP(2)_2$]係對應於圖5所示之[期間-$TP(5)_0$]~[期間-$TP(5)_4$]之期間，其係到即將進行下一寫入處理前之動作期間。然後，與5Tr/1C驅動電路相同，於[期間-$TP(2)_0$]~[期間-$TP(2)_2$]，第(n, m)個發光元件原則上處於非發光狀態。但於2Tr/1C驅動電路之動作中，如圖8所示，除了[期間-$TP(2)_3$]以外，[期間-$TP(2)_1$]~[期間-$TP(2)_2$]亦包含於第m個水平掃描期間之點係與5Tr/1C驅動電路之動作不同。此外，為了便於說明，[期間-$TP(2)_1$]之始期及[期間-$TP(2)_3$]之終期分別說明作為與第m個水平掃描期間之始期及終期一致。

以下，說明關於[期間-$TP(2)_0$]~[期間-$TP(2)_2$]之各期間。此外，與5Tr/1C驅動電路中所說明相同，[期間-$TP(2)_1$]~[期間-$TP(2)_3$]之各期間之長度若因應顯示裝置之設計酌情設定即可。

[期間-$TP(2)_0$](參考圖9B)

該[期間-$TP(2)_0$]為例如從前一顯示訊框至現顯示訊框之動作。亦即，該[期間-$TP(2)_0$]係從前一顯示訊框之第(m+m')個水平掃描期間至現顯示訊框之第(m-1)個水平掃描期間之期間。然後，於該[期間-$TP(2)_0$]，第(n, m)個發光元件處於非發光狀態。於此，從[期間-$TP(2)_{-1}$]移至[期間-$TP(2)_0$]之時點，將從電源部2100供給之電壓從$V_{CC-H}$切換為電壓$V_{CC-L}$。其結果，第二節點$ND_2$之電位降低至$V_{CC-L}$，發光部ELP成為非發光狀態。而且，如仿效第二節點$ND_2$之電位降低，浮游狀態之第一節點$ND_1$(驅動電晶體$TR_D$之閘極電極)之電位亦降低。

[期間-$TP(2)_1$](參考圖9C)

然後，開始現顯示訊框之第m列水平掃描期間。於該[期間-$TP(2)_1$]，進行用以進行臨限值電壓取消處理之預處理。於[期間-$TP(2)_1$]之開始時，藉由使掃描線SCL成為高位準，以使寫入電晶體$TR_W$成為開啟狀態。其結果，第一節點$ND_1$之電位為$V_{Ofs}$(例如0伏特)。第二節點$ND_2$之電位保持$V_{CC-L}$(例如-10伏特)。

藉由上述處理，驅動電晶體$TR_D$之閘極電極與源極區域間之電位差成為$V_{th}$以上，驅動電晶體$TR_D$為開啟狀態。

[期間-$TP(2)_2$](參考圖9D)

接著，進行臨限值電壓取消處理。亦即，原樣維持寫入電晶體$TR_W$之開啟狀態，將從電源部2100供給之電壓從$V_{CC-L}$切換為電壓$V_{CC-H}$。其結果，第一節點$ND_1$之電位雖

未變化(維持$V_{Ofs}$=0伏特)，第二節點$ND_2$之電位朝向從第一節點$ND_1$之電位減去驅動電晶體$TR_D$之臨限值電壓$V_{th}$之電位變化。亦即，浮游狀態之第二節點$ND_2$之電位上升。然後，若驅動電晶體$TR_D$之閘極電極與源極區域間之電位差達到$V_{th}$，則驅動電晶體$TR_D$成為關閉狀態。具體而言，浮游狀態之第二節點$ND_2$之電位接近($V_{Ofs}$-$V_{th}$=-3伏特)，最終會成為($V_{Ofs}$-$V_{th}$)。於此，若以保證上述式(2)之方式，換言之若以符合式(2)之方式選擇、決定電位，則發光部ELP不會發光。

於該[期間-$TP(2)_2$]，第二節點$ND_2$之電位最終成為($V_{Ofs}$-$V_{th}$)。亦即，僅依存於驅動電晶體$TR_D$之臨限值電壓$V_{th}$及用以將驅動電晶體$TR_D$之閘極電極予以初始化之電壓$V_{Ofs}$來決定第二節點$ND_2$之電位。然後，與發光部ELP之臨限值電壓$V_{th-EL}$無關。

[期間-$TP(2)_3$](參考圖9E)

接著，進行對於驅動電晶體$TR_D$之寫入處理及根據驅動電晶體$TR_D$之遷移率μ之大小之驅動電晶體$TR_D$之源極區域(第二節點$ND_2$)之電位修正(遷移率修正處理)。具體而言，原樣維持寫入電晶體$TR_W$之開啟狀態，將資料線DTL之電位作為用以控制發光部ELP之亮度之影像信號$V_{Sig}$。其結果，第一節點$ND_1$之電位往$V_{Sig}$上升，驅動電晶體$TR_D$成為開啟狀態。此外，使寫入電晶體$TR_W$暫且成為關閉狀態，將資料線DTL之電位變更為用以控制發光部ELP之亮度之影像信號$V_{Sig}$，其後，藉由使掃描線SCL成為高位準，以

使寫入電晶體$TR_W$成為開啟狀態，從而使驅動電晶體$TR_D$成為開啟狀態亦可。

與5Tr/1C驅動電路中所說明不同，於驅動電晶體$TR_D$之汲極區域，從電源部2100施加有電位$V_{CC-H}$，因此驅動電晶體$TR_D$之源極區域之電位上升。經過特定時間($t_0$)後，藉由使掃描線SCL成為低位準，以使寫入電晶體$TR_W$成為關閉狀態，使第一節點$ND_1$(驅動電晶體$TR_D$之閘極電極)成為浮游狀態。此外，該[期間-$TP(2)_3$]之總時間$t_0$係於顯示裝置之設計時，作為設計值預先決定，以使第二節點$ND_2$之電位成為($V_{Ofs}-V_{th}+\Delta V$)即可。

於該[期間-$TP(2)_3$]，驅動電晶體$TR_D$之遷移率μ之值大之情況時，驅動電晶體$TR_D$之源極區域之電位之上升量ΔV大，驅動電晶體$TR_D$之遷移率μ之值小之情況時，驅動電晶體$TR_D$之源極區域之電位之上升量ΔV小。

[期間-$TP(2)_4$](參考圖9E)

藉由以上操作，臨限值電壓取消處理、寫入處理及遷移率修正處理完成。然後，進行與5Tr/1C驅動電路中所說明之[期間-$TP(5)_7$]相同之處理，第二節點$ND_2$之電位上升而超過($V_{th-EL}+V_{Cat}$)，發光部ELP開始發光。此時，流於發光部ELP之電流能以前述式(5)來獲得，因此流於發光部ELP之電流$I_{ds}$不依存於發光部ELP之臨限值電壓$V_{th-EL}$及驅動電晶體$TR_D$之臨限值電壓$V_{th}$。亦即，發光部ELP之發光量(亮度)不受發光部ELP之臨限值電壓$V_{th-EL}$之影響及驅動電晶體$TR_D$之臨限值電壓$V_{th}$之影響。除此之外，可抑制起因於

驅動電晶體$TR_D$之遷移率μ之偏差之汲極電流$I_{ds}$之偏差發生。

然後，發光部ELP之發光狀態繼續到第(m+m'-1)個水平掃描期間。該時點相當於[期間-$TP(2)_{-1}$]之結束。

藉由以上，構成第(n, m)個子像素之發光元件10之發光動作完成。

以上，根據適宜例來說明，但本發明中，驅動電路之結構不限定於該等例。於各例中所說明之顯示裝置、發光元件、構成驅動電路之各種構成要素之結構、構造、發光部之驅動方法之程序為例示，可酌情變更。例如作為驅動電路可使用圖10所示之4Tr/1C驅動電路或圖11所示之3Tr/1C驅動電路。

而且，於5Tr/1C驅動電路之動作說明中個別地進行寫入處理及遷移率修正，但不限於此。與2Tr/1C驅動電路之動作說明相同，於寫入處理中一併進行遷移率修正處理之結構亦可。具體而言，於使發光控制電晶體$T_{EL_C}$成為開啟狀態之狀態下，經由寫入電晶體$T_{Sig}$，從資料線DTL來將影像信號$V_{Sig_m}$施加於第一節點之結構即可。

接著，更詳細說明本發明之一實施型態之顯示裝置100之驅動方法。

圖12係模式性地表示一般面板之像素電路之結構之說明圖。圖12係表示一般面板之像素電路之1像素份。如圖12所示，像素電路10係包含掃描線11、資料線12、電源供給線17、接地布線18、設置於掃描線11與資料線12交叉之位

置之取樣用電晶體13、於閘極連接有取樣用電晶體13之源極且於汲極連接有電源供給線17之驅動用電晶體14、陽極連接於驅動用電晶體14之源極之發光元件15、及連接於取樣用電晶體13之源極之保持電容16而構成。

圖13係表示圖12所示之像素電路10之動作之時序圖之說明圖。圖13所示之時序圖係表示取樣供給自資料線12之影像信號之電位(以下稱為「影像信號線電位」)，使由有機EL元件所組成之發光元件15成為發光狀態之動作。

藉由掃描線11之電位(以下稱為「掃描線電位」)轉變至高位準，取樣用電晶體13成為開啟狀態。若取樣用電晶體13成為開啟狀態，則於保持電容16充電影像信號線電位。

藉此，驅動用電晶體14之閘極電位$V_g$開始上升，開始流入汲極電流$I_{ds}$。藉由汲極電流$I_{ds}$開始流入，發光元件15之陽極電位上升而開始發光。

其後，若掃描線電位轉變至低位準，則於保持電容16保持有影像信號線電位。若於保持電容16保持有影像信號線電位，由於驅動用電晶體14之閘極電位$V_g$為一定，因此直到下一訊框為止，發光元件15將亮度維持於一定。

然而，由於驅動用電晶體14之製造程序之偏差，於各像素，驅動用電晶體14之臨限電壓(啟用電壓)或遷移率之特性產生變動(特性變動)。

圖14係說明關於驅動用電晶體14之電流電壓特性之說明圖。於圖14，以曲線圖表示2種驅動用電晶體14之電流電壓特性，於此，針對臨限電壓不同之驅動用電晶體14之電

流電壓特性來表示。

如圖14所示，驅動用電晶體14之臨限電壓若於$V_{th}$及$V_{th}'$不同，則某閘極電壓$V_{g1}$之汲極電流之值亦於$I_{ds1}$及$I_{ds1}'$不同。

圖15係說明關於驅動用電晶體14之電流電壓特性之說明圖。於圖15，與圖14同樣以曲線圖來表示2種驅動用電晶體14之電流電壓特性，於此表示關於電晶體之遷移率不同之驅動用電晶體14之電流電壓特性。

若驅動用電晶體14之遷移率不同，則某閘極電壓$V_{g2}$之汲極電流之值亦於$I_{ds2}$及$I_{ds2}'$不同。

如此，由於產生特性變動，即使對於驅動用電晶體給予同一閘極電位$V_g$，於流入之汲極電流$I_{ds}$仍會產生變動，結果於發光元件之發光亮度產生偏差。

因此，藉由修正各像素之驅動用電晶體14之臨限電壓或遷移率之偏差，以便於各像素具有同樣之電流電壓特性，可抑制發光元件之發光亮度之偏差，將顯示之圖像保持於高品質。作為修正驅動用電晶體之臨限電壓或遷移率之偏差之技術，有例如日本特開2007-133282號公報。以下，詳細說明關於本發明之一實施型態之驅動用電晶體之臨限電壓或遷移率之偏差之修正方法。

圖16係說明關於具備修正本發明之一實施型態之驅動用電晶體之臨限電壓及遷移率之偏差之電路之面板158之說明圖。以下，利用圖16來說明關於本發明之一實施型態之面板158。

如圖16所示，面板158係包含水平選擇器202、驅動掃描器204、光掃描器206、修正用掃描器208及包含複數像素電路212之像素陣列210而構成。然後，像素電路212係包含薄膜電晶體(TFT)222, 224, 226, 228、電容器230及發光元件232而構成。

分別從驅動掃描器204延伸有掃描線214，從光掃描器206延伸有掃描線216，從修正用掃描器208延伸有掃描線218，驅動掃描器204、光掃描器206及修正用掃描器208係分別藉由掃描線214, 216, 218來掃描像素電路212。而且，從水平選擇器202延伸有資料線220，從水平選擇器202藉由資料線220，將影像信號供給至像素電路212。

薄膜電晶體222, 224, 226為N通道型之多晶矽TFT，薄膜電晶體228為P通道型之多晶矽TFT。電容器230構成像素電路212之像素電容。然後，發光元件232係具備例如陽極及陰極之二極體型之有機EL元件。此外，本發明不限於此，發光元件包含藉由電流驅動而發光之所有器件(device)。

以上，利用圖16已說明關於本發明之一實施型態之面板158。接著，說明關於本發明之一實施型態之像素電路212。

圖17係說明關於本發明之一實施型態之像素電路212之說明圖。以下，利用圖17來詳細說明關於本發明之一實施型態之像素電路212。

如圖17所示或如上述，本發明之一實施型態之像素電路

212係包含薄膜電晶體(TFT)222, 224, 226, 228、電容器230及發光元件232而構成。而且，於圖17圖示電容器234作為發光元件232之電容成分。

薄膜電晶體222係將供給自資料線220之影像信號$V_{sig}$之影像線電位使用於取樣之TFT，其閘極連接於掃描線216。而且，薄膜電晶體224為驅動用TFT，薄膜電晶體224係其閘極G連接於電容器230之一端，源極S連接於電容器230之另一端。而且，薄膜電晶體224之汲極係經由薄膜電晶體228連接於電源$V_{cc}$。

薄膜電晶體228係其閘極連接於掃描線214。因此，薄膜電晶體228具有藉由掃描線214之電位來動作之切換元件之作用。

發光元件232之陽極連接於薄膜電晶體224之源極，陰極係於接地電位$V_{cath}$接地。而且，於薄膜電晶體224之源極與特定基準電位$V_{ss}$間，存在有薄膜電晶體226。薄膜電晶體226係其閘極連接於掃描線218。因此，薄膜電晶體226係與薄膜電晶體228相同，具有藉由掃描線218之電位來動作之切換元件之作用。

具有該構造之像素電路212如以下進行動作。薄膜電晶體222係於分配給掃描線216之水平掃描期間(1H)，因應供給自掃描線216之控制信號WS來導通。然後，薄膜電晶體222係於導通期間，將供給自資料線220之影像信號$V_{sig}$取樣到電容器230。

電容器230係因應取樣之影像信號$V_{sig}$，將電壓$V_{gs}$施加

於薄膜電晶體224之閘極G。薄膜電晶體224係於特定發光期間中，將因應電壓$V_{gs}$之輸出電流$I_{ds}$供給至發光元件232。輸出電流$I_{ds}$係依存於薄膜電晶體224之通道區域之臨限電壓(啟用電壓)$V_{th}$。然後，發光元件232係藉由供給自薄膜電晶體224之輸出電流$I_{ds}$，以因應影像信號$V_{sig}$之亮度來進行自發光。

本發明之一實施型態之像素電路212係以設置薄膜電晶體226, 228，並修正驅動用之薄膜電晶體224之臨限電壓$V_{th}$作為特徵。詳細說明關於薄膜電晶體224之臨限電壓$V_{th}$之修正。

薄膜電晶體226, 228係於水平掃描期間(1H)之一部分動作，其檢測薄膜電晶體224之臨限電壓$V_{th}$並寫入於電容器230。薄膜電晶體226, 228係於水平掃描期間(1H)導通薄膜電晶體224，於電容器230之一端藉由資料線220保持於一定電位($V_{ss0}$)之狀態下動作。

若電容器230之一端保持於一定電位$V_{ss0}$，則從電容器230之另一端將電容器230充電，直到對於電位$V_{ss0}$之電位差成為薄膜電晶體224之臨限電壓$V_{th}$為止。薄膜電晶體226, 228係於水平掃描期間(1H)之前半，檢測薄膜電晶體224之臨限電壓$V_{th}$並寫入於電容器230，薄膜電晶體224係於水平掃描期間(1H)之後半，將供給自資料線220之影像信號$V_{sig}$取樣到電容器230。

電容器230係將於取樣之影像信號$V_{sig}$加上薄膜電晶體224之臨限電壓$V_{th}$後之電壓$V_{gs}$，施加於薄膜電晶體224之

閘極G與源極S間。藉此，抵銷薄膜電晶體224之輸出電流$I_{ds}$對於臨限電壓$V_{th}$之依存性。

薄膜電晶體224係其輸出電流$I_{ds}$除了依存於臨限電壓$V_{th}$以外，亦依存於電晶體之載子遷移率μ。因此，本實施型態係以於水平掃描期間(1H)之一部分動作，於取樣影像信號$V_{sig}$之狀態下取出輸出電流$I_{ds}$，修正電壓$V_{gs}$作為特徵。

以上，利用圖17已說明關於本發明之一實施型態之像素電路212。接著，說明關於本發明之一實施型態之像素電路212之電壓施加時序。

圖18係表示本發明之一實施型態之像素電路212之電壓施加之時序圖之說明圖。以下，利用圖18來詳細說明關於本發明之一實施型態之像素電路212之電壓施加時序。

圖18係沿著時間軸T，表示掃描線216所供給之控制信號WS、掃描線214所供給之控制信號AZ及掃描線218所供給之控制信號DS之波形。而且，亦表示施加於資料線220之影像信號$V_{sig}$之波形。此外，影像信號$V_{sig}$之波形當然僅為一例。

如圖18所示，影像信號$V_{sig}$係於水平掃描期間1H之前半成為一定電位$V_{ss0}$，於後半成為信號電位。由於薄膜電晶體222, 226均為N通道型TFT，因此掃描線216, 218為高位準之情況時開啟，低位準之情況時關閉。另一方面，由於薄膜電晶體228為P通道型TFT，因此掃描線214為高位準之情況時關閉，低位準之情況時開啟。

於圖18所示之時序圖，T1~T8表示作為1圖場(field)，於

該1圖場間，每1次依序掃描像素陣列210之各列。然後，於圖18亦表示施加於1列份之像素之控制信號WZ, AZ, DS之波形。

首先，於T0之時點，控制信號WZ, AZ, DS成為低位準之狀態。故，薄膜電晶體222, 226為關閉狀態，薄膜電晶體228為開啟狀態。因此，薄膜電晶體224成為經由開啟狀態之薄膜電晶體228而連接於電源$V_{cc}$之狀態，故因應特定輸入電壓$V_{gs}$來將輸出電流$I_{ds}$供給至發光元件232。接受電流$I_{ds}$之供給之發光元件232係因應電流$I_{ds}$之大小來發光。

於時序T1之時點，控制信號DS從低位準轉移為高位準。藉由控制信號DS成為高位準，薄膜電晶體228成為關閉狀態。因此，薄膜電晶體224成為從電源$V_{cc}$切離之狀態，不對於發光元件232供給電流。故，於該時點，發光元件232進入非發光期間。

於時序T2之時點，控制信號AZ從低位準轉移為高位準。藉由控制信號AZ成為高位準，薄膜電晶體226成為開啟狀態。藉此，於電容器230之另一端及薄膜電晶體224之源極S寫入基準電位$V_{ss}$。此時，由於薄膜電晶體224之閘極電位為高阻抗，因此隨著源極電位S之下降，閘極電位G亦下降。控制信號AZ係於其後從高位準轉移為低位準，薄膜電晶體226成為關閉狀態。

於時序Ta之時點，控制信號WS從低位準轉移至高位準。藉由控制信號WS成為高位準，薄膜電晶體222成為開啟狀態。藉此，來自資料線220之影像信號導通，屆時之

影像信號線電位設定於特定之一定電壓$V_{ss0}$。於此，$V_{ss}$及$V_{ss0}$之值設定為符合$V_{ss0}-V_{ss}>V_{th}$。而且，$V_{ss0}-V_{ss}$相當於薄膜電晶體224之閘極-源極間電壓$V_{gs}$。

於時序T3之時點，控制信號DS從高位準轉移至低位準。藉由控制信號DS成為低位準，薄膜電晶體228成為開啟狀態，進行$V_{th}$修正。此時之影像信號線電位係由於正確地進行$V_{th}$修正，因此保持於一定電壓$V_{ss0}$。

藉由薄膜電晶體228成為開啟狀態，薄膜電晶體224連接於電源$V_{cc}$而流有電流$I_{ds}$。藉由流有電流$I_{ds}$，電容器230被充電，連接於電容器230之薄膜電晶體224之源極電位S上升。另一方面，連接於電容器230之薄膜電晶體224之閘極電位G成為固定於一定電壓$V_{ss0}$之狀態。

因此，隨著電容器230被充電，薄膜電晶體224之源極電位S上升，於薄膜電晶體224之輸入電壓$V_{gs}$達到$V_{th}$時，切斷薄膜電晶體224。若薄膜電晶體224被切斷，薄膜電晶體224之源極電位S成為$V_{ss0}-V_{th}$。

接下來，於時序T4之時點，藉由控制信號DS從低位準返回高位準，薄膜電晶體228成為關閉狀態，$V_{th}$修正結束。此時，成為電容器230寫入有相當於$V_{th}$之電壓之狀態。

如此，於時序T3~T4間進行$V_{th}$修正後，於時序T5，影像信號線之電位從$V_{ss0}$上升至$V_{sig}$。藉此，影像信號線電位$V_{sig}$之影像信號寫入於電容器230。相較於發光元件232之等價電容成分之電容器234之電容，電容器230之電容充分

小。因此，影像信號之大部分寫入於電容器230。因此，薄膜電晶體224之閘極-源極間電壓$V_{gs}$成為先前檢測並保持之$V_{th}$與取樣之$V_{sig}$相加後之位準。影像信號之取樣係於時序T5~T7間進行。

接下來，於時序T6之時點，控制信號DS從高位準成為低位準，薄膜電晶體228成為開啟狀態。因此，薄膜電晶體224成為經由開啟狀態之薄膜電晶體228而連接於電源$V_{cc}$之狀態，故因應特定輸入電壓$V_{gs}$來將輸出電流$I_{ds}$供給至發光元件232。

時序T6~T7之期間係薄膜電晶體222, 228均成為開啟狀態。於該期間，進行薄膜電晶體224之遷移率μ之修正。

於時序T6~T7之期間，於薄膜電晶體224之閘極G固定於影像信號線電位$V_{sig}$之狀態下，汲極電流$I_{ds}$流於薄膜電晶體224。於此，若發光元件232之臨限電壓設為$V_{thEL}$，則藉由預先設定為$V_{ss0}-V_{th}<V_{thEL}$，發光元件232成為逆偏壓狀態，發光元件232不具有二極體特性，僅單純地具有電容特性。

藉由發光元件232具有電容特性，流於薄膜電晶體224之電流$I_{ds}$寫入於加總有電容器230之電容$C_s$與電容器234之電容$C_{oled}$之電容。藉此，薄膜電晶體224之源極S之電位上升(於圖18，以ΔV表示)。

薄膜電晶體224之源極S之電位之上升份ΔV係從保持於電容器230之閘極-源極間電壓$V_{gs}$減去。換言之，施以負回授。如此，藉由將薄膜電晶體224之輸出電流$I_{ds}$負回授至

薄膜電晶體224之閘極-源極間電壓$V_{gs}$，可修正薄膜電晶體224之遷移率μ。此外，薄膜電晶體224之源極S之電位之上升份ΔV可藉由調整T6~T7之時間寬來予以最佳化。

於時序T7之時點，控制信號WS從高位準轉移為低位準，藉由控制信號WS轉移至低位準，薄膜電晶體222成為關閉狀態。其結果，薄膜電晶體224之閘極G從資料線220切離，不進行影像信號$V_{sig}$之施加，薄膜電晶體224之閘極G之閘極電位會與源極S之源極電位一同上升。薄膜電晶體224之閘極電位上升之期間，保持於電容器230之閘極-源極間電壓$V_{gs}$維持$V_{sig}-\Delta V+V_{th}$之值。

隨著薄膜電晶體224之源極S之源極電位上升，會解除發光元件232之逆偏壓狀態，因此藉由薄膜電晶體224之輸出電流$I_{ds}$之流入，發光元件232實際上開始發光。薄膜電晶體224之輸出電流$I_{ds}$與閘極-源極間電壓$V_{gs}$之關係可由以下之數式(6)來表示。

[數1]

$$I_{ds}=\frac{1}{2}\mu\frac{W}{L}C_{ox}\left(V_{gs}-V_{th}\right)^2 \qquad \ldots(6)$$

若於該數式(6)之$V_{gs}$代入$V_{sig}-\Delta V+V_{th}$，以k表示1/2・W/L，則成為數式(7)。

[數2]

$$\begin{aligned} I_{ds}&=\frac{1}{2}\mu\frac{W}{L}C_{ox}\left(V_{sig}-\Delta V\right)^2 \\ &=k\mu\left(V_{sig}-\Delta V\right)^2 \end{aligned} \qquad \ldots(7)$$

總言之，可知薄膜電晶體224之輸出電流$I_{ds}$不依存於薄

膜電晶體224之閘極-源極間電壓$V_{gs}$。然後，由於ΔV以抵銷遷移率μ之效果之方式作用，因此薄膜電晶體224之輸出電流$I_{ds}$實質上僅依存於影像信號$V_{sig}$。

接下來，於時序T7之時點，控制信號DS從低位準轉移為高位準，藉由控制信號DS轉移為高位準，薄膜電晶體228成為關閉狀態，電流不供給至發光元件232，因此發光元件232停止發光。

以後，於每圖場重複該等動作，一面修正薄膜電晶體224之臨限電壓$V_{th}$與遷移率μ，一面進行發光元件232之發光動作。

以上，利用圖18已說明關於本發明之一實施型態之像素電路212之電壓施加時序。

圖19係模式性地表示圖18之遷移率修正期間T6~T7之像素電路212之狀態之說明圖。如圖19所示，於期間T6~T7，薄膜電晶體222, 228開啟，薄膜電晶體226關閉。該狀態之薄膜電晶體224之源極S之電位為$V_{ss0}$-$V_{th}$。

薄膜電晶體224之源極S之電位亦為發光元件232之陽極電位。如上述，藉由預先設定$V_{thEL}$以使$V_{ss0}$-$V_{th}$<$V_{thEL}$，發光元件232置於逆偏壓狀態，不具有二極體特性而具有電容特性。

因此，流於薄膜電晶體224之汲極電流$I_{ds}$係流於電容器230之電容$C_s$與作為發光元件232之等價電容之電容器234之電容$C_{oled}$之合成電容$C=C_s+C_{oled}$。總言之，藉由流於薄膜電晶體224之電流$I_{ds}$之一部分負回授至電容器230，來修

正薄膜電晶體224之遷移率。

圖20係以曲線圖表示上述數式(7)之說明圖。於縱軸表示流於薄膜電晶體224之汲極電流$I_{ds}$，於橫軸表示影像信號線電位$V_{sig}$。而且，圖20係以比較2個像素1、像素2之形式表示於曲線圖。

像素1之驅動用電晶體(相當於薄膜電晶體224)之遷移率μ係比像素2相對大，像素2之驅動用電晶體(相當於薄膜電晶體224)之遷移率μ係比像素1相對小。如此，將遷移率μ不同之驅動用電晶體使用於個別之像素之情況下，於分別之像素輸入相同位準之影像信號時，若不進行遷移率μ之修正，則像素間之亮度會不同。總言之，如圖20所示，流於遷移率μ大之像素1之電流$I_{ds1}'$係相較於流於遷移率μ小之像素2之電流$I_{ds2}'$產生差距。

因此，於本實施型態，使輸出電流負回授至輸入電壓側來修正遷移率μ。從數式(7)可知，遷移率μ越大，電流$I_{ds}$變得越大。因此，遷移率μ越大，負回授之量ΔV變得越大。

如圖20所示，於遷移率μ大之像素1，若施以ΔV1之修正，則輸出電流從$I_{ds1}'$下降至$I_{ds1}$。同樣地，於遷移率μ小之像素2，若施以ΔV2之修正，則輸出電流從$I_{ds2}'$下降至$I_{ds2}$。然而，像素2之輸出電流之下降量係比像素1小。結果，$I_{ds1}$與$I_{ds2}$約略相等，修正遷移率之偏差。

圖21係說明關於薄膜電晶體222及228為開啟狀態之像素電路212之說明圖。以下，利用圖21來進行本實施型態之

遷移率修正之數值解析。如圖21所示，若於薄膜電晶體222及228為開啟狀態下，薄膜電晶體224之源極電位設為變數V，則流於薄膜電晶體224之汲極電流$I_{ds}$如以下之數式(8)。

[數3]

$$I_{ds} = k\mu(V_{gs} - V_{th})^2 = k\mu(V_{sig} - V - V_{th})^2 \qquad \ldots(8)$$

根據汲極電流$I_{ds}$與電容器230之電容C之關係，數式(9)之關係成立。

[數4]

$$I_{ds} = \frac{dQ}{dt} = C\frac{dV}{dt}$$
$$\Leftrightarrow \int \frac{1}{C} dt = \int \frac{1}{I_{ds}} dV \qquad \ldots(9)$$

因此，若於數式(9)代入數式(8)之汲極電流$I_{ds}$，則成為數式(10)。

[數5]

$$\int_0^t \frac{1}{C} dt = \int_{V_{th}}^{V} \frac{1}{k\mu(V_{sig} - V - V_{th})^2} dV$$

$$\Leftrightarrow \frac{k\mu}{C} t = \left[\frac{1}{V_{sig} - V - V_{th}}\right]_{-V_{th}}^{V} = \frac{1}{V_{sig} - V - V_{th}} - \frac{1}{V_{sig}} \qquad \ldots(10)$$

$$\Leftrightarrow V_{sig} - V - V_{th} = \frac{1}{\frac{1}{V_{sig}} + \frac{k\mu}{C} t} = \frac{V_{sig}}{1 + V_{sig} \cdot \frac{k\mu}{C} t}$$

於此，源極電壓V之初始狀態為$-V_{th}$，若將遷移率修正時間(圖18之T6~T7所示之期間)設為t，則汲極電流$I_{ds}$相對

於遷移率修正時間t可表示如以下之數式(11)。

[數6]

$$I_{ds} = k\mu\left(\frac{V_{sig}}{1+V_{sig}\cdot\frac{k\mu}{C}t}\right)^2 \qquad \ldots(11)$$

以上，說明關於本發明之一實施型態之驅動用電晶體之臨限電壓或遷移率之偏差之修正方法。

如此，於面板158修正驅動用電晶體之特性，使電晶體之電流電壓特性平均，藉此於信號處理積體電路110，不考慮面板158之驅動用電晶體之特性，送出輸出入特性具有迦瑪特性之影像信號，藉此以使施加於面板158之驅動用電晶體之電壓具有線性特性。

於本實施型態，於信號處理積體電路110之迦瑪轉換部132，轉換影像信號以使其具有迦瑪特性。藉由於迦瑪轉換部132，轉換影像信號以使其具有迦瑪特性，如圖2E所示，抵銷面板158之驅動用電晶體之電流電壓特性，使施加於有機EL元件之電流與被照體之光量具有線性特性。

如以上所說明，若根據本發明之一實施型態，藉由進行修正，以使設置於面板158之驅動用電晶體之特性平均，可於面板158顯示高品質之圖像。

然後，於信號處理積體電路110，不考慮面板158之驅動用電晶體之特性，送出輸出入特性具有迦瑪特性之影像信號即可。藉由從信號處理積體電路110送出輸出入特性具有迦瑪特性之影像信號，以將面板158之電晶體之電流電

壓特性相乘，施加於有機EL元件之電壓會具有線性特性。然後，由於面板158使用輸入電流與發光亮度具有線性特性之有機EL元件來顯示圖像，因此面板158能以因應所輸入之信號位準之亮度來顯示圖像。其結果，可更發揮如有機EL元件以因應電流量之發光量發光之自發光元件之特性。

以上，參考附圖來說明關於本發明之適宜之實施型態，但本發明當然不限定於該例。若為同業者，明顯可於申請專利範圍所記載之範疇內，想到各種變更例或修正例，關於其等應瞭解當然亦屬於本發明之技術範圍。

例如於上述實施型態中，於2個薄膜電晶體222, 228修正驅動用之薄膜電晶體224之臨限電壓$V_{th}$及遷移率，但修正臨限電壓$V_{th}$及遷移率之薄膜電晶體之數目不限定於該例。例如設置3個以上之薄膜電晶體，修正驅動用之薄膜電晶體之臨限電壓$V_{th}$及遷移率，或設置小於2個之薄膜電晶體，修正驅動用之薄膜電晶體之臨限電壓$V_{th}$及遷移率均可。

【圖式簡單說明】

圖1係說明關於本發明之一實施型態之顯示裝置100之結構之說明圖。

圖2A係以曲線圖來說明流於本發明之一實施型態之顯示裝置100之信號之特性變遷之說明圖。

圖2B係以曲線圖來說明流於本發明之一實施型態之顯示裝置100之信號之特性變遷之說明圖。

圖2C係以曲線圖來說明流於本發明之一實施型態之顯示裝置100之信號之特性變遷之說明圖。

圖2D係以曲線圖來說明流於本發明之一實施型態之顯示裝置100之信號之特性變遷之說明圖。

圖2E係以曲線圖來說明流於本發明之一實施型態之顯示裝置100之信號之特性變遷之說明圖。

圖2F係以曲線圖來說明流於本發明之一實施型態之顯示裝置100之信號之特性變遷之說明圖。

圖3係表示設置於面板158之像素電路之剖面構造之一例之剖面圖。

圖4為5Tr/1C驅動電路之等價電路圖。

圖5為5Tr/1C驅動電路之驅動之時序圖。

圖6A係表示5Tr/1C驅動電路之各電晶體之開啟/關閉狀態等之說明圖。

圖6B係表示5Tr/1C驅動電路之各電晶體之開啟/關閉狀態等之說明圖。

圖6C係表示5Tr/1C驅動電路之各電晶體之開啟/關閉狀態等之說明圖。

圖6D係表示5Tr/1C驅動電路之各電晶體之開啟/關閉狀態等之說明圖。

圖6E係表示5Tr/1C驅動電路之各電晶體之開啟/關閉狀態等之說明圖。

圖6F係表示5Tr/1C驅動電路之各電晶體之開啟/關閉狀態等之說明圖。

圖6G係表示5Tr/1C驅動電路之各電晶體之開啟/關閉狀態等之說明圖。

圖6H係表示5Tr/1C驅動電路之各電晶體之開啟/關閉狀態等之說明圖。

圖6I係表示5Tr/1C驅動電路之各電晶體之開啟/關閉狀態等之說明圖。

圖7為2Tr/1C驅動電路之等價電路圖。

圖8為2Tr/1C驅動電路之驅動之時序圖。

圖9A係表示2Tr/1C驅動電路之各電晶體之開啟/關閉狀態等之說明圖。

圖9B係表示2Tr/1C驅動電路之各電晶體之開啟/關閉狀態等之說明圖。

圖9C係表示2Tr/1C驅動電路之各電晶體之開啟/關閉狀態等之說明圖。

圖9D係表示2Tr/1C驅動電路之各電晶體之開啟/關閉狀態等之說明圖。

圖9E係表示2Tr/1C驅動電路之各電晶體之開啟/關閉狀態等之說明圖。

圖9F係表示2Tr/1C驅動電路之各電晶體之開啟/關閉狀態等之說明圖。

圖10為4Tr/1C驅動電路之等價電路圖。

圖11為3Tr/1C驅動電路之等價電路圖。

圖12係模式性地表示一般面板之像素電路之結構之說明圖。

圖13係表示圖12所示之像素電路10之動作之時序圖之說明圖。

圖14係說明關於驅動用電晶體14之電流電壓特性之說明圖。

圖15係說明關於驅動用電晶體14之電流電壓特性之說明圖。

圖16係說明關於本發明之一實施型態之面板158之說明圖。

圖17係說明關於本發明之一實施型態之像素電路212之說明圖。

圖18係表示關於本發明之一實施型態之像素電路212之電壓施加之時序圖之說明圖。

圖19係模式性地表示圖18之遷移率修正期間T6~T7之像素電路212之狀態之說明圖。

圖20係以曲線圖表示本發明之一實施型態之輸出電流$I_{ds}$之特性之說明圖。

圖21係說明關於薄膜電晶體222及228為開啟狀態之像素電路212之說明圖。

【主要元件符號說明】

| | |
|---|---|
| 100 | 顯示裝置 |
| 104 | 控制部 |
| 106 | 記錄部 |
| 110 | 信號處理積體電路 |
| 112 | 柔邊部 |

| | |
|---|---|
| 114 | I/F部 |
| 116 | 線性轉換部 |
| 118 | 圖案產生部 |
| 120 | 色溫調整部 |
| 122 | 靜止圖像檢波部 |
| 124 | 長期色溫修正部 |
| 126 | 發光時間控制部 |
| 128 | 信號位準修正部 |
| 130 | 不均修正部 |
| 132 | 迦瑪轉換部 |
| 134 | 遞色處理部 |
| 136 | 信號輸出部 |
| 138 | 長期色溫修正檢波部 |
| 140 | 閘脈衝輸出部 |
| 142 | 迦瑪電路控制部 |
| 150 | 記憶部 |
| 152 | 資料驅動器 |
| 154 | 迦瑪電路 |
| 156 | 過電流檢測部 |
| 158 | 面板 |
| 202 | 水平選擇器 |
| 204 | 驅動掃描器 |
| 206 | 光掃描器 |
| 208 | 修正用掃描器 |

| | |
|---|---|
| 210 | 像素陣列 |
| 212 | 像素電路 |
| 214, 216, 218 | 掃描線 |
| 220 | 資料線 |
| 222, 224, 226, 228 | 薄膜電晶體 |
| 230 | 電容器 |
| 232 | 發光元件 |

## 五、中文發明摘要：

本發明係提供一種顯示裝置，其具備顯示部，其係包含因應電流量進行自發光之發光元件及因應影像信號控制對於發光元件施加之電流之像素電路之像素、以特定掃描週期供給選擇發光之像素之選擇信號給該像素之掃描線、供給影像信號給像素之資料線、及被供給選擇信號而驅動之電晶體配置為矩陣狀者；且包含：迦瑪轉換部，其係轉換影像信號，以使其具有迦瑪特性；及電晶體控制部，其係控制電晶體之電流電壓特性，以便若乘算於迦瑪轉換部轉換後之信號之迦瑪特性與電晶體之電流電壓特性，則成為線性特性。

## 六、英文發明摘要：

## 十、申請專利範圍：

1. 一種顯示裝置，其包含：

顯示部，其係包含配置為矩陣狀之下述構件：像素，其係包含因應電流量進行自發光之發光元件、及因應影像信號控制對於前述發光元件施加之電流之像素電路；掃描線，其係以特定掃描週期供給選擇發光之前述像素之選擇信號給該像素；資料線，其係供給前述影像信號給前述像素；及電晶體，其係被供給前述選擇信號而驅動；且包含：

迦瑪轉換部，其係轉換影像信號，以使其具有迦瑪特性；及

電晶體控制部，其係控制前述電晶體之電流電壓特性，以便若將於前述迦瑪轉換部轉換後之信號之迦瑪特性與前述電晶體之電流電壓特性進行乘算，可成為線性特性。

2. 如請求項1之顯示裝置，其中前述電晶體控制部包含：

電壓控制部，其係控制前述電晶體之啟用電壓。

3. 如請求項1之顯示裝置，其中前述電晶體控制部包含：

遷移率修正部，其係修正前述電晶體之遷移率。

4. 如請求項1之顯示裝置，其中進一步包含線性轉換部，其係將具有迦瑪特性之影像信號轉換為具有線性特性之影像信號。

5. 如請求項1之顯示裝置，其中前述迦瑪轉換部係轉換具有線性特性之影像信號，以使其具有迦瑪特性。

6. 一種顯示裝置之驅動方法，該顯示裝置包含：

顯示部，其係包含配置為矩陣狀之下述構件：像素，其係包含因應電流量進行自發光之發光元件、及因應影像信號控制對於前述發光元件施加之電流之像素電路；掃描線，其係以特定掃描週期供給選擇發光之前述像素之選擇信號給該像素；資料線，其係供給前述影像信號給前述像素；及電晶體，其係被供給前述選擇信號而驅動；且包含：

迦瑪轉換步驟，其係轉換影像信號，以使其具有迦瑪特性；及

電晶體控制步驟，其係控制前述電晶體之電流電壓特性，以便若將於前述迦瑪轉換步驟轉換後之信號之迦瑪特性與前述電晶體之電流電壓特性進行乘算，可成為線性特性。

7. 如請求項6之顯示裝置之驅動方法，其中前述電晶體控制步驟包含：

電壓控制步驟，其係控制前述電晶體之啟用電壓。

8. 如請求項6之顯示裝置之驅動方法，其中前述電晶體控制步驟包含：

遷移率修正步驟，其係修正前述電晶體之遷移率。

9. 如請求項6之顯示裝置之驅動方法，其中進一步包含線性轉換步驟，其係將具有迦瑪特性之影像信號轉換為具有線性特性之影像信號。

10. 如請求項6之顯示裝置之驅動方法，其中前述迦瑪轉換

步驟係轉換具有線性特性之影像信號，以使其具有迦瑪特性。

# 十一、圖式：

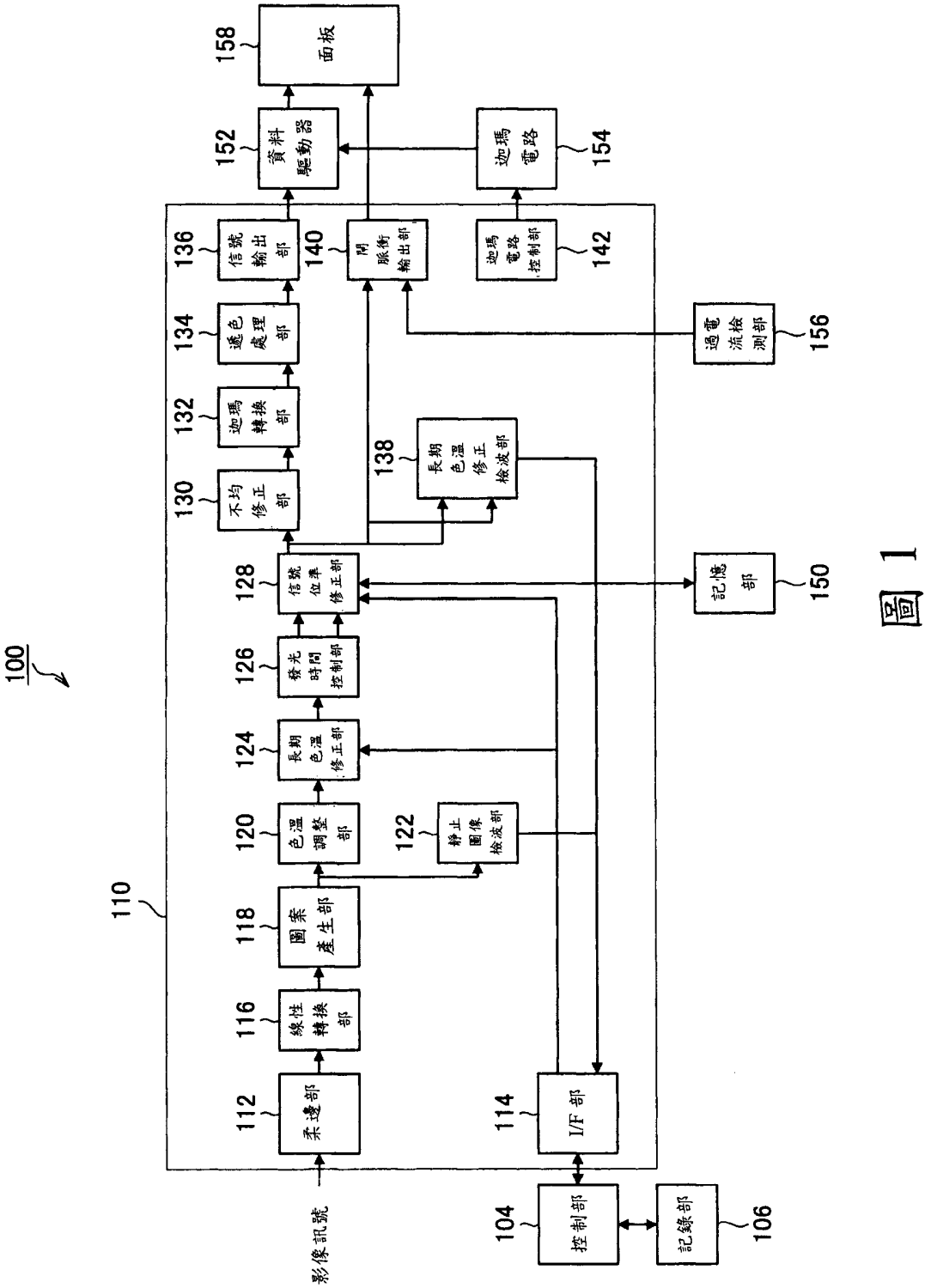

100
110
158
面板
152
資料驅動器
154
迦瑪電路
136
信號輸出部
140
閉脈衝輸出部
142
迦瑪電路控制部
134
逐色處理部
156
過電流檢測部
132
迦瑪轉換部
138
長期色溫修正檢波部
130
不均修正部
128
信號位準修正部
150
記憶部
126
發光時間控制部
124
長期色溫修正部
120
色溫調整部
122
靜止圖像檢波部
118
圖案產生部
116
線性轉換部
112
柔邊部
114
I/F 部
影像訊號
104
控制部
106
記錄部

圖 1

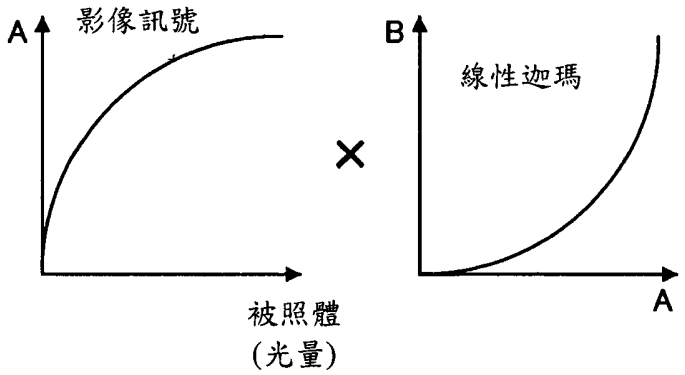



圖 2A

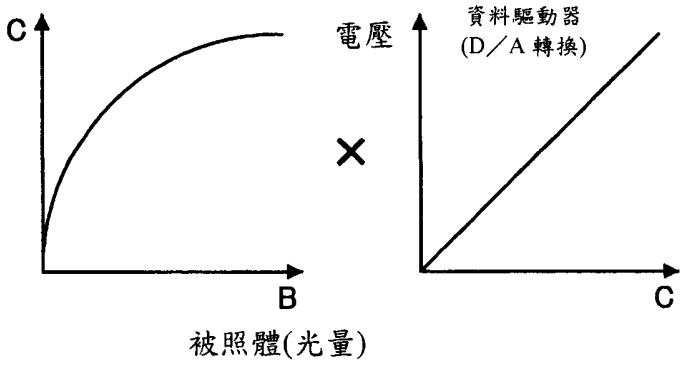



圖 2B

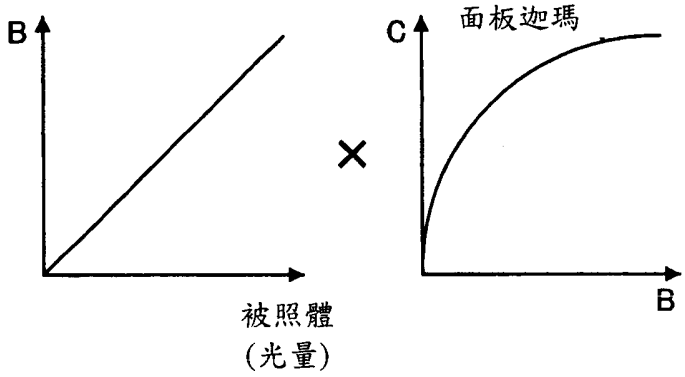



圖 2C

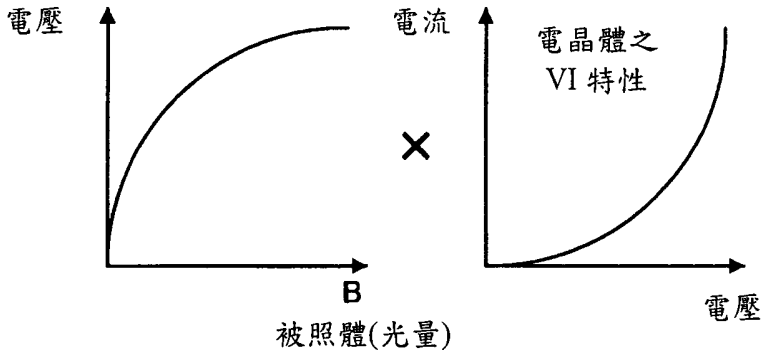

電壓
電流
電晶體之
VI 特性
×
B
被照體(光量)
電壓

圖 2D

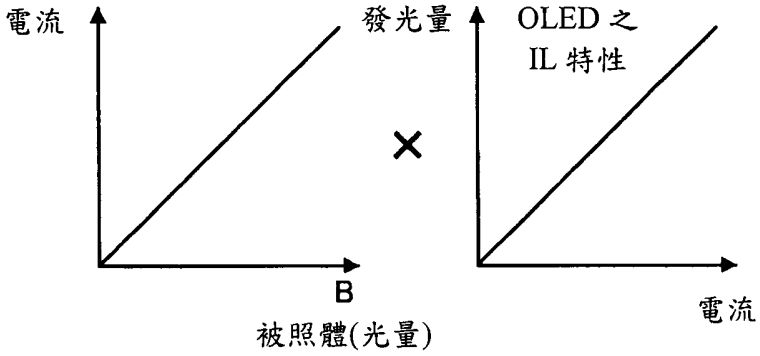

電流
發光量
OLED 之
IL 特性
×
B
被照體(光量)
電流

圖 2E

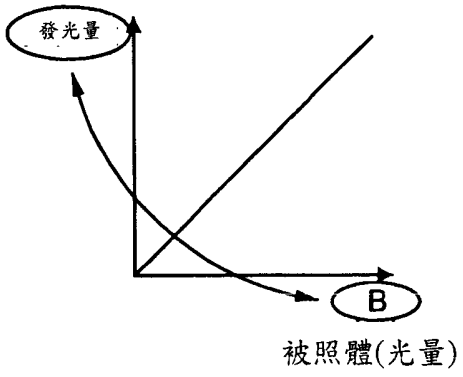

發光量
B
被照體(光量)

圖 2F

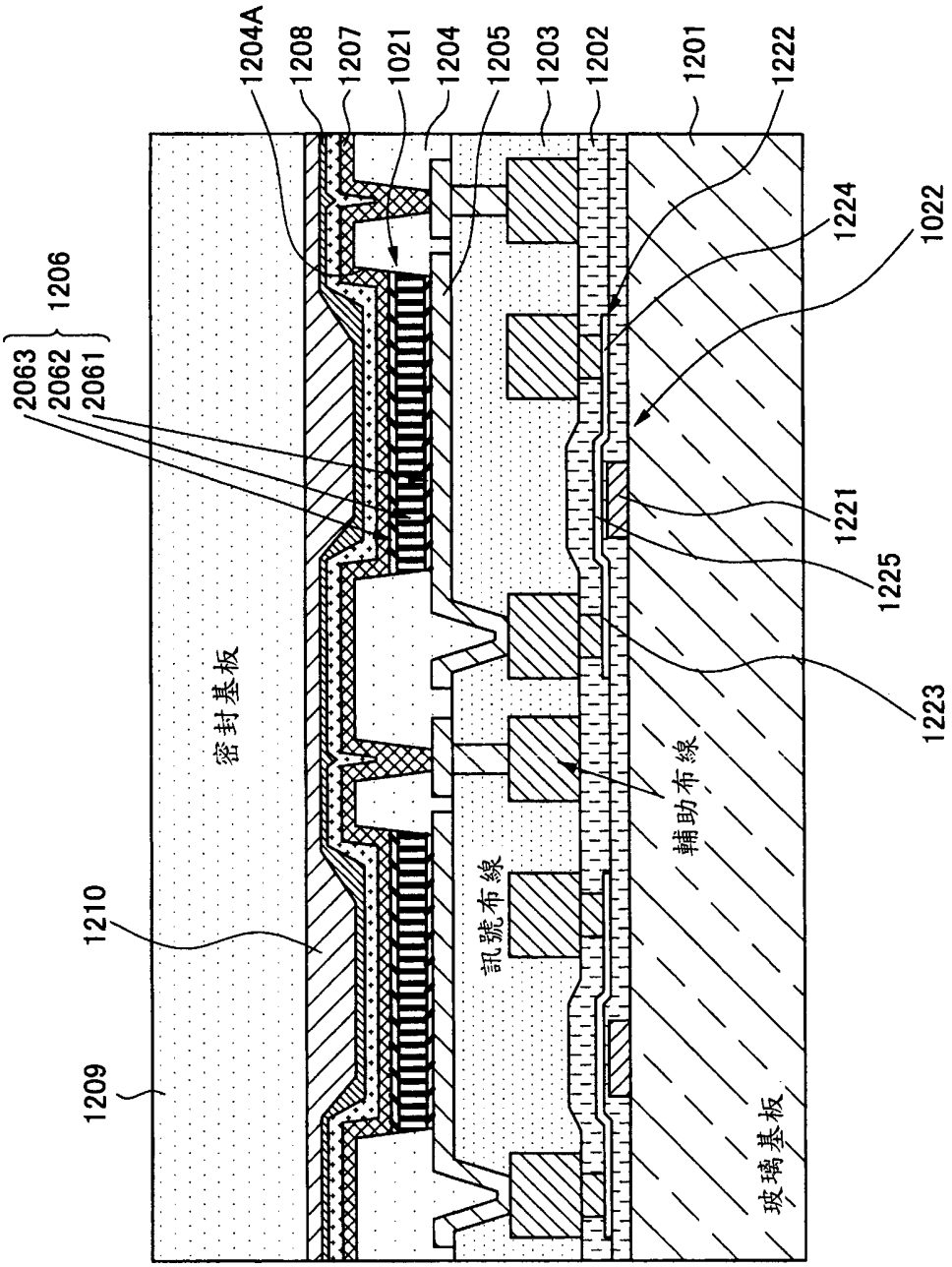

1204A
1208
1207
1021
1204
1205
1203
1202
1201
1222
1206
2063
2062
2061
1224
1022
1221
1225
1223
1210
1209
密封基板
訊號布線
輔助布線
玻璃基板

圖 3

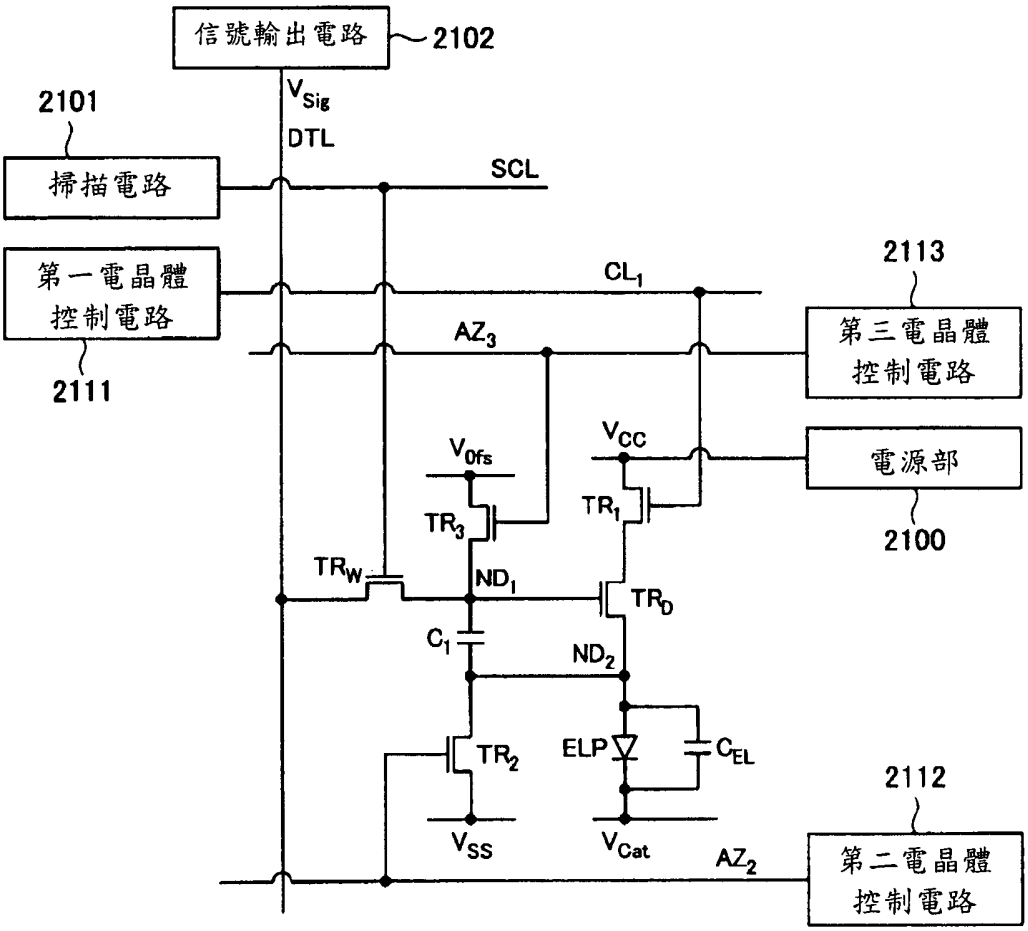

信號輸出電路
2102
2101
$V_{Sig}$
DTL
掃描電路
SCL
第一電晶體
控制電路
2111
$CL_1$
2113
第三電晶體
控制電路
$AZ_3$
$V_{Ofs}$
$V_{CC}$
電源部
2100
$TR_3$
$TR_1$
$TR_W$
$ND_1$
$TR_D$
$C_1$
$ND_2$
$TR_2$
ELP
$C_{EL}$
2112
$V_{SS}$
$V_{Cat}$
$AZ_2$
第二電晶體
控制電路

圖 4

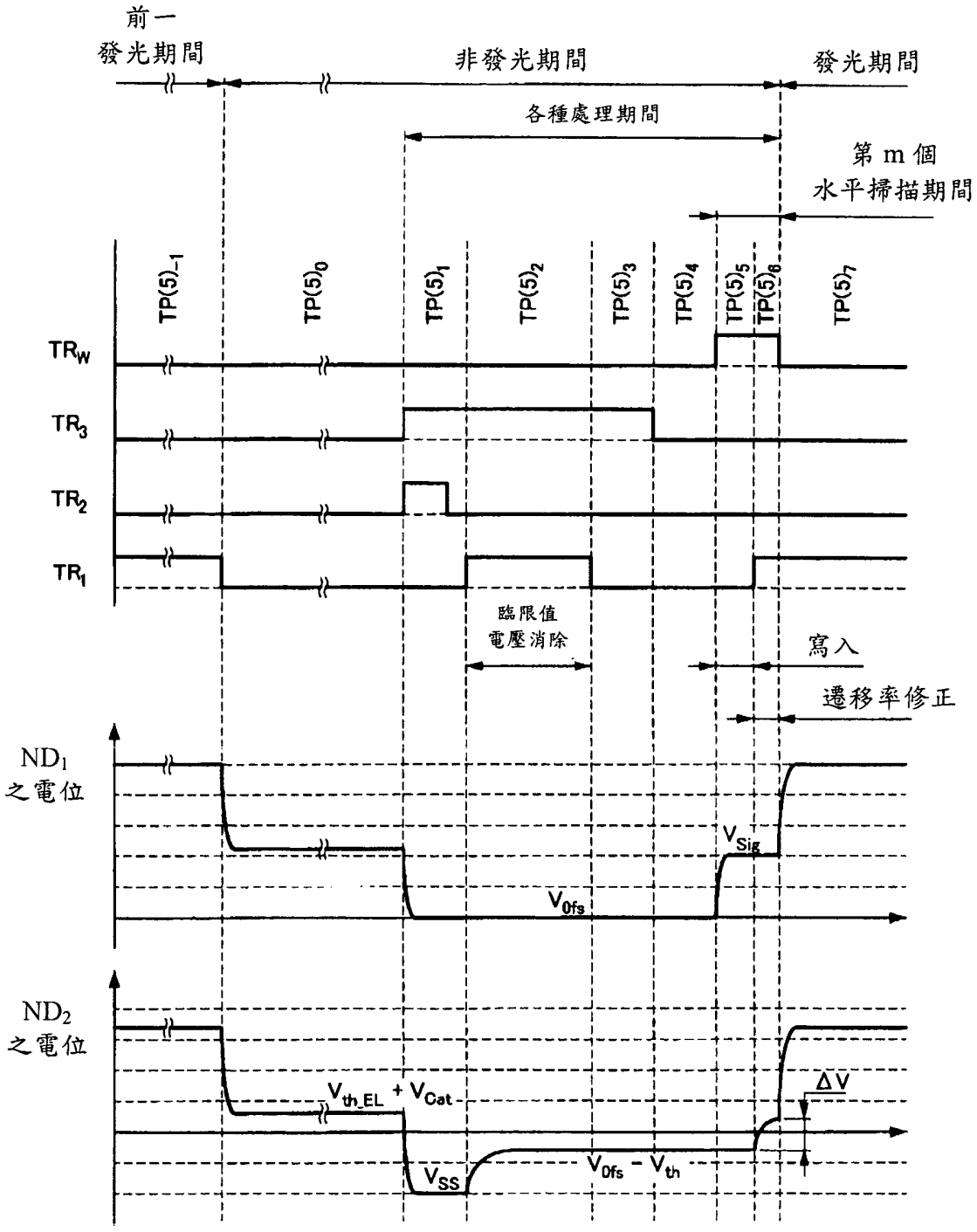

前一
發光期間
非發光期間
發光期間
各種處理期間
第 m 個
水平掃描期間
TP(5)-1
TP(5)0
TP(5)1
TP(5)2
TP(5)3
TP(5)4
TP(5)5
TP(5)6
TP(5)7
TRW
TR3
TR2
TR1
臨限值
電壓消除
寫入
遷移率修正
ND1
之電位
VSig
V0fs
ND2
之電位
Vth_EL + VCat
VSS
V0fs - Vth
ΔV

圖 5

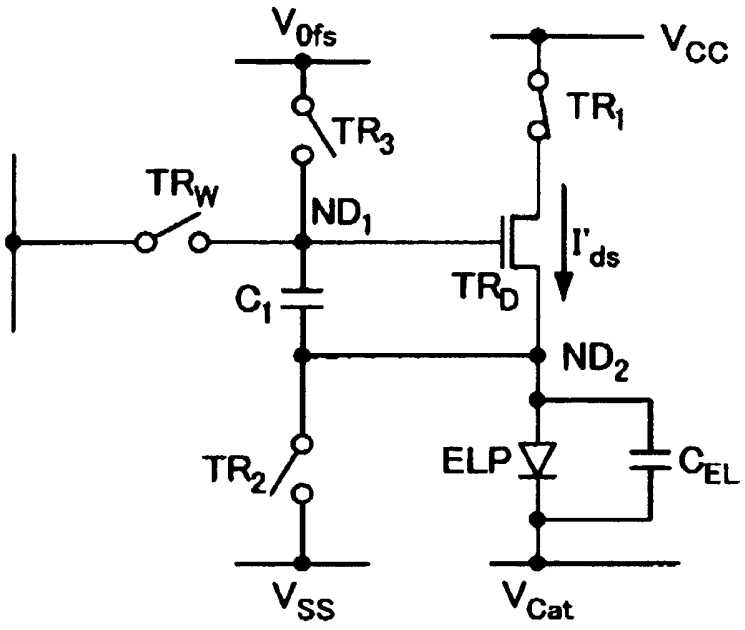

V0fs
VCC
TR3
TR1
TRW
ND1
I'ds
C1
TRD
ND2
TR2
ELP
CEL
VSS
VCat

圖 6A

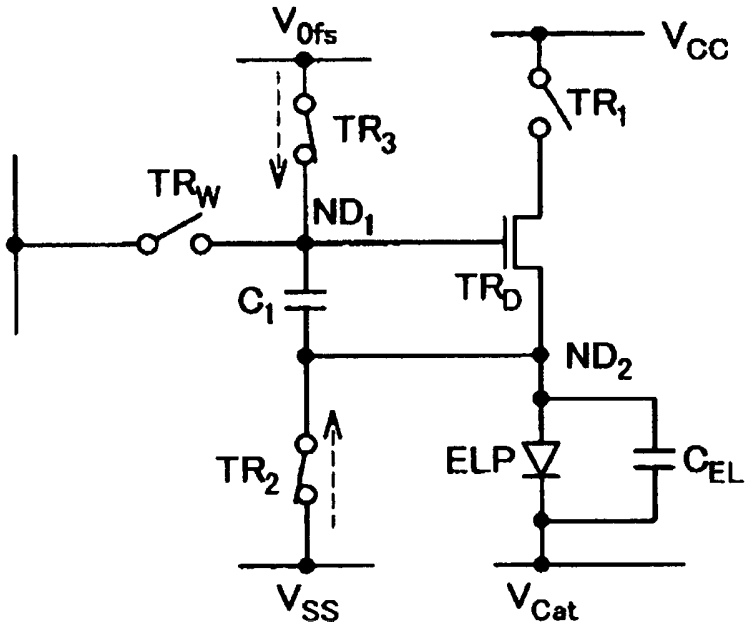

V0fs
VCC
TR3
TR1
TRW
ND1
C1
TRD
ND2
TR2
ELP
CEL
VSS
VCat

圖 6B

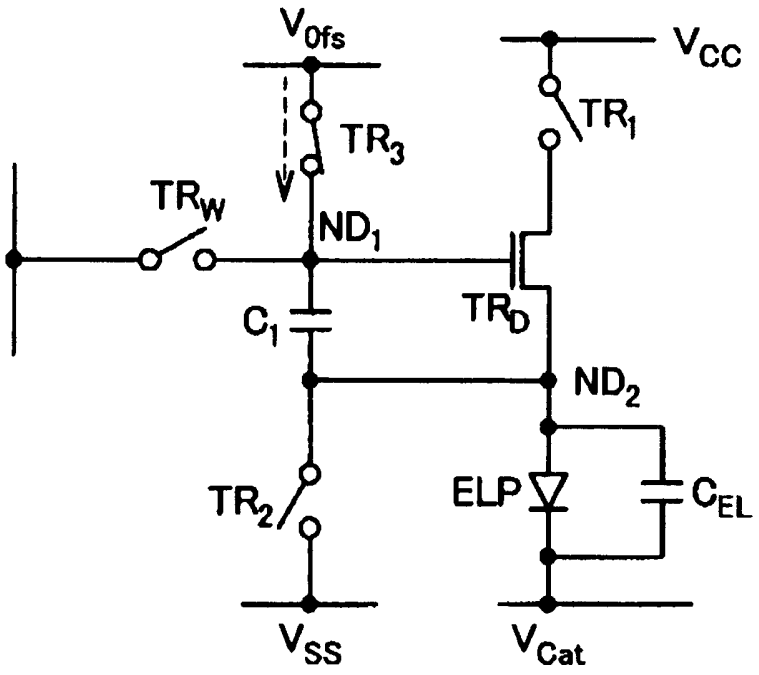

$V_{0fs}$
$V_{CC}$
$TR_3$
$TR_1$
$TR_W$
$ND_1$
$C_1$
$TR_D$
$ND_2$
$TR_2$
ELP
$C_{EL}$
$V_{SS}$
$V_{Cat}$

圖 6C

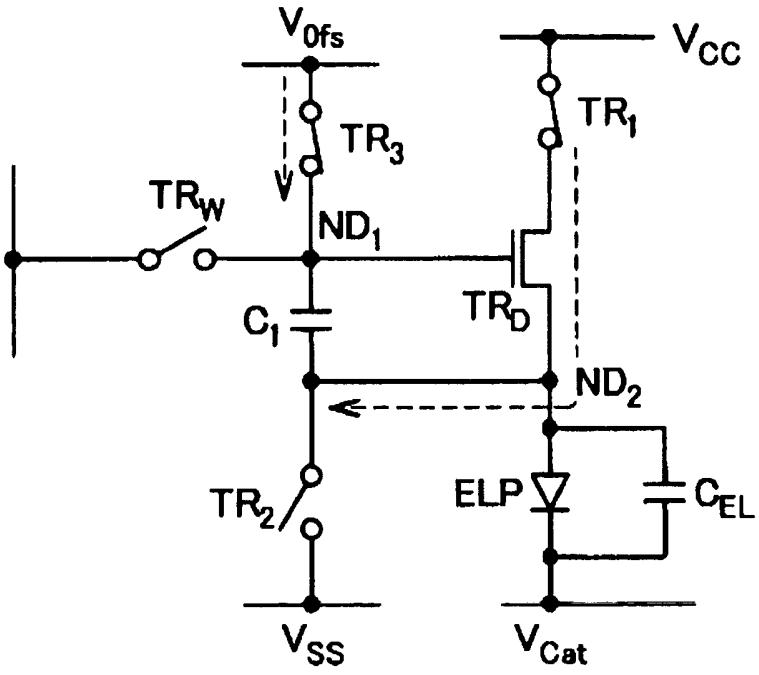

$V_{0fs}$
$V_{CC}$
$TR_3$
$TR_1$
$TR_W$
$ND_1$
$C_1$
$TR_D$
$ND_2$
$TR_2$
ELP
$C_{EL}$
$V_{SS}$
$V_{Cat}$

圖 6D

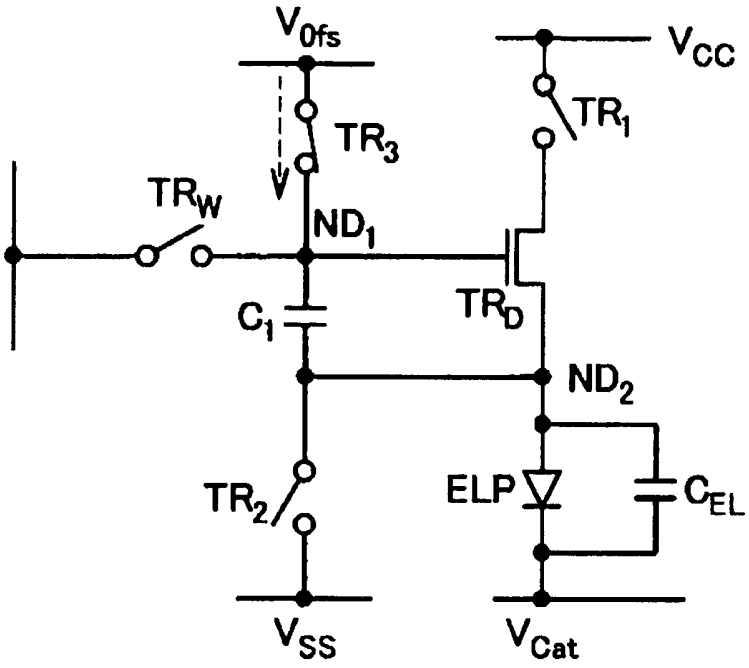

$V_{0fs}$
$V_{CC}$
$TR_3$
$TR_1$
$TR_W$
$ND_1$
$C_1$
$TR_D$
$ND_2$
$TR_2$
ELP
$C_{EL}$
$V_{SS}$
$V_{Cat}$

圖 6E

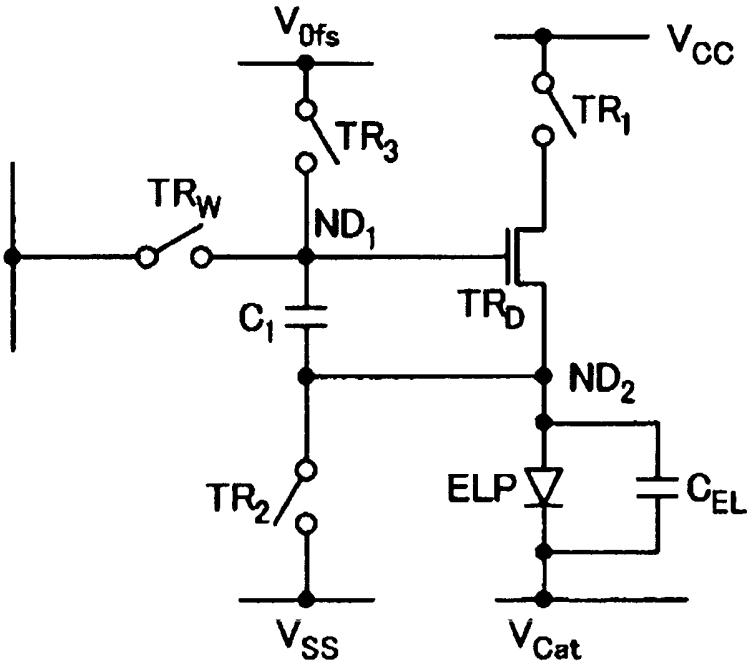

$V_{0fs}$
$V_{CC}$
$TR_3$
$TR_1$
$TR_W$
$ND_1$
$C_1$
$TR_D$
$ND_2$
$TR_2$
ELP
$C_{EL}$
$V_{SS}$
$V_{Cat}$

圖 6F

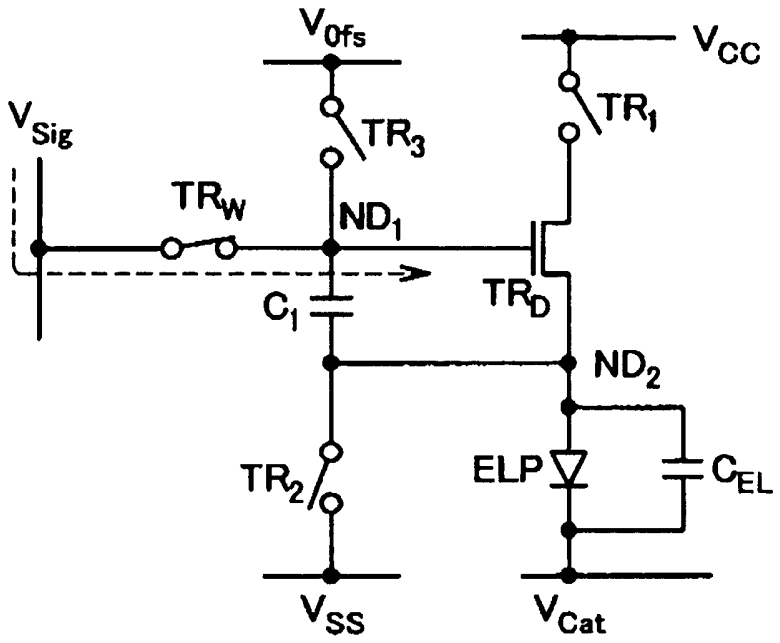

V0fs
VCC
VSig
TR3
TR1
TRW
ND1
TRD
C1
ND2
TR2
ELP
CEL
VSS
VCat

圖 6G

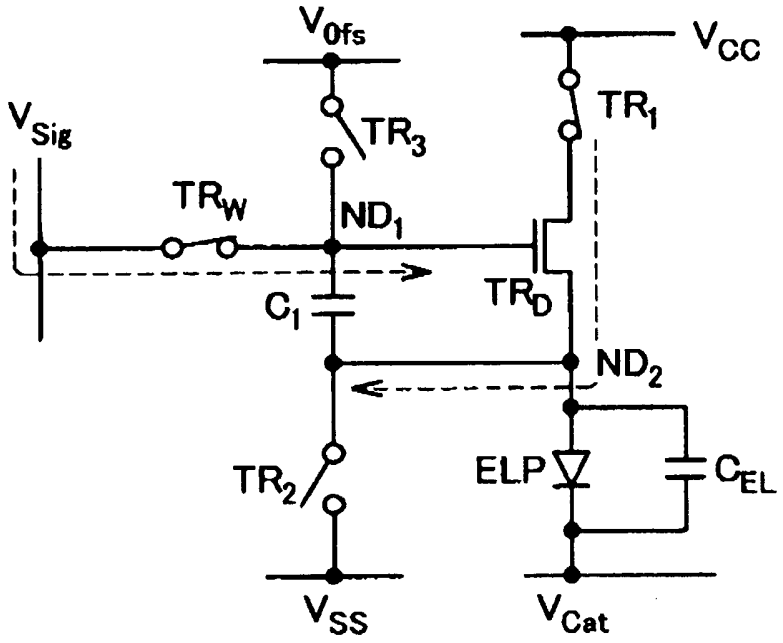

V0fs
VCC
VSig
TR3
TR1
TRW
ND1
TRD
C1
ND2
TR2
ELP
CEL
VSS
VCat

圖 6H

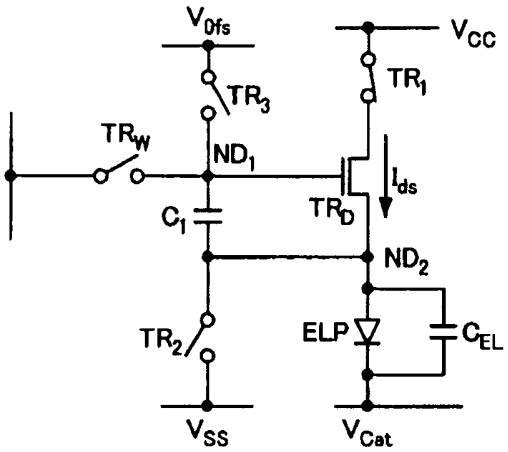

$V_{Ofs}$
$V_{CC}$
$TR_3$
$TR_1$
$TR_W$
$ND_1$
$I_{ds}$
$C_1$
$TR_D$
$ND_2$
$TR_2$
ELP
$C_{EL}$
$V_{SS}$
$V_{Cat}$

圖 6I

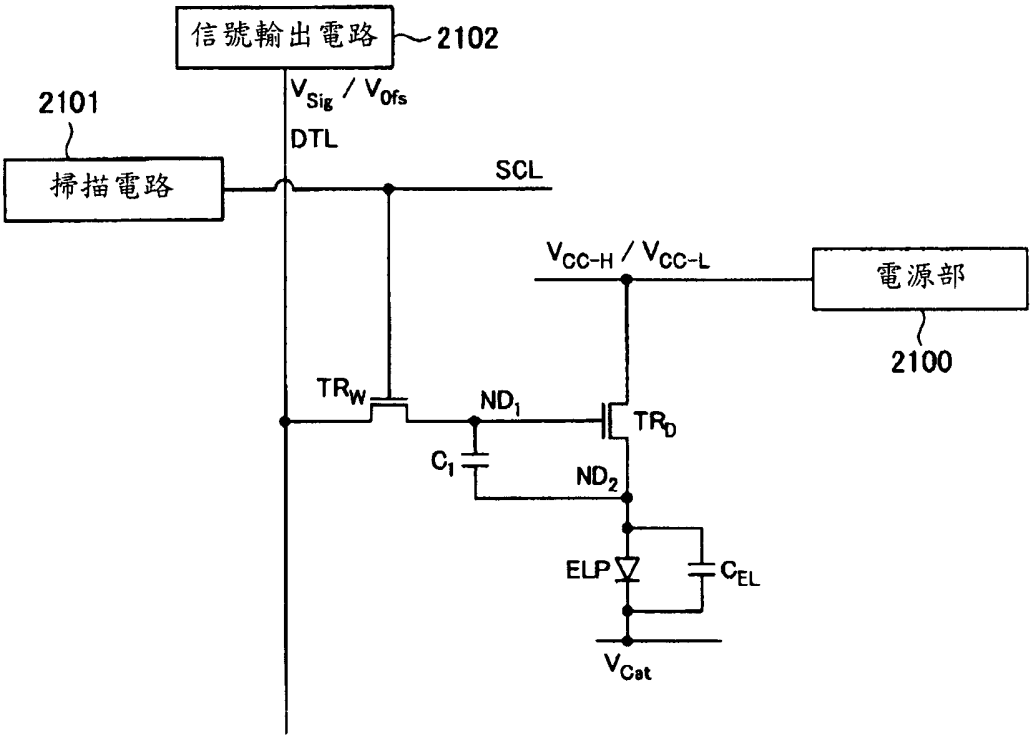

信號輸出電路
2102
$V_{Sig}$ / $V_{Ofs}$
2101
DTL
掃描電路
SCL
$V_{CC-H}$ / $V_{CC-L}$
電源部
2100
$TR_W$
$ND_1$
$TR_D$
$C_1$
$ND_2$
ELP
$C_{EL}$
$V_{Cat}$

圖 7

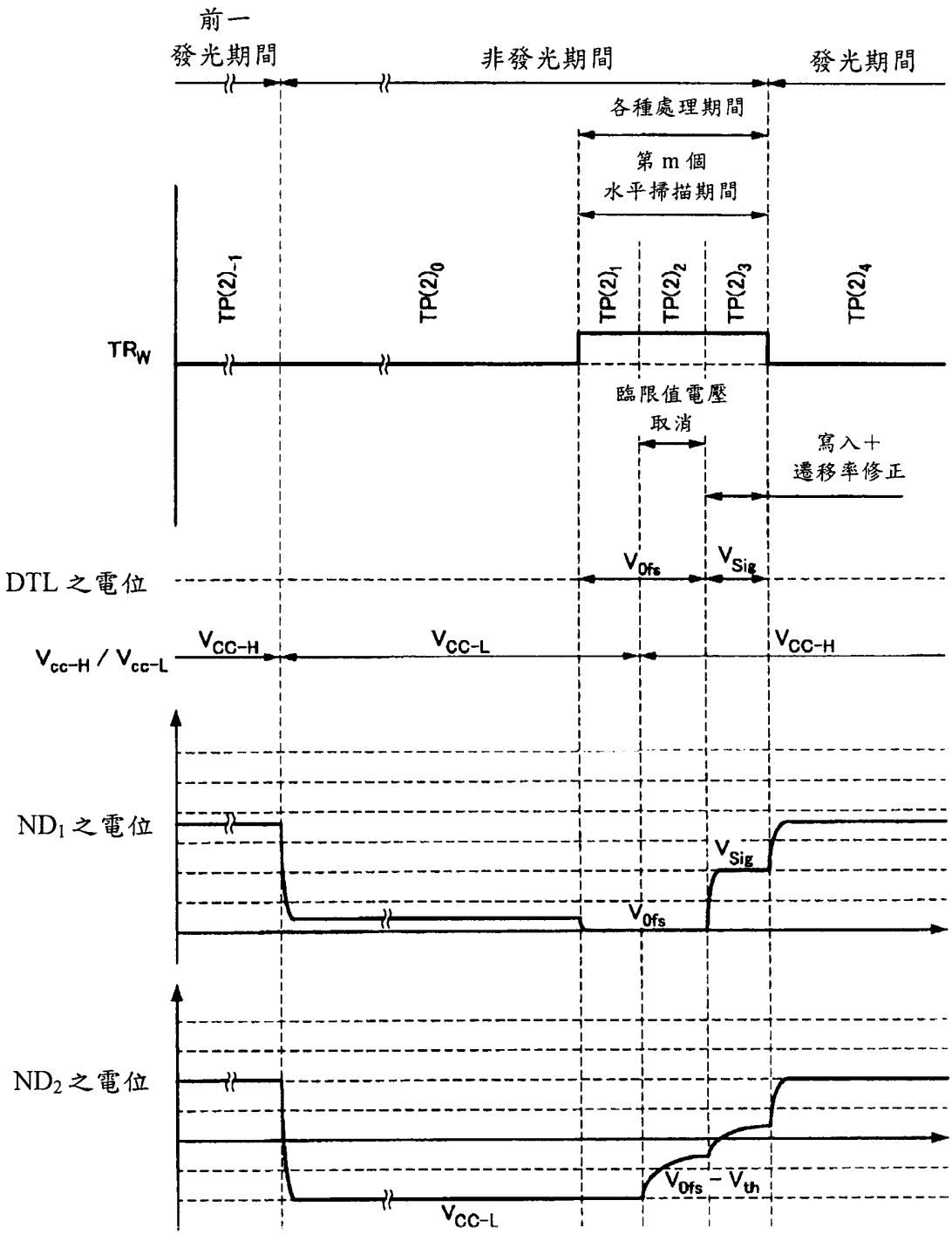

前一
發光期間
非發光期間
發光期間
各種處理期間
第 m 個
水平掃描期間
TP(2)-1
TP(2)0
TP(2)1
TP(2)2
TP(2)3
TP(2)4
TRW
臨限值電壓
取消
寫入＋
遷移率修正
DTL 之電位
VOfs
VSig
Vcc-H / Vcc-L
VCC-H
VCC-L
VCC-H
ND1 之電位
VSig
VOfs
ND2 之電位
VOfs − Vth
VCC-L

圖 8

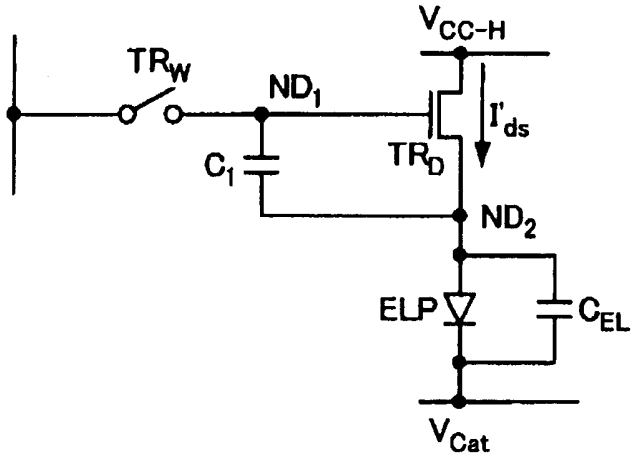

$V_{CC-H}$
$TR_W$
$ND_1$
$I'_{ds}$
$C_1$
$TR_D$
$ND_2$
ELP
$C_{EL}$
$V_{Cat}$

圖 9A

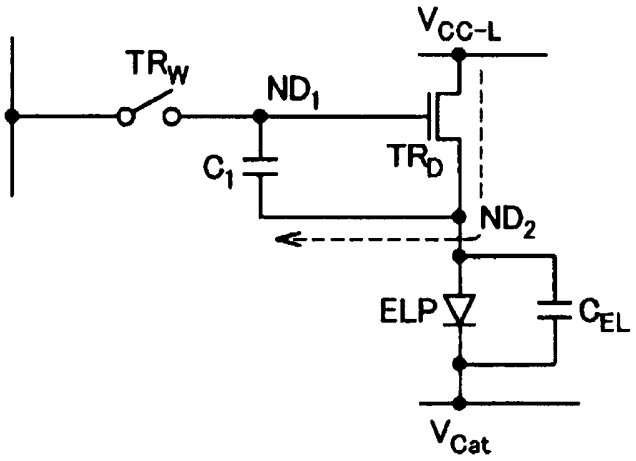

$V_{CC-L}$
$TR_W$
$ND_1$
$C_1$
$TR_D$
$ND_2$
ELP
$C_{EL}$
$V_{Cat}$

圖 9B

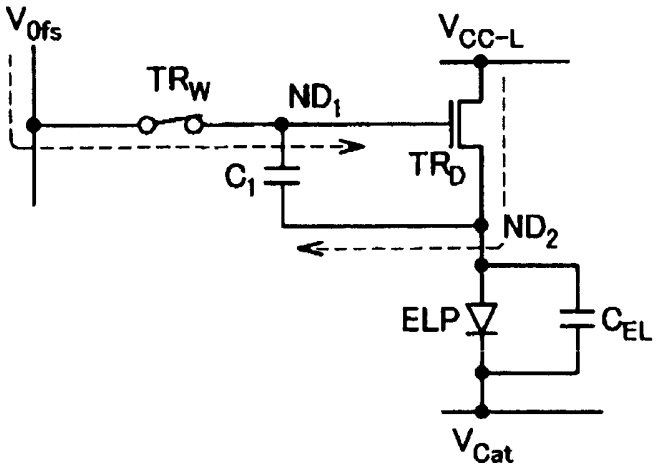

$V_{Ofs}$
$V_{CC-L}$
$TR_W$
$ND_1$
$C_1$
$TR_D$
$ND_2$
ELP
$C_{EL}$
$V_{Cat}$

圖 9C

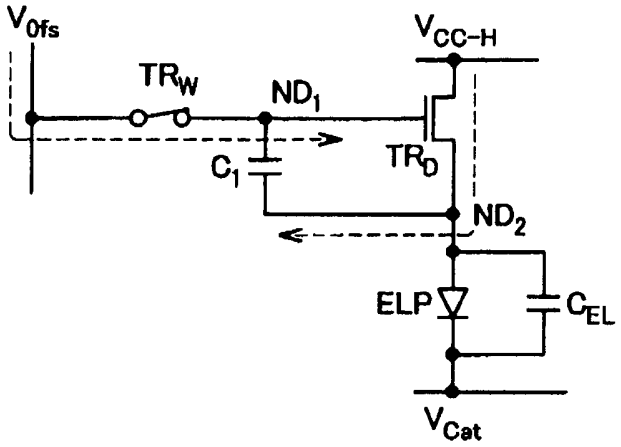

$V_{Ofs}$
$TR_W$
$ND_1$
$V_{CC-H}$
$C_1$
$TR_D$
$ND_2$
ELP
$C_{EL}$
$V_{Cat}$

圖 9D

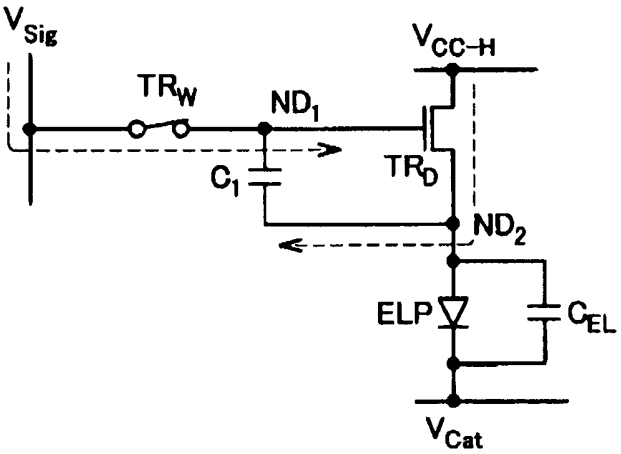

$V_{Sig}$
$TR_W$
$ND_1$
$V_{CC-H}$
$C_1$
$TR_D$
$ND_2$
ELP
$C_{EL}$
$V_{Cat}$

圖 9E

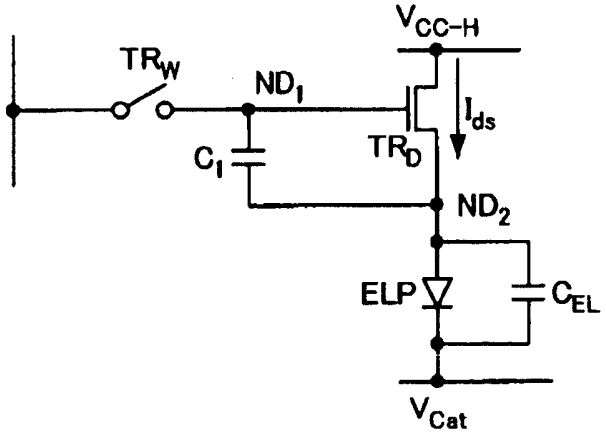

$V_{CC-H}$
$TR_W$
$ND_1$
$I_{ds}$
$C_1$
$TR_D$
$ND_2$
ELP
$C_{EL}$
$V_{Cat}$

圖 9F

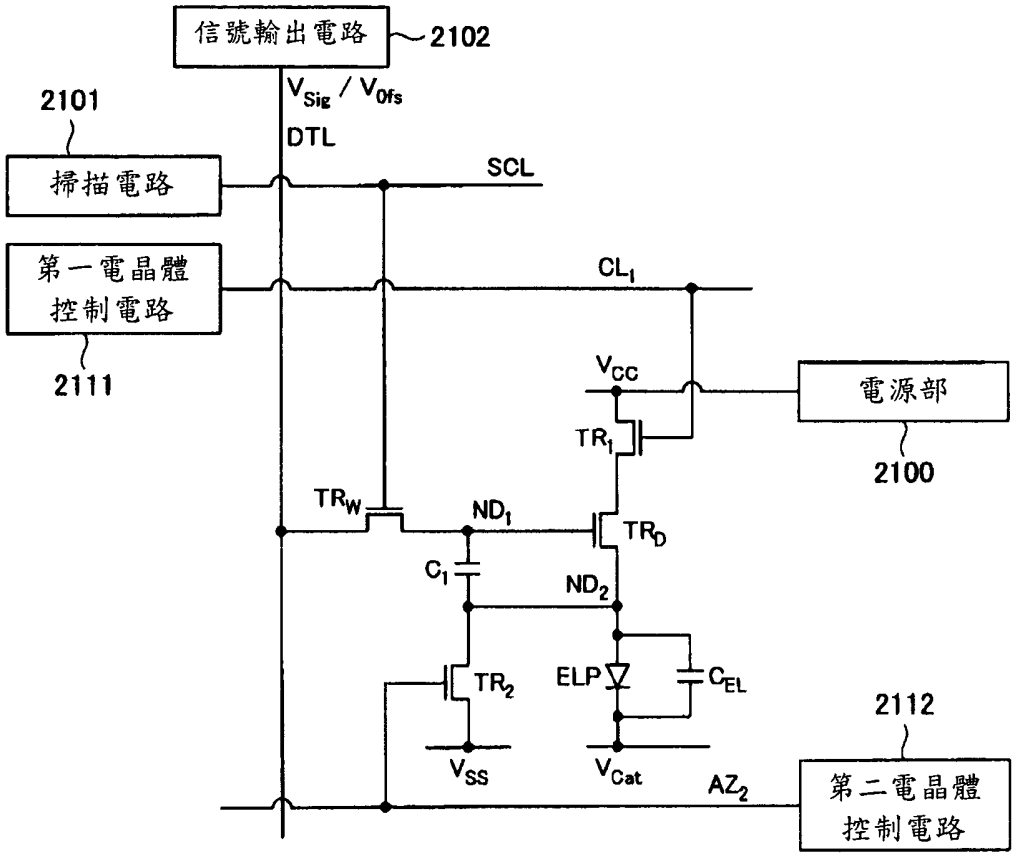

信號輸出電路
2102
$V_{Sig}$ / $V_{Ofs}$
DTL
2101
掃描電路
SCL
第一電晶體
控制電路
2111
$CL_1$
$V_{CC}$
電源部
2100
$TR_1$
$TR_W$
$ND_1$
$TR_D$
$C_1$
$ND_2$
$TR_2$
ELP
$C_{EL}$
2112
$V_{SS}$
$V_{Cat}$
$AZ_2$
第二電晶體
控制電路

圖 10

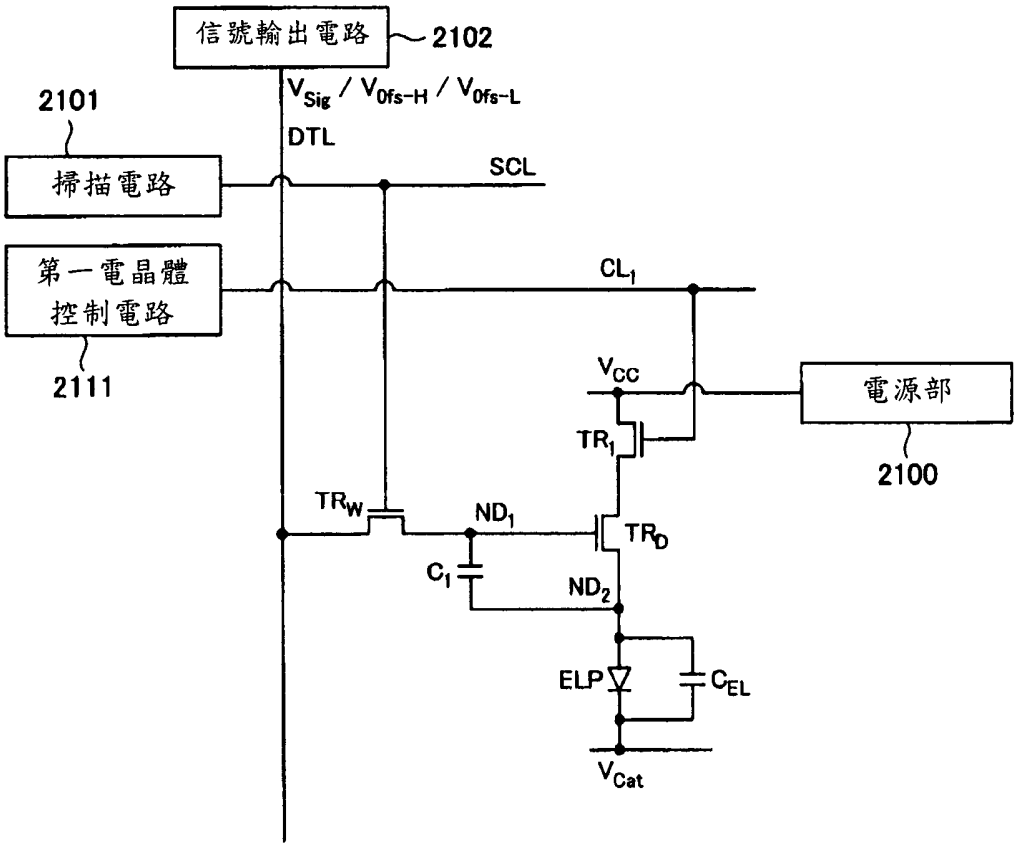

信號輸出電路
2102
$V_{Sig}$ / $V_{Ofs-H}$ / $V_{Ofs-L}$
DTL
2101
掃描電路
SCL
第一電晶體
控制電路
2111
$CL_1$
$V_{CC}$
電源部
2100
$TR_1$
$TR_W$
$ND_1$
$TR_D$
$C_1$
$ND_2$
ELP
$C_{EL}$
$V_{Cat}$

圖 11

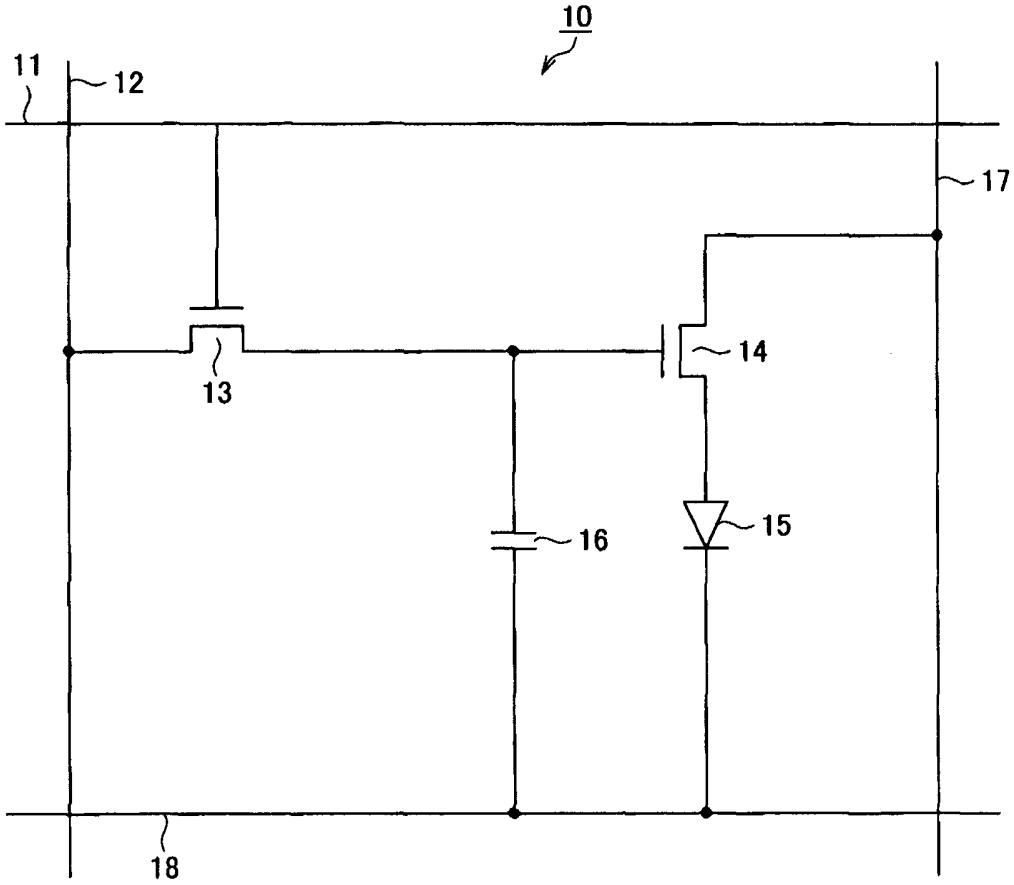



圖 12

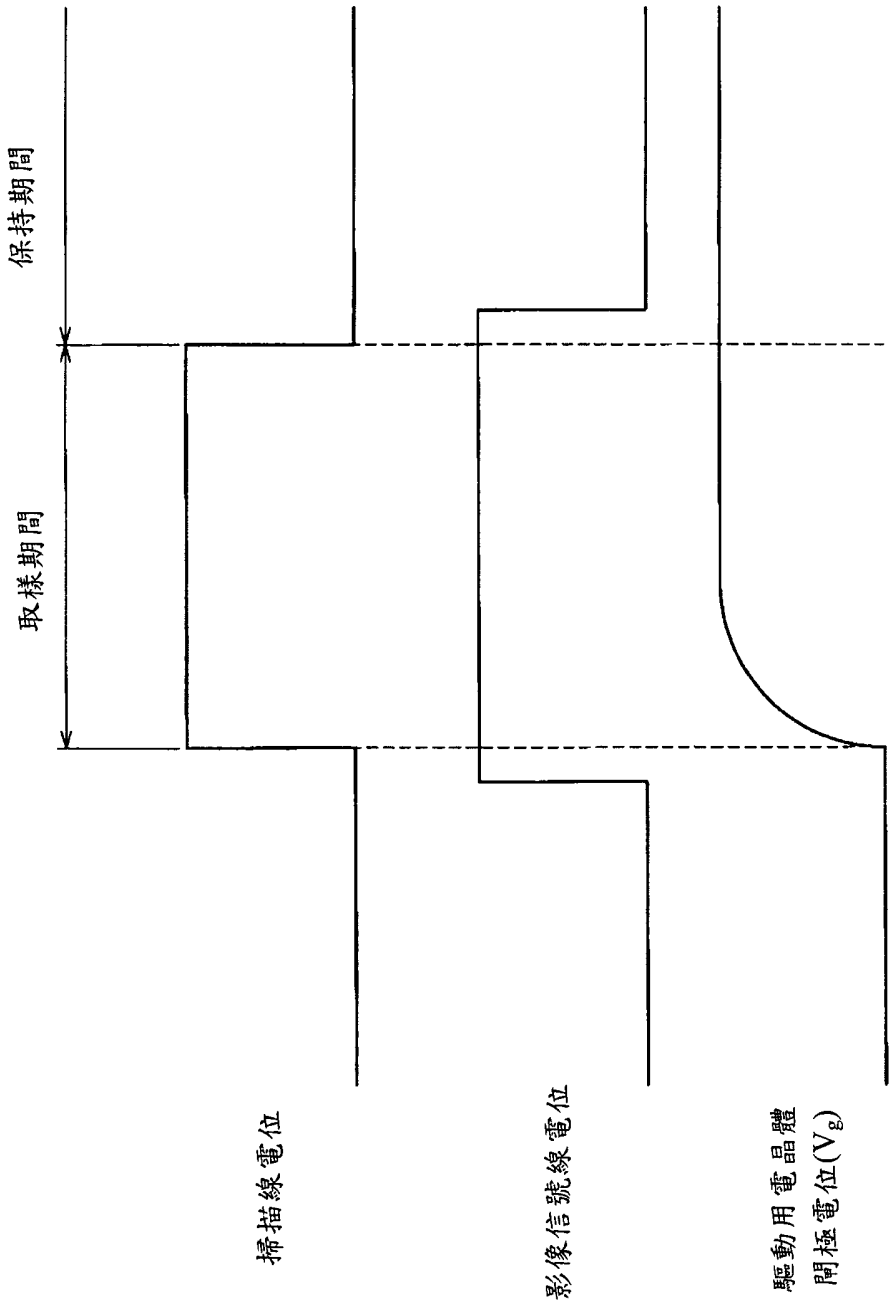



圖 13

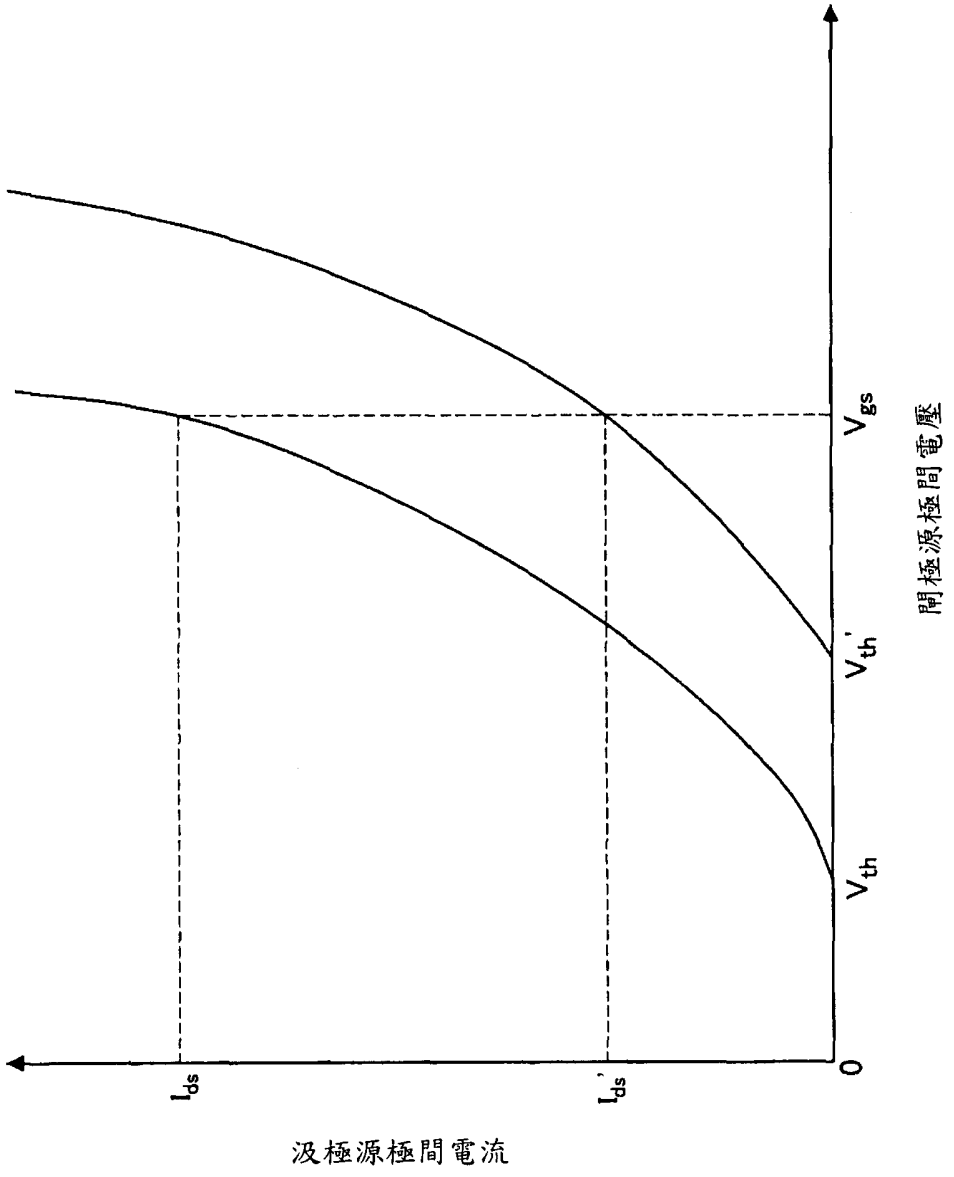



圖 14

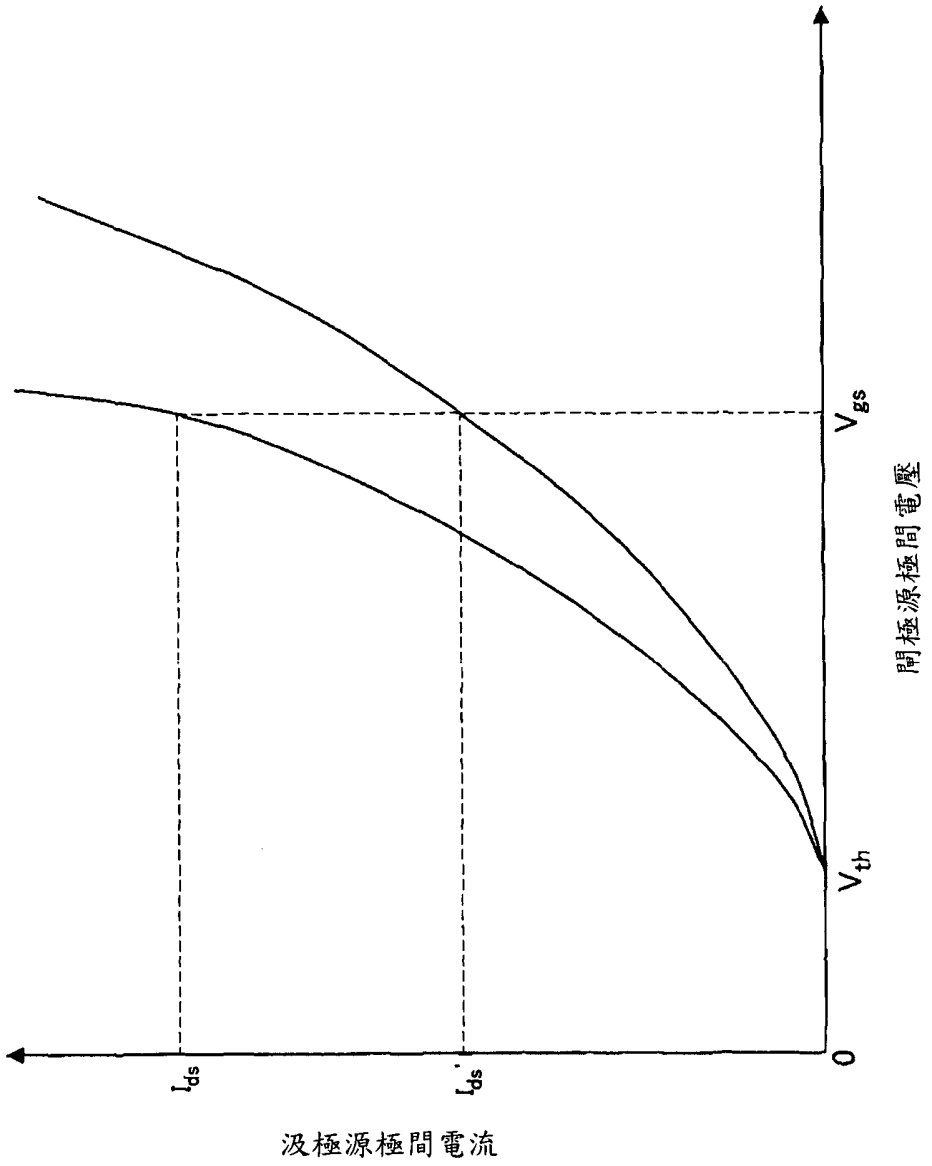



圖 15

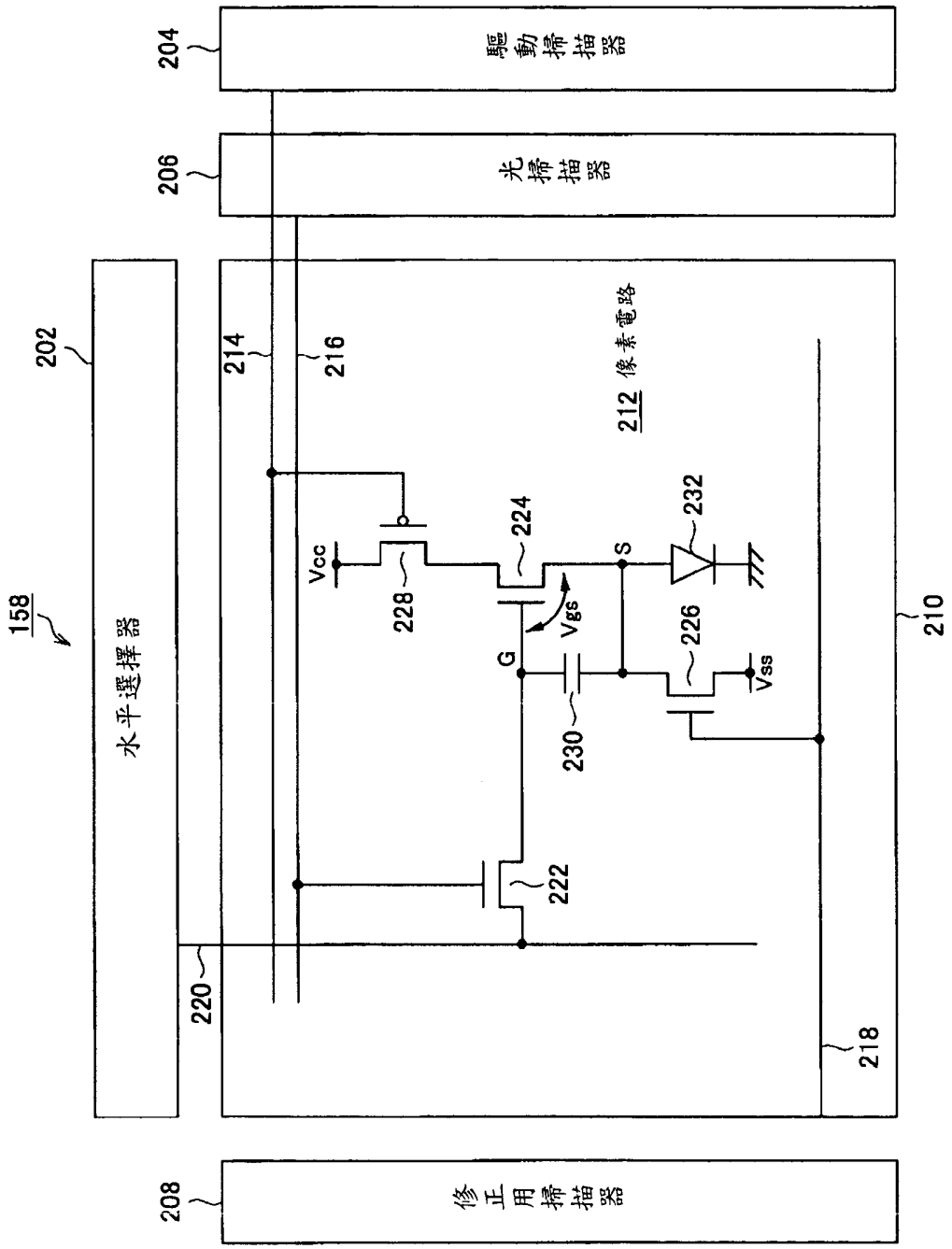

驅動掃描器
204
光掃描器
206
水平選擇器
158
202
214
216
212 像素電路
Vcc
224
232
228
S
Vgs
G
226
Vss
230
222
220
218
210
修正用掃描器
208

圖 16

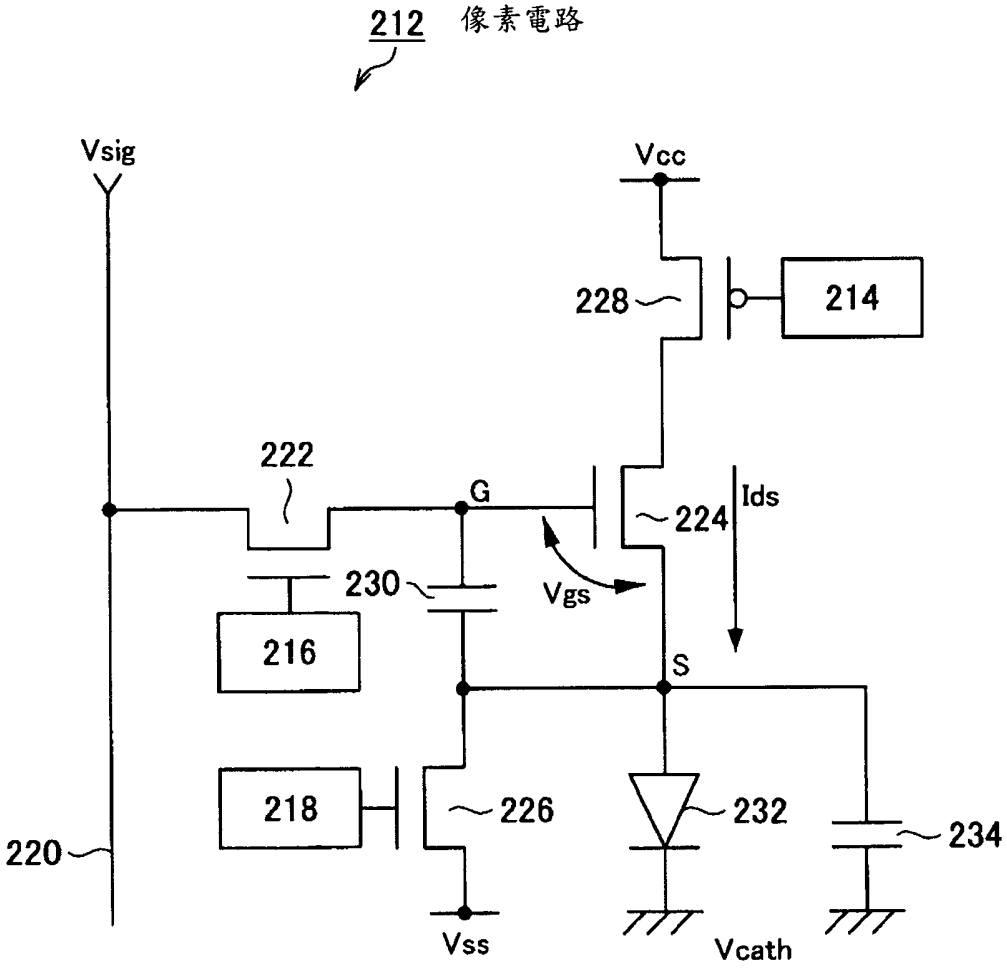

212 像素電路
Vsig
Vcc
228
214
222
G
224
Ids
230
Vgs
216
S
218
226
232
234
220
Vss
Vcath

圖 17

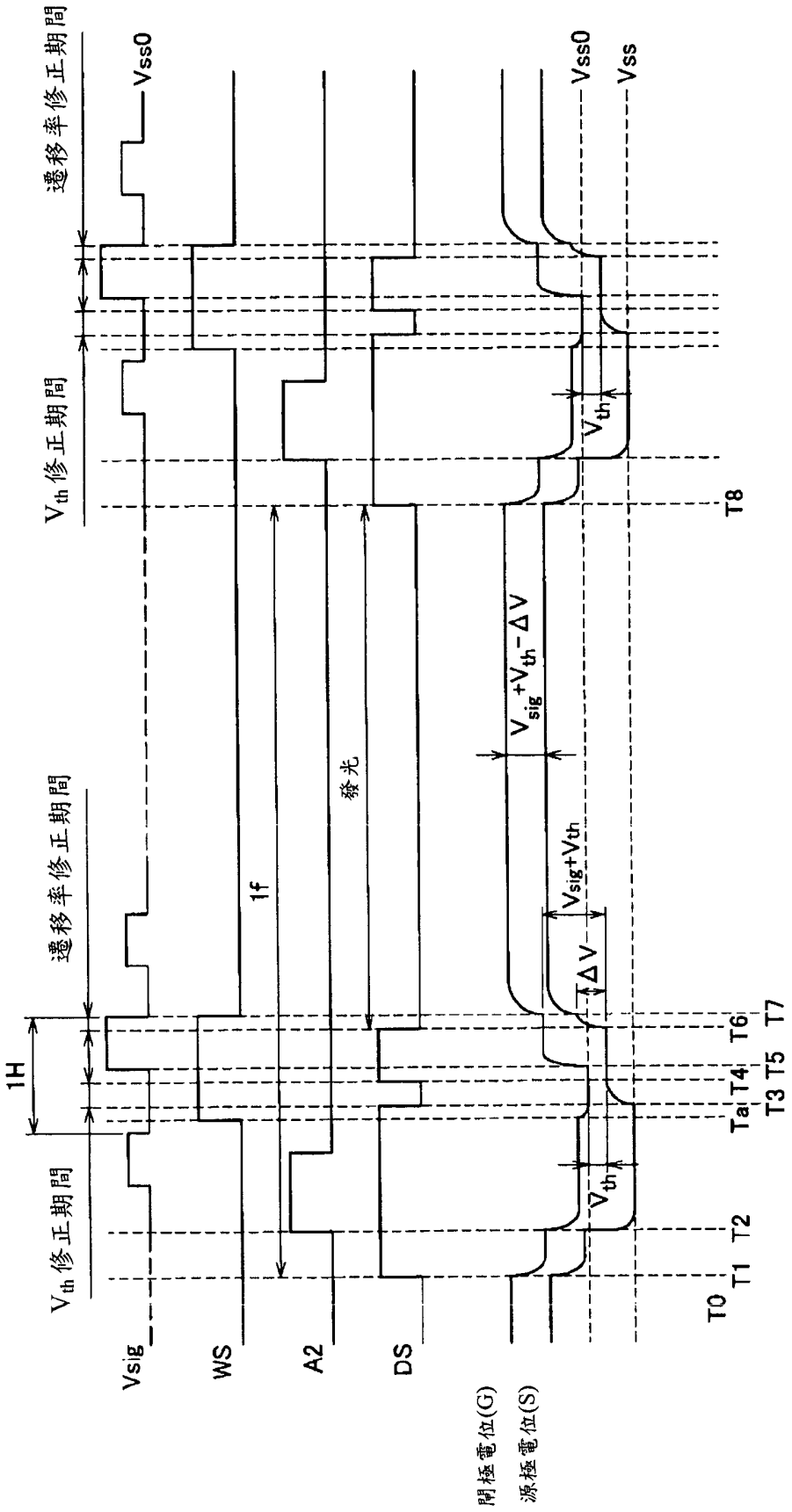

遷移率修正期間
Vss0
Vth修正期間
遷移率修正期間
1H
Vth修正期間
Vsig
WS
A2
DS
1f
發光
Vsig+Vth-ΔV
Vsig+Vth
ΔV
Vth
Vth
Vss0
Vss
T0
T1
T2
Ta
T3
T4
T5
T6
T7
T8
閘極電位(G)
源極電位(S)

圖 18

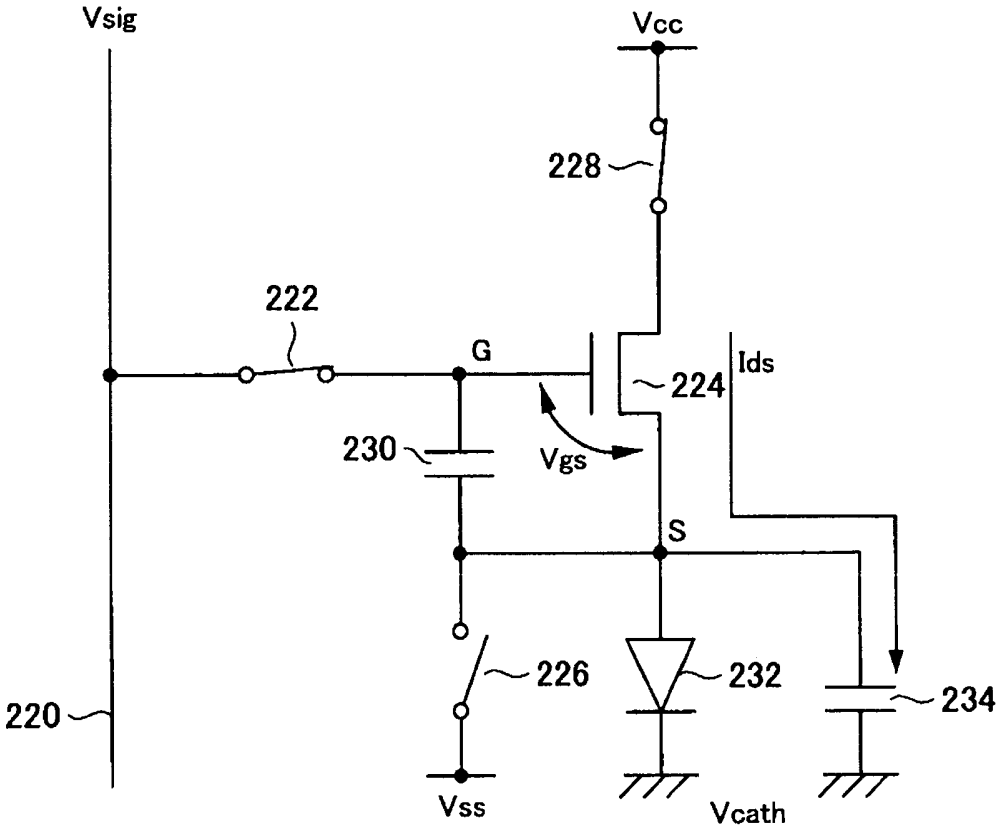
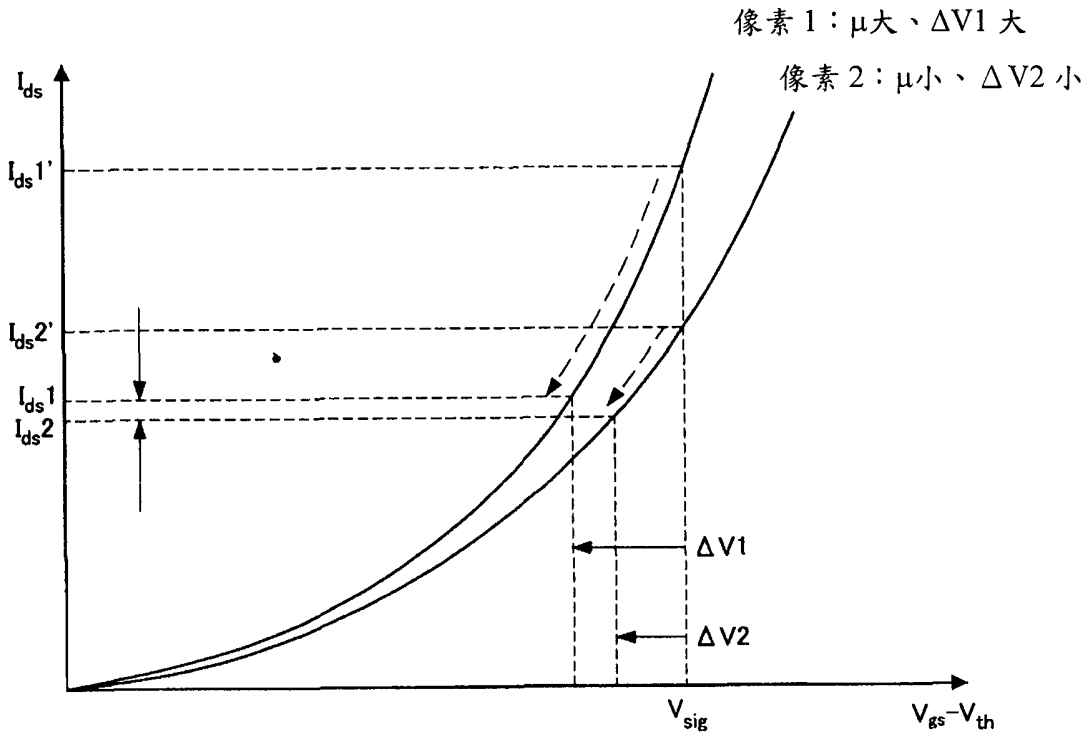



圖 19




$I_{ds}=k\mu(V_{gs}-V_{th})^2=k\mu(V_{sig}-\Delta V)^2$

圖 20

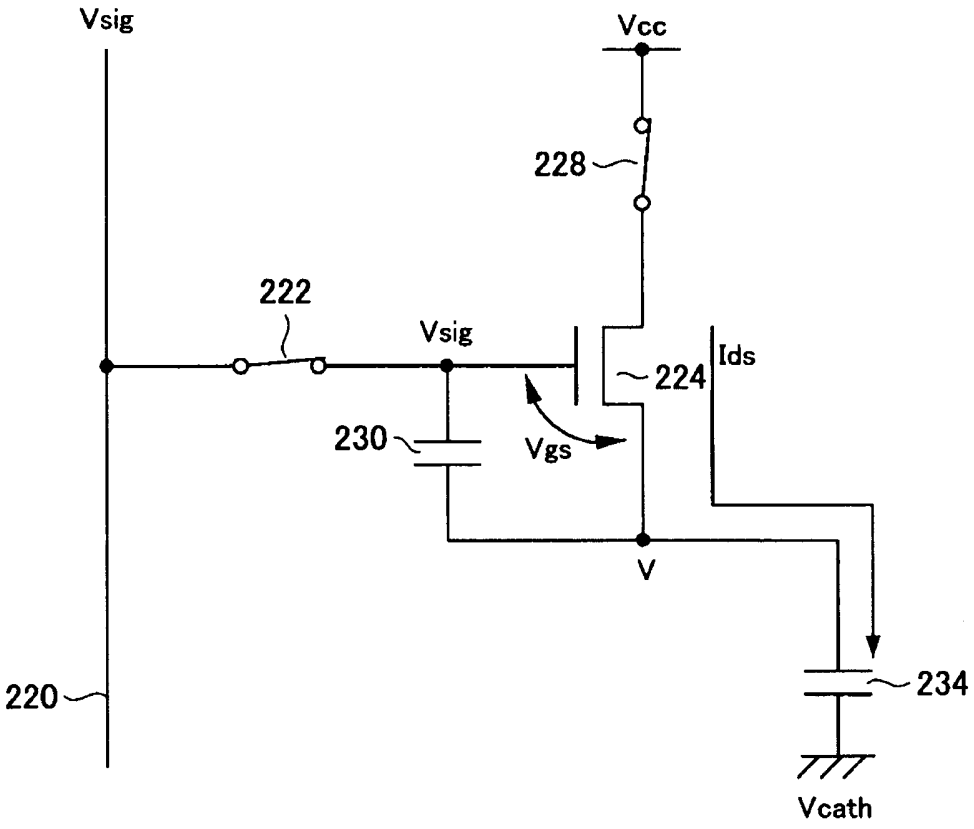



圖 21

## 七、指定代表圖：

(一)本案指定代表圖為：第（ 1 ）圖。

(二)本代表圖之元件符號簡單說明：

| | |
|---|---|
| 100 | 顯示裝置 |
| 104 | 控制部 |
| 106 | 記錄部 |
| 110 | 信號處理積體電路 |
| 112 | 柔邊部 |
| 114 | I/F部 |
| 116 | 線性轉換部 |
| 118 | 圖案產生部 |
| 120 | 色溫調整部 |
| 122 | 靜止圖像檢波部 |
| 124 | 長期色溫修正部 |
| 126 | 發光時間控制部 |
| 128 | 信號位準修正部 |
| 130 | 不均修正部 |
| 132 | 迦瑪轉換部 |
| 134 | 遞色處理部 |
| 136 | 信號輸出部 |
| 138 | 長期色溫修正檢波部 |
| 140 | 閘脈衝輸出部 |
| 142 | 迦瑪電路控制部 |
| 150 | 記憶部 |

| | |
|---|---|
| 152 | 資料驅動器 |
| 154 | 迦瑪電路 |
| 156 | 過電流檢測部 |
| 158 | 面板 |

**八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：**

(無)