

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和6年12月24日(2024.12.24)

【公開番号】特開2024-69622(P2024-69622A)

【公開日】令和6年5月21日(2024.5.21)

【年通号数】公開公報(特許)2024-092

【出願番号】特願2024-44420(P2024-44420)

【国際特許分類】

H 01 L 29/786(2006.01)

10

H 01 L 21/8234(2006.01)

H 01 L 27/088(2006.01)

H 10 B 12/00(2023.01)

H 10 B 41/70(2023.01)

【F I】

H 01 L 29/78 618B

H 01 L 27/088 E

H 01 L 27/088331E

H 10 B 12/00 671Z

20

H 10 B 12/00 801

H 10 B 41/70

【手続補正書】

【提出日】令和6年12月16日(2024.12.16)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

30

【請求項1】

マトリクス状に配置された複数の回路を有し、

前記回路は、

シリコンを含む第1のチャネル形成領域を有する第1のトランジスタと、

酸化物半導体を含む第2のチャネル形成領域を有する第2のトランジスタと、を有し、

前記第1のトランジスタのゲート電極は、前記第2のトランジスタのソース電極及びドレイン電極の一方と電気的に接続される半導体装置であって、

前記第1のチャネル形成領域の上方に設けられ、且つ、前記第1のトランジスタのゲート電極としての機能を有する第1の導電層と、

前記第1の導電層の側面と接する領域を有する第1の絶縁層と、

前記第1の絶縁層の上方の第2の絶縁層と、

前記第2の絶縁層の上方の酸化物半導体層と、

前記第2のトランジスタのチャネル形成領域の上方に設けられ、且つ、前記第2のトランジスタのゲート電極としての機能を有する第2の導電層と、

前記酸化物半導体層と電気的に接続され、且つ、前記第2のトランジスタのソース電極及びドレイン電極の一方としての機能を有する第3の導電層と、

前記第2の導電層の上方及び前記第3の導電層の上方の第3の絶縁層と、

前記第3の絶縁層の上方の第4の導電層と、

前記第4の導電層の上方の第4の絶縁層と、

前記第4の絶縁層の上方の第5の導電層と、を有し、

40

50

前記酸化物半導体層は、結晶性を有し、

前記第4の導電層は、前記第3の絶縁層を介して前記第3の導電層と重なる領域を有し、
前記第4の導電層は、前記第3の絶縁層及び前記第3の導電層を介して、前記第1の導電層と重なる領域を有し、

前記第2のトランジスタのチャネル長方向における断面視において、前記第4の導電層は、
前記第1の導電層の両端と重なりを有し、

平面視において、前記第2のチャネル形成領域は、前記第1のチャネル形成領域と重ならない、半導体装置。

【請求項2】

マトリクス状に配置された複数の回路を有し、

10

前記回路は、

シリコンを含む第1のチャネル形成領域を有する第1のトランジスタと、

酸化物半導体を含む第2のチャネル形成領域を有する第2のトランジスタと、を有し、

前記第1のトランジスタのゲート電極は、前記第2のトランジスタのソース電極及びドレイン電極の一方と電気的に接続される半導体装置であって、

前記第1のチャネル形成領域の上方に設けられ、且つ、前記第1のトランジスタのゲート電極としての機能を有する第1の導電層と、

前記第1の導電層の側面と接する領域を有する第1の絶縁層と、

前記第1の絶縁層の上方の第2の絶縁層と、

前記第2の絶縁層の上方の酸化物半導体層と、

20

前記第2のトランジスタのチャネル形成領域の上方に設けられ、且つ、前記第2のトランジスタのゲート電極としての機能を有する第2の導電層と、

前記酸化物半導体層と電気的に接続され、且つ、前記第2のトランジスタのソース電極及びドレイン電極の一方としての機能を有する第3の導電層と、

前記第2の導電層の上方及び前記第3の導電層の上方の第3の絶縁層と、

前記第3の絶縁層の上方の第4の導電層と、

前記第4の導電層の上方の第4の絶縁層と、

前記第4の絶縁層の上方の第5の導電層と、を有し、

前記酸化物半導体層は、結晶性を有し、

前記第4の導電層は、前記第3の絶縁層を介して前記第3の導電層と重なる領域を有し、

前記第4の導電層は、前記第3の絶縁層及び前記第3の導電層を介して、前記第1の導電層と重なる領域を有し、

前記第2のトランジスタのチャネル長方向における断面視において、前記第4の導電層は、
前記第1の導電層の両端と重なりを有し、

前記第5の導電層は、前記第1の導電層及び前記第2の導電層の各々と重なる領域を有し

平面視において、前記第2のチャネル形成領域は、前記第1のチャネル形成領域と重ならない、半導体装置。

【請求項3】

マトリクス状に配置された複数の回路を有し、

40

前記回路は、

シリコンを含む第1のチャネル形成領域を有する第1のトランジスタと、

酸化物半導体を含む第2のチャネル形成領域を有する第2のトランジスタと、を有し、

前記第1のトランジスタのゲート電極は、前記第2のトランジスタのソース電極及びドレイン電極の一方と電気的に接続される半導体装置であって、

前記第1のチャネル形成領域の上方に設けられ、且つ、前記第1のトランジスタのゲート電極としての機能を有する第1の導電層と、

前記第1の導電層の側面と接する領域を有する第1の絶縁層と、

前記第1の絶縁層の上方の第2の絶縁層と、

前記第2の絶縁層の上方の酸化物半導体層と、

50

前記第2のトランジスタのチャネル形成領域の上方に設けられ、且つ、前記第2のトランジスタのゲート電極としての機能を有する第2の導電層と、

前記酸化物半導体層と電気的に接続され、且つ、前記第2のトランジスタのソース電極及びドレイン電極の一方としての機能を有する第3の導電層と、

前記第2の導電層の上方及び前記第3の導電層の上方の第3の絶縁層と、

前記第3の絶縁層の上方の第4の導電層と、

前記第4の導電層の上方の第4の絶縁層と、

前記第4の絶縁層の上方の第5の導電層と、を有し、

前記酸化物半導体層は、結晶性を有し、

前記第4の導電層は、前記第3の絶縁層を介して前記第3の導電層と重なる領域を有し、

前記第4の導電層は、前記第3の絶縁層及び前記第3の導電層を介して、前記第1の導電層と重なる領域を有し、

前記第2のトランジスタのチャネル長方向における断面視において、前記第4の導電層は、前記第1の導電層の両端と重なりを有し、

平面視において、前記酸化物半導体層は、前記第1の導電層と重ならない、半導体装置。

【請求項4】

マトリクス状に配置された複数の回路を有し、

前記回路は、

シリコンを含む第1のチャネル形成領域を有する第1のトランジスタと、

酸化物半導体を含む第2のチャネル形成領域を有する第2のトランジスタと、を有し、

前記第1のトランジスタのゲート電極は、前記第2のトランジスタのソース電極及びドレイン電極の一方と電気的に接続される半導体装置であって、

前記第1のチャネル形成領域の上方に設けられ、且つ、前記第1のトランジスタのゲート電極としての機能を有する第1の導電層と、

前記第1の導電層の側面と接する領域を有する第1の絶縁層と、

前記第1の絶縁層の上方の第2の絶縁層と、

前記第2の絶縁層の上方の酸化物半導体層と、

前記第2のトランジスタのチャネル形成領域の上方に設けられ、且つ、前記第2のトランジスタのゲート電極としての機能を有する第2の導電層と、

前記酸化物半導体層と電気的に接続され、且つ、前記第2のトランジスタのソース電極及びドレイン電極の一方としての機能を有する第3の導電層と、

前記第2の導電層の上方及び前記第3の導電層の上方の第3の絶縁層と、

前記第3の絶縁層の上方の第4の導電層と、

前記第4の導電層の上方の第4の絶縁層と、

前記第4の絶縁層の上方の第5の導電層と、を有し、

前記酸化物半導体層は、結晶性を有し、

前記第4の導電層は、前記第3の絶縁層を介して前記第3の導電層と重なる領域を有し、

前記第4の導電層は、前記第3の絶縁層及び前記第3の導電層を介して、前記第1の導電層と重なる領域を有し、

前記第2のトランジスタのチャネル長方向における断面視において、前記第4の導電層は、前記第1の導電層の両端と重なりを有し、

前記第5の導電層は、前記第1の導電層及び前記第2の導電層の各々と重なる領域を有し、

平面視において、前記酸化物半導体層は、前記第1の導電層と重ならない、半導体装置。

【請求項5】

請求項1乃至4のいずれか一において、

前記酸化物半導体層は、In、Ga及びZnを有する、半導体装置。

10

20

30

40

50