

公告本

申請日期	88. 5. 4
案 號	88108496
類 別	FIOL 23/8

A4
C4

444366

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	無溢膠及具有高導線焊接性的積體電路封裝方法
	英 文	
二、發明 創作人	姓 名	黃建屏
	國 籍	中華民國
	住、居所	新竹縣竹東鎮康莊街26巷8號
三、申請人	姓 名 (名稱)	矽品精密工業股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	台中縣潭子鄉大豐路三段123號
	代 表 人 姓 名	林鍾隸

裝

訂

線

五、發明說明(1)

[發明領域]

本發明係有關於一種積體電路封裝技術，特別是有關於一種積體電路封裝方法，其可用來封裝一光感式積體電路晶片，例如為一影像感應器(image sensor)，其特點在於可防止導線架上產生溢膠現象(flash)，並可使得所焊接上的晶片導線具有更佳之焊接性(bondability)。

[發明背景]

積體電路封裝技術可將一或多個積體電路晶片封裝於單一之模組之中，以便易於將此些積體電路晶片整合至電路板上。一般之積體電路晶片大都是封裝於不透光之封裝膠體之中。然而對於光感式積體電路晶片而言，由於其感光面須能接收到外部之光線，否則其將無法正常作用，因此光感式積體電路晶片的封裝方法通常不同於一般之積體電路晶片的封裝方法。

目前已有許多的專利技術可用來封裝光感式積體電路晶片，例如美國專利第 5,070,041 號及美國專利第 5,523,608 號，等等。

美國專利第 5,070,041 號揭露了一種單晶片型光感式積體電路晶片的封裝方法，其製程步驟將於以下配合第 1A 至 1D 圖作簡略之敘述。

請首先參閱第 1A 圖，美國專利第 5,070,041 號所揭露之封裝方法的第一個步驟為預製一導線架 110，其具有一晶片座部分 111 及一導腳部分 112。為防止後續之製程於導線架 110 之晶片座部分 111 及導腳部分 112 內側上產生

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(2)

溢膠現象，其解決方法為在此些部位上預先塗佈上一聚合物塗佈層 120。

請接著參閱第 1B 圖，下一個步驟為進行一模鑄製程 (molding process)，藉此形成一上部封裝膠體 121 及一下部封裝膠體 122。上部封裝膠體 121 具有一中央空穴部分，用以作為黏晶之處。

於此模鑄製程中，用以形成上部封裝膠體 121 及下部封裝膠體 122 的封裝材料會溢濺於導線架 110 之晶片座部分 111 及導腳部分 112 的內側上，亦即溢濺於預塗佈之聚合物塗佈層 120 之上(溢膠部分如標號 130 所指之處)。由於此些部位已預先塗佈上聚合物塗佈層 120，因此可接著使用一特殊之溶劑，將聚合物塗佈層 120 連同其上之溢膠部分 130 一起清洗掉，藉此而除去溢膠部分 130。

請接著參閱第 1C 圖，下一個步驟為進行一黏晶製程，用以將一光感式積體電路晶片 140 黏貼至導線架 110 的晶片座部分 111 上。接著將下部封裝膠體 122 放置於一加熱塊(heat block)150 上，以此方式來進行一導線焊接製程，藉此焊接上一導線組 160，以將光感式積體電路晶片 140 電性藕接至導線架 110 之導腳部分 112 的內側上。

請接著參閱接著第 1D 圖，下一個步驟為進行一加蓋片製程(lidding process)，用以將一透光蓋片 170 固接至上部封裝膠體 121 的中央空穴部分的開口上。此即完成一單晶片型光感式積體電路封裝結構的製造。

然而上述之積體電路封裝方法卻有以下二項缺點。第

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(3)

一項缺點為形成聚合物塗佈層 120 及後續之溶劑清洗程序，其程序頗為繁複且須使用昂貴之器材，致使製造成本頗高。第二項缺點則為導線焊接製程中所用的加熱塊 150 係接觸至下部封裝膠體 122 的底面，而非直接接觸至導線架 110，因此會使得加熱塊 150 上的熱能不能以最有效之方式傳送至導線架 110 上，致使所焊接上的導線組 160 僅具有勉強可接受之焊接性。

美國專利第 5,523,608 號揭露了一種雙晶片型光感式積體電路晶片的封裝方法，其製程步驟將於以下配合第 2A 至 2D 圖作簡略之敘述。

請參閱第 2A 圖，美國專利第 5,523,608 號所揭露之封裝方法的第一個步驟為預製一導線架 210，其具有一晶片座部分 211 及一導腳部分 212。接著即進行一第一黏晶製程，藉以將一第一積體電路晶片 241 黏貼至導線架 210 之晶片座部分 211 的背面上。接著進行一第一導線焊接製程，用以利用一第一導線組 261 將第一積體電路晶片 241 電性藕接至導線架 210 之導腳部分 212 的背面上。

請接著參閱第 2B 圖，下一個步驟中為進行一模鑄製程，藉以形成一上部封裝膠體 221 及一下部封裝膠體 222。上部封裝膠體 221 具有一中央空穴部分，用以作為第二黏晶之處；而下部封裝膠體 222 則完全包覆第一積體電路晶片 241。

於上述之模鑄製程中，用以形成上部封裝膠體 221 及下部封裝膠體 222 的封裝材料會溢濺於導線架 210 之晶片

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(4)

座部分 211 及導腳部分 212 內側上(溢膠部分如標號 230 所指之處)。為了清除此溢膠部分 230，其解決方法為利用一噴洗器 231 進行一噴洗程序(blast)，藉由高速噴液將溢膠部分 230 噴洗掉。

請接著參閱第 2C 圖，下一個步驟為進行一第二黏晶製程，藉以將一第二積體電路晶片 242(光感式積體電路晶片)黏貼至導線架 210 之晶片座部分 211 的正面上。

接著將下部封裝膠體 222 放置於一加熱塊 250 上，以此方式來進行一第二導線焊接製程，藉此焊接上一第二導線組 262，以將光感式積體電路晶片 242 電性藕接至導線架 210 之導腳部分 212 內側的正面上。

請接著參閱第 2D 圖，下一個步驟為進行一加蓋片製程，用以將一透光蓋片 270 固接至上部封裝膠體 221 的中央空穴部分的開口上。此即完成一雙晶片型光感式積體電路封裝結構的製造。

然而上述之積體電路封裝方法亦有以下二項缺點。第一項缺點為用以清除溢膠部分 230 的噴洗程序，其程序亦頗為繁複且需使用昂貴之器材，致使製造成本頗高。第二項缺點則為第二導線焊接製程中所用的加熱塊 250 係接觸至下部封裝膠體 222 的底面，而非直接接觸至導線架 210，因此會使得加熱塊 250 上的熱能不能以最有效之方式傳送至導線架 210 上，致使所焊接上的第二導線組 262 僅具有勉強可接受之焊接性。

[發明概述]

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(5)

鑒於以上所述習知技術之缺點，本發明之主要目的便是在於提供一種新的光感式積體電路封裝方法，其可防止上述之溢膠現象。

本發明之另一目的在於提供一種新的光感式積體電路封裝方法，其可讓導線焊接製程中所用之加熱塊直接接觸至導線架，以使得所焊接上的導線具有更佳之焊接性。

根據以上所述之目的，本發明提供了一種新穎之光感式積體電路封裝方法。本發明之積體電路封裝方法利用一特製之模具組，包括一上插入式模具及一下插入式模具，來緊密地夾持導線架上會產生溢膠現象之部位，藉此來防止此些部位產生溢膠現象，因此無需如習知技術般地採用高成本之清洗程序來去除溢膠。此外，本發明之積體電路封裝方法於導線焊接製程中，可讓加熱塊直接接觸至導線架，形成直接之熱傳導接觸，因此可使加熱塊上的熱能較習知技術更為有效地傳送至導線架上，使得所焊接上的導線組具有更佳之焊接性。本發明之積體電路封裝方法因此較習知技術具有更進步之實用性。

[圖式簡述]

為讓本發明之上述和其它目的、特徵、和優點能更明顯易懂，下文將舉本發明之較佳實施例，並配合所附圖式，詳細說明本發明之實質技術內容。所附圖式之內容簡述如下：

第 1A 至 1D 圖(習知技術)為剖面示意圖，其用以說明一習知之單晶片型光感式積體電路封裝方法中的各個步

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(6)

驟：

第 2A 至 2D 圖(習知技術)為剖面示意圖，其用以說明一習知之雙晶片型光感式積體電路封裝方法中的各個步驟；

第 3A 至 3E 圖為剖面示意圖，其用以說明本發明之積體電路封裝方法的第一實施例中，用來製造一單晶片型光感式積體電路封裝結構中的各個步驟；

第 4A 至 4F 圖為剖面示意圖，其用以說明本發明之積體電路封裝方法的第二實施例中，用來製造一雙晶片型光感式積體電路封裝結構中的各個步驟。

[圖式之標號]

- 110 導線架
- 111 導線架 110 之晶片座部分
- 112 導線架 110 之導腳部分
- 120 聚合物塗佈層
- 121 上部封裝膠體
- 122 下部封裝膠體
- 130 溢膠部分
- 140 光感式積體電路晶片
- 150 加熱塊(heat block)
- 160 導線組
- 170 透光蓋片
- 210 導線架
- 211 導線架 210 之晶片座部分

(請先閱讀背面之注意事項再填寫本頁)

裝 · · · · · 訂 · · · · · 線

五、發明說明(7)

- 212 導線架 210 之導腳部分
- 221 上部封裝膠體
- 222 下部封裝膠體
- 230 溢膠部分
- 231 噴洗器(blaster)
- 241 第一積體電路晶片
- 242 第二積體電路晶片(光感式積體電路晶片)
- 250 加熱塊
- 261 第一導線組
- 262 第二導線組
- 270 透光蓋片
- 310 導線架
- 311 導線架 310 之晶片座部分
- 312 導線架 310 之導腳部分
- 320 模具組
- 321 上插入式模具
- 321a 第一空穴結構
- 322 下插入式模具
- 322a 第二空穴結構
- 331 上封裝邊牆結構
- 332 下封裝邊牆結構
- 340 光感式積體電路晶片
- 350 加熱塊
- 360 導線組

五、發明說明(8)

- 370 底部封裝膠體
- 380 透光蓋片
- 410 導線架
- 411 導線架 410 之晶片座部分
- 412 導線架 410 之導腳部分
- 420 模具組
- 421 上插入式模具
- 421a 第一空穴結構
- 422 下插入式模具
- 422a 第二空穴結構
- 431 上封裝邊牆結構
- 432 下封裝邊牆結構
- 441 第一積體電路晶片
- 442 第二積體電路晶片(光感式積體電路晶片)
- 451 第一加熱塊
- 452 第二加熱塊
- 461 第一導線組
- 462 第二導線組
- 470 底部封裝膠體
- 480 透光蓋片

[發明實施例詳細說明]

以下將分別配合第 3A 至 3E 圖及第 4A 至 4F 圖分別詳細揭露說明本發明之積體電路封裝方法的二個實施例。

第一實施例(第 3A 至 3E 圖)

五、發明說明(9)

以下將配合第 3A 至 3E 圖詳細揭露說明本發明之積體電路封裝方法之第一實施例。於此實施例中，本發明之積體電路封裝方法係用來製造一單晶片型之光感式積體電路封裝結構。

請首先參閱第 3A 圖，此實施例之第一個步驟為預製一導線架 310 及一特別設計之模具組 320。導線架 310 具有一晶片座部分 311 及一導腳部分 312。模具組 320 包括二個插入式模具(inserted mold):一上插入式模具 321 及一下插入式模具 322；其中上插入式模具 321 之下表面上形成有一第一空穴結構 321a，而下插入式模具 322 之上表面上則形成有一第二空穴結構 322a(此二個空穴結構將於後續之製程中用以分別形成二個封裝邊牆結構)。

請接著參閱第 3B 圖，下一個步驟為將導線架 310 夾固於上插入式模具 321 與下插入式模具 322 之間，使得導線架 310 之晶片座部分 311 及導腳部分 312 之內端均被大致緊密地夾固於上插入式模具 321 與下插入式模具 322 之間，並使得第一以及第二空穴結構 321a、322a 互相對齊至導線架 310 之導腳部分 312 中的一特定區段。接著便可進行一模鑄製程，用以將一封裝材料，例如為樹脂，填入至第一及第二空穴結構 321a、322a 之中。

請接著參閱第 3C 圖，下一個步驟為移除上插入式模具 321 及下插入式模具 322。此模鑄製程完成之後，填入至第一空穴結構 321a 中的封裝材料即形成一上封裝邊牆結構 331，而填入至第二空穴結構 322a 中的封裝材料則形

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(10)

成一下封裝邊牆結構 332。

本發明的一項特點即在於藉由上述第 3B 圖所示之夾固動作，亦即將導線架 310 之晶片座部分 311 及導腳部分 312 內端緊密地夾固於上插入式模具 321 與下插入式模具 322 之間，因此於模鑄製程進行中，可使得此些部位不會被封裝材料所觸及到，亦即此些部位上不會殘留有溢膠。

請接著參閱第 3D 圖，下一個步驟為進行一黏晶製程，用以將一光感式積體電路晶片 340 黏貼至導線架 310 之晶片座部分 311 的正面上。

接著將下封裝邊牆結構 332 放置於一加熱塊 350 上，以此方式來進行一導線焊接製程，藉此銲接上一導線組 360，以將光感式積體電路晶片 340 電性藕接至導線架 310 之導腳部分 312 的內端上。於此步驟中，加熱塊 350 可經由下封裝邊牆結構 332 的中央空穴部分而直接接觸至導線架 310 之晶片座部分 311 及導腳部分 312 的內端，形成直接之熱傳導接觸。導線焊接製程完成之後，接著將加熱塊 350 移除。

本發明的另一項特點即在於藉由下封裝邊牆結構 332 的中央空穴部分，即可讓加熱塊 350 與導線架 310 之晶片座部分 311 及導腳部分 312 內端形成直接之熱傳導接觸，因此於上述之導線焊接製程進行中，可讓加熱塊 350 上的熱能較習知技術更為有效地傳送至導線架 310 之晶片座部分 311 及導腳部分 312，使得導線組 360 具有更佳之焊接性。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(11)

請接著參閱第3E圖，下一個步驟為將環氧樹脂(epoxy)或矽酮(silicone)填入至下封裝邊牆結構332的中央空穴部分中，藉此而形成一底部封裝膠體370，用以包覆導線架310之晶片座部分311及導腳部分312內端的背面。

最後一個步驟為進行一加蓋片製程(lidding process)，藉此將一透光蓋片380固接至上封裝邊牆結構331的中央空穴部分的開口上。此即完成一單晶片型光感式積體電路封裝結構的製造。

由以上之說明可知，本發明之積體電路封裝方法可防止導線架310之晶片座部分311及導腳部分312的內端上殘留模鑄製程中所用之模料，因此無需如習知技術般地採用高成本之清洗程序來去除溢膠。此外，本發明於導線焊接製程中，可讓加熱塊350直接接觸至導線架310之晶片座部分311及導腳部分312的內端，形成直接之熱傳導接觸，因此可使加熱塊350上的熱能較習知技術更為有效地傳送至導線架310之晶片座部分311及導腳部分312的內端上，使得所焊接上的導線組360具有更佳之焊接性。本發明因此較習知技術具有更進步之實用性。

第二實施例(第4A至4F圖)

以下將配合第4A至4F圖詳細揭露說明本發明之積體電路封裝方法之第二實施例。於此實施例中，本發明之積體電路封裝方法係用以製造一雙晶片型之光感式積體電路封裝結構。

請首先參閱第4A圖，此實施例之第一個步驟為預製

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(12)

一導線架 410 及一特別設計之模具組 420。導線架 410 具有一晶片座部分 411 及一導腳部分 412。模具組 420 包括一上插入式模具 421 及一下插入式模具 422；其中上插入式模具 421 之下表面上形成有一第一空穴結構 421a，而下插入式模具 422 之上表面上則形成有一第二空穴結構 422a(此二個空穴結構係於後續之製程中用以分別形成二個封裝邊牆結構)。

請接著參閱第 4B 圖，下一個步驟為將導線架 410 夾固於上插入式模具 421 與下插入式模具 422 之間，使得導線架 410 之晶片座部分 411 及導腳部分 412 內端均被大致緊密地夾固於上插入式模具 421 與下插入式模具 422 之間，並使得第一以及第二空穴結構 421a、422a 互相對齊至導線架 410 之導腳部分 412 中的一特定區段。接著便可進行一模鑄製程，用以將一封裝材料，例如為樹脂，填入至第一及第二空穴結構 421a、422a 之中。

請接著參閱第 4C 圖，下一個步驟為移除上插入式模具 421 及下插入式模具 422。此模鑄製程完成之後，填入至第一空穴結構 421a 中的封裝材料即形成一上封裝邊牆結構 431，而填入至第二空穴結構 422a 中的封裝材料則形成一下封裝邊牆結構 432。

本發明的一項特點即在於藉由上述第 4B 圖所示之夾固動作，亦即將導線架 410 之晶片座部分 411 及導腳部分 412 內端緊密地夾固於上插入式模具 421 與下插入式模具 422 之間，因此於模鑄製程進行中，可使得此些部位不會

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(13)

被封裝材料所觸及到，亦即此些部位上不會殘留有溢膠。

請接著參閱第4D圖，下一個步驟為將整個半成品之封裝結構體翻轉成正面朝下，以此方式來進行一第一黏晶製程，用以將一第一積體電路晶片441(非光感式之積體電路晶片)黏貼至導線架410之晶片座部分411的背面上。

接著將上封裝邊牆結構431放置於一第一加熱塊451上，以此方式來進行一第一導線焊接製程，藉此焊接上一第一導線組461，以將第一積體電路晶片441電性藕接至導線架410之導腳部分412內端的背面上。於此步驟中，第一加熱塊451可經由上封裝邊牆結構431的中央空穴部分而直接接觸至導線架410之晶片座部分411及導腳部分412內端的正面，形成直接之熱傳導接觸。第一導線焊接製程完成之後，接著將加熱塊451移除。

本發明的另一項特點即在於藉由上封裝邊牆結構431的中央空穴部分，可讓第一加熱塊451與導線架410之晶片座部分411及導腳部分412內端的正面形成直接之熱傳導接觸，因此於第一導線焊接製程進行中，可讓第一加熱塊451上的熱能較習知技術更為有效地傳送至導線架410之晶片座部分411及導腳部分412，使得第一導線組461具有更佳之焊接性。

請接著參閱第4E圖，下一個步驟為將整個半成品之封裝結構體再回復成正面朝上，以此方式來進行一第二黏晶製程，用以將一第二積體電路晶片442(光感式積體電路晶片)黏貼至導線架410之晶片座部分411的正面上。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(14)

接著將下封裝邊牆結構 432 放置於一第二加熱塊 452 上，以此方式來進行一第二導線焊接製程，藉此焊接上一第二導線組 462，以將第二積體電路晶片 442 電性藕接至導線架 410 之導腳部分 412 內端的正面上。於此步驟中，第二加熱塊 452 可經由下封裝邊牆結構 432 的中央空穴部分而直接接觸至導線架 410 之導腳部分 412 內端的背面，形成直接之熱傳導接觸。第二導線焊接製程完成之後，接著即將第二加熱塊 452 移除。

本發明的再一項特點即在於藉由下封裝邊牆結構 432 的中央空穴部分，可讓第二加熱塊 452 與導線架 410 之晶片座部分 411 及導腳部分 412 內端的背面形成直接之熱傳導接觸，因此於第二導線焊接製程進行中，可讓第二加熱塊 452 上的熱能較習知技術更為有效地傳送至導線架 410 之晶片座部分 411 及導腳部分 412，使得第二導線組 462 具有更佳之焊接性。

請接著參閱第 4F 圖，下一個步驟為將環氧樹脂或矽酮填入至下封裝邊牆結構 432 的中央空穴部分，藉此而形成一底部封裝膠體 470，用以包覆第一積體電路晶片 441 及導線架 410 之晶片座部分 411 及導腳部分 412 內端的背面。

最後一個步驟為進行一加蓋片製程，用以將一透光蓋片 480 固接至上封裝邊牆結構 431 的中央空穴部分的開口上。此即完成一雙晶片型光感式積體電路封裝結構的製造。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (15)

由以上之說明可知，本發明之積體電路封裝方法可防止導線架 410 之晶片座部分 411 及導腳部分 412 的內端上殘留模鑄製程中所用之模料，因此無需如習知技術般地採用高成本之清洗程序來去除溢膠。此外，本發明於第一及第二導線焊接製程中，均可讓加熱塊 451、452 與導線架 410 之導腳部分 412 的內端形成直接之熱傳導接觸，因此可使加熱塊 451、452 上的熱能較習知技術更為有效地傳送至導線架 410 上，使得所焊接上的導線組 461、462 均具有更佳之焊接性。本發明因此較習知技術具有更進步之實用性。

以上所述僅為本發明之較佳實施例而已，並非用以限定本發明之實質技術內容的範圍。本發明之實質技術內容係廣義地定義於下述之申請專利範圍中。任何他人所完成之技術實體，若是與下述之申請專利範圍所定義者為完全相同、或是為一種等效之變更，均將被視為涵蓋於此專利範圍之中。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

四、中文發明摘要(發明之名稱：**無溢膠及具有高導線焊接性的積體
電路封裝方法**)

一種積體電路封裝方法，其可特別用來封裝一光感式積體電路晶片，例如為一影像感應器，且其特點在於可防止導線架上產生溢膠現象，並可使得所焊接的晶片導線具有更佳之焊接性。本積體電路封裝方法利用一特製之模具組來緊密地夾持導線架上會產生溢膠現象之部位，藉此來防止此些部位產生溢膠現象，因此無需如習知技術般地採用高成本之清洗程序來去除溢膠。此外，本積體電路封裝方法於導線焊接製程中，可讓加熱塊直接接觸至導線架，形成直接之熱傳導接觸，因此可使加熱塊上的熱能較習知技術更為有效地傳送至導線架上，使得所焊接上的導線組具有更佳之焊接性。

(請先閱讀背面之注意事項再填寫本頁各欄)

英文發明摘要(發明之名稱：)

裝
訂
線

經濟部中央標準局員工消費合作社印製

六、申請專利範圍

1. 一種積體電路封裝方法，包含以下步驟：

(1)預製一導線架，其具有一晶片座部分及一導腳部分；

(2)預製一模具組，其包含一上插入式模具及一下插入式模具，且其中該上插入式模具上形成有一第一空穴結構，而該下插入式模具上則形成有一第二空穴結構；

(3)將該導線架夾固於該上插入式模具與該下插入式模具之間，使得該導線架之晶片座部分及導腳內端均被大致緊密地夾蓋於該上插入式模具與該下插入式模具之間；

(4)將一封裝材料填入至該上插入式模具中的第一空穴結構，用以形成一具有中央空穴部分的上封裝邊牆結構；並同時亦填入至該下插入式模具中的第二空穴結構，用以形成一具有中央空穴部分的下封裝邊牆結構；

(5)將該模具組移除；

(6)進行一黏晶製程，用以將至少一積體電路晶片黏置於該導線架的晶片座部分的正面上；

(7)進行一導線焊接製程，用以將該積體電路晶片電性藕接至該導線架的導腳內端；且於此步驟中，該下封裝邊牆結構係放置於一加熱塊上，且該加熱塊可經由該下封裝邊牆結構的中央空穴部分而與該導線架之晶片座部分及導腳內端形成直接之熱傳導接觸；

(8)將該加熱塊移除，於該上插入式模具與該下插

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線

六、申請專利範圍

入式模具之間，使得該導線架之晶片座部分及導腳內端均被大致緊密地夾蓋於該上插入式模具與該下插入式模具之間；以及

(9)進行一加蓋片製程，用以將一蓋片固接至該上封裝邊牆結構的中央空穴部分的開口上。

2. 如申請專利範圍第 1 項所述之積體電路封裝方法，其中該積體電路晶片為一光感式積體電路晶片。
3. 如申請專利範圍第 1 項所述之積體電路封裝方法，其中，於該下封裝邊牆結構的中央空穴部分中，復係形成有一底部封裝膠體。
4. 如申請專利範圍第 3 項所述之積體電路封裝方法，其中該底部封裝膠體係將環氧樹脂填入至該下封裝邊牆結構的中央空穴部分中而形成。
5. 如申請專利範圍第 3 項所述之積體電路封裝方法，其中該底部封裝膠體係將矽酮填入至該下封裝邊牆結構的中央空穴部分中而形成該底部封裝膠體。
6. 一種積體電路封裝方法，包含以下步驟：

(1)預製一導線架，其具有一晶片座部分及一導腳部分；

(2)預製一模具組，其包含一上插入式模具及一下插入式模具，且其中該上插入式模具上形成有一第一空穴結構，而該下插入式模具上則形成有一第二空穴結構；

(3)將該導線架夾固於該上插入式模具與該下插入

六、申請專利範圍

式模具之間，使得該導線架之晶片座部分及導腳內端均被大致緊密地夾蓋於該上插入式模具與該下插入式模具之間；

(4)將一封裝材料填入至該上插入式模具中的第一空穴結構，用以形成一具有中央空穴部分的上封裝邊牆結構；並同時亦填入至該下插入式模具中的第二空穴結構，用以形成一具有中央空穴部分的下封裝邊牆結構；

(5)將該模具組移除；

(6)進行一第一黏晶製程，用以將一第一積體電路晶片黏置於該導線架的晶片座部分的背面上；並接著

進行一第一導線焊接製程，用以將該第一積體電路晶片電性藕接至該導線架之導腳內端的背面上；且於此步驟中，該上封裝邊牆結構係放置於一第一加熱塊上，且該第一加熱塊可經由該上封裝邊牆結構的中央空穴部分而與該導線架之晶片座部分及導腳內端形成直接之熱傳導接觸；

(7)進行一第二黏晶製程，用以將一第二積體電路晶片黏置於該導線架的晶片座部分的正面上；並接著

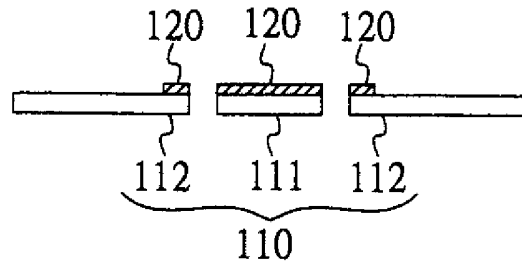
進行一第二導線焊接製程，用以將該第二積體電路晶片電性藕接至該導線架之導腳內端的背面上；且於此步驟中，該下封裝邊牆結構係放置於一第二加熱塊上，且該第二加熱塊可經由該下封裝邊牆結構的中央空穴部分而與該導線架之導腳內端形成直接之熱傳導接觸；

六、申請專利範圍

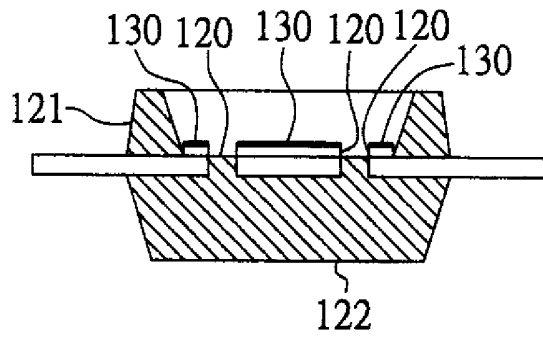
(8)將該第二加熱塊移除後，於該下封裝邊牆結構的中央空穴部分中，形成一底部封裝膠體；以及

(9)進行一加蓋片製程，用以將一蓋片固接至該上封裝邊牆結構的中央空穴部分的開口上。

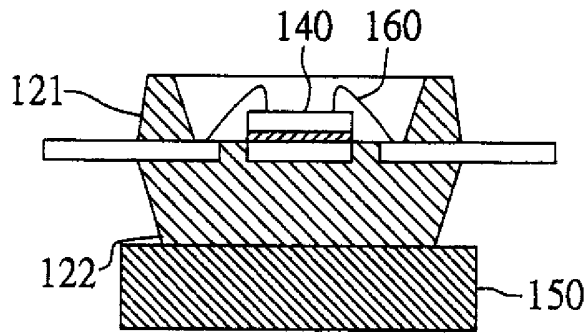
7. 如申請專利範圍第 6 項所述之積體電路封裝方法，其中該第二積體電路晶片為一光感式積體電路晶片。
8. 如申請專利範圍第 6 項所述之積體電路封裝方法，其中於步驟(8)中，該底部封裝膠體係將環氧樹脂填入至該下封裝邊牆結構的中央空穴部分中而形成。
9. 如申請專利範圍第 6 項所述之積體電路封裝方法，其中於步驟(8)中，該底部封裝膠體係將矽酮填入至該下封裝邊牆結構的中央空穴部分中而形成該底部封裝膠體。



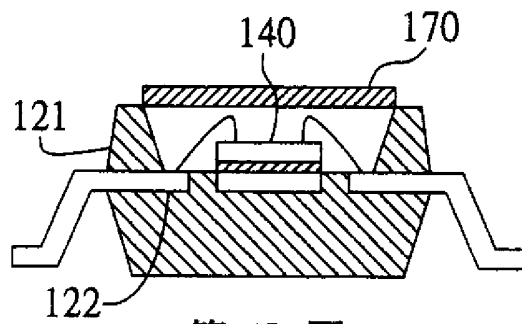
第 1A 圖



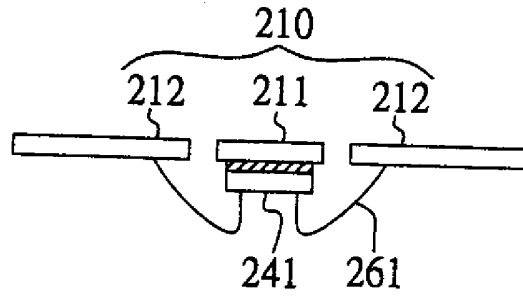
第 1B 圖



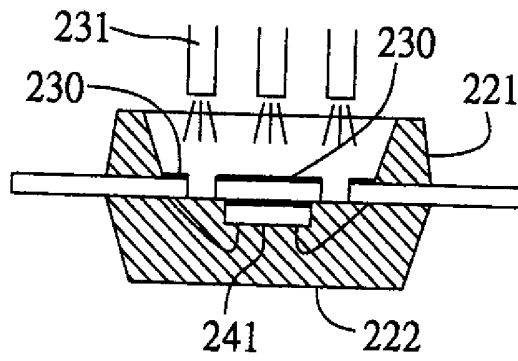
第 1C 圖



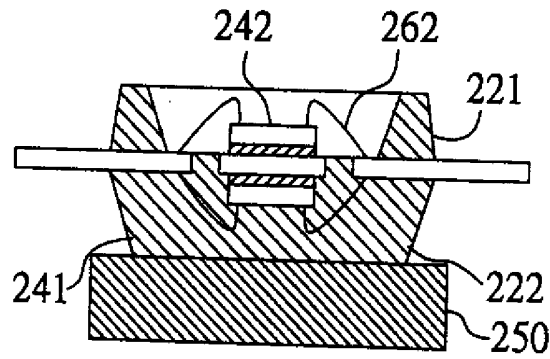
第 1D 圖



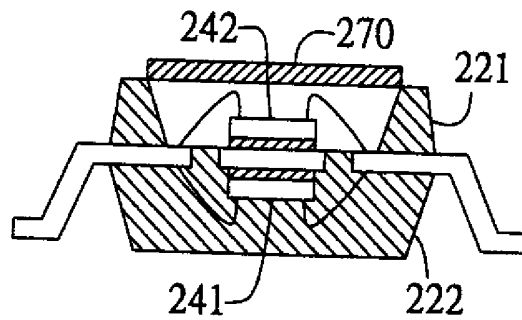
第 2A 圖



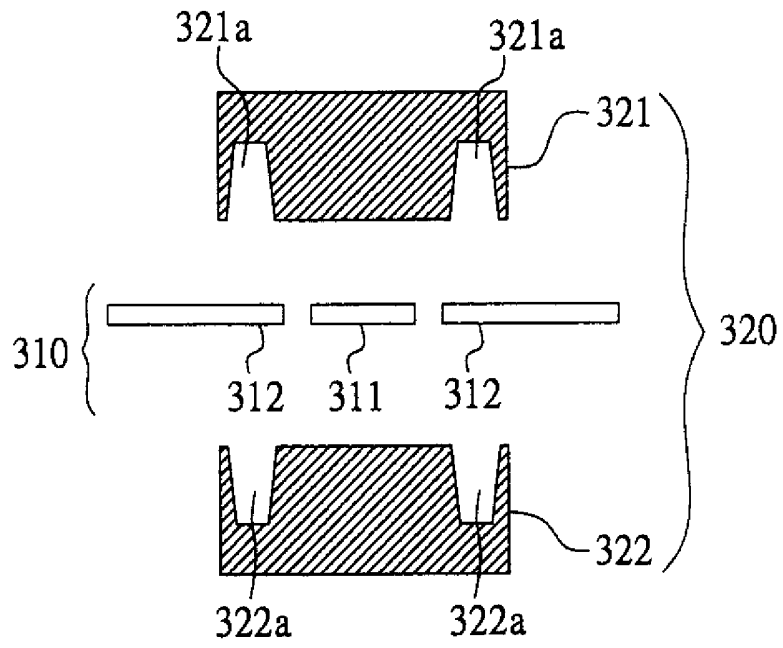
第 2B 圖



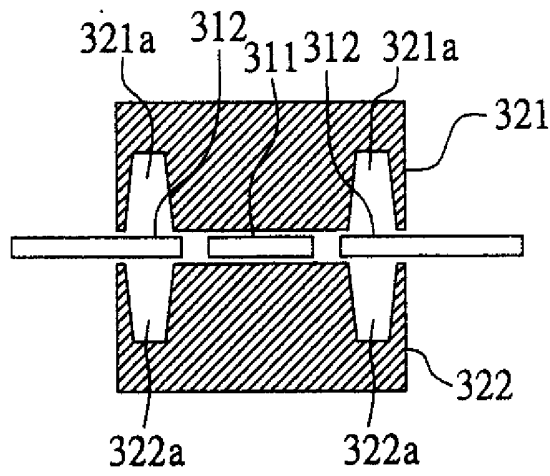
第 2C 圖



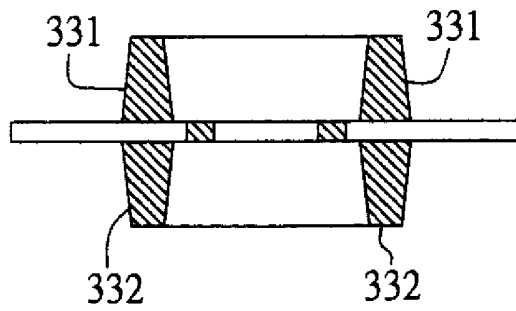
第 2D 圖



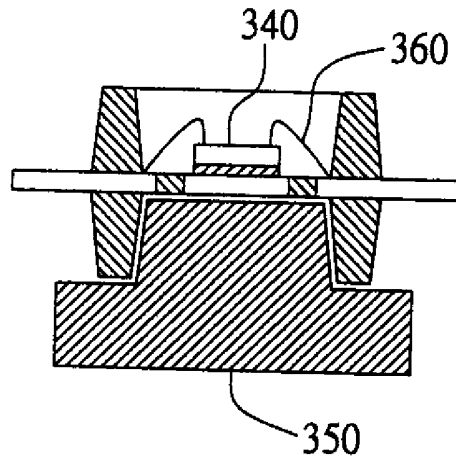
第 3A 圖



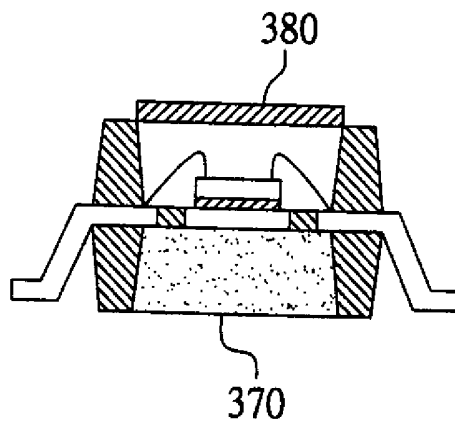
第 3B 圖



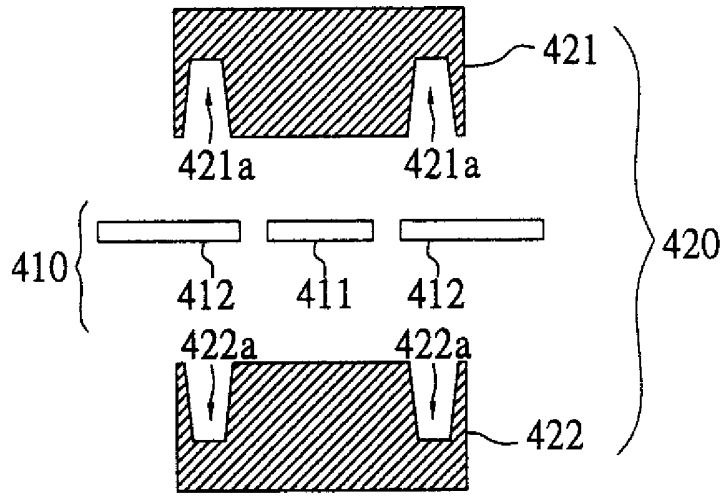
第 3C 圖



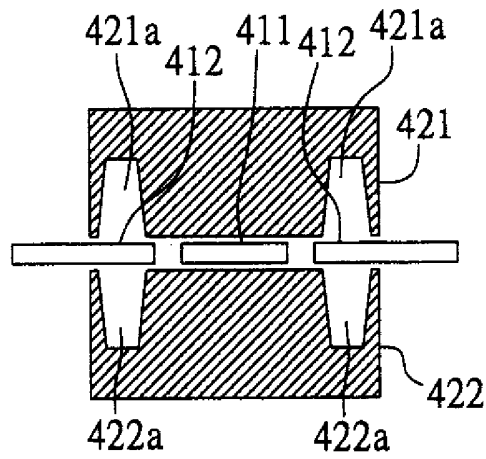
第 3D 圖



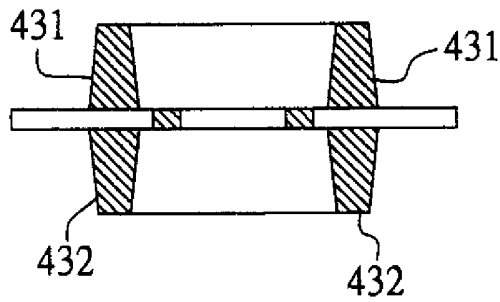
第 3E 圖



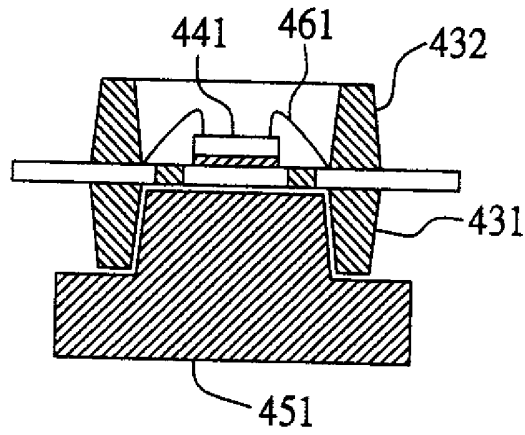
第 4A 圖



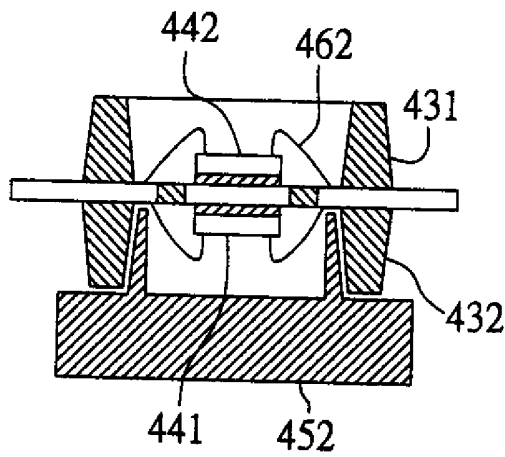
第 4B 圖



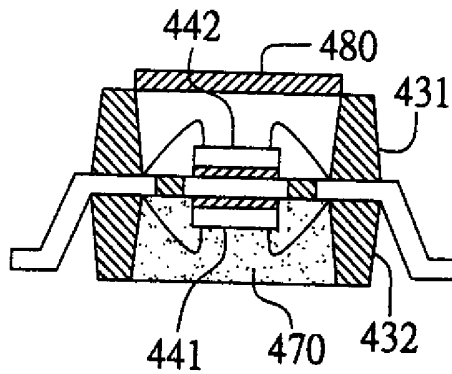
第 4C 圖



第 4D 圖



第 4E 圖



第 4F 圖