СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1425722 A1

(51) 4 G 06 F 15/66

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3988515/24-24
(22) 12.12.85
(46) 23.09.88. Бюл. № 35
(71) Ленинградский институт точной механики и оптики
(72) С.Е.Донченко, К.И.Кучеренко, Е.Ф.Очин и А.Ю.Тропченко
(53) 681.3.019(088.8)
(56) Заявка ЕПВ № 149516, кл. G 06 F 15/68, опублик. 1985.

Swartzlander E.E., Gilbert B.K., Reed I.S. Inner product computers. - IEEE Transactions on Computers, 1978, № 1, p. 21-31.

(54)(57) УСТРОЙСТВО ДЛЯ ПАРАЛЛЕЛЬНОЙ ОБРАБОТКИ ВИДЕОИНФОРМАЦИИ, содержащее N умножителей и древовидную сеть, содержащую из N-1 сумматоров, входы сумматоров каждой ступени древовидной сети, кроме первой ступени, соединены с выходами двух сумматоров предыдущей ступени, выход сумматора последней ступени древовидной сети является выходом устройства, вход первого сомножителя i-го умножителя, ($i=\overline{1,N}$) соединен с входом загрузки элемента A_i устройства, о т л и ч а ю щ е е с я тем, что, с целью расширения функциональных возможностей за счет выполнения операции определения ранга произвольного элемента вектора, в него введены N мультиплексоров, мультиплексор выбора элемента вектора, блок постоянной памяти, элемент НЕ, N групп элементов И, каждая из которых состоит из 2Q+1 элементов, где Q - разрядность информационных входов умножителей, N элементов ИЛИ, причем первый информационный вход i-го мультиплексора ($i=\overline{1,N}$), соединен с входом загрузки элемента B_i устройства, вторые информационные входы мультиплексоров соединены с выходом блока постоянной памяти, адресный вход которого соединен с выходом мультиплексора выбора элемента вектора, информационные входы мультиплексора выбора элемента вектора соединены с входами загрузки элементов A_i, управляющий вход мультиплексора выбора элемента вектора соединен с входом выбора элемента устройства, выход i-го мультиплексора соединен с входом второго сомножителя i-го умножителя, q-й разряд выхода каждого умножителя ($q = \overline{1,2Q}$), соединен с первым входом q-го элемента И соответствующей группы, 2Q-й разряд выхода каждого умножителя соединен с первым входом (2Q+1)-го элемента И соответствующей группы, выходы первого элемента И и (2Q+1)-го элемента И каждой группы соединены с первым и вторым входами соответствующего элемента ИЛИ, входы сумматоров первой ступени древовидной сети соединены с выходами соответствующих двух элементов ИЛИ и с выходами соответствующих двух групп q-х элементов И ($q=2,2Q$), первые и вторые входы синхронизации умножителей соединены соответственно с первыми и вторым входами синхронизации устройства, вход задания операции устройства соединен с входом элемента НЕ, с управляющими входами мультиплексоров и вторыми входами q-х элементов И каждой группы, выход элемента НЕ соединен с вторыми входами 2Q+1 элементов И каждой группы.

(19) SU (11) 1425722 A1

Изобретение относится к вычислительной технике и может быть использовано при обработке двухмерных массивов данных большой размерности, например, изображений.

Цель изобретения - расширение функциональных возможностей за счет выполнения операции определения ранга произвольного элемента вектора.

На чертеже представлена схема устройства.

Устройство содержит умножители 1, мультиплексоры 2, мультиплексор 3 выбора элемента вектора, блок 4 постоянной памяти, элементы И 5 и 6, элементы ИЛИ 7, сумматоры 8, элемент НЕ 9, входы 10 и 11 загрузки векторов устройства, вход 12 задания операции устройства, выход 13 устройства, входы 14 и 15 синхронизации устройства, вход 16 выбора элемента вектора устройства.

Устройство работает следующим образом.

При выполнении операции скалярного произведения двух векторов

$$R = \sum_{i=1}^{N} A_i B_i \qquad (1)$$

посредством входа 12 устройства мультиплексоры 2 включены в режим передачи элементов вектора B на информационные входы умножителей 1. Передача сигналов с выходов умножителей 1 через элементы И 5 и элементы ИЛИ 7 на входы сумматоров 8 разрешена. Таким образом, в каждом умножителе 1 выполняется операция умножения элементов векторов, результаты произведений транслируются через элементы И 5 и элементы ИЛИ 7 на входы сумматоров 8 древовидной сети, на выходе 13 устройства формируется результат операции скалярного произведения двух векторов (1).

Так как большинство стандартных умножителей содержат внутренние регистры приема входных данных и выходные регистры, запись элементов векторов A и B во внутренние регистры умножителей 1 синхронизируется синхросигналом, поступающим с входа 14 устройства на входы синхронизации умножителей 1, запись произведения в каждом умножителе 1 во внутренний регистр производится по синхросигналу, поступающему на второй вход синхронизации умножителей 1 с входа 15 устройства. Синхросигнал, поступающий на второй вход синхронизации умножителей 1, сдвинут по времени относительно синхросигнала, поступающего на первый вход синхронизации умножителей 1.

При выполнении операции определения ранга элемента вектора A посредством сигнала на входе 12 устройства мультиплексоры 2 установлены в режим трансляции данных с выхода блока 4 на информационные входы умножителей 1, передача информации через элементы И 5 запрещена, посредством элемента НЕ 9 разрешена передача данных через элементы И 6. Так как элементы И 6 соединены со старшими (2Q-ми) разрядами выходов умножителей 1, осуществляется трансляция содержимого 2Q-х разрядов выходов умножителей 1 через соответствующие элементы И 6 на входы соответствующих элементов ИЛИ 7, а так как выходы элементов ИЛИ 7 соединены с младшими разрядами входов соответствующих сумматоров 8 первой ступени древовидной сети, то осуществляется трансляция содержимого 2Q-х разрядов выходов умножителей 1 через соответствующие элементы 6 и 7 на младшие разряды входов соответствующих сумматоров 8. Посредством управляющего кода, поступающего с входа 16 устройства на управляющие входы мультиплексора 3 выбора элемента вектора, осуществляется передача заданного элемента с входа 10 загрузки элемента на выход мультиплексора 3 и, соответственно, на адресный вход блока 4.

Операция определения ранга R_i элемента вектора A в устройстве реализуется следующим образом. Определение ранга элемента вектора A выполняется посредством подсчета числа элементов, меньших и равных элементу A_i:

$$R_i = \sum_{j=1}^{N} [A_j \le A_i], \qquad (2)$$

где $[A_j \le A_i] = \begin{cases} 1, & \text{если } A_j \le A_i \\ 0, & \text{если } A_j > A_i \end{cases}$

Для реализации выражения (2) необходимо операции сравнения выполнять в умножителях 1. Для достижения этой цели величина A_i заменяется на такое значение $K(A_i)$, что для $A_j \le A_i$ выполняется условие

$$A_j \cdot K(A_i) \le P, \qquad (3)$$

а для $A_j > A_i$ - условие

$$A_j \cdot K(A_i) > P. \qquad (4)$$

Значение P выбирается таким, чтобы результат сравнения A_i и A_j определялся по старшему разряду произведения $A_j\ K(A_i)$, т.е. по старшему разряду выхода умножителя 1. Преобразование $K(A_i)$ выполняется в блоке 4; A_i, переданное с входа 10 через мультиплексор 3 на адресный вход блока 4, определяет адрес ячейки блока 4, в которой записано значение $K(A_i)$. В блоке 4 хранятся заранее вычисленные значения $K(A_i)$ для всех допустимых значений A_i. С выхода блока 4 величина $K(A_i)$ поступает на информационные входы умножителей 1 и умножается на соответствующие элементы вектора A. Для элементов вектора A, больших элемента A_i, старший разряд выхода соответствующего умножителя 1 будет равным единице, а для элементов вектора A, меньших A_i, старший разряд выхода соответствующего умножителя 1 равен нулю. Так как передача данных через элементы И 5 запрещена, то будет суммироваться древовидной сетью сумматоров 8 содержимое только старших разрядов выходов умножителей 1. Содержимое выхода 13 устройства определит число элементов C_i, больших элемента A_i,

$$C_i = N - R_i. \qquad (5)$$

Для определения истинного значения ранга R_i элемента A во внешнем устройстве по отношению к рассматриваемому устройству производится операция нормирования

$$R_i = N - C_i. \qquad (6)$$

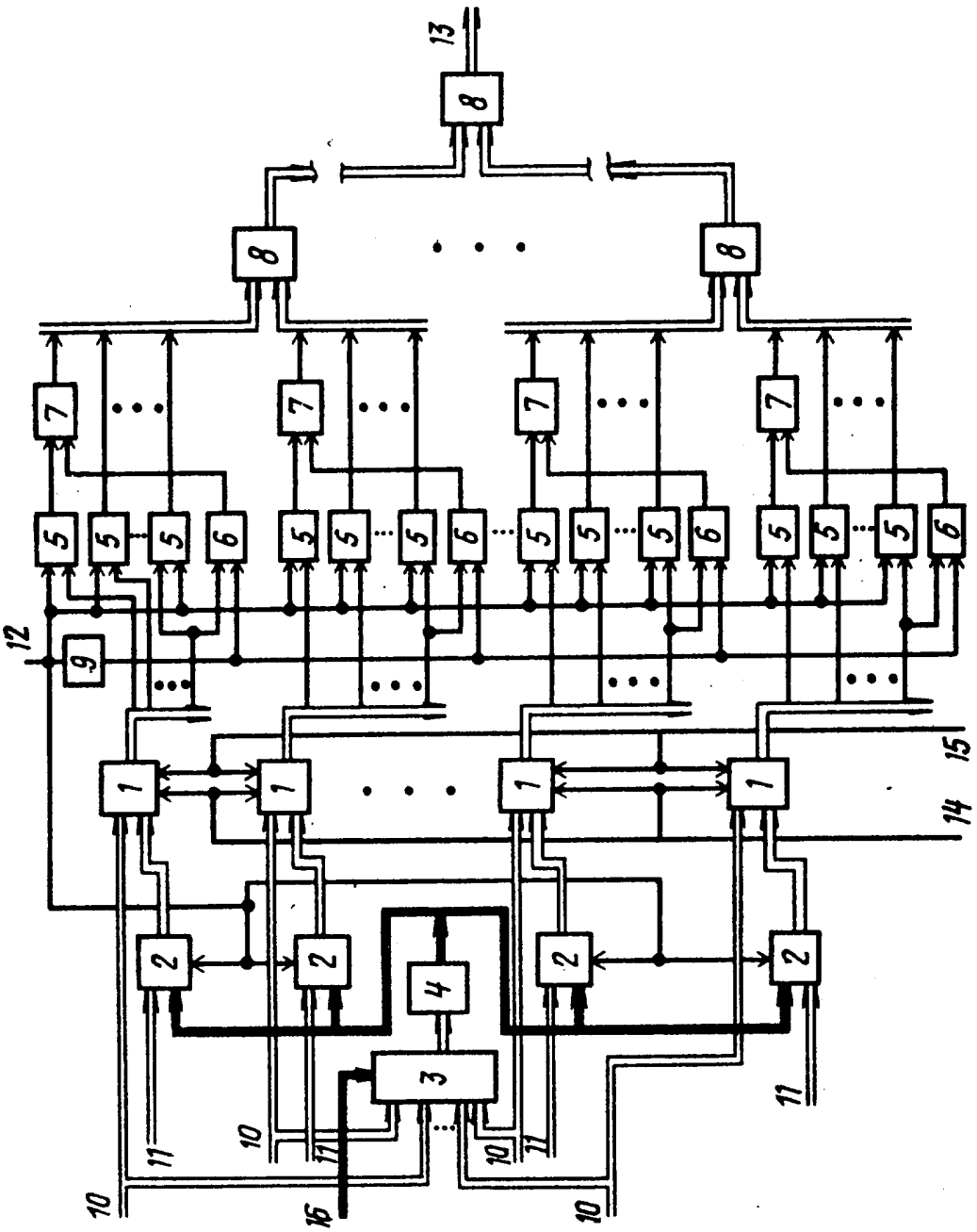
В случае использования в устройстве инверсного представления элементов вектора A (инверсия элементов вектора A может выполняться посредством устройства, входящего в состав измерительно-вычислительного комплекса и являющегося внешним по отношению к устройству параллельной обработки видеоинформации) операции сравнения реализуются следующим образом. Значения $K(A_i)$ подбираются таким образом, что для $A_j \leq A_i$, т.е. для $\bar{A}_j \geq \bar{A}_i$, выполняется условие

$$\bar{A}_j \cdot K(\bar{A}_i) > P, \qquad (7)$$

а для $A_j > A_i$, т.е. для $\bar{A}_j < \bar{A}_i$, выполняется условие

$$\bar{A}_j \cdot K(\bar{A}_i) < P. \qquad (8)$$

При использовании инверсного представления элементов вектора A для элементов $A_j \leq A_i$ старшие разряды выходов умножителей 1 равны единице, а для элементов $A_j \geq A$ старшие разряды выходов умножителей 1 равны нулю. Посредством древовидной сети сумматоров 8 осуществляется суммирование числа единичных старших разрядов выходов умножителей 1, что эквивалентно определению ранга элемента вектора A. Посредством управляющего кода, поступающего с входа 16 устройства на управляющие входы мультиплексора 3, всзможно задать произвольный элемент вектора A, для которого можно определить его ранг. Синхронизация записи данных во внутренние регистры умножителей 1 и синхронизация записи произведений во внутренних регистрах умножителей 1 осуществляется посредством синхросигналов (сдвинутых по времени), поступающих на входы синхронизации умножителей 1 с входов 14 и 15 устройства.



Составитель А.Жеренов
Редактор Н.Тупица Техред М.Дидык Корректор С.Черни

Заказ 4773/49 Тираж 704 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4