

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5961347号
(P5961347)

(45) 発行日 平成28年8月2日 (2016.8.2)

(24) 登録日 平成28年7月1日 (2016.7.1)

(51) Int.Cl.
H02J 7/02 (2016.01)

F I
H02J 7/02 H

請求項の数 3 (全 24 頁)

(21) 出願番号	特願2011-91293 (P2011-91293)	(73) 特許権者	308033711
(22) 出願日	平成23年4月15日 (2011.4.15)		ラピスセミコンダクタ株式会社
(65) 公開番号	特開2012-228002 (P2012-228002A)		神奈川県横浜市港北区新横浜二丁目4番地
(43) 公開日	平成24年11月15日 (2012.11.15)		8
審査請求日	平成26年3月26日 (2014.3.26)	(74) 代理人	100079049
			弁理士 中島 淳
		(74) 代理人	100084995
			弁理士 加藤 和詳
		(74) 代理人	100099025
			弁理士 福田 浩志
		(72) 発明者	鈴木 浩二
			東京都八王子市東浅川町550番地1 O
			K I セミコンダクタ株式会社内
		審査官	早川 卓哉
			最終頁に続く

(54) 【発明の名称】 電池監視システム及び放電方法

(57) 【特許請求の範囲】

【請求項 1】

直列に接続された複数の電池の両端及び前記電池間にそれぞれ一端が接続された第 1 信号線と、

各第 1 信号線に対して設けられた複数の第 2 信号線と、各第 1 信号線に対して設けられ、前記第 1 信号線の他端及び前記第 2 信号線の一端が接続された端子と、各電池に対して設けられ、各電池の両端に接続された前記第 1 信号線に前記端子を介して接続される前記第 2 信号線に跨って設けられた第 1 スイッチング素子と、前記第 2 信号線の他端に接続され、各電池の電圧を検出した検出結果に応じて前記第 1 スイッチング素子を制御する制御回路と、を備えた保護回路と、

前記各電池に対して設けられ、入力端子が前記各電池の高電位側に接続された前記第 1 信号線に接続され、出力端子が前記各電池の低電位側に接続された前記第 1 信号線に接続され、かつ制御端子が前記第 1 信号線に接続された第 2 スイッチング素子と、

前記第 2 スイッチング素子の前記制御端子が前記各電池の高電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記出力端子と前記保護回路との間の前記各電池の低電位側に接続された前記第 1 信号線に設けられ、前記第 2 スイッチング素子の前記制御端子が前記各電池の低電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記入力端子と前記保護回路との間の前記各電池の高電位側に接続された前記第 1 信号線に設けられた第 1 抵抗と、

前記第 2 スイッチング素子の前記制御端子が前記各電池の高電位側に接続された前記第

1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記制御端子が当該第 1 信号線に接続された接続点と前記第 2 スイッチング素子の前記入力端子との間の当該第 1 信号線に設けられ、前記第 2 スイッチング素子の前記制御端子が前記各電池の低電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記制御端子が当該第 1 信号線に接続された接続点と前記第 2 スイッチング素子の前記出力端子との間の当該第 1 信号線に設けられた第 2 抵抗と、

を備え、

前記保護回路は、前記第 2 スイッチング素子の前記制御端子が前記各電池の高電位側に接続された前記第 1 信号線に接続されている場合は、当該第 1 信号線に前記端子を介して接続された前記第 2 信号線に所定の第 1 電圧を印加し、前記第 2 スイッチング素子の前記制御端子が前記各電池の低電位側に接続された前記第 1 信号線に接続されている場合は、当該第 1 信号線に前記端子を介して接続された前記第 2 信号線に所定の第 2 電圧を印加する第 3 スイッチング素子を備える

電池監視システム。

【請求項 2】

前記第 1 抵抗及び前記第 2 抵抗は、ダイオード及び当該ダイオードに並列に接続された抵抗素子である、

請求項 1 に記載の電池監視システム。

【請求項 3】

直列に接続された複数の電池の両端及び前記電池間にそれぞれ一端が接続された第 1 信号線と、複数の第 2 信号線と、各第 1 信号線に対して設けられ、前記第 1 信号線の他端及び前記第 2 信号線の一端が接続された端子と、各電池に対して設けられ、各電池の両端に接続された前記第 1 信号線に前記端子を介して接続される前記第 2 信号線に跨って設けられた第 1 スイッチング素子と、前記第 2 信号線の他端に接続され、各電池の電圧を検出した検出結果に応じて前記第 1 スイッチング素子を制御する制御回路と、を備えた保護回路と、前記各電池に対して設けられ、入力端子が前記各電池の高電位側に接続された前記第 1 信号線に接続され、出力端子が前記各電池の低電位側に接続された前記第 1 信号線に接続され、かつ制御端子が前記第 1 信号線に接続された第 2 スイッチング素子と、前記第 2 スイッチング素子の前記制御端子が前記各電池の高電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記出力端子と前記保護回路との間の前記各電池の低電位側に接続された前記第 1 信号線に設けられ、前記第 2 スイッチング素子の前記制御端子が前記各電池の低電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記入力端子と前記保護回路との間の前記各電池の高電位側に接続された前記第 1 信号線に設けられた第 1 抵抗と、前記第 2 スイッチング素子の前記制御端子が前記各電池の高電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記制御端子が当該第 1 信号線に接続された接続点と前記第 2 スイッチング素子の前記入力端子との間の当該第 1 信号線に設けられ、前記第 2 スイッチング素子の前記制御端子が前記各電池の低電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記制御端子が当該第 1 信号線に接続された接続点と前記第 2 スイッチング素子の前記出力端子との間の当該第 1 信号線に設けられた第 2 抵抗と、を備え、前記保護回路は、前記第 2 スイッチング素子の前記制御端子が前記各電池の高電位側に接続された前記第 1 信号線に接続されている場合は、当該第 1 信号線に前記端子を介して接続された前記第 2 信号線に所定の第 1 電圧を印加し、前記第 2 スイッチング素子の前記制御端子が前記各電池の低電位側に接続された前記第 1 信号線に接続されている場合は、当該第 1 信号線に前記端子を介して接続された前記第 2 信号線に所定の第 2 電圧を印加する第 3 スイッチング素子を備える電池監視システムの前記保護回路により、前記検出結果に応じて前記第 1 スイッチング素子をオン状態にして、前記第 1 信号線、及び前記第 2 信号線に前記電池から電流を流す工程と、

前記保護回路により、前記検出結果に応じて前記電池の高電位側の電圧と低電位側の電圧との差が予め定めた閾値以下の場合に、前記第 3 スイッチング素子をオン状態にする工

10

20

30

40

50

程と、

前記第2スイッチング素子の前記制御端子が前記各電池の高電位側に接続された前記第1信号線に接続されている場合は、前記第2スイッチング素子の前記入力端子に印加される電圧と前記制御端子に印加される電圧とに応じて前記第2スイッチング素子をオン状態にし、前記第2スイッチング素子の前記制御端子が前記各電池の低電位側に接続された前記第1信号線に接続されている場合は、前記制御端子に印加される電圧と前記第2スイッチング素子の前記出力端子に印加される電圧とに応じて前記第2スイッチング素子をオン状態にする工程と、

を備えた放電方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電池監視システム及び放電方法、特に複数の電池セルを含む組電池の各電池セルの電池電圧のバランスを監視する電池監視システム及び放電方法に関するものである。

【背景技術】

【0002】

一般に、ハイブリッド自動車や電気自動車のモータ駆動等に用いられる大容量で高出力なバッテリーとして、充電可能な、複数の電池（電池セル）が直列に接続された組電池であるバッテリー（具体的一例としては、リチウムイオンバッテリー等が挙げられる）が用いられている。当該バッテリーの電池セルの電池電圧を監視・制御するための電池監視システムが知られている。

20

【0003】

当該電池監視システムは、組電池に含まれる各電池セルの電池電圧を測定し、組電池のセル電圧均等化（各電池セルの電池電圧を均等にする）処理や充放電制御（各電池セルの充放電の制御）処理等を行うセルバランス回路を備えて構成されている。

【0004】

当該電池監視システムでは、各電池セル毎に設けられたセルバランス用スイッチング素子（例えば、FET）のオン・オフを、セルバランス回路の保護回路により制御することにより電圧均等化処理等を行っている。

30

【0005】

セルバランス用スイッチング素子が保護回路の内部に組み込まれている場合のセルバランス回路を備えた従来の電池監視システムの一例を図8に示す。

【0006】

図8に示した電池監視システム1000に備えられたセルバランス回路1014の保護回路（保護IC）1020は、組電池8の各電池セル毎に設けられた信号線に接続されるセルモニタ端子V（V10～V13）と、各電池セル毎に設けられたNMOSトランジスタN（N11～N13）より成る内蔵セルバランス用FET1022と、各電池セルの電池電圧を検出して監視する電圧監視回路1024と、電圧監視回路1024の指示により、放電させる電池セルに対応するNMOSトランジスタN（N11～N13）をオン・オフさせるための制御信号を出力するバランス制御回路1026と、を備えて構成されている。

40

【0007】

電池監視システム1000では、放電させたい電池セルに対応するNMOSトランジスタN（N11～N13）をオンさせて、当該電池セルの高電位側と低電位側との間を短絡させることにより、電池セルを放電させて各電池セルの電池電圧を均等化する。

【0008】

また、例えば、特許文献2に記載された技術のように、セルバランス用スイッチング素子が保護回路の外部に組み込まれている場合のセルバランス回路を備えた従来の電池監視

50

システムの一例を図9に示す。

【0009】

また、図9に示した電池監視システム2000では、各電池セル毎に設けられたNMOSトランジスタM(M11~M13)より成る外付けセルバランス用FET1012と、セルバランス回路2014と、を備えて構成されている。セルバランス回路2014の保護回路(保護IC)2020は、組電池8の各電池セル毎に設けられた信号線に接続されるセルモニタ端子V(V10~V13)と、外付けセルバランス用FET1012の制御端子(ゲート端子)に接続される端子VG(V11G~V13G)と、各電池セルの電池電圧を検出して監視する電圧監視回路1024と、電圧監視回路1024の指示により、放電させる電池セルに対応するNMOSトランジスタN(N11~N13)をオン・オフさせるための制御信号を出力するバランス制御回路1026と、を備えて構成されている。

10

【0010】

電池監視システム2000では、放電させたい電池セルに対応するNMOSトランジスタM(M11~M13)をオンさせて、当該電池セルの高電位側と低電位側との間を短絡させることにより、電池セルを放電させて各電池セルの電池電圧を均等化する。

【先行技術文献】

【特許文献】

【0011】

【特許文献1】特開2010-183708号公報

20

【発明の概要】

【発明が解決しようとする課題】

【0012】

しかしながら、上述の従来の電池監視システム1000のセルバランス回路1014では、組電池8の各電池セルを放電させるためのセルバランス用FETとして、内蔵セルバランス用FET1022を用いているため、他の回路に与える影響から、大きなバランス電流(電池セルの放電の際に流れる電流)を流すことができず、電池セルのバランスが取れるまで、すなわち所定量の電荷を放電するまでに長い時間を要してしまうという問題が生じる場合があった。

【0013】

30

また、上述の従来の電池監視システム2000のセルバランス回路2014では、組電池8の各電池セルを放電させるためのセルバランス用FETとして、外付けセルバランス用FET1012を用いているため、保護回路2020では、外付けセルバランス用FET1012を制御する制御信号を出力するための端子(端子VG(V11G~V13G))が必要となり、電池セルのセルバランスを制御するための制御端子数が多くなり、組電池8に含まれる電池セルの数が多くなるほど制御端子数が増加するため、保護回路2020(セルバランス回路2014)が大きなパッケージとなってしまう、保護回路2020(セルバランス回路2014)が搭載される基板の実装面積が大きくなると共に、IC自体の価格が上昇してしまうという問題が生じる場合があった。

【0014】

40

本発明は、上述した問題を解決するために提案されたものであり、保護回路に設けられた端子数を増加させることなく、保護回路の外部に設けられた第2スイッチング素子により電池の放電を行うことができる、電池監視システム及び放電方法を提供することを目的とする。

【課題を解決するための手段】

【0015】

上記目的を達成するために、請求項1に記載の電池監視システムは、直列に接続された複数の電池の両端及び前記電池間にそれぞれ一端が接続された第1信号線と、各第1信号線に対して設けられた複数の第2信号線と、各第1信号線に対して設けられ、前記第1信号線他端及び前記第2信号線一端が接続された端子と、各電池に対して設けられ、各

50

電池の両端に接続された前記第 1 信号線に前記端子を介して接続される前記第 2 信号線に跨って設けられた第 1 スイッチング素子と、前記第 2 信号線 of 他端に接続され、各電池の電圧を検出した検出結果に応じて前記第 1 スイッチング素子を制御する制御回路と、を備えた保護回路と、前記各電池に対して設けられ、入力端子が前記各電池の高電位側に接続された前記第 1 信号線に接続され、出力端子が前記各電池の低電位側に接続された前記第 1 信号線に接続され、かつ制御端子が前記第 1 信号線に接続された第 2 スイッチング素子と、前記第 2 スイッチング素子の前記制御端子が前記各電池の高電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記出力端子と前記保護回路との間の前記各電池の低電位側に接続された前記第 1 信号線に設けられ、前記第 2 スイッチング素子の前記制御端子が前記各電池の低電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記入力端子と前記保護回路との間の前記各電池の高電位側に接続された前記第 1 信号線に設けられた第 1 抵抗と、前記第 2 スイッチング素子の前記制御端子が前記各電池の高電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記制御端子が当該第 1 信号線に接続された接続点と前記第 2 スイッチング素子の前記入力端子との間の当該第 1 信号線に設けられ、前記第 2 スイッチング素子の前記制御端子が前記各電池の低電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記制御端子が当該第 1 信号線に接続された接続点と前記第 2 スイッチング素子の前記出力端子との間の当該第 1 信号線に設けられた第 2 抵抗と、を備え、前記保護回路は、前記第 2 スイッチング素子の前記制御端子が前記各電池の高電位側に接続された前記第 1 信号線に接続されている場合は、当該第 1 信号線に前記端子を介して接続された前記第 2 信号線に所定の第 1 電圧を印加し、前記第 2 スイッチング素子の前記制御端子が前記各電池の低電位側に接続された前記第 1 信号線に接続されている場合は、当該第 1 信号線に前記端子を介して接続された前記第 2 信号線に所定の第 2 電圧を印加する第 3 スイッチング素子を備える。

【0016】

請求項 3 に記載の放電方法は、直列に接続された複数の電池の両端及び前記電池間にそれぞれ一端が接続された第 1 信号線と、複数の第 2 信号線と、各第 1 信号線に対して設けられ、前記第 1 信号線 of 他端及び前記第 2 信号線 of 一端が接続された端子と、各電池に対して設けられ、各電池の両端に接続された前記第 1 信号線に前記端子を介して接続される前記第 2 信号線に跨って設けられた第 1 スイッチング素子と、前記第 2 信号線 of 他端に接続され、各電池の電圧を検出した検出結果に応じて前記第 1 スイッチング素子を制御する制御回路と、を備えた保護回路と、前記各電池に対して設けられ、入力端子が前記各電池の高電位側に接続された前記第 1 信号線に接続され、出力端子が前記各電池の低電位側に接続された前記第 1 信号線に接続され、かつ制御端子が前記第 1 信号線に接続された第 2 スイッチング素子と、前記第 2 スイッチング素子の前記制御端子が前記各電池の高電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記出力端子と前記保護回路との間の前記各電池の低電位側に接続された前記第 1 信号線に設けられ、前記第 2 スイッチング素子の前記制御端子が前記各電池の低電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記入力端子と前記保護回路との間の前記各電池の高電位側に接続された前記第 1 信号線に設けられた第 1 抵抗と、前記第 2 スイッチング素子の前記制御端子が前記各電池の高電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記制御端子が当該第 1 信号線に接続された接続点と前記第 2 スイッチング素子の前記入力端子との間の当該第 1 信号線に設けられ、前記第 2 スイッチング素子の前記制御端子が前記各電池の低電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記制御端子が当該第 1 信号線に接続された接続点と前記第 2 スイッチング素子の前記出力端子との間の当該第 1 信号線に設けられた第 2 抵抗と、を備え、前記保護回路は、前記第 2 スイッチング素子の前記制御端子が前記各電池の高電位側に接続された前記第 1 信号線に接続されている場合は、当該第 1 信号線に前記端子を介して接続された前記第 2 信号

線に所定の第 1 電圧を印加し、前記第 2 スイッチング素子の前記制御端子が前記各電池の低電位側に接続された前記第 1 信号線に接続されている場合は、当該第 1 信号線に前記端子を介して接続された前記第 2 信号線に所定の第 2 電圧を印加する第 3 スイッチング素子を備える電池監視システムの前記保護回路により、前記検出結果に応じて前記第 1 スイッチング素子をオン状態にして、前記第 1 信号線、及び前記第 2 信号線に前記電池から電流を流す工程と、前記保護回路により、前記検出結果に応じて前記電池の高電位側の電圧と低電位側の電圧との差が予め定めた閾値以下の場合に、前記第 3 スイッチング素子をオン状態にする工程と、前記第 2 スイッチング素子の前記制御端子が前記各電池の高電位側に接続された前記第 1 信号線に接続されている場合は、前記第 2 スイッチング素子の前記入力端子に印加される電圧と前記制御端子に印加される電圧とに応じて前記第 2 スイッチング素子をオン状態にし、前記第 2 スイッチング素子の前記制御端子が前記各電池の低電位側に接続された前記第 1 信号線に接続されている場合は、前記制御端子に印加される電圧と前記第 2 スイッチング素子の前記出力端子に印加される電圧とに応じて前記第 2 スイッチング素子をオン状態にする工程と、を備える。

10

【発明の効果】

【0017】

本発明によれば、保護回路に設けられた端子数を増加させることなく、保護回路の外部に設けられた第 2 スイッチング素子により電池の放電を行うことができる、という効果を奏する。

【図面の簡単な説明】

20

【0018】

【図 1】第 1 の実施の形態に係る電池監視システムの概略構成の一例を示す回路図である。

。

【図 2】第 1 の実施の形態に係る電池監視システムの電池監動作及び放電動作の流れの一例を示すフローチャートである。

【図 3】第 1 の実施の形態に係る電池監視システムの放電終了動作の流れの一例を示すフローチャートである。

【図 4】第 2 の実施の形態に係る電池監視システムの概略構成の一例を示す回路図である。

。

【図 5】第 3 の実施の形態に係る電池監視システムの概略構成の一例を示す回路図である。

30

。

【図 6】第 3 の実施の形態に係る電池監視システムの電池監動作及び放電動作の流れの一例を示すフローチャートである。

【図 7】第 4 の実施の形態に係る電池監視システムの概略構成の一例を示す回路図である。

。

【図 8】従来のセルバランス用 FET が保護回路が内蔵されている場合の電池監視システムの概略構成の一例を示す回路図である。

【図 9】第従来のセルバランス用 FET が保護回路内部に外付けされている場合の電池監視システムの概略構成の一例を示す回路図である。

【発明を実施するための形態】

40

【0019】

[第 1 の実施の形態]

【0020】

以下、図面を参照して第 1 の実施の形態のセルバランス回路及び当該セルバランス回路を備えた電池監視システムについて詳細に説明する。

【0021】

まず、本実施の形態の電池監視システムの構成について説明する。本実施の形態の電池監視システムの概略構成の一例を図 1 に示す。図 1 に示した本実施の形態の電池監視システム 10 は、複数の電池セルを含む組電池 8（図 1 では、具体的一例として、三個の電池セル（CELL1～CELL3、以下、総称する場合は、電池セルと称する）を含む場合

50

を示している)の電池電圧を監視・制御する機能を有している。なお、本実施の形態では、組電池8の電池セルの高電位側に接続された信号線L(L0~L3、以下、総称する場合は、信号線Lと称する)は、当該電池セルの上位(高電位)側に接続された電池セルの低電位側に接続された信号線Lと等しい。例えば、信号線L2は、電池セルCELL2の高電位側に接続された信号線Lであり、かつ、電池セルCELL3の低電位側に接続された信号線Lでもある。

【0022】

電池監視システム10は、外付けセルバランス用FET12と、セルバランス回路14と、外付けセルバランス用FET12及びセルバランス回路14の間の信号線Lに設けられた抵抗素子R(R1~R4、以下、総称する場合は、抵抗素子Rと称する)と、当該抵抗素子Rに並列に接続されたダイオードD(D1~D4、以下、総称する場合は、ダイオードDと称する)と、を備えて構成されている。

10

【0023】

本実施の形態のセルバランス回路14の保護回路20は、組電池8と接続するためのセルモニタ端子V(V0~V3、以下、総称する場合は、セルモニタ端子Vと称する)と、内蔵セルバランス用FET22と、電圧監視回路24と、バランス制御回路26と、を備えて構成されている。

【0024】

セルモニタ端子Vは、組電池8の各電池セルの正極(高電位側)に接続された信号線L毎に設けられている。

20

【0025】

内蔵セルバランス用FET22は、具体的一例として、NMOSトランジスタを用いており、各電池セル毎に、NMOSトランジスタN(N1~N3、以下、総称する場合は、NMOSトランジスタNと称する)が設けられている。NMOSトランジスタNは、ドレイン端子が電池セルの正極(高電位)側に対応する信号線K(K0~K3、以下、総称する場合は、信号線Kと称する)に接続され、ソース端子が電池セルの負極(低電位)側に対応する信号線Kに接続されている。また、ゲート端子が、バランス制御回路26に接続されている。

【0026】

電圧監視回路24は、セルモニタ端子Vに接続された信号線Kに接続されており、信号線Kにより入力された電圧に応じて、図示を省略した電圧検出回路等により、各電池セルの電池電圧を検出し、検出した電池電圧にバラツキが生じていると判断した場合は、バラツキを均等化(バランス)するために、他の電池セルよりも電池電圧の高い電池セルの電圧を放電するようにバランス制御回路26に指示することにより、各電池セルの電圧(電圧のバランス)を監視する機能を有している。バランス制御回路26は、電圧監視回路24の指示に応じて、放電させる電池セルに対応する内蔵セルバランス用FET22のNMOSトランジスタNをオン状態にするための制御信号を出力する。

30

【0027】

また、本実施の形態の電池監視システム10では、外付けセルバランス用FET12とセルバランス回路14との間の信号線Lに、アノードが外付けセルバランス用FET12に接続され、カソードが保護回路20(セルモニタ端子V)に接続されたダイオードDと、当該ダイオードDと並列に接続された抵抗素子Rと、が設けられている。

40

【0028】

また、本実施の形態の外付けセルバランス用FET12は、具体的一例として、NMOSトランジスタを用いており、各電池セル毎に、NMOSトランジスタM(M1~M3、以下、総称する場合は、NMOSトランジスタMと称する)が設けられている。NMOSトランジスタMは、ドレイン端子が電池セルの正極(高電位)側に接続され、ソース端子が電池セルの負極(低電位)側に接続されている。また、ソース端子が接続されている信号線Lの、ダイオードD及び抵抗素子Rと保護回路20(セルモニタ端子V)との間にゲート端子が接続されている。

50

【0029】

次に、本実施の形態の電池監視システム10の電池監視動作及び放電動作について説明する。なお、ここでは、具体的一例として、電池セルCELL2の電池電圧が他の電池セル（CELL1、CELL3）に比べて高くなった場合に、電池セルCELL2を放電させて電池電圧を下げる場合の動作について説明する。

【0030】

図2に、本実施の形態の電池監視システム10の電池監視動作及び放電動作の流れの一例のフローチャートを示す。

【0031】

保護回路20の電圧監視回路24は、各電池セルそれぞれの電池電圧を検出して監視し（図2：ステップ100）、各電池セルの電池電圧が均一か（セルバランスがとれているか）否かを判断する。各電池セルの電池電圧が等しいか、電池電圧の差が予め定められた許容範囲内である場合は、そのまま各電池セルの電池電圧の監視を継続する（図2：ステップ102で肯定）。

【0032】

一方、セルバランスがとれていない場合（図2：ステップ102で否定）、ここでは、具体的一例として、電池セルCELL2の電池電圧が他と比べて高いと判断された場合、電池セルCELL2を放電させると決定して（図2：ステップ104）バランス制御回路26にその旨を指示する。

【0033】

バランス制御回路26では、当該指示に応じて、放電させる電池セルに対応する内蔵セルバランス用FET22のNMOSトランジスタNをオン状態にさせるための制御信号を出力する。ここでは、具体的一例として、NMOSトランジスタN2をオン状態にする（図2：ステップ106）。なお、この際、NMOSトランジスタN1及びNMOSトランジスタN2はオフ状態である。

【0034】

さらに、NMOSトランジスタN2がオン状態になることにより、電池セルCELL2の正極（高電位）側から抵抗素子R3、ダイオードD3、セルモニタ端子V2、NMOSトランジスタN2、セルモニタ端子V1、及び抵抗素子R2を介して、電池セルCELL2の負極（低電位）側に電流が流れ込む電流経路が確立される（図2：ステップ108）。

【0035】

この際、抵抗素子R3とダイオードD3に流れる電流による電圧降下は、ダイオードD3の順方向電圧（一般的には、約0.7V）にクランプされるため、セルモニタ端子V2の電圧は、電池セルCELL2の正極（高電位）側の電圧から、順方向電圧（0.7V）だけ、低い電圧となる。

【0036】

一方、セルモニタ端子V1から抵抗素子R2を介して、電池セルCELL2の負極へと流れ込む電流により、抵抗素子R2に電圧降下が発生する。ここで、抵抗素子R2に流れる電流が十分に大きい（電圧降下が大きい）場合、セルモニタ端子V1の電圧は、セルモニタ端子V2とほぼ等しい値（ $V1 - V2 = \text{電池セルCELL2の正極（高電位）側の電圧} - 0.7V$ ）となる。

【0037】

従って、外付けセルバランス用FET12のNMOSトランジスタM2のゲート端子には、セルモニタ端子V1の電圧（電池セルCELL2の正極（高電位）側の電圧 $-0.7V$ ）が印加され、ソース端子には電池セルCELL2の負極（低電位）側の電圧が印加されることになる。NMOSトランジスタM2のゲートーソース間電圧 V_{gs} がNMOSトランジスタM2の閾値電圧 V_{th} 以上の十分に大きな電圧となる（図2：ステップ110）ため、NMOSトランジスタM2がオン状態になる（図2：ステップ112）。

【0038】

NMOSトランジスタM2がオン状態になることにより、電池セルCELL2の正極（高電位）側と負極（低電位）側とが短絡（図2：ステップ114）して大きな電流が流れ、電池セルCELL2のみ放電電流が流れて、放電が開始される（図2：ステップ116）。CELL2のみ放電電流が流れ、電池電圧が低下するため、他の電池セル（CELL1、CELL3）と電池電圧のバランスをとることができる。

【0039】

次に、本実施の形態の電池監視システム10の放電終了動作について説明する。なお、ここでも引き続き、具体的一例として、電池セルCELL2を放電させている場合について説明する。

【0040】

10

図3に、本実施の形態の電池監視システム10の放電終了動作の流れの一例のフローチャートを示す。なお、放電終了のタイミングは、例えば、セルバランス回路14の保護回路20の電圧監視回路24で放電させている電池セルCELL2の電池電圧を検出し、所定の電圧（他の電池セルとバランスが取れる電圧）になった場合や、放電量（低下させる電圧値）に応じて予め定められた時間が経過したか否か等により判断すればよく、特に限定されない。

【0041】

放電を終了させる場合は、その旨を電圧監視回路24からバランス制御回路26に指示し、バランス制御回路26は、内蔵セルバランス用FET22のNMOSトランジスタN2がオフするように制御信号を出力する（図3：ステップ200）。当該制御信号により、NMOSトランジスタN2がオフ状態になると、上述した（図2、ステップ108参照）電流経路が遮断される（図3：ステップ202）。

20

【0042】

電流経路が遮断されることにより、NMOSトランジスタM2のゲート端子とソース端子との間に設けられている抵抗素子R2に電流が流れなくなり、抵抗素子R2による電圧降下を得られなくなるため、NMOSトランジスタM2のゲート－ソース間電圧 $V_{gs} = 0V$ になる（図3：ステップ204）。これにより、NMOSトランジスタM2がオフ状態になる（図3：ステップ206）。従って、電池セルCELL2の放電が終了する（図3：ステップ208）。

【0043】

30

以上説明したように、本実施の形態の電池監視システム10は、外付けセルバランス用FET12と、セルバランス回路14と、を備えて構成されている。また、セルバランス回路14の保護回路20は、組電池8の各電池セルの正極（高電位）側・負極（低電位）側に接続された信号線Lが接続されるセルモニタ端子Vと、内蔵セルバランス用FET22と、電圧監視回路24と、バランス制御回路26と、を備えて構成されている。内蔵セルバランス用FET22は、各電池セル毎に設けられたNMOSトランジスタNにより構成されている。また、外付けセルバランス用FET12は、組電池8の各電池セル毎に設けられ、ドレイン端子が各電池セルの正極（高電位）側の信号線Lに接続され、ソース端子が各電池セルの負極（低電位）側の信号線Lに接続され、かつゲート端子がソース端子と保護回路20のセルモニタ端子Vとの間の信号線Lに接続されたNMOSトランジスタMにより構成されている。さらに、NMOSトランジスタMのソース端子の接続点とゲート端子の接続点との間（最上位の電池セルにおいては、さらにドレイン端子の接続点と保護回路20のセルモニタ端子Vとの間）の信号線Lには、アノードがNMOSトランジスタMにカソードが保護回路20のセルモニタ端子Vに接続されたダイオードDと、当該ダイオードDに並列に接続された抵抗素子Rと、が設けられている。

40

【0044】

電池セルの放電動作は、電圧監視回路24が各電池セルの電池電圧を検出し、他の電池セルに比べて電池電圧が高い電池セルの放電をバランス制御回路26に指示し、当該指示に基づいてバランス制御回路26から出力された制御信号により、放電させる電池セルに対応する内蔵セルバランス用FET22のNMOSトランジスタMがオン状態になる。電

50

池セルの正極（高電位）側から抵抗素子R、ダイオードD、セルモニタ端子V、NMOSトランジスタN、セルモニタ端子V、及び抵抗素子Rを介して、電池セルの負極（低電位）側に電流が流れ込む電流経路が確立される。ダイオードDの順方向電圧により、抵抗素子RとダイオードDに流れる電流による電圧降下がクランプされ、セルモニタ端子Vの電圧は、電池セルの正極（高電位）側の電圧－順方向電圧となる。また、抵抗素子Rに流れる電流により発生する電圧降下によって、正極（高電位）側の信号線Lが接続されるセルモニタ端子Vの電圧は、負極（低電位）側の信号線Lが接続されるセルモニタ端子Vとほぼ等しくなる。外付けセルバランス用FET12のNMOSトランジスタMのゲート端子には、正極（高電位）側の信号線Lが接続されるセルモニタ端子Vの電圧が印加され、ソース端子には電池セルの負極（低電位）側の電圧が印加されるため、ゲート－ソース間電圧VgsがNMOSトランジスタMの閾値電圧Vth以上の十分に大きな電圧となり、オン状態になる。これにより、電池セルの正極（高電位）側と負極（低電位）側とが短絡して大きな放電電流が流れて、放電が開始される。

10

【0045】

すなわち、本実施の形態の電池監視システム10では、セルバランス回路14の保護回路20の内蔵セルバランス用FET22におけるNMOSトランジスタNをオン状態にすることにより、外付けセルバランス用FET12におけるNMOSトランジスタNのゲート－ソース間電圧を大きくしてNMOSトランジスタNをオン状態にすることができ、電池セルの正極（高電位）側及び負極（低電位）側を短絡させるため、大きな放電電流を流して電池セルの放電を行うことができる。

20

【0046】

このように本実施の形態の電池監視システム10では、外付けセルバランス用FET12により電池セルの正極（高電位）側及び負極（低電位）側を短絡させて放電を行っているため、放電電流を大きくすることができる。また、例えば、上述の従来の電池監視システム2000のセルバランス回路2014の（図9参照）では、外部の外付けセルバランス用FET1012のゲート端子に制御信号を出力するためのセルモニタ端子VGを保護回路2020を必要としたが、本実施の形態の電池監視システム10のセルバランス回路14の保護回路20では、このような端子（セルモニタ端子VG）を必要としないため、端子数が増加することを防止できる。

30

【0047】

従って、保護回路20に設けられたセルモニタ端子Vの端子数を増加させることなく、保護回路20の外部に設けられた外付けセルバランス用FET12により各電池セルの放電を行うことができる。

【0048】

また、放電電流を大きくすることができるため、電池セルのバランスが取れるまで長い時間を要することがなく、保護回路20（セルバランス回路14）が搭載される基板の実装面積が大きくなるのを抑制して、低価格な電池監視システム10を実現することができる。

【0049】

なお、本実施の形態では、全ての信号線Lに対して同様に、ダイオードD及び抵抗素子Rを設けているが、最下位の電池セルCELL1に対応するダイオードD1及び最上位の電池セルCELL3に抵抗素子R4を設けないように構成しても、上述のようにそれぞれ対応する外付けセルバランス用FET12のゲート－ソース間電圧Vgsを大きくする効果が得られるため、このように構成してもよい。

40

【0050】

〔第2の実施の形態〕

【0051】

以下、図面を参照して本発明の第2の実施の形態について説明する。なお、第1の実施の形態と略同様の構成、動作については、その旨を記載し、詳細な説明を省略する。

【0052】

50

本実施の形態の電池監視システムの概略構成の一例を図4に示す。本実施の形態の電池監視システム30は、第1の実施の形態の電池監視システム10の外付けセルバランス用FET12の変わりに、外付けセルバランス用FET32が設けられている。

【0053】

本実施の形態の外付けセルバランス用FET32は、具体的一例として、PMOSトランジスタを用いており、各電池セル毎に、PMOSトランジスタP（P1～P3、以下、総称する場合は、PMOSトランジスタPと称する）が設けられている。PMOSトランジスタPは、ソース端子が電池セルの正極（高電位）側に接続され、ドレイン端子が電池セルの負極（低電位）側に接続されている。また、ソース端子が接続されている信号線Lの、ダイオードD及び抵抗素子Rと保護回路20（セルモニタ端子V）との間にゲート端子が接続されている。

10

【0054】

また、本実施の形態の電池監視システム30では、外付けセルバランス用FET32とセルバランス回路14との間の信号線Lに、カソードが外付けセルバランス用FET32に接続され、アノードが保護回路20（セルモニタ端子V）に接続されたダイオードDと、当該ダイオードDと並列に接続された抵抗素子Rと、が設けられている。すなわち、第1の実施の形態の電池監視システム10と、ダイオードDのアノード及びカソードが逆向きに接続された状態になっている。

【0055】

次に、本実施の形態の電池監視システム30の電池監視動作及び放電動作について説明する。なお、これらの動作の流れは第1の実施の形態における各動作の流れ（図2参照）と略同様であるため、詳細な説明は省略する。また第1の実施の形態と同様に、具体的一例として、電池セルCELL2の電池電圧が他の電池セル（CELL1、CELL3）に比べて電圧が高くなった場合に、電池セルCELL2を放電させて電池電圧を下げる場合の動作について説明する。

20

【0056】

セルバランス回路14の保護回路20における内蔵セルバランス用FET22のNMOSトランジスタN2をオン状態にする。これにより、電池セルCELL2の正極（高電位）側から抵抗素子R3、セルモニタ端子V2、NMOSトランジスタN2、セルモニタ端子V1、抵抗素子R2、及びダイオードD2を介して、電池セルCELL2の負極（低電位）側に電流が流れ込む電流経路が確立される。この際、抵抗素子R2とダイオードD2に流れる電流による電圧降下は、ダイオードD2の順方向電圧（一般的には、約0.7V）にクランプされるため、セルモニタ端子V1の電圧は、電池セルCELL2の負極（低電位）側の電圧から、順方向電圧（0.7V）だけ、高い電圧となる。

30

【0057】

一方、電池セルCELL2の正極（高電位）側から抵抗素子R3を介してセルモニタ端子V2へと流れ込む電流により、抵抗素子R3に電圧降下が発生する。ここで、抵抗素子R3に流れる電流が十分に大きい（電圧降下が大きい）場合、セルモニタ端子V2の電圧は、セルモニタ端子V1とほぼ等しい値（ $V_2 - V_1 =$ 電池セルCELL2の負極（低電位）側の電圧+0.7V）となる。

40

【0058】

従って、外付けセルバランス用FET32のPMOSトランジスタP2のゲート端子には、セルモニタ端子V2の電圧（電池セルCELL2の負極（低電位）側の電圧+0.7V）が印加され、ソース端子には電池セルCELL2の正極（高電位）側の電圧が印加されることになるため、PMOSトランジスタP2のゲートーソース間電圧 V_{gs} がPMOSトランジスタP2の閾値電圧 V_{th} 以上の十分に大きな電圧となるため、PMOSトランジスタP2がオン状態になる。

【0059】

PMOSトランジスタP2がオン状態になることにより、電池セルCELL2の正極（高電位）側と負極（低電位）側とが短絡して大きな電流が流れ、電池セルCELL2のみ

50

放電電流が流れて、放電が開始される。C E L L 2 のみ放電電流が流れ、電池電圧が低下するため、他の電池セルと電池電圧のバランスをとることができる。

【0060】

次に、本実施の形態の電池監視システム10の放電終了動作について説明するが、上述の電池監視動作及び放電動作と同様に、第1の実施の形態における動作の流れ（図3参照）と略同様であるため、詳細な説明は省略する。また第1の実施の形態と同様に、具体的一例として、電池セルC E L L 2を放電させている場合について説明する。

【0061】

放電を終了させる場合は、その旨を電圧監視回路24からバランス制御回路26に指示し、バランス制御回路26から出力された制御信号により、内蔵セルバランス用F E T 2 2のN M O S トランジスタN2がオフ状態になり、上述した電流経路が遮断される。

10

【0062】

P M O S トランジスタP2のゲート端子とソース端子との間に設けられている抵抗素子R3に電流が流れなくなり、抵抗素子R3による電圧降下が得られなくなるため、P M O S トランジスタP2のゲートーソース間電圧 $V_{gs} = 0V$ になる。これにより、P M O S トランジスタP2がオフ状態になり、電池セルC E L L 2の放電が終了する。

【0063】

以上説明したように、本実施の形態の電池監視システム30では、第1の実施の形態と同様に、セルバランス回路14の保護回路20の内蔵セルバランス用F E T 2 2におけるN M O S トランジスタNをオン状態にすることにより、ダイオードDの順方向電圧及び外付けセルバランス用F E T 3 2のP M O S トランジスタPのゲートーソース間の信号線Lに設けられた抵抗Rによる電圧降下を利用して、P M O S トランジスタPのゲートーソース間電圧を大きくしてP M O S トランジスタPをオン状態にして、電池セルの正極（高電位）側・負極（低電位）側を短絡させて放電させるように構成されている。

20

【0064】

従って、第1の実施の形態と同様に、保護回路20に設けられたセルモニタ端子Vの端子数を増加させることなく、保護回路20の外部に設けられた外付けセルバランス用F E T 3 2により各電池セルの放電を行うことができる。

【0065】

〔第3の実施の形態〕

30

【0066】

上述の第1の実施の形態及び第2の実施の形態では、内蔵セルバランス用F E T 2 2のN M O S トランジスタNをオン状態にさせることにより電池セルの正極（高電位）側から負極（低電位）側に流れる電流による電圧降下を利用して外付けセルバランス用F E T 1 2、32のN M O S トランジスタM、P M O S トランジスタPのゲートーソース間電圧を十分に高くしてN M O S トランジスタM、P M O S トランジスタPをオン状態にして、放電電流を流すことにより電池セルの放電を行っていた。しかしながら、組電池8の各電池セルの電池電圧が低い場合には、内蔵セルバランス用F E T 2 2のN M O S トランジスタNをオン状態にさせて電流を流しても、当該電流が小さいため、外付けセルバランス用F E T 1 2、32のN M O S トランジスタM、P M O S トランジスタPのゲートーソース間電圧を閾値 V_{th} 以上の高い電圧とすることができないことがある。本実施の形態では、このように電池セルの電池電圧が低い場合でも、外付けセルバランス用F E T をオン状態にすることができる電池監視システムについて説明する。

40

【0067】

以下、図面を参照して本発明の第3の実施の形態について説明する。なお、第1の実施及び第2の実施の形態と略同様の構成、動作については、その旨を記載し、詳細な説明を省略する。

【0068】

本実施の形態の電池監視システムの概略構成の一例を図5に示す。本実施の形態の電池監視システム40は、第1の実施の形態の電池監視システム10の外付けセルバランス用

50

F E T 1 2 の変わりに、外付けセルバランス用 F E T 4 2 が設けられている。

【 0 0 6 9 】

外付けセルバランス用 F E T 4 2 は、第 1 の実施の形態の外付けセルバランス用 F E T 1 2 と比べて最上位の電池セル (C E L L 3) に対応するセルバランス用 F E T が P M O S トランジスタ P (P 3) とした点が異なっている。P M O S トランジスタ P 3 は、ソース端子及びゲート端子が信号線 L 3 に接続され、ドレイン端子が信号線 L 2 に接続されている。

【 0 0 7 0 】

また、P M O S トランジスタ P 3 のソース端子とゲート端子との間の信号線 L 3 には、カソードが P M O S トランジスタ P 3 のソース端子に接続され、アノードが保護回路 2 0 (セルモニタ端子 V 3) に接続されたダイオード D 4 と、当該ダイオード D 4 と並列に接続された抵抗素子 R 4 と、が設けられている。すなわち、第 1 の実施の形態の電池監視システム 1 0 と、ダイオード D 4 のアノード及びカソードが逆向きに接続された状態になっている。

【 0 0 7 1 】

また、本実施の形態の保護回路 5 0 は、P M O S トランジスタ M P 1、M P 2、及び N M O S トランジスタ M N 3 をさらに備えるように構成されている。P M O S トランジスタ M P 1、M P 2、及び N M O S トランジスタ M N 3 は、外付けセルバランス用 F E T 4 2 の F E T のゲート端子が接続された信号線 L (対応する信号線 K) に所定の電圧を印加することにより、当該ゲート端子に印加される電圧を調整する機能を有するものである。P M O S トランジスタ M P 1 及び P M O S トランジスタ M P 2 のソース端子は、保護回路 5 0 の電源端子 V D D に接続されている。P M O S トランジスタ M P 1 のドレイン端子は、セルモニタ端子 V 0 に接続された信号線 K 0 に接続され、P M O S トランジスタ M P 2 のドレイン端子は、セルモニタ端子 V 1 に接続された信号線 K 1 に接続されている。N M O S トランジスタ M N 3 は、ソース端子が保護回路 5 0 の G N D (グランド) 端子に接続され、ドレイン端子が、セルモニタ端子 V 3 に接続された信号線 K 3 に接続されている。また、P M O S トランジスタ M P 1、M P 2、及び N M O S トランジスタ M N 3 のゲート端子は、バランス制御回路 5 6 に接続されている。

【 0 0 7 2 】

次に、本実施の形態の電池監視システム 4 0 の電池監視動作及び放電動作について説明する。なお、ここでは、具体的一例として、電池セル C E L L 2 の電池電圧が他の電池セル (C E L L 1、C E L L 3) に比べて高くなった場合に、電池セル C E L L 2 を放電させて電池電圧を下げる場合の動作について説明する。

【 0 0 7 3 】

図 6 に、本実施の形態の電池監視システム 4 0 の電池監視動作及び放電動作の流れの一例のフローチャートを示す。

【 0 0 7 4 】

ステップ 3 0 0、3 0 2、3 0 4、3 0 6 は、第 1 の実施の形態の電池監視システム 1 0 の電池監視動作及び放電動作のステップ 1 0 0、1 0 2、1 0 4、1 0 6 (図 2 参照) にそれぞれ対応している。保護回路 5 0 の電圧監視回路 5 4 が、各電池セルそれぞれの電池電圧を検出して監視し、セルバランスがとれていない場合、具体的一例として、電池セル C E L L 2 の電池電圧が他と比べて高いと判断された場合、電池セル C E L L 2 を放電させると決定してバランス制御回路 5 6 にその旨を指示する。バランス制御回路 2 6 は、当該指示に応じて、N M O S トランジスタ N 2 をオン状態にさせるよう制御信号を出力する。

【 0 0 7 5 】

本実施の形態では、この後さらに、バランス制御回路 5 6 は、さらにオンにさせる内蔵セルバランス用 F E T 2 2 に応じて、P M O S トランジスタ M P 1、P M O S トランジスタ M P 2、及び N M O S トランジスタ M N 3 のいずれかをオン状態にさせるよう制御信号を出力する (ステップ 3 0 7)。ここでは、内蔵セルバランス用 F E T 2 2 の N M O S ト

10

20

30

40

50

ランジスタN2をオン状態にさせたため、PMOSTランジスタMP2のみをオン状態にさせるための制御信号を出力する。

【0076】

次のステップ308は、第1の実施の形態のステップ108に対応し、NMOSTランジスタN2がオン状態になることにより、電池セルCELL2の正極（高電位）側から抵抗素子R3、ダイオードD3、セルモニタ端子V2、NMOSTランジスタN2、セルモニタ端子V1、及び抵抗素子R2を介して、電池セルCELL2の負極（低電位）側に電流が流れ込む電流経路が確立される。

【0077】

本実施の形態では、上記ステップ307の動作により、この後さらに、上記ステップ307でオン状態にしたFETが接続されている信号線K、セルモニタ端子V（信号線L）に電源電圧VDDまたはGNDを印加する。ここでは、PMOSTランジスタMP2がオン状態になったため、信号線K1、セルモニタ端子V1に電源電圧VDDが印加される。

【0078】

この際、抵抗素子R3とダイオードD3に流れる電流による電圧降下は、ダイオードD3の順方向電圧（一般的には、約0.7V）にクランプされるため、セルモニタ端子V2の電圧は、電池セルCELL2の正極（高電位）側の電圧から、順方向電圧（0.7V）だけ、低い電圧となる。一方、セルモニタ端子V1から抵抗素子R2を介して、電池セルCELL2の負極へと流れ込む電流により、抵抗素子R2に電圧降下が発生するが、NMOSTランジスタMN2のゲート端子が接続されている信号線L1（セルモニタ端子V1）には、電源電圧VDDが印加されているため、セルモニタ端子V1の電圧は、セルモニタ端子V2+電源電圧VDD（ $V1 = V2 + \text{電源電圧VDD} = \text{電池セルCELL2の正極（高電位）側の電圧} - 0.7V + \text{電源電圧VDD}$ ）となる。

【0079】

従って、外付けセルバランス用FET12のNMOSTランジスタM2のゲート端子には、セルモニタ端子V1の電圧（電池セルCELL2の正極（高電位）側の電圧-0.7V+電源電圧VDD）が印加され、ソース端子には電池セルCELL2の負極（低電位）側の電圧が印加されることになる。

【0080】

これにより、電池セルCELL2の正極（高電位）側の電圧が小さい場合であっても、NMOSTランジスタM2のゲート-ソース間電圧VgsがNMOSTランジスタM2の閾値電圧Vth以上の十分に大きな電圧となる（図6：ステップ310、第1の実施の形態のステップ110に対応）ため、NMOSTランジスタM2がオン状態になる（図6：ステップ312、第1の実施の形態のステップ112に対応）。

【0081】

この後のステップ314、316は、第1の実施の形態のステップ314、316にそれぞれ対応している。電池セルCELL2の正極（高電位）側と負極（低電位）側とが短絡して大きな電流が流れ、電池セルCELL2のみ放電電流が流れて、放電が開始される。これにより、電池セルCELL2の電池電圧が低下するため、他の電池セル（CELL1、CELL3）と電池電圧のバランスをとることができる。

【0082】

なお、上記では、電池セルCELL2の正極（高電位）側の電圧が小さい場合であっても、NMOSTランジスタM2のゲート-ソース間電圧VgsをNMOSTランジスタM2の閾値電圧Vth以上の十分に大きな電圧とするために、NMOSTランジスタM2のゲート端子が接続された信号線L1（セルモニタ端子V1）に電源電圧VDDが印加されるようにしているが、組電池8の最上位の電池セルである電池セルCELL3においては、同様に、電源電圧VDDを印加しても外付けセルバランス用FET42のFETがNMOSTランジスタである場合（第1の実施の形態と同様の場合であり、ゲート端子が信号線L2に接続されている場合）はオン状態にすることができない。電源電圧VDDは、電池セルCELL3の正極（高電位）側に接続されているため、電池セルCELL3の電池

電圧が低い場合（正極（高電位）側の電圧－負極（低電位）側が小さい場合）、電源電圧 V_{DD} をセルモニタ端子 V_2 に印加したとしても、ゲート－ソース間電圧 V_{gs} を閾値 V_{th} 以上の十分に大きな値とすることができない。そのため、本実施の形態では、最上位の電池セル $CELL_3$ に対応する外付けセルバランス用 FET_{42} は、上述のように、 $PMOS$ トランジスタ P_3 としている。

【0083】

電池セル $CELL_3$ を放電させる場合は、保護回路 50 の内蔵セルバランス用 FET_{22} の $NMOS$ トランジスタ N_3 をオン状態にし、さらに $NMOS$ トランジスタ MN_3 をオン状態にして、信号線 K_3 を介してセルモニタ端子 V_3 に GND を印加する（セルモニタ端子 V_3 の電位を GND に引き下げる）。これにより、 $PMOS$ トランジスタ P_3 のソース端子には、電池セル $CELL_3$ の正極（高電位）側の電圧が印加され、ゲート端子には、 GND に引き下げられたセルモニタ端子 V_3 の電圧が印加されるため、ゲート－ソース間電圧 V_{gs} 閾値 V_{th} 以上の十分に大きな値とすることができ、 $PMOS$ トランジスタ P_3 をオン状態にすることができる。

10

【0084】

次に、本実施の形態の電池監視システム 40 の放電終了動作について説明するが、放電終了動作は、保護回路 50 のオン状態になっている $PMOS$ トランジスタ MP_1 、 $PMOS$ トランジスタ MP_2 、及び $NMOS$ トランジスタ MN_3 をオフ状態にする他は、第1の実施の形態（図3参照）及び第2の実施の形態における動作の流れと略同様であるため、詳細な説明は省略する。また第1の実施の形態及び第2の実施の形態と同様に、具体的一例として、電池セル $CELL_2$ を放電させている場合について説明する。

20

【0085】

放電を終了させる場合は、その旨を電圧監視回路 54 からバランス制御回路 56 に指示し、バランス制御回路 56 から出力された制御信号により、内蔵セルバランス用 FET_{22} の $NMOS$ トランジスタ N_2 がオフ状態になり、上述した電流経路が遮断される。

【0086】

また、本実施の形態では、オン状態になっている $PMOS$ トランジスタ MP_2 にバランス制御回路 56 から制御信号を出力して、オフ状態にする。

【0087】

電流経路が遮断されると共に、セルモニタ端子 V_1 への電源電圧 V_{DD} の印加が無くなるため、 $NMOS$ トランジスタ M_2 のゲート－ソース間電圧 $V_{gs} = 0V$ になる。これにより、 $NMOS$ トランジスタ M_2 がオフ状態になり、電池セル $CELL_2$ の放電が終了する。

30

【0088】

以上説明したように、本実施の形態の電池監視システム 40 では、外付けセルバランス用 FET_{42} と、セルバランス回路 44 と、を備えて構成されている。また、セルバランス回路 44 の保護回路 50 は、組電池 8 の各電池セルの正極（高電位）側・負極（低電位）側に接続された信号線 L が接続されるセルモニタ端子 V と、内蔵セルバランス用 FET_{22} と、 $PMOS$ トランジスタ MP_1 と、 $PMOS$ トランジスタ MP_2 と、 $NMOS$ トランジスタ MN_3 と、電圧監視回路 54 と、バランス制御回路 56 と、を備えて構成されている。内蔵セルバランス用 FET_{22} は、各電池セル毎に設けられた $NMOS$ トランジスタ N により構成されている。また、外付けセルバランス用 FET_{42} は、組電池 8 の各電池セル毎に設けられ、最上位の電池セルに対しては、ソース端子が各電池セルの正極（高電位）側の信号線 L に接続され、ドレイン端子が各電池セルの負極（低電位）側の信号線 L に接続され、かつゲート端子がソース端子と保護回路 20 のセルモニタ端子 V との間の信号線 L に接続された $PMOS$ トランジスタ P により構成されている。また、その他の各電池セルに対しては、ドレイン端子が各電池セルの正極（高電位）側の信号線 L に接続され、ソース端子が各電池セルの負極（低電位）側の信号線 L に接続され、かつゲート端子がソース端子と保護回路 20 のセルモニタ端子 V との間の信号線 L に接続された $NMOS$ トランジスタ M により構成されている。さらに、外付けセルバランス用 FET_{52} のソー

40

50

ス端子の接続点とゲート端子の接続点との間の信号線Lには、ダイオードDと、当該ダイオードDに並列に接続された抵抗素子Rと、が設けられている。

【0089】

電池セルの放電動作は、電圧監視回路54が各電池セルの電池電圧を検出し、他の電池セルに比べて電池電圧が高い電池セルの放電をバランス制御回路56に指示し、当該指示に基づいてバランス制御回路56から出力された制御信号により、放電させる電池セルに対応する内蔵セルバランス用FET22のNMOSトランジスタMがオン状態になる。さらに、これに対応するPMOSトランジスタMP1、PMOSトランジスタMP2、及びNMOSトランジスタMN3のいずれかがオン状態になる。電池セルの正極（高電位）側から抵抗素子R、ダイオードD、セルモニタ端子V、NMOSトランジスタN、セルモニタ端子V、及び抵抗素子Rを介して、電池セルの負極（低電位）側に電流が流れ込む電流経路が確立されると共に、セルモニタ端子Vに電源電圧VDDまたは、GNDが印加される。外付けセルバランス用FET52の最上位の電池セルに対応するPMOSトランジスタPでは、ゲート端子にGND電位により引き下げられた電圧が印加され、ソース端子に正極（高電位）側の電圧が印加される。また、その他の電池セルに対応するNMOSトランジスタMでは、ゲート端子に正極（高電位）側の信号線Lが接続されるセルモニタ端子Vに電源電圧VDDが印加された電圧が印加され、ソース端子に電池セルの負極（低電位）側の電圧が印加される。従って、外付けセルバランス用FET42では、ゲート－ソース間電圧Vgsが閾値電圧Vth以上の十分に大きな電圧となり、オン状態になる。これにより、電池セルの正極（高電位）側と負極（低電位）側とが短絡して大きな放電電流が流れて、放電が開始される。

【0090】

すなわち、本実施の形態の電池監視システム40では、組電池8の電池セルの電池電圧が低い場合であっても、セルバランス回路44の保護回路50の内蔵セルバランス用FET22におけるNMOSトランジスタNをオン状態にし、かつ対応するPMOSトランジスタMP1、PMOSトランジスタMP2、及びNMOSトランジスタMN3をオン状態にすることにより所定の電圧を放電させたい電池セルに対応する外付けセルバランス用FET42のゲート端子が接続されているセルモニタ端子Vに所定の電圧（電源電圧VDDまたはGND）を印加させることにより、外付けセルバランス用FET42のゲート－ソース間電圧を大きくしてオン状態にすることができ、電池セルの正極（高電位）側及び負極（低電位）側を短絡させるため、大きな放電電流を流して電池セルの放電を行うことができる。

【0091】

このように本実施の形態の電池監視システム40では、電池セルの電池電圧が低い場合であっても、外付けセルバランス用FET42により電池セルの正極（高電位）側及び負極（低電位）側を短絡させて放電を行っているため、放電電流を大きくすることができる。また、第1の実施の形態及び第2の実施の形態と同様に、保護回路50の端子数が増加することを防止できる。

【0092】

従って、電池セルの電池電圧が低い場合であっても、保護回路50に設けられたセルモニタ端子Vの端子数を増加させることなく、保護回路50の外部に設けられた外付けセルバランス用FET42により各電池セルの放電を行うことができる。

【0093】

また、第1の実施の形態及び第2の実施の形態と同様に、放電電流を大きくすることができるため、電池セルのバランスが取れるまで長い時間を要することがなく、保護回路50（セルバランス回路44）が搭載される基板の実装面積が大きくなるのを抑制して、低価格な電池監視システム40を実現することができる。

【0094】

なお、上述したように本実施の形態では、外付けセルバランス用FET42のゲート－ソース間電圧Vgsを閾値Vth以上の十分な電圧とするために、最上位の電池セルを放

10

20

30

40

50

電させる場合には、GNDを印加し、その他の電池セルを放電させる場合は、電源電圧VDDを印加するように構成しているが、これに限らず、電源電圧VDDよりも電圧を印加させるためのスイッチング素子(FET)を保護回路50が備えるようにしてもよい。例えば、セルバランス回路44に別途設けられた電源回路や、セルバランス回路44の外部に設けられた電源から電源電圧VDDよりも高い電圧が供給されるようにしてもよい。なお、このような場合において、外付けセルバランス用FET52の閾値電圧Vthを考慮して十分に高い電圧が供給される場合は、最上位の電池セルに対応する外付けセルバランス用FET42及びダイオードD(図5では、PMOSトランジスタP3及びダイオードD4)を他の電池セルに対応する物と同様(第1の実施の形態と同様)とすることができる。

10

【0095】

[第4の実施の形態]

【0096】

以下、図面を参照して本発明の第4の実施の形態について説明する。なお、第1の実施の形態、第2の実施の形態、及び第3の実施の形態と略同様の構成、動作については、その旨を記載し、詳細な説明を省略する。

【0097】

本実施の形態の電池監視システムの概略構成の一例を図7に示す。本実施の形態の電池監視システム60は、第3の実施の形態の電池監視システム40の外付けセルバランス用FET42の変わりに、外付けセルバランス用FET62が設けられている。本実施の形態の電池監視システム60は、第2の実施の形態が第1の実施の形態の外付けセルバランス用FET12がNMOSトランジスタMであったものをPMOSトランジスタPに変えたように、第3の実施の形態の外付けセルバランス用FET42と、FETの導電型が逆である外付けセルバランス用FET62を備えた場合を示している。

20

【0098】

本実施の形態の外付けセルバランス用FET62は、最下位の電池セル(CELL1)に対応するセルバランス用FETがNMOSトランジスタM(M1)となっており、その他の電池セルに対応するセルバランス用FETがPMOSトランジスタP(P2、P3)となっている。NMOSトランジスタM1は、ソース端子及びゲート端子が信号線L0に接続され、ドレイン端子が信号線L1に接続されている。

30

【0099】

また、最下位の電池セル(CELL1)に接続されるダイオードD1、D2は、アノードが外付けセルバランス用FET62側に、カソードが保護回路70(セルモニタ端子V)側に接続されており、その他の電池セルに対応するダイオードD3、D4は、カソードが外付けセルバランス用FET62側に、アノードが保護回路70(セルモニタ端子V)側に接続されている。

【0100】

また、本実施の形態の保護回路70は、PMOSトランジスタMP1、NMOSトランジスタMN2、及びNMOSトランジスタMN3を備えるように構成されている。PMOSトランジスタMP1、及びNMOSトランジスタMN2、MN3は、外付けセルバランス用FET62のFETのゲート端子が接続された信号線L(対応する信号線K)に所定の電圧を印加することにより、当該ゲート端子に印加される電圧を調整する機能を有するものである。PMOSトランジスタMP1のソース端子は、保護回路70の電源端子VDDに接続されている。PMOSトランジスタMP1のドレイン端子は、セルモニタ端子V0に接続された信号線K0に接続されている。NMOSトランジスタMN2及びNMOSトランジスタMN3は、ソース端子が保護回路70のGND(グランド)端子に接続されている。NMOSトランジスタMN2のドレイン端子は、セルモニタ端子V2に接続された信号線K2に接続されており、NMOSトランジスタMN3のドレイン端子は、セルモニタ端子V3に接続された信号線K3に接続されている。また、PMOSトランジスタMP1、及びNMOSトランジスタMN2、MN3のゲート端子は、バランス制御回路76

40

50

に接続されている。

【0101】

次に、本実施の形態の電池監視システム60の電池監視動作及び放電動作について説明する。なお、これらの動作の流れは第3の実施の形態における各動作の流れ（図6参照）と略同様であるため、詳細な説明は省略する。また第3の実施の形態と同様に、具体的一例として、電池セルCELL2の電池電圧が他の電池セル（CELL1、CELL3）に比べて電圧が高くなった場合に、電池セルCELL2を放電させて電池電圧を下げる場合の動作について説明する。

【0102】

保護回路70の電圧監視回路74が、各電池セルそれぞれの電池電圧を検出して監視し、セルバランスがとれていない場合、具体的一例として、電池セルCELL2の電池電圧が他と比べて高いと判断された場合、電池セルCELL2を放電させると決定してバランス制御回路76にその旨を指示する。バランス制御回路76は、当該指示に応じて、NMOSトランジスタN2をオン状態にさせるよう制御信号を出力する。

10

【0103】

バランス制御回路76は、さらにオンにさせる内蔵セルバランス用FET22に応じて、PMOSトランジスタMP1、及びNMOSトランジスタMN2、MN3のいずれかをオン状態にさせるよう制御信号を出力する（NMOSトランジスタMN2をオン状態にさせるための制御信号を出力する）。

【0104】

20

電池セルCELL2の正極（高電位）側から抵抗素子R3、ダイオードD3、セルモニタ端子V2、NMOSトランジスタN2、セルモニタ端子V1、及び抵抗素子R2を介して、電池セルCELL2の負極（低電位）側に電流が流れ込む電流経路が確立される。さらに、信号線K2、セルモニタ端子V2にGNDが印加される。

【0105】

セルモニタ端子V2には、GND電位が印加されており、外付けセルバランス用FET62のPMOSトランジスタP2では、ゲート端子にセルモニタ端子V2の電位が印加され、ソース端子には、電池セルCELL2の正極（高電位）側の電圧が印加されるため、電池セルCELL2の正極（高電位）側の電圧が小さい場合であっても、PMOSトランジスタP2のゲート-ソース間電圧VgsがPMOSトランジスタP2の閾値電圧Vth以上の十分に大きな電圧となり、PMOSトランジスタP2がオン状態になる。

30

【0106】

これにより、電池セルCELL2の正極（高電位）側と負極（低電位）側とが短絡して大きな電流が流れ、電池セルCELL2のみ放電電流が流れて、放電が開始される。これにより、電池セルCELL2の電池電圧が低下するため、他の電池セル（CELL1、CELL3）と電池電圧のバランスをとることができる。

【0107】

なお、上記では、電池セルCELL2の正極（高電位）側の電圧が小さい場合であっても、PMOSトランジスタP2のゲート-ソース間電圧VgsをPMOSトランジスタP2の閾値電圧Vth以上の十分に大きな電圧とするために、PMOSトランジスタP2のゲート端子が接続された信号線L2（セルモニタ端子V2）にGNDが印加されるようにしているが、組電池8の最下位の電池セルである電池セルCELL1においては、同様に、GNDを印加しても外付けセルバランス用FET62のFETがPMOSトランジスタである場合（第2の実施の形態と同様の場合であり、ゲート端子が信号線L1に接続されている場合）はオン状態にすることができない。GNDは、電池セルCELL1の負極（低電位）側に接続されているため、電池セルCELL1の電池電圧が低い場合（正極（高電位）側の電圧-負極（低電位）側が小さい場合）、GNDをセルモニタ端子V0に印加したとしても、ゲート-ソース間電圧Vgsを閾値Vth以上の十分に大きな値とすることができない。そのため、本実施の形態では、最下位の電池セルCELL1に対応する外付けセルバランス用FET62は、上述のように、NMOSトランジスタM1としている

40

50

。

【0108】

電池セルCELL1を放電させる場合は、保護回路70の内蔵セルバランス用FET22のNMOSトランジスタN1をオン状態にし、さらにPMOSトランジスタMP1をオン状態にして、信号線K0を介してセルモニタ端子V0に電源電圧VDDを印加する。これにより、NMOSトランジスタM1のソース端子には、電池セルCELL1の負極（低電位）側の電圧が印加され、ゲート端子には、電源電圧VDDが印加されたセルモニタ端子V0の電圧が印加されるため、ゲートソース間電圧 V_{gs} 閾値 V_{th} 以上の十分に大きな値とすることができ、NMOSトランジスタM1をオン状態にすることができる。

【0109】

次に、本実施の形態の電池監視システム60の放電終了動作について説明するが、放電終了動作は、第3の実施の形態における動作の流れと略同様であるため、詳細な説明は省略する。また同様に、具体的一例として、電池セルCELL2を放電させている場合について説明する。

【0110】

放電を終了させる場合は、その旨を電圧監視回路74からバランス制御回路76に指示し、バランス制御回路76から出力された制御信号により、内蔵セルバランス用FET22のNMOSトランジスタN2がオフ状態になり、上述した電流経路が遮断されると共に、NMOSトランジスタMN2にバランス制御回路76から制御信号を出力して、オフ状態にする。

【0111】

電流経路が遮断されると共に、セルモニタ端子V2への電源電圧VDDの印加が無くなるため、PMOSトランジスタP2のゲートソース間電圧 $V_{gs} = 0V$ になり、PMOSトランジスタP2がオフ状態になり、電池セルCELL2の放電が終了する。

【0112】

以上説明したように、本実施の形態の電池監視システム60では、第3の実施の形態と同様に、組電池8の電池セルの電池電圧が低い場合であっても、セルバランス回路64の保護回路70の内蔵セルバランス用FET22におけるNMOSトランジスタNをオン状態にし、かつ対応するPMOSトランジスタMP1、及びNMOSトランジスタMN2、MN3をオン状態にすることにより所定の電圧を放電させたい電池セルに対応する外付けセルバランス用FET62のゲート端子が接続されているセルモニタ端子Vに所定の電圧（電源電圧VDDまたはGND）を印加させることにより、外付けセルバランス用FET62のゲートソース間電圧を大きくしてオン状態にすることができ、電池セルの正極（高電位）側及び負極（低電位）側を短絡させるため、大きな放電電流を流して電池セルの放電を行うことができるように構成されている。

【0113】

従って、第3の実施の形態と同様に、電池セルの電池電圧が低い場合であっても、保護回路20に設けられたセルモニタ端子Vの端子数を増加させることなく、保護回路20の外部に設けられた外付けセルバランス用FET32により各電池セルの放電を行うことができる。また同様に、放電電流を大きくすることができるため、電池セルのバランスが取れるまで長い時間を要することがなく、保護回路70（セルバランス回路64）が搭載される基板の実装面積が大きくなるのを抑制して、低価格な電池監視システム60を実現することができる。

【0114】

なお、上述したように本実施の形態では、外付けセルバランス用FET62のゲートソース間電圧 V_{gs} を閾値 V_{th} 以上の十分な電圧とするために、最下位の電池セルを放電させる場合には、電源電圧VDDを印加し、その他の電池セルを放電させる場合は、GNDを印加するように構成しているが、これに限らない。例えば、最下位の電池セルの負極（低電位）側の電圧がGNDではなく、GNDよりも大きい場合は、全てのセルモニタ端子Vに対して、GNDを印加させるように構成してもよい。なお、このような場合にお

いて、外付けセルバランス用 F E T 6 2 の閾値電圧 V_{th} を考慮して G N D が十分に低い場合は、最下位の電池セルに対応する外付けセルバランス用 F E T 6 2 及びダイオード D (図 7 では、N M O S トランジスタ M 1 及びダイオード D 1、D 2) を他の電池セルに対応する物と同様 (第 2 の実施の形態と同様) とすることができる。

【0115】

なお、第 1 の実施の形態～第 4 の実施の形態では、外付けセルバランス用 F E T 及び内蔵セルバランス用 F E T、さらに第 3 の実施の形態及び第 4 の実施の形態では、所定の電圧 (電源電圧 V D D、G N D) をセルモニタ端子 V に印加させるために保護回路に設けられたスイッチング素子として N M O S トランジスタ及び P M O S トランジスタを用いているがこれに限らず、例えば、N M O S トランジスタを N P N トランジスタ、P M O S トランジスタを P N P トランジスタとしてもよい。なお、製造コストの観点からは、N M O S トランジスタ及び P M O S トランジスタを用いることが好ましい。

10

【0116】

また、第 3 の実施の形態及び第 4 の実施の形態は、組電池 8 の電池セルの電池電圧が低くても外付けセルバランス用 F E T のゲートソース間電圧 V_{gs} を閾値 V_{th} 以上の十分に高い電圧とするために、所定の電圧 (電源電圧 V D D、G N D) を印加させているため、保護回路の電圧監視回路で各電池セルの電池電圧を検出した結果、所定の電圧以下であると判断した場合にのみ、上述のように所定の電圧を印加するようにしてもよいし、電池セルの電圧の大小にかかわらず、所定の電圧を印加するように構成してもよい。

【0117】

20

また、第 1 の実施の形態～第 4 の実施の形態で説明した、電池監視システム、セルバランス回路、保護回路の構成や動作、ダイオード D、抵抗素子 R 等は一例であり、本発明の主旨を逸脱しない範囲内において状況に応じて変更されることは言うまでもない。

【符号の説明】

【0118】

8 組電池

10、30、40、60 電池監視システム

12、32、42、62 外付けセルバランス用 F E T

14、44、64 セルバランス回路

20、50、70 保護回路

30

22 内蔵セルバランス用 F E T

24、54、74 電圧監視回路

26、56、76 バランス制御回路

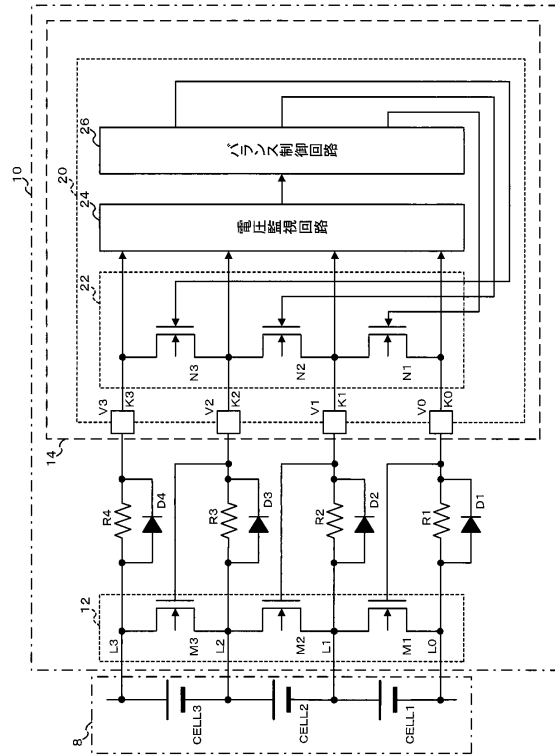
D 1、D 2、D 3、D 4 ダイオード

R 1、R 2、R 3、R 4 抵抗素子

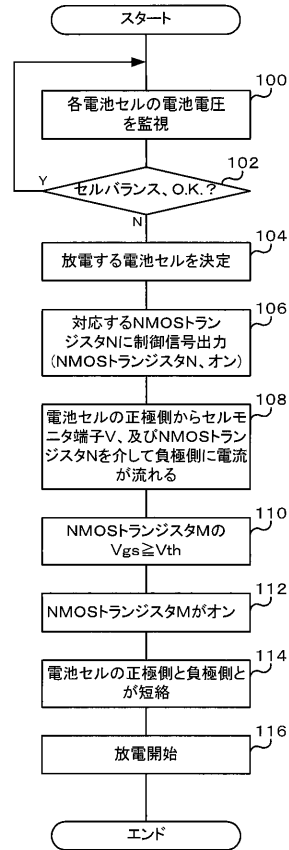
M 1、M 2、M 3、M N 2、M N 3 N M O S トランジスタ

P 1、P 2、P 3、M P 1、M P 2 P M O S トランジスタ

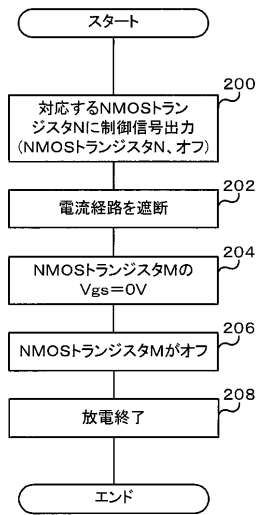
【図 1】



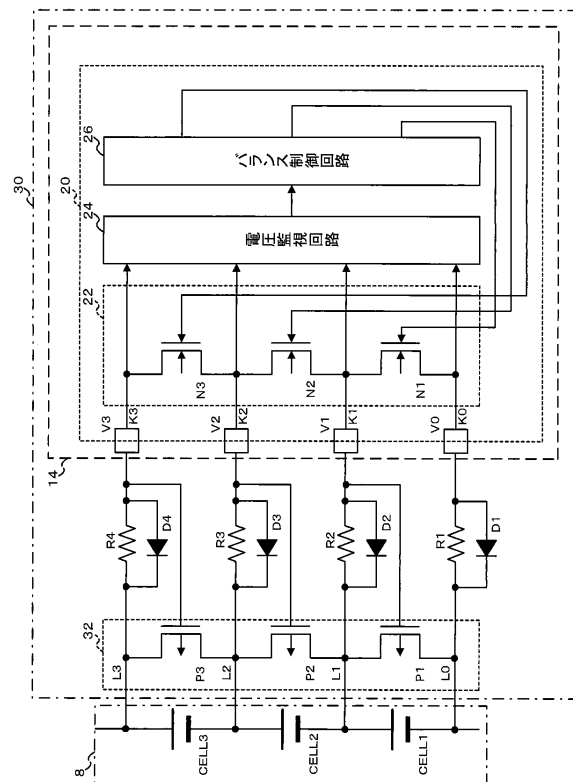
【図 2】



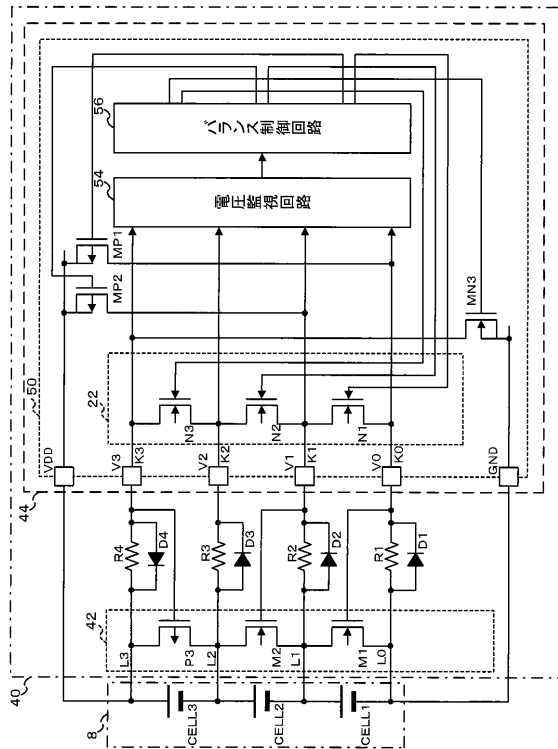
【図 3】



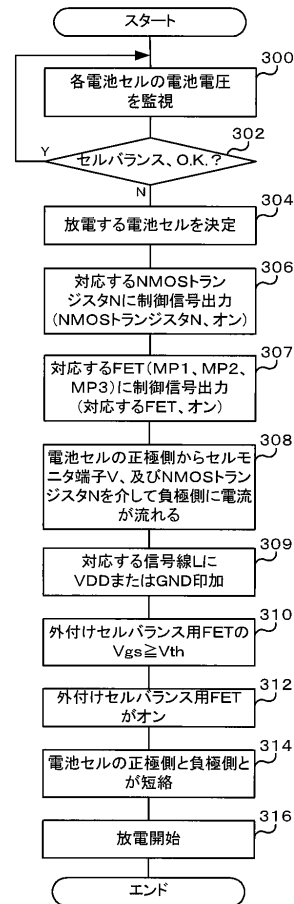
【図 4】



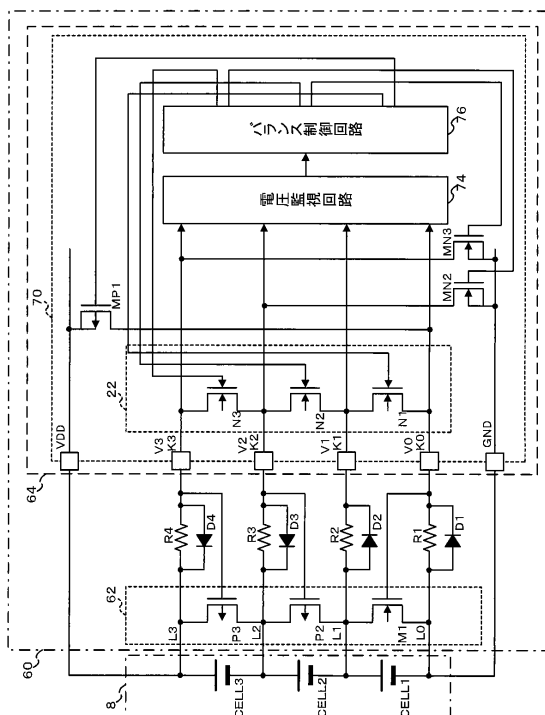
【図 5】



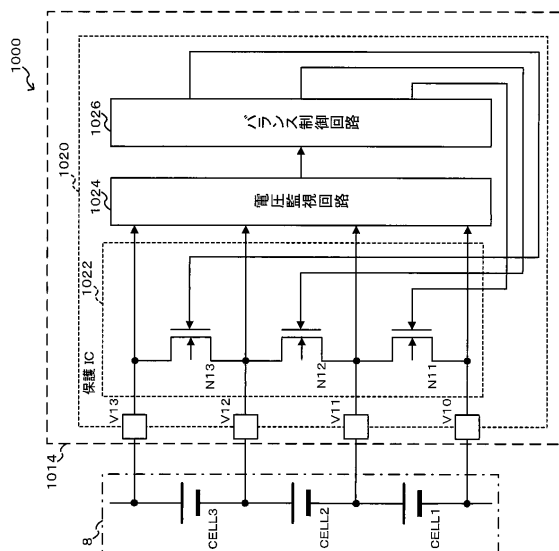
【図 6】



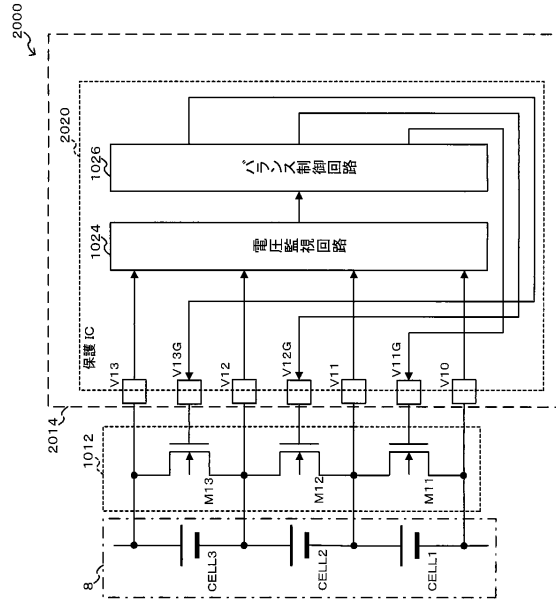
【図 7】



【図 8】



【図 9】



フロントページの続き

- (56)参考文献 特開2003-009411 (JP, A)
特開2010-127722 (JP, A)
特開2010-088179 (JP, A)
特開2009-201345 (JP, A)
特開2010-178496 (JP, A)
特開2010-206916 (JP, A)
特開平11-346443 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H02J7/00-7/12
H02J7/34-7/36