



(12) 发明专利

(10) 授权公告号 CN 101927602 B

(45) 授权公告日 2014. 05. 07

(21) 申请号 201010210071. 6

CN 1382585 A, 2002. 12. 04,

(22) 申请日 2010. 06. 22

审查员 陈华

(30) 优先权数据

2009-148010 2009. 06. 22 JP

(73) 专利权人 佳能株式会社

地址 日本东京都大田区下丸子 3-30-2

(72) 发明人 小笠原靖史 直井裕一 高木真二

(74) 专利代理机构 北京怡丰知识产权代理有限公司 11293

代理人 迟军

(51) Int. Cl.

B41J 2/05 (2006. 01)

(56) 对比文件

JP 2003145892 A, 2003. 05. 21,

JP 8156245 A, 1996. 06. 18,

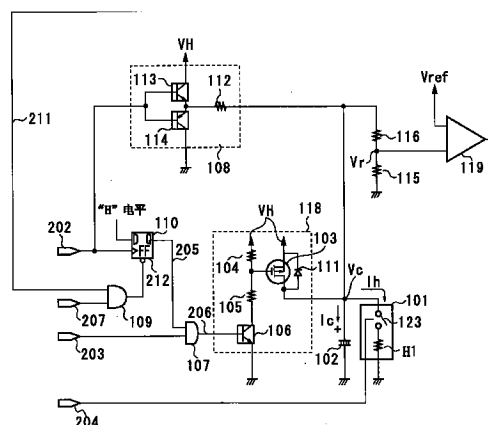
权利要求书1页 说明书5页 附图5页

(54) 发明名称

包含电力供给电路的装置

(57) 摘要

本发明提供一种包含电力供给电路的装置。该装置具有每单位时间消耗预定量的电力的负载,该装置包括:电源电路,其被配置为生成用于驱动所述负载的电压;电容器,其连接到用于从所述电源电路向所述负载供给电力的供给线路,所述电容器被配置为稳定所述负载的电位;第一供给电路,其能够向所述电容器供给小于所述预定量的电力,并且能够将所述电容器的电荷放电;第二供给电路,其能够向所述电容器供给大于所述预定量的电力;开关电路,其被配置为操作所述第一供给电路和所述第二供给电路中的各个;以及保持电路,其被配置为基于所述第一供给电路的操作来保持信息。



1. 一种包含负载的装置,该装置包括:

电源电路,其被配置为生成用于驱动所述负载的电压;

电容器,其连接到用于从所述电源电路向所述负载供给电力的供给线路,所述电容器被配置为稳定所述负载的电位;

第一供给电路,其能够向所述电容器供给小于所述负载在操作中消耗的最大电能的电能,并且能够将所述电容器的电荷放电;

第二供给电路,其能够向所述电容器供给大于所述最大电能的电能;

控制电路,其被配置为控制所述第一供给电路和所述第二供给电路中的各个;

确定电路,其被配置为确定所述电容器的电位低于预定电位;

保持电路,其被配置为基于所述第一供给电路的控制来保持信息;

复位信号生成电路,其被配置为当所述确定电路确定所述电容器的电位低于所述预定电位时,生成对所述保持电路进行初始化的信号;以及

门电路,其被配置为接收从所述保持电路输出的信号和从所述控制电路输出的充电控制信号,并输出用于控制所述第二供给电路的信号。

2. 根据权利要求1所述的装置,其中,当所述电容器的所述电位低于所述预定电位时,将所述保持电路保持的所述信息初始化。

3. 根据权利要求1所述的装置,其中,所述负载是记录头,所述装置是记录装置。

包含电力供给电路的装置

技术领域

[0001] 本发明涉及一种包含电力供给电路的装置。

背景技术

[0002] 记录装置通过使用布置到记录头上的电热转换设备,将电力转换为热,并利用热将墨排出到片材表面上。如在日本特开 2003-145892 号中所讨论的,设置电容器(例如电解电容器),以向电热转换设备供给具有稳定电压值的电力。向记录头供给电力的电力供给电路包括半导体开关,例如场效应晶体管(FET),以按需要执行半导体开关的开关操作。电力供给电路还包括放电电路,该放电电路被配置为在记录装置不执行记录操作时,将储存在电容器中的电荷对地(大地)放电。

[0003] 然而,如果在启动记录装置时或在开始记录操作之前从电源供给电力,则可能产生具有大电流值的浪涌电流(inrush current)。这是因为,储存在电容器中的电荷的量少,因而电容器与电源之间的电位差大。因此,当设置抑制电流值的电路时,电路规模增大,从而成本提高。

发明内容

[0004] 本发明涉及诸如记录装置等的装置。

[0005] 根据本发明的一个方面,提供一种具有每单位时间消耗预定量的电力的负载的装置,该装置包括:电源电路,其被配置为生成用于驱动所述负载的电压;电容器,其连接到用于从所述电源电路向所述负载供给电力的供给线路,所述电容器被配置为稳定所述负载的电位;第一供给电路,其能够向所述电容器供给小于所述预定量的电力,并且能够将所述电容器的电荷放电;第二供给电路,其能够向所述电容器供给大于所述预定量的电力;开关电路,其被配置为操作所述第一供给电路和所述第二供给电路中的各个;以及保持电路,其被配置为基于所述第一供给电路的操作来保持信息。

[0006] 通过以下参照附图对示例性实施例的详细描述,本发明的其他特征及方面将变得清楚。

附图说明

[0007] 被并入说明书并构成说明书的一部分的附图,例示了本发明的示例性实施例、特征及方面,并同文字描述一起,用来说明本发明的原理。

[0008] 图 1 例示了根据本发明的示例性实施例的电力供给电路的结构。

[0009] 图 2 是例示根据本示例性实施例的定时的时序图。

[0010] 图 3 是例示根据本示例性实施例的记录装置的框图。

[0011] 图 4 是根据本示例性实施例的控制流程。

[0012] 图 5 是例示根据本示例性实施例的记录装置的立体图。

具体实施方式

[0013] 下面,将参照附图来详细描述本发明的各种示例性实施例、特征及方面。

[0014] 图 1 例示了向负载供给电力的电力供给电路(电力供给设备)。负载 101 例如是记录头。记录头 101 根据信号 204 接通开关 123,并驱动记录元件(加热器 H1)排出墨。参照图 1,为了简化描述,记录头 101 包括一个记录元件。

[0015] 电容器 102 被布置用来稳定记录头 101 的电压。向第一供给电路 108 及第二供给电路 118 输入由电源电路 117 输出的电压 V_H ,第一供给电路 108 及第二供给电路 118 向记录头 101 供给电力。第一供给电路 108 及第二供给电路 118 并联连接到电力供给线路,该电力供给线路从电源电路 117 向记录头 101 供给电力。

[0016] 第一供给电路 108 能够将储存在电容器 102 中的电荷放电。第一供给电路 108 包括具有晶体管 113 及 114 的推挽电路(push-pull circuit)。电阻器 112 是限制从电源电路 117 供给的电流的电阻元件。第一供给电路 108 是充电/放电电路,其在信号 202 处于高电平时执行充电操作,并在信号 202 处于低电平时执行放电操作。晶体管 113 及 114 是内置电阻型(internal-resistor type)晶体管。

[0017] 第二供给电路 118 是充电电路,其包括场效应晶体管(FET)103、二极管 111、电阻器 104 及 105 以及晶体管 106。二极管 111 被布置用来在电源电路 117 瞬时中断时,使储存在电容器 102 中的电荷回流。晶体管 106 是偏置电阻晶体管(数字晶体管)。

[0018] 作为保持电路的锁存电路 110 保持信号 202 的逻辑电平。当信号 202 的逻辑电平为高时,锁存电路 110 输出处于高电平的信号 205。另一方面,当信号 202 的逻辑电平为低时,锁存电路 110 输出处于低电平的信号 205。

[0019] 信号 212 被输入到锁存电路 110 的复位端。锁存电路 110 接收信号 212 的输入,然后对要保存的信息进行初始化。当对锁存电路 110 进行初始化时,将信号 205 设置为低电平。

[0020] 当输入信号 211 或信号 207 时,逻辑电路 109 将信号 212 设置为低电平。当电压 V_r 的值低于预定值 V_{ref} ,或者输入信号 207 时,逻辑电路 109 输出处于低电平的信号 212。电阻器 115 及 116 对电容器 102 的电压 V_c 进行分压,生成电压 V_r 。比较器电路 119 将电压 V_r 与基准电压 V_{ref} 进行比较,在电压 V_r 低于基准电压 V_{ref} 时,输出信号 211。门电路 107 将作为从锁存电路 110 输出的信号 205 与信号 203 的逻辑积的结果的信号 206,输出到第二供给电路 118。

[0021] 图 3 例示了向记录装置中的记录头 101 供给电力的控制。控制电路 120 控制记录头 101、第一供给电路 108 及第二供给电路 118 的操作。控制电路 120 例如包括中央处理单元(CPU)或专用集成电路(ASIC)。控制电路 120 还包括存储由 CPU 执行的程序的只读存储器(ROM),以及存储由 CPU 使用的数据的随机存取存储器(RAM)。

[0022] 电源电路 117 是交流直流(AC/DC)转换电路,其将从商用电源输入的 AC 电压转换为 DC 电压。电源电路 117 生成电压 V_H (例如 20V)及逻辑电压(例如 5V),向第一供给电路 108 及第二供给电路 118 供给电压 V_H ,还向控制电路 120 供给逻辑电压。

[0023] 向电源电路 117 输入来自控制电路 120 的信号 201,电源电路 117 输出电压 V_H 。锁存电路 110 锁存从控制电路 120 输出的信号 202。此外,锁存电路 110 随输出自控制电路 120 的信号 207 进入复位状态。

[0024] 向门电路 107 输入从锁存电路 110 输出的信号以及从控制电路 120 输出的充电控制信号 203, 门电路 107 控制到第二供给电路 118 的信号 206。第二供给电路 118 基于信号 206 向记录头 101 供给电力。

[0025] 复位信号生成电路 121 生成对锁存电路 110 进行初始化的信号 212。当确定电路 122 确定电容器 102 的电位低于阈值, 或者确定电路 122 从控制电路 120 接收到进行初始化的指令时, 复位信号生成电路 121 输出信号 212。确定电路 122 对应于图 1 中所示的电阻器 115 及 116 以及比较器电路 119。

[0026] 接下来, 描述第一供给电路 108 及第二供给电路 118 两个电路每单位时间能够供给的电能与记录头 101 每单位时间的电力消耗之间的关系。第一供给电路 108 能够供给第一电能, 第二供给电路 118 能够供给第二电能。于是, 给出“第一电能” < “第二电能”的关系。也就是说, 第二电能大于第一电能。当第三电能是记录头 101 在记录操作中消耗的最大电能 (驱动记录元件所需的电力) 时, 给出“第一电能” < “第三电能” < “第二电能”的关系。也就是说, 第三电能大于第一电能且小于第二电能。

[0027] 图 2 是例示利用图 1 及图 3 中所示的结构电源供给中的电压及电流的状态的时序图。时间从定时 t_{200} 流逝到 t_{221} 。

[0028] 当信号 201 达到高电平时, 电源电路 117 的输出电压逐渐上升, 并在定时 t_{202} 达到预定电压 V_1 。在定时 t_{201} 到 t_{202} 的时间内, 不对电容器 102 充电。

[0029] 当充电 / 放电控制信号 202 从定时 t_{202} 起达到高电平时, 第一供给电路 108 执行电容器 102 的充电处理。电容器 102 的电压 V_c 逐渐上升, 并在定时 t_{203} 达到电压 V_2 。电压 V_2 具有比电压 V_1 的电位略低的电位。当在定时 t_{202} 检测到充电 / 放电控制信号 202 的上升之后, 锁存电路 110 将输出 Q (信号 205) 的电平设置为高电平。

[0030] 控制电路 120 在定时 t_{204} 输出充电控制信号 203。向门电路 107 输入处于高电平的充电控制信号 203 以及处于高电平的信号 205, 从而输出处于高电平的信号 206。向第二供给电路 118 输入信号 206, 第二供给电路 118 执行电容器 102 的充电处理。因此, 电容器 102 的电压 V_c 在定时 t_{204} 之后达到电压 V_1 。

[0031] 在定时 t_{205} , 控制电路 120 输出脉冲形状 (矩形波) 的头驱动控制信号 204, 以从记录头 101 排出墨。伴随该操作, 记录头 101 开始驱动。记录头 101 的驱动操作消耗电力, 第二供给电路 118 向记录头 101 供给电力。在记录头 101 的驱动操作结束之后的定时 t_{207} , 控制电路 120 将头驱动控制信号 204 设置为低电平。如上所述, 在记录头 101 的记录操作时段之前及之后, 通过控制电路 120 的控制, 从第二供给电路 118 向记录头 101 供给电力。在定时 t_{216} 至 t_{219} , 以类似的方式执行控制。

[0032] 接下来, 描述在定时 t_{208} 从电源电路 117 输出的电压由于瞬时中断而临时降低的情况。储存在电容器 102 中的电荷经由二极管 111 流到电源侧。结果, 电容器 102 的电压 V_c 在定时 t_{208} 之后急剧下降。

[0033] 当通过对电压 V_c 进行分压而获得的电压 V_r 低于阈值即电压 V_{ref} 时, 确定电路 122 输出信号 211。向逻辑电路 109 输入信号 211, 从而将信号 212 输出到锁存电路 110。锁存电路 110 接收信号 212, 并解除锁存操作。因此, 在定时 t_{208d} , 锁存电路 110 将输出 Q (信号 205) 的电平设置为低电平。

[0034] 因此, 即使控制电路 120 在定时 t_{209} 输出充电控制信号 203, 门电路 107 也不输

出信号 206。结果,第二供给电路 118 不向电容器 102 供给电力。因此,能够防止到电容器 102 的大电流涌入(浪涌电流)。

[0035] 在定时 t_{214} ,如果控制电路 120 输出充电/放电控制信号 202,则锁存电路 110 检测充电/放电控制信号 202 的上升,并将输出 Q(信号 205) 设置在高电平。因此,例如,当控制电路 120 在开始驱动记录头 101 之前输出充电/放电控制信号 202 时,如果发生瞬时中断,则能够预先对电容器 102 进行充电。

[0036] 图 4 例示了由控制电路 120 执行的控制流程。在步骤 S401 中,控制电路 120 输出处于高电平的充电/放电控制信号 202(与图 2 中所示的定时 t_{202} 相对应)。在记录装置开始打印操作之前的准备时段内,执行该定时的操作。在步骤 S402 中,控制电路 120 输出处于高电平的充电控制信号 203(与图 2 中所示的定时 t_{204} 相对应)。在该定时,移除记录头 101 的顶盖(capping)。

[0037] 在 S403 中,控制电路 120 输出处于高电平的头驱动控制信号 204(与图 2 中所示的定时 t_{205} 至 t_{206} 相对应)。该定时处于记录头 101 执行扫描并排出墨的时段内。该时段例如与一个页面的记录时段相对应。在串联式记录装置的情况下,头驱动控制信号 204 的记录时段包括扫描记录时段及休止(blank)时段。例如,在扫描记录时段内,多个记录元件为了以预定频率记录 100 个点(100 列),向记录元件输出具有 100 个脉冲的矩形信号。在扫描记录时段内提供的休止时段内,头驱动控制信号 204 处于低电平。对于以上描述,图 2 中所示的从定时 t_{205} 至 t_{206} 表示处于低电平的时段,然而,为了简化描述,省略了处于低电平的时段。

[0038] 在步骤 S404 中,控制电路 120 输出处于低电平的充电控制信号 203(与图 2 中所示的定时 t_{207} 相对应)。在该定时,记录头 101 返回到待机位置。

[0039] 在步骤 S405 中,控制电路 120 输出处于低电平的充电/放电控制信号 202(与图 2 中所示的定时 t_{213} 相对应)。在该定时,例如,记录头 101 被盖上顶盖。此外,当转变到不使用记录头 101 的状态时,控制电路 120 输出处于低电平的充电/放电控制信号 202。

[0040] 接下来,描述适用于上述示例性实施例的喷墨记录装置。图 5 是例示喷墨记录装置 1 的立体图。在喷墨记录装置 1(以下称为“记录装置”)中,根据喷墨系统来排出墨和执行记录的记录头 3 安装在托架 2 上。记录头 3 对应于图 1 及图 3 中所示的记录头 101。传输机构 4 将托架马达 M1 产生的驱动力传输到托架 2,使得托架 2 在箭头 A 指示的方向上往复移动。在进行记录时,片材进给机构 5 进给记录介质(例如记录纸)P,并将记录介质 P 输送到记录位置。在记录位置处,记录头 3 执行扫描,并将墨排出到记录介质 P 以执行记录。输送辊 7 输送记录介质 P,输送辊 7 由输送马达 M2 进行驱动。在记录头 3 执行的扫描操作之间的时段内,输送辊 7 输送记录介质 P。上述控制电路 120 执行对托架马达 M1、输送马达 M2、记录数据以及记录数据向记录头 3 的传送操作的控制。

[0041] 记录装置 1 中的托架 2 不仅能够安装记录头 3,还能够安装储存要向其上的记录头 3 供给的墨的墨盒 6。墨盒 6 可拆卸地安装到托架 2 上。

[0042] 托架 2 与记录头 3 之间的接合面可以适当地相互接触,以实现并维持预定电连接。记录头 3 根据头驱动控制信号 204 对记录元件(电热转换设备)施加能量,从而从多个排出口(例如 128 个口)排出墨并执行记录。因此,记录头 3 包括与各排出口相对应的记录元件(图 1 中的 H1)。

[0043] 在本示例性实施例中,描述了负载是记录头、装置是记录装置的示例。然而,本发明不局限于上述结构。例如,由电力供给电路进行供给的负载可以是马达、加热器或者具有CPU的集成电路。此外,装置可以是复印机、计算机装置或显示装置等。

[0044] 此外,描述了使用偏置电阻晶体管(数字晶体管)的电力供给电路。然而,电力供给电路可以使用其他类型的晶体管。

[0045] 虽然参照示例性实施例对本发明进行了描述,但是应当理解,本发明不局限于所公开的示例性实施例。应当对所附权利要求的范围给予最宽的解释,以使其涵盖所有变形、等同结构及功能。

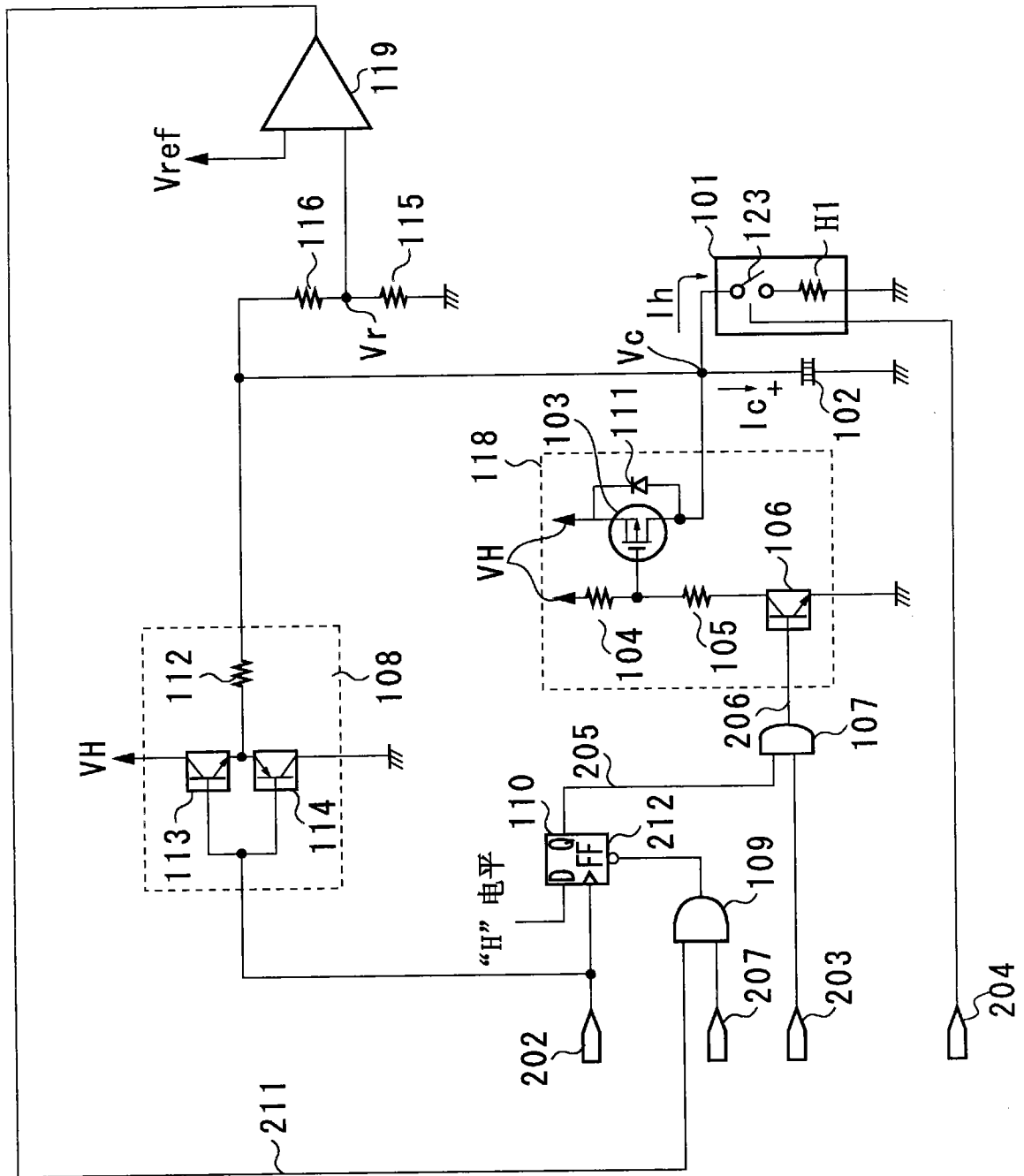


图 1

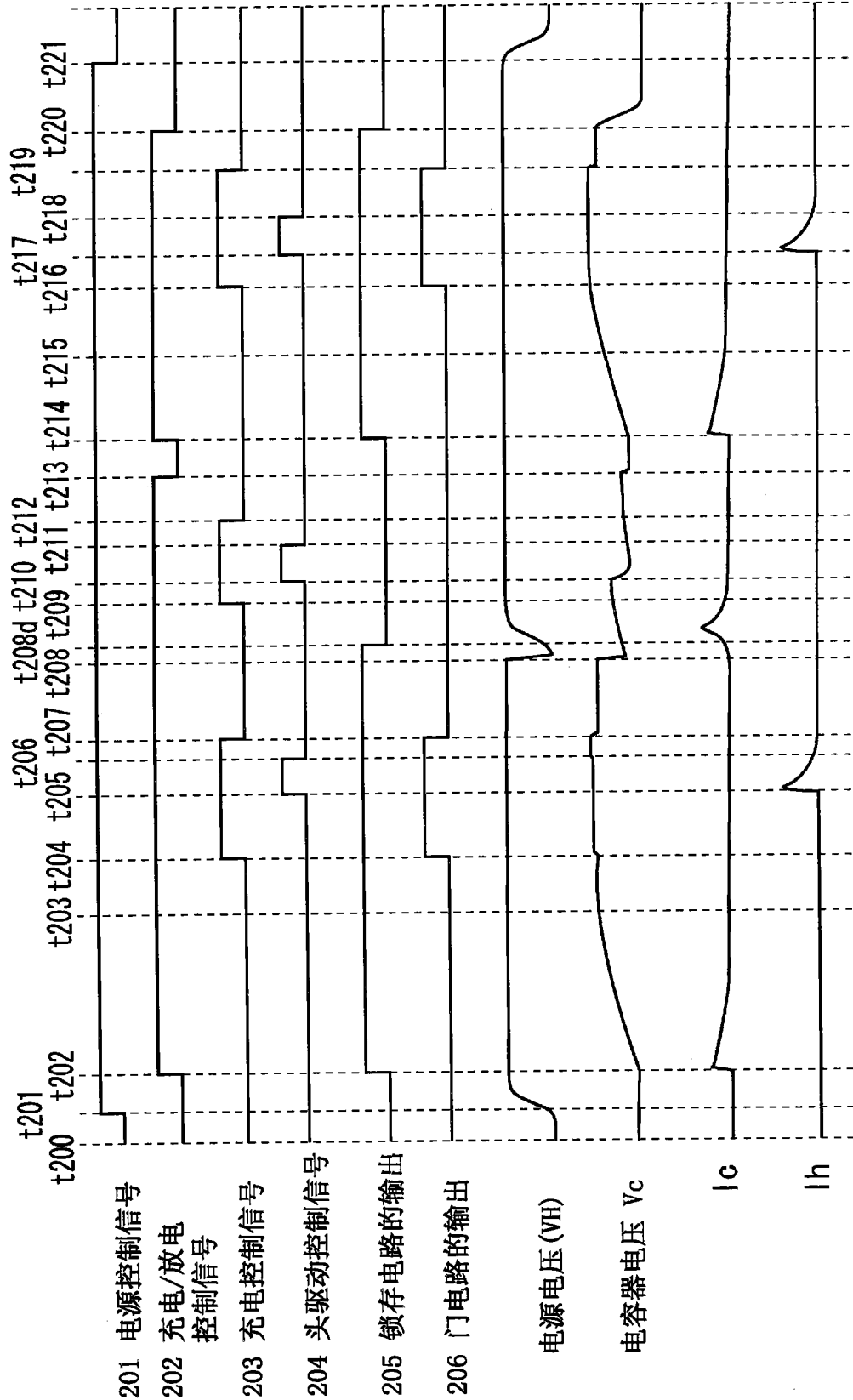


图 2

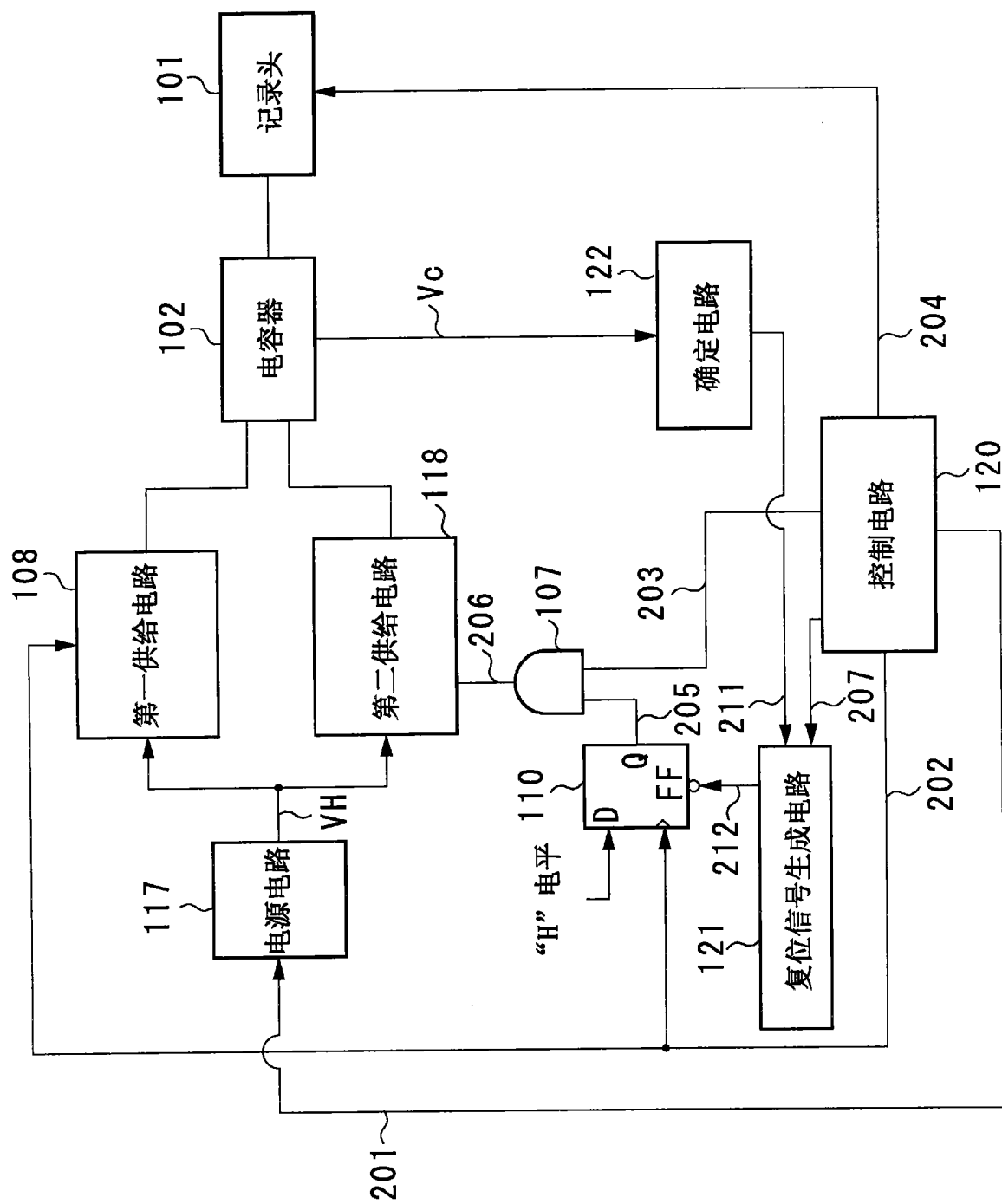


图 3

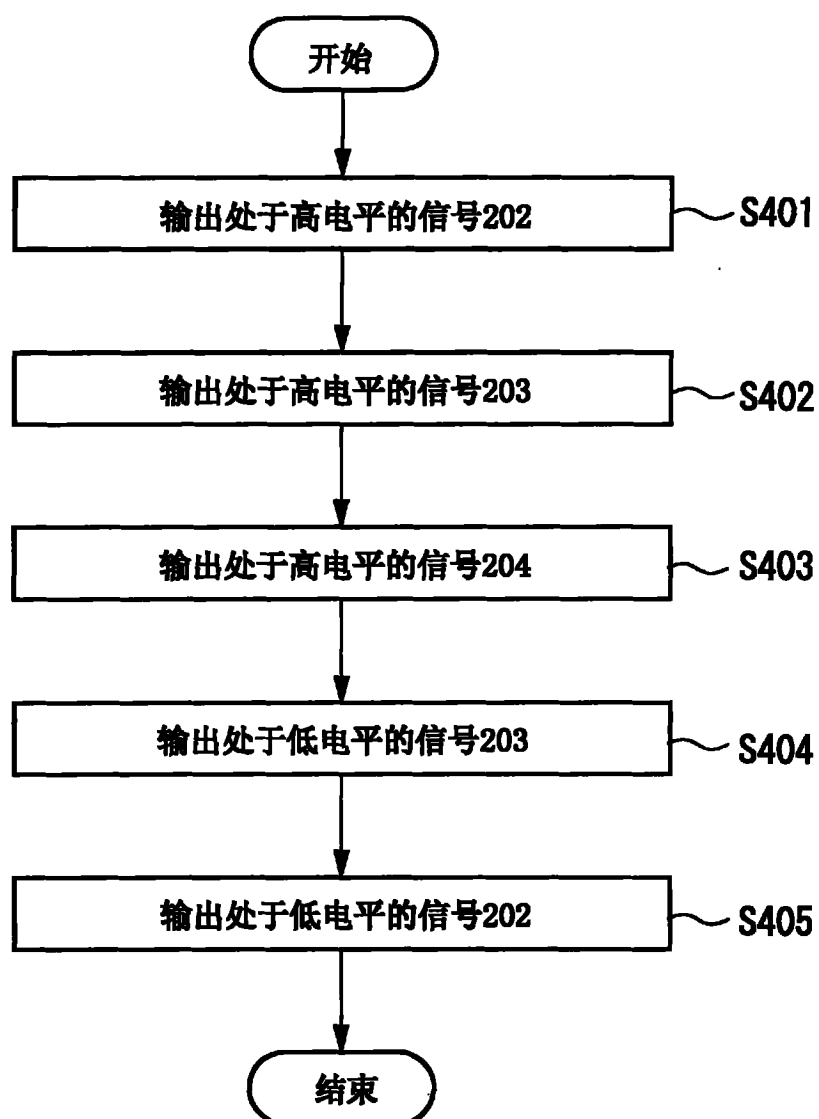


图 4

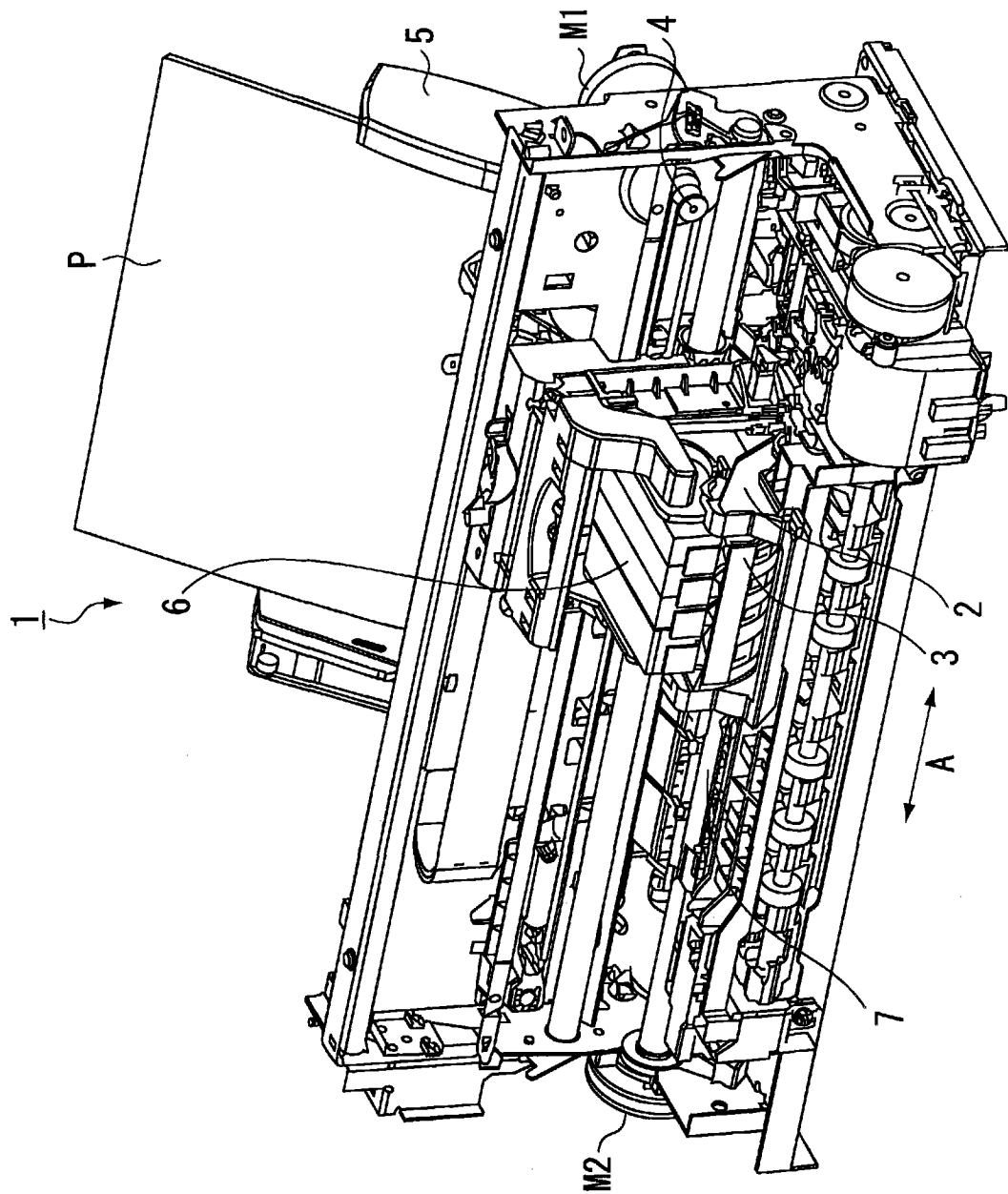


图 5