



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I525600 B

(45)公告日：中華民國 105 (2016) 年 03 月 11 日

(21)申請案號：100107317

(22)申請日：中華民國 100 (2011) 年 03 月 04 日

(51)Int. Cl. : G09G3/36 (2006.01)

G09G3/20 (2006.01)

(30)優先權：2010/03/08 日本

2010-050776

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：黑川義元 KUROKAWA, YOSHIYUKI (JP)；池田隆之 IKEDA, TAKAYUKI (JP)；
上妻宗廣 KOZUMA, MUNEHIRO (JP)；青木健 AOKI, TAKESHI (JP)

(74)代理人：林志剛

(56)參考文獻：

CN 101366120A

US 2004/0217928A1

US 2007/0024726A1

US 2008/0197269A1

US 2008/0308804A1

US 2009/0101948A1

審查人員：唐之凱

申請專利範圍項數：12 項 圖式數：10 共 54 頁

(54)名稱

半導體裝置及其驅動方法

SEMICONDUCTOR DEVICE AND DRIVING METHOD THEREOF

(57)摘要

一種包括光電二極體、第一電晶體、第二電晶體、以及第三電晶體的半導體裝置。第二電晶體和第三電晶體具有保持累積在第一電晶體的閘極中的電荷的功能。在第二電晶體和第三電晶體處於非導通狀態的期間，將施加到第二電晶體的閘極的電壓的電壓位準設定為比第二電晶體的源極的電壓位準和第二電晶體的汲極的電壓位準低，將施加到第三電晶體的閘極的電壓的電壓位準設定為比第三電晶體的源極的電壓位準和第三電晶體的汲極的電壓位準低。

A semiconductor device includes a photodiode, a first transistor, a second transistor, and a third transistor. The second transistor and the third transistor have a function of retaining a charge accumulated in a gate of the first transistor. In a period during which the second transistor and the third transistor are off, a voltage level of a voltage applied to a gate of the second transistor is set to be lower than a voltage level of a source of the second transistor and a voltage level of a drain of the second transistor, and a voltage level of a voltage applied to a gate of the third transistor is set to be lower than a voltage level of a source of the third transistor and a voltage level of a drain of the third transistor.

指定代表圖：

219 · · · 節點

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100107317

※申請日：100 年 03 月 04 日

※IPC 分類：G09G 3/36 (2006.01)
G09G 3/20 (2006.01)

一、發明名稱：(中文／英文)

半導體裝置及其驅動方法

Semiconductor device and driving method thereof

二、中文發明摘要：

一種包括光電二極體、第一電晶體、第二電晶體、以及第三電晶體的半導體裝置。第二電晶體和第三電晶體具有保持累積在第一電晶體的閘極中的電荷的功能。在第二電晶體和第三電晶體處於非導通狀態的期間，將施加到第二電晶體的閘極的電壓的電壓位準設定為比第二電晶體的源極的電壓位準和第二電晶體的汲極的電壓位準低，將施加到第三電晶體的閘極的電壓的電壓位準設定為比第三電晶體的源極的電壓位準和第三電晶體的汲極的電壓位準低。

三、英文發明摘要：

A semiconductor device includes a photodiode, a first transistor, a second transistor, and a third transistor. The second transistor and the third transistor have a function of retaining a charge accumulated in a gate of the first transistor. In a period during which the second transistor and the third transistor are off, a voltage level of a voltage applied to a gate of the second transistor is set to be lower than a voltage level of a source of the second transistor and a voltage level of a drain of the second transistor, and a voltage level of a voltage applied to a gate of the third transistor is set to be lower than a voltage level of a source of the third transistor and a voltage level of a drain of the third transistor.

四、指定代表圖：

(一) 本案指定代表圖為：第(2)圖。

(二) 本代表圖之元件符號簡單說明：

104：像素

105：顯示元件

106：光電感測器

200：預充電電路

201：電晶體

202：儲存電容器

203：液晶元件

204：光電二極體

205：電晶體

206：電晶體

207：電晶體

208：電晶體

209：閘極信號線

210：視頻資料信號線

211：佈線

212：光電感測器基準信號線

213：閘極信號線

214：重設信號線

215：閘極信號線

216：光電感測器輸出信號線

217：電晶體

218：預充電信號線

219：節點

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明的技術領域係關於一種光電感測器及其驅動方法、一種具有光電感測器的顯示裝置及其驅動方法、以及一種具有光電感測器的半導體裝置及其驅動方法。

【先前技術】

近年來，安裝有檢測光的感測器（也稱為“光電感測器”）的顯示裝置受到注目。藉由將光電感測器設置在顯示裝置中，顯示幕還用作為輸入區域。作為其一例，可以舉出具有影像接收功能的顯示裝置（例如，參照專利檔案1）。

另外，作為具有光電感測器的半導體裝置，可以舉出CCD方式的影像感測器或CMOS方式的影像感測器等。這些影像感測器例如使用於數位相機或手機等電子設備。

在安裝有光電感測器的顯示裝置中，首先自顯示裝置發射出光。入射到待檢測物件所存在的區域的光被待檢測物件所遮擋，並且一部分的光被反射。藉由設置在顯示裝置內的像素中的光電感測器檢測被待檢測物件所反射的光，可以識別在該區域存在有待檢測物件。

另外，在安裝有光電感測器的半導體裝置中，使用光電感測器直接檢測或使用光學透鏡等聚光之後檢測自待檢測物件所發射出的光或被待檢測物件所反射的外部光的光。

[專利文獻1] 日本專利申請公告第2001-292276號公報

在安裝有光電感測器的半導體裝置中，爲了採集設置在各像素中的光電感測器藉由檢測光而產生的電信號，在各像素中設置使用電晶體的電路。

然而，設置在各像素中的電晶體因閾值電壓等的電特性之變動，難以將入射光準確地轉換成爲電信號。

【發明內容】

本發明的一個實施例的目的之一在於提供一種可以在光電感測器中將入射光準確地轉換成爲電信號的半導體裝置。

本發明的一個實施例是一種半導體裝置，包括：光電二極體、第一電晶體、第二電晶體、第三電晶體和第四電晶體，其中，光電二極體具有藉由第二電晶體將對應於入射光的電荷供應到第一電晶體的閘極的功能，第一電晶體具有儲存供應到閘極的電荷的功能以及將所儲存的電荷轉換成爲輸出信號的功能，第二電晶體具有保持儲存在第一電晶體的閘極中的電荷的功能，第三電晶體具有使儲存在第一電晶體的閘極中的電荷釋放的功能以及保持儲存在第一電晶體的閘極中的電荷的功能，第四電晶體具有控制輸出信號的讀出的功能，並且，在第二電晶體和第三電晶體處於非導通狀態的期間，施加到第二電晶體的閘極的電壓的電壓平比第二電晶體的源極的電壓位準和第二電晶體的汲極的電壓位準低，且施加到第三電晶體的閘極的電壓的

電壓位準比第三電晶體的源極的電壓位準和第三電晶體的汲極的電壓位準低。

本發明的一個實施例是一種半導體裝置，包括：光電二極體、第一電晶體、第二電晶體、第三電晶體和第四電晶體，其中，光電二極體具有藉由第二電晶體而將對應於入射光的電荷供應到第一電晶體的閘極的功能，第一電晶體具有儲存供應到閘極的電荷的功能以及將所儲存的電荷轉換成爲輸出信號的功能，第二電晶體具有保持儲存在第一電晶體的閘極中的電荷的功能，第三電晶體具有使儲存在第一電晶體的閘極中的電荷釋放的功能，第四電晶體具有控制輸出信號的讀出的功能，並且，在第二電晶體和第三電晶體處於非導通狀態的期間，施加到第二電晶體的閘極的電壓的電壓位準比與光電二極體電連接的佈線的電壓位準低，且施加到第三電晶體的閘極的電壓的電壓位準比光電感測器基準信號線的電壓位準低。

本發明的一個實施例是一種半導體裝置，包括：光電二極體、第一電晶體、第二電晶體、第三電晶體和第四電晶體，其中，光電二極體具有藉由第二電晶體而將對應於入射光的電荷供應到第一電晶體的閘極的功能，第一電晶體具有儲存供應到閘極的電荷的功能以及將所儲存的電荷轉換成爲輸出信號的功能，第二電晶體具有保持儲存在第一電晶體的閘極中的電荷的功能，第三電晶體具有使儲存在第一電晶體的閘極中的電荷釋放的功能以及保持儲存在第一電晶體的閘極中的電荷的功能，第四電晶體具有控制

輸出信號的讀出的功能，並且，與第一電晶體的閘極電連接的第二電晶體以及第三電晶體的半導體層包括氧化物半導體，在第二電晶體和第三電晶體處於非導通狀態的期間，施加到第二電晶體的閘極的電壓的電壓位準比第二電晶體的源極和汲極中的低電壓側的電壓位準低，且施加到第三電晶體的閘極的電壓的電壓位準比第三電晶體的源極和汲極中的低電壓側的電壓位準低。

本發明的一個實施例是一種半導體裝置，包括：光電二極體、第一電晶體、第二電晶體、第三電晶體和第四電晶體，其中，光電二極體具有藉由第二電晶體將對應於入射光的電荷供應到第一電晶體的閘極的功能，第一電晶體具有儲存供應到閘極的電荷的功能以及將所儲存的電荷轉換成爲輸出信號的功能，第二電晶體具有保持儲存在第一電晶體的閘極中的電荷的功能，第三電晶體具有使儲存在第一電晶體的閘極中的電荷釋放的功能，第四電晶體具有控制輸出信號的讀出的功能，並且，與第一電晶體的閘極電連接的第二電晶體以及第三電晶體的半導體層包括氧化物半導體，在第二電晶體和第三電晶體處於非導通狀態的期間，施加到第二電晶體的閘極的電壓的電壓位準比與光電二極體電連接的佈線的電壓位準低，且施加到第三電晶體的閘極的電壓的電壓位準比光電感測器基準信號線的電壓位準低。

另外，半導體裝置是指具有半導體特性的元件和包括該具有半導體特性之元件的所有物件。例如，有時將具有

電晶體的顯示裝置也簡單地稱為半導體裝置。

可以提供能夠在光電感測器中將入射光準確地轉換成為電信號的半導體裝置。

另外，由於同時進行多個光電感測器的累積操作，所以可以在短時間內進行累積操作，並且即使是快速移動的待檢測物件也可以取得模糊少的影像。

另外，控制累積操作的電晶體由於使用氧化物半導體來予以形成，所以截止電流極小。因此，即使因為光電感測器的數量增加而使選擇操作所需的時間變長，也可以將入射光準確地轉換成為電信號。從而，可以形成高解析度的影像。

【實施方式】

下面，將參照附圖而詳細說明實施例。但是，以下實施例可以藉由多種不同的方式來予以實施，所屬技術領域的普通技術人員可以很容易地理解一個事實就是其模式和詳細內容在不脫離本發明的宗旨及其範圍下可以被變換成為各種形式。因此，本發明不應該被解釋為僅限定在以下實施例所記載的內容中。另外，在用以說明實施例的所有附圖中，使用相同的符號來表示相同部分或具有相同功能的的部分，而省略其重複說明。

實施例 1

在本實施例中，參照圖 1 至 3 來說明作為具有光電感測

器的半導體裝置的顯示裝置的結構和操作。另外，具有光電感測器的顯示裝置可以用作為光學觸控感測器。

參照圖1來說明顯示裝置的結構。顯示面板100具有像素電路101、顯示元件控制電路102和光電感測器控制電路103。

像素電路101具有在列方向和行方向上配置成矩陣狀的多個像素104。各像素104具有顯示元件105和光電感測器106。不需要在每一個像素104中設置光電感測器，而也可以在多個像素104中設置一個光電感測器。另外，還可以在像素104的外部設置光電感測器。

使用圖2說明像素104的電路圖。像素104具有顯示元件105和光電感測器106，其中，顯示元件105具有電晶體201（也稱為像素電晶體）、儲存電容器202和液晶元件203，光電感測器106具有作為光接收元件的光電二極體204、電晶體205（也稱為第一電晶體）、電晶體206（也稱為第二電晶體）、電晶體207（也稱為第三電晶體）和電晶體208（也稱為第四電晶體）。

在顯示元件105中，電晶體201的閘極與閘極信號線209相連接，其源極和汲極中的一者與視頻資料信號線210相連接，並且其源極和汲極中的另一者與儲存電容器202的其中一個電極以及液晶元件203的一者電極相連接。儲存電容器202的另一個電極和液晶元件203的另一個電極的電壓位準保持恆定。液晶元件203是包括一對電極和該一對電極之間的液晶層的元件。

另外，在標明“A和B連接”時，其包括A和B電連接的情況、A和B在功能上連接的情況、以及A和B直接連接的情況。

電晶體201具有控制對儲存電容器202注入電荷或從儲存電容器202釋放電荷的功能。例如，當高位準電壓施加到閘極信號線209時，將視頻信號線210的電壓位準的電壓施加到儲存電容器202和液晶元件203。儲存電容器202具有保持相當於施加到液晶元件203的電壓的電荷的功能。藉由對液晶元件203施加電壓而在偏光方向上變化的現象來形成透射過液晶元件203的光的明暗（灰度），從而實現影像顯示。作為透射過液晶元件203的光，使用自光源（背光）而從顯示裝置的背面照射的光。

電晶體201可以使用非晶半導體、微晶半導體、多晶半導體、氧化物半導體或單晶半導體等。尤其是藉由使用氧化物半導體而形成截止電流極小的電晶體，可以提高顯示品質。

另外，在此說明了顯示元件105具有液晶元件的情況，但是也可以具有發光元件等其他元件。發光元件是其亮度受電流或電壓所控制的元件，明確而言，可以舉出發光二極體、OLED（有機發光二極體）等。另外，本實施例的結構示出在像素中設置有顯示元件105和光電感測器106的光學觸控感測器（也稱為光學觸控面板）的結構，但是也可以使其成為去除了顯示元件的結構。在此情況下，可以採用設置有多個光電感測器的影像感測器的結構。

在光電感測器 106 中，光電二極體 204 的其中一個電極與佈線 211（也稱為地線）連接，其另一個電極與電晶體 206 的源極和汲極中的一者連接。電晶體 205 的源極和汲極中的一者與光電感測器基準信號線 212 連接，其源極和汲極中的另一者與電晶體 208 的源極和汲極中的一者連接。電晶體 206 的閘極與閘極信號線 213 連接，其源極和汲極中的另一者與電晶體 205 的閘極以及電晶體 207 的源極和汲極中的一者連接。電晶體 207 的閘極與光電二極體重設信號線 214 連接，其源極和汲極中的另一者與光電感測器基準信號線 212 連接。電晶體 208 的閘極與閘極信號線 215 連接，其源極和汲極中的另一者與光電感測器輸出信號線 216 連接。

光電二極體 204 可以使用非晶半導體、微晶半導體、多晶半導體、氧化物半導體或單晶半導體等。尤其是，最好使用晶體缺陷少的單晶半導體（例如，單晶矽），以便提高由入射光產生的電信號的比率（量子效率）。另外，作為半導體材料最好使用容易提高結晶性的矽半導體如矽或矽鍺等。

電晶體 205 可以使用非晶半導體、微晶半導體、多晶半導體、氧化物半導體或單晶半導體等。電晶體 205 具有如下功能：將藉由電晶體 206 從光電感測器 204 供給的電荷儲存在與電晶體 205 的閘極連接的節點中，並將被儲存的電荷轉換成為輸出信號。因此，最好使用單晶半導體來形成遷移率高的電晶體。另外，作為半導體材料，最好使用

容易提高結晶性的矽半導體如矽或矽鍺等。

電晶體 206 可以使用非晶半導體、微晶半導體、多晶半導體、氧化物半導體或單晶半導體等。電晶體 206 具有藉由控制電晶體 206 的導通或非導通來保持電晶體 205 的閘極的電荷的功能。因此，最好使用氧化物半導體來形成截止電流極小的電晶體。

電晶體 207 可以使用非晶半導體、微晶半導體、多晶半導體、氧化物半導體或單晶半導體等。電晶體 207 具有藉由控制電晶體 207 的導通或非導通來使電晶體 205 的閘極的電荷釋放的功能、以及保持電晶體 205 的閘極的電荷的功能。因此，最好使用氧化物半導體來形成截止電流極小的電晶體。

電晶體 208 可以使用非晶半導體、微晶半導體、多晶半導體、氧化物半導體或單晶半導體等。電晶體 208 因為具有將電晶體 205 的輸出信號供應到光電感測器輸出信號線 216 的功能，所以最好使用單晶半導體而形成為遷移率高的電晶體。另外，作為半導體材料最好使用容易提高結晶性的矽半導體如矽或矽鍺等。

顯示元件控制電路 102 是用來控制顯示元件 105 的電路，它具有藉由視頻資料信號線等信號線（也稱為“源極信號線”）對顯示元件 105 輸入信號的顯示元件驅動電路 107 和藉由掃描線（也稱為“閘極信號線”）對顯示元件 105 輸入信號的顯示元件驅動電路 108。例如，掃描線側的顯示元件驅動電路 108 具有選擇配置在特定列的像素所具有

之顯示元件的功能。另外，信號線側的顯示元件驅動電路107具有對所選擇到之列的像素所具有的顯示元件提供任意位準的電壓的功能。另外，在自掃描線側的顯示元件驅動電路108對閘極信號線施加高位準的電壓的顯示元件105中，電晶體係處於導通狀態，自信號線側的顯示元件驅動電路107提供供應到視頻資料信號線的電壓位準的電壓。

光電感測器控制電路103是用來控制光電感測器106的電路，它具有信號線側的光電感測器讀出電路109以及掃描線側的光電感測器驅動電路110，所述信號線包括諸如光電感測器輸出信號線或光電感測器基準信號線等。

光電感測器驅動電路110具有對配置在特定列的像素所具有的光電感測器106進行後述的重設操作、累積操作和選擇操作的功能。

另外，光電感測器讀出電路109具有提取被選擇到之列的像素所具有的光電感測器106的輸出信號的功能。另外，光電感測器讀出電路109藉由利用OP放大器而將類比信號的光電感測器106的輸出以類比信號的形式提取到顯示面板的外部，或者藉由利用A/D轉換電路而將類比信號轉換成爲數位信號，然後提取到顯示面板的外部。

使用圖2來說明構成光電感測器讀出電路109的預充電電路。在圖2中，每一行之像素的預充電電路200係由電晶體217和預充電信號線218所構成。另外，可以藉由將OP放大器或A/D轉換電路連接到預充電電路200的後級，以構成光電感測器讀出電路109。

在預充電電路200中，在像素中的光電感測器操作之前將光電感測器輸出信號線的電壓位準設定為基準電壓位準。在圖2中，藉由將預充電信號線218設定為H位準（以下縮寫為“H”）以使電晶體217導通，可以將光電感測器輸出信號線216的電壓位準設定為基準電壓位準（在此為低電壓位準）。另外，為了使光電感測器輸出信號線216的電壓位準穩定，在光電感測器輸出信號線216中設置儲存電容器也是有效的。另外，還可以採用基準電壓位準為高電壓位準的結構。在此情況下，藉由使電晶體217具有與圖2相反的極性，並且將預充電信號線218設定為L位準（以下縮寫為“L”），可以將光電感測器輸出信號線216的電壓位準設定為基準電壓位準。

另外，本實施例中的H位準和L位準分別相當於根據高電源電壓位準的電壓位準和根據低電源電壓位準的電壓位準。亦即，H位準是3V至20V的恆壓，L位準是0V（也稱為基準電壓位準、地電壓位準）的恆壓。

下面，使用圖3的時序圖來說明光電感測器106的操作。在圖3中，信號301、信號302、信號303分別相當於圖2中的閘極信號線213、重設信號線214、閘極信號線215的電壓位準。另外，信號304A至304C相當於電晶體205的閘極的電壓位準（圖2中的節點219的電壓位準），其中，信號304A示出照射到光電二極體204的光的照度大的情況（以下寫為照度大），信號線304B示出照射到光電二極體204的光的照度中等的情況（以下寫為照度中等），信號

304C示出照射到光電二極體204的光的照度小的情況（以下寫為照度小）。另外，信號305A至305C相當於光電感測器輸出信號線216的電壓位準，其中，信號305A示出照度大，信號305B示出照度中等，信號305C示出照度小的情況。

在期間A，將閘極信號線213的電壓位準（信號301）設定為“H”，將重設信號線214的電壓位準（信號302）設定為低於0 V的電壓位準（以下縮寫為“L2”），並且將閘極信號線215的電壓位準（信號303）設定為“L”。接下來，在期間B，將閘極信號線213的電壓位準（信號301）設定為“H”，將重設信號線214的電壓位準（信號302）設定為“H”，並且將閘極信號線215的電壓位準（信號303）設定為“L”。其結果，光電二極體204和電晶體206導通，從而節點219的電壓位準（信號304A至304C）成為“H”。此時，光電二極體204成為被施加有反向偏壓的狀態。另外，當將預充電信號線218的電壓位準設定為“H”時，光電感測器輸出信號線216的電壓位準（信號305A至305C）被預充電到“L”。這樣，期間A和期間B成為重設操作期間。

另外，在本說明書中，低於0 V的電壓位準具體是指比電晶體206的源極的電壓位準、電晶體206的汲極的電壓位準、電晶體207的源極的電壓位準、以及電晶體207的汲極的電壓位準低的電壓位準。在本實施例中，電晶體206以及電晶體207的源極和汲極中的低電壓側的電壓位準是0

V，亦即，地線的電壓位準，有時將預定期間內的閘極信號線 213 的電壓位準和重設信號線 214 的電壓位準稱為低於 0 V 的電壓位準。另外，根據圖 2 所示的電路結構，也可以將電晶體 206 以及電晶體 207 的源極和汲極中的低電壓側的電壓位準稱為與光電二極體 204 連接的佈線 211 的電壓位準以及光電感測器基準信號線 212 的電壓位準。

接下來，在期間 C，將閘極信號線 213 的電壓位準（信號 301）設定為“H”，將重設信號線 214 的電壓位準（信號 302）設定為“L2”，並且將閘極信號線 215 的電壓位準（信號 303）設定為“L”。其結果，由於對光電二極體 204 照射光而產生的電流（以下稱為光電流），節點 219 的電壓位準（信號 304A 至 304C）開始下降。光電二極體 204 的光電流隨著入射光的光量的增加而增加，因此節點 219 的電壓位準（信號 304A 至 304C）根據入射光的光量而變化。明確而言，對於入射光的光量大的信號 304A 而言，因為光電流大幅度增加，所以作為節點 219 的電壓位準的信號 304A 在期間 C 大幅度減少。另外，對於入射光的光量小的信號 304C 而言，因為光電流幾乎沒有流過，所以作為節點 219 的電壓位準的信號 304C 在期間 C 幾乎沒有變化。另外，對於入射光的光量中等的信號 304B 而言，因為光電流的量增加到信號 304A 的量和信號 304C 的量的中間程度的量，所以作為節點 219 的電壓位準的信號 304B 的量減少到信號 304A 的量和信號 304C 的量的中間程度的量。亦即，光電二極體 204 具有根據入射光將電荷藉由電晶體 206 供應到電晶

體 205 的閘極的功能。然後，電晶體 205 的源極和汲極之間的通道電阻發生變化。這樣，期間 C 成為累積操作期間。

接下來，在期間 D，將閘極信號線 213 的電壓位準（信號 301）設定為“L2”，將重設信號線 214 的電壓位準（信號 302）設定為“L2”，並且將閘極信號線 215 的電壓位準（信號 303）設定為“L”。作為節點 219 的電壓位準的信號 304A 至 304C 恆定。在此，在所述累積操作期間（期間 C），期間 D 的信號 304A 至 304C 的電壓位準取決於光電二極體 204 的光電流的大小。亦即，根據入射到光電二極體 204 的入射光，儲存在節點 219 中的電荷發生變化。另外，藉由將氧化物半導體用於電晶體 206 和電晶體 207 的半導體層，以將電晶體 206 和電晶體 207 形成為截止電流極小的電晶體，這樣，可以在開始後續的選擇操作之前將所儲存的電荷保持為恆定。

接下來，在期間 E，將閘極信號線 213 的電壓位準（信號 301）設定為“L2”，將重設信號線 214 的電壓位準（信號 302）設定為“L2”，並且將閘極信號線 215 的電壓位準（信號 303）設定為“H”。其結果，電晶體 208 導通，光電感測器基準信號線 212 和光電感測器輸出信號線 216 藉由電晶體 205 和電晶體 208 導通。於是，光電感測器輸出信號線 216 的電壓位準（信號 305A 至 305C）根據所述入射到光電二極體 204 的入射光而上升。另外，在期間 E 之前的期間，將預充電信號線 218 的電壓位準設定為“H”，使光電感測器輸出信號線 216 的預充電結束。在此，光電感測器輸

出信號線 216 的電壓位準（信號 305A 至 305C）上升的速度依賴於流過電晶體 205 的源極和汲極之間的電流。亦即，光電感測器輸出信號線 216 的電壓位準根據在作為累積操作期間的期間 C 照射到光電二極體 204 的入射光的光量而變化。這樣，期間 E 為選擇操作期間。

接下來，在期間 F，將閘極信號線 213 的電壓位準（信號 301）設定為“L2”，將重設信號線 214 的電壓位準（信號 302）設定為“L2”，並且將閘極信號線 215 的電壓位準（信號 303）設定為“L”。其結果，電晶體 208 成為非導通狀態，光電感測器輸出信號線 216 的電壓位準（信號 305A 至 305C）成為恆定值。在此，該恆定值取決於照射到光電二極體 204 的入射光的光量。因此，藉由取得光電感測器輸出信號線 216 的電壓位準，可知累積操作中入射到光電二極體 204 上的光量。這樣，期間 F 為讀出操作期間。

如上所說明，本實施例中的半導體裝置在電晶體 206 處於非導通狀態的期間 D、期間 E 和期間 F 以及電晶體 207 處於非導通狀態的期間 A、期間 D、期間 E 和期間 F 將施加到電晶體 206 和電晶體 207 的閘極的電壓的電壓位準設定為低於 0 V。亦即，將施加到電晶體 206 的閘極和源極之間的電壓的電壓位準設定為電晶體 206 的閾值電壓以下，並將施加到電晶體 207 的閘極和源極之間的電壓的電壓位準設定為電晶體 207 的閾值電壓以下。其結果，可以提高保持電晶體 205 的閘極中所保持的電荷的功能。

更明確而言，藉由反覆進行重設操作、累積操作、選

擇操作和讀出操作，以實現各個光電感測器的操作。如上所述，在本實施例的電晶體206和電晶體207處於非導通狀態的期間，施加到它們的閘極的電壓的電壓位準低於0V。因此，確實可以使電晶體206和電晶體207成為非導通狀態，而可以提高在累積操作和讀出操作之際保持電晶體205的閘極中所保持的電荷的功能。另外，可以提高正確地將入射到光電感測器的入射光轉換成為電信號的功能。進而，藉由使用氧化物半導體形成電晶體206和半導體207的半導體層而使電晶體206和半導體207的截止電流極小的結構也是較佳的。藉由採用該結構，可以進一步地提高正確地將入射到光電感測器的入射光轉換成為電信號的功能。

本實施例可以與其他實施例適當地組合來實施。

實施例2

在本實施例中，對使用多個光電感測器時的驅動方法進行說明。

首先，對如圖4的時序圖所示的驅動方法進行考察。在圖4中，信號401、信號402、信號403分別是示出第1列、第2列、第3列的光電感測器中的重設信號線214的電位變化的信號。另外，信號404、信號405、信號406分別是示出第1列、第2列、第3列的光電感測器中的閘極信號線213的電位變化的信號。另外，信號407、信號408、信號409分別是示出第1列、第2列、第3列的光電感測器中的閘極信號線215的電位變化的信號。期間410是一個成像所需

的期間。另外，期間411、期間412、期間413分別是第2列的光電感測器進行重設操作、累積操作、選擇操作的期間。像這樣，藉由依序驅動各列的光電感測器，可以成像。

在此，可知各列的光電感測器的累積操作而在時間上落後（lag）。亦即，各列的光電感測器的成像的同時降低。因此，成像影像發生模糊。尤其是在對快速移動的待檢測物件進行成像時，成像影像的形狀容易歪斜：若對從第1列向第3列的方向移動的待檢測物件進行成像，則成像影像成為留下痕跡的被擴大的形狀；若對向反方向移動的待檢測物件進行成像，則成像影像成為縮小的形狀。

為了防止各列的光電感測器的累積操作在時間上落後，使各列的光電感測器的驅動週期依序縮短是有效的。然而，在此情況下，需要使用OP放大器或A/D轉換電路非常快速地取得光電感測器的輸出信號。從而，導致耗電量的增大。該方法尤其是在取得高解析度的影像時很困難。

於是，提出如圖5的時序圖所示的驅動方法。在圖5中，信號501、信號502、信號503分別是示出第1列、第2列、第3列的光電感測器中的重設信號線214的電位變化的信號。另外，信號504、信號505、信號506分別是示出第1列、第2列、第3列的光電感測器中的閘極信號線213的電位變化的信號。另外，信號507、信號508、信號509分別是示出第1列、第2列、第3列的光電感測器中的閘極信號線215的電位變化的信號。期間510是一個成像所需的期間。另外，期間511、期間512、期間513分別是第2列的光電感

測器進行重設操作（與其他列同時進行）、累積操作（與其他列同時進行）、選擇操作的期間。

圖 5 的與圖 4 不同之處在於所有列的光電感測器同時進行重設操作和累積操作，並在累積操作結束後與累積操作非同步地在各列依序進行選擇操作。藉由同時進行累積操作，確保各列的光電感測器中的成像的同步性，從而即使是對快速移動的待檢測物件進行成像也可以容易獲得模糊少的影像。藉由同時進行累積操作，各光電感測器可以使用共同的重設信號線 214 的驅動電路。另外，各光電感測器還可以使用共同的閘極信號線 213 的驅動電路。像這樣，共同使用驅動電路對於週邊電路的縮減和低耗電量化有效。再者，藉由按各列依序進行選擇操作，當取得光電感測器的輸出信號時，可以使 OP 放大器或 A/D 轉換電路的操作速度變慢。此時，選擇操作所需的時間的總和最好比累積操作所需的時間長。尤其是當取得高解析度的影像時，這是非常有效的。

另外，雖然圖 5 示出依序驅動各列的光電感測器的驅動方法的時序圖，但是為了取得特定區域中的影像，僅依序驅動特定列中的光電感測器的驅動方法也有效。由此，可以減少 OP 放大器或 A/D 轉換電路的操作，而可以在減少耗電量的同時取得所需影像。另外，每隔幾列驅動光電感測器的驅動方法也有效。亦即，驅動多個光電感測器的一部分。由此，可以減少 OP 放大器或 A/D 轉換電路的操作，而可以在減少耗電量的同時取得所需解析度的影像。

爲了實現上述驅動方法，在累積操作結束後也需要將各光電感測器中的電晶體 205 的閘極的電壓位準保持爲恆定。從而，如上述實施例所說明，電晶體 207 最好使用氧化物半導體形成而使其截止電流爲極小。

藉由採用上述方式，可以提供即使是對快速移動的待檢測物件進行成像也可以形成模糊少且解析度高的成像的低耗電量的顯示裝置或半導體裝置。

本實施例可以與其他實施例適當地組合來實施。

實施例 3

在本實施例中，對圖 2 中的光電感測器 106 的電路結構的變形例子進行說明。

圖 6A 示出省略了圖 2 中的與電晶體 205 的閘極連接的電晶體 207 的結構，電晶體 207 用以控制光電感測器的重設操作。在圖 6A 的結構中，當進行光電感測器的重設操作時，藉由使佈線 211 的電壓位準變化而使儲存在電晶體 205 的閘極中的電荷釋放。

圖 6B 示出在圖 2 的光電感測器 106 的結構中將電晶體 205 和電晶體 208 的連接關係顛倒的結構。明確而言，電晶體 205 的源極和汲極中的一者與光電感測器輸出信號線 216 連接，電晶體 208 的源極和汲極中的一者與光電感測器基準信號線 212 連接。

圖 6C 示出在圖 2 的光電感測器 106 的結構中省略了電晶體 208 的結構。在圖 6C 的結構中，與上述說明的圖 2、圖 6A

和圖 6B 不同，當進行光電感測器的選擇操作和讀出操作時，藉由使光電感測器基準信號線 212 的電壓位準變化來讀出根據儲存在電晶體 205 的閘極中的電荷的信號的變化。

圖 10 示出圖 6C 所示的光電感測器 106 的操作的時序圖。在圖 10 中，信號 601、信號 602 和信號 603 分別相當於圖 6C 中的閘極信號線 213、重設信號線 214 和光電感測器基準信號線 212 的電壓位準。另外，信號 604 相當於電晶體 205 的閘極的電壓位準，其示出照射到光電二極體 204 的光的照度為中等的情況（以下為中等照度）。另外，信號 605 示出光電感測器輸出信號線 216 的電壓位準。另外，信號 606 示出圖 6C 中的節點 611 的電壓位準。

接下來，對圖 10 的時序圖進行說明。在期間 A，當將信號 601 和信號 603 的電壓位準設定為“H”，並且將信號 602 的電壓位準設定為“L2”，然後，在期間 B，將信號 602 的電壓位準設定為“H”時，信號 604 的電壓位準被重設，並且信號 605 和信號 606 的電壓位準上升。這樣，期間 A 和期間 B 成為重設操作期間。接著，在期間 C，當將信號 601 的電壓位準設定為“L2”時，信號 606 的電壓位準下降。然後，在期間 D，將信號 602 和信號 603 的電壓位準設定為“L2”。這樣，期間 C 和期間 D 成為累積操作期間。接著，在期間 E，當將信號 601 和信號 603 的電壓位準設定為“H”時，信號 604 和信號 606 的電壓位準成為相同的電壓位準，並且信號 605 的電壓位準根據光電感測器輸出信號而變化。這樣，期間 E 成為選擇操作期間。然後，在期間 F

，將信號601和信號603的電壓位準設定為“L2”，讀出信號605的電壓位準。這樣，期間F為讀出操作期間。藉由上述步驟，使圖6C所示的光電感測器106操作。

本實施例可以與其他實施例適當地組合來實施。

實施例 4

在本實施例中，對具有光電感測器的半導體裝置的結構及其製造方法進行說明。圖7示出半導體裝置的剖面圖。另外，在構成顯示裝置時也可以使用下述半導體裝置。

在圖7中，在具有絕緣表面的基板1001之上設置有光電二極體1002、電晶體1003和電晶體1004。它們分別示出圖2中的光電二極體204、電晶體205和電晶體206的剖面圖。將從待檢測物件1201發出的光1202、被待檢測物件1201所反射的外部光的光1202、或被待檢測物件1201反射的從裝置內部發出的光1202入射到光電二極體1002中。也可以採用對基板1001側的待檢測物件進行成像的結構。

作為基板1001可以使用絕緣基板（例如，玻璃基板或塑膠基板）、在其之上形成有絕緣膜（例如，氧化矽膜或氮化矽膜）的上述絕緣基板、在其之上形成有上述絕緣膜的半導體基板（例如，矽基板）或在其之上形成有上述絕緣膜的金屬基板（例如，鋁基板）。

光電二極體1002是橫向接面型pin二極體，它具有半導體膜1005。半導體膜1005包括具有p型導電性的區域（p層1021）、具有i型導電性的區域（i層1022）和具有n型導

電性的區域（ n 層 1023）。另外，光電二極體 1002 也可以是 pn 二極體。

橫向接面型 pin 二極體或 pn 二極體可以藉由將賦予 p 型的雜質和賦予 n 型的雜質分別添加到半導體膜 1005 的特定區域來予以形成。

最好使用晶體缺陷少的單晶半導體（例如，單晶矽）來形成光電二極體 1002 的半導體膜 1005，以便提高由入射光所產生的電信號的比率（量子效率）。

電晶體 1003 是頂部閘極型薄膜電晶體，它具有半導體膜 1006、閘極絕緣膜 1007 和閘極電極 1008。

電晶體 1003 具有將從光電二極體 1002 供應的電荷轉換成為輸出信號的功能。因此，最好使用單晶半導體（例如，單晶矽）來形成半導體膜 1006 以製造遷移率高的電晶體。

下面示出使用單晶半導體來形成半導體膜 1005 和半導體膜 1006 的例子。藉由進行離子照射等在單晶半導體基板（例如，單晶矽基板）的所想要的深度而形成損傷區域。在隔著絕緣膜而接合該單晶半導體基板和基板 1001 後，在損傷區域中使單晶半導體基板分離，而在基板 1001 之上形成半導體膜。藉由利用蝕刻等將該半導體膜加工（圖案化）成為所想要的形狀，以形成半導體膜 1005 和半導體膜 1006。由於可以在同一製程中形成半導體膜 1005 和半導體膜 1006，所以可以降低成本。據此，光電二極體 1002 和電晶體 1003 被形成在同一表面上。

另外，半導體膜1005和半導體膜1006也可以使用非晶半導體、微晶半導體、多晶半導體、氧化物半導體等形成。尤其是，最好使用單晶半導體形成遷移率高的電晶體。另外，作為半導體材料，最好使用容易提高結晶性的矽半導體如矽或矽鍺等。

在此，為了提高光電二極體1002的量子效率，最好將半導體膜1005形成得厚。再者，為了提高電晶體1003的S值等的電特性，最好將半導體膜1006形成得薄。此時，將半導體膜1005形成為比半導體1006厚即可。

另外，作為圖2中的電晶體208，最好使用晶體半導體形成遷移率高的電晶體。藉由使用與電晶體1003相同的半導體材料，可以在與電晶體1003同一製程中形成電晶體208，從而可以降低成本。

另外，閘極絕緣膜1007使用氧化矽膜或氮化矽膜等以單層或疊層形成。藉由電漿CVD法或濺射法來形成閘極絕緣膜1007即可。

另外，閘極電極1008使用鉬、鈦、鉻、鉭、鎢、鋁、銅、鈹、鈳等金屬材料或以這些金屬材料為主要成分的合金材料以單層或疊層形成。藉由濺射法或真空蒸鍍法來形成閘極電極1008即可。

另外，光電二極體1002也可以不採用橫向接面型而採用層疊p層、i層和n層的結構。另外，電晶體1003也可以採用底部閘極型結構，也可以採用通道阻絕型結構或通道蝕刻型結構。

另外，如圖9所示，也可以採用在光電二極體1002的下部設置遮光膜1301來阻擋要被檢測的光以外的光的結構。還可以在光電二極體1002的上部設置遮光膜。在此情況下，在與形成有光電二極體1002的基板1001相對的基板1302之上設置遮光膜即可。

電晶體1004是底部閘極型反轉堆疊結構的薄膜電晶體，它有閘極電極1010、閘極絕緣膜1011、半導體膜1012、電極1013和電極1014。另外，在電晶體1004之上具有絕緣膜1015。另外，電晶體1004也可以是頂部閘極型。

在此，電晶體1004的特徵在於隔著絕緣膜1009而被形成在光電二極體1002和電晶體1003的上方。像這樣，藉由將電晶體1004形成在與光電二極體1002不同的層之上，可以擴大光電二極體1002的面積，從而可以增加光電二極體1002的受光量。

另外，最好以其一部分或整體與光電二極體1002的n層1023或p層1021重疊的方式來形成電晶體1004。這是因為可以在擴大光電二極體1002的面積的同時，藉由儘量減少電晶體1004和i層1022所重疊的面積以有效率地接收光。在採用pn二極體的情況下，也同樣可以藉由減少電晶體1004和pn接面所重疊的面積以有效率地接收光。

電晶體1004具有將光電二極體1002的輸出信號作為電荷累積在電晶體1003的閘極中並保持該電荷的功能。因此，最好使用氧化物半導體形成半導體膜1012來製造截止電流極小的電晶體。

另外，圖2中的電晶體207也最好是使用氧化物半導體形成的截止電流極小的電晶體。藉由使用與電晶體1004相同的半導體材料，可以在與電晶體1004同一製程中形成電晶體207，從而可以降低成本。另外，上述各半導體元件既可以使用薄膜半導體又可以使用大塊（bulk）半導體。

下面示出使用氧化物半導體形成半導體膜1012的例子。

作為電晶體的截止電流變大的原因，可以舉出在氧化物半導體中含有氫等的雜質（例如，氫、水或羥基）。氫等在氧化物半導體中會成為載子的供體（施體），即使在截止狀態下也產生電流。亦即，若在氧化物半導體中含有大量的氫等，則該氧化物半導體被N型化。

於是，以下所示的製造方法是藉由儘量減少氧化物半導體中的氫並且提高構成元素的氧的濃度，以實現氧化物半導體的高度純化的方法。高度純化了的氧化物半導體是本徵或實質上本徵的半導體，可以減小截止電流。

首先，在絕緣膜1009之上藉由濺射法來形成氧化物半導體膜。

作為氧化物半導體膜的靶材，可以使用以氧化鋅為主要成分的金屬氧化物的靶材。例如，可以使用其組成比為 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:1$ ，即 $\text{In}:\text{Ga}:\text{Zn}=1:1:0.5$ 的靶材。另外，還可以使用具有 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ 或者 $\text{In}:\text{Ga}:\text{Zn}=1:1:2$ 的組成比的靶材。另外，也可以使用包含2 wt%至10 wt%（包含本身）的 SiO_2 的靶材。

另外，在稀有氣體（典型上為氬）氛圍下、氧氛圍下或稀有氣體和氧的混合氛圍下形成氧化物半導體膜即可。在此，作為當形成氧化物半導體膜時所使用的濺射氣體，使用氬、水、羥基或氫化物等雜質的濃度降低到 ppm 等級，最好降低到 ppb 等級的高純度氣體。

邊去除處理室內的殘留水分邊引入去除了氬和水分的濺射氣體來形成氧化物半導體膜。為了去除處理室內的殘留水分，最好使用吸附型真空泵。例如，最好使用低溫泵、離子泵或鈦昇華泵。

氧化物半導體膜的厚度為 2 nm 至 200 nm（包含本身）即可，最好為 5 nm 至 30 nm（包含本身）。然後，對氧化物半導體膜進行蝕刻等而將其加工（圖案化）成為所想要的形狀，以形成半導體膜 1012。

在上文中示出作為氧化物半導體膜使用 In-Ga-Zn-O 的例子，除此之外，也可以使用 In-Sn-Ga-Zn-O、In-Sn-Zn-O、In-Al-Zn-O、Sn-Ga-Zn-O、Al-Ga-Zn-O、Sn-Al-Zn-O、In-Zn-O、Sn-Zn-O、Al-Zn-O、Zn-Mg-O、Sn-Mg-O、In-Mg-O、In-O、Sn-O 或 Zn-O 等。另外，上述氧化物半導體膜也可以包含 Si。另外，這些氧化物半導體膜可以是非晶或結晶的。或者，也可以是非單晶或單晶的。

另外，作為氧化物半導體膜，還可以使用以 InMO_3 (ZnO)_m ($m > 0$) 表示的薄膜。在此，M 是選自 Ga、Al、Mn 和 Co 中的一種或多種金屬元素。例如，作為 M，可以舉出 Ga、Ga 和 Al、Ga 和 Mn 或 Ga 和 Co。

接著，對氧化物半導體膜（半導體膜1012）進行第一加熱處理。第一加熱處理的溫度設定為高於或等於400℃且低於或等於750℃，最好設定為高於或等於400℃且低於基板的應變點。

藉由第一加熱處理可以從氧化物半導體膜（半導體膜1012）去除氫、水和羥基等（脫氫化處理）。若氫、水和羥基等包含在氧化物半導體膜中，則成為施體而使電晶體的截止電流增大，所以藉由第一加熱處理進行脫氫化處理是極為有效的。

另外，第一加熱處理可以使用電爐。另外，也可以利用來自電阻加熱器等加熱器的熱傳導或熱輻射來進行加熱。在此情況下，例如可以使用RTA（快速熱退火）設備如GRTA（氣體快速熱退火）設備、LRTA（燈快速熱退火）設備等。

LRTA設備是利用從鹵素燈、金鹵燈、氙弧燈、碳弧燈、高壓鈉燈、高壓汞燈等的燈發射出的光（電磁波）的輻射來加熱待處理物件的設備。

GRTA設備是使用高溫氣體進行加熱處理的設備。作為氣體，可以使用惰性氣體（典型上為氬等的稀有氣體）或氮氣體。藉由使用GRTA設備，可以在短時間內進行高溫的加熱處理，所以這是特別有效的。

另外，第一加熱處理可以在如下時機進行：在進行圖案化處理之前；在形成電極1013和電極1014之後；或在形成絕緣膜1015之後。但是，為了避免電極1013和電極1014

因第一加熱處理受到損傷，最好在形成該電極之前進行第一加熱處理。

在此，有可能在第一加熱處理中在氧化物半導體中產生氧缺乏。因此，最好在進行第一加熱處理之後，對氧化物半導體引入氧（加氧化處理），以提高作為構成元素的氧的濃度來實現氧化物半導體的高度純化。

作為加氧化處理的具體例子，可以舉出在第一加熱處理之後連續在含氮和/或氧的氛圍（例如，氮:氧的體積比=4:1）下或在氧氛圍下進行第二加熱處理的方法。另外，也可以採用在氧氛圍下進行電漿處理的方法。藉由提高氧化物半導體膜中的氧濃度，可以實現氧化物半導體膜的高度純化。第二加熱處理的溫度設定為高於或等於200℃且低於或等於400℃，最好為高於或等於250℃且低於或等於350℃。

另外，作為加氧化處理的其他例子，還有在半導體膜1012之上與該半導體膜1012相接觸地形成氧化矽膜等的氧化絕緣膜（絕緣膜1015），然後進行第三加熱處理的方法。該絕緣膜1015中的氧移動到半導體膜1012中，提高氧化物半導體的氧濃度，從而可以實現氧化物半導體的高度純化。第三加熱處理的溫度設定為高於或等於200℃且低於或等於400℃，最好為高於或等於250℃且低於或等於350℃。另外，在採用頂部閘極型的情況下，也藉由使用氧化矽膜等形成與半導體膜1012的上部相接觸的閘極絕緣膜，並進行同樣的加熱處理，可以實現氧化物半導體的高度純

化。

如上所述，在藉由利用第一加熱處理來進行脫氫化處理之後，利用第二加熱處理或第三加熱處理來進行加氧化處理，可以實現氧化物半導體膜的高度純化。藉由實現高度純化，可以使氧化物半導體成為本徵或實質上本徵的半導體，而可以降低電晶體 1004 的截止電流。

另外，在光電二極體 1002 和電晶體 1003 之上使用氧化矽膜、氮化矽膜等以單層或疊層來形成絕緣膜 1009。藉由電漿 CVD 法、濺射法來形成絕緣膜 1009 即可。也可以藉由塗佈法等來形成聚醯亞胺等的樹脂膜作為絕緣膜 1009。

另外，在絕緣膜 1009 之上使用鉬、鈦、鉻、鉭、鎢、鋁、銅、鈹、釷等金屬材料或以這些金屬材料為主要成分的合金材料，以單層或疊層來形成閘極電極 1010。藉由濺射法或真空蒸鍍法來形成閘極電極 1010 即可。

另外，使用氧化矽膜或氮化矽膜等以單層或疊層來形成閘極絕緣膜 1011。藉由電漿 CVD 法或濺射法來形成閘極絕緣膜 1011 即可。

另外，在閘極絕緣膜 1011 和半導體膜 1012 之上使用鉬、鈦、鉻、鉭、鎢、鋁、銅、鈹等的金屬、以這些金屬為主要成分的合金材料或氧化銦等導電金屬氧化物等以單層或疊層來形成電極 1013 和電極 1014。藉由濺射法或真空蒸鍍法來形成電極 1013 和電極 1014 即可。在此，電極 1013 最好藉由形成在閘極絕緣膜 1007、絕緣膜 1009、閘極絕緣膜 1011 中的接觸孔與光電二極體 1002 的 n 層 1023 連接。

下面，對高度純化了的氧化物半導體和使用它的電晶體進行詳細說明。

作為高度純化了的氧化物半導體的一個例子，可以舉出載子濃度為低於 $1 \times 10^{14}/\text{cm}^3$ ，較佳為低於 $1 \times 10^{12}/\text{cm}^3$ ，更佳為低於 $1 \times 10^{11}/\text{cm}^3$ 或低於 $6.0 \times 10^{10}/\text{cm}^3$ 的氧化物半導體。

使用高度純化了的氧化物半導體的電晶體的特徵是與具有使用矽的半導體的電晶體等相比，其截止電流非常小。

下面示出使用測試元件（也稱為 TEG：Test Element Group）來測定電晶體的截止電流特性的結果。另外，在此將說明使用 n 通道電晶體的情況。

作為 TEG，設置將 200 個 $L/W = 3\mu\text{m}/50\mu\text{m}$ （膜厚度 $d: 30\text{nm}$ ）的電晶體並聯連接而製造的 $L/W = 3\mu\text{m}/10000\mu\text{m}$ 的電晶體。圖 8 示出其初始特性。在此， V_G 的範圍是 -20V 至 $+5\text{V}$ （包含本身）。為了測定電晶體的初始特性，對將基板溫度設定為室溫，將源極-汲極電壓（下面，稱為汲極電壓或 V_D ）設定為 1V 或 10V ，並使源極-閘極電壓（下面，稱為閘極電壓或 V_G ）從 -20V 變化到 $+20\text{V}$ 時的源極-汲極電流（下面，稱為汲極電流或 I_D ）的變化特性，即 V_G - I_D 特性進行測定。

如圖 8 所示，在 V_D 是 1V 或 10V 時，通道寬度 W 為 $10000\mu\text{m}$ 的電晶體的截止電流都是低於或等於 $1 \times 10^{-13}\text{A}$ ，即為低於或等於測量器（半導體參數分析儀，Agilent 4156C；由安捷倫科技有限公司（Agilent Technologies

Inc.) 所製造) 的解析度 (100 fA)。當將通道寬度換算為 $1\text{ }\mu\text{m}$ 時，該截止電流值相當於 $10\text{ aA}/\mu\text{m}$ 。

另外，在本說明書中，截止電流（也稱為洩漏電流）是指在 n 通道電晶體的閾值 V_{th} 為正值的情況下，在室溫下對電晶體施加 -20 V 至 -5 V （包含本身）的範圍的任意閘極電壓時在電晶體的源極-汲極之間流過的電流。另外，室溫是 15 度至 25 度（包含本身）。在室溫下，使用本說明書所揭示之氧化物半導體的電晶體的每一單位通道寬度 (W) 的電流值為 $100\text{ aA}/\mu\text{m}$ 或以下，較佳為 $1\text{ aA}/\mu\text{m}$ 或以下，更佳為 $10\text{ zA}/\mu\text{m}$ 或以下。

另外，使用高純度的氧化物半導體的電晶體具有良好的溫度特性。典型地是， -25°C 至 150°C 的溫度範圍下的電晶體的電流電壓特性是：導通電流、截止電流、場效應遷移率、 S 值和閾值電壓幾乎沒有變動，並幾乎沒有觀察到因溫度導致的電流電壓特性的劣化。

本實施例可以與其他實施例適當地組合來實施。

【圖式簡單說明】

在附圖中：

圖 1 是示出本發明的一個實施例的顯示裝置的一例的圖形；

圖 2 是示出本發明的一個實施例的顯示裝置的一例的圖形；

圖 3 是本發明的一個實施例的時序圖；

圖 4 是本發明的一個實施例的時序圖；

圖 5 是本發明的一個實施例的時序圖；

圖 6A 至 6C 是示出本發明的一個實施例的光電感測器的一例的電路圖；

圖 7 是示出本發明的一個實施例的半導體裝置的一例的圖形；

圖 8 是示出電晶體的電特性的圖形；

圖 9 是示出本發明的一個實施例的半導體裝置的一例的圖形；

圖 10 是本發明的一個實施例的時序圖。

【主要元件符號說明】

100：顯示面板

101：像素電路

102：顯示元件控制電路

103：光電感測器控制電路

104：像素

105：顯示元件

106：光電感測器

107：顯示元件驅動電路

108：顯示元件驅動電路

109：光電感測器讀出電路

110：光電感測器驅動電路

200：預充電電路

201：電晶體

202：儲存電容器

203：液晶元件

204：光電二極體

205：電晶體

206：電晶體

207：電晶體

208：電晶體

209：閘極信號線

210：視頻資料信號線

211：佈線

212：光電感測器基準信號線

213：閘極信號線

214：重設信號線

215：閘極信號線

216：光電感測器輸出信號線

217：電晶體

218：預充電信號線

219：節點

301至305：信號

401至409：信號

410至413：期間

501至509：信號

510至513：期間

601至606：信號

611：節點

1001：基板

1002：光電二極體

1003：電晶體

1004：電晶體

1005：半導體膜

1006：半導體膜

1007：閘極絕緣膜

1008：閘極電極

1009：絕緣膜

1010：閘極電極

1011：閘極絕緣膜

1012：半導體膜

1013：電極

1014：電極

1015：絕緣膜

1021：p層

1022：i層

1023：n層

1201：待檢測物件

1202：光

1301：遮光膜

1302：基板

七、申請專利範圍：

1. 一種半導體裝置，包括：

光電二極體；

第一電晶體；

第二電晶體；

第三電晶體；以及

第四電晶體，

其中，該光電二極體的第一端子與該第二電晶體的第一端子電連接，

其中，該第二電晶體的第二端子與該第一電晶體的閘極及該第三電晶體的第一端子電連接，

其中，該第一電晶體的第一端子與該第四電晶體的第一端子電連接，

其中，在第一期間，對應於照射到該光電二極體的入射光的光量的電荷被累積在該第一電晶體的該閘極中，

其中，在第二期間，當第一電壓被供應到該第二電晶體的閘極並且第二電壓被供應到該第三電晶體的閘極之同時，該電荷係保持在該第一電晶體的該閘極中，

其中，該第一電壓的電壓位準比該第二電晶體的該第一端子的電壓位準和該第二電晶體的該第二端子的電壓位準低，且該第二電壓的電壓位準比該第三電晶體的該第一端子的電壓位準和該第三電晶體的第二端子的電壓位準低，並且

其中，當第三電壓被供應到該光電二極體的第二端子

並且第四電壓被供應到該第二電晶體的該閘極之同時，該電荷從該第一電晶體的該閘極被釋放出。

2.一種半導體裝置，包括：

光電二極體；

第一電晶體；

第二電晶體；以及

第三電晶體，

其中，該光電二極體的第一端子與該第二電晶體的第一端子電連接，

其中，該第二電晶體的第二端子與該第一電晶體的閘極及該第三電晶體的第一端子電連接，

其中，在第一期間，對應於照射到該光電二極體的入射光的光量的電荷被累積在該第一電晶體的該閘極中，

其中，在第二期間，當第一電壓被供應到該第二電晶體的閘極並且第二電壓被供應到該第三電晶體的閘極之同時，該電荷係保持在該第一電晶體的該閘極中，

其中，該第一電壓的電壓位準比該第二電晶體的該第一端子的電壓位準和該第二電晶體的該第二端子的電壓位準低，且該第二電壓的電壓位準比該第三電晶體的該第一端子的電壓位準和該第三電晶體的第二端子的電壓位準低，並且

其中，當第三電壓被供應到該光電二極體的第二端子並且第四電壓被供應到該第二電晶體的該閘極之同時，該電荷從該第一電晶體的該閘極被釋放出。

3. 根據申請專利範圍第 1 或 2 項之半導體裝置，其中，該第三電晶體的半導體層包括氧化物半導體。

4. 根據申請專利範圍第 1 或 2 項之半導體裝置，其中，該第二電晶體的半導體層和該第三電晶體的半導體層包括氧化物半導體。

5. 根據申請專利範圍第 1 或 2 項之半導體裝置，其中，當第五電壓被供應到該第三電晶體的該閘極並且第六電壓被供應到該第三電晶體的該第二端子之同時，該電荷從該第一電晶體的該閘極被釋放出。

6. 一種半導體裝置，包括：

光電二極體；

第一電晶體；以及

第二電晶體，

其中，該光電二極體的第一端子與該第二電晶體的第一端子電連接，

其中，該第二電晶體的第二端子與該第一電晶體的閘極電連接，

其中，在第一期間，對應於照射到該光電二極體的入射光的光量的電荷被累積在該第一電晶體的該閘極中，

其中，在第二期間，當第一電壓被供應到該第二電晶體的閘極之同時，該電荷係保持在該第一電晶體的該閘極中，

其中，該第一電壓的電壓位準比該第二電晶體的該第一端子的電壓位準和該第二電晶體的該第二端子的電壓位

準低，並且

其中，當第三電壓被供應到該光電二極體的第二端子並且第四電壓被供應到該第二電晶體的該閘極之同時，該電荷從該第一電晶體的該閘極被釋放出。

7.根據申請專利範圍第 1、2 或 6 項之半導體裝置，其中，該第二電晶體的半導體層包括氧化物半導體。

8.根據申請專利範圍第 1、2 或 6 項之半導體裝置，其中，該第一電壓的該電壓位準比該光電二極體的第二端子的電壓位準低。

9.一種半導體裝置的驅動方法，包括如下步驟：

藉由將第一電壓供應到光電二極體的第一端子，將第二電壓供應到第二電晶體的閘極，並將第三電壓供應到第三電晶體的閘極，以使電荷累積在第一電晶體的閘極中；

藉由將第四電壓供應到該第二電晶體的該閘極並將第五電壓供應到該第三電晶體的該閘極，以使該電荷保持在該第一電晶體的該閘極中；以及

藉由將第六電壓供應到該第三電晶體的該閘極並將第七電壓供應到該第三電晶體的第一端子，以使該電荷從該第一電晶體的該閘極釋放出，

其中，該電荷對應於照射到該光電二極體的入射光的光量，並且

其中，在保持電荷期間，該第四電壓的電壓位準比該第二電晶體的第一端子的電壓位準和該第二電晶體的第二端子的電壓位準低，並且該第五電壓比該第三電晶體的該

第一端子的電壓位準和該第三電晶體的第二端子的電壓位準低。

10.根據申請專利範圍第9項之驅動方法，其中，該第三電壓的電壓位準與該第五電壓的該電壓位準相等。

11.一種半導體裝置的驅動方法，包括如下步驟：

藉由將第一電壓供應到光電二極體的第一端子並將第二電壓供應到第二電晶體的閘極，以使電荷累積在第一電晶體的閘極中；

藉由將第三電壓供應到該第二電晶體的該閘極，以使該電荷保持在該第一電晶體的該閘極中；以及

藉由將第四電壓供應到該第二電晶體的該閘極並將第五電壓供應到該光電二極體的該第一端子，以使該電荷從該第一電晶體的該閘極釋放出，

其中，該電荷對應於照射到該光電二極體的入射光的光量，並且

其中，在保持電荷期間，該第三電壓的電壓位準比該第二電晶體的第一端子的電壓位準和該第二電晶體的第二端子的電壓位準低。

12.根據申請專利範圍第11項之驅動方法，其中，該第二電壓的電壓位準與該第四電壓的電壓位準相等。

圖 1

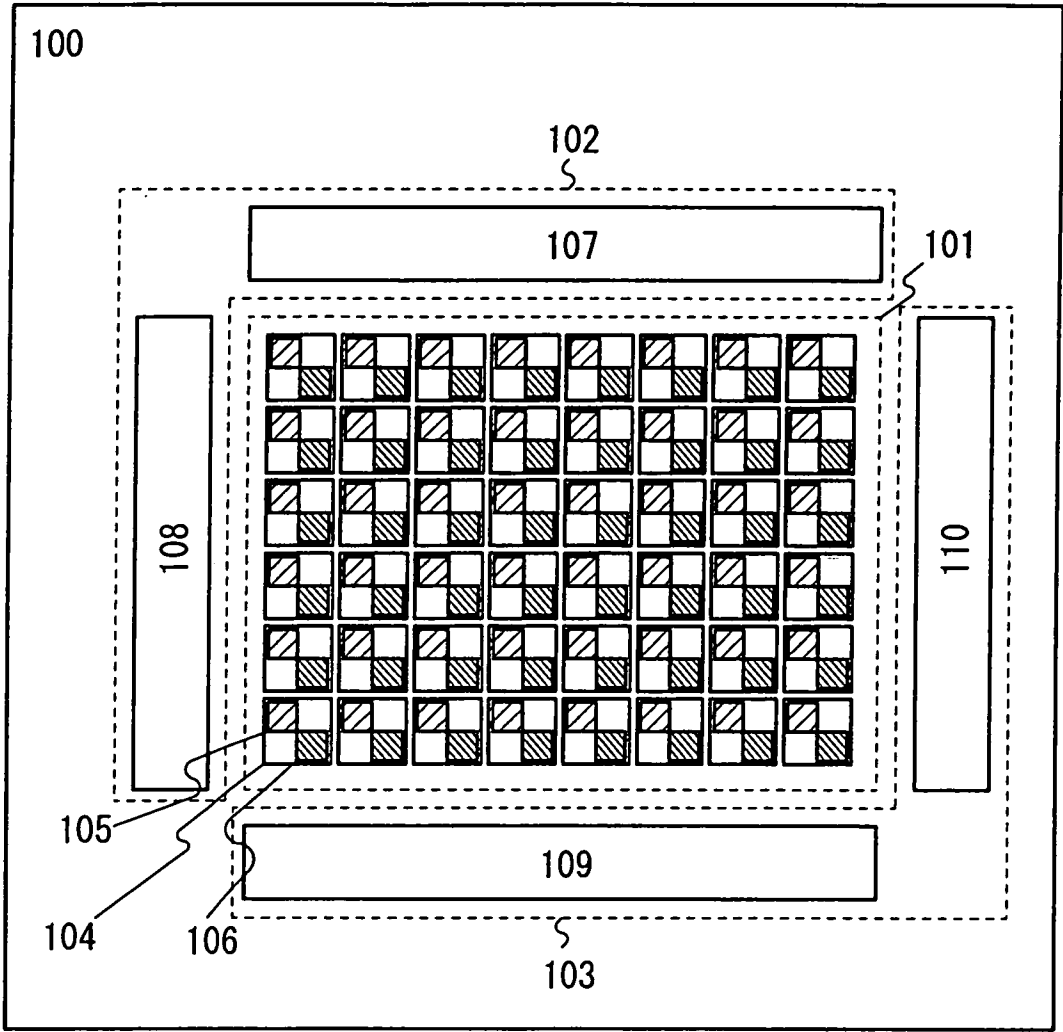


圖 2

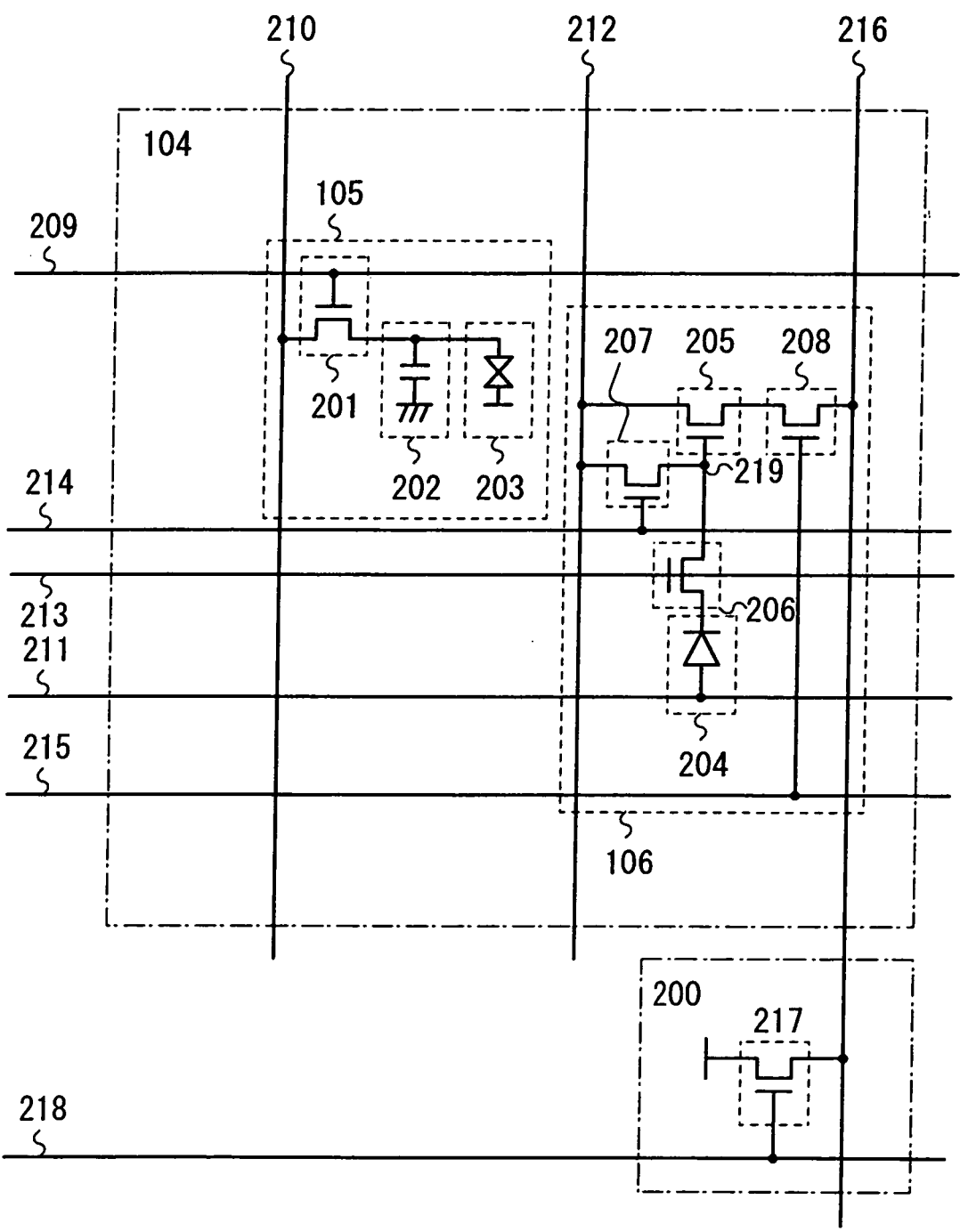


圖 3

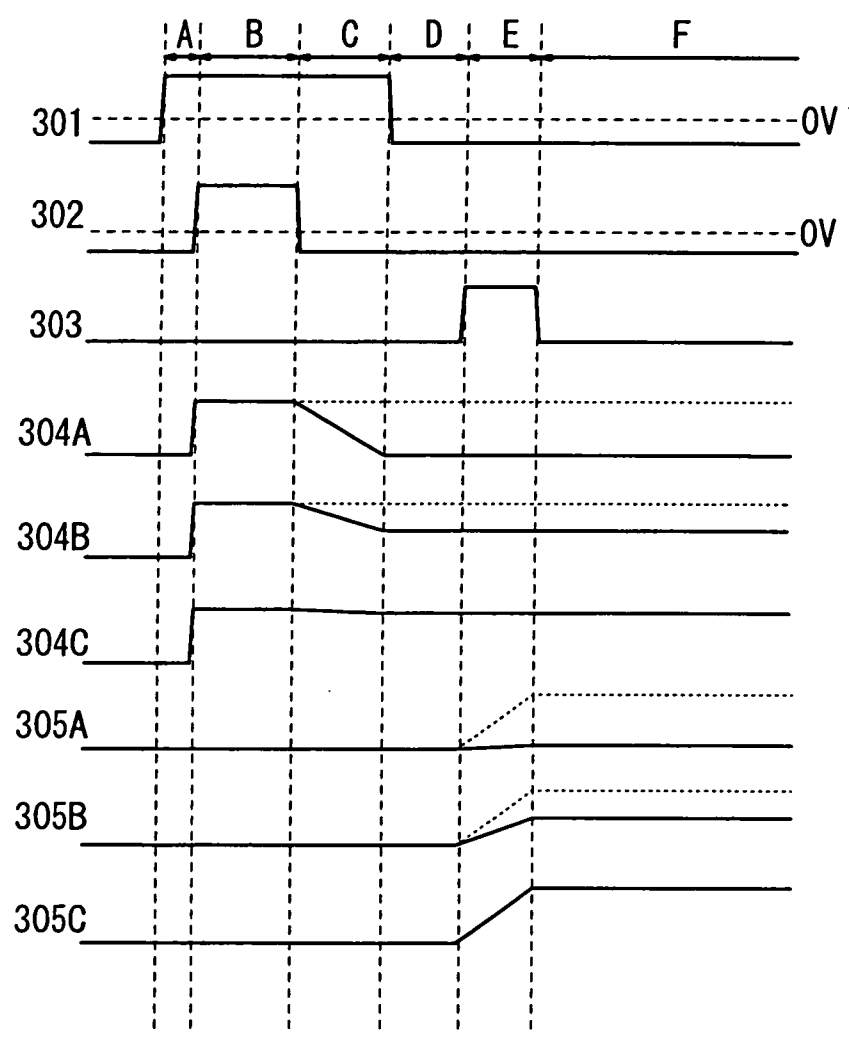


圖 4

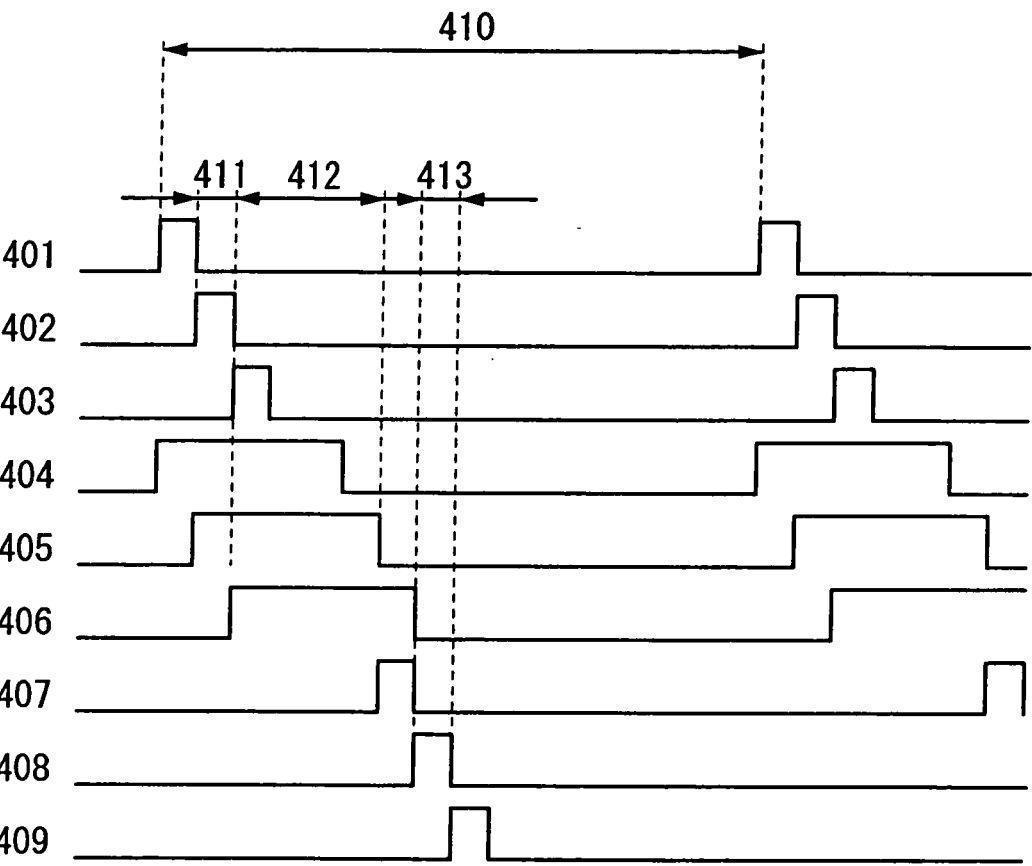


圖5

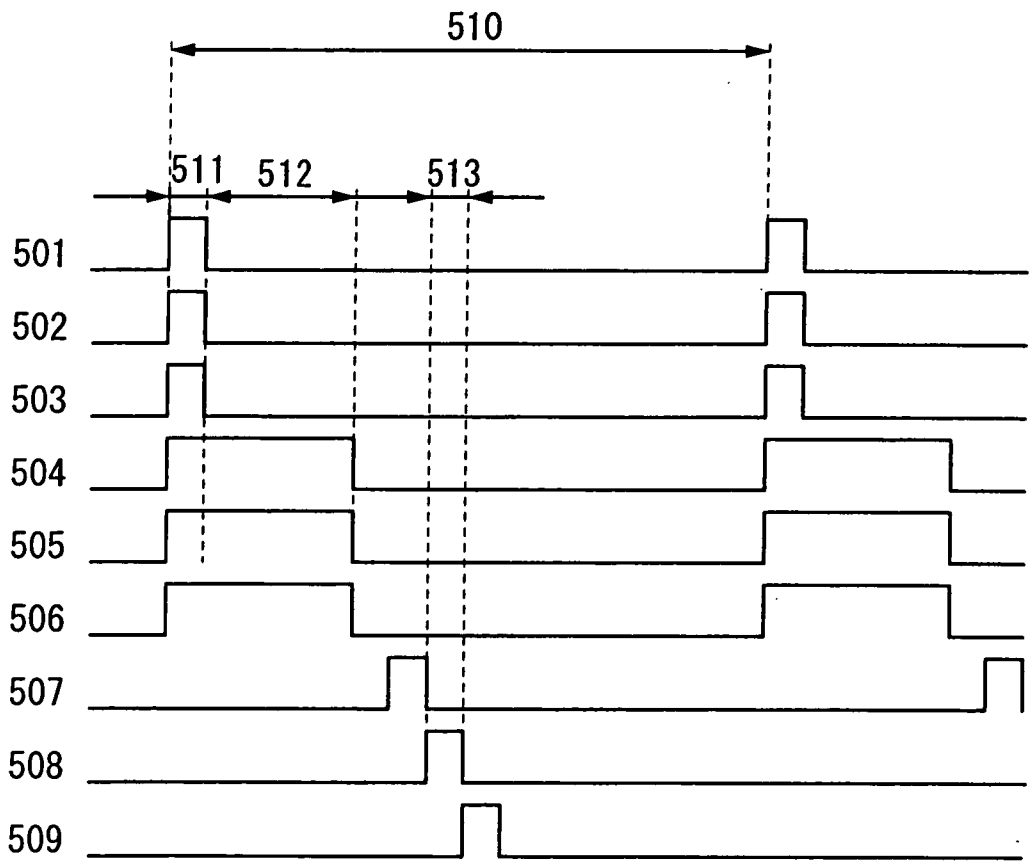


圖 6A

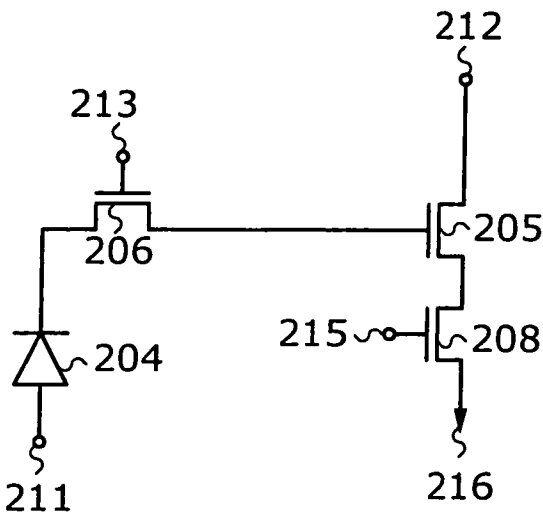


圖 6B

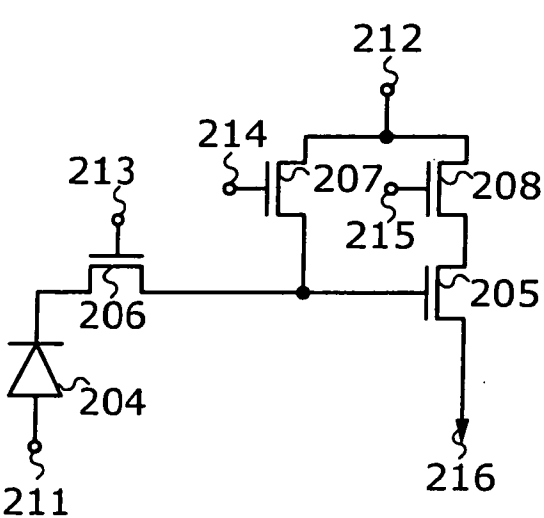


圖 6C

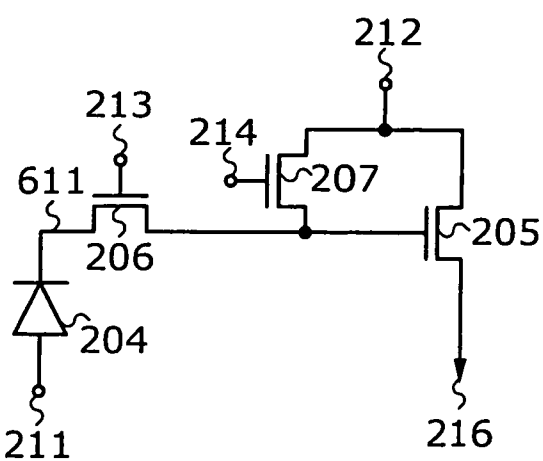


圖7

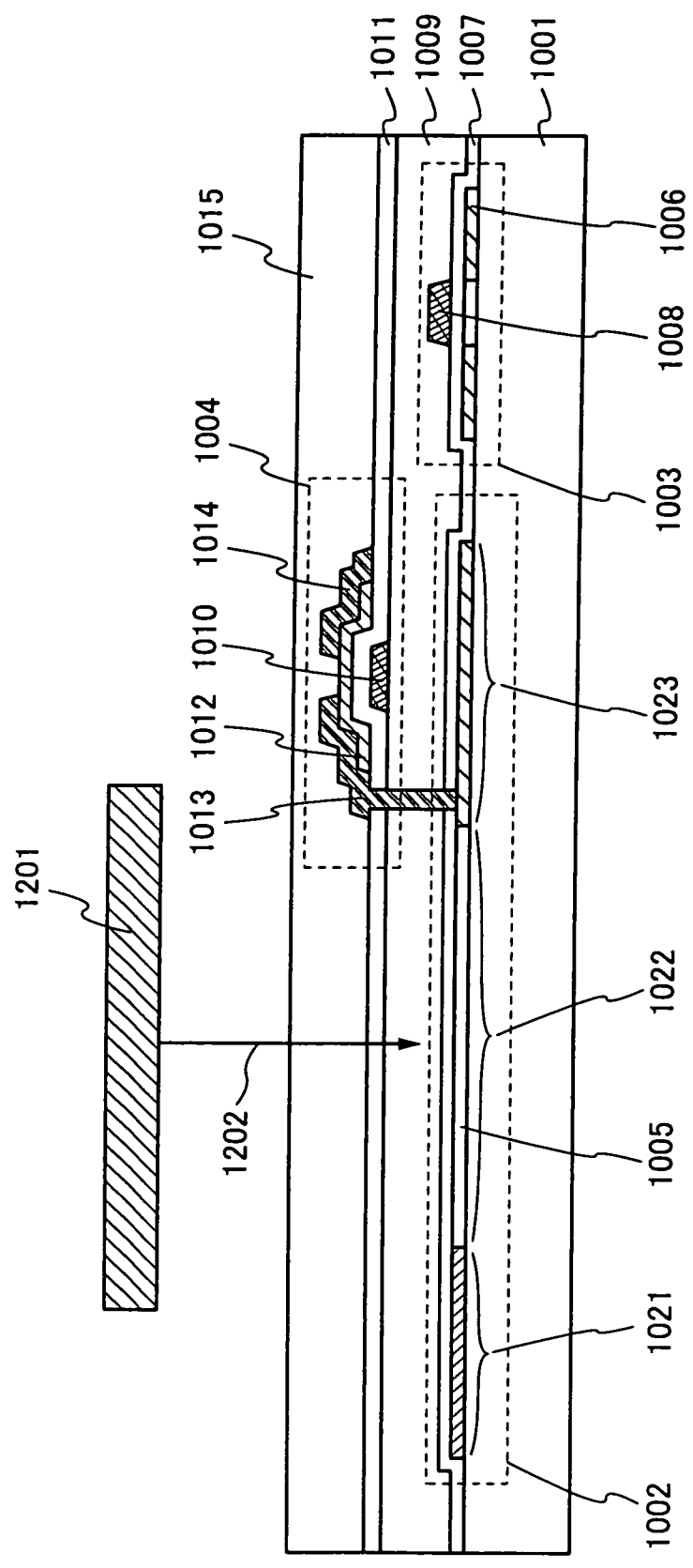


圖 8

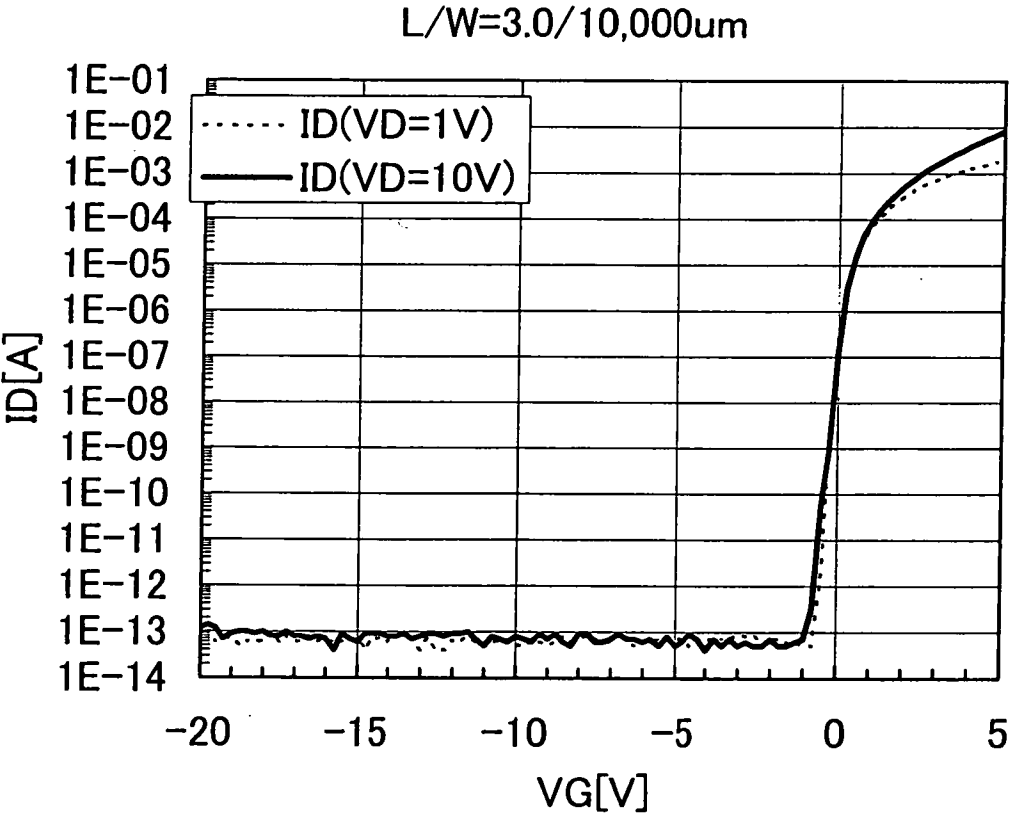


圖9

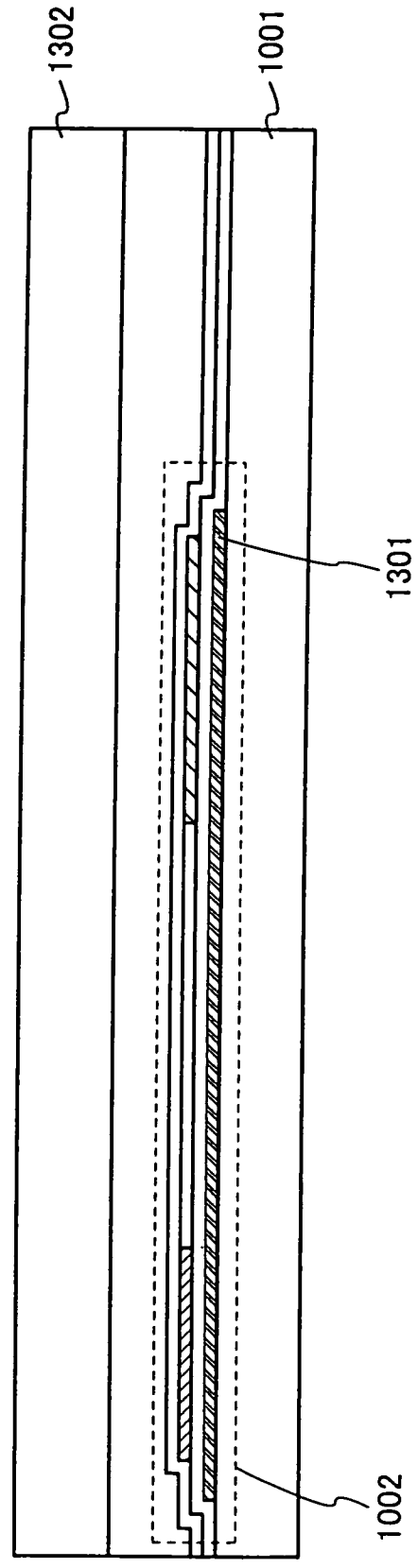


圖 10

