(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[6]
H01L 23/28

(11) 공개번호 특1997-0003882
(43) 공개일자 1997년01월29일

(21) 출원번호 특1996-0020541
(22) 출원일자 1996년06월10일

(30) 우선권주장 95-150200 1995년06월16일 일본(JP)

(71) 출원인 히다치세사쿠쇼 가부시키가이샤 가나이 쯔또무

일본국 도쿄도 지요다구 간다 스루가다이 4-6히다치 디바이스엔지니어링 가부시키가이샤 나시모또 류조

일본국 지바켄 모바라시 히야노 3681

(72) 발명자 기무라 마코토

일본국 도쿄도 고다이라시 죠스이혼쵸 5-19-1

도죠 신지

일본국 도쿄도 히가시무라야마시 하기야마쵸 5-6-20-203

아키모토 고우지

일본국 도쿄도 다치카와시 이치반쵸 2-26-1

가나미츠 신야

미합중국 캘리포니아 94005 MS310 브리스바네 시에라 포인트 피케이위 2000

모리 히로유키

일본국 도쿄도 구니타치시 후지미다이 3-19-21

후지오카 다카히로

일본국 지바켄 모바라시 히야노 3550-3-27

나리사와 아키히코

일본국 도쿄도 고다이라시 가쿠엔니시마치 1-14-15-102

다니가와 요시유키

일본국 도쿄도 히가시무라야마시 온타쵸 2-1-2, 1-204

(74) 대리인 백남기

심사청구 : 없음

(54) 반도체장치와 그것을 사용한 표시장치 및 노트형 퍼스널 컴퓨터

요약

테이프 캐리어 패키지로 이루어지는 액정표시용 반도체장치 및 그 반도체장치를 실장한 표시장치와 그 표시장치를 갖는 노트형 퍼스널 컴퓨터에 관한 것으로써, 기능과 신뢰성을 저하시키지 않고 소형화 할 수 있도록하기 위해, 반도체칩의 주면의 전체 주변면 상에 수지박막이 마련되고 그 위에 리이드가 마련되며 리이드와 반도체칩의 입출력전극패드가 전기적으로 접속되고, 전기적 접속부를 봉지수지에 의해 피복해서 봉지하는 구성으로 하였다. 이러한 구성에 의해, 실장시에 실장기판과 반도체장치의 접속을 간단하고 확실하게 실행할 수 있으므로 가능 및 신뢰성을 저하시키지 않고 소형화 할 수 있다는 등의 효과가 얻어진다.

대표도

도1

명세서

[발명의 명칭]

반도체장치와 그것을 사용한 표시장치 및 노트형 퍼스널 컴퓨터

[도면의 간단한 설명]

제1도는 본 발명의 실시예 1의 반도체장치의 상부봉지수지를 제거한 상태에 있어서의 개략적인 구성을

도시한 평면도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

반도체칩의 주면의 전체 주변면 상에 테이프 캐리어 패키지용의 테이프의 수지박막이 마련되고, 그 위에 리이드가 마련되고, 상기 리이드와 반도체칩의 전극패드가 전기적으로 접속되고, 상기 전기적 접속부를 봉지수지에 의해 피복해서 봉지하여 이루어지는 것을 특징으로 하는 반도체장치.

청구항 2

제1항에 있어서, 상기 리이드의 입력리이드 및 출력리이드가 각각 별개로 반도체칩상에 일렬로 배치되어 이루어지는 것을 특징으로 하는 반도체장치.

청구항 3

제2항에 있어서, 상기 입력리이드와 출력리이드는 각각 별개의 일렬이고 또한 양열은 평행하게 배치되어 이루어지는 것을 특징으로 하는 반도체장치.

청구항 4

제2항에 있어서, 상기 반도체칩의 전극패드가 반도체칩의 중앙부의 긴쪽방향에 배치되어 있는 것을 특징으로 하는 반도체장치.

청구항 5

제4항에 있어서, 상기 반도체칩의 전극패드의 배치피치와 리이드의 배치피치가 거의 동일한 것을 특징으로 하는 반도체장치.

청구항 6

제5항에 있어서, 상기 리이드는 간격으로 배치되어 이루어지는 것을 특징으로 하는 반도체장치.

청구항 7

제4항에 있어서, 상기 리이드는 반도체칩의 긴쪽방향에만 배치되고 굴곡부를 갖고 있지 않은 것을 특징으로 하는 반도체장치.

청구항 8

제1항에 있어서, 상기 반도체칩의 입력전극패드와 한쪽끝 사이에 테스트용 소자 및 정합마크가 마련되고, 출력전극패드와 다른 쪽 끝 사이에 출력버퍼가 마련되어 이루어지는 것을 특징으로 하는 반도체장치.

청구항 9

제8항에 있어서, 상기 반도체칩의 한쪽 끝에서 입력전극패드까지의 거리와 다른쪽 끝에서 출력전극패드까지의 거리가 동일한 것을 특징으로 하는 반도체장치.

청구항 10

제8항에 있어서, 상기 반도체칩은 인접하는 칩의 출력측에 근접한 영역에서 절단되어 이루어지는 것을 특징으로 하는 반도체장치.

청구항 11

주면과 상기 주면 상에 형성된 여러개의 전극패드를 갖는 반도체칩, 표면과 이면을 갖고 부분적으로 상기 표면에서 이면에 도달하는 개구를 갖는 수지박막, 상기 수지박막의 표면에 형성되고 그 한쪽 끝이 상기 개구내로 연장하는 여러개의 리이드 및 상기 반도체칩의 주면의 일부와 상기 여러개의 리이드의 상기 개구내로 연장된 부분을 피복하는 봉지수지로 이루어지는 반도체장치로서, 상기 수지박막은 상기 반도체칩과 상기 리이드 사이에 위치하고 상기 수지박막의 개구는 상기 반도체칩 주면의 여러개의 전극패드가 노출되는 위치에 형성되어 있고, 상기 여러개의 리이드의 한쪽 끝은 상기 전극패드에 전기적으로 접속되어 있고, 상기 개구는 상기 반도체칩의 주면보다 작고 상기 반도체칩의 전체 둘레에 있어서 상기 수지박막과 상기 반도체칩은 중첩되는 것을 특징으로 하는 반도체장치.

청구항 12

장방형의 주면과 상기 주면 상에 형성된 여러개의 전극패드를 갖는 반도체칩, 표면과 이면을 갖고 부분적으로 상기 표면에서 이면에 도달하는 장방향의 개구를 갖는 수지박막, 상기 수지박막의 표면에 형성되고 그 한쪽 끝이 상기 개구내로 연장하는 여러개의 리이드 및 상기 반도체칩의 주면의 일부와 상기 여러개의 리이드의 상기 개구 내로 연장된 부분을 피복하는 봉지수지로 이루어지는 반도체장치로서, 상기 수지박막은 상기 반도체칩과 상기 리이드 사이에 위치하고, 상기 수지박막의 개구는 상기 반도체칩 주면의 여러개의 전극패드가 노출되는 위치에 형성되어있고, 상기 여러개의 리이드의 한쪽끝은 상기 전극패드에

전기적으로 접속되어 있고, 상기 장방형의 개구의 각 변은 상기 반도체칩의 주면 상에 위치하는 것을 특징으로 하는 반도체장치.

청구항 13

장방형의 주면, 상기 주면 상으로서 제1의 간변을 따라서 일렬로 배치된 여러개의 제1전극패드 및 제2의 간변을 따라서 일렬로 배치된 여러개의 제2전극패드를 갖는 반도체칩, 표면과 이면을 갖고 부분적으로 상기 표면에서 이면에 도달하는 개구를 갖는 수지박막으로서, 상기 개구를 규정하는 제1 및 제2의 변으로서 상기 제1의 변은 상기 제1의 긴변에 근접하고 상기 제2의 변은 상기 제2의 긴변에 근접하는 수지박막, 상기 수지박막의 표면에 형성되고 상기 수지박막의 제1의 변을 횡단해서 연장하고 그 한쪽 끝이 상기 개구내로 연장하는 여러개의 제1리이드, 상기 수지박막의 표면에 형성되고 상기 수지박막의 제2의 변을 횡단해서 연장하고 그 한쪽 끝이 상기 개구내로 연장하는 여러개의 제2리이드 및 상기 반도체칩의 주면의 일부와 상기 여러개의 리이드의 상기 개구내로 연장된 부분을 피복하는 봉지수지로 이루어지는 반도체장치로서, 상기 수지박막은 상기 반도체칩과 상기 리이드 사이에 위치하고, 상기 수지박막의 개구는 상기 반도체칩 주면의 여러개의 전극패드가 노출되는 위치에 형성되어 있고, 상기 여러개의 제1리이드의 한쪽 끝은 상기 제1의 전극패드에 전기적으로 접속되어 있고, 상기 여러개의 제2리이드의 한쪽 끝은 상기 제2의 전극패드에 전기적으로 접속되어 있고, 상기 제1의 변은 상기 반도체칩의 제1의 긴변과 상기 제1의 전극패드 사이에 위치하고, 상기 제2의 변은 상기 반도체 칩의 제2의 긴변과 상기 제2의 전극패드 사이에 위치하는 것을 특징으로 하는 반도체장치.

청구항 14

제13항에 있어서, 상기 제1전극패드는 입력용이고, 상기 제2전극패드는 출력용인 것을 특징으로 하는 반도체장치.

청구항 15

제14항에 있어서, 상기 여러개의 제1전극패드는 소정의 피치로 일렬로 배치되어 있고, 상기 여러개의 제1리이드는 상기 반도체칩의 제1의 긴변을 따라서 소정의 피치로 배치되어 있고, 상기 제1전극패드의 피치와 상기 제1리이드의 피치는 서로 동일한 것을 특징으로 하는 반도체장치.

청구항 16

제15항에 있어서, 상기 여러개의 제2전극패드는 소정의 피치로 일렬로 배치되어 있고, 상기 여러개의 제2리이드는 상기 반도체칩의 제2의 긴변을 따라서 소정이 피치로 배치되어 있고, 상기 제2전극패드의 피치와 상기 제2리이드의 피치는 서로 동일한 것을 특징으로 하는 반도체장치.

청구항 17

제16항에 있어서, 상기 제1리이드는 상기 반도체칩의 제1이 긴변과만 교차해서 연장하고, 상기 제2리이드는 상기 반도체칩의 제2의 긴변과만 교차해서 연장하는 것을 특징으로 하는 반도체장치.

청구항 18

제17항에 있어서, 상기 제1 및 제2리이드는 상기 반도체칩의 긴변에 수직인 방향으로 직선적으로 연장하고 있는 것을 특징으로 하는 반도체장치.

청구항 19

표시용 패널, 배선기판, 상기 표시패널과 상기 배선기판에 전기적으로 접속된 반도체장치, 상기 표시패널, 배선기판 및 반도체장치를 밀봉하는 프레임을 갖는 표시장치로서, 상기 반도체장치는 장방형의 주면, 상기 주면 상으로서 제1의 긴변을 따라서 일렬로 배치된 여러개의 제1전극패드 및 제2의 긴변을 따라서 일렬로 배치된 여러개의 제2전극패드를 갖는 반도체칩, 표면과 이면을 갖고 부분적으로 상기 표면에서 이면에 도달하는 개구를 갖는 수지박막으로서, 상기 개구를 규정하는 제1 및 제2의 변으로서 상기 제1의 변은 상기 제1의 긴변에 근접하고 상기 제2의 변은 상기 제2의 긴변에 근접하는 수지박막, 상기 수지박막의 표면에 형성되고 상기 수지박막의 제1의 변을 횡단해서 연장하고 그 한쪽 끝이 상기 개구내로 연장하는 여러개의 제1리이드, 상기 수지박막의 표면에 형성되고 상기 수지박막의 제2의 변을 횡단해서 연장하고 그 한쪽 끝이 상기 개구내로 연장하는 여러개의 제2리이드 및 상기 반도체칩의 주면의 일부와 상기 여러개의 리이드의 상기 개구내로 연장된 부분을 피복하는 봉지수지를 갖고, 상기 수지박막은 상기 반도체칩과 상기 리이드 사이에 위치하고, 상기 수지박막의 개구는 상기 반도체칩 주면의 여러개의 전극패드가 노출되는 위치에 형성되어 있고, 상기 여러개의 제1리이드의 한쪽 끝은 상기 제1의 전극패드에 전기적으로 접속되어 있고, 상기 여러개의 제2리이드의 한쪽끝은 상기 제2의 전극패드에 전기적으로 접속되어 있고, 상기 제1의 변은 상기 반도체칩의 제1의 긴변과 상기 제1의 전극패드 사이에 위치하고, 상기 제2의 변은 상기 반도체칩의 제2의 긴변과 상기 제2의 전극패드 사이에 위치하는 것을 특징으로 하는 표시장치.

청구항 20

제19항에 있어서, 상기 제1전극패드는 입력용이고, 상기 제2전극패드는 출력용인 것을 특징으로 하는 표시장치.

청구항 21

제19항에 있어서, 상기 제1리이드는 상기 배선기판에 접속되고, 상기 제2리이드는 상기 표시패널에 접속되어 있는 것을 특징으로 하는 표시장치.

청구항 22

제21항에 있어서, 상기 여러개의 제1전극패드는 소정의 피치로 일렬로 배치되어 있고, 상기 여러개의 제1리이드는 상기 반도체칩의 제1의 긴변을 따라서 소정의 피치로 배치되어 있고, 상기 제1전극패드의 피치와 상기 제1리이드의 피치는 서로 동일한 것을 특징으로 하는 표시장치.

청구항 23

제22항에 있어서, 상기 여러개의 제2전극패드는 소정의 피치로 일렬로 배치되어 있고, 상기 여러개의 제2리이드는 상기 반도체칩의 제2의 긴변을 따라서 소정의 피치로 배치되어 있고, 상기 제2전극패드의 피치와 상기 제2리이드의 피치는 서로 동일한 것을 특징으로 하는 표시장치.

청구항 24

제23항에 있어서, 상기 제1리이드는 상기 반도체칩의 제1의 긴변과만 교차해서 연장하고, 상기 제2리이드는 상기 반도체칩의 제2의 긴변과만 교차해서 연장하는 것을 특징으로 하는 표시장치.

청구항 25

제20항에 있어서, 상기 제2의 전극패드와 상기 제2의 긴변 사이에는 출력버퍼가 배치되어 있는 것을 특징으로 하는 표시장치.

청구항 26

제20항에 있어서, 상기 제1의 전극패드와 상기 제1의 긴변 사이에는 테스트용 소자의 배치영역이 형성되어 있는 것을 특징으로 하는 반도체장치.

청구항 27

표시용 패널, 배선기판, 상기 표시패널과 상기 배선기판에 전기적으로 접속된 반도체장치, 상기 표시패널, 배선기판 및 반도체장치를 밀봉하는 프레임을 갖는 표시장치와 상기 표시장치에 전기적으로 접속된 키입력부를 갖는 노트형 퍼스널 컴퓨터로서, 상기 반도체장치는 장방형의 주면, 상기 주변 상으로서 제1의 긴변을 따라서 일렬로 배치된 여러개의 제1전극패드 및 제2의 긴변을 따라서 일렬로 배치된 여러개의 제2전극패드를 갖는 반도체칩, 표면과 이면을 갖고 부분적으로 상기 표면에서 이면에 도달하는 개구를 갖는 수지박막으로서, 상기 개구를 규정하는 제1 및 제2의 변으로서 상기 제1의 변은 상기 제1의 긴변에 근접하고, 상기 제2의 변은 상기 제2의 긴변에 근접하는 수지박막, 상기 수지박막의 표면에 형성되고 상기 수지박막의 제1의 변을 횡단해서 연장하고 그 한쪽 끝이 상기 개구내로 연장하는 여러개의 제1리이드, 상기 수지박막의 표면에 형성되고 상기 수지박막의 제2의 변을 횡단해서 연장하고 그 한쪽 끝이 상기 개구내로 연장하는 여러개의 제2리이드 및 상기 반도체칩의 주면의 일부와 상기 여러개의 리이드의 상기 개구내로 연장된 부분을 피복하는 봉지수지를 갖고, 상기 수지박막은 상기 반도체칩과 상기 리이드 사이에 위치하고, 상기 수지박막의 개구는 상기 반도체칩 주면의 여러개의 전극패드가 노출되는 위치에 형성되어 있고, 상기 여러개의 제1리이드의 한쪽끝은 상기 제1의 전극패드에 전기적으로 접속되어 있고, 상기 여러개의 제2리이드의 한쪽 끝은 상기 제2의 전극패드에 전기적으로 접속되어 있고, 상기 제1의 변은 상기 반도체칩의 제1의 긴변과 상기 제1의 전극패드 사이에 위치하고, 상기 제2의 변은 상기 반도체칩의 제2의 긴변과 상기 제2의 전극패드 사이에 위치하는 것을 특징으로 하는 노트형 퍼스널 컴퓨터.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1

