

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6567943号
(P6567943)

(45) 発行日 令和1年8月28日(2019.8.28)

(24) 登録日 令和1年8月9日(2019.8.9)

(51) Int.Cl.

F 1

HO1L	21/3065	(2006.01)
HO1L	21/683	(2006.01)
HO5H	1/46	(2006.01)
HO2N	13/00	(2006.01)

HO1L	21/302	1 O 1 B
HO1L	21/302	1 O 1 G
HO1L	21/68	R
HO5H	1/46	A
HO2N	13/00	D

請求項の数 14 (全 19 頁)

(21) 出願番号

特願2015-200701 (P2015-200701)

(22) 出願日

平成27年10月9日(2015.10.9)

(65) 公開番号

特開2016-131235 (P2016-131235A)

(43) 公開日

平成28年7月21日(2016.7.21)

審査請求日

平成30年6月21日(2018.6.21)

(31) 優先権主張番号

特願2015-2723 (P2015-2723)

(32) 優先日

平成27年1月9日(2015.1.9)

(33) 優先権主張国・地域又は機関

日本国 (JP)

(73) 特許権者

501387839

株式会社日立ハイテクノロジーズ

東京都港区西新橋一丁目24番14号

(74) 代理人

110002066

特許業務法人筒井国際特許事務所

(72) 発明者

荒瀬 高男

東京都港区西新橋一丁目24番14号 株

式会社日立ハイテクノロジーズ内

(72) 発明者

森 政士

東京都港区西新橋一丁目24番14号 株

式会社日立ハイテクノロジーズ内

(72) 発明者

横川 賢悦

東京都港区西新橋一丁目24番14号 株

式会社日立ハイテクノロジーズ内

最終頁に続く

(54) 【発明の名称】 プラズマ処理装置およびプラズマ処理方法

(57) 【特許請求の範囲】

【請求項 1】

試料がプラズマ処理される処理室と、

プラズマを生成するための高周波電力を供給する第1の高周波電源と、

前記試料を静電吸着膜に静電吸着させる第1の電極および第2の電極を具備し、前記試料が載置される試料台と、

前記第1の電極に第1の直流電圧を印加する第1の直流電源と、

前記第2の電極に第2の直流電圧を印加する第2の直流電源と、

前記試料台に高周波電力を供給する第2の高周波電源と、

前記試料台に印加された高周波電圧の第1の電圧値および第2の電圧値を検知する電圧検知部と、

前記第1の直流電源および前記第2の直流電源を制御する電源制御部と、を備え、

前記電源制御部は、前記試料台に供給される高周波電力が時間変調される場合、前記第1の電圧値、前記第2の電圧値および前記時間変調のデュティ比に基づいて前記高周波電圧のピーク間電圧値の時間平均値を求め、予め設定された前記第1の直流電圧と予め設定された前記第2の直流電圧の電位差および前記求められた時間平均値を用いて前記第1の直流電圧および前記第2の直流電圧を求める、前記求められた前記第1の直流電圧および前記求められた前記第2の直流電圧をそれぞれ前記第1の電極および前記第2の電極に印加するように前記第1の直流電源および前記第2の直流電源をそれぞれ制御し、

前記第1の電圧値は、前記時間変調された高周波電力の第1の期間における前記高周波

10

20

電圧のピーク間電圧値であり、

前記第2の電圧値は、前記時間変調された高周波電力の第2の期間における前記高周波電圧のピーク間電圧値であり、

前記第1の期間の振幅は、前記第2の期間の振幅より大きいことを特徴とするプラズマ処理装置。

【請求項2】

請求項1に記載のプラズマ処理装置において、

前記電源制御部は、前記静電吸着膜の絶縁耐圧の上限以上の電圧が前記静電吸着膜に印加されたか否かを判定し、前記絶縁耐圧の上限以上の電圧が前記静電吸着膜に印加されたと判定した回数が予め設定された回数を上回った場合、前記静電吸着膜を交換することを促す警告を出力することを特徴とするプラズマ処理装置。10

【請求項3】

請求項2に記載のプラズマ処理装置において、

前記電源制御部は、前記第1の直流電圧および前記第2の直流電圧に基づいて前記第1の電極と前記試料の間の第1の電位差および前記第2の電極と前記試料の間の第2の電位差を求め、前記求められた前記第1の電位差または前記求められた前記第2の電位差が予め設定された前記絶縁耐圧の上限のしきい値以上の場合、前記絶縁耐圧の上限以上の電圧が前記静電吸着膜に印加されたと判定することを特徴とするプラズマ処理装置。20

【請求項4】

請求項1に記載のプラズマ処理装置において、

前記求められた前記第1の直流電圧および前記求められた前記第2の直流電圧は、プラズマ処理中に逐次求められ、

前記電源制御部は、前記逐次求められた前記第1の直流電圧および前記逐次求められた前記第2の直流電圧をそれぞれ前記第1の電極および前記第2の電極に印加するように前記第1の直流電源および前記第2の直流電源をそれぞれ制御することを特徴とするプラズマ処理装置。30

【請求項5】

試料がプラズマ処理される処理室と、

プラズマを生成するための高周波電力を供給する第1の高周波電源と、

前記試料を静電吸着膜に静電吸着させる電極を具備し前記試料が載置される試料台と、30

前記電極に直流電圧を印加する直流電源と、

前記試料台に高周波電力を供給する第2の高周波電源と、

前記試料台に印加された高周波電圧の第1の電圧値および第2の電圧値を検知する電圧検知部と、

前記直流電源を制御する電源制御部と、を備え、

前記電源制御部は、前記試料台に供給される高周波電力が時間変調される場合、前記第1の電圧値、前記第2の電圧値および前記時間変調のデュティ比に基づいて前記高周波電圧のピーク間電圧値の時間平均値を求め、前記求められた時間平均値および予め設定された前記直流電圧を用いて前記直流電圧を求め、前記求められた前記直流電圧を前記電極に印加するように前記直流電源を制御し。40

前記第1の電圧値は、前記時間変調された高周波電力の第1の期間における前記高周波電圧のピーク間電圧値であり、

前記第2の電圧値は、前記時間変調された高周波電力の第2の期間における前記高周波電圧のピーク間電圧値であり、

前記第1の期間の振幅は、前記第2の期間の振幅より大きいことを特徴とするプラズマ処理装置。

【請求項6】

請求項5に記載のプラズマ処理装置において、

前記求められた直流電圧は、前記試料がプラズマ処理される前に予め求められており、前記プラズマ処理の条件を規定するプラズマ処理条件に前記予め求められた前記直流電圧50

が設定されていることを特徴とするプラズマ処理装置。

【請求項 7】

請求項 5 に記載のプラズマ処理装置において、

前記求められた直流電圧は、プラズマ処理中に逐次求められ、

前記電源制御部は、前記逐次求められた直流電圧を前記電極に印加するように前記直流電源を制御することを特徴とするプラズマ処理装置。

【請求項 8】

請求項 5 に記載のプラズマ処理装置において、

前記高周波電圧のピーク間電圧値の時間平均値は、前記第 1 の電圧値と前記デュティ比との積に前記第 2 の電圧値と 1 から前記デュティ比を減じた値との積を加算して求められた値であることを特徴とするプラズマ処理装置。 10

【請求項 9】

試料を静電吸着膜に静電吸着させる第 1 の電極および第 2 の電極を具備する試料台に時間変調された高周波電力を供給しながら前記試料台に載置される前記試料をプラズマエッティングするプラズマ処理方法において、

前記第 1 の電極に第 1 の直流電圧を印加する工程と、

前記第 2 の電極に第 2 の直流電圧を印加する工程と、

第 1 の電圧値、第 2 の電圧値および前記時間変調のデュティ比に基づいて前記試料台に印加された高周波電圧のピーク間電圧値の時間平均値を求める工程と、

予め設定された前記第 1 の直流電圧と予め設定された前記第 2 の直流電圧の電位差および前記求められた時間平均値を用いて前記第 1 の直流電圧および前記第 2 の直流電圧を求める工程と、 20

前記求められた前記第 1 の直流電圧および前記求められた前記第 2 の直流電圧をそれぞれ前記第 1 の電極および前記第 2 の電極に印加する工程と、を有し、

前記第 1 の電圧値は、前記時間変調された高周波電力の第 1 の期間における前記高周波電圧のピーク間電圧値であり、

前記第 2 の電圧値は、前記時間変調された高周波電力の第 2 の期間における前記高周波電圧のピーク間電圧値であり、

前記第 1 の期間の振幅は、前記第 2 の期間の振幅より大きいことを特徴とするプラズマ処理方法。 30

【請求項 10】

請求項 9 に記載のプラズマ処理方法において、

前記求められた前記第 1 の直流電圧および前記求められた前記第 2 の直流電圧は、プラズマ処理中に逐次求められ、

前記逐次求められた前記第 1 の直流電圧および前記逐次求められた前記第 2 の直流電圧をそれぞれ前記第 1 の電極および前記第 2 の電極に印加することを特徴とするプラズマ処理方法。

【請求項 11】

請求項 9 に記載のプラズマ処理方法において

前記プラズマエッティングの条件を規定するプラズマ処理条件に設定されるパラメータは、前記第 1 の直流電圧の初期値と、前記第 2 の直流電圧の初期値と、前記高周波電圧のピーク間電圧値に対する前記試料台に印加される自己バイアス電圧の比と、前記第 1 の直流電圧の初期値と前記第 2 の直流電圧の初期値との電位差と、を含むことを特徴とするプラズマ処理方法。 40

【請求項 12】

請求項 9 に記載のプラズマ処理方法において、

前記静電吸着膜の絶縁耐圧の上限以上の電圧が前記静電吸着膜に印加されたか否かを判定し、前記絶縁耐圧の上限以上の電圧が前記静電吸着膜に印加されたと判定した回数が予め設定された回数を上回った場合、前記静電吸着膜を交換することを促す警告をする工程をさらに有することを特徴とするプラズマ処理方法。 50

【請求項 1 3】

請求項 1 2 に記載のプラズマ処理方法において、

前記第 1 の直流電圧および前記第 2 の直流電圧に基づいて前記第 1 の電極と前記試料の間の第 1 の電位差および前記第 2 の電極と前記試料の間の第 2 の電位差を求め、

前記求められた前記第 1 の電位差または前記求められた前記第 2 の電位差が予め設定された前記絶縁耐圧の上限のしきい値以上の場合、前記絶縁耐圧の上限以上の電圧が前記静電吸着膜に印加されたと判定する工程をさらに有することを特徴とするプラズマ処理方法。

【請求項 1 4】

試料を静電吸着膜に静電吸着させる電極を具備する試料台に時間変調された高周波電力を供給しながら前記試料台に載置される前記試料をプラズマエッティングするプラズマ処理方法において、10

前記電極に直流電圧を印加する工程と、

第 1 の電圧値、第 2 の電圧値および前記時間変調のデュティ比に基づいて前記試料台に印加された高周波電圧のピーク間電圧値の時間平均値を求める工程と、

前記求められた時間平均値および予め設定された前記直流電圧を用いて前記直流電圧を求める工程と、

前記求められた前記直流電圧を前記電極に印加する工程と、を有し、

前記第 1 の電圧値は、前記時間変調された高周波電力の第 1 の期間における前記高周波電圧のピーク間電圧値であり、20

前記第 2 の電圧値は、前記時間変調された高周波電力の第 2 の期間における前記高周波電圧のピーク間電圧値であり、

前記第 1 の期間の振幅は、前記第 2 の期間の振幅より大きいことを特徴とするプラズマ処理方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、プラズマ処理装置およびプラズマ処理方法に関し、特に、プラズマ電位の上昇によるプラズマ処理装置の電極へのダメージ抑制に有効な技術に関する。

【背景技術】**【0002】**

プラズマエッティング装置などのプラズマ処理装置においては、半導体ウエハの温度を精度よく保つための技術として、半導体ウエハを静電吸着させ、該半導体ウエハと電極間にヘリウムガスを流す構造が広く用いられている。

【0003】

静電吸着方式としては、例えば単極（モノポール）と双極（ダイポール）との 2 方式が主に用いられる。単極方式は、1 つの電極に静電吸着電圧を印加し、双極方式は、2 つ以上の電極を設け、極性がそれぞれ異なる静電吸着電圧を印加する。

【0004】

静電吸着は、セラミックなどにて形成された薄い絶縁膜を介して、電極と半導体ウエハ間に直流電圧を与えることで実施される。また、半導体ウエハには、プラズマからのイオンを加速して入射されるため高電圧が印加されている。40

【0005】

特許文献 1 には、電極に印加されている高周波電圧をモニタし、モニタされた高周波電圧信号に基づいて静電吸着（E S C : E l e c t r o S t a t i c C h u c k ）用電源の出力電圧を制御することによって、静電吸着にかかる電圧を所望の値に保つことが開示されている。

【0006】

また、特許文献 2 には、半導体ウエハに印加する高周波電圧が高い電圧と低い電圧といった 2 種類の電圧を交互に印加し、高い電力の時間比率（T M デュティ）と繰り返し周波50

数を設定してエッチングすることが開示されている。この特許文献2には、その際、モニタされるウエハに印加する高周波バイアス電圧のピーク値としては、高い電力時の値の安定値であることが開示されている。

【0007】

さらに、特許文献3には、プラズマ処理装置において、時間変調されていない高周波バイアス電圧が電極に印加されている場合における静電吸着用電源の出力電圧の制御についての技術が開示されている。

【先行技術文献】

【特許文献】

【0008】

10

【特許文献1】特開2006-210726号公報

【特許文献2】特開2013-12624号公報

【特許文献3】特開2010-10236号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

上記した特許文献2に記載されたエッチング技術、すなわち高い電圧と低い電圧との2つの高周波電圧を交互に印加しながら、特許文献1に記載の静電吸着用直流電流の制御方法を用いて、2.5kV以上のウエハバイアスを印加した場合について検討する。

【0010】

20

この条件においては、デュティ(Duty)が40%以下および60%以上で半導体ウエハのヘリウム裏面圧の時間変化の頻度が大きくなる。その結果、静電吸着力の低下および静電吸着膜の電圧破壊が発生する恐れが生じる。

【0011】

また、上記した背景技術における技術は、プラズマエッチング処理をCW(連続波)バイアスを用いて行うものであるが、TM(Time Modulation)バイアスを使用する技術については考慮されていない。

【0012】

本発明の目的は、静電吸着膜の破壊なく、静電吸着力を確保しながら、プラズマ処理における試料の温度を高精度に制御することのできる技術を提供することにある。

30

【0013】

本発明の前記ならびにその他の目的と新規な特徴については、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

【0014】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0015】

すなわち、代表的なプラズマ処理は、処理室、第1の高周波電源、試料台、第1の直流電源、第2の直流電源、第2の高周波電源、電圧検知部、および電源制御部を有する。

40

【0016】

処理室は、試料がプラズマ処理される。第1の高周波電源は、処理室内にプラズマを生成する高周波電力を供給する。

【0017】

試料台は、静電吸着膜に埋め込まれ、試料を静電吸着膜に静電吸着させる第1の電極および第2の電極を具備し、試料が載置される。第1の直流電源は、第1の電極に第1の直流電圧を印加する。第2の直流電源は、第2の電極に第2の直流電圧を印加する。

【0018】

第2の高周波電源は、試料台に高周波電力を供給する。電圧検知部は、試料台に印加された高周波電力から第1の電圧値と第2の電圧値とを検知する。電源制御部は、第1の直

50

流電源および第2の直流電源の設定電圧を制御する。

【0019】

電圧検知部が検知する第1の電圧値は、試料台に供給された高周波電力が時間変調された際に第1の振幅を有する時間変調の第1の期間における試料台に印加された高周波電力のピーク間電圧値である。

【0020】

電圧検知部が検知する第2の電圧値は、第1の振幅より小さい第2の振幅を有する時間変調の第2の期間における試料台に印加された高周波電力のピーク間電圧値である。

【0021】

また、電源制御部は、第1の電圧値、第2の電圧値、および時間変調のデュティ比に基づいて、試料台に印加された高周波電圧のピーク間電圧値の時間平均値を求め、求めた時間平均値および試料を静電吸着膜に静電吸着させる電圧であり、静電吸着膜の両端間の電位差である静電吸着用電圧を用いて第1の直流電圧および第2の直流電圧を求め、求められた第1の直流電圧および第2の直流電圧をそれぞれ出力するように第1の直流電源および第2の直流電源をそれぞれ制御する。10

【0022】

特に、電源制御部は、静電吸着膜の絶縁耐圧の上限を超えた電圧が静電吸着膜に印加されたか否かを判定し、絶縁耐圧の上限を超えたと判定した回数が、予め設定された判定回数しきい値よりも多くなると、静電吸着膜を交換する旨の警告を出力する。

【発明の効果】20

【0023】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0024】

高品質なプラズマ処理を行うことができる。

【図面の簡単な説明】

【0025】

【図1】一実施の形態による双極方式電極を用いたプラズマ処理装置における要部の構成の一例を示す説明図である。

【図2】本発明者が検討したE S C電極に印加される高電力側のバイアス電圧である高周波電圧のモニタ値のみを用いた際ににおける半導体ウエハの温度制御が困難になるプラズマ処理装置の各部の信号の一例を示すタイミングチャートである。30

【図3】本発明者が検討したE S C電極に印加される高電力側のバイアス電圧である高周波電圧のモニタ値のみを用いた際ににおける静電吸着膜が絶縁破壊してしまうプラズマ処理装置の各部の信号の一例を示すタイミングチャートである。

【図4】図1のプラズマ処理装置における各部の信号タイミングの一例を示すタイミングチャートである。

【図5】図1のプラズマ処理装置が有するE S C電源制御部によるエッチング処理中の制御動作の一例を示すフローチャートである。

【図6】一実施の形態による単極方式電極を用いたプラズマ処理装置における要部の構成の一例を示す説明図である。40

【図7】一実施の形態によるプラズマ処理装置の概略断面を示す説明図である。

【発明を実施するための形態】

【0026】

以下の実施の形態においては便宜上その必要があるときは、複数のセクションまたは実施の形態に分割して説明するが、特に明示した場合を除き、それらはお互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明等の関係にある。

【0027】

また、以下の実施の形態において、要素の数等（個数、数値、量、範囲等を含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合等を除50

き、その特定の数に限定されるものではなく、特定の数以上でも以下でもよい。

【0028】

さらに、以下の実施の形態において、その構成要素（要素ステップ等も含む）は、特に明示した場合および原理的に明らかに必須であると考えられる場合等を除き、必ずしも必須のものではないことは言うまでもない。

【0029】

同様に、以下の実施の形態において、構成要素等の形状、位置関係等に言及するときは特に明示した場合および原理的に明らかにそうではないと考えられる場合等を除き、実質的にその形状等に近似または類似するもの等を含むものとする。このことは、上記数値および範囲についても同様である。

10

【0030】

また、実施の形態を説明するための全図において、同一の部材には原則として同一の符号を付し、その繰り返しの説明は省略する。なお、図面をわかりやすくするために平面図であってもハッチングを付す場合がある。

【0031】

以下、実施の形態を詳細に説明する。

【0032】

プラズマ処理装置の構成例

図1は、本実施の形態による図7に示すようなプラズマ処理装置における要部の構成の一例を示す説明図である。この図1では、プラズマ処理装置が有する被加工試料設置部100および該被加工試料設置部100に接続される各回路部について示している。

20

【0033】

プラズマ処理装置は、図1に示すように、試料台である被加工試料設置部100が設けられている。被加工試料設置部100は、半導体ウエハなどの後述する被加工試料104がプラズマ処理される図示しない処理室に設けられている。

【0034】

被加工試料設置部100は、基材部101、静電吸着膜102、およびESC電極103A, 103Bを有する。高周波電力が印加される基材部101の上部には、静電吸着膜102が載置されている。この静電吸着膜102は、例えばセラミックなどによって形成されている。また、静電吸着膜102には、ESC電極103A, 103Bがそれぞれ埋め込まれている。

30

【0035】

第1の電極となるESC電極103Aは、図1の右側に配置されており、その左側には、第2の電極となるESC電極103Bが配置されており、図1においては、双極方式静電吸着部の例を示している。静電吸着膜102には、被加工試料104が載置される。前述したように被加工試料104は、半導体ウエハなどである。

【0036】

ESC電極103Aには、低域通過フィルタ106Aの一方が接続されており、該低域通過フィルタ106Aの他方には、ESC電源105Aが接続されている。ESC電極103Bには、低域通過フィルタ106Bの一方が接続されており、該低域通過フィルタ106Bの他方には、ESC電源105Bが接続されている。これら低域通過フィルタ106A, 106Bは、いわゆるローパスフィルタ(LPF: Low Pass Filter)である。

40

【0037】

第1の直流電源となるESC電源105Aは、低域通過フィルタ106Aを介してESC電極103Aに直流電圧を供給する。第2の直流電源となるESC電源105Bは、低域通過フィルタ106Bを介してESC電極103Bに直流電圧を供給する。

【0038】

ESC電極103A, 103Bには、極性の異なる直流電圧がそれぞれ供給されており、プラズマ107がない状態では、それぞれのESC電極103A, 103Bに印加した

50

直流電圧の電位差により、被加工試料 104 を静電吸着膜 102 に静電吸着する静電吸着用の電極である。

【0039】

また、基材部 101 には、高周波整合器 111 が接続されている。この高周波整合器 111 には、高周波電源 112 が接続されている。高周波整合器 111 は、後述する高電圧側 Vpp 検出器 108、低電圧側 Vpp 検出器 109、およびバイアス整合器 110 を有する構成からなる。バイアス整合器 110 は、高周波電源 112 から出力される高周波電力のバイアス整合を行う。

【0040】

電源制御部である ESC 電源制御部 116 は、高周波整合器 111 の高電圧側 Vpp 検出器 108 および低電圧側 Vpp 検出器 109 による検出結果に基づいて、ESC 電源 105A, 105B から出力される出力電圧値を設定する。10

【0041】

また、Vpp 検出器(例えば高電圧側 Vpp 検出器 108 のみ)に High / Low のタイミングを設けることにより 1 系統による Vpp 検出結果に基づいて、ESC 電源 105A, 105B から出力される出力電圧を設定することもできる。

【0042】

また、基材部 101 には、バイアス整合器 110 を介して高周波電源 112 からの高周波電力がバイアス電力として印加される。高周波電源 112 は、例えば周波数 4MHz 程度、出力 1kW ~ 7.5kW 程度の電源である。20

【0043】

高周波電源 112 は、TM モードとして、TM デュティ (TM Duty) 5 - 95% 程度、TM 周波数 0.1 - 5kHz 程度の範囲で出力する。このとき、TM デュティは、1 周期に対する高バイアスパワーの期間の比である。

【0044】

TM モード、言い換えれば TM バイアスは、被加工試料 104 に印加する高周波電圧が高い電圧と低い電圧の 2 種類の高周波電力(バイアス)を交互に印加し、その高周波電力の時間比率(TM デュティ)と繰り返し周波数を設定してプラズマエッチングする。

【0045】

また、基材部 101 の内部には、冷媒を流す流路である複数の冷媒流路 113 が形成されている。冷媒流路 113 には、温度制御された冷媒が流れようになっており、これによって、基材部 101 の温度が制御される。30

【0046】

さらに、被加工試料 104 と静電吸着膜 102との間には、ヘリウム供給部 114 よりヘリウムが一定圧力で供給されている。これによって、被加工試料 104 と静電吸着膜 102 との間の熱伝導が高められる。高周波電源 112 には、エッチング制御部 115 が接続されており、該高周波電源 112 は、エッチング制御部 115 により制御される。

【0047】

高周波電圧 Vpp_H のみを用いた電圧制御の問題点

ここで、これまでの ESC 電源の出力電圧の制御技術について説明する。40

【0048】

これまでの技術においては、ESC 電極に印加される高電力側のバイアス電圧である高周波電圧 Vpp_H のモニタ値のみを用いて、例えば以下の式に基づいて、2 台の ESC 電源の出力電圧 (V_A , V_B) を決定し、条件により異なる高周波電圧 Vpp 値に対して、自動的に制御を行っていた。

【0049】

【数1】

$$\text{ESC電源Aの出力 } V_A = V_{\text{ESC}}/2 - V_{\text{pp}}H * R_1 \quad \dots \dots \dots \text{(式1)}$$

$$\text{ESC電源Bの出力 } V_B = -(V_{\text{ESC}}/2 + V_{\text{pp}}H * R_1) \quad \dots \dots \text{(式2)}$$

【0050】

ここで、 V_{ESC} はエッティングレシピ内で設定する 2 つの E S C 電源 105 A, 105 B における出力電圧値の差である。 R_1 はレシピ内で設定する $V_{\text{dc}} / V_{\text{pp}}$ 比であり、実測結果から、連続出力（すなわち T M デュティ 100 %）の場合で、通常 0.3 - 0.45 程度を設定している。

【0051】

なお、実際の半導体ウエハ上の電位 V_w は、式 3 に基づいて算出する。

【0052】

【数2】

$$\begin{aligned} \text{実際の半導体ウエハ上の電位 } V_w &= (V_A + V_B)/2 \\ &= -V_{\text{pp}}H * R_1 \end{aligned} \quad \dots \dots \text{(式3)}$$

【0053】

20

図 2、図 3 は、本発明者が検討した E S C 電極に印加される高電力側のバイアス電圧である高周波電圧 $V_{\text{pp}}H$ のモニタ値のみを用いた際ににおけるプラズマ処理装置の各部の信号のタイミングチャートである。

【0054】

図 2 において、上方から下方にかけては、高 V_{pp} の高周波波形 201、低 V_{pp} の高周波波形 202、E S C 電極 A への印加電圧 203、E S C 電極 B への印加電圧 205、実際の半導体ウエハ上の電位 204、および E S C 電極 A, B と被加工試料との間のそれぞれの電位差 206, 207 をそれぞれ示している。

【0055】

同様に、図 3 において、上方から下方にかけては、高 V_{pp} 波形である高周波波形 301、低 V_{pp} 波形である高周波波形 302、E S C 電極 A への印加電圧 303、E S C 電極 B と印加電圧 305、実際の半導体ウエハ上の電位 304、および 2 つの E S C 電極 A, B と被加工試料との間のそれぞれの電位差 306, 307 をそれぞれ示している。

30

【0056】

また、計測条件は、静電吸着膜の耐電圧 (V_d) が 3000 V、エッティング設定値のうち、高出力 4 kW、低出力 200 W、T M デュティ 40 %、T M 周波数 1 kHz の 2 レベル T M 条件で、かつ、 $R_1 = 0.4$ 、吸着電圧の設定値 $V_{\text{ESC}} = 3000 V$ 時である。

【0057】

ここで、前述した高電力側の $V_{\text{pp}}H$ のモニタ電圧のみで E S C 電極 A, B の出力電圧を制御する場合について検討する。

40

【0058】

この場合、図 2 のように高出力時と低出力時との V_{pp} 値の差が 2.5 kV 以上になると、低出力時の E S C 電極 A と被加工試料との間の電位差 206 が、最低必要吸着電圧 208 (たとえば 1 kV 程度) より小さくなってしまう。それにより、半導体ウエハの温度制御が困難になる。

【0059】

また、図 3 のように別のエッティング条件にて V_{pp} が 3333 V 程度を超えた場合には、E S C 電極 B と被加工試料との間の電位差 307 が、静電吸着膜の絶縁耐電圧 V_d より大きくなり、静電吸着膜が絶縁破損してしまうという問題が生じていた。

【0060】

50

問題点を解決する構成

そこで、図1に示すプラズマ処理装置では、前述したように高周波整合器111に、高電圧側Vpp検出器108および低電圧側Vpp検出器109を備える構成とした。そして、ESC電源制御部116が、高電圧側Vpp検出器108および低電圧側Vpp検出器109から検出される検出値を用いてESC電源105A, 105Bの出力値を決定する。

【0061】

電圧検知部となる高電圧側Vpp検出器108は、エッティング制御部115もしくは高周波電源112から出力されたTM周波数とTMデュティに対応するトリガ信号に基づいて、高電圧側のタイミングで検知されたVpp_Hを検出してESC電源制御部116に出力する。10

【0062】

また、同じく電圧検知部となる低電圧側Vpp検出器109は、エッティング制御部115もしくは高周波電源112から出力されたTM周波数とTMデュティに対応するトリガ信号に基づいて、低電圧側のタイミングで検知されたバイス電圧である高周波電圧Vpp_Lを、ESC電源制御部116へ出力する。

【0063】

そして、ESC電源制御部116では、以下に示す式4から時間平均の高周波電圧を算出する。

【0064】

【数3】

20

ESC電源制御部116は、高電圧側Vpp検出器108および低電圧側Vpp検出器109から出力されたVppモニタ値に基づいて、時間平均の高周波電圧Vppを算出する。

$$\begin{aligned}\overline{V_{pp}} &= V_{pp_H} \times D + V_{pp_L} \times (1 - D) \\ &= (V_{pp_H} - V_{pp_L}) \times D + V_{pp_L}\end{aligned}\dots\dots\dots\text{(式4)}$$

【0065】

30

となる。このときDは、TMバイアスのTMデュティである。ESC電源105A, 105Bの出力電圧V_A、V_Bは、式5および式6に基づいて算出する。

【0066】

【数4】

$$V_A = V_{esc} / 2 - \overline{V_{pp}} * R_1 \dots\dots\dots\text{(式5)}$$

$$V_B = -(V_{esc} / 2 + \overline{V_{pp}} * R_1) \dots\dots\dots\text{(式6)}$$

【0067】

本実施の形態において、2レベルTMでなく通常のTMバイアスの場合は、式5、式6にVpp_L = 0（すなわち低出力パワーが0W）を代入すればよく、40

【0068】

【数5】

$$V_A = V_{esc} / 2 - V_{pp_H} * D * R_1 \dots\dots\dots\text{(式7)}$$

$$V_B = -(V_{esc} / 2 + V_{pp_H} * D * R_1) \dots\dots\dots\text{(式8)}$$

【0069】

の両式にてESC電源105A, 105Bを制御する。

【0070】

50

この時のV_{pp}電圧波形、ESC電源の出力電圧、そして、ESC電極103A、103Bと被加工試料104との間のそれぞれの電位差の信号タイミングについて説明する。

【0071】

プラズマ処理装置の信号タイミング例

図4は、図1のプラズマ処理装置における各部の信号タイミングの一例を示すタイミングチャートである。

【0072】

この図4において、上方から下方にかけては、高V_{pp}波形の高周波波形401と低V_{pp}波形の高周波波形402、ESC電極Aへの印加電圧403、実際の半導体ウエハ上の電位404、ESC電極Bへの印加電圧405、およびESC電極A、Bと被加工試料との間のそれぞれの電位差411、412をそれぞれ示している。

10

【0073】

図1のプラズマ処理装置の場合、ESC電源制御部116が、式4を用いて高出力時と低出力時の被加工試料104上の電位の時間平均値406を計算して、その値に基づいて、ESC電源105Aの出力電圧407とESC電源105Bの出力電圧408を制御する。ここで、上記した高出力時は、第1の期間となり、低出力時は、第2の期間となる。

【0074】

この制御により、ESC電極103Aと被加工試料104との間の電位差409は、吸着力が大きくなる方向へシフトさせることができるとなる。かつ、低電圧時のESC電極103Bと被加工試料104との間の電圧差V_B側の絶縁耐電圧も、静電吸着膜の絶縁耐電圧412以下に制御することが可能となる。

20

【0075】

このように、式5～式8に示す制御式は、従来計算に対して、レシピ設定されたTMバイアスのTMデュティを自動的にV_{pp}の平均値として取り込むことができ、吸着力の確保および静電吸着膜102の破壊を回避できる領域を広げることが可能となった。

【0076】

この吸着力確保と絶縁耐圧力を確保できる領域は、高V_{pp}と低V_{pp}とから構成されるTMバイアスにおいて、V_{pp_H}とV_{pp_L}の差が大きいほど狭くなる。

【0077】

プラズマ処理装置が有するESC電源制御部の制御動作例

30

図5は、図1のプラズマ処理装置が有するESC電源制御部116によるエッティング処理中の制御動作の一例を示すフローチャートである。

【0078】

まず、被加工試料104が被加工試料設置部100に載置されると、処理室にマイクロ波が供給され、ヘリウム供給部114により処理室内にヘリウムガスが供給される。そして、処理室内の圧力を所定の圧力に制御し、該処理室内に供給されたマイクロ波と図示しないソレノイドコイルにより発生した静磁場との相互作用によって、処理室内に高密度な図1に示すプラズマ107を発生させる。

【0079】

エッティングが開始されると(ステップS501)、エッティング制御部115にてエッティングレシピに記載された高周波電源112の出力モードがTMバイアスかCW(連続波)バイアスか判定して(ステップS502)、その判定結果によるモードにて出力する(ステ

40

ップS503, S504)。

【0080】

プラズマが着火して高周波電源112が設定値どおり出力されてエッティング処理が実施されている間は、高電圧V_{pp}検出器108および低電圧V_{pp}検出器109で検知されたモニタ値V_{pp_H}、V_{pp_L}が、ESC電源制御部116に入力される(ステップS505)。

【0081】

50

続いて、上記した式 5 および式 6 に基づいて計算された出力電圧 V_A , V_B に相当する電圧を出力するよう E S C 電源 105A, 105B を制御する(ステップ S 506)。そして、計算された出力電圧 V_A , V_B の値に対して、以下の判定を行う(ステップ S 507)。

【0082】

【数6】

$$V_d > |(V_A) + V_{pp_H} * R_2 H| \quad \dots \dots \dots \text{式9}$$

$$V_d > |(V_B) + V_{pp_H} * R_2 H| \quad \dots \dots \dots \text{式10}$$

$$V_d > |(V_A) + V_{pp_L} * R_2 L| \quad \dots \dots \dots \text{式11}$$

$$V_d > |(V_B) + V_{pp_L} * R_2 L| \quad \dots \dots \dots \text{式12}$$

10

【0083】

ここで、 V_d は、静電吸着膜の耐圧使用上限しきい値(V)であり、 $R_2 H$ は、高出力時の実際の V_{dc} / V_{pp} 比であり、 $R_2 L$ は、低出力時の V_{dc} / V_{pp} 比である。

【0084】

式9は、高出力時の+側電極であるE S C電極103Aと被加工試料104間との電位差を表している。式10は、高出力時の-側電極であるE S C電極103Bと被加工試料104間との電位差を表している。

20

【0085】

式11は、低出力時の+側電極であるE S C電極103Aと被加工試料104との間の電位差を表している。式12は、低出力時の-側電極であるE S C電極103Bと被加工試料104との間の電位差を表している。

【0086】

E S C電源制御部116は、それぞれの電圧が静電吸着膜の耐圧使用上限しきい値より小さいとエッチング処理を継続し(ステップ S 512)、それ以上であると警告を発生して、警告カウンタを+1増加させる(ステップ S 508)。

30

【0087】

そして、その静電吸着膜の耐圧上限を超えた回数が、あらかじめ設定された回数しきい値を超えた場合(ステップ S 509)、E S C電極の交換の警告を出力する(ステップ S 510)。

【0088】

E S C電極交換の警告が出力された場合には、エッチング処理が終了した後、E S C電極の交換を実施する(ステップ S 511)。ここで、回数しきい値は、例えばE S C電源制御部116が有する図示しないメモリなどに格納される。

【0089】

式9～式12においては、 $R_2 H$ 、 $R_2 L$ は高出力時、低出力時の V_{pp} 電圧に応じた関数であるが、事前に実験にて実測して、データベース化して使用することが望ましいが、レシピ設定値 R_1 などで代用してもよい。

40

【0090】

このときの2レベルでない通常のTMバイアスの場合、式9～式12の R_2 は、ほぼ0とみなしてよく、以下のように単純化して使用してよい。

【0091】

【数7】

$$V_d > |(V_A) + V_{pp_H} * R_1| \quad \dots \dots \dots \text{(式13)}$$

$$V_d > |(V_B) + V_{pp_H} * R_1| \quad \dots \dots \dots \text{(式14)}$$

$$V_d > |(V_A)| \quad \dots \dots \dots \text{(式15)}$$

$$V_d > |(V_B)| \quad \dots \dots \dots \text{(式16)}$$

10

【0092】

実施例1

たとえば、しきい値 $V_d = 3000\text{V}$ の ESC 電極を用いて、 $V_{ESC} = 3000\text{V}$ 、
 $R_1 = 0.45$ 、 $D = 80\%$ のレシピ設定値に対し、 $V_{pp_H} = 4000\text{V}$ 、 $V_{pp_L} = 0\text{V}$ がモニタされた場合について考える。

【0093】

高電圧時の ESC は、式7から ECS (+) は 60V 、式8から ECS (-) は -2940V 、TMバイアスの高電圧時は CW 時の式3から -1800V となり、高電圧時の ESC 電極と被加工試料間の電圧は、 $|1860 / 1140\text{V}|$ 、式9、式10から、低電圧時の ESC 電極と被加工試料間の電圧は、 $|60 / 2940\text{V}|$ となり、しきい値 V_d を下回るため使用制限エラー、すなわち静電吸着膜の耐圧不良にはならない。
20

【0094】

しかし、 $V_{pp} = 5000\text{V}$ になると、高電圧時の ESC 電極と被加工試料間の電圧は、 $|1950 / 1050\text{V}|$ 、式9、式10から、低電圧時の ESC 電極と被加工試料間の電圧は、 $|300 / 3300\text{V}|$ となる。よって、低電圧時の - 側の ESC 電極のしきい値 V_d の上限を超えるため使用制限エラーになる。

【0095】

また、本実施の形態では、 V_{pp_L} も検知して制御する例について示したが、低出力側 V_{pp} 検出器 109 が付いていない場合、式5、6に $V_{pp_L} = 0$ を代入して、
30

【0096】

【数8】

$$V_A = V_{ESC} / 2 - V_{pp} * D * R_1 \quad \dots \dots \dots \text{(式17)}$$

$$V_B = -(V_{ESC} / 2 + V_{pp} * D * R_1) \quad \dots \dots \dots \text{(式18)}$$

ここで、 $V_{pp} = V_{pp_H}$

【0097】

40

の両式で ESC 電源 105A, B を制御することで、十分な吸着力を維持しつつ、静電吸着膜 102 の破壊を回避することが可能となる。

【0098】

実施例2

また、前記した実施例1の形態は、双極方式電極についての例を示したが、単極方式電極においても適用できる。

図6は、図1のプラズマ処理装置における要部の構成の他の例を示す説明図である。

【0099】

図6において、被加工試料設置部 600 は、基材部 601、静電吸着膜 602、および ESC 電極 603 を有する。高周波電力が印加される基材部 601 の上部には、静電吸着
50

膜 6 0 2 が載置されている。

【 0 1 0 0 】

静電吸着膜 6 0 2 は、例えばセラミックなどによって形成されている。また、静電吸着膜 6 0 2 には、E S C 電極 6 0 3 がそれぞれ埋め込まれている。E S C 電極 6 0 3 には、低域通過フィルタ 6 0 6 が接続されており、該低域通過フィルタ 6 0 6 には、E S C 電源 6 0 5 が接続されている。

【 0 1 0 1 】

直流電源となるE S C 電源 6 0 5 は、低域通過フィルタ 6 0 6 を介してE S C 電極 6 0 3 に直流電圧を供給する。

【 0 1 0 2 】

また、基材部 6 0 1 には、高周波整合器 6 1 0 が接続されている。この高周波整合器 6 1 0 には、高周波電源 6 1 1 が接続されている。高周波整合器 6 1 0 は、V p p 検出器 6 0 8 、およびバイアス整合器 6 0 9 を有する構成からなる。バイアス整合器 6 0 9 は、高周波電源 6 1 1 から出力される高周波電力のバイアス整合を行う。

【 0 1 0 3 】

電源制御部であるE S C 電源制御部 6 1 5 は、高周波整合器 6 1 0 のV p p 検出器 6 0 8 による検出結果に基づいて、E S C 電源 6 0 5 から出力される出力電圧値を設定する。E S C 電源の出力 V を式 7 へ代用して計算することが可能であるが、単極方式電極の吸着電圧の設定値は単極となるため、 $V_{E S C}$ 値は 2 分割せずそのままを代入して算出する。すなわち、式 1 9 に基づいて算出できる。

【 0 1 0 4 】

【 数 9 】

$$V_A = -(V_{E S C} + V_{pp_H} * D * R_1) \quad \dots \dots \dots \text{(式19)}$$

【 0 1 0 5 】

続いて、上記した式 1 9 に基づいて計算された V_A に相当する電圧を出力するよう E S C 電源 6 0 5 を制御する。そして、計算された V_A 値に対して、以下の判定を行う。

【 0 1 0 6 】

【 数 1 0 】

$$V_d > |(V_A) + V_{pp_H} * R_2 H| \quad \dots \dots \dots \text{(式20)}$$

$$V_d > |(V_A) + V_{pp_L} * R_2 L| \quad \dots \dots \dots \text{(式21)}$$

【 0 1 0 7 】

ここで、 V_d は、静電吸着膜の耐圧使用上限しきい値 (V) 、 $R_2 H$ は、高出力時の実際の $V_{d c} / V_{p p}$ 比、 $R_2 L$ は低出力時の $V_{d c} / V_{p p}$ 比である。

【 0 1 0 8 】

式 2 0 は、高出力時のE S C 電極 6 0 3 と被加工試料 6 0 4 間との電位差を表している。

【 0 1 0 9 】

式 2 1 は、低出力時のE S C 電極 6 0 3 と被加工試料 6 0 4 との間の電位差を表している。

【 0 1 1 0 】

式 2 0 、式 2 1 においては、 $R_2 H$ 、 $R_2 L$ は高出力時、低出力時の $V_{p p}$ 電圧に応じた関数であるが、事前に実験にて実測し、データベース化して使用することが望ましいが、レシピ設定値 R_1 などで代用してもよい。

【 0 1 1 1 】

このときの 2 レベルでない通常の T M バイアスの場合、式 2 0 、式 2 1 の R_2 は、ほぼ

10

20

30

40

50

0とみなしてよく、以下のように単純化して使用してよい。

【0112】

【数11】

$$V_d > |(V_A) + V_{pp_H} * R_1| \quad \dots \dots \dots \text{式22}$$

$$V_d > |(V_A)| \quad \dots \dots \dots \text{式23}$$

【0113】

10

たとえば、しきい値 $V_d = 1000$ V の ESC 電極を用いて、 $V_{ESC} = 500$ V、
 $R_1 = 0.45$ 、D = 80% のレシピ設定値に対して、 $V_{pp_H} = 400$ V、 $V_{pp_L} = 0$ V がモニタされた場合について考える。

高電圧時の ESC は、式19から ECS は 644 V、TM の高電圧時は CW 時の式3から -180 V となる。低電圧時の ESC 電極と被加工試料間の電圧は、|464 V| となり、しきい値 V_d を下回るため使用制限エラー、すなわち静電吸着膜の耐圧不良にはならない。

【0114】

20

しかし、 $V_{pp} = 2500$ V になると、高電圧時の ESC 電極と被加工試料間の電圧は、|275 V|、低電圧時の ESC 電極と被加工試料間の電圧は、|1400 V| となる。よって、低電圧時の ESC 電極のしきい値 V_d の上限を超えるため使用制限エラーになる。

【0115】

また、図5に示すエッティング中の制御動作の一例のフローチャートも同様に適用できる。

【0116】

30

以上により、静電吸着膜 602 の破壊防止および試料の静電吸着力を確保しながら、プラズマ処理中の試料の温度を安定に制御することができる。それにより、高品質なプラズマ処理を行うプラズマ処理装置を実現することができる。

【0117】

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0118】

なお、本発明は上記した実施の形態に限定されるものではなく、様々な変形例が含まれる。例えば、上記した実施の形態は本発明を分かりやすく説明するために詳細に説明したものであり、必ずしも説明した全ての構成を備えるものに限定されるものではない。

【0119】

40

また、ある実施の形態の構成の一部を他の実施の形態の構成に置き換えることが可能であり、また、ある実施の形態の構成に他の実施の形態の構成を加えることも可能である。また、各実施の形態の構成の一部について、他の構成の追加、削除、置換をすることが可能である。

【0120】

例えば、上記した実施例1の場合には、 V_A の初期値、 V_B の初期値、 R_1 および V_A と V_B の電位差をパラメータとしてレシピに設定することにより、プラズマ処理中の自動追従を可能にすることができる。

【0121】

また、上記した実施例2の場合においては、 V_{ESC} の初期値、 R_1 、および静電吸着膜の両端間の電位差をパラメータとしてレシピに設定することにより、プラズマ処理中の

50

自動追従を可能にすることができる。

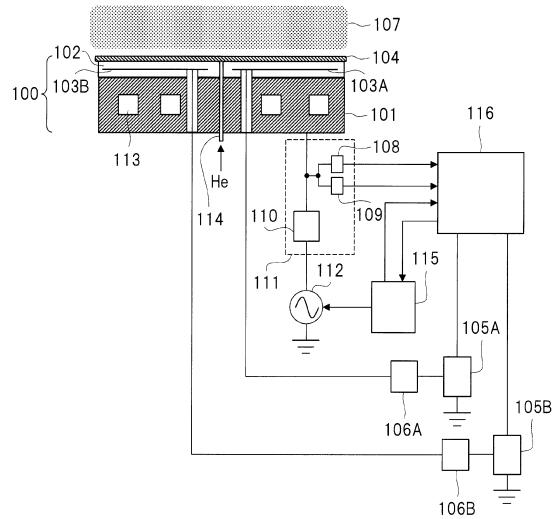
【符号の説明】

【0 1 2 2】

- | | | |
|---------|-------------|----|
| 1 0 0 | 被加工試料設置部 | |
| 1 0 1 | 基材部 | |
| 1 0 2 | 静電吸着膜 | |
| 1 0 3 A | E S C 電極 | 10 |
| 1 0 3 B | E S C 電極 | |
| 1 0 4 | 被加工試料 | |
| 1 0 5 A | E S C 電源 | |
| 1 0 5 B | E S C 電源 | |
| 1 0 6 A | 低域通過フィルタ | |
| 1 0 6 B | 低域通過フィルタ | |
| 1 0 7 | プラズマ | |
| 1 0 8 | 高電圧側Vpp検出器 | |
| 1 0 9 | 低電圧側Vpp検出器 | |
| 1 1 0 | バイアス整合器 | |
| 1 1 1 | 高周波整合器 | |
| 1 1 2 | 高周波電源 | 20 |
| 1 1 3 | 冷媒流路 | |
| 1 1 4 | ヘリウム供給部 | |
| 1 1 5 | エッチング制御部 | |
| 1 1 6 | E S C 電源制御部 | |

【図1】

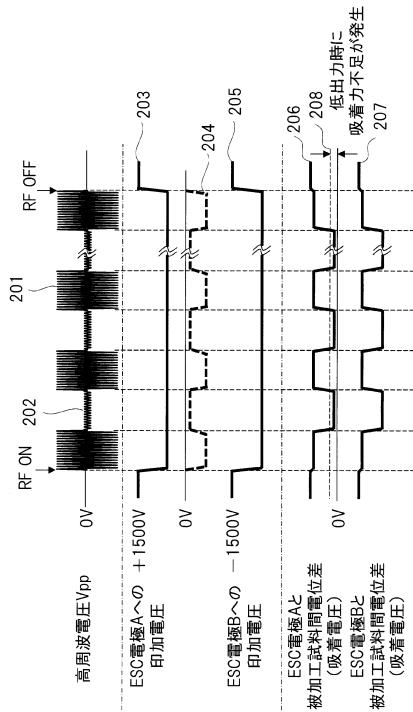
図1



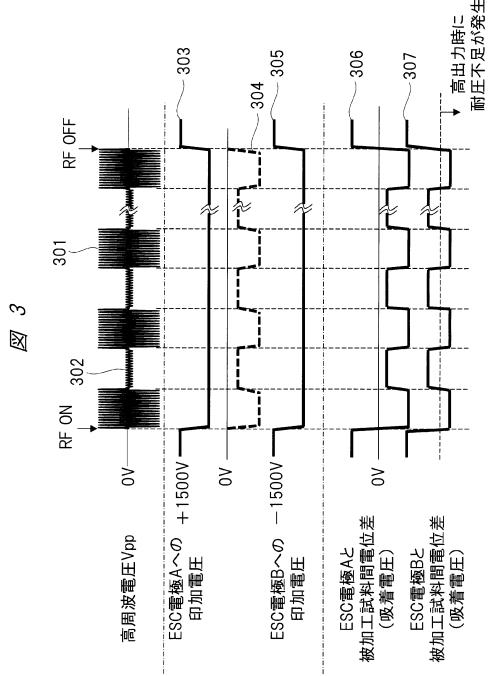
- 100 : 被加工試料設置部
- 102 : 静電吸着膜
- 103A,103B : ESC電極
- 105A,105B : ESC電源
- 106A : 高周波電源
- 108 : 高電圧側Vpp検出器
- 109 : 低電圧側Vpp検出器
- 116 : ESC電源制御部

【図2】

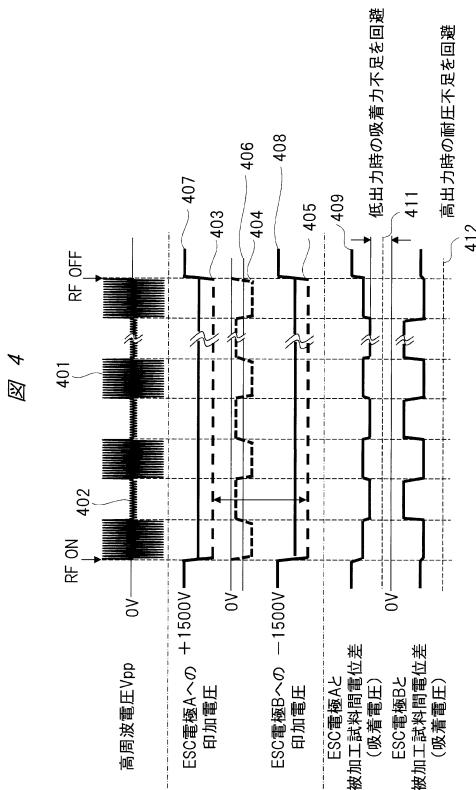
図2



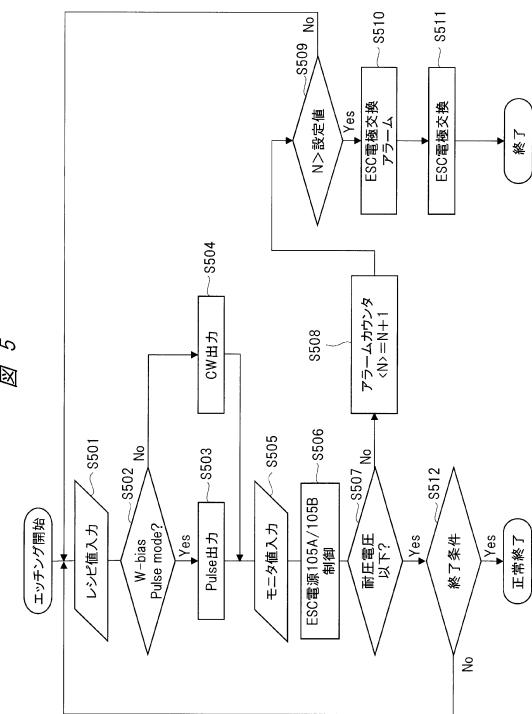
【図3】



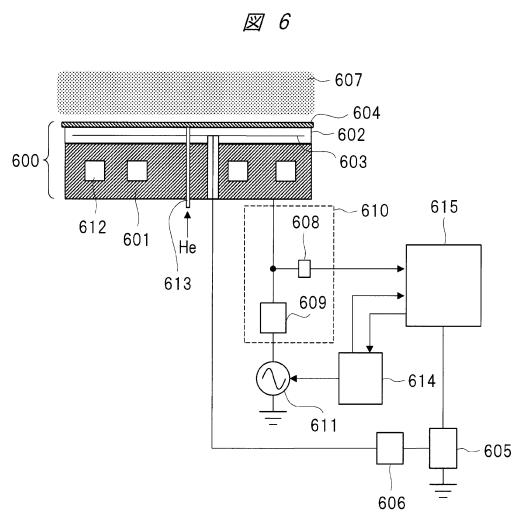
【図4】



【図5】

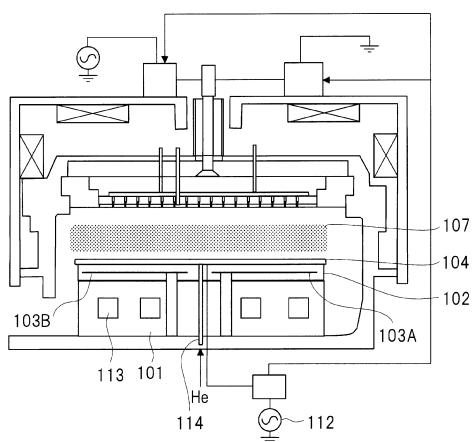


【図6】



【図7】

図 7



フロントページの続き

(72)発明者 武川 祐亮

東京都港区西新橋一丁目24番14号 株式会社日立ハイテクノロジーズ内

(72)発明者 一野 貴雅

東京都港区西新橋一丁目24番14号 株式会社日立ハイテクノロジーズ内

審査官 佐藤 靖史

(56)参考文献 特表2014-533436(JP,A)

特開2014-096594(JP,A)

特開2011-061048(JP,A)

特表2002-527887(JP,A)

特開2012-129429(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/3065

H01L 21/683

H02N 13/00

H05H 1/46