(19)中華民國智慧財產局
(12)發明說明書公開本 (11)公開編號：TW 201014141 A1
(43)公開日： 中華民國 99 (2010) 年 04 月 01 日

(21)申請案號：097135715 (22)申請日： 中華民國 97 (2008) 年 09 月 17 日
(51)Int. Cl.： *H02M3/335 (2006.01)* *H02M7/219 (2006.01)*
G06F1/32 (2006.01)
(71)申請人：盛群半導體股份有限公司 (中華民國) HOLTEK SEMICONDUCTOR INC. (TW)
新竹市科學工業園區研新二路 3 號
(72)發明人：廖俊堯 LIAO, CHUN YAO (TW)
(74)代理人：蔡清福
申請實體審查：有 申請專利範圍項數：5 項 圖式數：3 共 13 頁

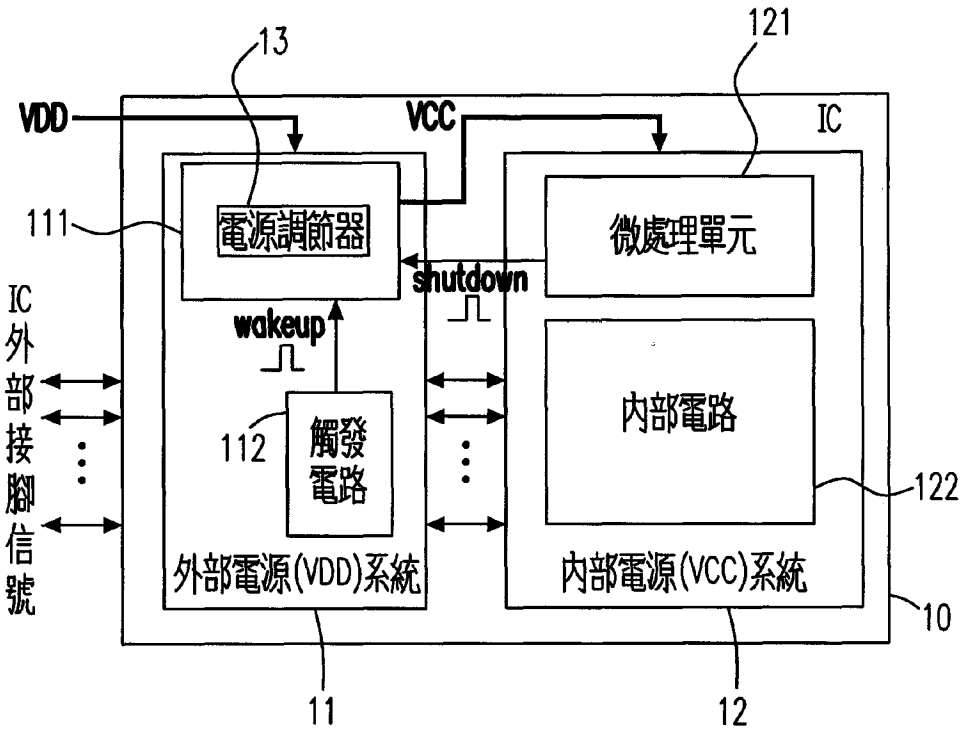
(54)名稱

單晶片積體電路的控制電路

CONTROL CIRCUIT OF SINGLE CHIP IC

(57)摘要

本案提供一種單晶片積體電路的控制電路，該單晶片積體電路受控於一外部電源，該控制電路包括：一電源調節電路，受控於該外部電源並包括一電源調節器(regulator)，當該電源調節器致能時可產生一內部電源，以供該單晶片積體電路的一內部電路工作之用；一微處理單元(MCU)，受控於該內部電源，並於該單晶片積體電路的該內部電路待機時，產生一關閉信號至該電源調節電路，以禁能該電源調節器；及一觸發電路，受控於該外部電源，基於一外部信號而產生一觸發信號至該電源調節電路，以致能該電源調節器。



10：單晶片積體電路
11：外部電源系統
12：內部電源系統
13：電源調節器
111：電源調節電路
112：觸發電路
121：微處理單元
122：內部電路
shutdown：關閉信號
VCC：內部電源
VDD：外部電源
wakeup：觸發信號

六、發明說明：

【發明所屬之技術領域】

本案是關於單晶片積體電路的控制電路，特別是關於單晶片積體電路之電源調節器的控制電路。

【先前技術】

在單晶片積體電路(IC)中，由於製程與耗電等因素，使得輸入輸出(IO)介面與晶片內主要工作電路的電源不一致，為此電路設計者會在該單晶片積體電路中設置一個電源調節器(regulator)以提供晶片內主要工作電路所需的電源。

然而，由於電源調節器可提供單晶片積體電路所需的工作主要電源，因此一旦關閉時，單晶片積體電路將無法自動地重新回復工作。但如不關閉電源調節器，則當單晶片積體電路進入待機模式而不工作時，電源調節器仍將持續耗電。

為了解決這個問題，習用技術的方式皆需透過外部控制電路來直接地致能/禁能電源調節器。然而，如此一來單晶片積體電路將無法由內部自動控制以進入待機模式，而需要另一個控制單元予以協助控制; 此舉不但使得介面複雜化，甚至還有可能需要使用外部電源的另一個微處理單元來進行控制，因此將增加製造成本，亦影響節能效果。

職是之故，申請人鑑於習知技術中所產生之缺失，經過悉心試驗與研究，並一本鍥而不捨之精神，終構思出本案「單晶片積體電路的控制電路」，以下為本案之簡要說明。

【發明內容】

因此，有必要構思一種單晶片積體電路的控制電路，將單晶片積體電路中對於電源調節器的控制權區分為二: (1)當單

晶片積體電路欲進入待機模式時，藉由使用電源調節器之輸出電源的微處理單元產生關閉信號，使得電源調節器禁能以進入待機模式，達到完全節能的目的; 及(2)當單晶片積體電路欲再處於工作模式時，將藉由使用外部電源的一簡單電路產生觸發信號，致能電源調節器以進入工作模式，使得單晶片積體電路的內部電路重新開始工作。

根據上述構想，本案提出一種單晶片積體電路的控制電路，該單晶片積體電路受控於一外部電源，該控制電路包括: 一電源調節電路，受控於該外部電源並包括一電源調節器(regulator)，當該電源調節器致能時可產生一內部電源，以供該單晶片積體電路的一內部電路工作之用;一微處理單元(MCU)，受控於該內部電源，並於該單晶片積體電路的該內部電路待機時，產生一關閉信號至該電源調節電路，以禁能該電源調節器; 及一觸發電路，受控於該外部電源，基於一外部信號而產生一觸發信號至該電源調節電路，以致能該電源調節器。

根據上述構想，其中該電源調節電路更包括: 一位準轉移器，受控於該外部電源並耦合於該微處理單元，接收該關閉信號以產生一位準轉移信號; 及一暫存器，受控於該外部電源，當接收該觸發信號時產生一致能信號以致能該電源調節器，當接收該位準轉移信號時產生一禁能信號以禁能該電源調節器。

根據上述構想，其中該電源調節電路更包括: 一位準轉移器，受控於該外部電源並耦合於該微處理單元，接收該關閉信號以產生一位準轉移信號; 及一 SR 閂鎖器，受控於該外部電源，當接收該觸發信號時產生一致能信號以致能該電源調節器，當接收該位準轉移信號時產生一禁能信號以禁能該電源調節器。

根據上述構想，其中該電源調節電路更包括: 一低電壓偵

測器，受控於該外部電源並耦合於該位準轉移器，當偵測到該電源調節器所產生的該內部電源為低位準時，禁能該位準轉移器。

本案的控制電路可以有效解決單晶片積體電路在待機模式下，電源調節器一直持續耗電的問題，使得單晶片積體電路能夠達到更為節能而省電的目的。

本案得藉由下列圖式及詳細說明，俾得更深入之了解:

【實施方式】

請參閱第 1 圖，其為本案所提出單晶片積體電路的控制電路的較佳實施例的電路方塊圖。在第 1 圖中，單晶片積體電路 10 受控於外部電源 VDD，其中單晶片積體電路 10 可被分成二個部分: 第一部分是外部電源系統 11，其受控於外部電源 VDD; 第二部分是內部電源系統 12，其受控於電源調節電路 111 所輸出之內部電源 VCC。

外部電源系統 11 包括了電源調節電路 111 與觸發電路 112，二者皆是受控於外部電源 VDD，電源調節電路 111 內至少還包括了同樣受控於外部電源 VDD 的電源調節器 13。

內部電源系統 12 則包括了微處理單元(MCU)121 與內部電路 122，二者皆是受控於內部電源 VCC。

電源調節電路 11 受控於外部電源 VDD，電源調節器 13 在致能時可產生內部電源 VCC，這個內部電源 VCC 是供應單晶片積體電路 10 中的內部電路 12 處於工作模式之用。

而當單晶片積體電路 10 中的內部電路 12 欲轉換成處於待機模式下時，在內部電路 12 中的各個子電路逐一地關閉之後，微處理單元 121 便會產生一關閉信號 shutdown 至電源調節電路 111，藉以禁能電源調節器 13。如此，在單晶片積體電

路 10 中的內部電路 12 處於待機模式的狀態下，電源調節器 13 亦可以同樣處於待機模式的狀態，藉以節省系統的電力消耗。

另一方面，當單晶片積體電路 10 中的內部電路 12 欲轉換成工作模式時，觸發電路 112 基於一外部信號便會產生一觸發信號 wakeup 至電源調節電路 111，藉以致能電源調節器 13，電源調節器 13 便會再次產生內部電源 VCC，以供內部電路 12 處於工作模式之用。

值得一提的是，圖中未示出的前述外部信號可以是單晶片積體電路 10 的一個外部接腳(pin)的信號，或是某種特殊的控制信號的組合所產生。

請參閱第 2 圖，其為第 1 圖中的電源調節電路一第一較佳實施例的電路方塊圖，其中與第 1 圖相同的元件配置了相同的圖式符號。在第 2 圖中，為了匹配前述的觸發電路 112 以達成本案的技術特徵，電源調節電路 11 除了電源調節器 13 之外，還配置了暫存器 14 與位準轉移器 15。

在第 2 圖中，電源調節器 13 一方面是受控於暫存器 14 所產生的高位準致能信號 EN 或是低位準禁能信號 DIS，另一方面則產生供應內部電路 122 工作之用的內部電源 VCC。

如前所述，當單晶片積體電路 10 中的內部電路 12 欲轉換成處於待機模式下時，在內部電路 12 中的各個子電路逐一地關閉之後，微處理單元 121 便會產生一關閉信號 shutdown 至電源調節電路 111，藉以禁能電源調節器 13。位準轉移器 15 接收了這個關閉信號 shutdown 之後產生一位準轉移信號至暫存器 14，暫存器 14 便據以產生低位準禁能信號 DIS，使得電源調節器 13 處於待機模式下，以節省系統的電力消耗。

相反地，當單晶片積體電路 10 中的內部電路 12 欲轉換成工作模式時，觸發電路 112 基於一外部信號便會產生一觸發信

號 wakeup 至電源調節電路 111，藉以致能電源調節器 13。暫存器 14 接收了這個觸發信號 wakeup 之後產生高位準致能信號 EN，藉以致能電源調節器 13，電源調節器 13 便會處於工作模式下而再次產生內部電源 VCC，以供內部電路 12 處於工作模式之用。

需特別的是，在第 2 圖的電源調節電路 111 中，還可以加入一低電壓偵測電路 16，用來偵測電源調節器 13 被禁能後(處於待機模式時)、本身降為一接地位準的內部電源 VCC，據以在電源調節器 13 處於待機模式時禁能位準轉移器 15，藉此避免後級的邏輯電路產生不當的直流路徑。

請參閱第 3 圖，其為第 1 圖中的電源調節電路一第二較佳實施例的電路方塊圖，其中與第 1 圖相同的元件配置了相同的圖式符號。第 3 圖與第 2 圖的不同處在於，可以將第 2 圖中的暫存器 14 更換為 SR 閂鎖器 14'，因此觸發信號 wakeup 的適用選擇便從方波及脈衝波皆可而變成了僅適用於脈衝波。

綜上所述，本案提供一種單晶片積體電路的控制電路，當單晶片積體電路欲進入待機模式時，藉由使用電源調節器之輸出電源的微處理單元產生關閉信號，使得電源調節器禁能以進入待機模式，達到完全節能的目的，而當單晶片積體電路處於工作模式時，藉由使用外部電源的一觸發電路產生觸發信號，致能電源調節器以進入工作模式，使得單晶片積體電路的內部電路重新開始工作。

本案得由熟悉本技藝之人士任施匠思而為諸般修飾，然皆不脫如附申請專利範圍所欲保護者。

【圖式簡單說明】

第 1 圖: 本案所提出單晶片積體電路的控制電路的較佳實施例的電路方塊圖;

第 2 圖: 第 1 圖中的電源調節電路的第一較佳實施例的電路方塊圖; 及

第 3 圖: 第 1 圖中的電源調節電路的第二較佳實施例的電路方塊圖。

【主要元件符號說明】

10 單晶片積體電路	11 外部電源系統
12 內部電源系統	13 電源調節器
14 暫存器	14'SR 閂鎖器
15 位準轉移器	16 低電壓偵測電路
111 電源調節電路	112 觸發電路
121 微處理單元	122 內部電路
EN 致能信號	DIS 禁能信號
VDD 外部電源	VCC 內部電源
shutdown 關閉信號	wakeup 觸發信號

201014141

發明專利說明書

（本說明書格式、順序，請勿任意更動，※記號部分請勿填寫）

※ 申請案號： 97135715

※ 申請日： 97.09.17 ※IPC 分類： H02M 3/335 (2006.01) H02M 7/219 (2006.01) G06F 1/32 (2006.01)

一、發明名稱：（中文/英文）

單晶片積體電路的控制電路

CONTROL CIRCUIT OF SINGLE CHIP IC

二、中文發明摘要：

本案提供一種單晶片積體電路的控制電路，該單晶片積體電路受控於一外部電源，該控制電路包括:一電源調節電路，受控於該外部電源並包括一電源調節器(regulator)，當該電源調節器致能時可產生一內部電源，以供該單晶片積體電路的一內部電路工作之用;一微處理單元(MCU)，受控於該內部電源，並於該單晶片積體電路的該內部電路待機時，產生一關閉信號至該電源調節電路，以禁能該電源調節器; 及一觸發電路，受控於該外部電源，基於一外部信號而產生一觸發信號至該電源調節電路，以致能該電源調節器。

三、英文發明摘要：

A single chip IC control circuit which is controlled by an external power and includes a power adjusting circuit, a MCU and a trigger circuit is provided. The power adjusting circuit is controlled by the external power and includes a regulator. The power adjusting circuit generates an internal power for the operation of an internal power of the single chip IC when the regulator is turned on. The MCU is controlled by the internal power and generates a switch signal to the power adjusting circuit for turning off the regulator when the internal power stands by. The trigger circuit is controlled by the external

[S]

power and generates a trigger signal to the power adjusting circuit for turning on the regulator.

四、指定代表圖：

(一)本案指定代表圖為：第（ 1 ）圖。

(二)本代表圖之元件符號簡單說明：

10 單晶片積體電路

11 外部電源系統

12 內部電源系統

13 電源調節器

111 電源調節電路

112 觸發電路

121 微處理單元

122 內部電路

VDD 外部電源

VCC 內部電源

shutdown 關閉信號

wakeup 觸發信號

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

七、申請專利範圍：

1. 一種單晶片積體電路的控制電路，該單晶片積體電路受控於一外部電源，該控制電路包括:

一電源調節電路，受控於該外部電源並包括一電源調節器(regulator)，當該電源調節器致能時可產生一內部電源，以供該單晶片積體電路的一內部電路工作之用;

一微處理單元(MCU)，受控於該內部電源，並於該單晶片積體電路的該內部電路待機時，產生一關閉信號至該電源調節電路，以禁能該電源調節器; 及

一觸發電路，受控於該外部電源，基於一外部信號而產生一觸發信號至該電源調節電路，以致能該電源調節器。

2. 如申請專利範圍第 1 項的控制電路，其中該電源調節電路更包括:

一位準轉移器，受控於該外部電源並耦合於該微處理單元，接收該關閉信號以產生一位準轉移信號; 及

一暫存器，受控於該外部電源，當接收該觸發信號時產生一致能信號以致能該電源調節器，當接收該位準轉移信號時產生一禁能信號以禁能該電源調節器。

3. 如申請專利範圍第 2 項的控制電路，其中該電源調節電路更包括:

一低電壓偵測器，受控於該外部電源並耦合於該位準轉移器，當偵測到該電源調節器所產生的該內部電源為低位準時，禁能該位準轉移器。

4. 如申請專利範圍第 1 項的控制電路，其中該電源調節電路更包括:

一位準轉移器，受控於該外部電源並耦合於該微處理單

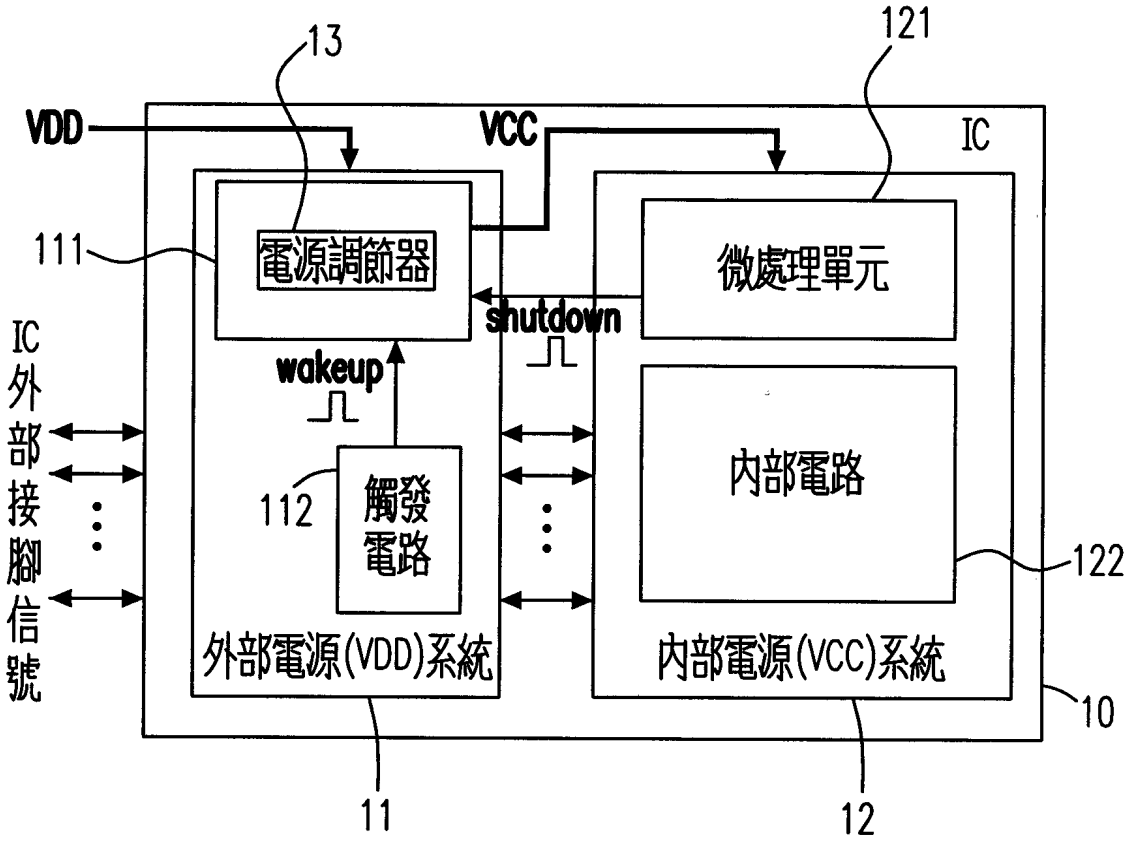
元，接收該關閉信號以產生一位準轉移信號; 及

一 SR 閂鎖器，受控於該外部電源，當接收該觸發信號時產生一致能信號以致能該電源調節器，當接收該位準轉移信號時產生一禁能信號以禁能該電源調節器。

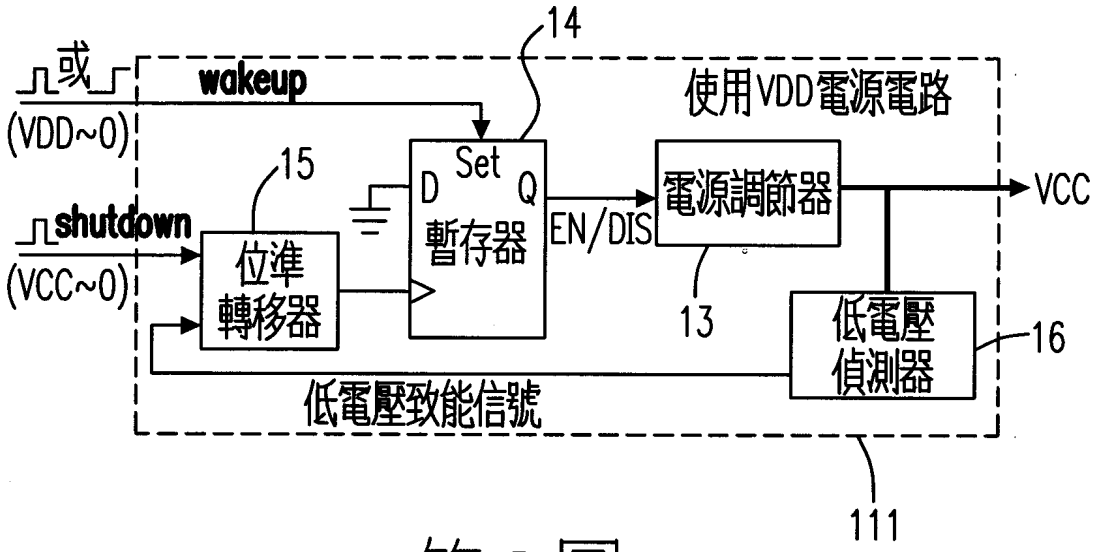
5. 如申請專利範圍第 4 項的控制電路，其中該電源調節電路更包括:

一低電壓偵測器，受控於該外部電源並耦合於該位準轉移器，當偵測到該電源調節器所產生的該內部電源為低位準時，禁能該位準轉移器。

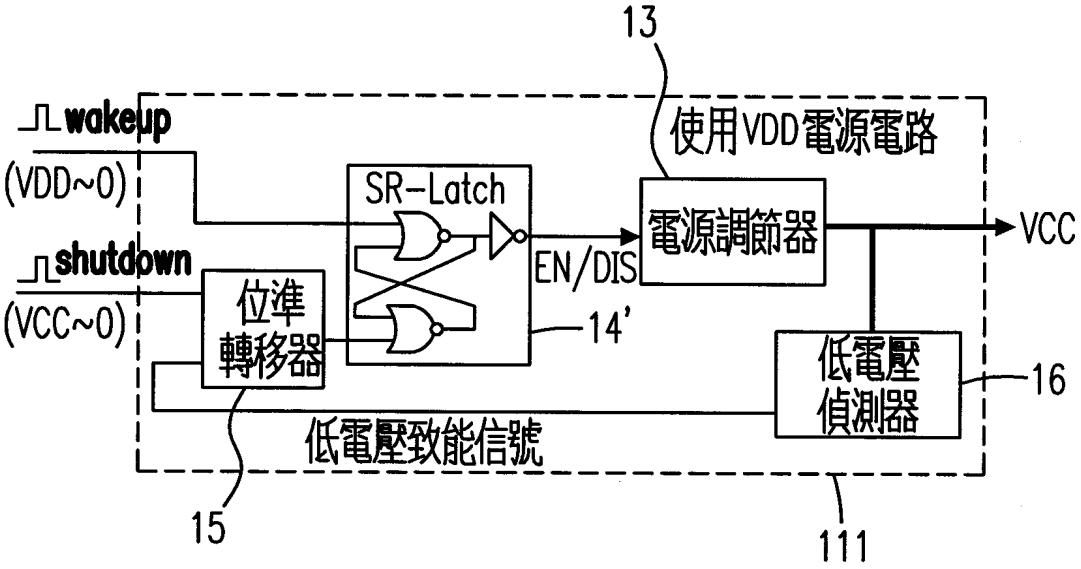
八、圖式：


13
121
VDD
VCC
IC
111
電源調節器
微處理單元
shutdown
IC
外
部
接
腳
信
號
wakeup
112
觸發
電路
內部電路
122
外部電源(VDD)系統
內部電源(VCC)系統
10
11
12

第1圖


或
wakeup
(VDD~0)
shutdown
(VCC~0)
14
15
使用VDD電源電路
Set
D
Q
暫存器
EN/DIS
電源調節器
VCC
位準
轉移器
13
低電壓
偵測器
16
低電壓致能信號
111

第2圖


13
wakeup
(VDD~0)
使用VDD電源電路
SR-Latch
電源調節器
VCC
shutdown
(VCC~0)
EN/DIS
位準
轉移器
14'
低電壓
偵測器
16
低電壓致能信號
15
111

第3圖

power and generates a trigger signal to the power adjusting circuit for turning on the regulator.

四、指定代表圖：

(一)本案指定代表圖為：第（ 1 ）圖。

(二)本代表圖之元件符號簡單說明：

10 單晶片積體電路

11 外部電源系統

12 內部電源系統

13 電源調節器

111 電源調節電路

112 觸發電路

121 微處理單元

122 內部電路

VDD 外部電源

VCC 內部電源

shutdown 關閉信號

wakeup 觸發信號

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：