



(12) 发明专利申请

(10) 申请公布号 CN 101807887 A

(43) 申请公布日 2010.08.18

(21) 申请号 201010147558.4

(22) 申请日 2006.09.28

(30) 优先权数据

2005-282128 2005.09.28 JP

2006-226272 2006.08.23 JP

2006-226269 2006.08.23 JP

(62) 分案原申请数据

200610141503.6 2006.09.28

(71) 申请人 雅马哈株式会社

地址 日本静冈县

(72) 发明人 前岛利夫 岩松正幸

(74) 专利代理机构 中原信达知识产权代理有限

责任公司 11219

代理人 李佳 穆德骏

(51) Int. Cl.

H03F 3/217(2006.01)

H03F 1/32(2006.01)

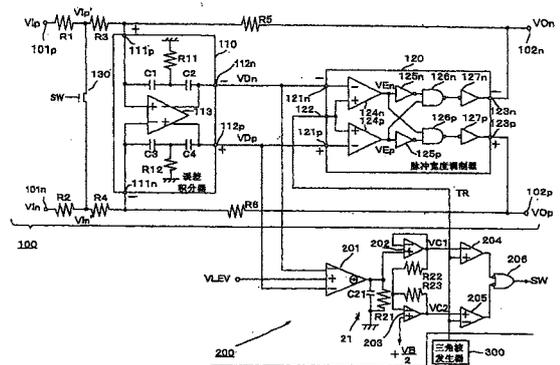
权利要求书 3 页 说明书 15 页 附图 10 页

(54) 发明名称

D 类放大器

(57) 摘要

一种 D 类放大器,包括:根据输入信号生成驱动负载的数字信号的放大器;根据衰减命令信号衰减输入信号的衰减器;以及当数字信号进入削波状态或者近削波状态时,输出衰减命令信号以间歇地衰减输入信号的削波防止控制器。



1. 一种 D 类放大器,包括:

放大器,所述放大器基于输入信号生成用于驱动负载的数字信号;

衰减器,所述衰减器根据衰减命令信号来衰减所述输入信号;

削波防止控制器,所述削波防止控制器在所述数字信号进入削波状态或者近削波状态时输出所述衰减命令信号,以衰减所述输入信号,以及

三角波发生器,用于输出三角波信号,

其中所述放大器包括:误差积分器,所述误差积分器用于对所述输入信号与所述数字信号之间的误差进行积分并且输出指示积分误差的输出信号;和脉冲宽度调制器,所述脉冲宽度调制器用于基于来自所述误差积分器的所述输出信号与所述三角波信号之间的比较来输出所述数字信号,所述数字信号是根据来自所述误差积分器的所述输出信号的电平而被脉冲宽度调制的,以及

其中在来自所述误差积分器的所述输出信号超过参考电平时,所述削波防止控制器检测所述数字信号进入削波状态或近削波状态。

2. 如权利要求 1 所述的 D 类放大器,

其中所述削波防止控制器包括比较电压发生器,所述比较电压发生器用于生成处于下述电平的比较电压,在该电平处所述比较电压与所述三角波信号相交;和比较器,所述比较器用于比较所述比较电压与所述三角波信号,以输出所述衰减命令信号。

3. 如权利要求 1 所述的 D 类放大器,

其中所述衰减器由连接到所述放大器的开关构成,并且所述衰减器通过根据所述衰减命令信号使所述开关导通来衰减所述输入信号。

4. 如权利要求 3 所述的 D 类放大器,

其中所述开关是晶体管。

5. 如权利要求 3 所述的 D 类放大器,

其中所述开关经由电阻器连接到所述误差积分器。

6. 如权利要求 1 所述的 D 类放大器,其中

其中所述衰减器通过根据所述衰减命令信号以预定的时间间隔间歇地使所述输入信号变为 0V,来衰减所述输入信号。

7. 如权利要求 1 所述的 D 类放大器,其中

所述放大器包括向所述误差积分器提供正相信号的第一电阻器和向所述误差积分器提供负相信号的第二电阻器,以及

所述衰减器连接在所述第一电阻器与所述第二电阻器之间。

8. 如权利要求 1 所述的 D 类放大器,其中

所述削波防止控制器连接到所述放大器中的预定节点,以从所述放大器中的所述预定节点接收所述输出信号。

9. 如权利要求 8 所述的 D 类放大器,其中

所述削波防止控制器根据来自所述放大器中所述预定节点的信号来输出所述衰减命令信号。

10. 如权利要求 8 所述的 D 类放大器,其中

所述预定节点是所述误差积分器的输出端子。

11. 如权利要求 1 所述的 D 类放大器,其中  
在所述数字信号进入削波状态或近削波状态时,间歇地衰减所述输入信号。
12. 如权利要求 1 ~ 11 中任何一项所述的 D 类放大器,  
其中所述输入信号是模拟信号或数字信号。
13. 一种 D 类放大器,包括:  
放大器,所述放大器基于输入信号生成用于驱动负载的数字信号;  
衰减器,所述衰减器根据衰减命令信号来衰减所述输入信号;  
削波防止控制器,所述削波防止控制器在所述数字信号进入削波状态或者近削波状态时输出所述衰减命令信号,以衰减所述输入信号;以及  
三角波发生器,用于输出三角波信号,  
其中所述放大器包括:误差积分器,所述误差积分器用于对所述输入信号与所述数字信号之间的误差进行积分并且输出指示积分误差的输出信号;和脉冲宽度调制器,所述脉冲宽度调制器用于基于来自所述误差积分器的所述输出信号与所述三角波信号之间的比较来输出所述数字信号,所述数字信号是根据来自所述误差积分器的所述输出信号的电平而被脉冲宽度调制的,以及  
其中所述削波防止控制器保持表示所述脉冲宽度调制器中在所述三角波信号的峰值时刻或者所述峰值时刻的周边时刻来自所述误差积分器的输出信号与三角波信号之间的比较结果的信号,并且基于所保持的信号来检测所述数字信号处于所述削波状态或者近削波状态。
14. 如权利要求 13 所述的 D 类放大器,其中所述削波防止控制器包括:  
比较电压发生器,用于基于所保持的信号来检测所述数字信号进入削波状态或近削波状态,并且生成处于下述电平的比较电压,在该电平处所述比较电压与所述三角波信号相交,以及  
比较器,用于比较所述比较电压与所述三角波信号,以输出所述衰减命令信号。
15. 如权利要求 13 所述的 D 类放大器,  
其中所述衰减器由连接到所述放大器的开关构成,并且所述衰减器通过根据所述衰减命令信号导通所述开关来衰减所述输入信号。
16. 如权利要求 15 所述的 D 类放大器,  
其中所述开关是晶体管。
17. 如权利要求 15 所述的 D 类放大器,  
其中所述开关经由电阻器连接到所述误差积分器。
18. 如权利要求 13 所述的 D 类放大器,其中  
所述衰减器通过根据所述衰减命令信号以预定的时间间隔间歇地使所述输入信号变为 0V,来衰减所述输入信号。
19. 如权利要求 13 所述的 D 类放大器,其中  
所述放大器包括:向所述误差积分器提供正相信号的第一电阻器和向所述误差积分器提供负相信号的第二电阻器,以及  
所述衰减器连接在所述第一电阻器与所述第二电阻器之间。
20. 如权利要求 13 所述的 D 类放大器,其中

所述削波防止控制器连接到所述脉冲宽度调制器中的预定节点,以从所述脉冲宽度调制器中的所述预定节点接收所述信号。

21. 如权利要求 20 所述的 D 类放大器,其中

所述削波防止控制器根据来自所述脉冲宽度调制器中的所述预定节点的所述信号来输出所述衰减命令信号。

22. 如权利要求 21 所述的 D 类放大器,

其中所述脉冲宽度调制器包括比较器,所述比较器比较来自所述误差积分器的所述输出信号与所述三角波信号,以及

其中所述预定节点是所述比较器的输出端子。

23. 如权利要求 21 所述的 D 类放大器,

其中所述脉冲宽度调制器包括比较器,所述比较器比较来自所述误差积分器的所述输出信号与所述三角波信号,以及

其中所述削波防止控制器接收所述比较器的输出信号作为所述信号。

24. 如权利要求 13 所述的 D 类放大器,其中

在所述数字信号进入削波状态或近削波状态时,间歇地衰减所述输入信号。

25. 如权利要求 13 ~ 24 中任何一项所述的 D 类放大器,

其中所述输入信号是模拟信号或数字信号。

## D 类放大器

[0001] 本申请是分案申请,原案申请号为 200610141503.6,申请日为 2006 年 9 月 28 日,发明名称为“D 类放大器”。

### 技术领域

[0002] 本发明涉及适于作为音频系统功率放大器的 D 类放大器。

### 背景技术

[0003] D 类放大器是一种生成脉冲序列并通过脉冲序列驱动负载的放大器,脉冲序列的脉冲宽度或时间密度被根据输入信号进行调制。D 类放大器常常用作驱动音频系统中扬声器的功率放大器。在此类型的功率放大器中,在输入信号的电平超过适当的范围时在输出信号波形中出现削波。必须防止这样的削波,因为一旦向作为负载的扬声器发出削波时,那么该削波从扬声器输出为令人不快的声音。在现有技术中,在功率放大器之前布置电平调整器,以优化功率放大器输入信号的幅度,从而防止出现削波。此技术在 JP-A-2003-332867 中的“背景技术”作为示例公开。

[0004] 在现有技术中,功率放大器输入信号的幅度根据其电平进行压缩,从而防止削波。问题是输入功率放大器的信号伴随有由电平调整器的非线性特性导致的非线性失真,并且在输出信号波形上出现的非线性失真降低通过扬声器再现的声音质量。

[0005] 根据在 JP-B-3,130,919 中公开的技术,在 D 类放大器的 PWM(脉冲宽度调制)调制器的前级中提供可变增益放大装置。如果可能生成削波的输入信号被发到 PWM 调制器,那么在该 PWM 放大器之后布置的开关放大级的源电压被切换至高电压,并且降低 PWM 调制器之前的可变增益放大装置的增益以防止削波。专利文献 1 中公开的技术的问题在于需要控制开关放大级来防止削波,这样导致较大的电路。当可能发生削波时,专利文献 1 中公开的技术将开关放大级的源电压切换至高电压。从而,D 类放大器输出信号的峰值电平可能变得不必要地高。这并未完全满足对于以适当的音量和降低的失真再现音频的需要。

### 发明内容

[0006] 考虑到前述情况完成了本发明。本发明的目标是提供一种能够防止出现削波而不生成非线性失真的 D 类放大器。

[0007] 本发明的另一目标是提供一种能够在输入信号动态范围的整个区域上降低失真地放大输入信号并且获得适当电平的输出信号的 D 类放大器。

[0008] 为了实现上面的目标,本发明的特征在于具有下面的布置。

[0009] (1) 一种 D 类放大器,包括:

[0010] 放大器,根据输入信号生成驱动负载的数字信号;

[0011] 衰减器,根据衰减命令信号衰减所述输入信号;以及

[0012] 削波防止控制器,当所述数字信号进入削波状态或者近削波状态时,该削波防止控制器输出衰减命令信号以间歇地衰减所述输入信号。

[0013] (2) 根据 (1) 的 D 类放大器, 其中

[0014] 所述放大器根据周期同步信号输出具有对应于所述输入信号的脉冲宽度的所述数字信号, 以及

[0015] 所述削波防止控制器根据所述同步信号输出所述衰减命令信号。

[0016] (3) 根据 (2) 的 D 类放大器, 还包括用于输出周期三角波信号的三角波发生器,

[0017] 其中所述放大器包括用于积分并输出所述输入信号和所述数字信号之间误差的误差积分器, 以及用于输出根据所述误差积分器的输出信号电平并基于所述误差积分器的输出信号与所述三角波信号之间的比较进行脉冲宽度调制的数字信号的脉冲宽度调制器, 以及

[0018] 其中当所述误差积分器的输出信号超过参考电平时, 所述削波防止控制器认为所述数字信号处于削波状态或者近削波状态, 并且输出所述衰减命令信号。

[0019] (4) 根据 (3) 的 D 类放大器, 其中所述削波防止控制器包括用于生成处于某电平的比较电压的比较电压发生器, 其中当所述误差积分器的输出信号超过所述参考电平时所述比较电压与所述三角波信号相交, 并且包括用于比较所述比较电压与所述三角波信号以输出所述衰减命令信号的比较器。

[0020] (5) 根据 (3) 的 D 类放大器, 其中所述削波防止控制器根据所述三角波信号的峰值时刻或者就在峰值时刻之前的所述数字信号的电平来检测所述数字信号处于所述削波状态或者近削波状态。

[0021] (6) 根据 (3) 的 D 类放大器, 其中所述削波防止控制器保持表示所述脉冲宽度调制器中所述误差积分器的输出信号与所述三角波信号的峰值时刻或者就在所述峰值时刻之前的三角波信号之间的比较结果的信号, 并且根据所述保持的信号检测所述数字信号处于所述削波状态或者近削波状态。

[0022] (7) 根据 (1) 至 (6) 中任一的 D 类放大器, 其中所述输入信号是模拟信号。

[0023] (8) 根据 (1) 至 (6) 中任一的 D 类放大器, 其中所述输入信号是数字信号。

[0024] (9) 一种 D 类放大器, 包括:

[0025] 放大器, 根据输入信号生成驱动负载的数字信号;

[0026] 增益控制器, 根据所述输入信号的电平增加来降低所述放大器的增益, 使得当所述数字信号进入削波状态或者近削波状态时, 所述数字信号波形的峰值电平保持在预定电平。

[0027] (10) 根据 (9) 的 D 类放大器, 其中所述增益控制器包括:

[0028] 衰减器, 根据衰减命令信号衰减所述输入信号, 所述衰减器提供在所述放大器的输入部分; 以及

[0029] 削波防止控制器, 通过监控所述放大器中预定节点的信号来检测所述数字信号进入所述削波状态或者近削波状态, 并且输出所述衰减命令信号。

[0030] (11) 根据 (10) 的 D 类放大器, 其中

[0031] 所述放大器根据周期同步信号输出具有对应于所述输入模拟信号的脉冲宽度的数字信号, 以及

[0032] 所述削波防止控制器根据所述同步信号输出所述衰减命令信号。

[0033] (12) 根据 (11) 的 D 类放大器, 还包括输出周期三角波信号的三角波发生器,

[0034] 其中所述放大器包括用于积分并输出所述输入模拟信号和所述数字信号之间误差的误差积分器,以及用于输出根据所述误差积分器的输出信号电平并基于所述误差积分器的输出信号与所述三角波信号之间的比较进行脉冲宽度调制的数字信号的脉冲宽度调制器,以及

[0035] 其中当所述误差积分器的输出信号超过参考电平时,所述削波防止控制器认为所述数字信号处于削波状态或者近削波状态,并且输出所述衰减命令信号。

[0036] (13) 根据 (12) 的 D 类放大器,其中所述削波防止控制器包括用于生成处于某电平的比较电压的比较电压发生器,其中当所述误差积分器的输出信号超过参考电平时所述比较电压与所述三角波信号相交,并且包括用于比较所述比较电压与所述三角波信号以输出所述衰减命令信号的比较器。

[0037] (14) 根据 (12) 的 D 类放大器,其中所述削波防止控制器根据所述三角波信号的峰值时刻或者就在峰值时刻之前的所述数字信号的电平来检测所述数字信号处于所述削波状态或者近削波状态。

[0038] (15) 根据 (12) 的 D 类放大器,其中所述削波防止控制器保持表示所述脉冲宽度调制器中所述误差积分器的输出信号与所述三角波信号的峰值时刻或者就在所述峰值时刻之前的三角波信号之间的比较结果的信号,并且根据所述保持的信号来检测所述数字信号处于所述削波状态或者近削波状态。

[0039] (16) 根据 (9) 的 D 类放大器,其中

[0040] 所述放大器包括脉冲发生器,用于输出具有通过调制信号调制的脉冲宽度或者脉冲密度的脉冲作为所述数字信号,

[0041] 所述增益控制器形成所述放大器的一部分,并且包括动态范围压缩器,用于对从前级给出的压缩目标信号执行动态范围压缩,以向所述脉冲发生器输出产生的信号作为所述调制信号,

[0042] 所述动态范围压缩器在所述压缩目标信号的峰值电平低于预定门限的线性区内利用预定增益放大所述压缩目标信号,并且根据所述压缩目标信号的峰值电平的增加来降低所述增益,使得输出至所述脉冲发生器的所述调制信号的峰值电平保持在所述压缩目标信号的峰值电平超过所述预定门限的饱和区中的预定电平。

[0043] (17) 根据 (16) 的 D 类放大器,其中

[0044] 所述增益控制器包括布置在所述动态范围压缩器的前级中的可变增益放大器,以及

[0045] 所述可变增益放大器利用对应于从外部提供的音量调整信号的增益放大所述输入信号,并且向所述动态范围压缩器输出产生的信号作为所述压缩目标信号。

[0046] (18) 根据 (9) 至 (17) 中任一的 D 类放大器,其中所述输入信号是模拟信号。

[0047] (19) 根据 (9) 至 (17) 中任一的 D 类放大器,其中所述输入信号是数字信号。

[0048] 根据本发明,生成衰减命令信号以在数字信号进入削波或者近削波状态时间歇地衰减输入模拟信号。结果,放大器部分的输入模拟信号在时间轴上间歇地弱化,从而防止数字信号的削波。此时,该输入模拟信号被间歇地弱化,但是它的波形基本不变。这防止削波而不产生波形失真。

[0049] 进一步地,根据本发明,当数字信号进入削波或者近削波状态时,增益控制装置根

据输入信号电平中的增加降低放大器的增益,因此该数字信号所示波形的峰值电平将保持在特定电平。从而可以在输入信号动态范围的整个区域上降低失真地放大输入信号,并且获得处于适当电平的输出信号。

#### 附图说明

- [0050] 图 1 是表示根据本发明第一实施例的 D 类放大器配置的电路图。
- [0051] 图 2 是表示根据第一实施例的电流输出比较器的示例配置的电路图。
- [0052] 图 3 是表示第一实施例操作的波形图。
- [0053] 图 4A 和 4B 是表示第一实施例操作的波形图。
- [0054] 图 5 是表示根据本发明第二实施例的 D 类放大器配置的电路图。
- [0055] 图 6 是表示根据本发明第三实施例的 D 类放大器配置的电路图。
- [0056] 图 7A 和 7B 是表示第三实施例操作的波形图。
- [0057] 图 8 是表示根据本发明第四实施例的 D 类放大器配置的电路图。
- [0058] 图 9 是表示第四实施例操作的波形图。
- [0059] 图 10 是表示根据本发明第五实施例的 D 类放大器配置的框图。
- [0060] 图 11 是表示第五实施例操作的波形图。
- [0061] 图 12 是表示根据本发明第六实施例的 D 类放大器配置的框图。
- [0062] 图 13 是表示第六实施例操作的波形图。

#### 具体实施方式

[0063] 将参考附图说明本发明的实施例。

[0064] 第一实施例

[0065] 图 1 是表示根据本发明第一实施例的 D 类放大器配置的电路图。D 类放大器大致包括放大器部分 100、削波防止控制器 200 以及三角波发生器 300。三角波发生器 300 是生成恒定周期的三角波信号 TR 的电路,该信号的形状为线性斜率并且在 0V 至 +VB 的电压范围之间变化,该三角波发生器 300 还向放大器部分 100 和削波防止控制器 200 提供该三角波信号 TR。放大器部分 100 是根据输入模拟信号生成数字信号以驱动负载的器件。具体地,放大器部分 100 是用于生成正相数字信号 VOp 和负相数字信号 VOn 并且从输出端子 102p 和 102n 输出数字信号的电路,其中根据提供至输入端子 101p 和 101n 的正相模拟输入信号 VIp 和负相模拟输入信号 VIn 的电平对正相数字信号 VOp 和负相数字信号 VOn 进行脉冲宽度调制。削波防止控制器 200 是用于监控从放大器部分 100 中的预定节点取得的信号的电路。当信号电平偏离预定范围时,削波防止控制器 200 认为输出信号 VOp 或者 Von 处于削波或者近削波状态,并且生成衰减命令信号 SW 以命令间歇地衰减输入模拟信号,并且向放大器部分 100 提供该衰减命令信号 SW。三角波信号 TR 用作同步信号,以确定数字信号 VOp 和 Von 的生成定时,以及放大器部分 100 和削波防止控制器 200 中衰减命令信号 SW 的生成定时。下面将按照此顺序说明放大器部分 100 和削波防止控制器 200 的配置。

[0066] 在放大器部分 100 中,电阻器 R1、R3、R5 串联在输入端子 101p 和输出端子 102n 之间。电阻器 R2、R4、R6 串联在输入端子 101n 和输出端子 102p 之间。电阻器 R3 和 R5 的公共连接点连接至误差积分器 110 的正相输入端子 111p。电阻器 R4 和 R6 的公共连接点连接

至误差积分器 110 的负相输入端子 111n。利用 MOSFET(由金属氧化物半导体构成的场效应晶体管)的 130 插入在电阻器 R1 和 R3 的公共连接点与电阻器 R2 和 R4 的公共连接点之间。开关 130 起到根据从削波防止控制器 200 提供的衰减命令信号 SW 间歇地衰减输入模拟信号的衰减器的作用。开关 130 和削波防止控制器 200 起到根据输入信号 VIp 和 VIn 的每一个的电平增加来降低放大器部分 100 的整个增益的增益控制器的作用,以使当数字信号 VOp 或 Von 进入削波或者近削波状态时,数字信号 VOp 或 Von 所示波形的峰值电平将保持在特定电平。

[0067] 在误差积分器 110 中,正相输入模拟信号 VIp 通过电阻器 R1 和 R3 被提供至正相输入端子 111p,而负相输入模拟信号 VIn 通过电阻器 R2 和 R4 被提供至正相输入端子 111n。负相数字信号 VOn 被反馈至误差积分器 110 的正相输入端子 111p。正相数字信号 VOp 被反馈至误差积分器 110 的负相输入端子 111n。误差积分器 110 是用于积分这样提供的输入模拟信号 VIp 和 VIn 以及数字信号 VOp 和 VOn 之间的误差并且分别从正相输出端子 112p 和负输出端子 112n 输出正相信号 VDP 和负相信号 VDN 的电路。可使用各种类型的误差积分器 110。所示示例使用二阶误差积分器 110,包括差分放大器 113、四个电容器 C1 至 C4 以及两个电阻器 R11 和 R12。差分放大器 113 的正相输入端子(正输入端子)和负相输入端子(负输入端子)分别起到误差积分器 110 的正相输入端子 111p 和负相输入端子 111n 的作用。差分放大器 113 的正相输出端子(正输出端子)和负相输出端子(负输出端子)分别起到误差积分器 110 的正相输出端子 112p 和负相输出端子 112n 的作用。用于积分误差的电容器 C1 和 C2 串联插入在差分放大器 113 的正相输入端子和负相输出端子之间。这些电容器的公共连接点通过电阻器 R11 接地。用于积分误差的电容器 C3 和 C3 串联插入在差分放大器 113 的负相输入端子和正相输出端子之间。这些电容器的公共连接点通过电阻器 R12 接地。

[0068] 脉冲宽度调制器 120 的正相输入端子 121p 和负相输入端子 121n 分别连接至误差放大器 110 的正相输出端子 112p 和负相输出端子 112n。从三角波发生器 300 输出的三角波信号 TR 被提供至脉冲宽度调制器 120 的三角波输入端子。脉冲宽度调制器 120 的正相输出端子 123p 和负相输出端子 123n 分别起到放大器部分 100 的输出端子 102p 和 102n 的作用。脉冲宽度调制器 120 是用于利用提供至三角波输入端子 122 的三角波信号 TR 生成具有对应于误差积分器 110 的输出信号 VDP 和 VDN 电平的脉冲宽度的正相数字信号 VOp 和负相数字信号 VOn 并且用于从正输出端子 123p 和负输出端子 123n 输出这些数字信号的电路。可以使用各种类型的脉冲宽度调制器 120。所示示例使用一种脉冲宽度调制器,包括:比较器 124p 和 124n,它们的正相输入端子接收三角波信号 TR,而它们的负相输入端子从误差积分器 110 分别接收正输出信号 VDP 和负输出信号 VDN;倒相器 125p 和 125n,用于将比较器 124p 和 124n 的输出信号 VEP 和 VEN 的每一个的电平进行倒相,并且输出产生的信号;NAND 门 126p,向其输入比较器 124n 的输出信号 VEN 和倒相器 125p 的输出信号;NAND 门 126n,向其输入比较器 124p 的输出信号 VEP 和倒相器 125n 的输出信号;以及倒相器 127p 和 127n,用于将 NAND 门 126p 和 126n 的输出信号的每一个的电平进行倒相,并且从正相输出端子 123p 和负相输出端子 123n 输出产生的信号作为信号 VOp 和 VOn。

[0069] 现在结束对于放大器部分 100 配置的说明。

[0070] 下面将说明削波防止控制器 200 的配置。电流输出比较器 201 是用于比较误差积

分器 110 的输出信号 VDp 和 VDn 的每一个的电平与参考电平 VLEV 并且在输出信号 VDp 和 VDn 中至少一个超过参考电平 VLEV 的情况下向电容器 C21 和电阻器 R21 的并联电路输出恒定电流的电路。参考电平 VLEV 被设置为三角波信号 TR 的峰值电压 VB 或者略低于 VB 的电压。在此示例中,为了不使数字输出信号 VOp 和 Von 产生削波,通常将参考电平 VLEV 设置为三角波信号 TR 的高峰值电压或者略低于该高峰值电压的电压。根据该实施例的削波防止控制器 200 将输出信号 VDp (或者 VDn) 的高峰值电压与参考电平 VLEV 进行比较,并且根据比较结果生成用于削波防止的衰减命令信号 SW,因此如上所述设置参考电平 VLEV。削波防止控制器 200 可比较输出信号 VDp (或者 VDn) 的低峰值电压与参考电平 VLEV,并且根据该比较结果生成用于削波防止的衰减命令信号 SW。在这种情况下,参考电平 VLEV 被设置为三角波信号 TR 的低峰值电压或者略高于该低峰值电压的电压。可以根据输出数字信号 VOp 和 Von 的脉冲宽度调制因子的变化范围来设置参考电平 VLEV。在有必要最大化输出数字信号 VOp 和 Von 的脉冲宽度调制因子的变化范围的情况下,那么必须将参考电平 VLEV 设置得尽可能接近 VB 或者 0V。否则,可将参考电平 VLEV 设置得远离 VB 或者 0V。为了使削波防止特征生效,可在  $VB/2 < VLEV < VB$  或者  $0V < VLEV < VB$  的范围内任意设置参考电平 VLEV。

[0071] 图 2 是表示电流输出比较器 201 的示例配置的电路图。在图 2 中,N 沟道 FET 221 使其源极接地,并且使其漏极和栅极连接至恒流源 220。N 沟道 FET 222 至 224 使它们的源极接地,并且使它们的栅极获得与 N 沟道 FET 221 相同的栅电压。也就是,N 沟道 FET 221 至 224 构成电流反射镜。与流经 N 沟道 FET 221 的漏电流成比例的漏电流流经 N 沟道 FET 222 至 224。

[0072] N 沟道 FET 231 和 232 使它们的漏极连接至电压 +VB 的电源。每一栅极获得来自误差积分器 110 的输出信号 VDp 和 VDn。源极共同连接至 N 沟道 FET 222 的漏极。也就是,N 沟道 FET 231 和 232 构成源极跟随器,它们的公共负载是 N 沟道 FET 222。在 N 沟道 FET 222 的漏极生成比来自 N 沟道 FET 231 和 232 的栅极电压 VDp 和 VDn 中的较大一个低预定量 (对应于 N 沟道 FET 门限的电压) 的电压。N 沟道 FET 233 使其漏极连接至电压 +VB 的电源,使其栅极获得参考电平 VLEV 并且使其源极连接至 N 沟道 FET 224 的漏极。N 沟道 FET 233 构成源极跟随器,它的负载是 N 沟道 FET 224。在 N 沟道 FET 224 的漏极生成比栅电压 VLEV 低预定量的电压。

[0073] N 沟道 FET 241 和 242 形成 FET 对,该 FET 对与 N 沟道 FET 223 一起构成差分放大器。N 沟道 FET 241 通过 P 沟道 FET 243 使其漏极连接至电压 +VB 的电源,并且使其栅极获得 N 沟道 FET 222 的漏电压。N 沟道 FET 242 使其漏极直接连接至电压 +VB 的电源,并且使其栅极获得 N 沟道 FET 224 的漏电压。N 沟道 FET 241 和 242 的源极共同连接至 N 沟道 FET 223 的漏极。

[0074] P 沟道 FET 243 使其源极直接连接至电压 +VB 的电源,并且使其漏极和栅极连接至 N 沟道 FET 241 的漏极。P 沟道 FET 250 使其栅极获得与 P 沟道 FET 243 相同的栅电压,并且使其源极直接连接至电压 +VB 的电源。电容器 C21 和电阻器 R21 的并联电路插入在其漏极和地线之间。也就是,P 沟道 FET 243 和 250 构成电流反射镜并且与 P 沟道 FET 243 的漏电流成比例的漏电流流经 P 沟道 FET 250。

[0075] 在此配置中,如果误差积分器 110 的输出信号 VDp 和 VDn 的每一个低于参考电平

VLEV,那么 N 沟道 FET 242 的栅极偏置大于 N 沟道 FET 的栅极偏置,并且在 N 沟道 FET 241 处于 OFF 时 N 沟道 FET 242 处于 ON。从而,当 P 沟道 FET 250 处于 OFF 时 P 沟道 FET 243 处于 OFF。如果误差积分器 110 的输出信号  $VD_p$  和  $VD_n$  中的至少一个超过参考电平 VLEV,那么 N 沟道 FET 241 的栅极偏置大于 N 沟道 FET 242 的栅极偏置,并且当 N 沟道 FET 242 处于 OFF 时 N 沟道 FET 241 处于 ON。从而,当 P 沟道 FET 250 也处于 ON 时 P 沟道 FET 243 处于 ON。流经 P 沟道 FET 250 的漏电流与流经 P 沟道 FET 243 和 P 沟道 FET 223 的漏电流成比例,也就是,与恒流源 220 的输出电流成比例。

[0076] 参考图 1,从电流输出比较器 201 至比较器 204 和 205 的前级的部分构成用于生成比较电压的比较电压发生器,该比较电压具有当误差积分器 110 的输出信号超过参考电平 VLEV 时,该输出信号与三角波信号 TR 相交的电平。为了更加精确,包括电容器 C21 和电阻器 R21 的并联电路构成用于对从电流输出比较器 201 输出的电流进行积分的积分器 21。运算放大器 202 构成电压跟随缓冲器,它的输出端子和负相输入端子短接,并且该电压跟随缓冲器从积分器 21 向后级发送输出信号 VC1 作为第一比较电压。从电压跟随缓冲器输出的第一比较电压 VC1 经过电阻器 R22 被提供至运算放大器 203 的负相输入端子。与电阻器 22 具有相同电阻值的电阻器 23 插入在运算放大器 203 的负相输入端子和输出端子之间。向运算放大器 203 的正相输入端子提供参考电压  $+VB/2$ 。假设运算放大器 203 的输出电压是 VC2,那么可以得到下式:

$$[0077] \quad (VC1+VC2)/2 = VB/2 \quad (1)$$

[0078] 对上式解出 VC2,得到:

$$[0079] \quad VC2 = VB-VC1 \quad (2)$$

[0080] 也就是,包括电阻器 R22、R23 以及运算放大器 203 的电路当作反相放大器,用于当从运算放大器 202 输出第一比较电压 VC1 时,输出比电压 VB 低电压 VC1 的第二比较电压 VC2。

[0081] 比较器 204 比较第一比较电压 VC1 和三角波信号 TR。如果后者高于前者,那么比较器 204 输出高电平 (High signal)。否则,比较器 204 输出低电平 (Low signal)。比较器 205 比较第二比较电压 VC2 和三角波信号 TR。如果后者高于前者,那么比较器 205 输出高电平 (High signal)。否则,比较器 205 输出低电平 (Low signal)。当比较器 204 和 205 的输出中的至少一个是低电平 (Low signal),低激活 OR 门 206 输出被设置为 High (激活) 的衰减命令信号 SW。

[0082] 现在结束对于根据本发明的 D 类放大器的详细说明。

[0083] 下面将说明实施例的操作。图 3 是表示放大器 100 每一部分波形的波形图。误差积分器 110 对放大器 100 的输入模拟信号与输出模拟信号之间的误差进行积分。从而,输出信号  $VD_p$  和  $VD_n$  的波形类似输入模拟信号  $VI_p$  和  $VI_n$  的波形,具有对应于叠加其上的输出数字信号的波纹。脉冲宽度调制器 120 比较误差积分器 110 的输出信号  $VD_p$  和  $VD_n$  与三角波信号 TR。在  $VD_p > VD_n$  的时段中,如图 3 的左半部所示,在从三角波信号 TR 的电平超过信号  $VD_n$  的电平时至三角波信号 TR 的电平到达信号  $VD_p$  的电平时的时段,以及在从三角波信号 TR 的电平低于信号  $VD_p$  的电平时至三角波信号 TR 的电平降低至信号  $VD_n$  的电平时的时段,数字信号  $VO_p$  保持 High,而数字信号  $VO_n$  一直保持 Low。在  $VD_n > VD_p$  的时段中,如图 3 的右半部所示,在从三角波信号 TR 的电平超过信号  $VD_p$  的电平时至三角波信号 TR

的电平到达信号 VDn 的电平时的时段,以及在从三角波信号 TR 的电平低于信号 VDn 的电平时至三角波信号 TR 的电平降低至信号 VDp 的电平时的时段,数字信号 V0n 保持 High,而数字信号 V0p 一直保持 Low。按照这种方式,脉冲宽度调制器 120 生成数字信号 V0p 和 V0n,这些数字信号具有与误差积分器 110 的正相和负相输出信号 VDp 和 VDn 之间的电平差成比例的脉冲宽度。

[0084] 在此实施例中,三角波信号在 0V 和 +VB 间的范围变化。为了获得输出信号 V0p 和 V0n 作为脉冲序列而不生成削波,误差积分器 110 的两个输出信号 VDp 和 VDn 必须处于端子输出与三角波信号 TR 相交的信号的范围内。如果输入模拟信号 VIp 和 VIn 的幅度处于适当的范围内,那么误差积分器 110 的输出信号 VDp 和 VDn 落入三角波信号 TR 的幅度范围。如果幅度相当大地偏离该适当范围的输入模拟信号 VIp 和 VIn 被提供至 D 类放大器,那么误差积分器 110 的输出信号 VDp 或者 VDn 偏离三角波信号 TR 的幅度范围,从而导致输出数字信号 V0p 或者 V0n 持续保持 High 的削波状态。注意,在此实施例中,通过削波防止控制器 200 防止了削波。将参考图 4A 和 4B 说明此操作。顺便提及,输入模拟信号 VIp 和 VIn 的适当幅度范围是在输出数字信号 V0p 和 V0n 处不出现削波的范围,并且是小于通过将 D 类放大器输出部分(例如,图 1 的反相器 127p 和 127n)电压的一半除以该 D 类放大器增益获得的值的范围。

[0085] 如图 4A 所示,如果输入模拟信号 VIp 和 VIn 的每一个的幅度处于适当的范围内并且输出信号 VDp 和 VDn 的每一个的最大值低于参考电平 VLEV,那么电流输出比较器 201 的输出电流是 0,第一比较电压 VC1 是 0V,并且第二比较电压 VC2 是 +VB。从而,三角波信号 TR 并未与比较电压 VC1 和 VC2 相交,并且衰减命令信号 SW 被持续地设置为作为未激活电平的 Low。因此,开关 130 保持 OFF。开关 130 的端子处的模拟信号 VIp' 和 VIn' 的波形类似于图 4A 中所示的输入模拟信号 VIp 和 VIn 的波形。

[0086] 如图 4B 所示,如果输入模拟信号 VIp 和 VIn 的每一个的幅度增加,并且误差积分器 110 的输出信号 VDp 和 VDn 中的至少一个超过参考电平 VLEV,那么在 VDp 和 VDn 超过参考电平 VLEV 的同时从电流输出比较器 201 输出恒定电流。该恒定电流对电容器 C21 进行充电。每次信号 VDp 或者 VDn 超过参考电平时,由电流输出比较器 201 进行恒定电流的输出和电容器 C21 的充电。结果,第一比较电压 VC1 以下述脉动形式变化。当信号 VDp 或者 VDn 已超过参考电平时,第一比较电压 VC1 升高。以后,随着存储的电荷通过电阻器 R21 放电,第一比较电压 VC1 降低,直到信号 VDp 或者 VDn 下一次超过参考电平。由于第一比较电压 VC1 表现出这样的方式,所以第二比较电压 VC2(= VB-VC1) 从 VB 降低,并且与电压 VC1 重复相同的脉动。结果,三角波信号 TR 与比较电压 VC1 和 VC2 相交。从低激活 OR 门 206 输出衰减命令信号 SW,该衰减命令信号 SW 在三角波信号 TR 低于电压 VC1 的时段以及三角波信号 TR 高于电压 VC2 的时段中被设置为 High。

[0087] 当衰减命令信号 SW 处于 Low 时开关 130 变为 OFF,而当衰减命令信号 SW 处于 High 时变为 ON。在衰减命令信号 SW 处于 Low 的时段中,开关 130 的端子处的模拟信号 VIp' 和 VIn' 表现出对应于原始输入模拟信号 VIp 和 VIn 的信号值。在衰减命令信号 SW 处于 High 的时段中,模拟信号 VIp' 和 VIn' 是 0V。如所示,模拟信号 VIp' 和 VIn' 在预定时间间隔内表现出弱化的波形。输入至误差积分器 110 的模拟信号得到相当地衰减,并且误差积分器 110 的输出信号电平落入 0V 至 +VB 的适当范围内,从而防止在输出数字信号 V0p 和 V0n 上

的削波。

[0088] 具体地,在输入模拟信号  $V_{Ip}$  和  $V_{In}$  的幅度大并且进行这样的弱化的情形中,随着输入模拟信号  $V_{Ip}$  和  $V_{In}$  幅度的增大,并且误差积分器 100 的输出信号  $VD_p$  和  $VD_n$  也相应地变大,弱化率增加而整个 D 类放大器的增益降低,也就是,进行所谓的负反馈控制。作为这种负反馈控制的结果,输入模拟信号  $V_{Ip}$  和  $V_{In}$  被放大,而不生成失真。当输入模拟信号  $V_{Ip}$  和  $V_{In}$  均达到峰值电平时,将整个 D 类放大器的增益调整至优化值,使得输出数字信号  $V_{Op}$  或者  $V_{On}$  的脉冲宽度调制因子将达到特定上限值。从而,在此实施例中,在输入模拟信号  $V_{Ip}$  和  $V_{In}$  的幅度大于适当范围的区域中,给予负载的输出信号波形(对输出数字信号  $V_{Op}$  和  $V_{On}$  进行积分得到的波形)并未失真,并且即使在输入模拟信号  $V_{Ip}$  和  $V_{In}$  幅度已经增加的情况下,该输出信号波形的峰值也可保持在一定值。

[0089] 输出数字信号  $V_{Op}$  或者  $V_{On}$  的脉冲调制因子的上限值取决于参考电平  $V_{LEV}$ 。原因如下所述。在此实施例的 D 类放大器中,根据误差积分器 110 的输出信号  $VD_p$  和  $VD_n$  的每一个的电平确定输出数字信号  $V_{Op}$  和  $V_{On}$  的每一个的脉冲调制因子。当误差积分器 110 的输出信号  $VD_p$  和  $VD_n$  超过参考电平  $V_{LEV}$  时,生成处于与三角波信号  $TR$  相交的电平的比较电压,并且然后生成用于弱化的衰减命令信号  $SW$ 。这抑制误差积分器 110 的输出信号  $VD_p$  和  $VD_n$  的电平增加以及脉冲宽度调制因子的对应增加。

[0090] 通过调整电容器  $C_{21}$  的电容值和电阻器  $R_{21}$  的电阻值可以在此实施例中调整对于削波的响应特性。当有必要响应削波的出现而在短时间内生成衰减命令信号  $SW$  时,电容器  $C_{21}$  的较小电容值是有用的。当有必要延长时间直到在消除削波后停止衰减命令信号  $SW$  时,电阻器  $R_{21}$  的较大电阻值是有用的。

[0091] 如上所述,根据本实施例,如果 D 类放大器的输入模拟信号的幅度增大,并且偏离适当的范围时,输入至误差积分器 110 的模拟信号在时间轴上间歇地弱化,从而防止出现削波。在这种情况下,输入至误差积分器 110 的模拟信号仅被间歇地弱化,使得形成的波形基本不变。按照这种方式,根据此实施例,可以防止削波的出现而不生成非线性失真。

[0092] 在此实施例中,如上所述,通过在输入模拟信号的幅度大于适当范围的区域中执行弱化来进行负反馈控制。理想地,即使输入模拟信号  $V_{Ip}$  和  $V_{In}$  的幅度达到无限大,也可以放大该输入模拟信号  $V_{Ip}$  和  $V_{In}$ ,而不削波输出信号波形。但实际上,如果 D 类放大器被实现为半导体集成电路,那么需要提供输入保护电路。如果输入模拟信号  $V_{Ip}$  和  $V_{In}$  的幅度超过源电压范围,那么当这些信号通过输入保护电路时,输入模拟信号  $V_{Ip}$  和  $V_{In}$  被削波。此时, D 类放大器放大削波的输入模拟信号  $V_{Ip}$  和  $V_{In}$ 。与此同时, D 类放大器通过基于弱化的负反馈控制执行放大,使得 D 类放大器没有向输入模拟信号  $V_{Ip}$  和  $V_{In}$  引入额外的失真。

[0093] 第二实施例

[0094] 图 5 是表示根据本发明第二实施例的 D 类放大器配置的电路图。在第一实施例(图 1)中,电流输出比较器 201 的输出电流用于生成在高压侧和低压侧上与三角波信号  $TR$  相交的两个比较电压  $VC_1$  和  $VC_2$ 。通过向比较器 204 提供第一比较电压  $VC_1$  和三角波信号  $TR$  并且向比较器 205 提供第二比较电压  $VC_2$  和三角波信号  $TR$ ,生成衰减命令信号  $SW$  作为脉冲序列。

[0095] 在此实施例中,第一实施例中的三角波发生器 300 被替换为用于输出正相和负相

三角波信号 TRp 和 TRn 的三角波发生器 300A。相应地,第一实施例中的脉冲宽度调制器 120 被替换为用于利用正相和负相三角波信号 TRp 和 TRn 执行脉冲宽度调制的脉冲宽度调制器 120A。在脉冲宽度调制器 120A 中,当三角波信号 TRp 的瞬时值低于误差积分器 110 的输出信号 VDp 的瞬时值时,比较器 141p 输出 High 信号。当三角波信号 TRp 的瞬时值高于误差积分器 110 的输出信号 VDn 的瞬时值时,比较器 142p 输出 High 信号。在比较器 141p 和 142p 的输出信号被设置为 High,即  $VDp > VDn$  的时段中,AND 门 143p 在从三角波信号 TRp 的瞬时值超过信号 VDn 至它达到信号 VDp 的时段中,并且在从三角波 TRp 的瞬时值降低至信号 VDp 之下至它到达 VDn 的时段中,将数字信号 VOp 保持在 High。当三角波信号 TRn 的瞬时值低于误差积分器 110 的输出信号 VDn 的瞬时值时,比较器 141n 输出 High 信号。当三角波信号 TRn 的瞬时值高于误差积分器 110 的输出信号 VDn 的瞬时值时,比较器 142n 输出 High 信号。在比较器 141n 和 142n 的输出信号被设置为 High,即  $VDn > VDp$  的时段中,AND 门 143n 在从三角波信号 TRn 的瞬时值超过信号 VDp 至它达到信号 VDn 的时段中,并且在从三角波信号 TRn 的瞬时值降低至信号 VDn 之下至它到达 VDp 的时段中,将数字信号 VOn 保持在 High。也就是,在脉冲宽度调制器 120A 中,与第一实施例中的脉冲宽度调制器 120 相同,数字信号 VOp 和 VOn 均具有与误差积分器 110 的正相和负相输出信号 VDp 和 VDn 之间电平差成比例的脉冲宽度。

[0096] 在此实施例中,由于引入了用于输出正相和负相三角波信号 TRp 和 TRn 的三角波信号发生器 300A,所以第一实施例中的削波防止控制器 200 被替换为较简单的削波防止控制器 200A。在此实施例中,电流输出比较器 201 的输出电压 VC 被给予比较器 204 和 205 的反相输入端子。比较器 204 的正相输入端子被给予负相三角波信号 TRn,而比较器 205 的正相输入端子被给予正相三角波信号 TRp。

[0097] 通过此配置,当误差积分器 110 的输出信号 VDp 或者 VDn 超过参考电平 VLEV,并且电流输入比较器 201 的输出电压升高时,在三角波信号 TRp 的电平低于电压 VC 的时段中将比较器 204 的输出信号设置为 Low,而将衰减命令信号 SW 设置为 High,并且在三角波信号 TRn 的电平低于电压 VC 的时段中将比较器 205 的输出信号设置为 Low,而将衰减命令信号 SW 设置为 High。这获得与第一实施例相同的功效。第二实施例的优势在于,第一实施例中为获得两个比较电压 VC1 和 VC2 所需的放大器 202、电阻器 R22 与 R23 以及放大器 203 不再必需,并且电路尺寸可以相应地减小。

[0098] 第三实施例

[0099] 图 6 是表示根据本发明第三实施例的 D 类放大器配置的框图。在此实施例中,第一实施例中的削波防止控制器 200 被替换为削波防止控制器 200B。在此实施例中,从三角波发生器 300 向削波防止控制器 200B 提供脉冲成形定时信号 S,具有在三角波信号 TR 处于正峰值时的定时以及在三角波信号 TR 处于负峰值时的定时。

[0100] 如果不存在削波,如图 3 所示,利用三角波信号 TR 处于正峰值的定时和三角波信号 TR 处于负峰值的定时获得的输出数字信号 VOp 和 VOn 处于 Low。当出现削波时,利用三角波信号 TR 处于正峰值的定时和三角波信号 TR 处于负峰值的定时获得的输出数字信号 Vop 或 VOn 处于 High。根据此实施例的削波防止控制器 200B 使用这样的方式基于输出数字信号 VOp 和 VOn 来检测削波的存在/不存在,并且生成衰减命令信号 SW,该信号在检测到削波时消除该削波。

[0101] 图 7A 和 7B 是表示此实施例操作的波形图。在图 7A 所示的示例中,生成定时信号 S 时获得的输出数字信号 VOp 和 VOn 处于 Low。削波防止控制器 200B 从而确定不存在削波,并且将衰减命令信号 SW 设置为 Low。在图 7B 所示的示例中,生成定时信号 S 时获得的输出数字信号 VOp 或 VOn 处于 High。削波防止控制器 200B 从而确定存在削波,并且输出与三角波信号 TR 同步的脉冲序列作为衰减命令信号 SW。结果,与第一实施例相同,放大器部分 100 的输入模拟信号在时间轴上被间歇地弱化,从而防止出现削波。

[0102] 第三实施例可具有下面的变化。也就是,比三角波信号 TR 处于其正峰值和定时信号 S 处于其负峰值略微提前地生成定时信号 S,通过这种途径,在削波出现于输出数字信号 VOp 和 VOn 上之前,放大器部分 100 的输入模拟信号在时间轴上被间歇地弱化,从而可靠地防止削波的出现。

[0103] 第四实施例

[0104] 图 8 是根据本发明第四实施例的 D 类放大器配置的框图。在此实施例中,与第二实施例(图 5)相同,使用用于生成正相和负相三角波信号 TRp 和 TRn 的三角波发生器 300A。放大器部分 100 中三角波发生器 300A 与脉冲宽度调制器 120 的连接与第二实施例中相同。在此实施例中,第二实施例中的削波防止控制器 200 被替换为削波防止控制器 200C。在削波防止控制器 200C 中,削波防止控制器 200A(图 5)中的电流输出比较器 201 被替换为包括恒流源 261、开关 262、触发器 263 与 264 以及 OR 门 265 的电路,使得从恒流源 261 经由开关 262 提供的电流将对电容器 C21 进行充电。

[0105] 时钟 CK 被提供至触发器 263 和 264 的每一时钟端子。时钟 CK 是用于定时三角波发生器 300A 中三角波信号 TRp 和 TRn 的控制的信号。在时钟 CK 的上升沿,三角波信号 TRp(TRn) 处于其正峰值(负峰值)。在时钟 CK 的下降沿,三角波信号 TRp(TRn) 处于其负峰值(正峰值)。触发器 263 在时钟 CK 的上升沿从脉冲宽度调制器 120A 中的比较器 141p 取得并保持输出信号 VEpa。触发器 264 在时钟 CK 的下降沿从脉冲宽度调制器 120A 中的比较器 141n 取得并保持输出信号 VEnp。当由触发器 263 和 264 保持的信号中的至少一个处于 Low 时,OR 门 265 导通开关 261。

[0106] 图 9 是表示此实施例操作的波形图。在脉冲宽度调制器 120A 中,在三角波信号 TRp 超过信号 VDn 的电平的时段中将比较器 142p 的输出信号 VEpb 设置为 High。在三角波信号 TRp 超过信号 Vdp 的电平的时段中将比较器 141p 的输出信号 VEpa 设置为 Low。在脉冲宽度调制器 120A 中,在三角波信号 TRn 超过信号 Vdp 的电平的时段中将比较器 142n 的输出信号 VEnb 设置为 High。在三角波信号 TRp 超过信号 VDn 的电平的时段中将比较器 141n 的输出信号 VEpa 设置为 Low。

[0107] 从而,如果误差积分器 110 的输出信号 Vdp 和 VDn 的电平处于适当的范围并且  $Vdp > VDn$ ,那么在脉冲宽度调制器 120A 中,AND 门 143p 在从三角波信号 TRp 超过信号 VDn 至它达到信号 Vdp 的时段以及从三角波信号 TRp 降低到信号 Vdp 之下至它达到信号 VDn 的时段中,将数字信号 VOp 保持在 High。如果误差积分器 110 的输出信号 Vdp 和 VDn 的电平处于适当的范围并且  $VDn > Vdp$ ,那么在脉冲宽度调制器 120A 中,AND 门 143n 在从三角波信号 TRn 超过信号 Vdp 至它达到信号 VDn 的时段以及从三角波信号 TRn 降低到信号 VDn 之下至它达到信号 Vdp 的时段中,将数字信号 VOn 保持在 High。

[0108] 如图 9 的左部所示,当误差积分器 110 的输出信号 Vdp 的电平到达接近三角波信

号 TRp 正峰值的电平 V<sub>Dp</sub>' 时,信号 VE<sub>pa</sub> 使其脉冲宽度变窄,如图中的信号 VE<sub>pa</sub>' 所示。当放大器 100 处于削波或者近削波状态,并且在时钟 CK 的上升沿将信号 VE<sub>pa</sub> 设置为 High 时,从触发器 263 输出高电平信号 (High signal)。开关 262 导通,并且电容器 C21 的充电电压升高,如所示,并且输出脉冲成形衰减命令信号 SW,从而防止出现削波。

[0109] 如图 9 的右部所示,当误差积分器 110 的输出信号 VD<sub>n</sub> 的电平到达接近三角波信号 TR<sub>n</sub> 正峰值的电平 VD<sub>n</sub>' 时,信号 VE<sub>na</sub> 使其脉冲宽度变窄,如图中的信号 VE<sub>na</sub>' 所示。当放大器 100 处于削波或者近削波状态,并且在时钟 CK 的下降沿将信号 VE<sub>na</sub> 设置为 High 时,从触发器 264 输出高电平信号 (High signal)。开关 262 导通,并且电容器 C21 的充电电压升高,如所示,并且输出脉冲成形衰减命令信号 SW,从而防止出现削波。

[0110] 此实施例与前述每一实施例获得相同的功效。第四实施例可具有下面的变化。也就是,相对于三角波信号 TR<sub>p</sub> 或者 TR<sub>n</sub> 的尖峰略为延迟提供至触发器 263 和 264 的时钟 CK 的上升定时和下降定时。通过此途径,就在出现削波之前,或者换言之,当与三角波信号 TR<sub>p</sub> 和 TR<sub>n</sub> 的峰值时刻同步的作为信号 VE<sub>n</sub> 和 VE<sub>p</sub> 的负脉冲的脉冲宽度变得极窄时,生成衰减命令信号 SW。这提前避免削波的出现。此时同样,作为类似于前面实施例中负反馈的结果,输入模拟信号 V<sub>Ip</sub> 和 V<sub>In</sub> 被没有失真地放大。当输入模拟信号 V<sub>Ip</sub> 和 V<sub>In</sub> 均到达峰值电平时,将整个 D 类放大器的增益调整至优化值,使得输出数字信号 V<sub>Op</sub> 或者 V<sub>On</sub> 的脉冲宽度调制因子将达到略低于 100% 的一定上限值 (就在出现削波前)。

#### [0111] 第五实施例

[0112] 图 10 是表示本发明第五实施例的 D 类放大器配置的电路图。图 11 是表示第五实施例操作的波形图。在所述各实施例中,向 D 类放大器给予正相和负相输入模拟信号 V<sub>Ip</sub> 和 V<sub>In</sub>。在此实施例中,如图 11 所示,均为单比特数字信号的正相和负相比特流作为输入信号 V<sub>Ip</sub> 和 V<sub>In</sub> 被给予 D 类放大器。在此实施例中,如图 10 所示,为了适当地处理比特流 V<sub>Ip</sub> 和 V<sub>In</sub>,向第一实施例的 D 类放大器添加同步电路 310,用于将从三角波信号发生器 300 输出的三角波信号 TR 的相位与比特流 V<sub>Ip</sub> 和 V<sub>In</sub> 进行同步。

[0113] 在此实施例中,如果输入信号是比特流,那么误差积分器 110 对输出信号 V<sub>Op</sub> 和 V<sub>On</sub> 与输入信号 V<sub>Ip</sub> 和 V<sub>In</sub> 之间的误差进行积分,并且脉冲宽度调制器 120 根据表明积分结果的信号 VD<sub>p</sub> 和 VD<sub>n</sub>,以类似于第一实施例的方式生成脉冲宽度调制数字信号 V<sub>Op</sub> 和 V<sub>On</sub>。在此实施例中,可以向负载 (未示出) 施加具有与比特流 V<sub>Ip</sub> 和 V<sub>In</sub> 的模拟信号波形相同波形的信号。在比特流 V<sub>Ip</sub> 和 V<sub>In</sub> 的信号波形峰值升高并且有可能发生削波的情况下,与第一实施例一样,第一比较电压 VC1 和第二比较电压 VC2 重复脉动,并且间歇地生成衰减命令信号 SW。按照这种方式,给予至误差积分器 110 的输入信号 V<sub>Ip</sub>' 和 V<sub>In</sub>' 变为输入信号 V<sub>Ip</sub>' 和 V<sub>In</sub>' 被比特流 V<sub>Ip</sub> 和 V<sub>In</sub> 弱化的信号,从而防止发生削波。尽管修改第一实施例的 D 类放大器来形成此实施例的 D 类放大器,但是可以类似地修改任何其它实施例的 D 类放大器来形成此实施例的 D 类放大器。

#### [0114] 第六实施例

[0115] 图 12 是表示根据本发明第六实施例的 D 类放大器配置的电路图。该 D 类放大器包括 DSP (数字信号处理器) 400,用于利用数字信号处理根据输入信号生成脉冲宽度调制数字信号;开关放大级 410,通过从 DSP 400 输出的数字信号进行开关,用于根据电源 +VB 提供的电力驱动包括滤波器和扬声器的负载 420。作为输入信号,从音频源获得的模拟音频

信号可被给予 A/D 转换器,并且从 A/D 转换器获得的数字信号可被给予 DSP 400,或者从外部设备接收的数字音频信号可被直接给予 DSP 400。

[0116] DSP 400 执行可变增益放大处理 401 作为增益控制器,执行 DRC(动态范围压缩)处理 402 以获得脉冲宽度调制数字信号,以及执行 PWM 处理 403 作为脉冲发生器。这些处理是属于预定比特数(例如 m 比特)的数字处理的信号处理。

[0117] 图 13 表示具有各种峰值电平的正弦波信号 A1 至 A6 作为 DSP 400 的输入信号时从可变增益放大处理 401 输出的压缩目标信号 B1 至 B6 以及由 DRC 处理 402 输出的调制信号 C1 至 C6 的波形。在图 13 中,示出了模拟信号,其等于经过 DSP 400 处理的数字信号。为了防止复杂的说明,仅在半周期上示出每一信号的波形。将参考图 13 说明这些由 DSP 400 执行的处理。

[0118] 在可变增益放大处理 401 中,利用可变增益放大输入信号,并将形成的信号传递至 DRC 处理 402。根据音量调整信号设置可变增益放大处理 401 中的增益,该音量调整信号根据操作器的操作(例如音量控制)生成。通过可变增益放大处理 401 获得的压缩目标信号是 m 比特数字信号,并且可由该信号表示的值具有上限。为了在可变增益放大处理 401 中从输入信号获得无失真压缩目标信号,当放大输入信号时在输入信号的峰值电平和所使用的增益之间必须存在适当的关系,使得输入信号的放大结果将不超过由 m 比特数字信号表示的最大值,例如是由 m 比特全为“1”的数字信号表示的瞬时值。如果输入信号的峰值电平落入适于根据音量调整信号的增益集进行放大的适当范围内,那么输入信号被无失真地放大,并且获得与输入信号具有类似波形的压缩目标信号(在示出的示例中,压缩目标信号 B1 至 B4 对应于输入信号 A1 至 A4)。如果输入信号的峰值电平超过适当的范围,那么通过可变增益放大处理 401 获得的压缩目标信号将在由 m 比特数字信号表示的最大值处饱和并被相应地削波(在示出的示例中,压缩目标信号 B5 和 B6 对应于输入信号 A5 和 A6)。

[0119] 在 DRC 处理 402 中,通过作为前面处理的可变增益放大处理 401 获得的压缩目标信号经历动态范围压缩,并且将产生的信号作为调制信号输出至作为脉冲发生器的 PWM 处理 403。该调制信号是 m 比特数字信号。该 m 比特数字信号可在 0 至 100% 的范围中表示调制因子。在 PWM 处理 403 中,利用由调制信号表示的调制因子生成脉冲宽度调制信号,并且将该脉冲作为数字信号输出至开关放大级 410。

[0120] 图 13 表示作为给予至 DRC 处理 402 的压缩目标信号的峰值电平与通过 DRC 处理 402 获得的调制信号的峰值电平之间关系的输入/输出特性。如同所示,DRC 处理 402 的输入/输出特性被划分为线性区和饱和区。线性区是压缩目标信号的峰值电平低于门限  $t_h$  的区域。在线性区中,利用预定增益放大压缩目标信号,以生成具有与压缩目标信号的峰值电平成比例的峰值电平的调制信号(在示出的示例中,调制信号 C1 和 C2 对应于压缩目标信号 B1 和 B2)。在此实施例中,确定线性区中的增益使得可在给出具有对应于门限  $t_h$  的峰值电平的压缩目标信号时,可以获得具有表示 100% 调制因子的峰值电平的调制信号。饱和区是压缩目标信号的峰值电平等于或高于门限  $t_h$  的区域。在饱和区中,调制信号的峰值电平达到表示 100% 调制因子的值。在 DRC 处理 402 中,放大压缩目标信号时采用的增益根据该压缩目标信号峰值电平的增加而被降低,使得通过放大该压缩目标信号获得的调制信号的峰值电平保持在表示 100% 调制因子的值(在所示的示例中,调制信号 C3 至 C6 对应于压缩目标信号 B3 至 B6)。为了更加精确,将通过使表明 100% 调制因子的调制信号的值除以

压缩目标信号的峰值电平获得的值用作放大压缩目标信号时使用的增益。

[0121] 在图 13 所示的示例中,调制信号 C5 和 C6 均使其波形削波。该削波并不是在 DRC 处理 402 中产生,而是被给予 DRC 处理 402 的压缩目标信号 B5 和 B6 所固有。DRC 处理 402 利用对应于将要输入的压缩目标信号的峰值电平的适当增益放大压缩目标信号,并且生成与该压缩目标信号具有类似波形的调制信号。结果,DRC 处理 402 并没有带来失真。

[0122] 在此实施例中,作为音量调整单元提供可变增益放大处理 401。在普通的功率放大器中,在功率放大器的最后一级中提供这样的音量调整单元(在 D 类放大器的情况下,开关放大级在 PWM 调制器之后)。在此实施例中。在 DRC 处理 402 之前提供作为音量调整单元的可变增益放大处理 401。这是此实施例的特征之一。在此实施例中,通过调整在 DRC 处理 402 之前提供的可变增益放大处理 401 的增益,可以采用 D 类放大器执行下述各种操作。

[0123] (1) 调整可变增益放大处理 401 的增益来允许利用线性区和饱和区进行放大。通过这样调整增益,当输入信号的音量相对较小时,在线性区中执行 DRC 处理 402,并且通过扬声器再现反映音量缩小的声音。当输入信号的音量相对较大时,在饱和区中执行 DRC 处理 402,通过扬声器以舒适的音量并且没有削波地再现声音。

[0124] (2) 在从来自多个源的音频信号进行选择并且在 D 类放大器上再现音频声音时,在将被再现的多个源之间进行切换时增加/降低可变增益放大处理 401 的增益,使得当再现开始时在饱和区中进行 DRC 处理 402。通过这种途径,不管目标源的音频信号,D 类放大器输出信号的峰值电平保持恒定,因此吸收各个源之间的声音水平差。

[0125] (3) 如果需要以一定程度的失真为代价来增强 D 类放大器的最大输出,那么在可变增益放大处理 401 中提高增益并且在可允许的范围内生成失真,以利用线性区和饱和区使 D 类放大器执行放大。此时,在给予 PWM 处理 403 的调制信号的波形以及最终从 D 类放大器输出的信号的波形上发生削波。那么 D 类放大器的输出信号比没有削波的信号具有更高的能量。从而,D 类放大器的最大输出高于没有发生削波的时候。

[0126] 同样在根据第一至第五实施例的 D 类放大器中,当输入信号的峰值电平超过源电压的范围时,在输出波形上发生削波。从而,同样在根据第一至第五实施例的 D 类放大器中,以可允许范围内的失真为代价增强 D 放大器的最大输出。

[0127] (4) EIAJ(日本电子工业协会)规定,当失真因子在任意负载电阻时为 10%时,放大器呈现的输出被表示为最大商用输出。在由 EIAJ 规定的条件下,进行测量以获得 D 类放大器的最大输出。为了更加具体,1kHz 的正弦波作为输入信号给予 D 类放大器,并且调整可变增益放大处理 401 的增益,使得压缩目标信号的失真因子将为 10%,并且测量随后获得的 D 类放大器的输出。按照这种方式,根据此实施例,可以在由 EIAJ 规定的条件下测量 D 类放大器的最大输出,并且指示该测量的输出。这向用户提供关于 D 类放大器的最大输出的客观的并且有说服力的信息。

[0128] <其它实施例>

[0129] 尽管已经说明本发明第一至第六实施例,但是本发明具有下述其它实施例。

[0130] 尽管已经说明本发明第一至第五实施例,但是本发明具有下述其它实施例。

[0131] 尽管已经说明本发明第一至第四实施例,但是本发明具有下述其它实施例。

[0132] (1) 尽管本发明适用于前述实施例中输出根据输入模拟信号进行脉冲宽度调制的数字信号的 D 类放大器,但是本发明还适用于向输入模拟信号应用  $\Delta \Sigma$  调制以生成具有对

应于该输入模拟信号电平的时间密度的脉冲宽度的 D 类放大器。

[0133] (2) 尽管本发明适用于前述实施例中的差分 D 类放大器,但是本发明还适用于非差分 D 类放大器。

[0134] (3) 当在第一实施例中时,电流输出比较器 201 的源电压是  $+V_B$  (参见图 2),并且将参考电压  $+V_B/2$  给予运算放大器 203 的正相输入端子 (参考图 1)。对于根据第一实施例的 D 类放大器,至少三角波信号 TR 的中心电压必须等于给予运算放大器 203 的正相输入端子的电压。电流输出比较器 201 的源电压和给予该正相输入端子的电压可分别具有任意值。

[0135] (4) 尽管在第五实施例中将单通道正相和负相比特流给予输入端子 101p 和 101n,但是可以将多通道正相比特流给予输入端子 101p 并且将多通道负相比特流给予输入端子 101n。从而可以提供具有混合特征的 D 类放大器。在这种情况下,这样的配置是可以的,其中在输入端子 101p 和 101n 之前布置对应于多通道的可变电阻器,并且将每一通道上的比特流通过对于特定通道的可变电阻器给予输入端子 101p 和 101n,并且在通过调整每一可变电阻器的电阻值进行混合时执行每一通道上的加权。

[0136] (5) 尽管在第五实施例中将单比特正相和负相比特流给予输入端子 101p 和 101n,但是可以将多比特正相比特流给予输入端子 101p 并且将多比特负相比特流给予输入端子 101n。在这种情况下,这样的配置是可以的,其中在输入端子 101p 和 101n 之前布置对应于多个比特的加权电阻器,并且可将每一比特的比特流通过对应的加权电阻器给予输入端子 101p 和 101n。

[0137] (6) 可以采用任何形式利用 D 类放大器输入部分处的开关 130 进行弱化程度的控制。尽管在上面的实施例中进行负反馈控制,其中输入模拟信号  $V_{Ip}$  和  $V_{In}$  的幅度变大,并且误差积分器的输出信号电平增加,弱化率增加,但是可以采用除过负反馈控制之外的形式进行弱化率的控制。例如,这样的形式可以的,其中提前确定弱化率以避免各种峰值电平的输入信号  $V_{Ip}$  和  $V_{In}$  上的削波,并且在 D 类放大器的操作中检测输入信号  $V_{Ip}$  和  $V_{In}$  的每一个的峰值电平,并且选择适当的弱化率来避免在特定电平出现削波,以弱化输入信号  $V_{Ip}$  和  $V_{In}$ 。在弱化输入模拟信号  $V_{Ip}$  和  $V_{In}$  的操作区中,如果输入模拟信号  $V_{Ip}$  和  $V_{In}$  已增加,那么输出数字信号  $V_{Op}$  和  $V_{On}$  的每一个的脉冲宽度调制因子的上限值需要保持在某一定值。例如,脉冲宽度调制因子的上限值可根据输入模拟信号  $V_{Ip}$  和  $V_{In}$  的每一个的幅度增加而略为降低。

[0138] (7) 尽管在第六实施例中 DSP 400 执行 PWM 处理 403,但是可以代之以执行 PDM (脉冲密度调制) 处理,以生成具有对应于调制信号电平的时间密度的脉冲。

[0139] 尽管在第六实施例中由 DSP 400 执行可变增益放大处理 401、DRC 处理 402 以及 PWM 处理 403,但是可在开关放大级 410 之前布置用于分别执行可变增益放大处理 401、DRC 处理 402 以及 PWM 处理 403 的数字电路或模拟电路,而不是安排 DSP 400。



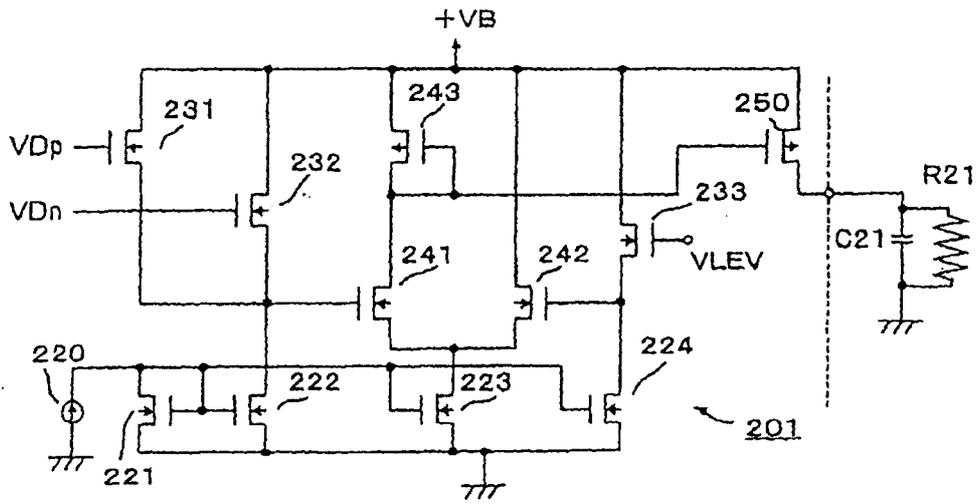


图 2

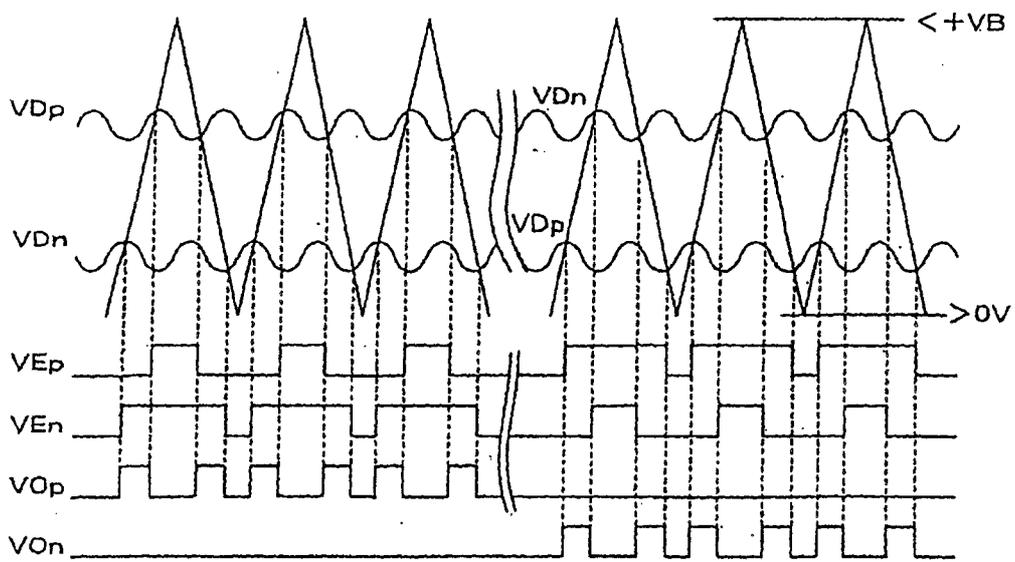


图 3

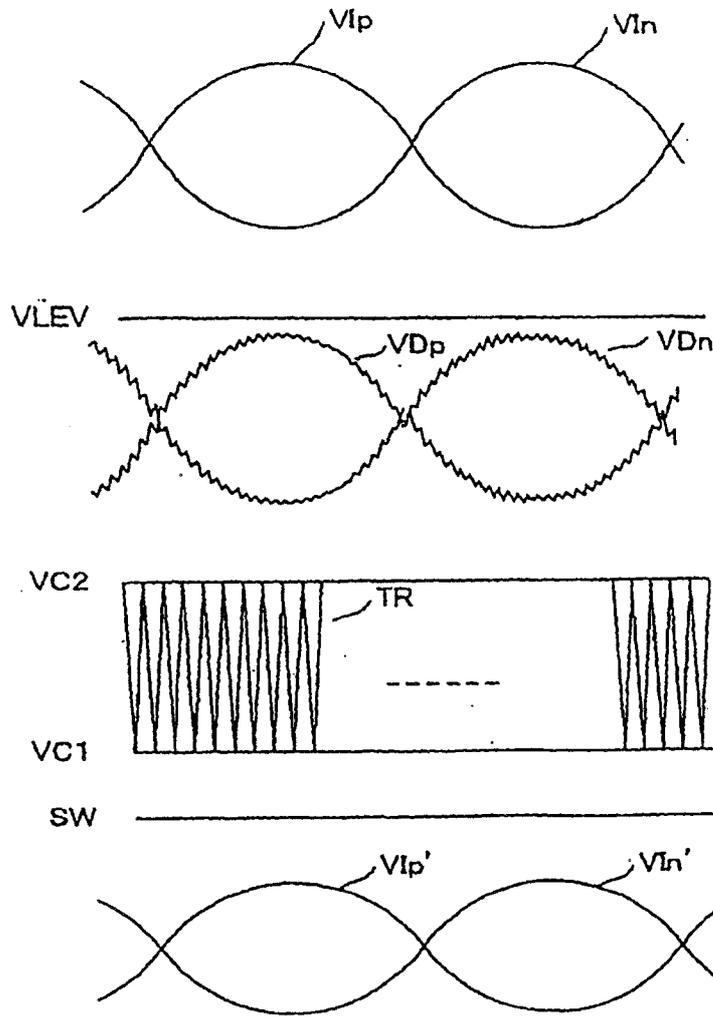


图 4A

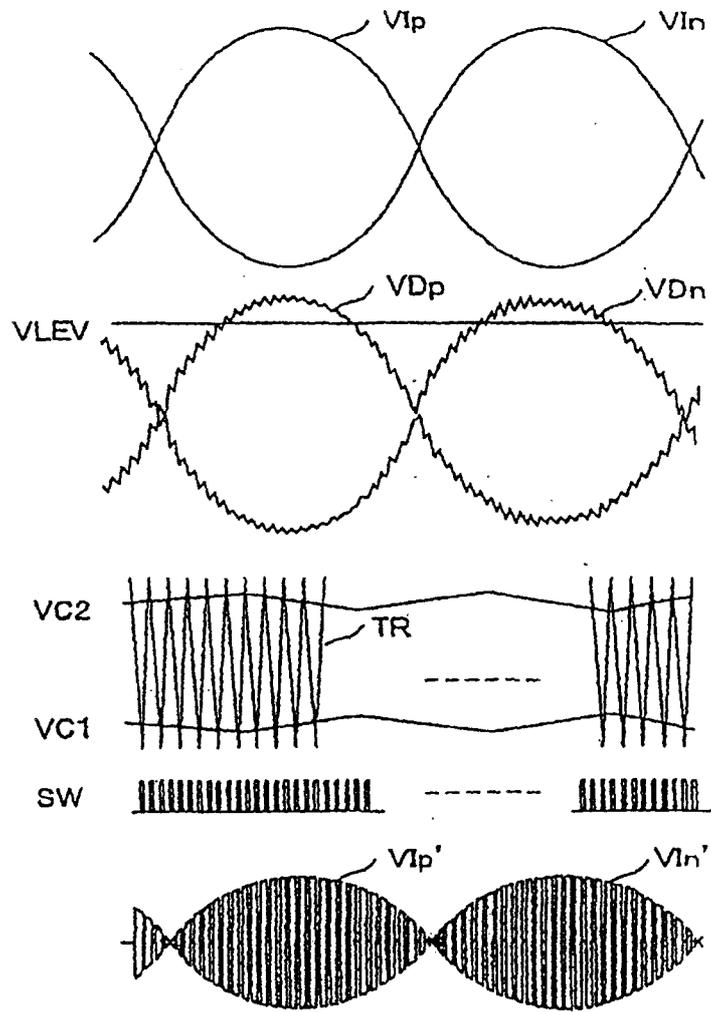


图 4B

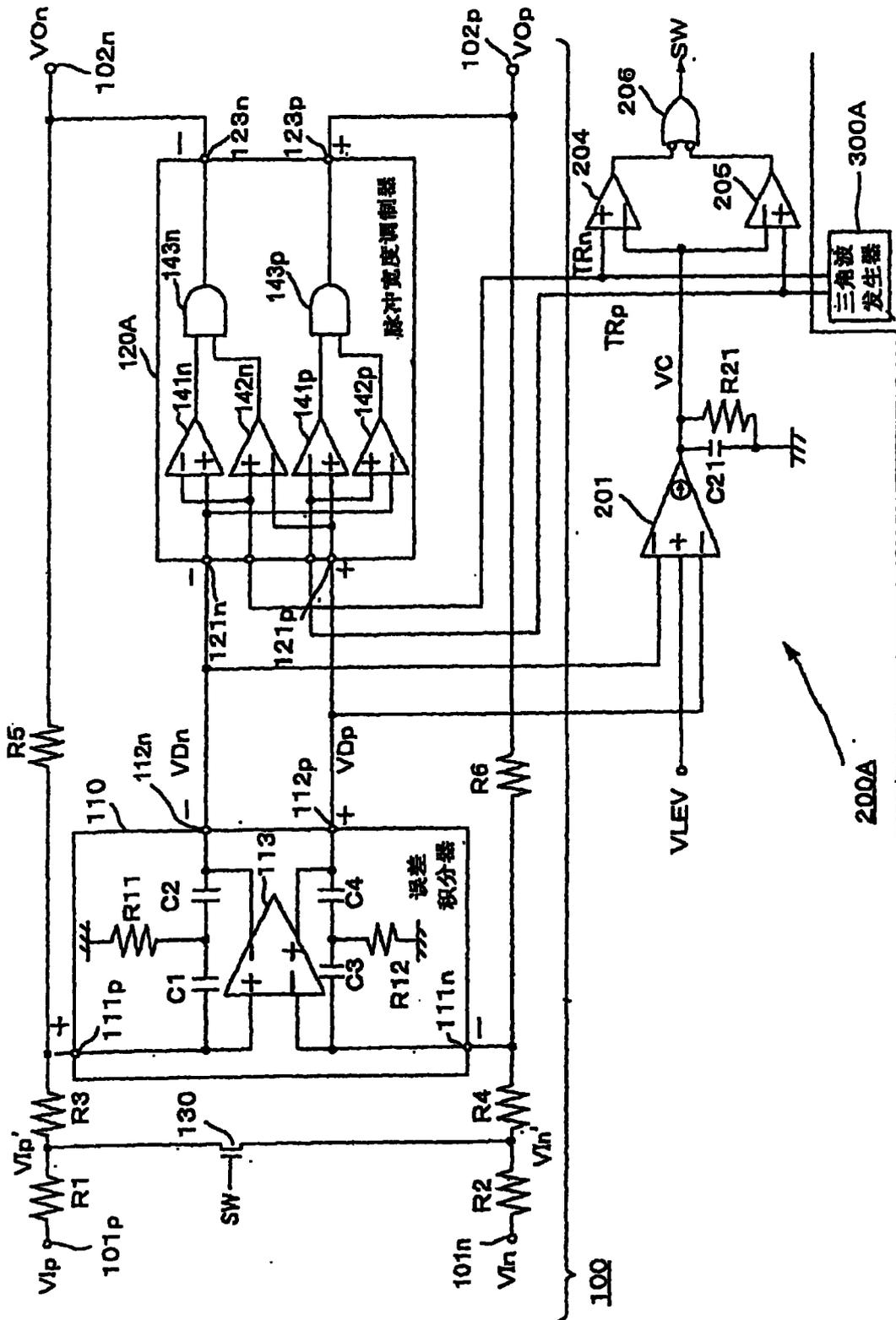


图 5

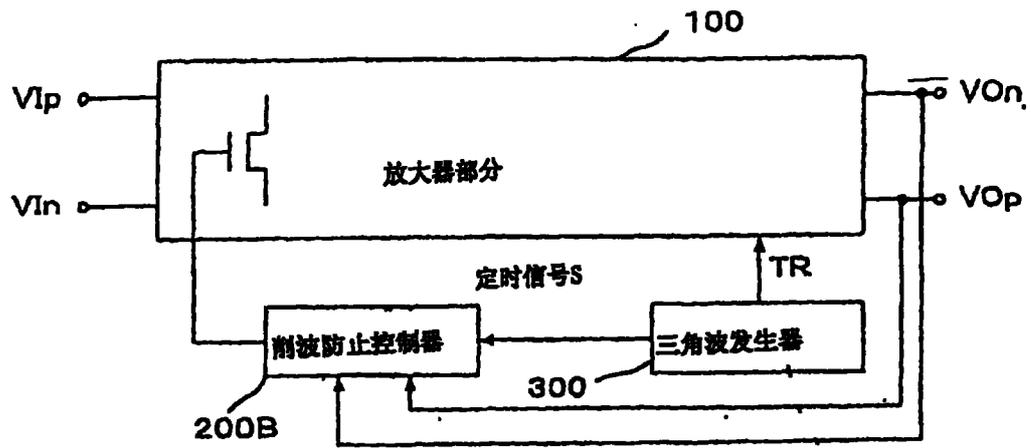


图 6

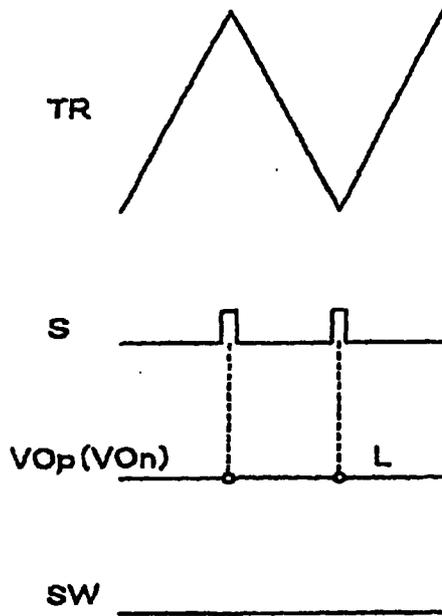


图 7A

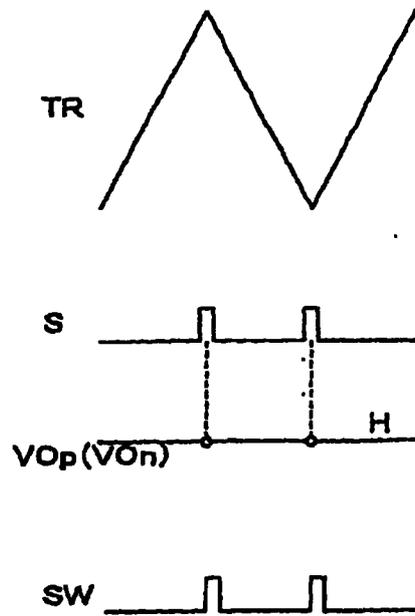


图 7B

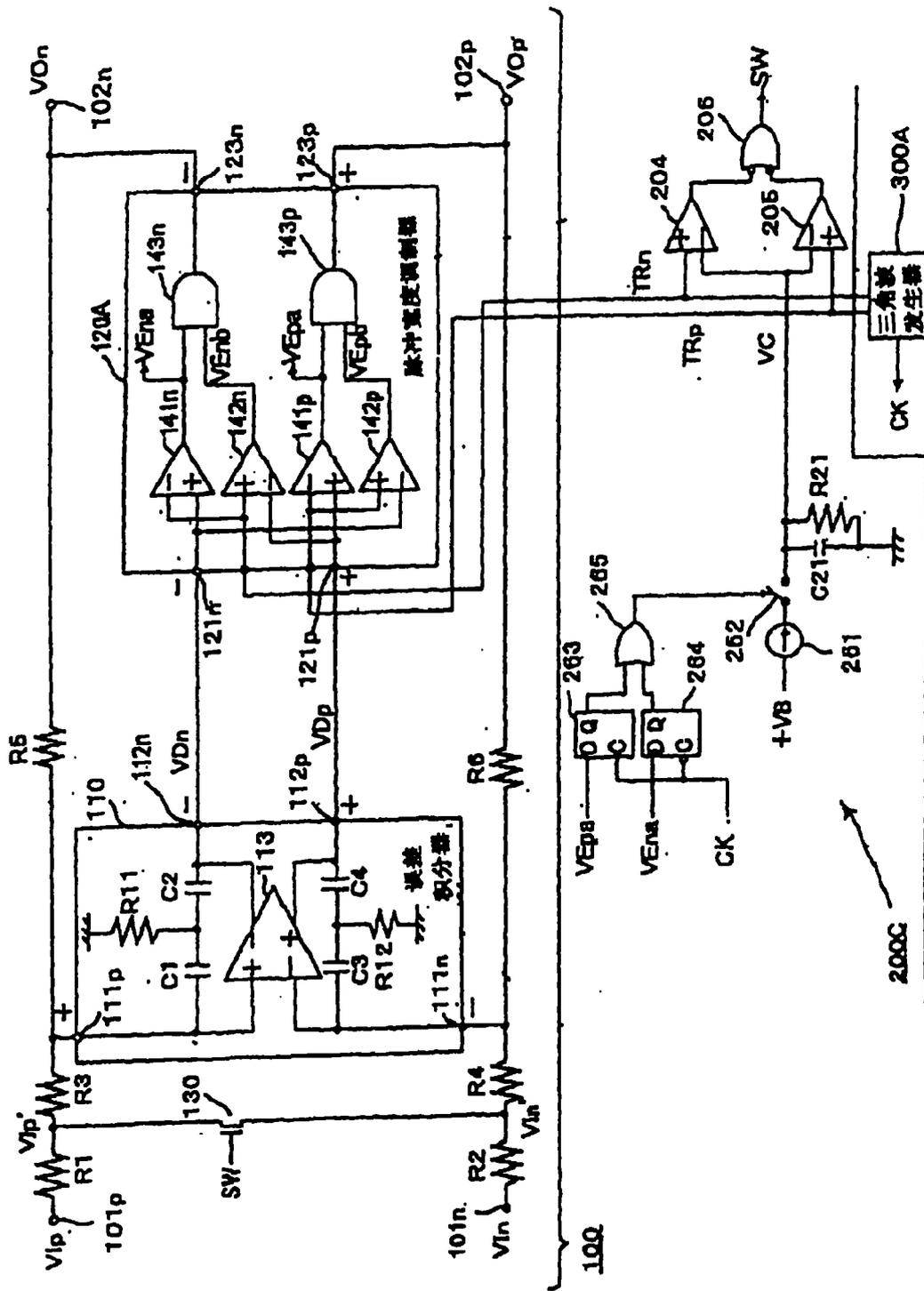


图 8

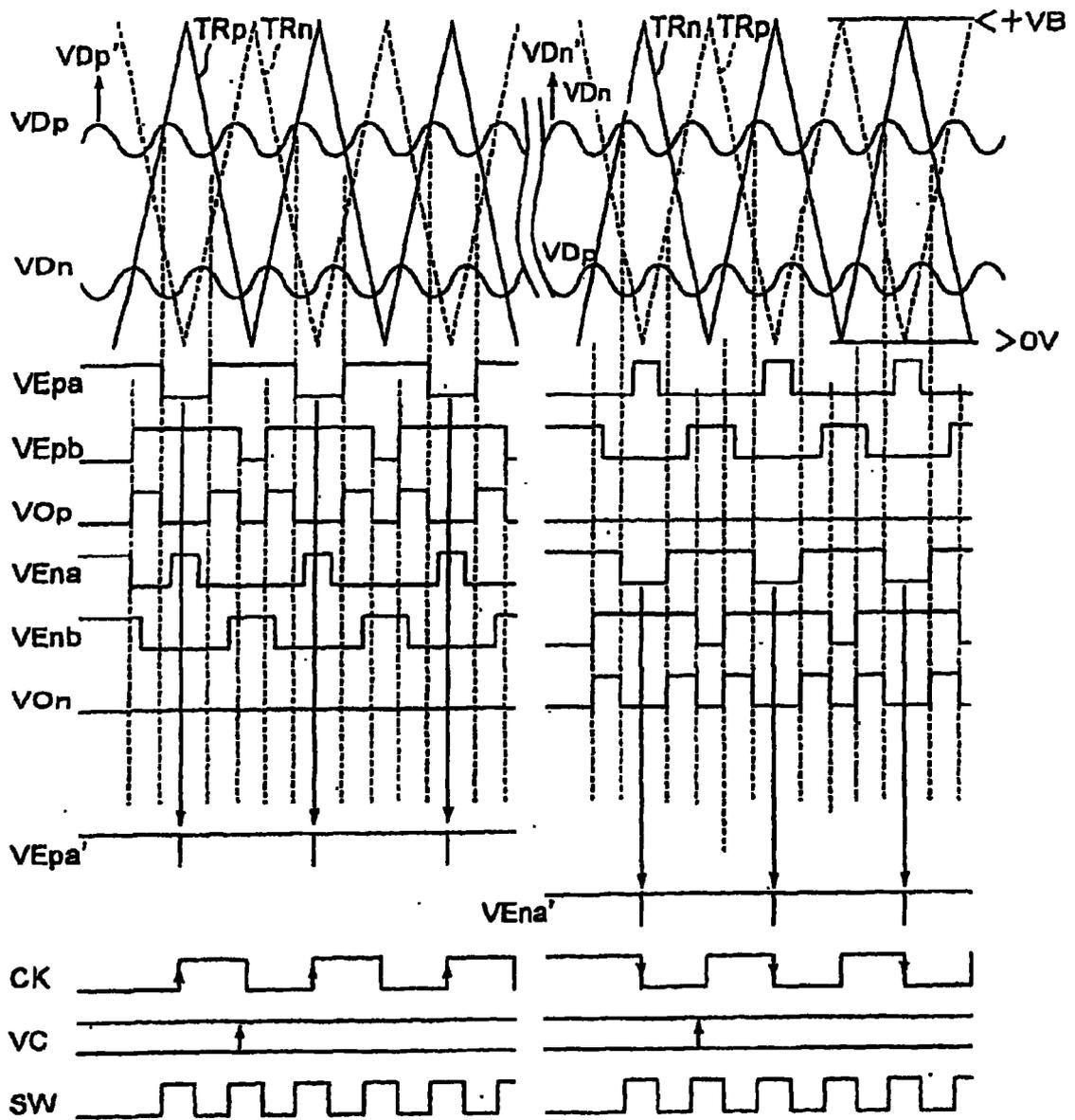


图 9

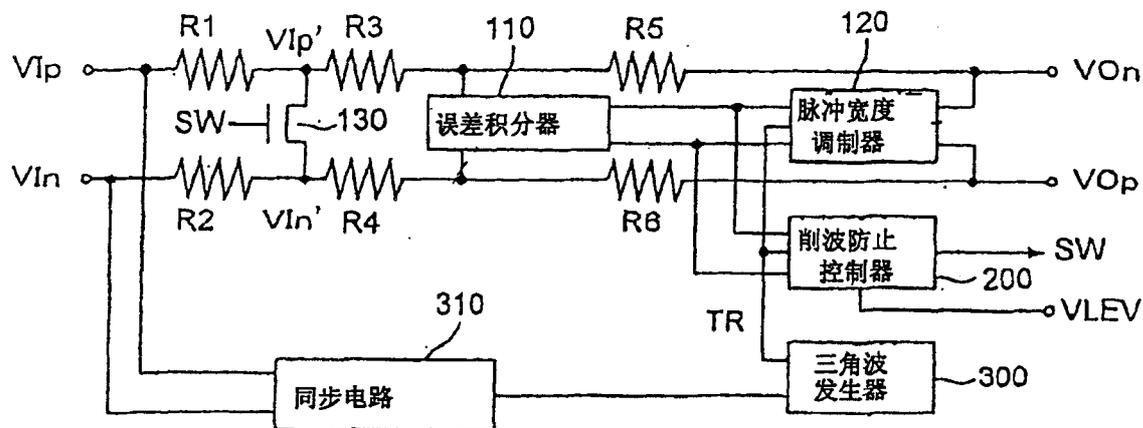


图 10

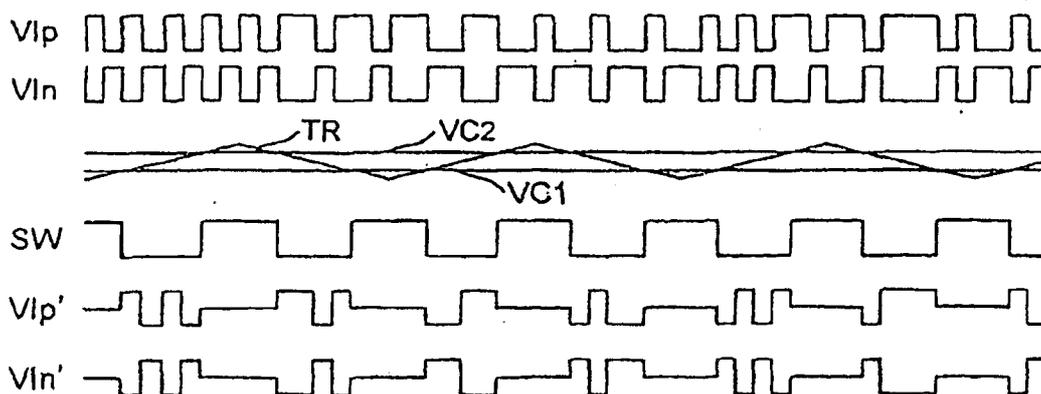


图 11

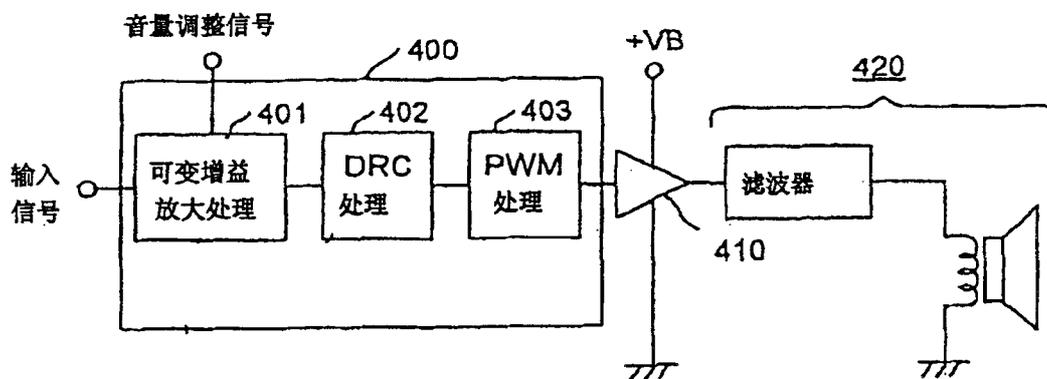


图 12

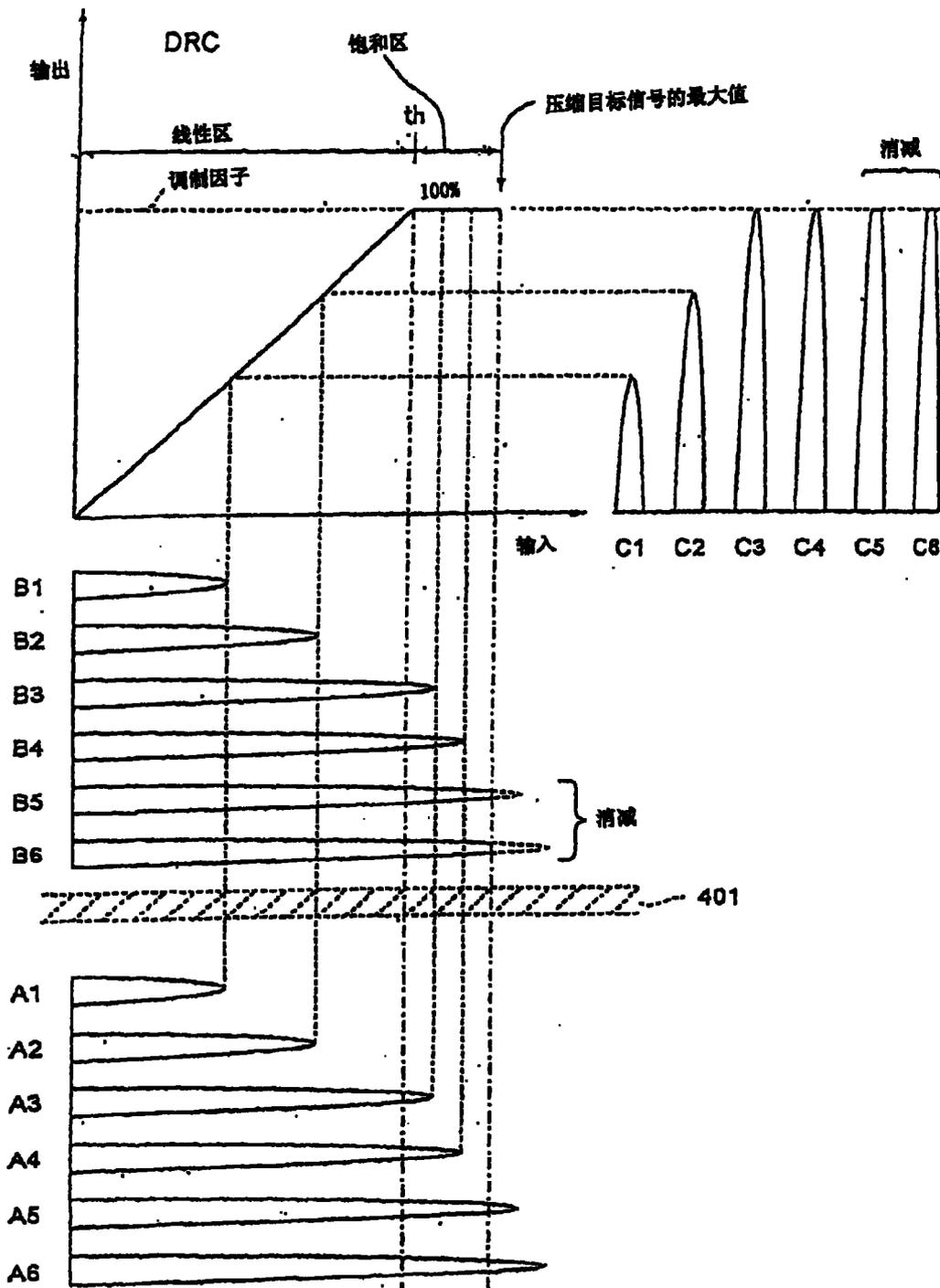


图 13