

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7435804号
(P7435804)

(45)発行日 令和6年2月21日(2024.2.21)

(24)登録日 令和6年2月13日(2024.2.13)

(51)国際特許分類		F I	
H O 1 L	29/78 (2006.01)	H O 1 L	29/78 6 5 2 M
H O 1 L	29/12 (2006.01)	H O 1 L	29/78 6 5 2 T
H O 1 L	29/739 (2006.01)	H O 1 L	29/78 6 5 2 Q
H O 1 L	29/06 (2006.01)	H O 1 L	29/78 6 5 3 A
H O 1 L	21/76 (2006.01)	H O 1 L	29/78 6 5 5 A
請求項の数 17 (全38頁) 最終頁に続く			
(21)出願番号 特願2022-547390(P2022-547390)		(73)特許権者 000005234	
(86)(22)出願日 令和3年4月8日(2021.4.8)		富士電機株式会社	
(86)国際出願番号 PCT/JP2021/014967		神奈川県川崎市川崎区田辺新田1番1号	
(87)国際公開番号 WO2022/054327		(74)代理人 110000877	
(87)国際公開日 令和4年3月17日(2022.3.17)		弁理士法人 R Y U K A 国際特許事務所	
審査請求日 令和4年8月29日(2022.8.29)		(72)発明者 白川 徹	
(31)優先権主張番号 特願2020-152944(P2020-152944)		神奈川県川崎市川崎区田辺新田1番1号	
(32)優先日 令和2年9月11日(2020.9.11)		富士電機株式会社内	
(33)優先権主張国・地域又は機関 日本国(JP)		(72)発明者 阿形 泰典	
		神奈川県川崎市川崎区田辺新田1番1号	
		富士電機株式会社内	
		(72)発明者 三枝 直樹	
		神奈川県川崎市川崎区田辺新田1番1号	
		富士電機株式会社内	
		(72)発明者 三塚 要	
		最終頁に続く	

(54)【発明の名称】 半導体装置

(57)【特許請求の範囲】

【請求項1】
半導体基板を備える半導体装置であって、
前記半導体基板に設けられ、予め定められた物理情報を検出するセンス部と、
前記半導体基板の上面の上方に設けられ、且つ、前記センス部と接続したセンスパッド部と、
前記半導体基板の上面の上方に設けられ、ゲート電位が印加されるゲートランナーと、
前記センスパッド部と前記半導体基板との間に設けられ、前記ゲートランナーと分離した分離導電部と、
前記センスパッド部の上面の接続領域に接続されるワイヤ配線部とを備え、
前記分離導電部は、上面視において前記接続領域よりも大きい半導体装置。

【請求項2】
半導体基板を備える半導体装置であって、
前記半導体基板に設けられ、予め定められた物理情報を検出するセンス部と、
前記半導体基板の上面の上方に設けられ、且つ、前記センス部と接続したセンスパッド部と、
前記半導体基板の上面の上方に設けられ、ゲート電位が印加されるゲートランナーと、
前記センスパッド部と前記半導体基板との間に設けられ、前記ゲートランナーと分離し

た分離導電部と、

前記半導体基板に設けられたトランジスタ部と、

前記半導体基板の上面の上方に設けられ、前記トランジスタ部と接続し、前記センスパッド部と分離したエミッタ電極と

を備え、

前記分離導電部は、上面視において前記エミッタ電極と分離している半導体装置。

【請求項 3】

半導体基板を備える半導体装置であって、

前記半導体基板に設けられ、予め定められた物理情報を検出するセンス部と、

10

前記半導体基板の上面の上方に設けられ、且つ、前記センス部と接続したセンスパッド部と、

前記半導体基板の上面の上方に設けられ、ゲート電位が印加されるゲートランナーと、

前記センスパッド部と前記半導体基板との間に設けられ、前記ゲートランナーと分離した分離導電部と

を備え、

前記センスパッド部と前記半導体基板の間に設けられた前記分離導電部の面積は、前記センスパッド部の面積の 25% 以上である

半導体装置。

【請求項 4】

20

半導体基板を備える半導体装置であって、

前記半導体基板に設けられ、予め定められた物理情報を検出するセンス部と、

前記半導体基板の上面の上方に設けられ、且つ、前記センス部と接続したセンスパッド部と、

前記半導体基板の上面の上方に設けられ、ゲート電位が印加されるゲートランナーと、

前記センスパッド部と前記半導体基板との間に設けられ、前記ゲートランナーと分離した分離導電部と、

前記センスパッド部の上面の接続領域に接続されるワイヤ配線部と、

前記分離導電部と前記センスパッド部との間に設けられ、前記接続領域の下方において貫通孔を有する層間絶縁膜と、

30

前記貫通孔の内部に設けられ、前記分離導電部と前記センスパッド部とを電氣的に接続する、タングステンを含むタングステン部と、

前記層間絶縁膜の上面を覆って設けられた、チタンを含むバリアメタル層と、

前記半導体基板の上面の上方に設けられ、前記センスパッド部と分離したエミッタ電極を備え、

前記分離導電部は、上面視で前記接続領域と重なっており、

前記層間絶縁膜、前記貫通孔、および、前記タングステン部は前記エミッタ電極の下方にも設けられており、

上面視で前記接続領域と重なる接続下方領域における前記貫通孔の間隔は、前記エミッタ電極の下方における前記貫通孔の間隔と異なる

40

半導体装置。

【請求項 5】

半導体基板を備える半導体装置であって、

前記半導体基板に設けられ、予め定められた物理情報を検出するセンス部と、

前記半導体基板の上面の上方に設けられ、且つ、前記センス部と接続したセンスパッド部と、

前記半導体基板の上面の上方に設けられ、ゲート電位が印加されるゲートランナーと、

前記センスパッド部と前記半導体基板との間に設けられ、前記ゲートランナーと分離した分離導電部と、

前記センスパッド部の上面の接続領域に接続されるワイヤ配線部と、

50

前記分離導電部と前記センスパッド部との間に設けられ、前記接続領域の下方において貫通孔を有する層間絶縁膜と、

前記貫通孔の内部に設けられ、前記分離導電部と前記センスパッド部とを電氣的に接続する、タングステンを含むタングステン部と、

前記層間絶縁膜の上面を覆って設けられた、チタンを含むバリアメタル層と、

前記半導体基板の上面の上方に設けられ、前記センスパッド部と分離したエミッタ電極を備え、

前記分離導電部は、上面視で前記接続領域と重なっており、

前記層間絶縁膜、前記貫通孔、および、前記タングステン部は前記エミッタ電極の下方にも設けられており、

上面視で前記接続領域と重なる接続下方領域における前記貫通孔の幅は、前記エミッタ電極の下方における前記貫通孔の幅よりも小さい半導体装置。

【請求項 6】

前記分離導電部の少なくとも一部は、前記ゲートランナーと同一の厚さである

請求項 1 から 5 のいずれか一項に記載の半導体装置。

【請求項 7】

前記分離導電部は、前記ゲートランナーと同一の材料で形成されている

請求項 1 から 6 のいずれか一項に記載の半導体装置。

【請求項 8】

前記分離導電部は、前記センスパッド部と電氣的に接続されている

請求項 1 から 7 のいずれか一項に記載の半導体装置。

【請求項 9】

前記センス部は、前記半導体基板に流れる電流を検出する

請求項 1 から 8 のいずれか一項に記載の半導体装置。

【請求項 10】

前記センスパッド部の下方の前記半導体基板には、トランジスタが設けられている

請求項 9 に記載の半導体装置。

【請求項 11】

前記センス部は、前記半導体基板の前記上面の上方に設けられ、温度を検出する

請求項 1 から 8 のいずれか一項に記載の半導体装置。

【請求項 12】

前記センスパッド部の上面の接続領域に接続されるワイヤ配線部を更に備え、

前記分離導電部は、上面視で前記接続領域と重なる

請求項 2 または 3 に記載の半導体装置。

【請求項 13】

前記分離導電部と前記センスパッド部との間に設けられ、前記接続領域の下方において貫通孔を有する層間絶縁膜と、

前記貫通孔の内部に設けられ、前記分離導電部と前記センスパッド部とを電氣的に接続する、タングステンを含むタングステン部と、

前記層間絶縁膜の上面を覆って設けられた、チタンを含むバリアメタル層とを更に備える請求項 1 または 12 に記載の半導体装置。

【請求項 14】

上面視で前記接続領域と重なる接続下方領域において、

前記タングステン部が設けられた領域の面積が、前記接続下方領域の面積の 20% 以上である

請求項 13 に記載の半導体装置。

【請求項 15】

前記貫通孔および前記タングステン部の少なくとも一部が、前記半導体基板の上面と平行な第 1 延伸方向に沿って設けられている

10

20

30

40

50

請求項 1 3 または 1 4 に記載の半導体装置。

【請求項 1 6】

前記貫通孔および前記タングステン部の一部が、前記半導体基板の上面と平行で、且つ、前記第 1 延伸方向とは異なる第 2 延伸方向に沿って設けられている

請求項 1 5 に記載の半導体装置。

【請求項 1 7】

前記バリアメタル層は、前記貫通孔の底面にも設けられ、

前記層間絶縁膜の上面を覆う前記バリアメタル層は、前記貫通孔の底面に設けられた前記バリアメタル層よりも厚い

請求項 1 3 に記載の半導体装置。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、半導体装置に関する。

【背景技術】

【0 0 0 2】

従来から、トランジスタ等を含む半導体装置が知られている（例えば、特許文献 1－3 参照）。

特許文献 1 特開 2 0 0 7－2 2 7 5 5 6 号公報

特許文献 2 特開 2 0 2 0－3 1 1 5 4 号公報

特許文献 3 特開 2 0 2 0－3 5 8 4 7 号公報

【解決しようとする課題】

【0 0 0 3】

半導体装置には、電流または温度等を検出するセンス部が設けられる場合がある。センス部は、電流または温度等を精度よく検出することが好ましい。

【一般的開示】

【0 0 0 4】

本発明の第 1 の態様においては、半導体基板を備える半導体装置を提供する。半導体装置は、半導体基板に設けられ、過電流、及びチップの温度を接続する IC で検出するセンス部を備えてよい。半導体装置は、半導体基板の上面の上方に設けられ、且つ、センス部と接続したセンスパッド部を備えてよい。半導体装置は、半導体基板の上面の上方に設けられ、ゲート電位が印加されるゲートランナーを備えてよい。半導体装置は、センスパッド部と半導体基板との間に設けられ、ゲートランナーと分離した分離導電部を備えてよい。

【0 0 0 5】

分離導電部の少なくとも一部は、ゲートランナーと同一の厚さでよい。

【0 0 0 6】

分離導電部は、ゲートランナーと同一の材料で形成されていてよい。

【0 0 0 7】

分離導電部は、センスパッド部と電氣的に接続されていてよい。

【0 0 0 8】

過電流保護に使用するセンス部は、IC に接続されてよい。IC は、流れる電流をセンス抵抗を介して検出してよい。IC は、過電流を検出した際に、半導体装置に流れる電流を遮断してよい。

【0 0 0 9】

センスパッド部の下方の半導体基板には、トランジスタが設けられていてよい。

【0 0 1 0】

温度を検出するセンス部は、チップ中央部の温度検出用のダイオードを有してよい。当該ダイオードは、IC と電氣的につながってよい。IC は、ダイオードの温度特性を検出してよい。IC は、温度異常を検出した際に、半導体装置の動作を停止してよい。

【0 0 1 1】

半導体装置は、センスパッド部の上面の接続領域に接続されるワイヤ配線部を備えてよい。半導体装置は、分離導電部とセンスパッド部との間に設けられ、接続領域の下方において貫通孔を有する層間絶縁膜を備えてよい。半導体装置は、貫通孔の内部に設けられ、分離導電部とセンスパッド部とを電氣的に接続する、タングステンを含むタングステン部を備えてよい。半導体装置は、層間絶縁膜の上面を覆って設けられた、チタンを含むバリアメタル層を備えてよい。

【0012】

上面視で接続領域と重なる接続下方領域において、タングステン部が設けられた領域の面積が、接続下方領域の面積の20%以上であってよい。

【0013】

貫通孔およびタングステン部の少なくとも一部が、半導体基板の上面と平行な第1延伸方向に沿って設けられていてよい。

【0014】

貫通孔およびタングステン部の一部が、半導体基板の上面と平行で、且つ、第1延伸方向とは異なる第2延伸方向に沿って設けられていてよい。

【0015】

タングステン部が設けられた領域の面積が、接続下方領域の面積の50%以上であってよい。

【0016】

接続下方領域の全体に、タングステン部が設けられていてよい。

【0017】

タングステン部は、層間絶縁膜の上面の一部を覆っていてよい。

【0018】

タングステン部は、接続下方領域以外の領域において、層間絶縁膜の上面を覆っていてよい。

【0019】

タングステン部は、上面視でパッド部と重なる領域の全体に設けられていてよい。

【0020】

貫通孔の幅が、0.5 μm以上、0.8 μm以下であってよい。

【0021】

層間絶縁膜には複数の貫通孔が設けられてよい。隣り合う2つの貫通孔の距離が、0.5 μm以上、3.2 μm以下であってよい。

【0022】

貫通孔の幅および貫通孔の距離について、以下の関係を満たしてよい。

$X1 / (X1 + X2) \geq 0.2$, ただし X1 は貫通孔の幅、X2 は隣り合う2つの貫通孔の距離である。

【0023】

バリアメタル層は、貫通孔の底面にも設けられてよい。層間絶縁膜の上面を覆うバリアメタル層は、貫通孔の底面に設けられたバリアメタル層よりも厚くてよい。

【0024】

層間絶縁膜の上面には、第1の方向に延伸するタングステン部が複数設けられてよい。接続領域は、上面視において第2の方向に長軸を有してよい。第1の方向と第2の方向との角度が10度以下であってよい。

【0025】

層間絶縁膜、貫通孔、および、タングステン部はエミッタ電極の下方にも設けられてよい。接続下方領域における貫通孔の間隔は、エミッタ電極の下方における貫通孔の間隔と異なってよい。

【0026】

層間絶縁膜、貫通孔、および、タングステン部はエミッタ電極の下方にも設けられてよい。接続下方領域における貫通孔の幅は、エミッタ電極の下方における貫通孔の幅よりも

10

20

30

40

50

小さくてよい。

【0027】

層間絶縁膜はBPSG膜またはBSG膜であってよい。層間絶縁膜におけるボロン濃度は、2.6wt%以上、5wt%以下であってよい。

【0028】

半導体装置は、第1延伸方向に沿って設けられた貫通孔と、第2延伸方向に沿って設けられた貫通孔とが接続する貫通孔接続部を有してよい。

【0029】

第2延伸方向に沿って配置された貫通孔接続部の間隔をa、第1延伸方向に沿って配置された貫通孔接続部の間隔をb、第2延伸方向に沿って配置された貫通孔の幅をc、第1延伸方向に沿って配置された貫通孔の幅をdとした場合に、下式を満たしてよい。

$$((a \times c) + (b - c) \times d) / (a \times b) \geq 0.2$$

【0030】

貫通孔接続部に設けられたタングステン部の上端は、貫通孔接続部以外の貫通孔に設けられたタングステン部の上端よりも下側に配置されていてよい。

【図面の簡単な説明】

【0031】

【図1】半導体装置100の一例を示す上面図である。

【図2A】図1におけるA-A断面の一例を示す図である。

【図2B】図1におけるB-B断面の一例を示す図である。

【図3】上面視におけるタングステン部230の配置例を示す図である。

【図4】複数の半導体装置100に対する引っ張り試験の結果例を示す図である。

【図5】A-A断面の他の例を示す図である。

【図6】図5に示した半導体装置100における、タングステン部230の上面視での配置例を示す図である。

【図7】A-A断面の他の例を示す図である。

【図8】図7に示した半導体装置100における、タングステン部230の上面視での配置例を示す図である。

【図9】A-A断面の他の例を示す図である。

【図10】図9に示した半導体装置100における、タングステン部230の上面視での配置例を示す図である。

【図11】A-A断面の他の例を示す図である。

【図12】図11に示した半導体装置100における、タングステン部230の上面視での配置例を示す図である。

【図13】貫通孔210の近傍を拡大した断面図である。

【図14】ゲートパッド50の上面における、接続領域206の配置例を示す図である。

【図15】ゲートパッド50の上面における、接続領域206の他の配置例を示す図である。

【図16】活性部120におけるXZ断面の一例を示す図である。

【図17】上面視におけるタングステン部230および貫通孔210の他の配置例を示す図である。

【図18】上面視におけるタングステン部230および貫通孔210の他の配置例を示す図である。

【図19】図18におけるC-C断面の一例を示す図である。

【図20】図18におけるD-D断面の一例を示す図である。

【図21】上面視におけるタングステン部230および貫通孔210の他の配置例を示す図である。

【図22】図21に示したタングステン部230-1およびタングステン部230-2の拡大図である。

【図23】貫通孔210およびタングステン部230の他の形状例を示す図である。

10

20

30

40

50

【図 2 4】図 2 3 における E - E 断面の一例を示す図である。

【図 2 5】図 2 3 における F - F 断面の一例を示す図である。

【図 2 6】上面視におけるタングステン部 2 3 0 および貫通孔 2 1 0 の他の配置例を示す図である。

【図 2 7】図 2 6 に示したタングステン部 2 3 0 - 1 およびタングステン部 2 3 0 - 2 の拡大図である。

【図 2 8】上面視におけるタングステン部 2 3 0 および貫通孔 2 1 0 の他の配置例を示す図である。

【図 2 9】図 2 8 に示したタングステン部 2 3 0 - 1 およびタングステン部 2 3 0 - 2 の拡大図である。

【図 3 0】図 2 8 に示したタングステン部 2 3 0 - 1 およびタングステン部 2 3 0 - 2 の他の例を示す拡大図である。

【図 3 1】半導体装置 1 0 0 におけるゲートランナー 6 0 の配置例を示す図である。

【図 3 2】各パッドの近傍を拡大した上面図である。

【図 3 3】各パッドの近傍におけるゲートランナー 6 0 の配置例を示す上面図である。

【図 3 4】図 3 2 に示したゲート金属部 8 0 および各パッドと、図 3 3 に示したゲートランナー 6 0 および分離導電部 7 0、7 1、7 2 とを重ねて示す図である。

【図 3 5】図 3 3 および図 3 4 における G - G 断面の一例を示す図である。

【図 3 6】図 3 3 および図 3 4 における H - H 断面の一例を示す図である。

【図 3 7】図 3 3 および図 3 4 における I - I 断面の一例を示す図である。

【発明を実施するための形態】

【0 0 3 2】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は請求の範囲にかかる発明を限定するものではない。また、実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。なお、本明細書及び図面において、実質的に同一の機能、構成を有する要素については、同一の符号を付することにより重複説明を省略し、又、本発明に直接関係のない要素は図示を省略する。また、1つの図面において、同一の機能、構成を有する要素については、代表して符合を付し、その他については符合を省略する場合がある。

【0 0 3 3】

本明細書においては半導体基板の深さ方向と平行な方向における一方の側を「上」、他方の側を「下」と称する。基板、層またはその他の部材の2つの主面のうち、一方の面を上面、他方の面を下面と称する。「上」、「下」の方向は、重力方向または半導体モジュールの実装時における方向に限定されない。

【0 0 3 4】

本明細書では、X軸、Y軸およびZ軸の直交座標軸を用いて技術的事項を説明する場合がある。直交座標軸は、構成要素の相対位置を特定するに過ぎず、特定の方向を限定するものではない。例えば、Z軸は地面に対する高さ方向を限定して示すものではない。なお、+Z軸方向と-Z軸方向とは互いに逆向きの方向である。正負を記載せず、Z軸方向と記載した場合、+Z軸および-Z軸に平行な方向を意味する。本明細書では、半導体基板の上面および下面に平行な直交軸をX軸およびY軸とする。また、半導体基板の上面および下面と垂直な軸をZ軸とする。本明細書では、Z軸の方向を深さ方向と称する場合がある。また、本明細書では、X軸およびY軸を含めて、半導体基板の上面および下面に平行な方向を、水平方向と称する場合がある。

【0 0 3 5】

本明細書において「同一」または「等しい」のように称した場合、製造ばらつき等に起因する誤差を有する場合も含んでよい。当該誤差は、例えば10%以内である。

【0 0 3 6】

図1は、半導体装置100の一例を示す上面図である。半導体装置100は、半導体基板10、エミッタ電極52およびゲートパッド50を備えている。半導体基板10は、シ

10

20

30

40

50

リコンまたは化合物半導体等の半導体材料で形成された基板である。半導体基板 10 は、上面視において端辺 102 を有する。本明細書では、半導体基板 10 または半導体装置 100 等の所定の部材の上面に、各部材の位置を投影することを上面視と称する。本例の半導体基板 10 は、上面視において互いに向かい合う 2 組の端辺 102 を有する。図 1 においては、互いに向かい合う 1 組の端辺 102-1 および端辺 102-2 を示している。図 1 においては、端辺 102-1 および端辺 102-2 と平行な方向を Y 軸方向、端辺 102-1 および端辺 102-2 と垂直な方向を X 軸方向とする。

【0037】

エミッタ電極 52 およびゲートパッド 50 は、アルミニウム等の金属を含む電極である。エミッタ電極 52 およびゲートパッド 50 は、上面視において互いに分離している。エミッタ電極 52 およびゲートパッド 50 の間には、ポリイミド等の保護部材が設けられてよい。エミッタ電極 52 およびゲートパッド 50 と、半導体基板 10 との間には絶縁膜が設けられている。エミッタ電極 52 およびゲートパッド 50 は、当該絶縁膜に設けられたコンタクトホールを介して半導体基板 10 または半導体基板 10 の上面に設けられた部材と接続する。

【0038】

図 2A は、図 1 における A-A 断面の一例を示す図である。A-A 断面は、ゲートパッド 50 および接続部 204 を通過する XZ 面である。図 2B は、図 1 における B-B 断面の一例を示す。B-B 断面は、エミッタ電極 52 を通過する XZ 面である。

【0039】

図 2B において、エミッタ電極 52 は、層間絶縁膜 38 に設けられたコンタクトホール（貫通孔）210 内のバリアメタル層 220 およびタングステン部 230 を介して、半導体基板 10 と電氣的に接続している。例えばエミッタ電極 52 は、IGBT（絶縁ゲート型バイポーラトランジスタ）における第 1 導電型のソース領域 22 およびコンタクト領域 23 と接続してよい。ソース領域 22 の下には、P 型のベース領域 12 が設けられている。一例として第 1 導電型は N 型である。半導体基板 10 の表面にはトレンチ 25 が設けられ、トレンチ 25 の内側には絶縁膜 44 を介してゲート電極 24 が充填されていてよい。ゲート電極 24 に所定のゲート電圧が印加されることで、トレンチ 25 と接するベース領域 12 にチャンネルが形成され、ソース領域 22 とドリフト領域 20 との間で電流が流れる。本例のトレンチ 25 は、半導体基板 10 の上面 21 において、Y 軸方向に延伸して設けられる。つまり、半導体基板 10 の上面 21 においてトレンチ 25 は、Y 軸方向に長手を有する。

【0040】

図 2A において、ゲートパッド 50 は、層間絶縁膜 38 に設けられたコンタクトホール（貫通孔）210 内のバリアメタル層 220 およびタングステン部 230 を介して、配線層 51 と電氣的に接続している。配線層 51 は、半導体基板 10 の上面に絶縁膜 44 を介して設けられてよい。配線層 51 は、一例としてポリシリコンよりなる。例えばゲートパッド 50 は、IGBT におけるゲートトレンチ等のゲート電極 24 と接続している。A-A 断面については、詳細を後述する。エミッタ電極 52 は、MOS トランジスタにおける第 1 導電型のソース領域 22 と接続されてもよい。図 1 においては、絶縁膜およびコンタクトホールを省略している。

【0041】

図 1 において、エミッタ電極 52 は、半導体基板 10 の上面に設けられた電極のうち、上面視における面積が最大の電極であってよい。ゲートパッド 50 は、上面視においてエミッタ電極 52 と、端辺 102-1 との間に配置されていてよい。ゲートパッド 50 は、Y 軸方向においてエミッタ電極 52 に挟まれていてもよい。

【0042】

エミッタ電極 52 の上面には、図示しないリードフレームまたはワイヤ等の配線が接続されている。また、ゲートパッド 50 の上面には、ワイヤ配線部 202 が接続されている。ワイヤ配線部 202 は、ゲートパッド 50 の上面と接触する接続部 204 を有してよい。

10

20

30

40

50

。接続部 204 は、はんだ等の固定材料であってよく、ワイヤ配線の一部であってもよい。ワイヤ配線は、接続部 204 においてエミッタ電極 52 の上面に超音波接合されてよく、圧着されていてもよい。

【0043】

半導体基板 10 には活性部 120 が設けられている。活性部 120 は、半導体装置 100 をオン状態に制御した場合に半導体基板 10 の上面と下面との間で、深さ方向に主電流が流れる領域である。活性部 120 は、半導体基板 10 の内部に、IGBT 等のトランジスタ、または、FWD（還流ダイオード）等のダイオードが設けられた領域である。エミッタ電極 52 により覆われた領域を活性部 120 としてもよい。この場合、上面視においてエミッタ電極 52 に挟まれた領域も活性部 120 としてもよい。また、半導体基板 10 の外周に沿って、ガードリングまたはフィールドプレートが環状に設けられている場合、ガードリングまたはフィールドプレートに囲まれた領域を活性部 120 としてもよい。ガードリングは、半導体基板 10 の上面から所定の深さ位置まで設けられた P 型の領域である。また、フィールドプレートは、半導体基板 10 の上面の上方に設けられた、導電性部材である。フィールドプレートと半導体基板 10 の間には絶縁膜が設けられている。ガードリングおよびフィールドプレートは、後述するゲートパッド 50 と、端辺 102-1 との間を通過するように設けられてよい。

10

【0044】

エミッタ電極 52 は、上述の通り、コンタクトホール（貫通孔 210）を介して活性部 120 と電氣的に接続されている。ゲートパッド 50 は、上述の通り、コンタクトホールを介して、ポリシリコンやアルミニウム等で形成されたゲートランナー（配線層 51）に接続されてよい。ゲートパッド 50 に印加されたゲート電圧は、ゲートランナー等によって、活性部 120 におけるそれぞれのトランジスタ部のゲート電極 24 に供給される。

20

【0045】

半導体装置 100 は、ダイオード素子 178 を備えてよい。本例のダイオード素子 178 は、半導体基板 10 の上方に配置された、PN 接合ダイオードである。ダイオード素子 178 は、温度検出部として機能してよい。ダイオード素子 178 は、上面視において半導体基板 10 のほぼ中央に配置されてよい。例えば、半導体基板 10 の中央位置を、ダイオード素子 178 が覆っていてよい。ダイオード素子 178 は、上面視においてエミッタ電極 52 に挟まれていてよい。本例のエミッタ電極 52 は、少なくとも 2 つの領域に分割されており、ダイオード素子 178 は、エミッタ電極 52 の 2 つの領域に挟まれている。

30

【0046】

半導体装置 100 は、アノードパッド 174 およびカソードパッド 176 を有してよい。アノードパッド 174 は、ダイオード素子 178 のアノードと電氣的に接続し、カソードパッド 176 は、ダイオード素子 178 のカソードと電氣的に接続する。アノードパッド 174 およびカソードパッド 176 は、ポリシリコンまたはアルミニウム等で形成された配線により、ダイオード素子 178 と接続されてよい。

【0047】

一例として、ゲートパッド 50 は端辺 102-1 側に配置され、アノードパッド 174 およびカソードパッド 176 は、端辺 102-2 側に配置されている。端辺 102-1 側とは、X 軸方向における半導体基板 10 の中央よりも端辺 102-1 側を指し、端辺 102-2 側とは、半導体基板 10 の当該中央よりも端辺 102-2 側を指す。上述したようにゲートパッド 50 は、エミッタ電極 52 と端辺 102-1 との間に配置されてよい。アノードパッド 174 およびカソードパッド 176 は、エミッタ電極 52 と端辺 102-2 との間に配置されてよい。アノードパッド 174 およびカソードパッド 176 の上面には、ゲートパッド 50 と同様に、ワイヤ配線部 202 が接続されてよい。

40

【0048】

半導体装置 100 は、電流センスパッド 172 を更に有してもよい。電流センスパッド 172 の下方における半導体基板 10 には、電流センス領域 110 が設けられてよい。電流センス領域 110 は、活性部 120 におけるトランジスタ部と電氣的に並列に設けられ

50

、且つ、同様の構造を有するトランジスタ部を含んでよい。上面視において、電流センス領域１１０は、活性部１２０よりも小さい。電流センス領域１１０に流れる電流から、活性部１２０に流れる電流を推定できる。電流センスパッド１７２は、エミッタ電極５２と、端辺１０２－２との間に配置されてよい。電流センスパッド１７２の上面には、ゲートパッド５０と同様に、ワイヤ配線部２０２が接続されてよい。

【００４９】

図１に示したゲートパッド５０、アノードパッド１７４、カソードパッド１７６および電流センスパッド１７２は、パッド部の一例である。ただし、パッド部は上述したパッドに限定されない。パッド部は、半導体基板１０の上面の上方に配置され、アルミニウム等の金属で形成され、且つ、エミッタ電極５２と分離している。図２Ａ以降においては、主にゲートパッド５０の近傍の構造を説明するが、各パッド部の近傍も、ゲートパッド５０の近傍と同様の構造を有してよい。

【００５０】

前述の通り、図２Ａは、図１におけるＡ－Ａ断面の一例を示す図である。Ａ－Ａ断面は、ゲートパッド５０および接続部２０４を通過するＸＺ面である。本例の半導体装置１００は、当該断面において、半導体基板１０、絶縁膜４４、配線層５１、層間絶縁膜３８、バリアメタル層２２０、タングステン部２３０、ゲートパッド５０、接続部２０４およびワイヤ配線部２０２を備える。また、ゲートパッド５０の上面の一部の領域は、ポリイミド等の保護部材２４０で覆われていてよい。ゲートパッド５０の上面のうち、保護部材２４０で覆われずに露出した領域を開口領域２０１とする。

【００５１】

接続部２０４は、開口領域２０１においてゲートパッド５０の上面に接続されている。ゲートパッド５０の上面において、接続部２０４と接する部分を接続領域２０６と称する。なお、半導体装置１００の上面は、シリコンゲル等の封止樹脂で封止される。これにより、半導体装置１００の上面を外部から電氣的に絶縁し、また、水分等の異物から半導体装置１００を保護できる。

【００５２】

半導体基板１０は、第１導電型のドリフト領域２０と、第２導電型のウェル領域１１を有してよい。本明細書において第１導電型はＮ型であり、第２導電型はＰ型であるが、導電型は逆であってもよい。ドリフト領域２０は、図１に示した活性部１２０の全体にも設けられてよい。ウェル領域１１は、ゲートパッド５０の下方で、かつ、ドリフト領域２０と半導体基板１０の上面２１との間に設けられている。

【００５３】

配線層５１は、半導体基板１０と、ゲートパッド５０との間に設けられている。配線層５１は、不純物がドーブされたポリシリコン等の導電材料で形成されている。本例の配線層５１は、上述したゲートランナーとしても機能する。配線層５１は、上面視において接続領域２０６の少なくとも一部と重なる領域を含む。配線層５１は、接続領域２０６の全体と重なる領域を含んでよく、開口領域２０１の全体と重なる領域を含んでよく、ゲートパッド５０の全体と重なる領域を含んでいてもよい。

【００５４】

配線層５１と半導体基板１０の上面２１との間には、絶縁膜４４が設けられている。絶縁膜４４は、例えば半導体基板１０の上面２１を酸化または窒化した膜であるが、これに限定されない。絶縁膜４４は、活性部１２０においてゲート電極と半導体基板１０とを絶縁するゲート絶縁膜と同一材料で形成されてよい。

【００５５】

層間絶縁膜３８は、配線層５１とゲートパッド５０との間に設けられた絶縁層である。層間絶縁膜３８は、一例としてボロンがドーブされたシリケートガラス（ＢＰＳＧ：Ｂoron Phosphorus Silicate GlassまたはＢＳＧ：Ｂoron Silicate Glass）である。層間絶縁膜３８は、ＮＳＧ膜の上にボロンがドーブされたシリケートガラスが積層された積層体でもよい。ＮＳＧ膜はＮＳＧ（Non-

10

20

30

40

50

doped Silicate Glass) により構成された、ボロンとリンがドーブされていない膜である。層間絶縁膜 38 の膜厚は、例えば $1\mu\text{m}$ 程度であるが、これに限定されない。層間絶縁膜 38 には、貫通孔 210 が設けられている。貫通孔 210 は、層間絶縁膜 38 の上面 221 から下面まで貫通している。貫通孔 210 に導電材料を充填することで、ゲートパッド 50 と配線層 51 とが電氣的に接続される。層間絶縁膜 38 は、少なくとも接続領域 206 の下方において貫通孔 210 を有する。接続領域 206 の下方とは、接続領域 206 よりも下側に配置され、且つ、上面視において接続領域 206 と重なる領域である。本例の層間絶縁膜 38 は、接続領域 206 と重ならない領域にも、貫通孔 210 を有していてもよい。

【0056】

タングステン部 230 は、タングステンを含む材料で形成され、貫通孔 210 の内部に設けられる。タングステン部 230 は、タングステンで形成されてよく、タングステンを含む合金で形成されてもよい。タングステン部 230 の上端は、ゲートパッド 50 と接触している。タングステン部 230 の下端は、配線層 51 と接触していてもよく、他の導電部材を介して配線層 51 と接続していてもよい。タングステン部 230 は、貫通孔 210 の内部において、層間絶縁膜 38 と接触していてもよく、他の導電部材と接触していてもよい。

【0057】

バリアメタル層 220 は、少なくとも接続領域 206 の下方における層間絶縁膜 38 の上面 221 を覆っている。バリアメタル層 220 は、チタンを含む材料で形成されている。バリアメタル層 220 は、異なる材料が積層されていてもよい。一例としてバリアメタル層 220 は、チタン層の上に窒化チタン層が積層された積層体である。バリアメタル層 220 をチタン層の上に窒化チタン層が積層された積層体とすることで、チタン層とポリシリコンからなる配線層 51 とが反応しチタンシリサイドを形成し、配線層 51 とバリアメタル層 220 との接触抵抗を下げるができる。また、チタンシリサイドが形成されることで、チタン層が例えば数 nm 程度以下と薄くなり、水素がバリアメタル層 220 を透過して下側の層へ到達できるようになるため、製造工程で半導体装置 100 の内部に形成されるダメージを水素雰囲気でのアニールによって回復可能となる。ここで、ダメージとは、例えば、絶縁膜 44 と半導体基板 10 の界面に存在するダングリングボンドなどである。チタン層が例えば 20nm 程度以上と厚い場合、水素雰囲気でのアニールを行なっても、水素がチタン層に吸着されてしまうため、水素がチタン層の下側の層へ到達できない。そのため、半導体装置 100 の内部に形成されるダメージは水素雰囲気でのアニールによって回復されない。層間絶縁膜 38 の上面 221 上のチタン層および窒化チタン層を含むバリアメタル層 220 の厚さは、 50nm 以上 200nm 以下程度であってよい。

【0058】

バリアメタル層 220 は、上面視において接続領域 206 と重ならない領域にも設けられてよい。バリアメタル層 220 は、保護部材 240 の下方にも設けられてよい。また、バリアメタル層 220 は、貫通孔 210 の内部にも設けられてよい。バリアメタル層 220 は、貫通孔 210 の側壁と、底面を覆っていてもよい。この場合、タングステン部 230 と、配線層 51 および層間絶縁膜 38 との間に、バリアメタル層 220 が配置される。

【0059】

エミッタ電極 52 またはゲートパッド 50 等の電極の一部が欠損した場合には、半導体装置 100 内部の電界により、封止樹脂に含まれる樹脂イオンが、半導体装置 100 の上面側から配線層 51 または絶縁膜 44 まで到達してしまう。特に活性部 120 においては、絶縁膜 44 に樹脂イオンがトラップされ、トンネル電流が通常よりも多く流れるため、閾値電圧が低下する等、半導体装置 100 の特性に悪影響を与える。

【0060】

これに対して、バリアメタル層 220 を設けることで、バリアメタル層 220 よりも下側の層に、樹脂イオンが到達することを抑制できる。バリアメタル層 220 は、活性部 120 だけでなく、パッド部の下方にも設けることがよい。バリアメタル層 220 は、パッド部の下方全面に設けることがよりよい。パッド部の下方全面とは、パッド部の下側で、

10

20

30

40

50

且つ、上面視でパッド部と重なる領域全体である。これにより、パッド部の電極の一部が欠損した場合に樹脂イオンが配線層 5 1 または絶縁膜 4 4 まで到達することを抑制できるとともに、パッド部に隣接する活性部 1 2 0 に樹脂イオンが侵入することを抑制でき、閾値電圧低下などが起きなくなる。

【0061】

しかし、チタンを含むバリアメタル層 2 2 0 は、層間絶縁膜 3 8 との密着性が比較的に低い。例えば、バリアメタル層 2 2 0 のチタンと、層間絶縁膜 3 8 におけるボロン等の材料が反応することで、密着性が低下してしまう。

【0062】

バリアメタル層 2 2 0 と層間絶縁膜 3 8 との密着性が低下すると、ワイヤ配線部 2 0 2 が引っ張られた場合に、バリアメタル層 2 2 0 と層間絶縁膜 3 8 とが剥離しやすくなる。バリアメタル層 2 2 0 と層間絶縁膜 3 8 とが剥離しやすくなる理由は、ワイヤ配線部 2 0 2 を引っ張った場合に、特に接続領域 2 0 6 の下方において、バリアメタル層 2 2 0 と層間絶縁膜 3 8 との間で上下方向に応力が加わるためである。バリアメタル層 2 2 0 と層間絶縁膜 3 8 との X Y 面と平行な界面（X Y 界面と称する）の密着性が低下して、かつ、X Y 界面に構造が形成されていない場合、バリアメタル層 2 2 0 と層間絶縁膜 3 8 とが上下方向に剥離しやすい。界面に構造が形成されていない場合とは、例えば、後述する貫通孔などが形成されていない場合である。ワイヤ配線部 2 0 2 が引っ張られた場合に、バリアメタル層 2 2 0 と層間絶縁膜 3 8 とが剥離してしまうと、バリアメタル層 2 2 0 の上にあるゲートパッド 5 0 もワイヤ配線部 2 0 2 と一緒に取れてしまう。

【0063】

本例においては、接続領域 2 0 6 の下方に、貫通孔 2 1 0 およびタングステン部 2 3 0 が設けられている。このため、接続領域 2 0 6 の下方において、層間絶縁膜 3 8 とバリアメタル層 2 2 0 との X Y 界面の面積を低減できる。従って、バリアメタル層 2 2 0 と層間絶縁膜 3 8 との剥離を抑制できる。なお、タングステン部 2 3 0 とバリアメタル層 2 2 0 の密着性は、層間絶縁膜 3 8 とバリアメタル層 2 2 0 の密着性よりも良好である。

【0064】

図 3 は、上面視におけるタングステン部 2 3 0 の配置例を示す図である。図 3 においては、図 2 A に示した接続領域 2 0 6 と重なる領域を接続下方領域 2 0 8 としている。接続下方領域 2 0 8 の上面視における大きさおよび形状は、接続領域 2 0 6 と同一である。また、図 3 においては、開口領域 2 0 1 を破線で示している。破線の矩形の内側が開口領域 2 0 1 である。破線の矩形の外側には保護部材 2 4 0 が設けられるが、図 3 では省略している。

【0065】

図 3 においては、それぞれのタングステン部 2 3 0 は、Y 軸方向に延伸している。それぞれのタングステン部 2 3 0 は、Y 軸方向の長さが X 軸方向の長さよりも大きい。上面視でのタングステン部 2 3 0 の形状は、ストライプ状であってよい。上面視でのタングステン部 2 3 0 の形状をストライプ状とすることによって、上面視で円状の場合に比べ、タングステン部 2 3 0 の面積を増やしやすくなる。本例のタングステン部 2 3 0 は、Y 軸方向においてゲートパッド 5 0 の一方の端部から他方の端部まで設けられてよい。他の例では、タングステン部 2 3 0 は、ゲートパッド 5 0 の端部よりも内側の領域に設けられてよい。また、タングステン部 2 3 0 は、ゲートパッド 5 0 の端部を越えて Y 軸方向に延伸していてもよい。タングステン部 2 3 0 は X 方向に延伸していてもよい。X 軸方向に延伸するタングステン部 2 3 0 と Y 軸方向に延伸するタングステン部 2 3 0 が格子状に交差してもよい。

【0066】

図 2 A において、それぞれの貫通孔 2 1 0 の X 軸方向の幅 X 1 は、0.5 μ m 以上、0.8 μ m 以下であってよい。それぞれの幅 X 1 は、略同じでよい。幅 X 1 は、貫通孔 2 1 0 の上端で計測してよい。幅 X 1 を 0.5 μ m 以上とすることで、層間絶縁膜 3 8 上にバリアメタル層 2 2 0 を形成する際に、貫通孔 2 1 0 の底部にも所定の厚さのバリアメタル層 2 2 0 を形成できる。また、幅 X 1 を 0.8 μ m 以下とすることで、エッチバックした

際に、貫通孔 210 の内部に十分にタングステンを残すことができる。エッチバック処理の概要については後述する。貫通孔 210 の上端の幅は、貫通孔 210 の下端の幅に比べて大きくてもよい。貫通孔 210 の上端の幅が貫通孔 210 の下端の幅に比べて大きく、貫通孔 210 の側壁にテーパがつくことで、貫通孔 210 の側壁のバリアメタル層 220 の厚さを厚くできる。貫通孔 210 の側壁にテーパがついている状態とは、貫通孔 210 の幅が上端から下端へ連続的に狭くなる状態である。例えば、貫通孔 210 の上端の幅 X_1 が $0.5 \mu\text{m}$ で、貫通孔 210 の下端の幅が $0.3 \mu\text{m}$ であってよい。

【0067】

本例では、複数のタングステン部 230 を形成する複数の貫通孔 210 が、X 軸方向に沿って所定の間隔で配置されている。隣り合う 2 つの貫通孔 210 の距離 X_2 は、例えば $0.5 \mu\text{m}$ 以上、 $3.2 \mu\text{m}$ 以下であってよい。距離 X_2 は、貫通孔 210 の上端で計測してよい。それぞれの距離 X_2 は、略同じでよい。距離 X_2 は、幅 X_1 以上であってよい。貫通孔 210 が、幅 X_1 および距離 X_2 について上述した大きさを有することで、製造工程におけるばらつきを抑えて、タングステン部 230 を容易に形成できる。また、層間絶縁膜 38 とバリアメタル層 220 とが XY 界面で接する幅である距離 X_2 を $3.2 \mu\text{m}$ 以下とすることで、層間絶縁膜 38 とバリアメタル層 220 との剥離を抑制する効果がある。

【0068】

ここで、タングステン部 230 の形成方法は次の通りであってよい。まず、層間絶縁膜 38 に貫通孔 210 をフォトリソグラフおよびドライエッチングで形成する。次に貫通孔 210 の内部および層間絶縁膜 38 上にバリアメタル層 220 を形成する。次に貫通孔 210 の内部および層間絶縁膜 38 上にタングステンを成膜し、貫通孔 210 の内部にタングステンを充填する。次にエッチバックすることでタングステン部 230 を形成する。ここで、エッチバックとは、貫通孔 210 の内部のタングステンを残して、層間絶縁膜 38 の上のタングステン膜をエッチングにより除去する処理である。ここまでが、タングステン部 230 の形成方法の一例である。なお、ゲートパッド 50 のタングステン部 230 の形成は、後述する図 16 に示す活性領域のタングステン部 230 の形成と同時にやってよい。

【0069】

図 3 において、接続下方領域 208 の X 軸方向の幅を X_3 とする。それぞれのタングステン部 230 の X 軸方向の幅 X_6 は、幅 X_3 より小さい。幅 X_6 は、幅 X_3 の半分以下であってよく、 $1/3$ 以下であってよい。隣り合うタングステン部 230 の X 軸方向の距離 X_7 は、幅 X_3 より小さい。距離 X_7 は、幅 X_3 の半分以下であってよく、 $1/3$ 以下であってよい。図 2A および図 3 に示すように、接続下方領域 208 には、X 軸方向に配列された複数のタングステン部 230 が含まれてよい。

【0070】

接続下方領域 208 において、貫通孔 210 が形成された領域の上面視での面積を S_1 とし、接続下方領域 208 の全体の面積を S とする。貫通孔 210 の面積 S_1 は、接続下方領域 208 の面積 S の 20% 以上であることがよい。つまり、接続下方領域 208 において、バリアメタル層 220 とゲートパッド 50 との XY 界面の面積は、貫通孔 210 の側壁のバリアメタル層 220 の厚みの影響を受けるが、接続下方領域 208 の面積 S の 0% 以上程度、80% 以下程度であってよい。貫通孔 210 を設けることによって、密着性の弱い層間絶縁膜 38 とバリアメタル層 220 との XY 界面の面積を減らして、層間絶縁膜 38 とバリアメタル層 220 とが剥離しないようにして、剥離によりゲートパッド 50 が取れてしまう不良の発生を防ぐことができる。

【0071】

図 4 は、複数の半導体装置 100 に対する引っ張り試験の結果例を示す図である。引っ張り試験においては、ワイヤ配線部 202 を上方に引っ張って、ゲートパッド 50 が、層間絶縁膜 38 から剥離するか否かを試験する。引っ張り試験においては、ゲートパッド 50 が剥離する前に、ワイヤ配線部 202 または接続部 204 に破断が生じたものは良品と

10

20

30

40

50

判定している。ワイヤ配線部 202 または接続部 204 に破断が生じる前に、ゲートパッド 50 が取れてしまう割合を剥離発生率とする。図 4 においては、縦軸に剥離発生率を示し、横軸に接続下方領域 208 において貫通孔 210 が形成された領域の面積と接続下方領域 208 との面積比 $S1/S$ を 100 分率で示している。引っ張り試験に用いたワイヤは、直径 400 μm あるいは直径 500 μm であった。引張試験では、他の直径のワイヤを用いた試験も行っているが、顕著なワイヤ直径の依存性は見られなかった。ワイヤはアルミニウムからなってもよく、あるいはアルミニウムを主成分とする化合物からなってもよい。ワイヤは、例えばシリコンが添加されてもよい。

【0072】

図 4 に示すように、面積比 $S1/S$ が 20% 以上になると、剥離発生率が 0% となった。このため、面積比 $S1/S$ は 20% 以上であることがよい。面積比 $S1/S$ を 20% 以上とすることで、ゲートパッド 50 が取れてしまう不良の発生が無くなった。当該面積比は、50% 以上であってよく、100% であってよい。

10

【0073】

また、上面視における開口領域 201 の面積を S_{201} とする。開口領域 201 の下方の領域において、タングステン部 230 の上面視の面積を $S1'$ とする。面積比 $S1'/S_{201}$ が、20% 以上であってよく、50% 以上であってよく、100% であってよい。ワイヤ配線部 202 を開口領域 201 内に接合する際に、接続下方領域 208 の位置がばらつくことがあるので、面積比 $S1'/S_{201}$ を、20% 以上とすることが、ゲートパッド 50 が取れてしまう不良の発生を抑制するのに有効である。つまり、ワイヤボンドの接続下方領域 208 の位置がばらついたとしても常に面積比 $S1/S$ が 20% 以上とすることが、ゲートパッド 50 が取れてしまう不良を抑制するのに有効である。

20

【0074】

また、上面視におけるゲートパッド 50 の面積を S_{50} とする。また、ゲートパッド 50 の下方の領域において、タングステン部 230 の上面視の面積を $S1''$ とする。面積比 $S1''/S_{50}$ が、0.3% 以上であってよく、20% 以上であってよく、50% 以上であってよく、100% であってよい。つまり、ゲートパッド 50 が取れてしまう不良の発生を抑制するには、面積比 $S1/S$ が 20% 以上であることが重要であり、接続下方領域 208 以外、例えば、開口領域 201 以外では、タングステン部の面積が少なくてもよい。面積比 $S1/S$ が 20% 以上とすることが、ゲートパッド 50 が取れてしまう不良を抑制するのに有効であるため、図 2A において、貫通孔 210 の幅 $X1$ および距離 $X2$ は、面積比 $S1/S$ が 20% 以上となるように、 $X1/(X1+X2) \geq 0.2$ の関係式を満たしてよい。

30

【0075】

図 5 は、A-A 断面の他の例を示す図である。本例は、貫通孔 210 の X 軸方向の幅 $X1$ が 0.8 μm より大きい場合の断面構造である。貫通孔 210 は、前述の例と同様に、Y 軸方向に延伸しているストライプ状であってよい。接続下方領域 208 において、貫通孔 210 が形成される領域の上面視における面積を $S1$ とし、接続下方領域 208 の全体の面積を S とした時の面積比 $S1/S$ が 50% より大きい場合であってよい。本例の半導体装置 100 は、タングステン部 230、貫通孔 210、バリアメタル層 220 および層間絶縁膜 38 の構造が図 2A の例と異なる。他の構造は図 2A の例と同様である。

40

【0076】

図 6 は、図 5 に示した半導体装置 100 における、タングステン部 230 の上面視での配置例を示す図である。図 5 および図 6 の例においては、接続下方領域 208 の上面視における全体に、タングステン部 230 が設けられている。タングステン部 230 の X 軸方向における幅は、接続下方領域 208 の幅 $X3$ よりも大きい。本例のタングステン部 230 の端部は、ゲートパッド 50 の下方で、且つ、接続下方領域 208 以外の領域において、バリアメタル層 220 の上に配置されている。ゲートパッド 50 の下方とは、ゲートパッド 50 よりも下側に配置され、且つ、上面視においてゲートパッド 50 と重なる領域である。タングステン部 230 と層間絶縁膜 38 の上面 221 との間には、バリアメタル層

50

220が設けられている。タングステン部230は、上面視において開口領域201の下方の領域全体を覆っていてよく、ゲートパッド50の下方の領域全体を覆っていてもよい。本例においても、接続下方領域208の層間絶縁膜38に貫通孔210が設けられることで、層間絶縁膜38の上面221とバリアメタル層220とのXY界面が、貫通孔210の設けられていない場合に比べ少なくなる。このことで、層間絶縁膜38とバリアメタル層220との剥離を抑制し、ゲートパッド50が取れてしまう不良を防ぐことができる。
【0077】

本例の貫通孔210の幅X1は、 $0.8\mu\text{m}$ より大きいので、前述のタングステン部230の形成方法において、タングステンのエッチバックを行う際に、貫通孔210内にタングステンを十分に残すことができない。これは、タングステンのエッチバックの際に、貫通孔210の内部のタングステンもエッチングされてしまうからである。また、エッチバックした際に、除去できなかったタングステンが貫通孔210の内部に残り、その後の工程で不具合を起こす虞がある。その後の工程での不具合とは、例えば、エッチバックで貫通孔210内に残ったタングステンがバリアメタル層220より剥がれて、異物となってしまうなどである。そのため、幅X1が $0.8\mu\text{m}$ より大きい場合は、タングステンのエッチバックを行わないのがよい。ゲートパッド50の下方の領域においては、堆積後にタングステンをエッチバックしないことで、図5および図6に示した構造を形成できる。また、活性部120を囲むゲートランナーが形成されている領域においては、層間絶縁膜38の上のタングステンをゲートパッド50およびバリアメタル層220と一緒にエッチングしてよい。これにより、ゲートパッド50とエミッタ電極52が電氣的に接続されるのを防げる。

図5および図6において、本例では、幅X1が隣り合う2つの貫通孔210の距離X2より大きくてよい。幅X1は、距離X2の2倍以上であってよく、3倍以上であってもよい。また、幅X1は、X軸方向における層間絶縁膜38の幅よりも大きくてよい。また、幅X1は、接続下方領域208の幅X3より小さくてよく、大きくてもよい。本例においては、接続部204の下方には、X軸方向に配列された複数の貫通孔210が設けられている。他の例では、接続部204の下方には、X軸方向に配列された複数の貫通孔210のうち、一つの貫通孔210だけが含まれていてもよい。

【0078】

図7は、A-A断面の他の例を示す図である。本例は、接続下方領域208において、貫通孔210を形成した領域の上面視における面積をS1とし、接続下方領域208の全体の面積をSとした時の面積比 $S1/S$ が100%の場合である。本例の半導体装置100は、タングステン部230、貫通孔210、バリアメタル層220および層間絶縁膜38の構造が図2Aの例と異なる。他の構造は図2Aの例と同様である。

【0079】

図8は、図7に示した半導体装置100における、タングステン部230の上面視での配置例を示す図である。図7および図8の例においては、接続下方領域208の上面視における全体に、タングステン部230および貫通孔210が設けられている。タングステン部230のX軸方向における幅は、接続下方領域208の幅X3よりも大きい。本例の接続下方領域208には、層間絶縁膜38が設けられていない。このため、接続下方領域208に、層間絶縁膜38の上面221とバリアメタル層220とのXY界面が存在せず、層間絶縁膜38の上面221とバリアメタル層220とのXY界面が剥離することでゲートパッド50が取れてしまうのを抑制できる。

【0080】

本明細書において説明する各例において、タングステン部230は、層間絶縁膜38の上面221の一部を覆っていてもよい。この場合、タングステン部230と層間絶縁膜38の上面221との間には、バリアメタル層220が設けられてよい。本例のタングステン部230は、ゲートパッド50の下方で、且つ、接続下方領域208以外の領域において、層間絶縁膜38の上方に配置されている。タングステン部230は、上面視において開口領域201の下方の領域全体を覆っていてよく、ゲートパッド50の下方の領域全体

を覆っていてもよい。

【0081】

貫通孔210は、ゲートパッド50の下方の領域のうち、接続下方領域208を含む一部の領域に設けられる。貫通孔210は、上面視において開口領域201より小さい領域に設けられてよく、開口領域201と同一の領域に設けられてよく、開口領域201より大きい領域に設けられてもよい。ゲートパッド50の下方には、接続下方領域208を含む領域に一つの貫通孔210が設けられてよく、接続下方領域208以外にも貫通孔210が設けられてもよい。

【0082】

貫通孔210の内部に設けられるタングステン部230と、層間絶縁膜38の上方に設けられるタングステン部230とは連続してよい。層間絶縁膜38に貫通孔210を形成し、バリアメタル層220を積層した後に、貫通孔210の内部および層間絶縁膜38の上方にタングステンを堆積させる。ゲートパッド50の下方の領域においては、堆積後にタングステンをエッチバックしないことで、図7および図8に示した構造を形成できる。また、活性部120を囲むゲートランナーが形成されている領域においては、層間絶縁膜38の上のタングステンをゲートパッド50およびバリアメタル層220と一緒にエッチングしてよい。これにより、ゲートパッド50とエミッタ電極52が電氣的に接続されるのを防げる。

【0083】

図9は、A-A断面の他の例を示す図である。本例の半導体装置100は、当該断面において、タングステン部230および貫通孔210が、接続領域206または開口領域201の下方だけに設けられており、ゲートパッド50の下方の他の領域には設けられていない点で、図1から図8における例と相違する。上面視におけるゲートパッド50の面積を S_{50} とする。また、ゲートパッド50の下方の領域において、タングステン部230の上面視の面積を $S_{1'}$ とする。面積比 $S_{1'}/S_{50}$ が、0.3%以上の場合であってよい。他の構造は、図1から図8におけるいずれかの例と同様である。本例によっても、剥離が生じやすい接続下方領域208における、バリアメタル層220と層間絶縁膜38とのXY界面を低減でき、層間絶縁膜38の上面221とバリアメタル層220とのXY界面が剥離することで、ゲートパッド50が取れてしまうのを抑制できる。

【0084】

図10は、図9に示した半導体装置100における、タングステン部230の上面視での配置例を示す図である。上述したように、それぞれのタングステン部230は、接続下方領域208または開口領域201と重なるように配置されている。ただし、それぞれのタングステン部230は、図10に示すように、Y軸方向において接続下方領域208または開口領域201の外側まで延伸してよい。タングステン部230は、ゲートパッド50のY軸方向の端部と重なる位置まで延伸してよい。他の例では、それぞれのタングステン部230は、Y軸方向においても、接続下方領域208または開口領域201と重なる領域だけに設けられてもよい。

【0085】

図11は、A-A断面の他の例を示す図である。本例においては、接続領域206または開口領域201の下方の領域と、他の領域とで、タングステン部230および貫通孔210が設けられる密度が異なる。他の構造は、図1から図10のいずれかの例と同様である。

【0086】

本例では、接続領域206または開口領域201の下方の領域におけるタングステン部230および貫通孔210の密度は、他の領域における密度よりも高い。つまり、接続領域206または開口領域201の下方の領域には、より高い面積比のタングステン部230および貫通孔210が設けられている。

【0087】

本例では、それぞれの貫通孔210およびタングステン部230のX軸方向の幅は等し

10

20

30

40

50

い。接続領域 206 または開口領域 201 の下方の領域において、タングステン部 230 および貫通孔 210 が X 軸方向に配置される周期は、他の領域における当該周期よりも短い。本例においても、剥離が生じやすい接続下方領域 208 における、バリアメタル層 220 と層間絶縁膜 38 との XY 界面を低減でき、層間絶縁膜 38 の上面 221 とバリアメタル層 220 との XY 界面が剥離することで、ゲートパッド 50 が取れてしまうのを抑制できる。

【0088】

図 12 は、図 11 に示した半導体装置 100 における、タングステン部 230 の上面視での配置例を示す図である。上述したように、接続領域 206 または開口領域 201 と重なるタングステン部 230 の X 軸方向の周期は、他の領域の当該周期よりも短い。

10

【0089】

図 13 は、貫通孔 210 の近傍を拡大した断面図である。貫通孔 210 の上端の幅に比べ下端の幅が狭くなっていてよい。貫通孔 210 に充填されたタングステン部の上端には、エッチバックにより形成された凹みがあってよい。層間絶縁膜 38 の上面 221 に設けられたバリアメタル層 220 の厚みを Z1、貫通孔 210 の側面に設けられたバリアメタル層 220 の厚みを Z2、貫通孔 210 の下端に設けられたバリアメタル層 220 の厚みを Z3 とすると、 $Z1 > Z2 > Z3$ の関係が成り立つ。厚み Z1 および Z3 は、Z 軸方向における長さである。Z2 は、貫通孔 210 の側壁に対し垂直方向の長さである。貫通孔 210 の側面のバリアメタル層 220 および底面のバリアメタル層 220 は、厚みが薄くても、ゲートパッド 50 に欠損が生じた場合に樹脂イオンがバリアメタル層 220 の下方に到達するのを防ぐことができる。これは、貫通孔 210 内にタングステン部 230 があるためである。貫通孔 210 の底面に堆積されたチタンの一部が、配線層 51 に含まれるシリコンと結合することで、貫通孔 210 の底面におけるバリアメタル層 220 の下には、チタンおよびシリコンの合金が形成されてよい。

20

【0090】

図 14 は、ゲートパッド 50 の上面における、接続領域 206 の配置例を示す図である。上述したように、接続領域 206 は、接続部 204 が設けられる領域である。本例では、第 1 方向（本例では Y 軸方向）に延伸する帯状のタングステン部 230 および貫通孔 210 が複数設けられている。また、接続領域 206 の長軸を、鎖線 209 で示している。接続領域 206 の長軸とは、XY 平面において接続領域 206 の長さが最大となる軸である。鎖線 209 が延伸する方向を第 2 の方向とする。

30

【0091】

上面視において、第 1 の方向と第 2 の方向との角度 θ は、10 度以下であってよい。角度 θ は、5 度以下であってよく、0 度であってよい。つまり、接続領域 206 の長軸と、タングステン部 230 の延伸方向とは、ほぼ平行であってよい。

【0092】

図 14 のように、帯状のタングステン部 230 が設けられると、ゲートパッド 50 の上面にもタングステン部 230 のパターンに沿った凹凸が生じる場合がある。角度 θ が大きいと、接続部 204 が多くのタングステン部 230 を跨ぐことになる。この場合、接続部 204 を超音波接合によりゲートパッド 50 の上面に接合しようとするとき、超音波を印加したときの力が接続部 204 に伝わりづらい場合がある。これに対して、角度 θ を 10 度以下とすることで、接続部 204 を超音波接合により容易にゲートパッド 50 に接合できる。

40

【0093】

図 15 は、ゲートパッド 50 の上面における、接続領域 206 の他の配置例を示す図である。本例では、第 1 の方向および第 2 の方向との角度 θ が、30 度以上である。角度 θ は、45 度以上であってよく、60 度以上であってよい。本例では、接続部 204 が跨ぐタングステン部 230 の本数を多くできる。この場合、接続部 204 と接触するゲートパッド 50 の上面における凹凸が多くなるので、接続部 204 とゲートパッド 50 との接触面積を増大できる。また、接続部 204 がはんだ等の固定部材の場合に、接続部 204

50

とゲートパッド50との接合を強固にできる。

【0094】

図16は、活性部120におけるXZ断面の一例を示す図である。半導体基板10には、エミッタ領域等のN型の領域、コレクタ領域等のP型の領域、ゲート電極、ゲート絶縁膜等が形成されているが、図16では省略している。活性部120においても、エミッタ電極52と半導体基板10の上面21との間には、層間絶縁膜38、貫通孔210、バリアメタル層220およびタングステン部230が設けられてよい。例えば、バリアメタル層220およびタングステン部230は、エミッタ電極52と、半導体基板10の上面21とを電氣的に接続してよい。

【0095】

活性部120における、タングステン部230または貫通孔210のX軸方向の幅をX4とする。活性部120におけるタングステン部230または貫通孔210の幅X4は、図1から図15において説明した接続下方領域208におけるタングステン部230または貫通孔210の幅X1とは異なっていてよい。また、活性部120における貫通孔210のX軸方向における距離X5は、接続下方領域208における貫通孔210の距離X2とは異なっていてよい。例えば、接続下方領域208の貫通孔210の幅X1は、エミッタ電極52の下方の貫通孔210の幅X4よりも小さくてよい。幅X1が幅X4より小さくてもよい理由は、ゲートパッド50では、ゲート電極およびゲート絶縁膜などの素子構造が形成されていないため、活性部120に比べ平坦性がよく、微細加工が容易だからである。

【0096】

活性部120におけるタングステン部230および貫通孔210は、キャリアの引き抜きに適した幅X4および距離X5を有しており、接続下方領域208におけるタングステン部230および貫通孔210は、ゲートパッド50および配線層51の接続と、ゲートパッド50の剥離抑制に適した幅X1および距離X2を有している。なお、層間絶縁膜38、貫通孔210、バリアメタル層220およびタングステン部230は、活性部120およびゲートパッド50の下方の領域において同一の製造工程で形成されてよい。

【0097】

活性部120の全体の面積Sに対する、活性部120に設けられたタングステン部230の面積S1の比 $S1/S$ は、ゲートパッド50と同様に20%以上とする。また、活性部120の $S1/S$ は、25%程度であってよい。

【0098】

図17は、上面視におけるタングステン部230および貫通孔210の他の配置例を示す図である。本例のタングステン部230および貫通孔210は、ゲートパッド50と重なる領域において、渦巻き状に設けられている。当該渦巻きの中心（または終点）は、接続下方領域208に配置されてよい。図17では、貫通孔210の記載を省略しているが、貫通孔210は、タングステン部230と略同じ領域に形成されている。接続下方領域208において、貫通孔210が形成された領域の上面視での面積をS1とし、接続下方領域208の全体の面積をSとして、面積比 $S1/S$ が20%以上となるようにする。こうすることで、層間絶縁膜38とバリアメタル層220とのXY界面が剥離しないようである。なお、図17では、貫通孔210は省略されている。変形例として、開口領域201の外側にはタングステン部230および貫通孔210が配置されていなくてもよい。

【0099】

図18は、上面視におけるタングステン部230および貫通孔210の他の配置例を示す図である。図1から図16の例においては、タングステン部230および貫通孔210が、X軸方向に離散的に配置されており、Y軸方向に連続的に配置されていた。本例のタングステン部230および貫通孔210は、Y軸方向に離散的に配置されている。他の構造は、図1から図16のいずれかの例と同様である。タングステン部230および貫通孔210は、例えばX軸方向およびY軸方向のように、2つの方向において離散的に配置されてよい。図18では、貫通孔210の記載を省略しているが、貫通孔210は、タン

10

20

30

40

50

グステン部 230 と略同じ領域に形成されている。接続下方領域 208 において、貫通孔 210 が形成された領域の上面視での面積を S_1 とし、接続下方領域 208 の全体の面積を S とした面積比 S_1 / S が 20% 以上となるようにする。こうすることで、層間絶縁膜 38 とバリアメタル層 220 との XY 界面が剥離しないようできる。

【0100】

図 19 は、図 18 の $C-C$ 断面の一例を示す図である。 $C-C$ 断面は、ゲートパッド 50 および接続部 204 を通過する XZ 面である。図 19 は図 2A と同様の構造となっている。貫通孔 210 の X 軸方向の長さを幅 X_1 とする。また、本例では、複数のタングステン部 230 が、 X 軸方向に沿って所定の間隔で配置されている。隣り合う 2 つの貫通孔 210 の X 軸方向の距離を X_2 とする。

10

【0101】

図 20 は、図 18 の $D-D$ 断面の一例を示す図である。 $D-D$ 断面は、ゲートパッド 50 および接続部 204 を通過する YZ 面である。貫通孔 210 の Y 軸方向の長さを幅 Y_1 とする。また、本例では、複数のタングステン部 230 が、 Y 軸方向に沿って所定の間隔で配置されている。隣り合う 2 つの貫通孔 210 の Y 軸方向の距離を Y_2 とする。この際、接続下方領域 208 において、貫通孔 210 が形成された領域の上面視での面積を S_1 とし、接続下方領域 208 の全体の面積を S とした面積比 S_1 / S が 20% 以上となるよう $(X_1 \times Y_1) / ((X_1 + X_2) \times (Y_1 + Y_2)) \geq 0.2$ の関係を満たしてよい。例えば、 X_1 が $0.5 \mu m$ 、 X_2 が $1.5 \mu m$ 、 Y_1 が $5.0 \mu m$ および Y_2 が $1.0 \mu m$ であってよい。なお、図 18 では、貫通孔 210 は省略されている。変形例として、開口領域 201 の外側にはタングステン部 230 および貫通孔 210 が配置されていなくてもよい。

20

【0102】

図 1 から図 20 において説明したいずれの例においても、層間絶縁膜 38 は BPSG 膜または BSG 膜であってよい。層間絶縁膜 38 におけるボロン濃度は、2.6 wt% 以上、5 wt% 以下であってよい。より好ましくは、2.7 wt% 以上、4.0 wt% 以下であってよい。なお、wt% は、重量パーセント濃度を示している。ボロン濃度が低すぎると、層間絶縁膜 38 の製造が難しくなる。層間絶縁膜 38 の製造が難しくなる理由は、例えば、層間絶縁膜 38 を熱処理した時に、流動化による変形が起こりにくく、トレンチゲート上方の層間絶縁膜 38 に凹みが残る、タングステン膜をエッチバックする際にその凹みにタングステンが残るやすくなるためである。また、ボロン濃度が高すぎると、バリアメタル層 220 のチタンとボロンとの反応が生じやすくなり、バリアメタル層 220 と層間絶縁膜 38 との界面の密着性が低くなり、この界面で剥離しやすくなる。

30

【0103】

図 21 は、上面視におけるタングステン部 230 および貫通孔 210 の他の配置例を示す図である。図 21 においては、開口領域 201 および接続下方領域 208 を省略しているが、図 1 から図 20 の例と同様の位置に、開口領域 201 および接続下方領域 208 が設けられている。

【0104】

図 1 から図 20 の例においては、貫通孔 210 およびタングステン部 230 の少なくとも一部が、半導体基板 10 の上面 21 と平行な第 1 延伸方向（例えば Y 軸方向）に沿って設けられていた。本例においては、貫通孔 210 およびタングステン部 230 の一部が、半導体基板 10 の上面 21 と平行で、且つ、第 1 延伸方向とは異なる第 2 延伸方向（例えば X 軸方向）に沿って設けられている。他の構造は、図 1 から図 20 のいずれかの例と同様である。図 21 においては、タングステン部 230 を示しているが、タングステン部 230 と対応する位置に貫通孔 210 も配置されている。2 つの方向に沿って貫通孔 210 およびタングステン部 230 を設けることで、多様な方向の引っ張りに対して、層間絶縁膜 38 とバリアメタル層 220 との剥離を抑制しやすくなる。

40

【0105】

本例の半導体装置 100 は、 XY 面において異なる方向に延伸するタングステン部 23

50

0-1およびタングステン部230-2を有する。本例のタングステン部230-1は、Y軸方向に延伸して設けられている。例えばタングステン部230-1は、Y軸方向に長手を有する帯状の部分である。本例のタングステン部230-2は、X軸方向に延伸して設けられている。例えばタングステン部230-2は、X軸方向に長手を有する帯状の部分である。

【0106】

タングステン部230-1およびタングステン部230-2は、接続されてよい。この場合、貫通孔210は、タングステン部230-1およびタングステン部230-2が接続する位置に、貫通孔接続部231を有する。本例の貫通孔接続部231は、Y軸方向に沿って設けられた貫通孔210と、X軸方向に沿って設けられた貫通孔210とが合流した部分である。

10

【0107】

タングステン部230-1およびタングステン部230-2は、XY面において交差しでよい。つまり、タングステン部230-1およびタングステン部230-2は、XY面において互いに貫通するように設けられてよい。タングステン部230-1は、X軸方向において所定の周期で配置されてよい。タングステン部230-2は、Y軸方向において所定の周期で配置されてよい。タングステン部230-1およびタングステン部230-2はXY面において格子状に配置されてよい。この場合、貫通孔接続部231は、X軸方向およびY軸方向のそれぞれにおいて、所定の周期で配置される。

【0108】

図22は、図21に示したタングステン部230-1およびタングステン部230-2の拡大図である。本例では、X軸方向に沿って配置された貫通孔接続部231の間隔をa、Y軸方向に沿って配置された貫通孔接続部231の間隔をb、X軸方向に沿って配置された貫通孔210の幅をc、Y軸方向に沿って配置された貫通孔210の幅をdとする。貫通孔210の幅として、タングステン部230の幅を用いてよい。また、貫通孔接続部231の間隔は、タングステン部230が配置された周期を用いてよい。2つの貫通孔接続部231の間隔は、それぞれの貫通孔接続部231において対応する位置どうしの距離である。貫通孔接続部231の中心の距離を、貫通孔接続部231の間隔としてよい。また図22に示すように、貫通孔接続部231の同じ側の端辺どうしの距離を、貫通孔接続部231の間隔としてもよい。これらの幅および間隔は、貫通孔210の上端の高さ位置で測定してよい。

20

【0109】

間隔a、bおよび幅c、dは、下式を満たしてよい。

$$((a \times c) + (b - c) \times d) / (a \times b) \geq 0.2$$

つまり、単位面積 $a \times b$ において、貫通孔210またはタングステン部230が占める面積 $(a \times c) + (b - c) \times d$ が、20%以上であってよい。当該面積比は、25%以上であってよく、30%以上であってもよい。図1から図20において説明した例においても同様である。

30

【0110】

図23は、貫通孔210およびタングステン部230の他の形状例を示す図である。本例の貫通孔210およびタングステン部230は、貫通孔210の上端と平行なXY面において、曲線部232を有してよい。層間絶縁膜38をエッチングして貫通孔210を形成する場合に、貫通孔210が合流する部分はエッチングが進みやすくなる。このため、貫通孔接続部231の幅は、他の部分の貫通孔210の幅よりも大きくなる場合がある。例えば図23に示すように、貫通孔接続部231の近傍では、XY面内にエッチングが進行して、貫通孔210およびタングステン部230の上面形状に曲線部232が現れる場合がある。これにより、貫通孔接続部231における貫通孔210およびタングステン部230の幅は、他の部分における貫通孔210およびタングステン部230の幅よりも大きくなる。

40

【0111】

50

図 2 4 は、図 2 3 における E - E 断面の一例を示す図である。E - E 断面は、タングステン部 2 3 0 - 1 とは異なる位置で、タングステン部 2 3 0 - 2 と交差する Y Z 面である。図 2 4 においては、ゲートパッド 5 0 の上に設けられた接続部 2 0 4 等を省略しているが、図 2 0 の例と同様に、ゲートパッド 5 0 の上には接続部 2 0 4、ワイヤ配線部 2 0 2、および、保護部材 2 4 0 が設けられている。他の図においても、接続部 2 0 4、ワイヤ配線部 2 0 2、および、保護部材 2 4 0 は省略されている場合がある。本例によっても、層間絶縁膜 3 8 とバリアメタル層 2 2 0 との X Y 界面の面積を低減できる。従って、バリアメタル層 2 2 0 と層間絶縁膜 3 8 との剥離を抑制できる。

【 0 1 1 2 】

図 2 5 は、図 2 3 における F - F 断面の一例を示す図である。F - F 断面は、タングステン部 2 3 0 - 1 に沿って、貫通孔接続部 2 3 1 を通過する Y Z 面である。貫通孔接続部 2 3 1 に設けられたタングステン部 2 3 0 の上端は、貫通孔接続部 2 3 1 以外の貫通孔 2 1 0 に設けられたタングステン部 2 3 0 の上端よりも下側に配置されている。つまり、タングステン部 2 3 0 の上面は、貫通孔接続部 2 3 1 において、半導体基板 1 0 の上面 2 1 に向かって窪んでいる。図 2 3 において説明したように、貫通孔接続部 2 3 1 の近傍においては、貫通孔 2 1 0 の幅が大きくなっている。このため、貫通孔 2 1 0 にタングステンを充填させた場合に、貫通孔接続部 2 3 1 において窪みが生じやすくなる。タングステン部 2 3 0 の上面に段差が設けられることで、ゲートパッド 5 0 とタングステン部 2 3 0 との接触面積が増大するので、ゲートパッド 5 0 とタングステン部 2 3 0 との密着性を向上できる。

【 0 1 1 3 】

貫通孔接続部 2 3 1 以外の領域におけるタングステン部 2 3 0 の厚みを z_2 とする。厚み z_2 は、タングステン部 2 3 0 の厚みの最大値を用いてよい。貫通孔接続部 2 3 1 におけるタングステン部 2 3 0 の窪みの深さを z_1 とする。深さ z_1 は、タングステン部 2 3 0 の上面において隣り合う山の頂点と、谷の底との高低差を用いてよい。深さ z_1 は、厚み z_2 の 5 % 以上であってよく、10 % 以上であってよく、20 % 以上であってよい。深さ z_1 は、厚み z_2 の 50 % 以下であってよく、30 % 以下であってよい。これにより、タングステン部 2 3 0 の厚みを一定程度保ちつつ、タングステン部 2 3 0 とゲートパッド 5 0 との密着性を向上できる。タングステン部 2 3 0 の上面の窪みの幅を c' とする。本例の幅 c' は、Y 軸方向における幅である。幅 c' は、タングステン部 2 3 0 - 2 の幅 c より大きくてよい。

【 0 1 1 4 】

図 2 6 は、上面視におけるタングステン部 2 3 0 および貫通孔 2 1 0 の他の配置例を示す図である。本例においては、タングステン部 2 3 0 - 1 が、タングステン部 2 3 0 - 2 に接続するが、タングステン部 2 3 0 - 2 を貫通していない。つまり、タングステン部 2 3 0 - 1 は、タングステン部 2 3 0 - 2 と T 字状に接続する。他の構造は、図 2 1 の例と同様である。本例においても、タングステン部 2 3 0 - 1 とタングステン部 2 3 0 - 2 との接続部分には、貫通孔接続部 2 3 1 が設けられている。

【 0 1 1 5 】

図 2 7 は、図 2 6 に示したタングステン部 2 3 0 - 1 およびタングステン部 2 3 0 - 2 の拡大図である。本例では、タングステン部 2 3 0 - 1 は、タングステン部 2 3 0 - 2 と T 字状に接続する。他の構造は、図 2 2 または図 2 3 と同様である。

【 0 1 1 6 】

本例においても、X 軸方向に沿って配置された貫通孔接続部 2 3 1 の間隔を a 、Y 軸方向に沿って配置された貫通孔接続部 2 3 1 の間隔を b 、X 軸方向に沿って配置された貫通孔 2 1 0 の幅を c 、Y 軸方向に沿って配置された貫通孔 2 1 0 の幅を d とする。

【 0 1 1 7 】

図 2 2 の例と同様に、間隔 a 、 b および幅 c 、 d は、下式を満たしてよい。

$$((a \times c) + (b - c) \times d) / (a \times b) \geq 0.2$$

つまり、単位面積 $a \times b$ において、貫通孔 2 1 0 またはタングステン部 2 3 0 が占める

10

20

30

40

50

面積 $(a \times c) + (b - c) \times d$ が、20%以上であってよい。当該面積比は、25%以上であってよく、30%以上であってもよい。

【0118】

図28は、上面視におけるタングステン部230および貫通孔210の他の配置例を示す図である。本例では、タングステン部230-1およびタングステン部230-2の少なくとも一方が、その延伸方向において離散的に配置されている。図28の例では、タングステン部230-2が、X軸方向に沿って離散的に配置されている。タングステン部230-2は、Y軸方向においても離散的に配置されている。

【0119】

図2Bにおいて説明したように、トレレンチ25は、Y軸方向に延伸して設けられる。図28の例では、Y軸方向に延伸するタングステン部230-1および貫通孔210は、ゲートパッド50においてY軸方向に連続して設けられている。一方で、X軸方向においては、タングステン部230-2が離散的に配置されている。このような構成により、トレレンチ25と平行な方向においては、タングステン部230の上面の凹凸を低減でき、トレレンチ25とゲートパッド50との接続性のばらつきを低減できる。他の例では、タングステン部230-2がX軸方向に連続的に設けられ、タングステン部230-1がY軸方向に離散的に設けられてもよい。

【0120】

タングステン部230-2は、X軸方向において所定の周期で配置されてよい。タングステン部230-2は、タングステン部230-1とは接続してよく、離れていてもよい。タングステン部230-2がタングステン部230-1と接続する場合、接続部分には、貫通孔接続部231が設けられてよい。図28に示すように、2つのタングステン部230-1の間には、X軸方向において1つのタングステン部230-2が配置されてよい。他の例では、2つのタングステン部230-1の間には、X軸方向において2つ以上のタングステン部230-2が配置されてもよい。

【0121】

図29は、図28に示したタングステン部230-1およびタングステン部230-2の拡大図である。本例では、タングステン部230-1とタングステン部230-2とは離れている。他の構造は、図22または図23と同様である。

【0122】

本例においても、X軸方向に沿って配置された貫通孔接続部231の間隔をa、Y軸方向に沿って配置された貫通孔接続部231の間隔をb、タングステン部230-2が充填された貫通孔210のY軸方向における幅をc、Y軸方向に沿って配置された貫通孔210の幅をdとする。また、タングステン部230-2が充填された貫通孔210のX軸方向の幅をe、タングステン部230-1が充填された貫通孔210と、タングステン部230-2が充填された貫通孔210とのX軸方向の距離をfとする。距離fは、タングステン部230-1とタングステン部230-2との最短距離である。

【0123】

間隔a、b、幅c、d、e、および、距離fは、下式を満たしてよい。

$$((b \times d) + (e \times c)) / (a \times b) \geq 0.2$$

つまり、単位面積 $a \times b$ において、貫通孔210またはタングステン部230が占める面積 $(b \times d) + (e \times c)$ が、20%以上であってよい。当該面積比は、25%以上であってよく、30%以上であってもよい。

【0124】

図30は、図28に示したタングステン部230-1およびタングステン部230-2の他の例を示す拡大図である。本例では、それぞれのタングステン部230-2が、X軸方向に長手を有している。つまり、幅eは、幅cよりも大きい。他の例では、幅eは幅cと同一であってよく、幅eは幅cより小さくてもよい。

【0125】

本例においても、Y軸方向に沿って設けられたタングステン部230-1と、X軸方向

10

20

30

40

50

に沿って設けられたタングステン部 230-2 とは、離れて配置されてよい。幅 e は、距離 f よりも大きくてよい。

【0126】

図 31 は、半導体装置 100 におけるゲートランナー 60 の配置例を示す図である。図 31 においては、ゲートランナー 60 を破線で示している。ゲートランナー 60 は、ゲートパッド 50 と、図 2B に示したゲート電極 24 とを接続する配線である。ゲートランナー 60 には、ゲートパッド 50 からゲート電位が印加される。本例のゲートランナー 60 は、半導体基板 10 の上方に設けられている。ゲートランナー 60 は、不純物が添加されたポリシリコン等の導電材料で形成されている。

【0127】

図 31 においては、各パッドの配置が図 1 の例とは異なるが、パッドの配置は図 1 の例と同様であってもよい。本例においては、アノードパッド 174、電流センスパッド 172、カソードパッド 176 およびゲートパッド 50 が、端辺 102-2 に沿って順番に配置されている。ゲートランナー 60 は、活性部 120 の周囲を囲むように配置されている。また、ゲートランナー 60 は、各パッドと活性部 120 との間にも配置されてよい。

【0128】

図 32 は、各パッドの近傍を拡大した上面図である。上述したように、アノードパッド 174、電流センスパッド 172、カソードパッド 176 およびゲートパッド 50 が、Y 軸方向に沿って順番に配置されている。それぞれのパッドには、図 2A 等において説明したワイヤ配線部 202 および接続部 204 が設けられてよい。アノードパッド 174、電流センスパッド 172、カソードパッド 176 およびゲートパッド 50 を囲むようにゲート金属部 80 の一部が配置されている。アノードパッド 174、電流センスパッド 172、カソードパッド 176、ゲートパッド 50 およびゲート金属部 80 は同じ工程で形成されてよい。ゲートパッド 50 とゲート金属部 80 はつながっていてよい。

【0129】

図 33 は、各パッドの近傍におけるゲートランナー 60 の配置例を示す上面図である。図 33 においては、ゲートランナー 60、電流センスパッド 172 の下方の分離導電部 71、アノードパッド 174 の下方の分離導電部 70、および、カソードパッド 176 の下方の分離導電部 72 に斜線のハッチングを付している。ゲートランナー 60 が設けられるのは、高さ方向（Z 方向）で、半導体基板 10 の上面 21 と、各パッドとの間の領域である。各パッドの配置は、図 32 と同一である。ゲートランナー 60、分離導電部 70、分離導電部 71、および、分離導電部 72 は同じ工程で形成されてよい。

【0130】

ゲートランナー 60 の一部分は、ゲートパッド 50 の下方に配置されている。ゲートランナー 60 は、コンタクトホール等を介して、ゲートパッド 50 と電氣的に接続される。ゲートランナー 60 は、半導体基板 10 の端辺 102（図 31 参照）に沿って、活性部 120（図 31 参照）を囲むように設けられてよい。

【0131】

ゲートランナー 60 は、電流センス領域 110 のトランジスタ部のゲート電極 24 に電氣的に接続される。電流センス領域 110 は、図 2A に示したトランジスタ部と同様の構造を有している。ゲートランナー 60 の一部分は、電流センスパッド 172 の下方に配置されてよい。

【0132】

電流センス領域 110 は活性部 120 の 1/1000 以下の小さい面積を有する。電流センス領域 110 は、流れる電流を検出する IC に接続される。当該 IC は、発生した電流がセンス抵抗間に流れた時に発生する電圧を検出し、電流が流れすぎていると判定した場合に、半導体装置 100 に流れる電流を遮断する。一方、温度を検出するダイオード素子 178（図 31 参照）は、チップ中心に PN ダイオードを直列に形成され、温度依存性を有する。ダイオード素子 178 は、接続される IC により温度上昇を検出するセンス部の一例である。電流および温度は物理情報の一例である。アノードパッド 174、電流セ

10

20

30

40

50

ンスパッド１７２およびカソードパッド１７６は、センス部に接続されるセンスパッド部の一例である。なお、センス部およびセンスパッド部は、これらの例に限定されない。

【０１３３】

アノードパッド１７４、電流センスパッド１７２およびカソードパッド１７６と、半導体基板１０の上面２１との間には、ゲートランナー６０と分離した分離導電部７０、７１、７２が設けられている。分離導電部７０、７１、７２は、導電材料で形成されており、ゲートランナー６０とは絶縁膜等で絶縁されている。分離導電部７０、７１、７２は、ゲートランナー６０と同一の材料で形成されてよい。本例の分離導電部７０、７１、７２は、ポリシリコンで形成されている。分離導電部７０、７１、７２には、ゲートランナー６０とは異なる電位が印加される。分離導電部７０、７１、７２の少なくとも一部は、ゲートランナー６０と同一の高さに配置されてよい。

10

【０１３４】

アノードパッド１７４、電流センスパッド１７２およびカソードパッド１７６に設けられる分離導電部７０の上面視における面積は、各パッドの面積の２５％以上であってよく、５０％以上であってよく、１００％であってもよい。アノードパッド１７４およびカソードパッド１７６の面積は、上面視において矩形の部分の面積であってよい。

【０１３５】

参考例として、アノードパッド１７４、電流センスパッド１７２およびカソードパッド１７６の下方にもゲートランナー６０を設ける構造が考えられる。しかし、これらのパッドの下方にもゲートランナー６０を配置すると、各パッドとゲートランナー６０とが容量結合されて、ゲート電位が各パッドの電位に影響を与えてしまう。これにより、電流センス部の電流、または、温度センスのダイオード特性がずれて、検出用のＩＣが電流または温度を誤検出する場合がある。

20

【０１３６】

本例によれば、アノードパッド１７４、電流センスパッド１７２およびカソードパッド１７６の下方におけるゲートランナー６０の面積を縮小し、または、面積をゼロにしている。これにより、各パッドとゲートランナー６０との容量結合がなくなり、ゲート電位が各パッドの電位に与える影響がなくなるため、検出用のＩＣの誤検出がなくなる。また、各パッドの下に、ゲートランナー６０または分離導電部７０、７１、７２を設けることで、各パッドの高さ位置を均等にしやすい。

30

【０１３７】

図３４は、図３２に示したゲート金属部８０および各パッドと、図３３に示したゲートランナー６０および分離導電部７０、７１、７２とを重ねて示す図である。ゲート金属部８０は、金属材料で形成された配線である。ゲート金属部８０は、ゲートパッド５０と同一の材料で形成されてよい。ゲート金属部８０は、ゲートパッド５０と接続されている。

【０１３８】

本例のゲート金属部８０は、ゲートランナー６０の上方に配置されている。ゲート金属部８０は、ゲートパッド５０と同一の高さに設けられてよい。ゲート金属部８０は、ゲートランナー６０に沿って設けられる。ゲート金属部８０は、活性部１２０を囲んで設けられてよい。ゲート金属部８０とゲートランナー６０の間には、層間絶縁膜３８等の絶縁膜が設けられている。当該絶縁膜には、ゲート金属部８０とゲートランナー６０とを接続するコンタクトホール９０が設けられている。コンタクトホール９０は、ゲート金属部８０に沿って設けられてよい。コンタクトホール９０は、活性部１２０を囲んで設けられてよい。

40

【０１３９】

図３５は、図３３および図３４におけるＧ－Ｇ断面の一例を示す図である。Ｇ－Ｇ断面は、ゲート金属部８０の一部、アノードパッド１７４、および、電流センスパッド１７２の一部を通過するＹＺ面である。各パッドは、層間絶縁膜３８の上方に配置されている。各パッドは、同一の高さに形成されてよい。各パッドの間には、保護部材２４０等の絶縁材料が設けられてよい。

50

【0140】

各パッドと層間絶縁膜38の間には、バリアメタル層220が設けられてよい。また、各パッドの下方のバリアメタル層220は、パッド毎に分離してよい。それぞれのバリアメタル層220の間には、保護部材240等の絶縁材料が設けられてよい。

【0141】

ゲート金属部80の下方には、ゲートランナー60が設けられている。ゲートランナー60は、層間絶縁膜38と半導体基板10の上面21との間に配置されている。アノードパッド174の下方には、分離導電部70が設けられている。分離導電部70とゲートランナー60との間には、層間絶縁膜38等の絶縁材料が設けられてよい。電流センスパッド172の下方には、分離導電部71が設けられている。分離導電部71は、分離導電部70と分離している。つまり、分離導電部はパッド毎に分離している。分離導電部71と分離導電部70の間には、層間絶縁膜38等の絶縁材料が設けられてよい。

10

【0142】

ゲートランナー60と、分離導電部70および分離導電部71の少なくとも一方とは、同一の厚さでよい。分離導電部70と分離導電部71が設けられている高さ範囲と、ゲートランナー60が設けられている高さ範囲は、少なくとも部分的に重複してよい。当該高さ範囲は、一致していてもよい。また、ゲートランナー60と、分離導電部70と分離導電部71は、層間絶縁膜38と半導体基板10の上面21との間に配置されている。ゲートランナー60と、分離導電部70と分離導電部71は、同一の製造プロセスで形成されてよい。例えば、半導体基板10の上面21の上方にポリシリコン層を形成し、当該ポリシリコン層をパターニングすることで、ゲートランナー60、分離導電部70および分離導電部71を形成してよい。

20

【0143】

本例の分離導電部70、分離導電部71は、上方のパッド部と電気的に接続されている。例えば、アノードパッド174と、分離導電部70とは、層間接続部250により接続されている。層間接続部250は、図1から図30において説明したゲートパッド50の下方における、層間絶縁膜38、バリアメタル層220、貫通孔210およびタングステン部230と同様の構成を有している。また、貫通孔210の幅X1、貫通孔210の間隔X2等の各部材の大きさ、および、S1/S等の各部材が占める面積比も、図1から図30において説明した例と同様である。

30

【0144】

各パッド部には、図1から図30において説明した、開口領域201、ワイヤ配線部202、接続部204および接続領域206が設けられてよい。これらの構成と、層間接続部250との関係は、図1から図30において説明した例と同様である。

【0145】

例えば、接続領域206の下方において、層間絶縁膜38は貫通孔210を有する。貫通孔210の内部には、タングステン部230が設けられている。また、層間絶縁膜38の上面と、貫通孔210の内壁には、バリアメタル層220が設けられている。接続領域206と重なる接続下方領域208（図3参照）において、タングステン部230が設けられた領域の面積S1'が、接続下方領域208の面積Sの20%以上であってよい。このような構成により、バリアメタル層220と層間絶縁膜38との剥離を抑制できる。

40

【0146】

また、貫通孔210およびタングステン部230は、図1から図20において説明した例と同様に、第1延伸方向（例えばX軸方向またはY軸方向）に沿って設けられてよい。また、貫通孔210およびタングステン部230は、図21から図30において説明した例と同様に、第1延伸方向および第2延伸方向（例えばX軸方向およびY軸方向）の両方に沿って設けられてもよい。

【0147】

図35の例では、アノードパッド174と分離導電部70との間の層間接続部250を説明した。電流センスパッド172と分離導電部71の間にも層間接続部250が設け

50

られてよい。カソードパッド１７６と分離導電部７２との間にも層間接続部２５０が設けられてよい。

【０１４８】

図３６は、図３３および図３４におけるＨ－Ｈ断面の一例を示す図である。Ｈ－Ｈ断面は、ゲート金属部８０、電流センス領域１１０および電流センスパッド１７２を通過するＸＺ面である。ゲート金属部８０は、層間絶縁膜３８の上方に配置されている。ゲート金属部８０は、電流センスパッド１７２と同一の高さに形成されてよい。ゲート金属部８０と電流センスパッド１７２の間には、保護部材２４０等の絶縁材料が設けられてよい。

【０１４９】

層間絶縁膜３８の上面、および、層間絶縁膜３８に設けられた貫通孔の内壁にはバリアメタル層２２０が設けられているが、図３６では省略している。つまり、ゲート金属部８０と層間絶縁膜３８の間には、バリアメタル層２２０が設けられてよい。また、層間絶縁膜３８には、ゲート金属部８０とゲートランナー６０とを接続するコンタクトホール９０が設けられている。

【０１５０】

ゲートランナー６０は、ゲート金属部８０の下方から、電流センス領域１１０まで延伸している。電流センス領域１１０には、トランジスタが設けられている。電流センス領域１１０は、図２Ｂに示した構造のトランジスタが設けられてよい。ゲートランナー６０は、電流センス領域１１０のゲート電極２４に接続する。図３６における断面は、上面視においてゲート電極２４の長手方向と平行で、且つ、ゲート電極２４を通過する。電流センス領域１１０は、上面視においてウェル領域１１に囲まれていてよい。また、ゲートランナー６０は、上面視において電流センス領域１１０を囲んでいてよい。

【０１５１】

電流センスパッド１７２の下方にも、層間接続部２５０が設けられている。電流センスパッド１７２の下方の層間接続部２５０の構成は、アノードパッド１７４の下方の層間接続部２５０の構成と同様である。ただし、電流センス領域１１０が設けられた領域には、層間接続部２５０および分離導電部７１が設けられていない。また分離導電部７１は電流センスパッド１７２と同電位でゲートランナー６０と電氣的に分離している。

【０１５２】

図３７は、図３３および図３４におけるＩ－Ｉ断面の一例を示す図である。Ｉ－Ｉ断面は、アノードパッド１７４の一部、電流センス領域１１０、電流センスパッド１７２、および、カソードパッド１７６の一部を通過するＹＺ面である。

【０１５３】

それぞれのパッドの下方には、層間接続部２５０および分離導電部７０が設けられてよい。ただし、電流センスパッド１７２に対しては、電流センス領域１１０以外の領域に、層間接続部２５０および分離導電部７０が設けられる。

【０１５４】

電流センス領域１１０は、トレンチ２５、ソース領域２２およびベース領域１２を有する。トレンチ２５にはゲート電極２４が設けられるが、図３７では省略している。また、図３７ではコンタクト領域２３を省略している。

【０１５５】

電流センス領域１１０のソース領域２２は、電流センスパッド１７２と接続される。電流センス領域１１０の上方における絶縁膜４４および層間絶縁膜３８には、電流センスパッド１７２が通過する貫通孔が設けられている。電流センスパッド１７２は、コンタクト領域２３とも接続される。

【０１５６】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、請求の範囲の記載から明らかである。

【符号の説明】

【 0 1 5 7 】

1 0 . . . 半導体基板、1 1 . . . ウェル領域、1 2 . . . ベース領域、2 0 . . . ドリフト領域、2 1 . . . 上面、2 2 . . . ソース領域、2 3 . . . コンタクト領域、2 4 . . . ゲート電極、2 5 . . . トレンチ、3 8 . . . 層間絶縁膜、4 4 . . . 絶縁膜、5 0 . . . ゲートパッド、5 1 . . . 配線層、5 2 . . . エミッタ電極、6 0 . . . ゲートランナー、7 0、7 1、7 2 . . . 分離導電部、8 0 . . . ゲート金属部、9 0 . . . コンタクトホール、1 0 0 . . . 半導体装置、1 0 2 . . . 端辺、1 1 0 . . . 電流センス領域、1 2 0 . . . 活性部、1 7 2 . . . 電流センスパッド、1 7 4 . . . アノードパッド、1 7 6 . . . カソードパッド、1 7 8 . . . ダイオード素子、2 0 1 . . . 開口領域、2 0 2 . . . ワイヤ配線部、2 0 4 . . . 接続部、2 0 6 . . . 接続領域、2 0 8 . . . 接続下方領域、2 0 9 . . . 鎖線、2 1 0 . . . 貫通孔、2 2 0 . . . バリアメタル層、2 2 1 . . . 上面、2 3 0 . . . タングステン部、2 3 1 . . . 貫通孔接続部、2 3 2 . . . 曲線部、2 4 0 . . . 保護部材、2 5 0 . . . 層間接続部

10

20

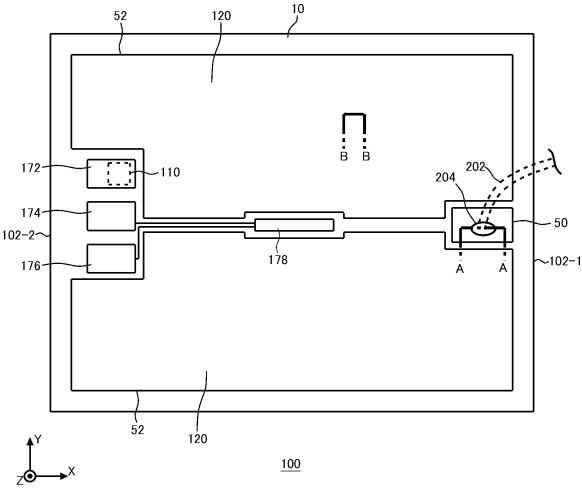
30

40

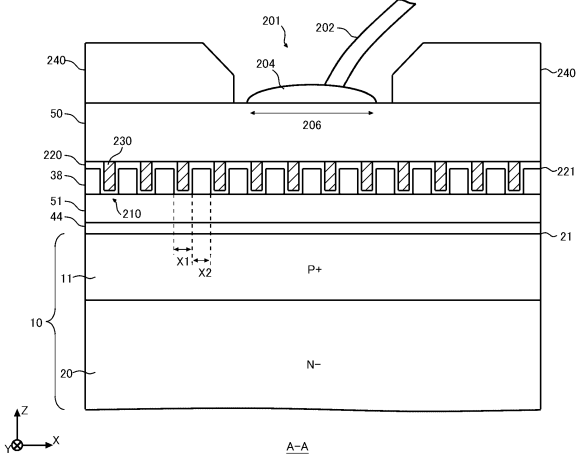
50

【図面】

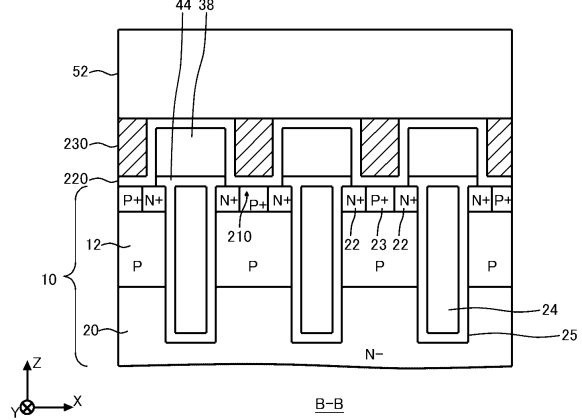
【図 1】



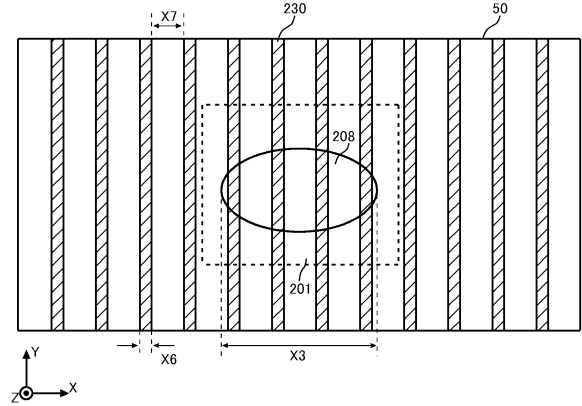
【図 2 A】



【図 2 B】



【図 3】



10

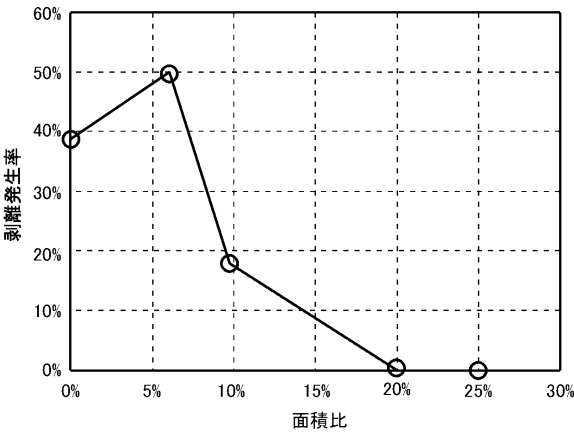
20

30

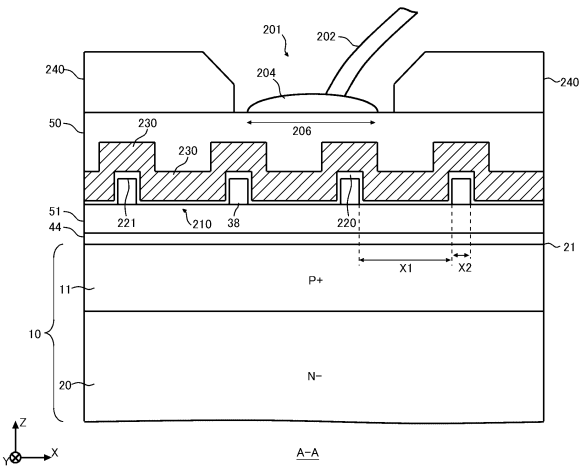
40

50

【図 4】

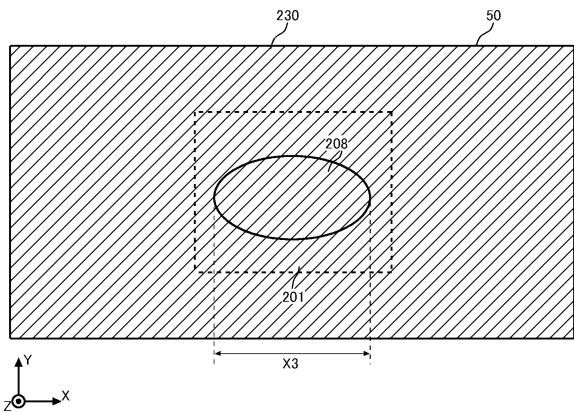


【図 5】

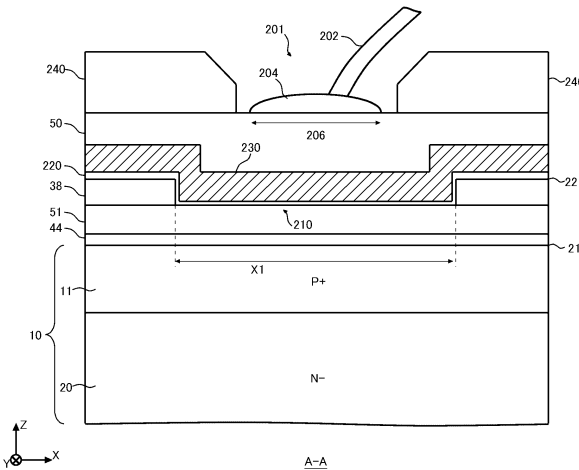


10

【図 6】



【図 7】



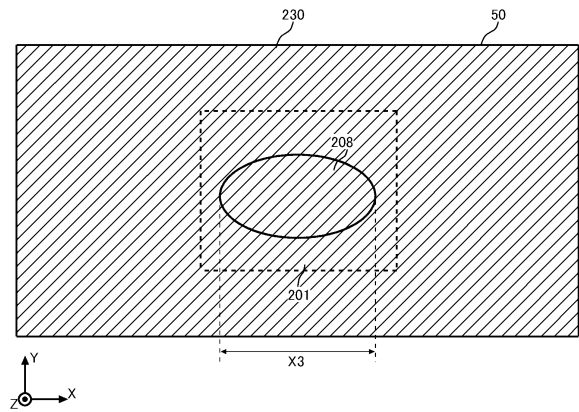
20

30

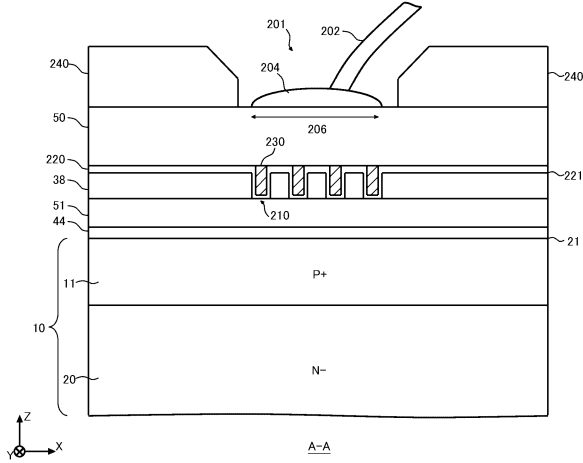
40

50

【図 8】

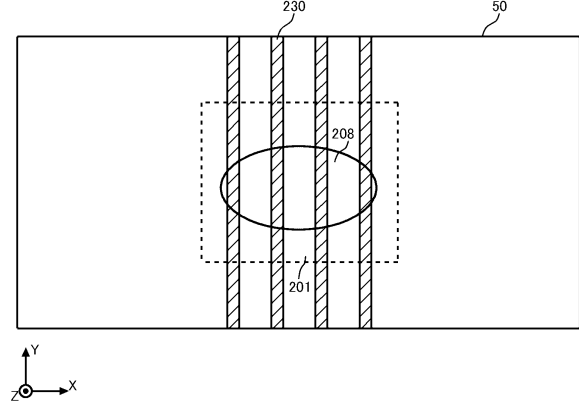


【図 9】

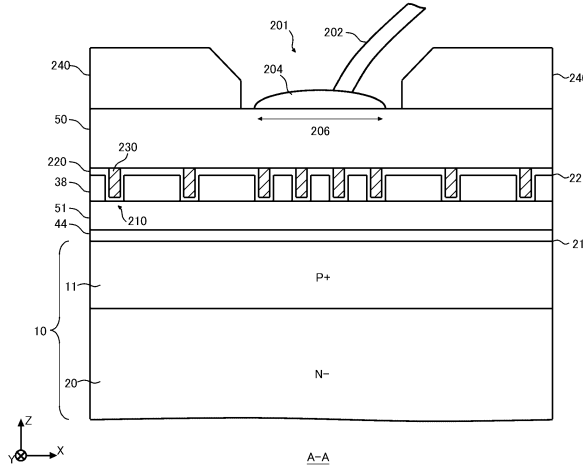


10

【図 10】



【図 11】



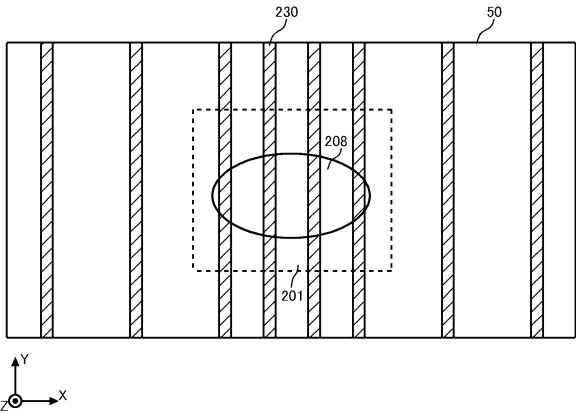
20

30

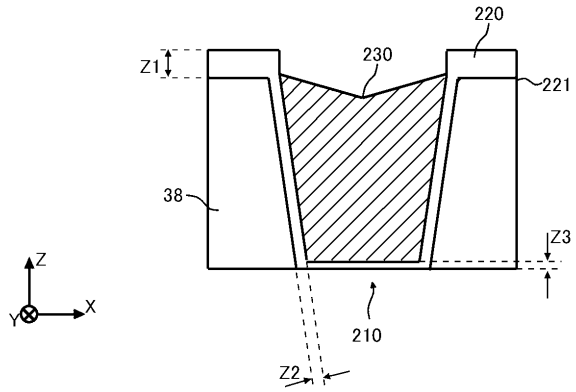
40

50

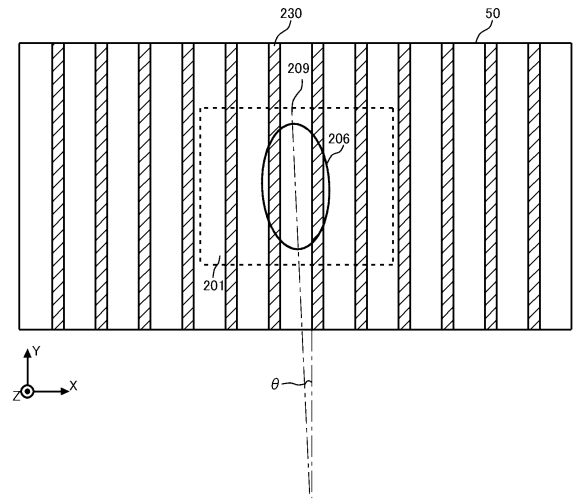
【図 1 2】



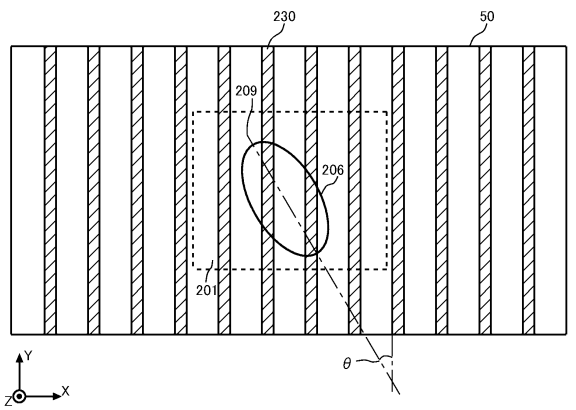
【図 1 3】



【図 1 4】



【図 1 5】



10

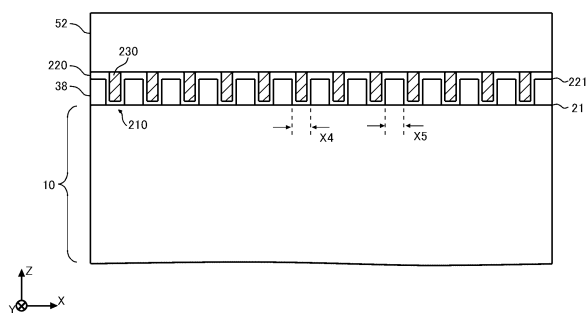
20

30

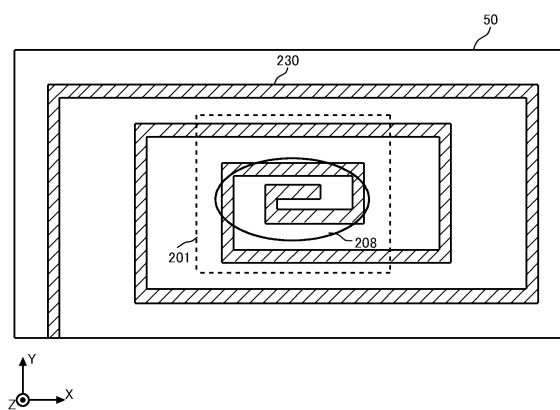
40

50

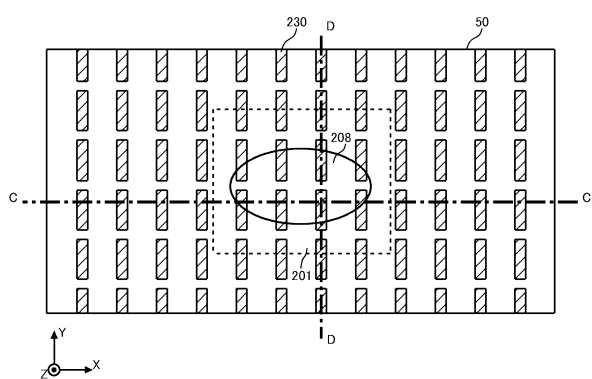
【図 16】



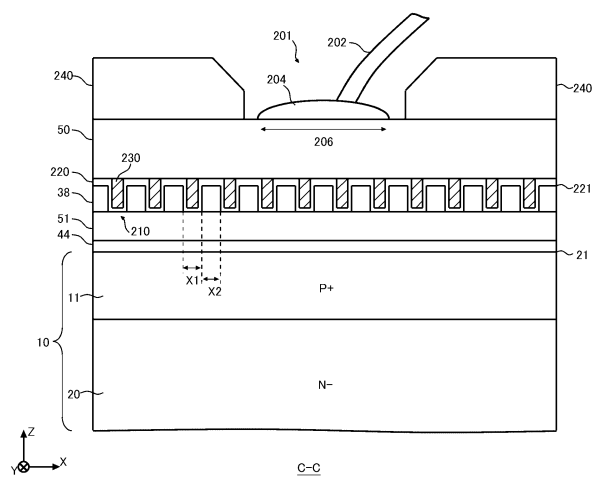
【圖 17】



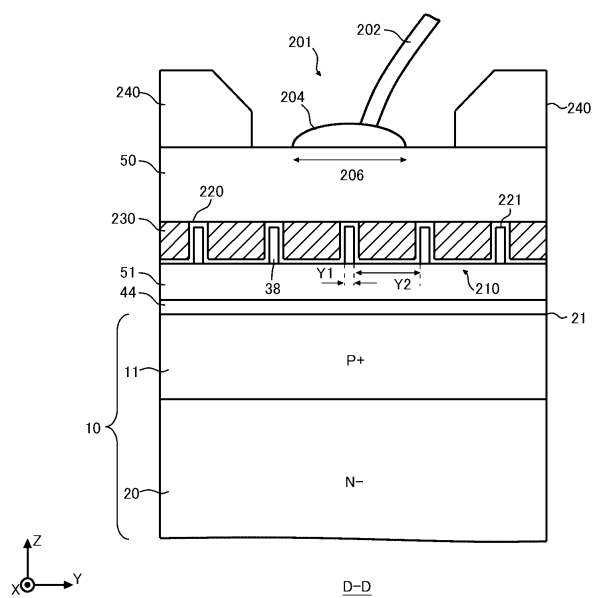
【図 18】



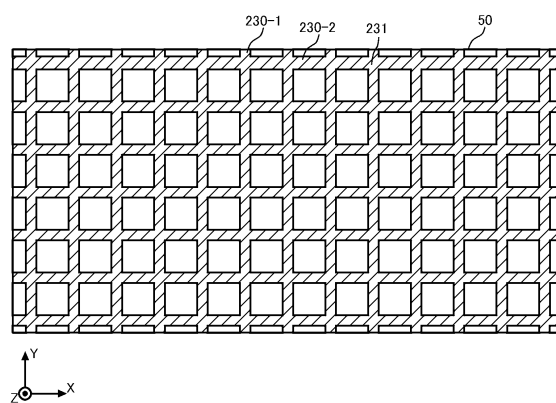
【図 19】



【図 20】

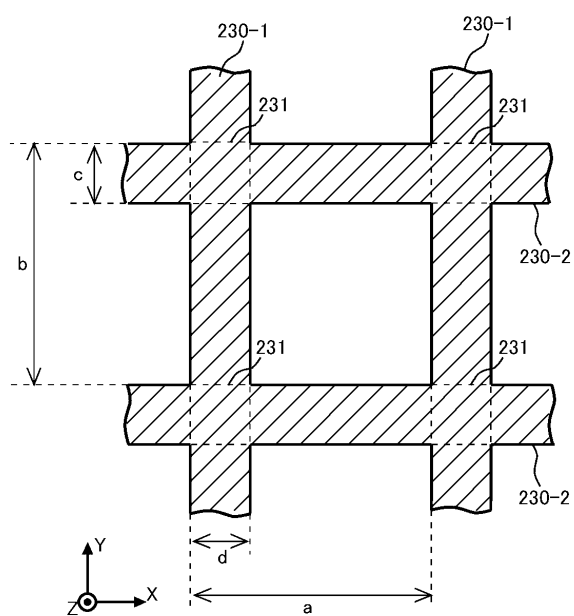


【図 2 1】

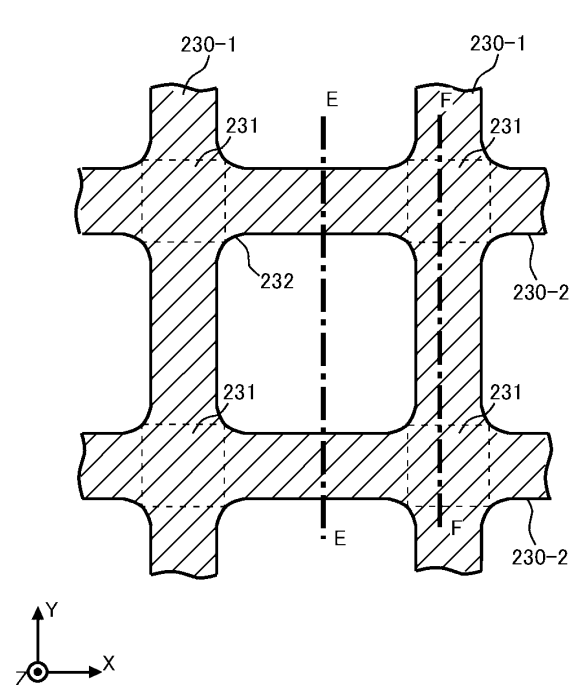


10

【図 22】



【図 23】



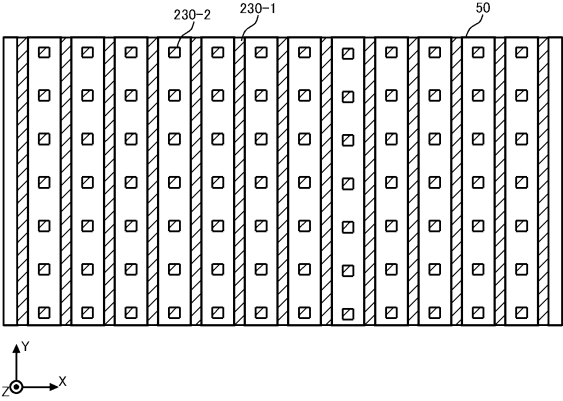
20

30

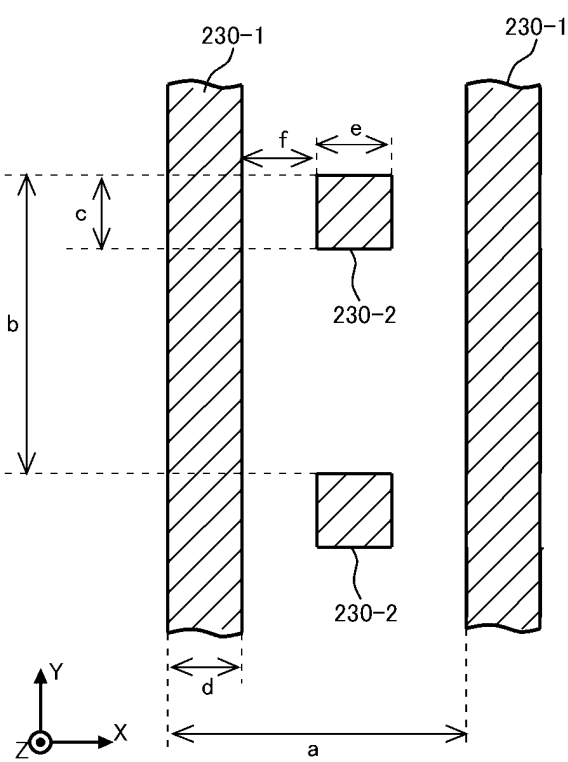
40

50

【図 28】



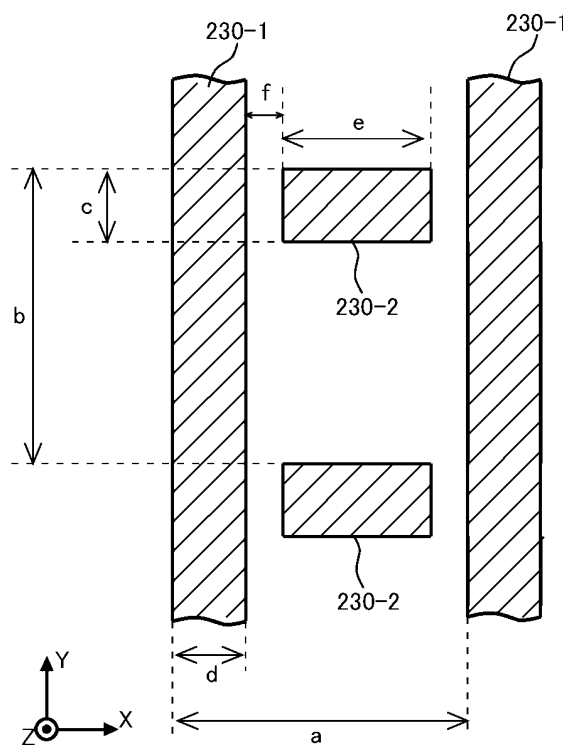
【図 29】



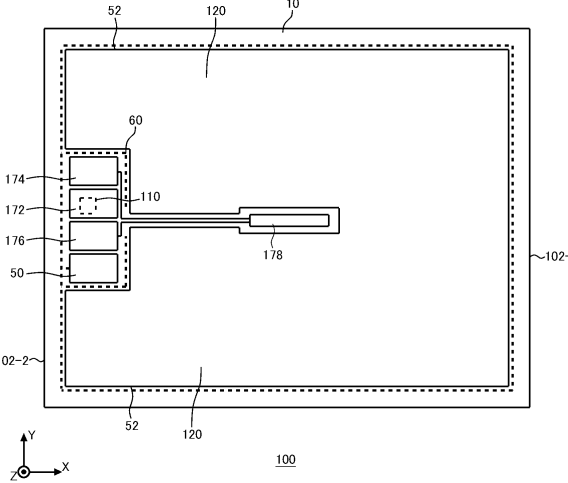
10

20

【図 30】



【図 31】

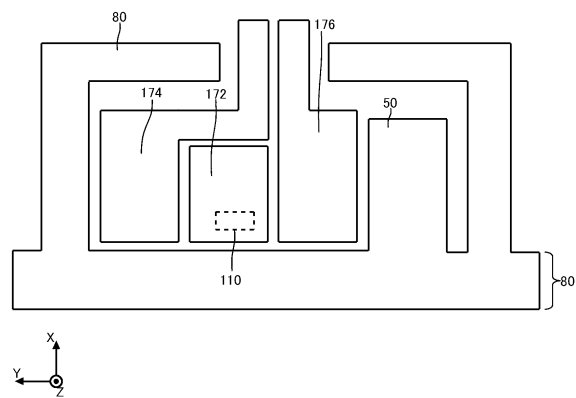


30

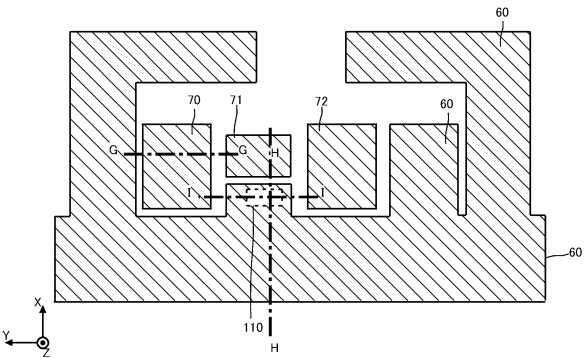
40

50

【図 3 2】

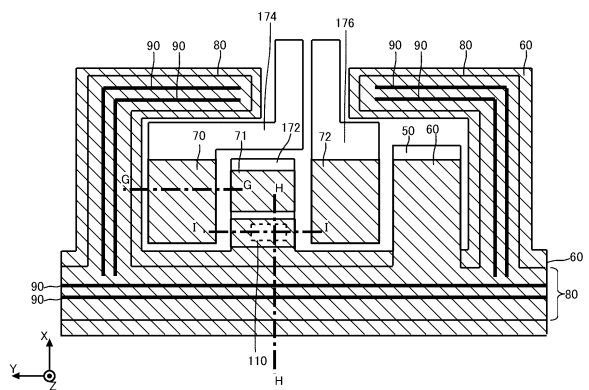


【図 3 3】

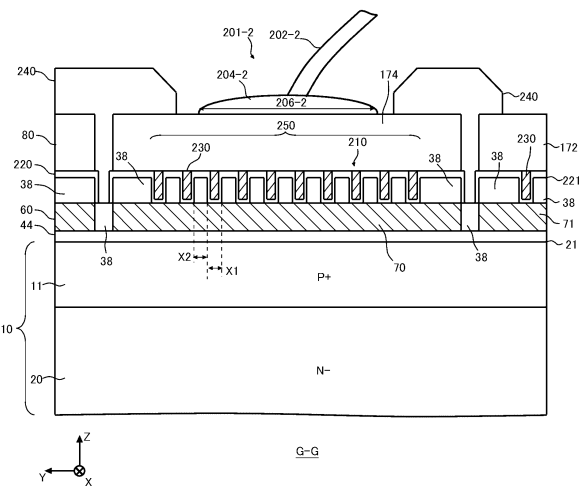


10

【図 3 4】



【図 3 5】



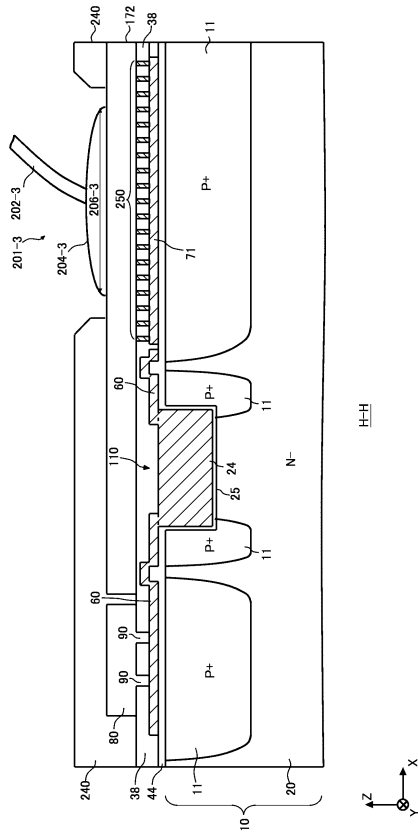
20

30

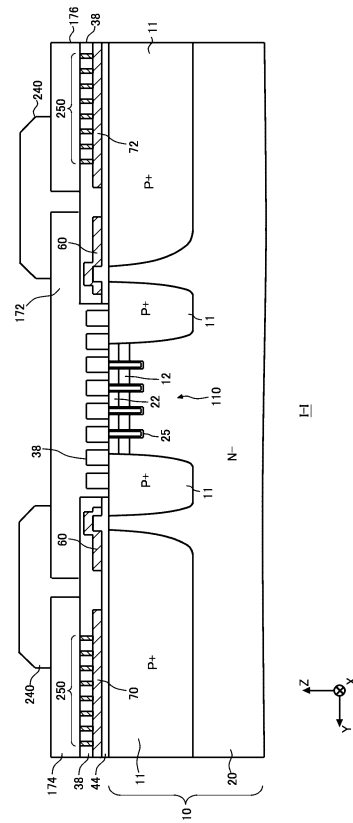
40

50

【図 3 6】



【圖 3 7】



フロントページの続き

(51)国際特許分類	F I		
	H 0 1 L	29/78	6 5 5 G
	H 0 1 L	29/06	3 0 1 V
	H 0 1 L	29/06	3 0 1 G
	H 0 1 L	29/78	6 5 7 A
	H 0 1 L	29/78	6 5 2 P
	H 0 1 L	29/78	6 5 2 R

神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

審査官 杉山 芳弘

(56)参考文献	特開平04-100276 (JP, A)
	国際公開第2019/176327 (WO, A1)
	特開2020-098881 (JP, A)
	国際公開第2017/168735 (WO, A1)
	特開2014-192351 (JP, A)

(58)調査した分野	(Int.Cl., DB名)
	H 0 1 L 29/78
	H 0 1 L 29/12
	H 0 1 L 29/739
	H 0 1 L 29/06
	H 0 1 L 21/76