

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-4463

(P2010-4463A)

(43) 公開日 平成22年1月7日(2010.1.7)

(51) Int.Cl.	F 1	テーマコード (参考)
H03D 7/00 (2006.01)	H03D 7/00	5J500
H03F 1/26 (2006.01)	H03F 1/26	5K004
H04L 27/20 (2006.01)	H04L 27/20	5K060
H04B 1/04 (2006.01)	H04B 1/04	F
	H04B 1/04	R

審査請求 未請求 請求項の数 5 O L (全 17 頁)

(21) 出願番号 特願2008-163383 (P2008-163383)
 (22) 出願日 平成20年6月23日 (2008. 6. 23)

(71) 出願人 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (74) 代理人 100075812
 弁理士 吉武 賢次
 (74) 代理人 100082991
 弁理士 佐藤 泰和
 (74) 代理人 100096921
 弁理士 吉元 弘
 (74) 代理人 100103263
 弁理士 川崎 康
 (74) 代理人 100137523
 弁理士 出口 智也

最終頁に続く

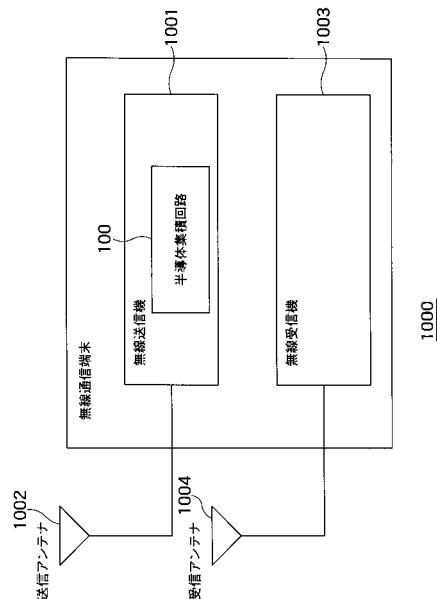
(54) 【発明の名称】半導体集積回路および無線通信端末

(57) 【要約】

【課題】回路面積を削減しつつ、スプリアスの低減を図ることが可能な半導体集積回路を提供する。

【解決手段】半導体集積回路は、第1の入力端子を介してベースバンド信号が入力され、この入力されたベースバンド信号を増幅した信号を出力する第1のアンプ回路と、第2の入力端子を介して局部発振信号が入力され、この入力された局部発振信号の周波数を2倍にした遅倍信号を出力する2遅倍回路と、遅倍信号と第1のアンプ回路が输出した信号とを加算し、得られた加算信号を出力する加算器と、加算信号が入力され、この入力された加算信号を増幅した信号を出力する第2のアンプ回路と、第2のアンプ回路が输出した信号と第2の入力端子を介して入力された局部発振信号とを乗算し得られた信号を変調信号として出力端子に出力するミキサと、を備える。

【選択図】図4



【特許請求の範囲】

【請求項 1】

ベースバンド信号が入力される第1の入力端子と、
 局部発振信号が入力される第2の入力端子と、
 変調信号を出力するための出力端子と、
 前記第1の入力端子を介して前記ベースバンド信号が入力され、この入力された前記ベースバンド信号を増幅した信号を出力する第1のアンプ回路と、
 前記第2の入力端子を介して前記局部発振信号が入力され、この入力された前記局部発振信号の周波数を2倍にした遅倍信号を出力する2遅倍回路と、
 前記遅倍信号と前記第1のアンプ回路が出力した信号とを加算し、得られた加算信号を出力する加算器と、
 前記加算信号が入力され、この入力された加算信号を増幅した信号を出力する第2のアンプ回路と、
 前記第2のアンプ回路が出力した信号と前記第2の入力端子を介して入力された前記局部発振信号とを乗算し得られた信号を前記変調信号として前記出力端子に出力するミキサと、を備える
 ことを特徴とする半導体集積回路。

【請求項 2】

ベースバンド信号が入力される第1の入力端子と、
 局部発振信号が入力される第2の入力端子と、
 変調信号を出力するための出力端子と、
 前記第1の入力端子を介して前記ベースバンド信号が入力され、この入力された前記ベースバンド信号を増幅した信号を出力する第1のアンプ回路と、
 前記第2の入力端子を介して前記局部発振信号が入力され、この入力された前記局部発振信号の周波数を2倍にした遅倍信号を出力する2遅倍回路と、
 前記遅倍信号が入力され、この入力された前記遅倍信号を増幅した信号を出力し、その利得が可変である可変利得アンプ回路と、
 前記第1のアンプ回路が出力した信号と前記可変利得アンプ回路が出力した信号を加算し、得られた加算信号を出力する加算器と、
 前記加算信号が入力され、この入力された加算信号を増幅した信号を出力する第2のアンプ回路と、
 前記第2のアンプ回路が出力した信号と前記第2の入力端子を介して入力された前記局部発振信号とを乗算し得られた信号を前記変調信号として前記出力端子に出力するミキサと、を備える
 ことを特徴とする半導体集積回路。

【請求項 3】

前記変調信号に含まれ3次歪により発生した信号の振幅を検知し、その振幅に応じて、前記可変利得アンプ回路の利得を制御する制御回路をさらに備える
 ことを特徴とする請求項2に記載の半導体集積回路。

【請求項 4】

前記制御回路は、前記変調信号に含まれる所望波の振幅を検知し、その振幅に応じて、前記第1のアンプ回路の利得、または、前記第2のアンプ回路の利得を制御する
 ことを特徴とする請求項3に記載の半導体集積回路。

【請求項 5】

無線送信アンテナを有する無線送信機と、
 無線受信アンテナを有する無線受信機と、を備え、
 前記無線送信機は、
 ベースバンド信号が入力される第1の入力端子と、
 局部発振信号が入力される第2の入力端子と、
 変調信号を出力するための出力端子と、

10

20

30

40

50

前記第1の入力端子を介して前記ベースバンド信号が入力され、この入力された前記ベースバンド信号を増幅した信号を出力する第1のアンプ回路と、

前記第2の入力端子を介して前記局部発振信号が入力され、この入力された前記局部発振信号の周波数を2倍にした遅倍信号を出力する2遅倍回路と、

前記遅倍信号と前記第1のアンプ回路が出力した信号とを加算し、得られた加算信号を出力する加算器と、

前記加算信号が入力され、この入力された加算信号を増幅した信号を出力する第2のアンプ回路と、

前記第2のアンプ回路が出力した信号と前記第2の入力端子を介して入力された前記局部発振信号とを乗算し得られた信号を前記変調信号として前記出力端子に出力するミキサと、を有する

ことを特徴とする無線通信端末。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ミキサを備えた半導体集積回路、および、この半導体集積回路を備えた無線通信端末に関する。

【背景技術】

【0002】

GSM (Global System For Mobile Communications) 送信機やWCDMA (Wideband Code Division Multiple Access) 送信機では、非常にレベルの低い受信帯域雑音の仕様を満たし、かつ、低歪みを達成して送信スペクトラムを規定スペクトルマスク内に入れなければならない。

【0003】

そこで、従来、一般的に、送信スペクトラムが規定スペクトルマスク内に入るように送信機を設計する。さらに、送信機出力にSAW (Surface Acoustic Wave) フィルタ等を挿入して受信帯域雑音レベルを落とす。これにより、上記要求に対応している。

【0004】

しかし、将来的に、送信機では、競争力強化を目的とした実装面積・コスト削減のために、チップ外部品、特に、SAWフィルタを削減することが主流となってくる。

【0005】

つまり、今後は、これまで以上に、厳しい受信帯域雑音の仕様が適用されることになる。現に、学会発表等では、SAWフィルタを削減することを目的としたWCDMA送信機に関する報告が成され始めている（例えば、非特許文献1参照）。

【0006】

送信機の受信帯域雑音を低減するためには、送信機の利得を上げて対応するのが一般的である。

【0007】

しかし、利得を上げると、送信機で発生するスプリアスが大きくなる。これにより、送信スペクトラムが規定スペクトルマスク内に入らなくなってしまう。

【0008】

つまり、雑音と歪みとがトレードオフの関係になり、低雑音・低歪みの両者を同時に実現することは難しい。

【非特許文献1】A. Mirzaei, H. Darabi, "A Low-Power WCDMA Transmitter with an Integrated Notch Filter," ISSCC Dig. Tech. Papers, session.10.7, 2008

【発明の開示】

【発明が解決しようとする課題】

【0009】

10

20

30

40

50

本発明は、回路面積を削減しつつ、スプリアスの低減を図ることが可能な半導体集積回路を提供することを目的とする。

【課題を解決するための手段】

【0010】

本発明の一態様に係る実施例に従った半導体集積回路は、
ベースバンド信号が入力される第1の入力端子と、
局部発振信号が入力される第2の入力端子と、
変調信号を出力するための出力端子と、
前記第1の入力端子を介して前記ベースバンド信号が入力され、この入力された前記ベースバンド信号を増幅した信号を出力する第1のアンプ回路と、

前記第2の入力端子を介して前記局部発振信号が入力され、この入力された前記局部発振信号の周波数を2倍にした遅倍信号を出力する2遅倍回路と、

前記遅倍信号と前記第1のアンプ回路が出力した信号とを加算し、得られた加算信号を出力する加算器と、

前記加算信号が入力され、この入力された加算信号を増幅した信号を出力する第2のアンプ回路と、

前記第2のアンプ回路が出力した信号と前記第2の入力端子を介して入力された前記局部発振信号とを乗算し得られた信号を前記変調信号として前記出力端子に出力するミキサと、を備えることを特徴とする。

【0011】

本発明の他の態様に係る実施例に従った半導体集積回路は、
ベースバンド信号が入力される第1の入力端子と、
局部発振信号が入力される第2の入力端子と、
変調信号を出力するための出力端子と、
前記第1の入力端子を介して前記ベースバンド信号が入力され、この入力された前記ベースバンド信号を増幅した信号を出力する第1のアンプ回路と、

前記第2の入力端子を介して前記局部発振信号が入力され、この入力された前記局部発振信号の周波数を2倍にした遅倍信号を出力する2遅倍回路と、

前記遅倍信号が入力され、この入力された前記遅倍信号を増幅した信号を出力し、その利得が可変である可変利得アンプ回路と、

前記第1のアンプ回路が出力した信号と前記可変利得アンプ回路が出力した信号を加算し、得られた加算信号を出力する加算器と、

前記加算信号が入力され、この入力された加算信号を増幅した信号を出力する第2のアンプ回路と、

前記第2のアンプ回路が出力した信号と前記第2の入力端子を介して入力された前記局部発振信号とを乗算し得られた信号を前記変調信号として前記出力端子に出力するミキサと、を備えることを特徴とする。

【0012】

本発明の一態様に係る実施例に従った無線通信端末は、
無線送信アンテナを有する無線送信機と、
無線受信アンテナを有する無線受信機と、を備え、
前記無線送信機は、
ベースバンド信号が入力される第1の入力端子と、
局部発振信号が入力される第2の入力端子と、
変調信号を出力するための出力端子と、
前記第1の入力端子を介して前記ベースバンド信号が入力され、この入力された前記ベースバンド信号を増幅した信号を出力する第1のアンプ回路と、
前記第2の入力端子を介して前記局部発振信号が入力され、この入力された前記局部発振信号の周波数を2倍にした遅倍信号を出力する2遅倍回路と、
前記遅倍信号と前記第1のアンプ回路が出力した信号とを加算し、得られた加算信号を

10

20

30

40

50

出力する加算器と、

前記加算信号が入力され、この入力された加算信号を増幅した信号を出力する第2のアンプ回路と、

前記第2のアンプ回路が出力した信号と前記第2の入力端子を介して入力された前記局部発振信号とを乗算し得られた信号を前記変調信号として前記出力端子に出力するミキサと、を有することを特徴とする。

【発明の効果】

【0013】

本発明の半導体集積回路によれば、回路面積を削減しつつ、スプリアスの低減を図ることができる。

10

【発明を実施するための最良の形態】

【0014】

(比較例)

無線送信機で、特に問題となる不要スプリアスは、直行変調器(ミキサ回路)で発生する歪みに起因している。

【0015】

図1は、比較例の直行変調器の構成の一例を示す図である。

【0016】

図1に示すように、比較例の直行変調器100aは、BB(B a s e B a n d:ベースバンド)信号BB_Ich(同相成分)、BB_Qch(直交成分)が入力される入力端子1a、1bと、LO(L o c a l O s c i l a t i o n:局部発振)信号LO_Ich(同相成分)、LO_Qch(直交成分)が入力される入力端子2a、2bと、変調信号を出力するための出力端子3aと、を備える。

20

【0017】

さらに、直行変調器100aは、入力端子1aを介してベースバンド信号BB_Ichが入力され、このベースバンド信号BB_Ichを増幅した信号を出力するアンプ回路4aと、入力端子1bを介してベースバンド信号BB_Qchが入力され、このベースバンド信号BB_Qchを増幅した信号を出力するアンプ回路4bと、を備える。

【0018】

さらに、直行変調器100aは、アンプ回路4aが出力した信号と入力端子2aを介して入力された局部発振信号とを乗算し得られた信号を出力するミキサ5aと、アンプ回路4bが出力した信号と入力端子2bを介して入力された局部発振信号とを乗算し得られた信号を出力するミキサ5bと、アンプ回路4aが出力した信号とアンプ回路4bが出力した信号とを演算し、得られた信号を出力する加算器6aと、を備える。

30

【0019】

ここで、図2は、図1に示す直交変調器100aから出力される信号の一例を示す図である。

【0020】

以下、図2に示すように、BB信号の周波数は f_{BB} 、LO信号の周波数は f_0 として議論を進める。

40

【0021】

図2において、周波数 $f_0 + f_{BB}$ の信号は所望波であり、周波数 f_0 の信号はキャリアリーク、周波数 $f_0 - f_{BB}$ の信号はイメージリークである。また、周波数 $f_0 - 2f_{BB}$ の信号は、ベースバンドアンプの2次歪みにより発生した成分がLO信号でアップコンバージョンされたスプリアスである。また、周波数 $f_0 - 3f_{BB}$ の信号は、ベースバンドアンプの3次歪みにより発生した成分がLO信号でアップコンバージョンされたスプリアスである。

【0022】

ここで、従来、キャリアリークやイメージリークを小さくする方法は、種々提案されており、問題とならない場合が多い。また、周波数 $f_0 - 2f_{BB}$ のスプリアスは、ベース

50

バンドアンプの2次歪みが良好（差動構成）であれば、非常に小さくなる。このため、この周波数 $f_0 - 2f_{BB}$ のスプリアスについても問題とならない場合が多い。

【0023】

しかし、周波数 $f_0 - 3f_{BB}$ のスプリアスは、ベースバンドアンプの3次歪みに起因しており、前述の雑音と歪みのトレードオフの関係に陥っている。このため、容易にはこの周波数 $f_0 - 3f_{BB}$ のスプリアスを小さくすることはできない。

【0024】

そこで、前述の雑音と歪みのトレードオフの関係から脱却するために、ミキサ回路（直交変調器）での歪みキャンセル・低減手法が提案されている。

【0025】

以下では、簡単のため、Ich · Qch（同相成分・直交成分）を備える直交変調器ではなく、IchまたはQchの片方のみのミキサに対して議論を進める。なお、Ich · Qch（同相成分・直交成分）の関係を適切に選択すれば、簡単に直交変調器に帰着可能である。

【0026】

ここで、図3は、歪みキャンセルする比較例のミキサ回路を示す図である。

【0027】

図3に示すように、ミキサ回路100a1は、入力端子1a、2aと、出力端子3a1と、メインアンプ回路4a1と、サブアンプ回路4a2と、メインミキサ5a1と、サブミキサ5a2と、加算器6a1と、を備える。

【0028】

すなわち、ミキサ回路100a1は、図1に示したような一般的なミキサ回路の経路であるメインアンプ-メインミキサ経路と歪みキャンセルをするためのサブアンプ-サブミキサ経路から成る。

【0029】

ここで、サブアンプ回路4a2の利得は、メインアンプ回路4a1に比べて小さい。しかし、サブアンプ回路4a2で発生する3次歪みのレベルは、メインアンプ回路4a1と同等であることが重要である。

【0030】

つまり、メインアンプ回路4a1で発生した3次歪みに起因する周波数 $f_0 - 3f_{BB}$ のスプリアスとサブアンプ回路4a2で発生した3次歪みに起因する周波数 $f_0 - 3f_{BB}$ のスプリアスを逆位相で足し合わせる。これにより、最終的にミキサ回路100a1から出力される周波数 $f_0 - 3f_{BB}$ のスプリアスをキャンセル・低減することができる。

【0031】

しかし、この図3に示すミキサ回路100a1の場合、所望波成分も同時に足し合わされる。このため、サブアンプ-サブミキサ経路で生じる所望波レベルの分だけ、所望波のレベルも変化してしまう。

【0032】

さらに、サブアンプ回路4a2を使用しているため雑音特性も劣化する。すなわち、雑音と歪みのトレードオフの関係が依然として存在する。このように、上記比較例によっても低雑音・低歪みの両者を同時に実現することは難しい。

【0033】

そこで、本発明に係る実施形態では、周波数 $f_0 - 3f_{BB}$ のスプリアスをキャンセルする新たな手法を提案する。

【0034】

以下、本発明に係る各実施例について図面に基づいて説明する。

【実施例1】

【0035】

図4は、本発明の一態様である実施例1に係る無線通信端末1000の要部の構成を示す図である。

【0036】

図4に示すように、無線通信端末1000は、無線送信機1001と、無線受信機1003と、を備える。この無線通信端末1000は、例えば、携帯電話、PDA(Personal Data Assistant)等である。

【0037】

無線受信機1003は、受信アンテナ1004により信号を受信し、この信号を信号処理し、内部回路(図示せず)に出力するようになっている。

【0038】

無線送信機1000は、該内部回路から出力された信号に応じたBB(ベースバンド)信号とLO(局部発振)信号とを混合し、変調信号(所望波)を出力する半導体集積回路100を有する。この変調信号に応じた信号は、送信アンテナ1002から送信されるようになっている。

10

【0039】

図5は、図4に示す半導体集積回路100の要部の構成を示す図である。

【0040】

図5に示すように、半導体集積回路100は、第1の入力端子1と、第2の入力端子2と、出力端子3と、第1のアンプ回路4と、2倍回路5と、加算器6と、第2のアンプ回路7と、ミキサ8と、を備える。

【0041】

なお、第1のアンプ回路4、加算器6、および第2のアンプ回路7により、アンプ装置9が構成される。

20

【0042】

第1の入力端子1は、BB(ベースバンド)信号が入力されるようになっている。

【0043】

第2の入力端子2は、LO(局部発振)信号が入力されるようになっている。

【0044】

出力端子3は、変調信号が出力されるようになっている。

【0045】

第1のアンプ回路4は、第1の入力端子1を介してベースバンド信号が入力され、この入力されたベースバンド信号を増幅した信号を出力するようになっている。

30

【0046】

2倍回路5は、第2の入力端子1を介して局部発振信号が入力され、この入力された局部発振信号の周波数を2倍にした倍信号を出力するようになっている。なお、本実施例1では、2倍回路5により信号レベルがA倍に増幅されるものとする。

【0047】

加算器6は、倍信号と第1のアンプ回路4が输出した信号とを加算し、得られた加算信号を出力するようになっている。

【0048】

第2のアンプ回路7は、加算信号が入力され、この入力された加算信号を増幅した信号を出力するようになっている。

40

【0049】

ミキサ8は、第2のアンプ回路7が输出した信号と、第2の入力端子2を介して入力された局部発振信号と、を乗算し得られた信号を変調信号として出力端子3に出力するようになっている。

【0050】

以上のように、半導体集積回路100の信号経路は、アンプ、ミキサから構成されている。

【0051】

以上のような構成を有する半導体集積回路100は、後述のように、周波数 $f_0 - 3f_B$ のスプリアスのキャンセルが可能である。

50

【0052】

このため、本実施例1に係る半導体集積回路100によれば、図3に示す比較例のミキサ回路のように信号レベルが変化し、また、雑音特性が劣化しない特性を有する。

【0053】

以下では、これら特性を示すために、一例として、アンプ(3次歪みまでを考慮)や入力信号を定式化して議論を進める。

【0054】

第1のアンプ回路4の伝達関数 $Amp1(x)$ は、第1のアンプ回路4において2次歪みが発生しないものとすると、式(1)のように近似されて表される。なお、式(1)において、 α_3 は、実数である。10

【数1】

$$Amp1(x) = x + \alpha_3 x^3 \dots \quad (1)$$

【0055】

また、第2のアンプ回路7の伝達関数 $Amp2(x)$ は、第2のアンプ回路7において2次歪みが発生しないものとすると、式(2)のように近似されて表される。なお、式(2)において、 β_3 は、実数である。

【数2】

$$Amp2(x) = x + \beta_3 x^3 \dots \quad (2)$$
20

【0056】

また、BB信号 $BB(t)$ は、例えば、式(3)のように表される。

【数3】

$$BB(t) = \cos(\theta(t)) \dots \quad (3)$$

【0057】

また、LO信号 $LO(t)$ は、例えば、式(4)のように表される。なお、式(4)において、 ω_0 は、LO信号 $LO(t)$ の角速度である。30

【数4】

$$LO(t) = \sin(\omega_0 t) \dots \quad (4)$$

【0058】

したがって、2倍回路5の倍倍信号 $LO2(t)$ は、式(5)のように表される。なお、式(5)において、 A は、既述のように、実施例1では、2倍回路5の利得である。この利得 A は、実数である。

【数5】

$$LO2(t) = -A \cos(2\omega_0 t) \dots \quad (5)$$
40

【0059】

なお、 $Amp1(x) + Amp2(x)$ の伝達関数は、図1に示すような通常のミキサ回路のアンプの伝達関数と同等にとなっているとし、すべて差動回路構成を想定して2次歪みは発生しないものとする。

【0060】

このとき、ミキサ8の出力信号 $Out(t)$ は、例えば、式(6)のように表される。

【数6】

$$Out(t) = LO(t) \times Amp2(Amp1(BB(t)) + LO2(t)) \dots \quad (6)$$

【0061】

ここで、式(6)に式(1)から(5)を適用して展開する。そして、着目している所望波($f_0 + f_{BB}$)成分C1、周波数 $f_0 - 3f_{BB}$ 成分C2を展開した式(6)から抽出する。この所望波($f_0 + f_{BB}$)成分C1は、式(7)のように表され、周波数 $f_0 - 3f_{BB}$ 成分C2は、式(8)のように表される。

【数7】

$$C1 = \frac{1}{2} + \frac{3\alpha_3}{8} + \frac{3\beta_3}{8} + \frac{15\alpha_3\beta_3}{16} + \frac{105\alpha_3^2\beta_3}{128} + \frac{63\alpha_3^3\beta_3}{256} + \frac{3\beta_3 A^2}{4} + \frac{9\alpha_3\beta_3 A^2}{16} \dots (7)$$

10

$$C2 = \frac{\alpha_3}{8} + \frac{\beta_3}{8} + \frac{15\alpha_3\beta_3}{32} + \frac{63\alpha_3^2\beta_3}{128} + \frac{21\alpha_3^3\beta_3}{128} + \frac{3\alpha_3\beta_3 A^2}{16} \dots (8)$$

【0062】

そして、周波数 $f_0 - 3f_{BB}$ 成分C2 = 0 とすると、 A^2 は、式(9)のように表される。すなわち、式(9)の条件が満たされたとき周波数 $f_0 - 3f_{BB}$ のスプリアスのキャンセルが可能であることがわかる。

【数8】

$$A^2 = \frac{-2}{3} \left(\frac{1}{\alpha_3} + \frac{1}{\beta_3} \right) - \frac{7\alpha_3}{8} (\alpha_3 + 3) - \frac{5}{2} \dots (9)$$

20

【0063】

ただし、利得Aは実数であるので、 $A^2 > 0$ の条件を満たすように、 α_3 、 β_3 が設定される必要がある。この条件を満たす場合、式(9)を式(7)に代入すると、所望波成分C1は、式(10)のように表される。

【数9】

$$C1 = -\frac{\beta_3}{2\alpha_3} - \frac{15\beta_3}{8} - \frac{39\alpha_3\beta_3}{16} - \frac{21\alpha_3^2\beta_3}{16} - \frac{63\alpha_3^3\beta_3}{256} \dots (10)$$

30

【0064】

ここで、一例として、 α_3 、 β_3 に具体的に数値を入れて考える。

【0065】

例えば、 $\alpha_3 = -0.02$ 、 $\beta_3 = -0.02$ の場合、まず、周波数 $f_0 - 3f_{BB}$ のスプリアスをキャンセルしない場合(利得A=0)の所望波($f_0 + f_{BB}$)、周波数 $f_0 - 3f_{BB}$ 成分を計算すると、以下のようになる。

所望波($f_0 + f_{BB}$)成分C1(キャンセル無し) : - 6.28 [dB]
周波数 $f_0 - 3f_{BB}$ 成分C2(キャンセル無し) : - 40.07 [dBc]

40

【0066】

一方、周波数 $f_0 - 3f_{BB}$ のスプリアスをキャンセルするために、利得A=8.12とした場合には、以下のようになる。

所望波($f_0 + f_{BB}$)成分C1(キャンセル有り) : - 6.22 [dB]
周波数 $f_0 - 3f_{BB}$ 成分(キャンセル有り) : - 71.59 [dBc]

【0067】

したがって、本実施例1に係る半導体集積回路100によれば、2倍回路5の利得Aを上述のように設定することにより、所望波($f_0 + f_{BB}$)成分C1には影響を与えず

50

に、周波数 $f_0 - 3f_{B_B}$ のスプリアスを 30 dB 程度低減可能である。

【0068】

また、半導体集積回路 100 は、SAW フィルタを適用していないため、回路面積を削減することができる。

【0069】

以上のように、本実施例に係る半導体集積回路によれば、回路面積を削減しつつ、スプリアスの低減を図ることができる。

【実施例 2】

【0070】

実施例 1 では、回路面積を削減しつつ、スプリアスを低減可能な半導体集積回路の構成の一例について述べた。

【0071】

本実施例 2 では、特に、半導体集積回路において、利得 A を調整するための構成の一例について述べる。なお、本実施例 2 に係る半導体集積回路 200 も、実施例 1 に係る半導体集積回路 100 と同様に、無線通信端末 1000 の無線送信機 1001 に適用される。

【0072】

図 6 は、本発明の一態様である実施例 2 に係る半導体集積回路 200 の要部の構成を示す図である。なお、図 6 において、図 5 と同じ符号を付された構成は、実施例 1 と同様の構成を示す。

【0073】

図 6 に示すように、半導体集積回路 200 は、実施例 1 の半導体集積回路 100 と比較して、可変利得アンプ回路 10、をさらに備える。なお、半導体集積回路 200 のその他の構成は、実施例 1 の半導体集積回路 100 と同様である。

【0074】

実施例 1 と同様に、第 1 のアンプ回路 4 は、第 1 の入力端子 1 を介してベースバンド信号が入力され、この入力されたベースバンド信号を増幅した信号を出力するようになっている。

【0075】

2 遍倍回路 5 は、第 2 の入力端子 1 を介して局部発振信号が入力され、この入力された局部発振信号の周波数を 2 倍にした遍倍信号を出力するようになっている。なお、本実施例 2 では、2 遍倍回路 5 の利得は 1 とする。

【0076】

可変利得アンプ回路 10 は、2 遍倍回路 5 から遍倍信号が入力され、この入力された遍倍信号を増幅した信号を出力するようになっている。この可変利得アンプ回路 10 の利得 A は、可変である。

【0077】

なお、本実施例では、2 遍倍回路 5 の利得を 1 としているので、2 遍倍回路 5 の遍倍信号 $LO2(t)$ は、式 (5A) のように表される。

【数 10】

$$LO2(t) = -\cos(2\omega_0 t) \cdots (5A)$$

【0078】

また、加算器 6 は、第 1 のアンプ回路 4 が output した信号と可変利得アンプ回路 10 が output した信号を加算し、得られた加算信号を出力するようになっている。

【0079】

そして、第 2 のアンプ回路 7 は、該加算信号が入力され、この入力された加算信号を増幅した信号を出力するようになっている。

【0080】

そして、ミキサ 8 は、第 2 のアンプ回路 7 が output した信号と第 2 の入力端子 2 を介して

10

20

30

40

50

入力された LO (局部発振) 信号とを乗算し得られた信号を変調信号として出力端子 3 に出力するようになっている。

【0081】

以上のように、実施例 2 に係る半導体集積回路 200 では、2 遍倍回路 5 の出力信号レベルを調整するための可変利得アンプ回路 10 が 2 遍倍回路の後段に配置されている。

【0082】

ここで、ミキサ 8 の出力信号 Out(t) は、例えば、式 (6A) のように表される。なお、式 (6A) において、A は、既述のように、実施例 1 では、2 遍倍回路 5 の利得である。この利得 A は、実数である。また、この式 (6A) は、式 (6) と等価である。したがって、この式 (6A) に式 (1) から (4)、(5A) を適用することにより、実施例 1 と同様に、式 (7) から式 (10) が導き出される。

10

【数 11】

$$Out(t) = LO(t) \times Amp2(Amp1(BB(t)) + A \times LO2(t)) \cdots (6A)$$

【0083】

実施例 1 では、利得 A の値が、式 (8) に示す周波数 $f_0 - 3f_{BB}$ 成分 $C_2 = 0$ となる条件を満たすときに、周波数 $f_0 - 3f_{BB}$ のスプリアスがキャンセルされることを示した。

【0084】

しかし、式 (8) において、周波数 $f_0 - 3f_{BB}$ 成分 C_2 は、利得 A の 2 次関数となっている。すなわち、周波数 $f_0 - 3f_{BB}$ のスプリアスのキャンセル度合いが利得 A の値によって変化することがわかる。

20

【0085】

そこで、例えば、実施例 1 で検討した $\beta_3 = -0.02$ 、 $\beta_3 = -0.02$ の場合について、利得 A を変化させた場合の所望波と $f_0 - 3f_{BB}$ スプリアスのレベルの関係について検討した。

【0086】

図 7 は、所望波のレベルおよび周波数 $f_0 - 3f_{BB}$ のスプリアスのレベルと、可変利得アンプ回路 10 の利得 A との関係を示す図である。

30

【0087】

図 7 に示すように、可変利得アンプ回路 10 の利得 A を調整することによって、所望波のレベルと $f_0 - 3f_{BB}$ スプリアスのレベルを調整することが可能である。

【0088】

また、半導体集積回路 200 は、実施例 1 と同様に、SAW フィルタを適用していないため、回路面積を削減することができる。

【0089】

以上のように、本実施例に係る半導体集積回路によれば、回路面積を削減しつつ、スプリアスの低減を図ることができる。

【実施例 3】

【0090】

実施例 2 では、特に、利得 A を調整するため可変利得アンプ回路を備えた構成の一例について述べた。

40

【0091】

本実施例 3 では、可変利得アンプ回路を制御するための構成の一例について述べる。なお、本実施例 3 に係る半導体集積回路 300 も、実施例 2 に係る半導体集積回路 200 と同様に、無線通信端末 1000 の無線送信機 1001 に適用される。

【0092】

図 8 は、本発明の一態様である実施例 3 に係る半導体集積回路 300 の要部の構成を示す図である。なお、図 8 において、図 6 と同じ符号を付された構成は、実施例 2 と同様の構成を示す。

50

【0093】

図8に示すように、半導体集積回路300は、実施例2の半導体集積回路200と比較して、制御回路11、をさらに備える。なお、半導体集積回路300のその他の構成は、実施例2の半導体集積回路200と同様である。

【0094】

制御回路11は、出力端子3から出力された変調信号に含まれ3次歪により発生した信号 $f_0 - 3f_{BB}$ の振幅(レベル)を検知するようになっている。そして、制御回路11は、その振幅(レベル)に応じて、可変利得アンプ回路10の利得Aを、制御信号S1により制御するようになっている。

【0095】

この制御回路11は、例えば、無線送信機1001と同じチップに搭載されている無線受信機1003を用いて該変調信号を検知する機能を実現できる。

10

【0096】

以上のような構成を有する半導体集積回路300は、制御回路11により、周波数 $f_0 - 3f_{BB}$ のスプリアスのレベルを検出して、そのレベルがより低くなるように、可変利得アンプ回路10の利得Aを自動調整することが可能である。

【0097】

また、半導体集積回路300は、実施例2と同様に、SAWフィルタを適用していないため、回路面積を削減することができる。

【0098】

以上のように、本実施例に係る半導体集積回路によれば、回路面積を削減しつつ、スプリアスの低減を図ることができる。

20

【実施例4】

【0099】

既述の実施例3の構成の場合、利得Aを調整することで周波数 $f_0 - 3f_{BB}$ のスプリアスのレベルを調整することは可能である。

【0100】

しかし、利得Aの値を調整することによって所望波のレベルも変化してしまう。

【0101】

そこで、本実施例4では、この所望波のレベルの変化を制御するための構成について説明する。なお、本実施例4に係る半導体集積回路400も、実施例3に係る半導体集積回路300と同様に、無線通信端末1000の無線送信機1001に適用される。

30

【0102】

図9は、本発明の一態様である実施例4に係る半導体集積回路400の要部の構成を示す図である。なお、図9において、図6と同じ符号を付された構成は、実施例2と同様の構成を示す。

【0103】

図9に示すように、半導体集積回路400において、第1のアンプ回路404および第2のアンプ回路407は、その利得が可変であり、この点で、実施例3の半導体集積回路300の第1のアンプ回路4および第2のアンプ回路7と異なる。

40

【0104】

また、半導体集積回路400は、制御回路411を備える。

【0105】

この制御回路411は、実施例3の制御回路11と同様に、出力端子3から出力された変調信号に含まれ3次歪により発生した信号 $f_0 - 3f_{BB}$ の振幅(レベル)を検知するようになっている。そして、制御回路411は、その振幅(レベル)に応じて、可変利得アンプ回路10の利得Aを、制御信号S1により制御するようになっている。

【0106】

さらに、制御回路411は、変調信号に含まれる所望波($f_0 + f_{BB}$)の振幅を検知し、その振幅に応じて、第1のアンプ回路404の利得、および、第2のアンプ回路40

50

7の利得を、制御信号S2、S3により制御するようになっている。

【0107】

この制御回路411は、例えば、無線送信機1001と同じチップに搭載されている無線受信機1003を用いて該変調信号を検知する機能を実現できる。

【0108】

なお、半導体集積回路400のその他の構成は、実施例3の半導体集積回路300と同様である。

【0109】

以上のような構成を有する半導体集積回路400は、実施例3と同様に、制御回路411により、周波数 $f_0 - 3f_{BB}$ のスプリアスのレベルを検出して、そのレベルがより低くなるように、可変利得アンプ回路10の利得Aを自動調整することが可能である。

【0110】

さらに、半導体集積回路400では、制御回路411で所望波のレベルも検出し、その信号レベルに応じて第1、第2のアンプ回路404、407に制御信号S2、S3をフィードバックする。

【0111】

第1、第2のアンプ回路404、407の利得が変化すると出力される周波数 $f_0 - 3f_{BB}$ のスプリアスのレベルも変化する。しかし、これは実施例3で示したフィードバック機構によって、 $f_0 - 3f_{BB}$ のスプリアスのレベルを最適値に保持可能である。

【0112】

つまり、実施例4の半導体集積回路400によって、所望波レベルおよび周波数 $f_0 - 3f_{BB}$ のスプリアスのレベルを同時に最適値に自動調整することが可能となる。

【0113】

また、半導体集積回路400は、実施例3と同様に、SAWフィルタを適用していないため、回路面積を削減することができる。

【0114】

以上のように、本実施例に係る半導体集積回路によれば、回路面積を削減しつつ、スプリアスの低減を図ることができる。

【0115】

なお、実施例4では、第1、第2のアンプ回路404、407の利得を制御する構成となっているが、どちらか一方のみの利得を制御するようにしてもよい。

【図面の簡単な説明】

【0116】

【図1】比較例の直行変調器の構成の一例を示す図である。

【図2】図1に示す直交変調器100aから出力される信号の一例を示す図である。

【図3】歪みキャンセルする比較例のミキサ回路を示す図である。

【図4】本発明の一態様である実施例1に係る無線通信端末1000の要部の構成を示す図である。

【図5】図4に示す半導体集積回路100の要部の構成を示す図である。

【図6】本発明の一態様である実施例2に係る半導体集積回路200の要部の構成を示す図である。

【図7】所望波のレベルおよび周波数 $f_0 - 3f_{BB}$ のスプリアスのレベルと、可変利得アンプ回路10の利得Aと、の関係を示す図である。

【図8】本発明の一態様である実施例3に係る半導体集積回路300の要部の構成を示す図である。

【図9】本発明の一態様である実施例4に係る半導体集積回路400の要部の構成を示す図である。

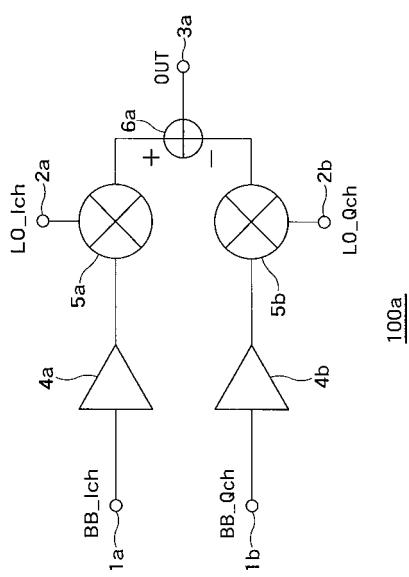
【符号の説明】

【0117】

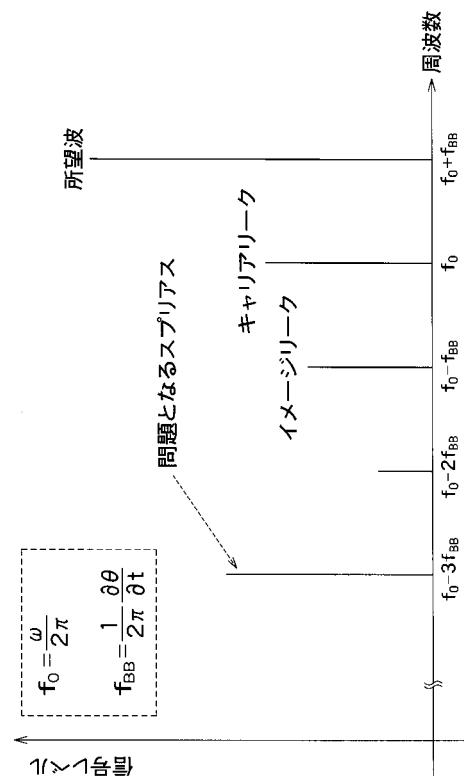
- 2 第2の入力端子
 3 出力端子
 4、404 第1のアンプ回路
 5 2倍回路
 6 加算器
 7、407 第2のアンプ回路
 8 ミキサ
 9 アンプ装置
 10 可変利得アンプ回路
 11、411 制御回路
 100、200、300、400 半導体集積回路
 1000 無線通信端末
 1001 無線送信機
 1002 送信アンテナ
 1003 無線受信機
 1004 受信アンテナ

10

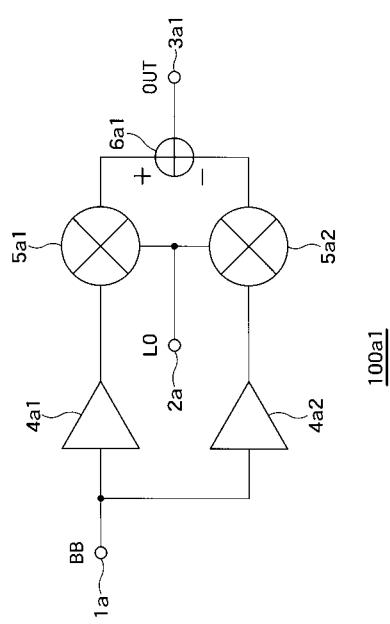
【図1】



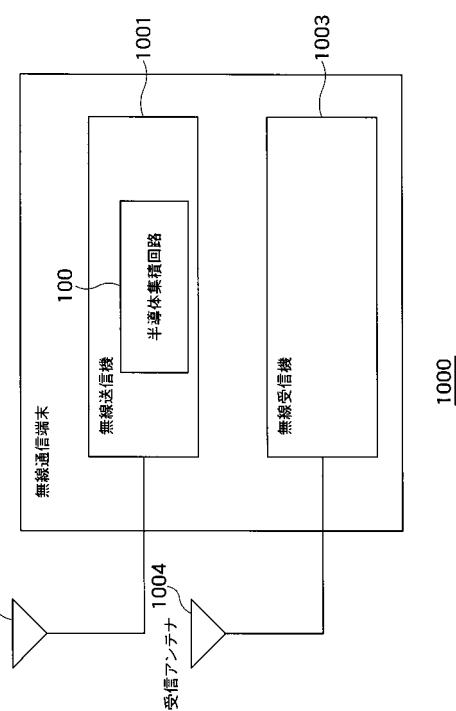
【図2】



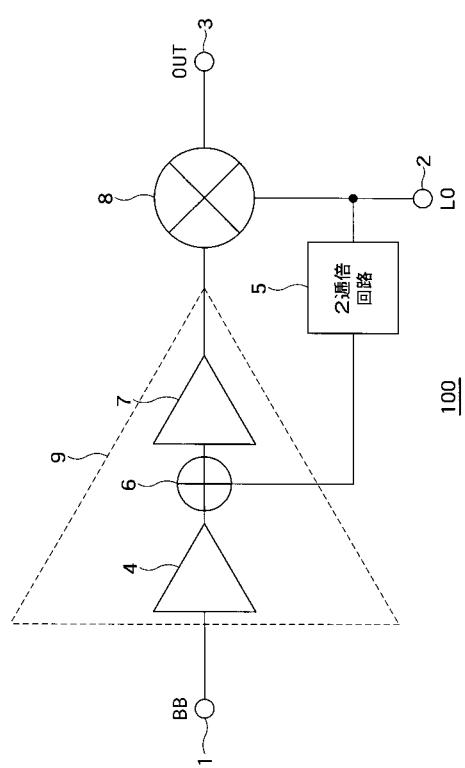
【図3】



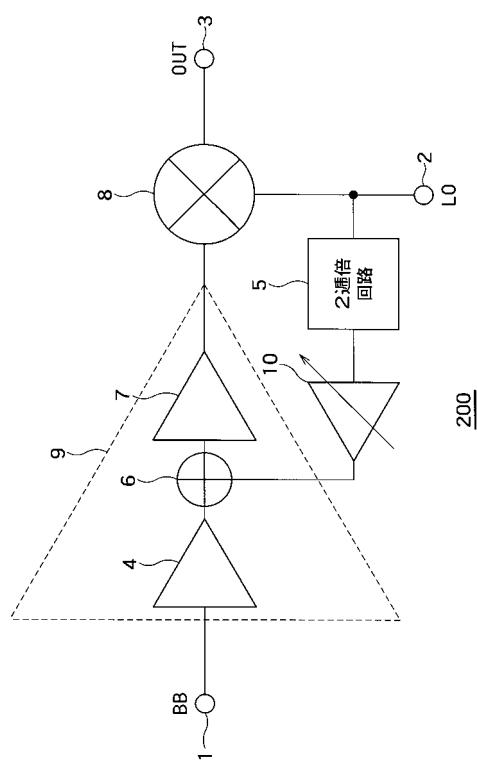
【図4】



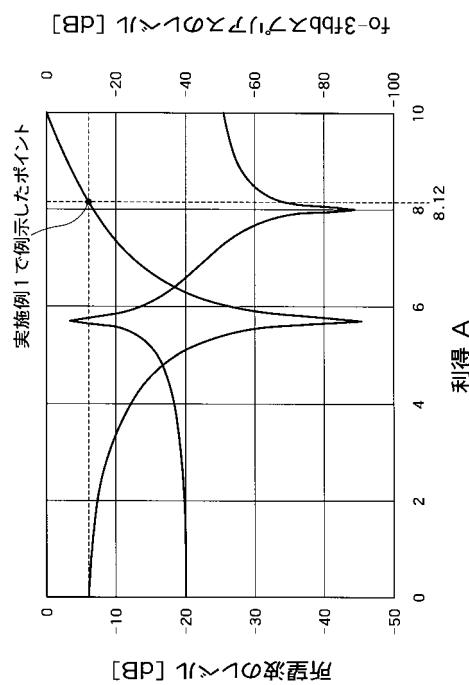
【図5】



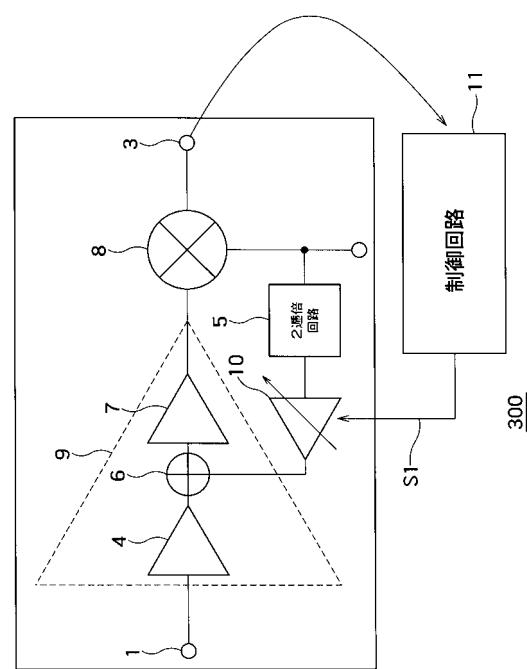
【図6】



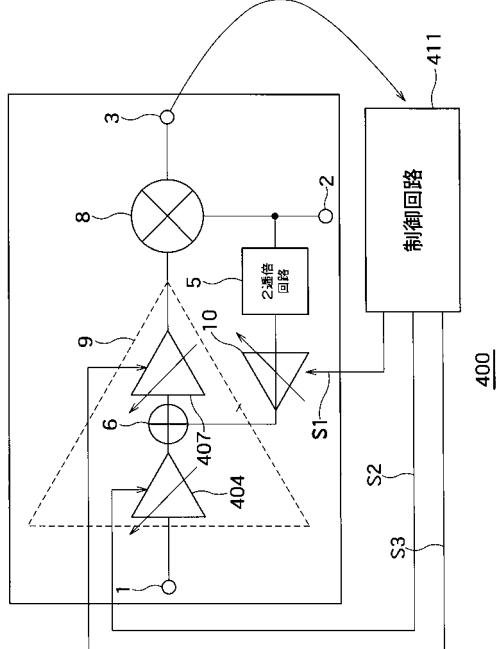
【図 7】



【図 8】



【図 9】



フロントページの続き

(72)発明者 出 口 淳
東京都港区芝浦一丁目1番1号 株式会社東芝内

(72)発明者 宮 下 大 輔
東京都港区芝浦一丁目1番1号 株式会社東芝内

(72)発明者 小 勝 秀 行
東京都港区芝浦一丁目1番1号 株式会社東芝内

F ターム(参考) 5J500 AA01 AA41 AC27 AF15 AK26 AK32 AK53 AS14 AT01 AT03

RU01

5K004 FE00

5K060 BB07 CC04 CC11 HH03 HH16 HH22 KK06