



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt

(10) **DE 693 33 479 T2** 2005.03.24

(12) **Übersetzung der europäischen Patentschrift**

(97) **EP 0 855 654 B1**

(21) Deutsches Aktenzeichen: **693 33 479.7**

(96) Europäisches Aktenzeichen: **98 201 019.1**

(96) Europäischer Anmeldetag: **14.06.1993**

(97) Erstveröffentlichung durch das EPA: **29.07.1998**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **07.04.2004**

(47) Veröffentlichungstag im Patentblatt: **24.03.2005**

(51) Int Cl.<sup>7</sup>: **G06F 13/42**

**G06F 13/40, G01R 31/3185, G06F 11/273**

(30) Unionspriorität:

**900805 17.06.1992 US**

**900806 17.06.1992 US**

**900708 17.06.1992 US**

(73) Patentinhaber:

**Texas Instruments Inc., Dallas, Tex., US**

(74) Vertreter:

**Prinz und Partner GbR, 81241 München**

(84) Benannte Vertragsstaaten:

**DE, FR, GB, IT, NL**

(72) Erfinder:

**Whetsel, Lee D., Plano, US**

(54) Bezeichnung: **Hierarchisches Verbindungsverfahren und -gerät**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

**Beschreibung****GEBIET DER ERFINDUNG**

**[0001]** Diese Erfindung bezieht sich allgemein auf die Verwendung serieller Busse, um zwischen Vorrichtungen zu kommunizieren, die Schaltkreise, Systeme, Platinen und Netze umfassen, und insbesondere auf serielle Rückwandbusse. Die Erfindung kann auf irgendeine Umgebung angewendet werden, in der ein serieller Kommunikationsbus verwendet wird oder verwendet werden kann, einschließlich Schaltungsplatinen, Rückwänden, integrierten Schaltungen und Systemen.

**HINTERGRUND DER ERFINDUNG**

**[0002]** Bei der Herstellung integrierter Schaltungen oder Schaltungsplatinen für Systeme wird die Verwendung eines seriellen Kommunikationsbusses zum Testen und zur Fehlerbeseitigung schnell zu einer Standardpraxis. Die Verwendung des seriellen Busses ermöglicht dem System, der Schaltungsplatine oder den integrierten Schaltungen, geprüft zu werden, und den Verbindungen, bestätigt zu werden, ohne dass eine eingreifende Hardware oder Prüfspitzen erforderlich sind. Dies ist insbesondere wichtig, da die Verpackung der Vorrichtungen höhere Dichten erreicht, sowie für mehrere integrierte Schaltungen, die auf einem einzelnen Modul untergebracht sind, oder für Systeme, in denen die Schaltung aus anderen Gründen nicht für einen physikalischen Zugriff zur Verfügung steht.

**[0003]** Die Industrie hat Normprotokolle für serielle Busse dieser Art entwickelt und fährt mit der Entwicklung fort. Die Normen sind erforderlich und wünschenswert, um sicherzustellen, dass Bauteile und Platinen, die von verschiedenen Anbietern erworben werden, auf einem gemeinsamen Bus mit einander kommunizieren können. Die Konzepte dieser Erfindung werden im Allgemeinen auf einen beliebigen Typ von seriellen Bus angewendet. Um jedoch die Beschreibung der Erfindung zu verdeutlichen, wird sie als ein Merkmal beschrieben, das dem gut verstandenen und dokumentierten seriellen IEEE/ANSI-Norm-Bus hinzugefügt ist, der für das Prüfen von ICs auf Platineebene entwickelt worden ist und der als IEEE/ANSI-Norm 1149.1 oder allgemeiner als die JTAG-Randabtast-Norm bezeichnet wird.

**[0004]** Die IEEE/ANSI-1149.1-Norm beschreibt einen seriellen 4-Draht-Bus, der verwendet werden kann, um serielle Daten zu mehreren ICs auf einer Platine zu übertragen und serielle Daten von diesen zu empfangen. Obwohl der serielle 1149.1-Bus ursprünglich entwickelt wurde, um auf ICs auf Platineebene seriell zuzugreifen, kann er auch auf der Rückwandebene verwendet werden, um seriell auf ICs auf mehreren Platinen zuzugreifen.

**[0005]** Die 1149.1-Norm beschreibt einen seriellen 4-Draht-Bus, der verwendet werden kann, um serielle Daten zwischen einem seriellen Busmaster und einer Slave-Vorrichtung zu übertragen. Obwohl der 1149.1-Bus entwickelt wurde, um seriell auf ICs auf einer Platine zuzugreifen, kann er auf der Rückwandebene verwendet werden, um seriell auf Platinen in einer Rückwand zuzugreifen. Der 1149.1 besitzt zwei serielle Zugriffskonfigurationen, die bezeichnet sind mit "Ring" und "Stern", die auf der Rückwandebene verwendet werden können.

**[0006]** In einer Rückwand-1149.1-Ringkonfiguration empfangen alle Platinen in der Rückwand direkt die Steuerausgangssignale vom primären seriellen Busmaster (PSBM) und sind linear zwischen dem Datenausgang und dem Dateneingang des PSBMs verkettet. Während einer Abtastoperation gibt der PSBM Steuerabtastdaten durch alle Platinen in der Rückwand über seinen Testdatenausgang (TDO) und die Testdateneingangs-(TDI)-Busverbindungen aus. Das Problem, das der Ringkonfiguration zugeordnet ist, besteht darin, dass die Abtastoperation nur funktioniert, wenn alle Platinen in der Rückwand enthalten sind und betrieben werden können, um Daten von deren TDI-Eingang zu TDO-Ausgangssignalen abzutasten. Wenn eine der Platinen entfernt ist oder einen Fehler aufweist, kann der PSBM die Daten nicht über die Rückwand abtasten. Da die Ringkonfiguration keinen Zugriff auf die übrigen Platinen erlaubt, wenn eine entfernt ist oder gesperrt ist, erfüllt sie nicht vollständig die Anforderungen eines seriellen Busses für die Rückwand und große Systemapplikationen.

**[0007]** In einer Rückwand-1149.1-Sternkonfiguration empfangen alle Platinen in der Rückwand direkt den Testtakt (TCK) und die TDI-Signale vom PSBM und geben ein TDO-Signal an den PSBM aus. Ferner empfängt jede Platine ein eindeutiges Testmoduswähl- (TMS)-Signal vom PSBM. In der Sternkonfiguration ist zu einem Zeitpunkt nur eine Platine freigegeben für einen seriellen Zugriff durch den PSBM. Wenn eine Platine freigegeben ist, ist das dieser Platine zugeordnete TMS-Signal aktiv, während alle anderen TMS-Signale inaktiv sind. Das Problem bei der Sternkonfiguration ist, dass jede Platine ein eigenes TMS-Signal benötigt. In einer Rückwand mit 100 Platinen muss der PSBM 100 einzeln steuerbare TMS-Signale besitzen, wobei die Rückwand Leitungen für jedes der 100 TMS-Signale besitzen muss. Aufgrund dieser Anforderungen werden Sternkonfigurationen typischer Weise für Rückwandanwendungen nicht in Betracht gezogen.

**[0008]** Für die Verwendung in Systemrückwänden sind zwei serielle IEEE-Bus-Normen P1149.5 und P1394 in Entwicklung. Da diese Normen speziell für Rückwand-Anwendungen entwickelt werden, scheinen sie die bei der Verwendung des 1149.1-Norm-Busses als Rückwandbus bestehenden

den Probleme zu beseitigen. Die Protokolle dieser angekündigten Normen unterscheiden sich jedoch vom 1149.1-Protokoll, weshalb Verfahren definiert werden müssen, um zwischen diesen und 1149.1 zu übersetzen.

**[0009]** Die IEEE-P1149.5-Norm-Arbeitsgruppe definiert derzeit einen Modultest- und Wartungsbuss, der in Systemrückwandumgebungen verwendet werden kann. P1149.5 ist ein einzelner Master/Multislave-Bus, der definiert wird durch eine 5-Draht-Schnittstelle. Der P1149.5-Busmaster leitet eine Datenübertragungsoperation ein durch Senden eines Datenpakets an alle Slave-Vorrichtungen. Das Datenpaket umfasst einen Adress- und Befehlsabschnitt. Die Slave-Vorrichtung, die eine passende Adresse besitzt, wird freigegeben, um auf den Befehlsabschnitt des Datenpaketes zu antworten, wie im P1149.5-Norm-Vorschlag beschrieben ist.

**[0010]** Das Einbinden eines P1149.5-Busses in eine 1149.1-Bus-Umgebung fordert neue zusätzliche Systemhardware und Software sowie Entwickler mit detailliertem Verständnis für beide Bustypen. Bei der Einbindung von P1149.5 in eine 1149.1-Umgebung wird daher eine unnötige Komplikation zu einem ansonsten einfachen seriellen Zugriffsansatz hinzugefügt. Ein weiteres Problem ist, dass die Bandbreite der seriellen 1149.1-Datenübertragung durch den Prozess und die Hardware für die Protokollumsetzung von 1149.5 nach 1149.1 ungünstig beeinflusst wird.

**[0011]** Die IEEE-P1394-Norm-Arbeitsgruppe definiert derzeit einen seriellen 2-Draht-Hochgeschwindigkeitsbus, der entweder in einer Kabelumgebung oder in einer Systemrückwandumgebung verwendet werden kann. Die P1394-Norm ist im Gegensatz zu P1149.5 kein Einzelmaster/Multislave-Bustyp. In der P1394 werden alle Vorrichtungen (Knoten), die mit dem Bus verbunden sind, mit dem gleichen Master-Rang betrachtet. Die Tatsache, dass die P1394 mit einer 2-Draht-Schnittstelle operieren kann, macht diesen Bus attraktiv in neueren 32-Bit-Rückwand-Normen, in denen nur zwei Drähte für die serielle Kommunikation reserviert sind. Es gibt jedoch Probleme bei der Verwendung von P1394 als einen Rückwandtestbus zum Zugreifen auf 1149.1-Platinenumgebungen.

**[0012]** Erstens, P1394 ist im Betrieb deutlich komplexer als P1149.1, so dass die Vorrichtungen, die zum Übersetzen zwischen P1394 und 1149.1 dienen, kostenaufwändig sein können. Zweitens, P1394 ist kein Vollzeit-Testbus, sondern ein serieller Universal-Kommunikationsbus, wobei sein Hauptzweck in einer Rückwandumgebung ist, als eine Reserve-schnittstelle zu dienen, für den Fall, dass die parallele Schnittstelle zwischen den Platinen gesperrt wird. Während ein 1149.1-Testzugriff über P1394 erreicht

werden kann, ist er nur während der Zeitscheiben verfügbar, während denen der Bus keine funktionalen Operationen behandelt. Ein solcher On-Line-1149.1-Testbuszugriff ist beschränkt und muss mit anderen Transaktionen koordiniert werden, die auf dem P1394-Bus stattfinden. Dies erfordert zusätzliche Hardware- und Softwarekomplexität.

**[0013]** Ein weiteres Verfahren zum Erreichen einer Rückwand-Zu-Platinenebene-Schnittstelle ist, dass in der Norm 1149.1 definierte Protokoll zu erweitern. Ein solcher Ansatz wurde beschrieben in einem Papier, das präsentiert wurde auf der International Test Conference 1991 von D. Bhavsar unter dem Titel "An Architecture for Extending the IEEE Standard 1149.1 Test Access Port to System Backplanes". Das Papier von Bhavsar beschreibt ein Verfahren zum Erweitern des Protokolls 1149.1, so dass es für einen Zugriff auf eine Schnittstellenschaltung verwendet werden kann, die sich zwischen den Rückwand- und Platineebene-1149.1-Bussen befindet. Die Schnittstellenschaltung antwortet auf das über den Rückwandbus gesendete 1149.1-Protokoll, um eine Adresse zu laden. Wenn die Adresse mit der Adresse der Schnittstellenschaltung übereinstimmt, wird die Schnittstellenschaltung mit der Rückwand verbunden. Nachdem die Schnittstellenschaltung mit der Rückwand verbunden worden ist, wird das zusätzliche 1149.1-Protokoll in die Schnittstellenschaltung eingegeben, um die Rückwand- und Platineebene-1149.1-Busse zu verbinden. Nach dieser Verbindungsprozedur kann der Platinenebenen-1149.1-Bus vom Rückwand-1149.1-Bus gesteuert werden. Der Ansatz von Bhavsar weist ebenfalls Probleme auf, die seine Effektivität als Universal-1149.1-Busschnittstelle von der Rückwand zur Platine beschränken.

**[0014]** Der Ansatz von Bhavsar erlaubt nicht das Auswählen einer Platine und das anschließende Auswählen einer weiteren Platine, ohne zuerst die Rückwand- und Platinenebenen-1149.1-Busse zurückzusetzen, indem diese in ihre Testlogikrücksetzzustände (TLRST) versetzt werden. Das Versetzen in den TLRST-Zustand bewirkt, dass die Testzustandseinstellung in den ICs einer vorher ausgewählten Platine aufgrund der Testrücksetzwirkung des 1149.1-Busses auf den Testzugriffs-Ports (TAPs) der ICs verloren gehen.

**[0015]** Ferner ist es häufig wünschenswert, Selbsttests in einer ausgewählten Gruppe von Rückwandplatinen auszuwählen und einzuleiten. Da jedoch der Ansatz von Bhavsar das Zurücksetzen des 1149.1-Busses jedes Mal dann erfordert, wenn eine neue Platine ausgewählt wird, ist es unmöglich, zu einem Zeitpunkt mehr als eine Platine zu einem Selbsttest zu veranlassen, da das Zurücksetzen des Busses jeglichen vorher eingeleiteten Selbsttest abbricht.

**[0016]** EP 0446 039 A2 beschreibt eine hierarchische Mehrebenen-Busarchitektur, die Multi-Chip-Baueinheiten (34a–34f) schafft, die mit einem Platinenbus kommunizieren, sowie eine Baueinheit (34c), die mit einem Rückwandbus kommuniziert, ohne irgendeine Angabe von Wählschaltungen.

**[0017]** EP 0 417 095 A2 beschreibt ein Vorrichtungswählmodul 18 zum Wählen sekundärer Abtastpfade (PATH1-m) in zugeordneten Schaltungen (16a–b) unter Verwendung eines IEEE 1149.1-Normprotokolls.

**[0018]** EP 0 366 361 beschreibt ein modulares und hierarchisches Computerbussystem mit einem Masterbus (1) und einem Slavebus (4) mit Kommunikation zwischen den Bussen, die durch einen Busschnittstellen-Controller (12), einen gemeinsam genutzten RAM-Controller (13) und einen gemeinsam genutzten Dual-Port-RAM (14) gesteuert wird.

**[0019]** Somit besteht ein Bedarf an einem einfachen, effizienten und effektiven Mittel zur Schaffung einer Unterstützung zur Verwendung eines seriellen 1149.1-Norm-Busses in einer Mehrplatinen-Rückwandumgebung.

**[0020]** Die wie durch die unabhängigen Ansprüche 1 und 5 definierte Erfindung schafft ein hierarchisches Verbindungssystem, das eine Master-Vorrichtung zum Steuern der Datenübertragung und wenigstens zwei Ebenen von Slave-Vorrichtungen umfasst, wobei die Master-Vorrichtung mit einer ersten Ebene von Slave-Vorrichtungen durch einen Kommunikationsbus verbunden ist und von ihr getrennt werden kann und wobei die Ebenen der Slave-Vorrichtungen mit getrennten Kommunikationsbussen verbunden sind und von ihnen getrennt werden können; wobei jede Slave-Vorrichtung eine adressierbare Port-Schaltung umfasst, die so betreibbar ist, dass sie den Kommunikationsbus mit einem Bus der Slave-Vorrichtung, der dasselbe Busprotokoll wie alle Kommunikationsbusse verwendet, verbindet und jenen von diesem trennt, wobei jeder adressierbare Port einen primären Port, mit dem der Kommunikationsbus verbunden ist; einen sekundären Port, mit dem der Bus der Slave-Vorrichtung verbunden ist; Verbindungsmittel, die mit dem primären und mit dem sekundären Port verbunden und so betreibbar sind, dass sie in Reaktion auf ein Steuersignal den Kommunikationsbus mit dem Bus der Slave-Vorrichtung verbinden bzw. jenen von diesem trennen; und eine Steuerschaltungsanordnung zum Erzeugen des Steuersignals in Reaktion auf eine Wählsequenz, die von der Master-Vorrichtung ausgegeben wird, umfasst; wobei die Master-Vorrichtung dann, wenn die Kommunikationsbusse nicht für eine normale Kommunikation gemäß dem Busprotokoll verwendet werden, eine Wählsequenz auf dem Kommunikationsbus un-

ter Verwendung eines Protokolls, das von dem normalen Kommunikationsprotokoll verschieden ist, aussenden kann, um die logische Adresse einer Slave-Vorrichtung auf einer der wenigstens zwei Ebenen der als nächste auszuwählenden Slave-Vorrichtungen zu spezifizieren; und wobei die Steuerschaltungsanordnung in jeder Slave-Vorrichtung so beschaffen ist, dass sie prüft, ob eine von der Master-Vorrichtung ausgegebene Adresse der logischen Adresse dieser Slave-Vorrichtung entspricht; wobei die Steuerschaltungsanordnung so beschaffen ist, dass sie dann, wenn diese Adresse nicht der logischen Adresse entspricht, an die Verbindungsmittel eine Nachricht sendet, um den Bus dieser Slave-Vorrichtung vom Kommunikationsbus zu trennen; wobei die Steuerschaltungsanordnung so beschaffen ist, dass sie dann, wenn diese Adresse der logischen Adresse entspricht, an die Verbindungsmittel eine Nachricht sendet, um den Bus dieser Slave-Vorrichtung mit dem Kommunikationsbus zu verbinden; und wobei die Steuerschaltungsanordnung dann prüft, ob der Adresse ein Wählsignal folgt, um zu erkennen, dass das Wählprotokoll hierarchisch ist und dass ein neuer Adressrahmen gesendet wird; derart, dass die Verbindung der Kommunikationsbusse von dem System als ein einzelner Kommunikationsbus wahrgenommen wird.

**[0021]** Außerdem schafft die Erfindung ein Verfahren zum Betreiben eines hierarchischen Verbindungssystems, das eine Master-Vorrichtung (SBM) und wenigstens zwei Ebenen von Slave-Vorrichtungen umfasst, wobei die Master-Vorrichtung und die wenigstens zwei Ebenen von Slave-Vorrichtungen mit getrennten Kommunikationsbussen, die dasselbe Busprotokoll verwenden, verbunden und von ihnen getrennt werden können, umfassend die folgenden Schritte: wenn die Kommunikationsbusse nicht für eine normale Kommunikation gemäß dem Busprotokoll verwendet werden, Aussenden einer Wählsequenz auf den Kommunikationsbussen unter Verwendung eines Protokolls, das von dem normalen Kommunikationsprotokoll verschieden ist, von der Master-Vorrichtung, um die logische Adresse einer Slave-Vorrichtung auf einer der wenigstens zwei Ebenen der als nächste auszuwählenden Slave-Vorrichtungen zu spezifizieren; und Prüfen, ob eine von der Master-Vorrichtung ausgegebene Adresse der logischen Adresse dieser Slave-Vorrichtung entspricht, in jeder Slave-Vorrichtung; Ergreifen von Maßnahmen, um den Bus dieser Slave-Vorrichtung von dem Kommunikationsbus zu trennen, in irgendeiner Slave-Vorrichtung, deren Adresse nicht der spezifizierten Adresse entspricht; Ergreifen von Maßnahmen, um den Bus dieser Slave-Vorrichtung mit dem Kommunikationsbus zu verbinden, in irgendeiner Slave-Vorrichtung, deren Adresse der spezifizierten Adresse entspricht; und Prüfen, ob auf die Adresse ein Wählsignal folgt, um

zu erkennen, dass das Wählprotokoll hierarchisch ist und dass ein neuer Adressrahmen übertragen wird, in irgendeiner Slave-Vorrichtung, die mit dem Kommunikationsbus verbunden ist, derart, dass die Verbindung der Kommunikationsbusse von dem System als ein einzelner Kommunikationsbus wahrgenommen wird.

**[0022]** Allgemein, und in einer Ausführungsform der Erfindung, wird ein Rückwandzugriffsansatz offenbart, der ein Verfahren zur Verwendung des 1149.1-Busses auf der Rückwandebene ohne die oben beschriebenen Probleme schafft. Unter Verwendung dieses Ansatzes wird klar, dass ein homogener serieller Bus über einen Systementwurf hinweg verwendet werden kann, statt zwischen mehreren seriellen Bustypen zu übersetzen. Die Verwendung eines gemeinsamen seriellen Busses in Systementwürfen kann den Software- und Hardwareentwicklungsaufwand vereinfachen, da nur ein Verständnis eines Bustyps erforderlich ist.

**[0023]** In einer ersten Ausführungsform der Erfindung wird eine Schaltung, als adressierbarer Schatten-Port (ASP) bezeichnet, und ein Protokoll, als ein Schattenprotokoll bezeichnet, beschrieben, die ein einfaches und effizientes Verfahren der direkten Verbindung der 1149.1-Rückwand- und Platinenbusse schaffen. Wenn der 1149.1-Rückwandbus sich entweder in seinem Lauffest/Leerlauf-(RT/IDLE)-Zustand oder in seinem Testlogikrücksetz-(TLRST)-Zustand befindet, kann die ASP-Schaltung über das Schattenprotokoll der Erfindung freigegeben werden, um einen seriellen 1149.1-Bus einer Zielplatine mit dem seriellen Rückwand-1149.1-Bus zu verbinden. Nachdem das hier beschriebene Schattenprotokoll verwendet worden ist, um die Zielplatinen- und Rückwandbusse miteinander zu verbinden, wird das Protokoll der Erfindung inaktiv und für die Operation des 1149.1-Busprotokolls transparent.

**[0024]** Die Verwendung der Erfindung führt zu mehreren Verbesserungen gegenüber der Verwendung der 1149.1-Norm in einer System- oder Rückwandumgebung oder den Erweiterungsansätzen des Standes der Technik hinsichtlich der Effizienz der Datenübertragungen, der Möglichkeit zum Entnehmen von Platinen oder zum Unterstützen von Rückwänden, in denen nicht alle Steckplätze belegt sind, der Möglichkeit zum Halten des 1149.1-Busses in einem Leerlaufzustand, wenn Platinen ausgewählt werden und ihre Auswahl aufgehoben wird, sowie der vorteilhaften Verwendung des gut verstandenen seriellen 1149.1-Busses ohne den Bedarf an einer zusätzlichen Busentwicklung oder einer Übersetzerschaltung zum Erreichen dieser Verbesserungen.

**[0025]** Es wird eine weitere Ausführungsform offenbart, in der eine einzelne Platine mehrere 1149.1-Abtastpfade enthält, die jeweils mittels eines individuell

adressierbaren Schatten-Ports mit dem seriellen Rückwandbus verbunden werden können, für eine zusätzliche Flexibilität im Abtastpfad- und Prüfbarkeitsentwurf. Andere bevorzugte Ausführungsformen und Verbesserungen werden ebenfalls offenbart.

**[0026]** Weitere Ausführungsformen erweitern die ASP-Schaltung und das Protokoll, um dem seriellen lokalen Bus zu ermöglichen, wahlweise von einer entfernten seriellen Busmasterschaltung oder alternativ von einem primären seriellen Busmaster, der auf dem seriellen Rückwandbus angeordnet ist, gesteuert zu werden. Die ASP-Fähigkeiten werden erweitert, um die Eingabe und Ausgabe paralleler Daten in einen Speicher über den ASP und den primären seriellen Busmaster zu erlauben. Die ASP-Schaltung und das Protokoll werden ferner erweitert, um zu ermöglichen, dass Unterbrechungs-, Status- und Befehlsinformationen zwischen einem entfernten seriellen Busmaster und einem primären seriellen Busmaster übertragen werden, um höhere Befehle und Fernfunktionen zu unterstützen, die vom entfernten seriellen Busmaster autonom ausgeführt werden.

**[0027]** Die Erfindung wird dann auf hierarchisch organisierte Systeme angewendet, in denen mehrere Rückwandssysteme über Netze verknüpft sind, die in einer Multiebenenumgebung gekoppelt sind. Die ASP-Fähigkeiten werden erweitert, um dem primären seriellen Busmaster zu erlauben, irgendeine Platine innerhalb der Hierarchie direkt auszuwählen und Daten und Befehle zu dieser zu senden und von dieser zu empfangen.

**[0028]** Es wird eine zusätzliche Ausführungsform offenbart, in der die Schaltung und das Protokoll der Erfindung für eine Verwendung mit den vorgeschlagenen seriellen 2-Draht-Rückwandbussen angepasst werden, die in der Industrie von einigen berücksichtigt werden. Es werden Modifikationen und Verbesserungen beschrieben, um die Erfindung mit einem solchen Bus kompatibel zu machen.

#### KURZBESCHREIBUNG DER ZEICHNUNG

**[0029]** In der Zeichnung zeigen:

**[0030]** Fig. 1 eine typische Rückwand-zu-Platine-Verbindung unter Verwendung der 1149.1-Bus-Norm;

**[0031]** Fig. 2 ein Zustandsdiagramm der Zustände der 1149.1-Bus-Übergänge während des Betriebes;

**[0032]** Fig. 3 eine typische Ringkonfiguration des Standes der Technik eines 1149.1-Norm-Busses, der in einer Rückwandumgebung verwendet wird;

**[0033]** Fig. 4 eine typische Sternkonfiguration des Standes der Technik eines 1149.1-Busses in einer

Rückwandumgebung;

**[0034]** Fig. 5 eine Ausführungsform einer Verbindung zwischen einem seriellen Busmaster und einer einzelnen Platine in einer Rückwandumgebung unter Verwendung des 1149.1-Norm-Busses und unter Einfügen des adressierbaren Schatten-Ports der Verbindung;

**[0035]** Fig. 6 eine Systemrückwand mit mehreren Platinen, die mit einem seriellen Busmaster über einen seriellen 1149.1-Bus unter Verwendung des Protokolls und der Hardware der Erfindung verbunden sind;

**[0036]** Fig. 7 ein Blockschaltbild der Schaltung, die erforderlich ist, um die adressierbare Schatten-Port-Schaltung der Erfindung zu implementieren;

**[0037]** Fig. 8 den Zeitablauf einer Übertragung eines IDLE-Bit-Paares des Protokolls der Erfindung;

**[0038]** Fig. 9 den Zeitablauf einer Übertragung eines SELECT-Bit-Paares des Protokolls der Erfindung;

**[0039]** Fig. 10 den Zeitablauf einer Übertragung eines Logisch-1-Daten-Bit-Paares des Protokolls der Erfindung;

**[0040]** Fig. 11 den Zeitablauf einer Übertragung eines Logisch-0-Daten-Bit-Paares des Protokolls der Erfindung;

**[0041]** Fig. 12 die Transaktionen, die zwischen dem seriellen Busmaster und dem adressierbaren Schatten-Port der Erfindung während der Wähl- und Quittierungstransaktionen des Schattenprotokolls stattfinden;

**[0042]** Fig. 13 die Signalübergänge auf den seriellen Busleitungen, die während der Wähl- und Quittierungstransaktionen zwischen dem adressierbaren Schatten-Port und dem seriellen Busmaster unter Verwendung des Protokolls der Erfindung stattfinden;

**[0043]** Fig. 14 ein Zustandsdiagramm, das die Zustände der im seriellen Busmaster vorhandenen Senderschaltung und die Übergänge des adressierbaren Schatten-Ports der Erfindung während der Transaktionen des Protokolls zeigt;

**[0044]** Fig. 15 ein Zustandsdiagramm, das die Zustände der im seriellen Busmaster enthaltenen Empfängerschaltung und die Übergänge des adressierbaren Schatten-Ports der Erfindung während der Transaktionen des Protokolls zeigt;

**[0045]** Fig. 16 ein Zustandsdiagramm, das die Zustände der Mastersteuerschaltung der Übergänge

der seriellen Busmasterschaltung während der Transaktionen des Protokolls der Erfindung zeigt;

**[0046]** Fig. 17 ein Zustandsdiagramm, das die Übergänge der Zustände der Slavesteuerschaltung der adressierbaren Schatten-Port-Schaltung während der Transaktionen des Protokolls der Erfindung zeigt;

**[0047]** Fig. 18 die Teilschaltungen, die in einer bevorzugten Ausführungsform der adressierbaren Schatten-Port-Schaltung der Erfindung benötigt werden;

**[0048]** Fig. 19 eine alternative Ausführungsform, in der eine integrierte Schaltung mit mehreren sekundären Ports mehrere unabhängig adressierbare Schatten-Port-Schaltungen enthält, die jeweils mit einem einzelnen primären Port verbunden sind, der mit dem seriellen Bus gekoppelt ist;

**[0049]** Fig. 20 eine integrierte Schaltung, die die Erfindung enthält und versehen ist mit dem adressierbaren Schatten-Port der Erfindung, einem primären Port, der mit dem seriellen Rückwandbus verbunden ist, sowie einem internen seriellen Bus, der mit mehreren anwendungsspezifischen logischen Schaltungsblöcken verbunden ist.

**[0050]** Fig. 21 eine typische Schaltungsplatine, die sich auf einer Systemrückwand befindet und die mittels eines seriellen Busses der Systemebene mit einem seriellen Busmaster gekoppelt ist und die den entfernten seriellen Busmaster und den fernsteuerbaren adressierbaren Schatten-Port der Erfindung enthält;

**[0051]** Fig. 22 eine bevorzugte Ausführungsform der entfernten seriellen Busmasterschaltung der Erfindung;

**[0052]** Fig. 23 eine Ausführungsform des primären seriellen Busmasters der Erfindung;

**[0053]** Fig. 24 die Wählprotokolle der Erfindung einschließlich eines Beispiels der einfachen Wähl-nachricht und einer erweiterten Wähl-nachricht, die das Protokoll der Erfindung verwendet;

**[0054]** Fig. 25 die Quittierungsprotokolle der Erfindung einschließlich eines Beispiels der einfachen Quittierungsnachricht und einer erweiterten Quittierungsnachricht, die das Protokoll der Erfindung verwendet;

**[0055]** Fig. 26 das Wähl- und das Quittierungsprotokoll der Erfindung für einfache Befehlsübertragungen zwischen einem primären seriellen Busmaster und einem entfernten seriellen Busmaster der Erfindung;

**[0056]** Fig. 27 das Schreibbefehls-Wählprotokoll und das Schreibbefehls-Quittierungsprotokoll der Erfindung;

**[0057]** Fig. 28 die Lesebefehls-Wählprotokoll und das Lesebefehls-Quittierungsprotokoll der Erfindung;

**[0058]** Fig. 29 einen Blockschaltplan der Schaltungsanordnung der fernsteuerbaren adressierbaren Schatten-Port-Schaltung der Erfindung;

**[0059]** Fig. 30 einen Blockschaltplan der Schaltungsanordnung, die für eine Platine erforderlich ist, die die für einen seriellen Zweidraht-Rückwandbus angewendete RCASP-Schaltung besitzt;

**[0060]** Fig. 31 einen Blockschaltplan einer RCASP-Schaltung, die für einen seriellen Zweidraht-Rückwandbus angewendet wird und einen primären Zweidraht-Port besitzt;

**[0061]** Fig. 32 einen Blockschaltplan einer Einebenen-Busverbindung und das HASP-Protokollschema der Erfindung;

**[0062]** Fig. 33 einen Blockschaltplan einer Zweiebenen-Busverbindung und das HASP-Verbindungsprotokollschema der Erfindung;

**[0063]** Fig. 34 einen Blockschaltplan einer Dreiebenen-Busverbindung und das HASP-Verbindungsprotokollschema der Erfindung;

**[0064]** Fig. 35 ein Beispiel der Wähl- und Quittierungsprotokoll-Nachrichtenübertragungen der Erfindung in einem System der M. Ebene;

**[0065]** Fig. 36 ein Beispiel lokaler und globaler Rücksetznachrichten in einem System der M. Ebene, das das HASP-Wählprotokoll der Erfindung verwendet;

**[0066]** Fig. 37 den synchronen Zeitablauf von Nachrichtenübertragungen unter Verwendung der Erfindung in einem Zweiebenen-System;

**[0067]** Fig. 38 die Synchronisation von Nachrichtenübertragungen unter Verwendung von D-F/Fs mit der HASP-Schaltungsanordnung der Erfindung in einem Zweiebenen-System;

**[0068]** Fig. 39 ein Zustandsdiagramm der SBM-Senderschaltungsanordnung der HASP-Schaltung der Erfindung;

**[0069]** Fig. 40 ein Zustandsdiagramm der SBM-Empfängerschaltungsanordnung der HASP-Schaltung der Erfindung;

**[0070]** Fig. 41 ein Zustandsdiagramm der

SBM-Mastersteuerschaltungsanordnung der Erfindung;

**[0071]** Fig. 42 ein Zustandsdiagramm der Empfängerschaltungsanordnung des HASP der Erfindung;

**[0072]** Fig. 43 ein Zustandsdiagramm der Senderschaltungsanordnung des HASP der Erfindung;

**[0073]** Fig. 44 ein Zustandsdiagramm der Slavesteuerschaltung des HASP der Erfindung;

**[0074]** Fig. 45 einen Blockschaltplan der HASP-Schaltungsimplementierung;

**[0075]** Fig. 46 eine Zweidrahtverbindung zwischen einem primären seriellen Busmaster und einer RCASP-Schaltung über N-Ebenen-HASP-Schaltungen der Erfindung;

**[0076]** Fig. 47 eine HASP-Schaltung, die für die Zweidrahtkommunikation zwischen den primären und sekundären Ports des HASP angepasst ist.

**[0077]** Fig. 48 zeigt einen Blockschaltplan einer typischen Mehrkabelumgebungskopplungs-Anwendungsschaltungsanordnung;

**[0078]** Fig. 49 zeigt einen Blockschaltplan einer Einkabelkonfiguration, die dieselbe Anwendungsschaltungsanordnung aus Fig. 46 koppelt und die die HASP-Schaltungsanordnung der Erfindung enthält.

**[0079]** Entsprechende Bezugszeichen und Symbole in den unterschiedlichen Figuren beziehen sich auf entsprechende Teile, sofern nichts anderes angegeben ist.

#### AUSFÜHRLICHE BESCHREIBUNG BEVORZUGTER AUSFÜHRUNGSFORMEN

**[0080]** In dieser Beschreibung werden im Folgenden die folgenden Abkürzungen verwendet:

SBM bezeichnet den seriellen Busmaster der Erfindung, eine Schaltung, die andere Platinen, die mit dem seriellen Bus verbunden sind, adressieren und auf diese zugreifen kann;

PSBM bezeichnet den primären seriellen Busmaster; ASP bezeichnet die adressierbare Schatten-Port-Hardware der Erfindung;

TAP bezeichnet einen Testzugriffs-Port, die Standardhardwareschnittstelle der an den 1149.1-Bus angeschlossenen Vorrichtungen;

TMS bezeichnet die Testmoduswählleitung, die Steuerleitung des 1149.1-Busses;

TDO bezeichnet die Testdatenausgangsleitung, eine der Leitungen, auf denen der 1149.1-Bus serielle Daten überträgt;

TDI bezeichnet die Testdateneingangsleitung, eine der Leitungen, auf denen der 1149.1-Bus Daten über-

trägt;

TCK bezeichnet die Testtaktleitung, die gemeinsame Taktleitung, die von allen mit dem seriellen 1149.1-Bus verbundenen Vorrichtungen verwendet wird, um Übertragungen zwischen Vorrichtungen zu synchronisieren.

**[0081]** Ein serieller Busslave ist eine Schaltung oder eine Vorrichtung, die freigegeben werden kann und über das serielle Busnetz mit einem seriellen Busmaster kommunizieren kann. Ein serieller Busslave, wie er in dieser Beschreibung verwendet wird, bezieht sich auf irgendeinen wohldefinierten Logikblock oder eine Schaltung mit einer Eingangs- und Ausgangsschaltung, die so betrieben werden kann, dass sie eine Kommunikation auf einem seriellen Bus ermöglicht. Der Einfachheit halber behandelt diese Anwendung serielle Busslaves so, als ob sie gedruckte Schaltungsplatinen wären, die mehrere ICs umfassen und in eine Systemrückwand eingesteckt sind. Es ist jedoch klar, dass die Erfindungen in Anwendungen verwendet werden kann, die serielle Busslaves definieren als: (1) Teilschaltungen in eines IC, (2) ICs auf einem gemeinsamen Substrat (z. B. Multi-Chip-Module), (3) ICs auf einer gedruckten Schaltungsplatine, (3) in eine Systemrückwand eingesteckte Platinen, (4) Rückwände in einem Teilsystem, (5) Teilsysteme in einem System oder (6) Systeme, die mit anderen Systemen verbunden sind.

**[0082]** Ein serieller Busmaster ist eine Schaltung oder eine Vorrichtung, die die notwendigen Steuersignale ausgeben kann, um Kommunikationsverbindungen zu einem seriellen Busslave über das serielle Busnetz freizugeben. Im gesamten Rest dieser Beschreibung wird der serielle Busmaster mit SBM bezeichnet.

**[0083]** In **Fig. 1** ist ein SBM **1** gezeigt, der über einen Verbinder **2** mit einer Beispielplatine **3** verbunden ist, der mit dem seriellen 1149.1-Norm-4-Draht-Bus verbunden ist, wie er vom Stand der Technik vorgesehen ist. Innerhalb der Platine **3** ist der serielle 4-Draht-Bus mit verschiedenen integrierten Schaltungen (ICs) IC1, IC2, ICn über eine serielle Standard-IC-Ebenen-Schnittstellenschaltung verbunden, die als ein Testzugriffs-Port (TAP) bezeichnet wird. Der TAP umfasst eine Steuerschaltung, die auf den seriellen 4-Draht-Bus anspricht, um den seriellen Zugriff auf die IC freizugeben und zu sperren. Die TAP-Anschlussstifte, die verwendet werden, um die Verbindung zum seriellen Bus herzustellen, umfassen einen seriellen Testdateneingangsanschlussstift (TDI), einen seriellen Testdatenausgangsanschlussstift (TDO), einen Testtaktanschlussstift (TCK) und einen Testmoduswählanschlussstift (TMS). Der TDI-Anschlussstift des TAP ist ein unidirektionales Dateneingangssignal, das zum Schieben serieller Datenbitströme in die IC verwendet wird. Der TDO-Anschlussstift des TAP ist ein unidirektionales

Datenausgangssignal, das zum Schieben serieller Datenbitströme aus der IC verwendet wird. Der TCK-Anschlussstift des TAP ist ein unidirektionales Takteingangssignal, das zum Takten der seriellen Datenbitströme in und aus der IC über die TDI- und TDO-Anschlussstifte verwendet wird. Der TMS-Anschlussstift des TAP ist ein unidirektionales Steuerungseingangssignal, das zum Freigeben des Schiebens der seriellen Datenbitströme in und aus der IC verwendet wird.

**[0084]** Im Betrieb ist die Platine **3** in eine Rückwand eingesteckt, wobei der TAP jedes IC IC1, IC2 usw. parallel mit den TMS- und TCK-Signalen des seriellen Rückwandbusses vom SBM verbunden ist. Ferner ist jeder TAP der ICs über deren TDI- und TDO-Anschlussstiftverbindungen seriell verknüpft oder verkettet, um einen einzigen seriellen Datenpfad zwischen den TDI-Eingangssignalen und TDO-Ausgangssignalen der Rückwand zu bilden. Von der Rückwand kann der SBM TMS- und TCK-Signale in die Platine eingeben, um die TAPs der ICs zu veranlassen, Daten aus dem TDO-Ausgangssignal des SBM seriell über eine IC auf der Platine in die Platine zu schieben und von der Platine zurück in das TDI-Eingangssignal des SBM zu schieben.

**[0085]** Um die Beziehung zwischen der Erfindung und dem seriellen 1149.1-Norm-Bus zu verstehen, ist ein Überblick über die serielle 1149.1-Bus-Operation erforderlich. In **Fig. 2** ist ein vereinfachtes Schaubild der Operation des seriellen 1149.1-Busses gezeigt. Wie in **Fig. 1** gezeigt, gibt im Betrieb der SBM TMS- und TCK-Steuersignale an die Steuervorrichtungen der TAPs jedes IC auf der Platine aus, um die ICs zu veranlassen, schritthaltend mit den Zuständen des seriellen Busses der **Fig. 2** zu arbeiten. Der TAP jeder IC operiert synchron mit dem TCK-Taktausgang des SBM und antwortet auf die TMS-Steuerausgabe vom SBM, um in die seriellen Buszustände der **Fig. 2** versetzt zu werden und aus diesen heraus versetzt zu werden. Die seriellen Buszustände umfassen: RESET, IDLE, Select Data Scan (SELDS), Data Scan Sequence (DSS), Select Command Scan (SELCS) und Command Scan Sequence (CSS).

**[0086]** Wie in dem in **Fig. 1** dargestellten Platinenbeispiel gezeigt, ist in den folgenden Absätzen eine Beschreibung jedes 1149.1-Buszustandes gegeben. Die Platine der **Fig. 1** umfasst die ICs **5**, wobei jede IC eine TAP-Schnittstelle **7** und eine Verbindung zum 1149.1-Bus über den Rückwandverbinder **2** besitzt. Die TAP-Schnittstellen jeder IC auf der Platine **3** sind so beschaffen, dass sie die seriellen Buszustände der **Fig. 2** empfangen und darauf antworten, um den seriellen Zugriff auf die ICs zu steuern. Der mit der Rückwand verbundene SBM **1** ist so beschaffen, dass er die seriellen Buszustände der **Fig. 2** erzeugt und sendet, um auf die ICs auf der Platine seriell zuzugreifen.

**[0087]** RESET-Zustand – als Antwort auf eine TMS-Eingabe kann der TAP jeder IC auf der Platine veranlasst werden, von irgendeinem Zustand in den RESET-Zustand überzugehen, wie in **Fig. 2** gezeigt ist. Im RESET-Zustand zwingt der TAP die Testlogik in der IC in einen Sperrzustand, so dass die Testlogik nicht den normalen Betrieb der IC stören kann. Der serielle Bus zwingt den TAP jeder IC, den RESET-Zustand zu halten, während das TMS-Signal auf Hochpegel liegt.

**[0088]** IDLE-Zustand – als Antwort auf eine TMS-Eingabe kann der TAP jeder IC von irgendeinem Zustand in den IDLE-Zustand versetzen. Im IDLE-Zustand antwortet der TAP auf TMS-Steuereingaben, um: (1) im Leerlaufzustand zu verharren, (2) in die Datenabtastsequenz einzutreten, (3) in die Befehlsabtastsequenz einzutreten, oder (4) in den RESET-Zustand überzugehen.

**[0089]** Data Scan Sequence – als Antwort auf die TMS-Eingabe kann der TAP jeder IC vom IDLE-Zustand über den Datenwählabtastzustand (SELDS) in eine Datenabtastsequenz (DSS) übergehen. Während der TAP sich im DSS-Zustand befindet, wird ein zusätzliches TMS-Steuersignal eingegeben, um zu veranlassen, dass Daten über das Testdatenregister des ICs vom TDI zum TDO geschoben werden. Nachdem die Schiebeoperation abgeschlossen ist, wird ein zusätzliches TMS-Steuersignal eingegeben, um den TAP zu veranlassen, den DSS zu verlassen und in den IDLE-Zustand überzugehen.

**[0090]** Command Scan Sequence – als Antwort auf eine TMS-Signaleingabe geht der TAP jeder IC vom IDLE-Zustand über die Zustände SELDS und Select Command Scan (SELCS) in eine Befehlsabtastsequenz (CSS) über. Während sich der TAP in der CSS befindet, wird ein zusätzliches CMS-Steuersignal eingegeben, um zu veranlassen, dass Daten über das Testbefehlsregister der IC von TDI zum TDO geschoben werden. Nachdem die Schiebeoperation abgeschlossen ist, wird ein zusätzliches TMS-Steuersignal eingegeben, um den TAP zu veranlassen, die CSS zu verlassen und in den IDLE-Zustand überzugehen.

**[0091]** Zusammengefasst, die ICs auf der Platine arbeiten dann, wenn sie mit den seriellen 1149.1-Bussignalen der Rückwand verbunden sind, schritthaltend mit dem seriellen Bus, wenn dieser in irgendwelche definierten Zustände übergeht oder in diesen arbeitet. Das vom SBM ausgegebene TMS-Signal wird verwendet, um die Operation des TAP jeder IC auf der Platine zu steuern.

**[0092]** Die **Fig. 3** zeigt eine Rückwand mit den Platinen PLATINE1, PLATINE2 bis PLATINEN, die mit dem Bus der 1149.1-Norm oder dem JTAG-Bus in der "Ring"-Konfiguration des Standes der Technik ver-

bunden sind, die ferner mit dem seriellen Busmaster SBM verbunden ist. In der Rückwandringkonfiguration des Standes der Technik ist eine beliebige Anzahl N von Platinen mit dem in der Rückwandverdrahtung befindlichen seriellen 4-Draht-1149.1-Bus verbunden. Alle Platinen empfangen die TCK- und TMS-Steuerausgangssignale von einem mit der Rückwand verbundenen SBM. Wie in **Fig. 3** gezeigt, ist der TDO-Ausgang des SBM mit dem TDI-Eingang der ersten Platine verbunden, führt durch die ICs der Platine (wie in **Fig. 1** gezeigt) und wird über den TDO-Port der Platine an die Rückwand ausgegeben. Der TDO-Ausgang der ersten Platine wird in den TDI-Eingang der zweiten Platine eingegeben, läuft durch die ICs der Platine und wird über den TDO-Ausgang der Platine an die Rückwand ausgegeben, usw. Der TDO der letzten Platine (N) wird über den TDO-Ausgang der Platine an die Rückwand ausgegeben und in den TDI-Eingang des SBM eingegeben.

**[0093]** Der TCK-Ausgang des SBM sorgt für das Takten der Daten- und Befehlsschiebeoperationen. Der TMS-Ausgang des SBM liefert das Steuersignal zum Freigeben der Schiebeoperationen durch alle Platinen in der Rückwandringkonfiguration. Die Schiebeoperation funktioniert nur dann, wenn alle Platinen im Ring enthalten sind und so betrieben werden können, um als Antwort auf die TMS- und TCK-Steuereingangssignale vom SBM Daten von ihrem TDI-Eingang zum TDO-Ausgang zu schieben. Wenn eine der Platinen auf der Rückwand entfernt wird oder wenn eine Platine unfähig ist, aufgrund eines Fehlers in einem ihrer ICs oder in den Verbindungen zwischen einem ihrer ICs Daten zu verschieben, kann der SBM nicht Daten- und Befehlsinformationen durch die Platinen in der Rückwand schieben.

**[0094]** Das Hauptproblem bei der Verwendung der 1149.1-Ringkonfiguration als serieller Rückwandebenen-Bus, wie in **Fig. 3** gezeigt, ist, dass die Abtastoperationen nur solange funktionieren, solange jede Platine elektrisch mit dem seriellen Rückwandbus verbunden ist und so betrieben werden kann, dass sie als Antwort auf die TCK-Takt- und TMS-Steuersignale der Rückwand Daten von Ihrem TDI-Eingang zu ihrem TDO-Ausgang schiebt. In den meisten Anwendungen ist es erforderlich, dass der SBM den seriellen Zugriff auf Platinen in der Rückwand aufrechterhält, wenn eine oder mehrere Platinen zur Reparatur und/oder zum Ersetzen entfernt werden. Da die Rückwand-Ringkonfiguration keinen seriellen Zugriff auf die übrigen Platinen erlaubt, wenn eine oder mehrere Platinen entfernt sind, erfüllt sie nicht die Anforderungen eines seriellen Rückwandebenen-Busses.

**[0095]** Obwohl diese Beschreibung der Ringkonfiguration hinsichtlich im Ring verbundener Platinen in einer Rückwand erstellt worden ist, treten die gleichen Probleme bei mehreren ringverbundenen

Schaltungen in einer IC, bei mehreren ringverbundenen ICs auf einem gemeinsamen Substrat, bei mehreren ringverbundenen Platinen in einer Rückwand, bei mehreren ringverbundenen Teilsystemen in einem System und bei mehreren ringverbundenen Systemen auf.

**[0096]** Die Fig. 4 zeigt eine Rückwandsternkonfiguration des Standes der Technik, in der bis zu N Platinen PLATINE1, PLATINE2, PLATINEN mit einem seriellen 4-Draht-1149.1-Bus, der sich in der Rückwandverdrahtung befindet und ferner mit dem seriellen Busmaster SBM verbunden ist, verbunden sind. Alle Platinen empfangen die TCK- und TDI-Bussignale vom SBM und geben ein TDO-Bussignal an den SBM aus. Ferner empfängt jede Platine ein eindeutiges TMS-Signal (1, 2 ... n) vom SBM. In der Sternkonfiguration kann vom SBM gleichzeitig nur eine Platine freigegeben werden, um Daten vom TDO-Ausgang des SBM über die Platinenebenen-ICs (siehe Fig. 1) in den TDI-Eingang der Platine und über den TDO-Ausgang der Platine zurück zum TDI-Eingang des SBM zu schieben. Da die Platinen alle eine gemeinsame TDO-Ausgangsverdrahtungsverbindung nutzen, kann gleichzeitig nur eine Platine freigegeben werden, um serielle Daten auf dem TDO auszugeben, die vom SBM empfangen werden sollen.

**[0097]** Wenn eine Platine für den Abtastzugriff freigegeben ist, ist das dieser Platine zugeordnete TMS-Signal aktiv, während alle anderen TMS-Signale der anderen Platinen inaktiv sind. Wenn der Abtastzugriff auf die freigegebene Platine abgeschlossen ist, kann eine weitere Platine über ihr TMS-Signal freigegeben werden, um dem SBM zu ermöglichen, Daten- und Befehlsinformationen zu und von dieser ausgewählten Platine abzutasten.

**[0098]** Die Sternkonfiguration des Standes der Technik erfordert ungünstigerweise, dass jede Platine ihr eigenes TMS-Signal und ihre eigene Rückwanddrahtverbindung besitzt. In einer Rückwand mit 100 Platinen z. B. müsste der SBM 100 individuell steuerbare TMS-Signale besitzen, um Zugriff auf jede der 100 Platinen zu ermöglichen. Außerdem müsste die Rückwand Verdrahtungskanäle besitzen, um 100 TMS-Signale zu unterstützen, einen TMS-Signaldraht für jede Platine in der Rückwand. Aufgrund einer beschränkten Anzahl von Verdrahtungskanälen in den heutigen Rückwandbus-Normen kann die Sternkonfiguration in den meisten Anwendungen nicht verwendet werden, da sie ein TMS-Signal für jede Platine in der Rückwand erfordert.

**[0099]** Obwohl sich diese Beschreibung wieder auf sternverbundene Platinen in einer Rückwand bezieht, tritt dasselbe Problem auf bei: mehreren sternverbundenen Schaltungen in einer IC, mehreren sternverbundenen ICs auf einem gemeinsamen Sub-

strat, mehreren sternverbundenen Platinen in einer Rückwand und mehreren sternverbundenen Teilsystemen in einem System.

**[0100]** Serielle Rückwandbusse sind in einer Entwicklung vorhanden, die einige oder alle Probleme beseitigt, die unter Verwendung des seriellen 1149.1-Busses für Rückwandanwendungen beschrieben worden sind. Zum Beispiel gibt es einen militärischen Rückwandbus, der als Test- und Wartungsbuss (TMBus) bezeichnet wird und verwendet werden kann, um auf eine Platine zuzugreifen, die 1149.1-kompatible ICs enthält. Ferner sind zwei serielle IEEE-Bus-Rückwand-Normen (P1149.5 und P1394) in Entwicklung, die ebenfalls verwendet werden können, um auf eine Platine zuzugreifen, die 1149.1-kompatible ICs enthält. Alle bekannten seriellen Rückwandbusse arbeiten jedoch anders als der serielle 1149.1-Bus und sind somit nicht direkt kompatibel, wobei alle Übersetzungshardware und Software erfordern, die wenigstens zwei unterschiedliche Bus-Normen beinhalten.

**[0101]** Um einen der erwähnten vorgeschlagenen seriellen Rückwandbusse mit dem seriellen 1149.1-Norm-Platinenebene-Bus zu verbinden, müssen spezielle Schnittstellenschaltungen entwickelt werden, um zwischen jedem der verschiedenen seriellen Rückwandbusprotokolle und dem seriellen 1149.1-Platinenebene-Busprotokoll zu übersetzen. Diese seriellen Busschnittschaltungen sind für jeden seriellen Rückwandbus einzigartig, da jeder serielle Rückwandbus mit einem anderen Protokoll arbeitet. Somit müssen mehrere Schnittstellen entwickelt werden, eine für jeden seriellen Rückwandbusprotokolltyp. Ferner erfordert jede Schnittstelle ungünstigerweise, dass eine komplexe IC auf der Platine platziert wird, um zwischen einem der seriellen Rückwandbusse und dem seriellen 1149.1-Platinenebene-Bus zu übersetzen. Außerdem reduziert das Einsetzen der Schnittstellenschaltung zwischen einer Rückwand und dem seriellen 1149.1-Platinenebene-Bus die Bandbreite der seriellen Daten zu und von einer 1149.1-Platinenumgebung deutlich. Ferner sind die oben erwähnten seriellen Rückwandbustypen im Vergleich zum seriellen 1149.1-Bus komplex und erfordern erfahrene Ingenieure zum Entwickeln der anspruchsvollen und teuren Schnittstellen und der Software. Obwohl bestimmte militärische und hochwertige kommerzielle Anwendungen fähig sind, diesen anspruchsvollen und teuren Ansatz zu nutzen, sind diese Lösungen für die meisten kommerziellen Anwendungen und Systeme ungeeignet und unbrauchbar.

## Abschnitt I

### Adressierbarer Schatten-Port und Protokolle

**[0102]** Eine erste Ausführungsform eines Platinen-

beispiels, das die Erfindung verwendet, ist in **Fig. 5** gezeigt. Die Platine **11** umfasst mehrere ICs IC1, IC2, ICN und einen adressierbaren Schatten-Port ASP, der unter Verwendung des 1149.1-Norm-Busses mit einem Systemrückwandbus verbunden ist und ferner mit einem seriellen Busmaster SBM verbunden ist. Die ICs arbeiten dann, wenn sie über den ASP mit dem seriellen 1149.1-Bus verbunden sind, genau so, wie für die Platine der **Fig. 1** beschrieben worden ist. Der ASP besitzt eine Rückwandschnittstelle für die Verbindung mit den seriellen Rückwandebe-  
ne-1149.1-Bussignalen, eine Platinenschnittstelle für die Verbindung mit den seriellen Platinenebe-  
ne-1149.1-Bussignalen sowie einen Adresseingang. Die seriellen 1149.1-Rückwandbussignale sind bezeichnet mit: primärer TDI (PTDI), primärer TDO (PTDO), primärer TCK (PTCK) und primärer TMS (PTMS). Die seriellen 1149.1-Platinenbussignale sind bezeichnet mit: sekundärer TDI (STDI), sekundärer TDO (STDO), sekundärer TCK (STCK) und sekundärer TMS (STMS). Der Adresseingang in den ASP wird verwendet, um die Platine zu identifizieren, auf der der ASP montiert ist.

**[0103]** Die Erfindung definiert ein serielles Busprotokoll und eine Schaltung, die ein adressierbares Verfahren zum Verbinden des SBM mit einer von vielen Platinen in einer Rückwand über ein serielles 1149.1-Busnetz schafft. Die Schaltung und das zugehörige Protokoll werden im Folgenden als adressierbarer Schatten-Port (ASP) bezeichnet. Der Ausdruck "Schatten" deutet auf die Eigenheit des Protokolls und der Schaltung hin, dass sie im Hintergrund des seriellen Busses besteht, dem sie zugeordnet ist. Wenn der serielle 1149.1-Bus in Betrieb ist, ist der ASP inaktiv und stört nicht die Operation des Busses. Der ASP kann freigegeben werden, wenn der serielle 1149.1-Rückwandbus sich in einem der Zustände IDLE oder RESET befindet (**Fig. 2**). Der ASP wird freigegeben, wenn es erforderlich ist, den SBM mit einer der Platinen in der Rückwand zu verbinden. Nachdem der ASP verwendet worden ist, um eine Platine mit dem SBM zu verbinden, wird er gesperrt und ist für den Normalbetrieb des seriellen 1149.1-Busses oder irgendeines Busses, dem er zugeordnet ist, transparent.

**[0104]** Da die Erfindung mit ihrem eigenen einzigartigen Protokoll arbeitet, das nicht Teil des 1149.1-Protokolls ist, bietet es eine Lösung für die Erweiterung der 1149.1-Norm der Rückwandumgebung ohne Modifikation der 1149.1-Norm oder den Bedarf an zusätzlicher Hardwareübersetzungsschaltung.

**[0105]** Das ASP-Protokoll kann Platinen auswählen oder ihre Auswahl ausheben, während der serielle 1149.1-Rückwandbus sich in den Zuständen IDLE oder RE-SET befindet. Dies ist ein wichtiger Vorteil gegenüber anderen vorgeschlagenen und bestehenden Ansätzen, da durch die Möglichkeit, dass der

1149.1-Bus im IDLE-Zustand verharrt, wenn eine neue Platine ausgewählt wird, die Erfindung die gleichzeitige Ausführung des Selbsttests oder anderer Hochebene-Funktionen auf jeder Platine unterstützt. Wenn es notwendig wäre, über den RE-SET-Zustand der 1149.1-Norm zurückzugehen, um die nächste Platine auszuwählen, könnte das ASP-Protokoll nicht diese Testfunktionen höherer Ebene so unterstützen, dass sie auf mehreren Platinen gleichzeitig laufen können. Ferner könnten wünschenswerte Tests ebenfalls nicht zwischen Platinen ausgeführt werden, da dann, wenn die ICs der Platinen den RESET-Zustand auf dem Bus erkennen, der Testmodus abgebrochen wird und die ICs auf der Platine in den funktionalen Modus wechseln. Diese Situation könnte entstehen, wenn z. B. Platine-zu-Platine-Operationen getestet werden sollen.

**[0106]** Obwohl in **Fig. 5** die Platinenadresse extern in den ASP eingegeben wird, kann er ebenso innerhalb der ASP-Schaltung fest verdrahtet sein oder elektrisch programmierbar sein. Das Protokoll der Erfindung schafft die Möglichkeit zum Auswählen einer bestimmten Platine, indem der SBM die Adresse der auszuwählenden Platine unter Verwendung eines einzigartigen seriellen Protokolls ausgibt, das nicht das bestehende, für den seriellen 1149.1-Bus entwickelte Norm-Protokoll beeinträchtigt.

**[0107]** In **Fig. 6** sind mehrere Platinen PLATINE1, PLATINE2, PLATINEN gezeigt, die jeweils denjenigen in **Fig. 5** ähnlich sind und über ASPs mit dem SBM verbunden sind. Wenn im Betrieb auf eine der Platinen zugegriffen werden muss, sendet der SBM ein Wählprotokoll, das den ASP der ausgewählten Platine adressiert und freigibt. Im ASP-Wählprotokoll ist eine Adresse eingebettet, die verwendet wird, um mit der jedem ASP zugeordneten Adresse verglichen zu werden. Alle ASPs empfangen das Wählprotokoll vom SBM, jedoch wird nur derjenige mit der passenden Adresse ausgewählt. Als Antwort auf das SBM-Wählprotokoll sendet der ausgewählte ASP ein Quittierungsprotokoll, das seine Adresse enthält, zum SBM zurück, um die Verbindung zu überprüfen. Nach dem Senden des Quittierungsprotokolls erstellt der ausgewählte ASP eine Verbindung zwischen den Rückwand- und den Platinen-1149.1-Signalen, so dass das PTDI-Rückwandsignal mit dem STDO-Platinensignal verbunden wird, und in ähnlicher Weise PTMS mit STMS, PTCK mit STCK und PTDO mit STDI verbunden werden. Als Antwort auf das ASP-Quittierungsprotokoll tauscht der SBM ferner Befehle und Daten mit der ausgewählten Platine über den nun transparenten ASP unter Verwendung des seriellen 1149.1-Norm-Busprotokolls aus.

**[0108]** Nachdem der SBM seinen seriellen 1149.1-Zugriff auf die derzeit ausgewählte Platine beendet hat, kann er eine weitere Platine auswählen, indem er ein neues Wählprotokoll sendet, das einen

weiteren ASP einer Platine adressiert und frei gibt. Das neue Wählprotokoll kann vom SBM gesendet werden, während sich der serielle Bus im Zustand IDLE oder RESET befindet (oder in irgendeinem anderen 1149.1-Zustand, in dem die Signale TDO und TDI gesperrt sind). Als Antwort auf das neue Wählprotokoll sendet der neu ausgewählte ASP ein Quittierungsprotokoll zum SBM zurück und erstellt anschließend eine Verbindung zwischen den Rückwand- und Platinenebene-1149.1-Bussen. Wenn ein neuer ASP ausgewählt ist, wird der vorher ausgewählte ASP vom 1149.1-Rückwandbus getrennt. Der trennende ASP verharrt in dem Zustand, in dem sich der Rückwandbus befand, als die Trennung stattfand, d. h. in IDLE oder RESET. Als Antwort auf das neue ASP-Quittierungsprotokoll kann der SBM das 1149.1-Norm-Protokoll ausgeben, um serielle Daten in und aus den ICs der neu ausgewählten Platine zu übertragen. Dieser Prozess wird jedes Mal wiederholt, wenn eine neue Platine ausgewählt wird.

**[0109]** Der Quittierungsprotokollabschnitt des ASP-Protokollschemas erlaubt dem SBM außerdem, zu überprüfen, dass er eine Platine erfolgreich ausgewählt hat. Wenn z. B. der SBM ein Wählprotokoll ausgibt, um eine Platine in der Rückwand zu adressieren, und diese Platinenadresse nicht existiert oder die adressierte Platine gesperrt ist oder aus der Rückwand entfernt worden ist, empfängt der SBM kein Quittierungsprotokoll. Wenn der SBM kein Quittierungsprotokoll empfängt, versucht er nicht mit der Platine unter Verwendung des seriellen 1149.1-Busprotokolls zu kommunizieren. Ferner kann der SBM das Problem identifizieren und eine Fehleranzeige ausgeben, dass die Verbindung zu dieser bestimmten Rückwandadresse fehlgeschlagen ist.

**[0110]** Ein Schlüsselmerkmal der Erfindung ist die Fähigkeit, als Antwort auf ein einzigartiges entwickeltes Protokoll einen seriellen Rückwandebene-Bus mit einem seriellen Platinenebene-Bus elektronisch zu verbinden. Das ASP-Protokoll besitzt zwei Abschnitte; ein vom SBM zum ASP jeder Platine in der Rückwand gesendetes Wählprotokoll und ein Quittierungsprotokoll, das vom ASP der ausgewählten Platine zum SBM übertragen wird. Dieses Protokoll wird zwischen dem SBM und dem ASP jeder Platine in der Rückwand unter Verwendung der vorhandenen seriellen 4-Draht-Bussignale übertragen, die durch den seriellen 1149.1-Bus definiert sind. Es sind keine zusätzlichen Rückwandsignale erforderlich, um die Erfindung zu verwenden. Außerdem wird das Protokoll so gesendet, dass es nicht das bestehende serielle 1149.1-Busprotokoll beeinträchtigt.

**[0111]** Dieses Ergebnis wird erreicht durch Nutzung der Totzeit des seriellen 1149.1-Busses, um die ASP-Wähl- und Quittierungssignale zu senden. In der seriellen 1149.1-Buskonfiguration der **Fig. 6** sind die TDO- und TDI-Signale des SBM nur aktiv, um se-

rielle Daten zwischen dem SBM und der ausgewählten Platine zu übertragen, wenn der serielle 1149.1-Bus in seinen Zuständen DSS oder CSS der **Fig. 2** aktiv ist. Wenn der serielle 1149.1-Bus sich in den Zuständen RESET oder IDLE befindet, sind die Signale TDO und TDI des seriellen 1149.1-Busses gesperrt. Während sich der serielle 1149.1-Bus im Zustand RESET oder IDLE befindet, kann der SBM daher das Wählprotokoll der Erfindung am TDO-Ausgang des SBM an die PTDI-Eingänge der ASPs ausgeben und das Quittierungsprotokoll der Erfindung vom PTDO-Ausgang des ausgewählten ASP am TDI-Eingang des SBM empfangen. Da der serielle 1149.1-Bus nicht die Verwendung der Signale TDO und TDI erfordert, während diese verwendet werden, um die Wähl- und Quittierungsprotokolle der Erfindung zu übertragen, stören diese Transaktionen nicht die Operation des seriellen 1149.1-Busses.

**[0112]** Der ASP und das Protokoll erweitern die Funktionalität der TDO-Ausgangs- und TDI-Eingangs-1149.1-Signale des SBM, so dass sie dann, wenn sie nicht vom seriellen 1149.1-Bus verwendet werden, verwendet werden können, um das Protokoll der Erfindung zu übertragen um eine der Platinen zu adressieren und auszuwählen, die über die ASP-Schaltung mit dem seriellen Rückwandbus verbunden sind. Bei einem Vergleich der Sternkonfiguration des Standes der Technik der **Fig. 4** mit der ASP-Konfiguration der **Fig. 6** entstehen die Vorteile der ASP-Schaltung und des Protokolls aus der Tatsache, dass der ASP-Ansatz die Notwendigkeit für zusätzliche TMS-Signale beseitigt, die in der 1149.1-Sternkonfiguration erforderlich sind. Der ASP schafft ein Verfahren zum Beseitigen der Probleme, die der in **Fig. 4** gezeigten 1149.1-Sternkonfiguration zugeordnet sind, und bewirkt eine effektive Nutzung des seriellen 1149.1-Busses auf der Rückwandebene, um seriell auf Platinen zuzugreifen.

**[0113]** Wenn ferner die Verwendung unterschiedlicher Rückwandbusse für eine Verbindung in 1149.1-Platinen-Umgebungen mit der Verwendung des ASP zum Erreichen des gleichen Ergebnisses verglichen wird, erfordert die Erfindung vorteilhaft nicht die Verwendung hochwertiger, teurer und ineffizienter Übersetzungsschaltungen, wobei das Protokoll der Erfindung vorteilhaft dem SBM erlaubt, mehrere Platinen auszuwählen, auf diese zuzugreifen und ihre Auswahl aufzuheben, ohne die Notwendigkeit des Zurücksetzens des seriellen Busses und seiner Schnittstellen.

**[0114]** In **Fig. 7** ist ein Blockschaltbild der ASP-Schaltung gezeigt. Die Schaltung des adressierbaren Schalter-Ports umfasst einen primären Port für die Verbindung mit den seriellen Rückwandebene-1149.1-Bussignalen (PTDI, PTMS, PTCK, PTDO), einen sekundären Port für die Verbindung mit den seriellen Platinenebene-1149.1-Bussignalen

(STDO, STMS, STCK, STDI) und einen Steuerlogikabschnitt. Der Steuerlogikabschnitt schafft die Schnittstelle zwischen den primären und sekundären Ports und empfängt ferner eine Platinenadresseingabe.

**[0115]** Während eines Wählprotokolls empfängt die Steuerlogik eine PTDI-Eingangssequenz vom SBM. Wenn die während der Wählprotokollübertragung empfangene Adresse mit der in die Steuerlogik eingegebenen Platinenadresse übereinstimmt, erstellt die Steuerlogik eine Verbindung zwischen den primären und sekundären Ports und sendet ein Quittierungsprotokoll, das die Platinenadresse enthält, über den PTDO-Ausgang zum SBM zurück. Als Antwort auf das Empfangen des Quittierungsprotokolls gibt der SBM das serielle 1149.1-Busprotokoll auf der Rückwand aus, um über die Verbindung, die von der Steuerlogik zwischen den primären und sekundären Ports des ASP erstellt worden ist, Daten seriell in die ausgewählte Platine einzugeben und aus dieser auszugeben.

**[0116]** Wenn die während der Wählprotokollübertragung empfangene Adresse nicht mit der eingegebenen Platinenadresse übereinstimmt, erstellt die Steuerlogik keine Verbindung zwischen den primären und sekundären Ports und sendet kein Quittierungsprotokoll zum SBM. Als Antwort auf den Nichtempfang des Quittierungsprotokolls erfasst der SBM, dass die Platinenadresse nicht existiert oder unfähig ist, zu antworten, und versucht nicht, serielle Daten unter Verwendung des seriellen 1149.1-Busprotokolls zur Platine zu übertragen.

**[0117]** Wie in **Fig. 1** gezeigt, besitzt der serielle 1149.1-Bus vier Bussignale, zwei Signale für die Datenübertragung (TDI und TDO), ein Signal, das einen Takt (TCK) liefert, und ein Signal, das die Operation des Busses steuert (TMS). Das TMS-Signal steuert den Zustand des Busses, wie im Schaubild der **Fig. 2** gezeigt ist. Das TMS-Signal bestimmt, ob der serielle Bus Daten auf den TDO- und TDI-Signalfaden verschiebt oder in einen IDLE- oder RESET-Zustand versetzt wird. Somit verwendet der serielle 1149.1-Bus getrennte Signalfade für das Steuern der Operation des Busses (TMS) und die Übertragung serieller Daten auf dem Bus (TDO und TDI). Da das Ziel der Erfindung ist, nicht den Normalbetrieb des Busses, mit dem sie verwendet wird, zu stören, kann die Erfindung das TMS-Signal nicht wieder verwenden, um seine Wähl- und Quittierungsprotokolle zu steuern.

**[0118]** Damit der SBM und der ASP die Wähl- und Quittierungsprotokolle der Erfindung ohne Verwendung des 1149.1-TMS-Steuersignals austauschen können, wurde ein Codierungsschema entwickelt, das erlaubt, Steuer- und Dateninformationen gemeinsam auf einem einzigen Verdrahtungskanal zu

übertragen. Wie in **Fig. 6** gezeigt, erlaubt das Codierungsschema dem SBM, das Wählprotokoll von seinem TDO-Ausgang zu den PTDI-Eingängen der ASPs zu übertragen. In ähnlicher Weise erlaubt das Codierungsschema dem ausgewählten ASP, das Quittierungsprotokoll von seinem PTDO-Ausgang zum TDI-Eingang des SBM zu übertragen. Bei beiden Transaktionen werden die Protokolle über einen einzigen Rückwandverdrahtungskanal übertragen. Das Wählprotokoll läuft durch den Verdrahtungskanal zwischen dem TDO-Ausgang des SBM und den PTDI-Eingängen der ASPs. Das Quittierungsprotokoll läuft durch den Verdrahtungskanal zwischen dem PTDO-Ausgang des ausgewählten ASP und dem TDI-Eingang des SBM.

**[0119]** Obwohl diese Beschreibung die Wähl- und Quittierungsprotokolle so beschreibt, dass sie auf separaten einzelnen Verdrahtungskanälen gesendet werden, können sie auch auf einem gemeinsamen einzelnen Verdrahtungskanal übertragen werden, da die Protokolle niemals gleichzeitig übertragen werden. Der Grund dafür, dass die hier dargestellte bevorzugte Ausführungsform separate einzelne Verdrahtungskanäle für die Wähl- und Quittierungsprotokolle verwendet, ist die Erhaltung der Kompatibilität mit der seriellen 1149.1-Bus-Norm, die zwei separate Verdrahtungskanäle verwendet, so dass die seriellen Dateneingangs- und Datenausgangsübertragungen gleichzeitig stattfinden können.

**[0120]** Sowohl das Wähl- als auch das Quittierungsprotokoll der Erfindung erfordern ein Verfahren zum Senden eines Steuersignals, um anzuzeigen: (1) einen Leerlaufzustand, (2) einen Start-Datenübertragung-Zustand und (3) einen Stopp-Datenübertragung-Zustand. Außerdem erfordern beide Protokolle ein Verfahren zum Übertragen von Daten während des Intervalls zwischen den Start- und Stopp-Datenübertragung-Zuständen.

**[0121]** Um die Übertragung sowohl von Steuersignalen als auch Daten auf einem einzigen Draht zu bewerkstelligen, wird ein einzigartiges Bit-Paar-Codierungsschema verwendet. Die codierten Bit-Paare werden zwischen dem SBM und dem ASP während der Wähl- und Quittierungsprotokolle synchron zum Rückwand-TCK-Signal übertragen. Zwei TCKs werden benötigt, um jedes codierte Bitpaar zu übertragen. Die **Fig. 8–11** zeigen die Bitpaarcodierungen der Erfindung für: (8) ein Leerlauf-Bit-Paar, (9) ein Wähl-Bitpaar, (10) ein Logisch-1-Bitpaar bzw. (11) ein Logisch-0-Bitpaar.

**[0122]** In **Fig. 8** ist ein codiertes Steuersignal, bezeichnet mit Leerlauf (L), identifiziert durch die Übertragung zweier aufeinander folgender logischer 1-Bits von einem Sender zu einem Empfänger. Während des Wählprotokolls gibt der SBM (Sender) das Leerlauf-Bitpaar an seinem TDO-Ausgang an die

PTDI-Eingänge der ASPs (Empfänger) aus. Während des Quittierungsprotokolls gibt der ausgewählte ASP (Sender) das Leerlauf-Bitpaar an seinem PTDO-Ausgang an den TDI-Eingang des SBM (Empfänger) aus. Im Zeitablaufplan der **Fig. 8** wird klar, dass Leerlauf-Bitpaare vom Sender mit der fallenden Flanke von TCK ausgegeben werden und mit der steigenden Flanke von TCK in den Empfänger eingegeben werden.

**[0123]** In **Fig. 9** ist ein codiertes Steuersignal, bezeichnet mit Auswahl (S), identifiziert durch die Übertragung zweier aufeinander folgender logischer 0-Bits von einem Sender zu einem Empfänger. Während des Wählprotokolls gibt der SBM (Sender) das Wähl-Bitpaar an seinem TDO-Ausgang an die PTDI-Eingänge der ASPs (Empfänger) aus. Während des Quittierungsprotokolls gibt der ausgewählte ASP (Sender) das Wähl-Bitpaar an seinem PTDO-Ausgang an den TDI-Eingang des SBM (Empfänger) aus. Im Zeitablaufplan der **Fig. 9** wird klar, dass Wähl-Bitpaare vom Sender mit der fallenden Flanke von TCK ausgegeben werden und mit der steigenden Flanke von TCK in den Empfänger eingegeben werden.

**[0124]** In **Fig. 10** ist ein codiertes Steuersignal, bezeichnet mit Daten (D), identifiziert durch die Übertragung eines logischen 0-Bits gefolgt von einem logischen 1-Bit von einem Sender zu einem Empfänger. Während des Wählprotokolls gibt der SBM (Sender) das Logisch-1-Daten-Bitpaar an seinem TDO-Ausgang an die PTDI-Eingänge der ASPs (Empfänger) aus. Während des Quittierungsprotokolls gibt der ausgewählte ASP (Sender) das Logisch-1-Daten-Bitpaar an seinem PTDO-Ausgang an den TDI-Eingang des SBM (Empfänger) aus. Im Zeitablaufplan der **Fig. 10** wird klar, dass Logisch-1-Daten-Bitpaare vom Sender mit der fallenden Flanke von TCK ausgegeben werden und mit der steigenden Flanke von TCK in den Empfänger eingegeben werden.

**[0125]** In **Fig. 110** ist ein codiertes Steuersignal, bezeichnet mit Daten (D), identifiziert durch die Übertragung eines logischen 1-Bits gefolgt von einem logischen 0-Bit von einem Sender zu einem Empfänger. Während des Wählprotokolls gibt der SBM (Sender) das Logisch-0-Daten-Bitpaar an seinem TDO-Ausgang an die PTDI-Eingänge der ASPs (Empfänger) aus. Während des Quittierungsprotokolls gibt der ausgewählte ASP (Sender) das Logisch-0-Daten-Bitpaar an seinem PTDO-Ausgang an den TDI-Eingang des SBM (Empfänger) aus. Im Zeitablaufplan der **Fig. 11** wird klar, dass Logisch-0-Daten-Bitpaare vom Sender mit der fallenden Flanke von TCK ausgegeben werden und mit der steigenden Flanke von TCK in den Empfänger eingegeben werden.

**[0126]** Es ist zu beachten, dass die Definitionen eines Logisch-1-Datenbitpaares dargestellt werden

durch eine 0-1-Bit-Sequenz und ein Logisch-0-Datenbitpaar dargestellt wird durch eine 1-0-Bit-Sequenz, was umgekehrt werden kann, ohne von der Eigenschaft der Erfindung abzuweichen. Ferner ist zu beachten, dass die Zeitsteuerungseigenschaft mit der steigenden Flanke und der fallenden Flanke der Bitpaare bei Bedarf in einer Anwendung undefiniert werden kann, ohne von der Eigenschaft der Erfindung abzuweichen.

**[0127]** Die Definitionen des Leerlauf-Bitpaares, das durch zwei aufeinander folgende Einsen dargestellt wird, und des Wähl-Bitpaares, das durch zwei aufeinander folgende Nullen dargestellt wird, können vertauscht werden, ohne von der Eigenschaft der Erfindung abzuweichen. In der seriellen 1149.1-Busanwendung der Erfindung sind jedoch die Definitionen der Leerlauf- und Wähl-Bitpaare, wie sie in den **Fig. 1** und **2** gezeigt sind, sehr wichtig. Wenn der serielle 1149.1-Bus sich in dem Zustand RESET oder IDLE befindet, ist der TDO-Ausgang des SBM und der Slave-Vorrichtungen auf einem logischen Hochpegel gesperrt. Während sich der serielle 1149.1-Bus in den Zuständen RESET oder IDLE befindet, kann das Protokoll der Erfindung auf den Bus ausgegeben werden. Da sowohl die Wähl- als auch Quittierungsprotokolle mit dem Ausgeben von IDLE-Bitpaaren beginnen und enden, ist es sinnvoll, dass die Leerlauf-Bitpaare den gleichen logischen Pegel aufweisen, in dem sich die gesperrten TDO-Ausgänge befinden, z. B. einen logischen Hochpegel. Die für das Leerlaufbitpaar gezeigte Definition, zwei aufeinander folgende logische Einsen, ermöglicht somit einen sauberen Übergang zwischen dem 1149.1-Protokoll und dem Protokoll der Erfindung. Ein unbeabsichtigter Wechsel in das ASP-Protokoll der Erfindung wird ebenfalls durch die Verwendung dieser Definition des Leerlauf-Bitpaares vermieden.

**[0128]** Im Schaubild der **Fig. 12** ist ein Beispiel der ASP-Wähl- und Quittierungsprotokolle gezeigt. Im Schaubild ist die Sequenz, die zwischen den ersten und zweiten Leerlauf-(L)-Bitpaar-Signalen gefolgt von der Angabe "TDO an PTDI" eingerahmt ist, das Wählprotokoll, das vom TDO-Ausgang des SBM zu den PTDI-Eingängen der ASPs ausgegeben wird. Die Sequenz, die zwischen den ersten und zweiten Leerlauf-Bitpaar-Signalen (L) gefolgt von der Angabe "PTDO an TDI" eingerahmt ist, ist das Quittierungsprotokoll, das vom PTDO-Ausgang des ausgewählten ASP an den TDI-Eingang des SBM ausgegeben wird. Das Wählprotokoll geht immer dem Quittierungsprotokoll voraus, wie im Schaubild gezeigt ist.

**[0129]** Innerhalb der Wähl- und Quittierungsprotokolle umrahmen die ersten und zweite Wählbitpaarsignale (S) eine Sequenz von Daten-(D)-Bitpaarsymbolen. Die Sequenz von "2en", die der TCK-Anzeige folgen, stellt die Anzahl der Testtakte dar, die für jedes Bitpaarsignal erforderlich sind, das während des

jeweiligen Protokolls übertragen wird. Zur Verdeutlichung ist eine Zeitlinienreferenz gezeigt, um die zeitliche Reihenfolge anzuzeigen, in der die Bitpaarsignale übertragen werden. Wie in **Fig. 12** gezeigt, kann das ASP-Protokoll während der Zeitspannen ausgeführt werden, während der der serielle 1149.1-Bus im Leerlauf ist und sich in den Zuständen RESET oder IDLE befindet, um eine Platine für einen seriellen Zugriff auszuwählen.

**[0130]** Die "T"-Signale in den Protokollsequenzen in **Fig. 12** zeigen Dreizustands-Bedingungen am TDO-Ausgang vom SBM und am PTDO-Ausgang des ASP. Die Dreizustands-Bedingungen werden immer dann an den TDO- und PTDO-Ausgängen eingerichtet, wenn der serielle 1149.1-Bus sich in den Zuständen RESET oder IDLE im Leerlauf befindet. Wenn ein T-Signal in der Protokollsequenz gezeigt ist, ist der logische Pegel auf dem Verdrahtungskanal aufgrund des Pullup-Widerstands an den TDI- und PTDI-Eingängen, die mit den Ausgängen PTDO und TDO verbunden sind, eine logische 1.

**[0131]** Das ASP-Protokoll der Erfindung nutzt diese 1149.1-Pullup-Forderung, indem sie das Leerlauf-Bitpaar als zwei logische Einsen definiert, so dass dann, wenn das Protokoll der Erfindung im Leerlauf ist, d. h. wenn keine Wähl- oder Quittierungsprotokolle übertragen werden, der logische Pegel, den es auf den Bus ausgibt, nicht vom logischen Pegel des T-Signals unterschieden werden kann. Somit ist die Leerlauf-Bitpaar-Codierung erforderlich, um die Erfindung für den Normalbetrieb des seriellen 1149.1-Busses transparent zu machen. In einem alternativen seriellen Bus, in dem der inaktive Zustand des Busses die Datenverdrahtungskanäle in einen logischen Tiefpegel steuert, wäre es notwendig, das Leerlauf-Bitpaar als zwei logische Nullen zu codieren und die Wähl-Bitpaare als zwei logische Einsen zu codieren, um zu ermöglichen, dass die Erfindung mit diesem seriellen Busprotokoll transparent arbeitet.

**[0132]** Die I-Signale in den Protokollsequenzen zeigen die Übertragung eines Leerlauf-Bitpaares (zwei logische Einsen). Die I-Signale werden zu Beginn und zum Ende sowohl des Wähl- als auch des Quittierungsprotokolls übertragen, um die Protokolle einzurahmen. Die I-Signalübertragung am Beginn der Wähl- und Quittierungsprotokolle kann nicht vom bestehenden Logikzustand des Verdrahtungskanals unterschieden werden, da die T-Signale anzeigen, dass das Verdrahtungssignal auf einen logischen Hochpegel gezogen ist. Die I-Signal-Übertragung am Ende der Wähl- und Quittierungsprotokolle kann jedoch von den anderen vorangehenden Wähl- und Daten-Bitpaaren (S und D) unterschieden werden, da das I-Signal das einzige Bitpaar ist, das durch eine 2-Bit-Sequenz von logischen Einsen definiert ist.

**[0133]** Die S-Signale in den Protokollsequenzen

zeigen die Übertragung eines Wähl-Bitpaares (zwei logische Nullen an). Die S-Signale werden zu Beginn und zum Ende einer Sequenz von Daten-Bitpaar-(D)-Übertragungen übertragen, um die Datenübertragungsoperation einzurahmen. Das Einrahmen der Daten-Bitpaar-Übertragung ist möglich, da die S-Signale zu Beginn und am Ende der Datenübertragung von den I- und D-Signalen unterschieden werden können, da die S-Signale das einzige Bitpaar sind, die durch eine 2-Bit-Sequenz von logischen Nullen definiert ist.

**[0134]** Die D-Signale in den Protokollsequenzen zeigen die Übertragung eines Daten-Bitpaares an. Ein Logisch-0-Daten-Bitpaar ist ein logisches 1-Bit gefolgt von einem logischen 0-Bit. Ein Logisch-1-Daten-Bitpaar ist ein logisches 0-Bit gefolgt von einem logischen 1-Bit. Die D-Signale werden übertragen, nachdem das S-Signal übertragen worden ist, und werden fortgesetzt, bis das zweite S-Signal übertragen wird. Das Logisch-0-D-Signal kann von den I-, S- und Logisch-1-D-Signalen unterschieden werden. Das Logisch-1-D-Signal kann von den I-, S- und Logisch-0-D-Signalen unterschieden werden. Eine Serie von D-Signal-Übertragungen zwischen den ersten und zweiten S-Signalen in den Wähl- und Quittierungsprotokollen wird im Folgenden als eine Adresse oder ein "A"-Signal bezeichnet. Die Anzahl der D-Signale, die innerhalb eines Adressrahmens übertragen werden, kann so gewählt werden, dass sie entweder eine feste oder eine veränderliche Zahl ist. Wenn eine feste Adressrahmung ausgewählt ist, erhalten alle Adressen, die zwischen den ersten und zweiten S-Signalen eingerahmt sind, die gleiche Anzahl von D-Signalen. Wenn eine veränderliche Adressrahmung ausgewählt ist, wird die Anzahl der innerhalb einer Adresse übertragenen D-Signale bestimmt durch das Auftreten der ersten und zweiten S-Signale. Der Vorteil der festen Adressrahmung gegenüber der veränderlichen Adressrahmung ist, dass die Adresslängen während der festen Rahmung vorhergesagt werden können, wodurch kurze oder lange Adressen als Fehler erfasst werden können, was die Fehlertoleranz der Wähl- und Quittierungsprotokolle der Erfindung verbessert.

**[0135]** Die **Fig. 13** zeigt ein Beispiel von Wähl- und Quittierungsprotokollsignalen (I, S, A), wie sie zwischen einem SBM und einem platinenresidenten ASP übertragen werden, um den Abtastzugriff auf Platinen-ICs BD 1 über den seriellen 1149.1-Bus freizugeben. In **Fig. 13** ist der SBM nur mit einer Platine verbunden, jedoch sind in Wirklichkeit mehrere Platinen mit dem SBM verbunden, wie in **Fig. 6** gezeigt ist.

**[0136]** Der SBM besitzt eine Senderschaltung XMT zum Ausgeben des Wählprotokolls an den ASP vom TDO zum PTDI, eine Empfängerschaltung RCR zum Empfangen des Quittierungsprotokolls vom ASP vom

PTDO zum TDI und eine Mastersteuerschaltung MCC zum Regeln der Operation der Sender- und Empfängerschaltungen. Wenn die Senderschaltung des SBM nicht verwendet wird, um das Wählprotokoll auszugeben, kann sie verwendet werden, um serielle Daten zur ausgewählten Platine über den ASP während der 1149.1-Abtastoperationen auszugeben. In ähnlicher Weise kann die Empfängerschaltung des SBM, wenn sie nicht zum Empfangen des Quittierungsprotokolls verwendet wird, verwendet werden, um serielle Daten von der ausgewählten Platine über den ASP während der 1149.1-Abtastoperationen zu empfangen. Die Sender- und Empfängerschaltungen des SBM werden gesteuert durch die Mastersteuerschaltung, um entweder das serielle 1149.1-Busprotokoll oder das Protokoll der Erfindung zu senden und zu empfangen.

**[0137]** Der ASP besitzt eine Empfängerschaltung RCR zum Empfangen des Wählprotokolls vom SBM, eine Senderschaltung XMT zum Ausgeben des Quittierungsprotokolls an den SBM und eine Slavesteuerschaltung SCC zum Regeln der Operation der Sender- und Empfängerschaltungen. Die Empfänger-, Sender- und Slavesteuerschaltungen sind Teil des Steuerlogikabschnitts des ASP-Blockschaltbilds der **Fig. 7**. Wenn die Empfänger- und Senderschaltungen des ASP nicht verwendet werden, um die Wähl- und Quittierungsprotokolle auszutauschen, und wenn der ASP ausgewählt ist, können die Empfänger- und Senderschaltungen ermöglichen, dass serielle Daten durch den ASP vom PTDI zum STDO und vom STDI zum PTDO während der 1149.1-Abtastoperationen fließen können. Wenn ferner der ASP ausgewählt ist, laufen die TCK- und TMS-Ausgaben vom SBM durch den ASP über die PTCK-zu-STCK- und über PTMS-zu-STMS-Signalfade, um die Platinen-ICs während der 1149.1-Abtastoperationen zu steuern.

**[0138]** Wenn ein Abtastzugriff auf die Platine BD1 benötigt wird, veranlasst die Mastersteuerschaltung des SBM den Sender, die Wählprotokollsignalsequenz des ISASI an den Empfänger des ASP auszugeben, während der 1149.1-Bus im Leerlauf ist. Das zwischen den ersten und zweiten S-Signalen einge-rahmte "A"-Signal ist eine Serie von D-Signalen entsprechend der Adresse der Platine 1. Am Ende der Wählprotokollübertragung vom SBM prüft die Slavesteuerschaltung des ASP die in die Empfängerschaltung eingegebene Adresse, um festzustellen, ob sie mit der Platinenadresse übereinstimmt. Wenn eine Übereinstimmung auftritt, gibt die Slavesteuerschaltung des ASP die Senderschaltung des ASP frei, um die Quittierungsprotokoll-Signalsequenz von ISASI an den Empfänger des SBM auszugeben, und verbindet anschließend elektronisch die seriellen Rückwand- und Platinenebene-Bussignale. Am Ende der Quittierungsprotokollübertragung vom ASP prüft die Mastersteuerschaltung des SBM die in die Empfän-

gerschaltung eingegebene Adresse, um zu ermitteln, ob die erwartete Platinenadresse zurückgegeben worden ist. Wenn die erwartete Adresse zurückgegeben worden ist, gibt die Mastersteuerschaltung des SBM die Sender- und Empfängerschaltungen frei, um 1149.1-Abtastoperationen durchzuführen und seriell auf die ICs der Platine 1 zuzugreifen. Während der Abtastoperation gibt der SBM serielle Daten und Steuersignale über den ASP, aus seinen TDO- und TMS-Ausgängen aus und empfängt serielle Daten von der Platine über den ASP an seinem TDI-Eingang. Der TCK-Ausgang des SBM läuft frei, so dass er immer einen Takt liefert, der in den ASP und die Platine eingegeben wird.

**[0139]** Ein Zustandsdiagramm der Operation der Senderschaltungen des SBM und des ASP ist in **Fig. 14** gezeigt. Die Senderschaltung des SBM ist ein Mastersender, während der Sender des ASP ein Slaveseender ist. Der SBM verwendet seine Senderschaltung, um die Wählprotokollsequenz zu senden, während der ASP seine Senderschaltung verwendet, um die Quittierungsprotokollsequenz zu senden. Der SBM gibt an seinem Sender ein Signal immer dann aus, wenn es erforderlich ist, ein Wählprotokoll zu senden, jedoch kann der ASP an seinem Sender das Quittierungsprotokoll nur als Antwort auf eine Wählprotokollübertragung vom SBM ausgeben. Da die Wähl- und Quittierungsprotokollsequenzen identisch sind, kann ein gemeinsamer Senderschaltungsentwurf sowohl in den SBM- als auch den ASP-Vorrichtungen verwendet werden, was die Implementierung der Schaltung der Erfindung vereinfacht.

**[0140]** Im Zustandsdiagramm wird die Senderschaltung in den Sender-gesperrt-Zustand versetzt, während der 1149.1-Bus aktiv ist. Dieser Zustand stellt sicher, dass der Sender nicht unbeabsichtigt freigegeben werden kann, um Wähl- oder Quittierungsprotokolle auszugeben, während der 1149.1-Bus in Betrieb ist. Wenn sich der 1149.1-Bus im Leerlauf befindet, geht die Senderschaltung in den Sender-Leerlaufzustand über. Wenn es nicht erforderlich ist, ein Wähl- oder Quittierungsprotokoll auszugeben, verharret die Senderschaltung im Sender-Leerlaufzustand, bis der 1149.1-Bus erneut aktiv wird, wobei in diesem Fall die Senderschaltung in den Sender-gesperrt-Zustand zurückkehrt.

**[0141]** Wenn es erforderlich ist, ein Wähl- oder Quittierungsprotokoll auszugeben, während sich die Senderschaltung im Sender-Leerlaufzustand befindet, geht die Senderschaltung in den Sende-Leerlaufsignal-Zustand über, um das erste I-Signal auszugeben, geht anschließend in den Sende-Wählsignal-Zustand über, um das erste S-Signal auszugeben, geht anschließend in den Sende-Adresse-Zustand über, um eine Serie von D-Signalen auszugeben, die die Adresse angeben, geht anschließend in den Sende-Wählsignal-Zustand über, um das zweite S-Signal

auszugeben, geht anschließend in den Sende-Leerlaufsignal-Zustand über, um das zweite I-Signal auszugeben, und kehrt schließlich in den Sender-Leerlaufzustand zurück. Nachdem das Protokoll gesendet worden ist, kehrt der Sender immer dann, wenn der 1149.1-Bus aktiv wird, in den Sender-gesperrt-Zustand zurück.

**[0142]** Ein Zustandsdiagramm der Operation der Empfängerschaltungen des SBM und des ASP ist in **Fig. 15** gezeigt. Der ASP verwendet seine Empfängerschaltung, um die Wählprotokollsequenz zu empfangen, während der SBM seine Empfängerschaltung verwendet, um die Quittierungsprotokollsequenz zu empfangen. Da die empfangenen Wähl- und Quittierungsprotokollsequenzen identisch sind, kann in beiden SBM- und ASP-Vorrichtungen ein gemeinsamer Empfängerschaltungsentwurf verwendet werden, was die Implementierung der Erfindung vereinfacht.

**[0143]** Im Zustandsdiagramm wird die Empfängerschaltung in den Empfänger-gesperrt-Zustand versetzt, wenn der 1149.1-Bus aktiv ist. Dieser Zustand stellt sicher, dass der Empfänger nicht unbeabsichtigt freigegeben werden kann, um einen falschen Eingangszustand zu empfangen, während der 1149.1-Bus in Betrieb ist. Wenn sich der 1149.1-Bus im Leerlauf befindet, wechselt die Empfängerschaltung in den Empfänger-Leerlaufzustand. Wenn der 1149.1-Bus erneut aktiv wird, kehrt die Empfängerschaltung in den Empfänger-gesperrt-Zustand zurück. Während des Empfänger-Leerlauf-Zustands wartet die Empfängerschaltung auf das Auftreten eines I- oder S-Signals. Als Antwort auf ein I-Signal verharrt der Empfänger im Empfänger-Leerlaufzustand. Als Antwort auf ein S-Signal signalisiert der Empfänger das Auftreten eines ersten S-Signals den zugehörigen Master- oder Slavesteuerschaltungen MCC oder SCC und wechselt in den Start-Adresseingabe-Zustand, um die Adresseingabeoperation zu starten.

**[0144]** Wenn ein Wechsel in den Start-Adresseingabe-Zustand stattfindet, wartet die Empfängerschaltung auf das Auftreten eines I-, S- oder D-Signals. Als Antwort auf die Eingabe eines I- oder S-Signals geht die Empfängerschaltung vom Start-Adresseingabe-Zustand zurück in den Empfänger-Leerlaufzustand über und signalisiert der Master- oder Slavesteuerschaltung, dass ein falsches erstes S-Signal empfangen worden ist. Dieser Übergangspfad liefert: (1) ein Verfahren zum Zurückkehren der Empfängerschaltung in den Empfänger-Leerlaufzustand für den Fall, dass der Empfänger als Antwort auf eine falsche Eingabe in den Start-Adresseingabe-Zustand übergewechselt ist, und (2) ein Verfahren zum Signalisieren an die zugeordnete Master- oder Slavesteuerschaltung, dass ein Wähl- oder Quittierungsprotokoll momentan nicht gestartet worden ist, und zum Zu-

rücksetzen und Warten auf das nächste Auftreten einer ersten S-Signalanzeige. Als Antwort auf eine D-Signaleingabe geht die Empfängerschaltung vom Start-Adresseingabe-Zustand in den Adresseingabe-Zustand über und beginnt mit dem Empfangen der gesendeten Adresse. Der Empfänger verharrt im Adresseingabe-Zustand und fährt mit dem Empfangen der Adresse fort, während D-Signale eingegeben werden. Als Antwort auf ein S-Signal stoppt die Empfängerschaltung das Eingeben der Adresse, signalisiert das Auftreten eines zweiten S-Signals der zugehörigen Master- oder Slavesteuerschaltung und geht vom Adresseingabe-Zustand in den Stopp-Adresseingabe-Zustand über. Wenn der Empfänger des ASP in den Stopp-Adresseingabe-Zustand wechselt, vergleicht die Slavesteuerschaltung die in den ASP eingegebene Adresse mit der Platinenadresse, um festzustellen, ob die Platine ausgewählt worden ist. Der Empfänger des ASP geht vom Stopp-Adresseingabe-Zustand als Antwort auf ein vom SBM eingegebenes I-Signal in den Empfänger-Leerlaufzustand über. Wenn die eingegebene Adresse mit der Platinenadresse übereinstimmt, weist die Slavesteuerschaltung des ASP die Senderschaltung des ASP an, ein Quittierungsprotokoll zum Empfänger des SBM zu senden, und verbindet anschließend den seriellen Rückwandbus mit dem seriellen Platinenbus.

**[0145]** Wenn der Empfänger des SBM in den Stopp-Adresseingabe-Zustand übergeht, vergleicht die Mastersteuerschaltung die in den SBM eingegebene Adresse mit der erwarteten Platinenadresse, um zu ermitteln, ob die richtige Platine ausgewählt worden ist. Der Empfänger des SBM geht vom Stopp-Adresseingabe-Zustand als Antwort auf einen vom ASP eingegebenen I-Signal in den Empfänger-Leerlaufzustand über. Wenn die eingegebene Adresse mit der erwarteten Platinenadresse übereinstimmt, kann die Mastersteuerschaltung des SBM auf die Platine unter Verwendung des seriellen 1149.1-Busprotokolls seriell zugreifen. Wenn die eingegebene Adresse nicht mit der erwarteten Platinenadresse übereinstimmt, versucht die Mastersteuerschaltung des SBM nicht, seriell auf die Platine zuzugreifen, und meldet den Fehler.

**[0146]** In **Fig. 16** ist ein Zustandsdiagramm der Operation der Mastersteuerschaltung des SBM gezeigt. Die Mastersteuerschaltung regelt die Operation der Sender- und Empfängerschaltungen des SBM. Die Mastersteuerschaltung kann die Sender- und Empfängerschaltungen des SBM freigeben, um mit den ASPs unter Verwendung entweder des seriellen 1149.1-Busprotokolls oder der Wähl- und Quittierungsprotokolle der Erfindung zu kommunizieren. Anfangs kommuniziert die Mastersteuerschaltung mit den ASPs unter Verwendung der Wähl- und Quittierungsprotokolle der Erfindung, um eine Platine für den seriellen Zugriff auszuwählen. Nachdem eine Platine ausgewählt worden ist, greift die Mastersteu-

erschaltung seriell auf die Platine zu, wobei sie das serielle 1149.1-Busprotokoll verwendet.

**[0147]** Das Zustandsdiagramm der **Fig. 16** zeigt, dass dann, wenn auf keine Platine zugegriffen wird, die Mastersteuerschaltung sich im Mastersteuerschaltungs-Leerlaufzustand befindet. Wenn Zugriff auf eine Platine benötigt wird, deren ASP vorher bereits ausgewählt worden ist, kann die Mastersteuerschaltung vom Mastersteuerschaltungs-Leerlaufzustand in den Abtastplatinenzustand übergehen und seriell auf die Platine unter Verwendung des 1149.1-Protokolls zugreifen. Wenn jedoch der ASP der Platine vorher noch nicht ausgewählt worden ist oder wenn auf eine neue Platine zugegriffen werden soll, muss die Mastersteuerschaltung den ASP der Platine auswählen, bevor sie in den Abtastplatinenzustand übergeht. Um den ASP einer Platine auszuwählen, geht die Mastersteuerschaltung vom Mastersteuerschaltungs-Leerlaufzustand in den Sende-Wählprotokoll-Zustand über. Im Sende-Wählprotokoll-Zustand lädt die Mastersteuerschaltung die Senderschaltung des SBM mit der Adresse der auszuwählenden Platine und gibt anschließend die Senderschaltung frei, um eine Wählprotokollsequenz zum Auswählen des ASP der Platine zu senden.

**[0148]** Nach dem Freigeben der Senderschaltung zum Senden des Wählprotokolls wechselt die Mastersteuerschaltung vom Sende-Wählprotokoll-Zustand in den Empfang-Quittierungsprotokoll-Zustand. Im Empfang-Quittierungsprotokoll-Zustand gibt die Mastersteuerschaltung die Empfängerschaltung des SBM frei, um das Quittierungsprotokoll vom ausgewählten ASP zu empfangen. Nachdem das Quittierungsprotokoll empfangen worden ist, wechselt die Mastersteuerschaltung vom Empfang-Quittierungsprotokoll-Zustand in den Erwartete-Adresse-Empfangen?-Zustand, um zu überprüfen, ob die Adresse des ausgewählten ASP empfangen wurde. Wenn eine falsche Adresse empfangen worden ist, bricht die Mastersteuerschaltung die Platinenwähloperation ab und geht vom Erwartete-Adresse-Empfangen?-Zustand in den Melde-Adressfehler-Zustand über. Im Melde-Adressfehler-Zustand meldet die Mastersteuerschaltung den Adressfehler und versetzt die Sender- und Empfängerschaltungen des SBM in ihre Leerlaufzustände.

**[0149]** Wenn die richtige Adresse empfangen worden ist, kann die Mastersteuerschaltung entweder vom Erwartete-Adresse-Empfangen?-Zustand in den Mastersteuerschaltungs-Leerlaufzustand übergehen und auf die ausgewählte Platine zu einem späteren Zeitpunkt zugreifen, oder in den Platinenabtast-Zustand übergehen, um sofort unter Verwendung des seriellen 1149.1-Busprotokolls auf die Platine zuzugreifen. In jedem Fall, wenn die Mastersteuerschaltung in den Platinenabtastzustand übergeht, konfiguriert sie die Sender- und Empfängerschaltun-

gen des SBM so, dass sie verwendet werden können, um mit der Platine unter Verwendung des seriellen 1149.1-Busprotokolls zu kommunizieren. Nachdem im Platinenabtastzustand seriell auf die Platine zugegriffen worden ist, geht die Mastersteuerschaltung vom Platinenabtastzustand in den Mastersteuerschaltungs-Leerlaufzustand über, wo sie die Sender- und Empfängerschaltungen des SBM sperrt und verharzt, bis es erforderlich ist, auf die gleiche oder eine weitere Platine seriell zuzugreifen.

**[0150]** In **Fig. 17** ist ein Zustandsdiagramm der Operation der Slavesteuerschaltung des ASP gezeigt. Die Slavesteuerschaltung regelt die Operation der Sender- und Empfängerschaltungen des ASP. Die Slavesteuerschaltung gibt die Sender- und Empfängerschaltungen des ASP frei, um unter Verwendung der Wähl- und Quittierungsprotokolle der Erfindung mit dem SBM zu kommunizieren. Nachdem der ASP vom SBM ausgewählt worden ist, gibt die Slavesteuerschaltung die Sender- und Empfängerschaltungen frei, um die seriellen Daten weiterzuleiten, die während der 1149.1-Abtastoperationen über den ASP eingegeben und ausgegeben werden.

**[0151]** Im Zustandsdiagramm ist gezeigt, dass dann, wenn keine Wählprotokolle vom SBM zum ASP gesendet werden, die Slavesteuerschaltung sich im Slavesteuerschaltungs-Leerlaufzustand befindet. Wenn der Anfang eines Wählprotokolls von der Empfängerschaltung des ASP empfangen wird, geht die Slavesteuerschaltung vom Slavesteuerschaltungs-Leerlaufzustand in den Empfang-Wählprotokoll-Zustand über. Nachdem das Wählprotokoll empfangen worden ist, geht die Slavesteuerschaltung vom Empfang-Wählprotokoll-Zustand in den Adresse-passt?-Zustand über. Im Adresse-passt?-Zustand liest die Slavesteuerschaltung die von der Empfängerschaltung des ASP empfangene Adresse und vergleicht die Adresse mit der Platinenadresse. Wenn die Adresse nicht mit der Platinenadresse des ASP übereinstimmt, geht die Slavesteuerschaltung vom Adresse-passt?-Zustand in den Trenne-Busse-Zustand über, um irgendwelche vorher eingerichteten Platine-zu-Rückwand-Bussignale innerhalb des ASP zu trennen. Vom Trenne-Busse-Zustand geht die Slavesteuerschaltung in den Slavesteuerschaltungs-Leerlaufzustand über, und wartet auf den Start einer weiteren Wählprotokollsequenz.

**[0152]** Wenn die Adresse mit der Platinenadresse des ASP übereinstimmt, geht die Slavesteuerschaltung vom Adresse-passt?-Zustand in den Sende-Quittierungsprotokoll-Zustand über. Im Sende-Wählprotokoll-Zustand lädt die Slavesteuerschaltung die Platinenadresse in die Senderschaltung des ASP und gibt anschließend die Senderschaltung des ASP frei, um die Quittierungsprotokollsequenz zur Empfängerschaltung des SBM zu senden, um zu be-

stätigen, dass der ASP ausgewählt ist und die Platine-zu-Rückwand-Verbindungen eingerichtet sind. Nachdem das Quittierungsprotokoll gesendet ist, sperrt die Slavesteuerschaltung den Sender des ASP und geht vom Sende-Quittierungsprotokoll-Zustand in den Verbinde-Busse-Zustand über. Im Verbinde-Busse-Zustand gibt die Slavesteuerschaltung ein Steuersignal aus, um die Platinen- und Rückwandbussignale innerhalb des ASP zu verbinden, wobei dem SBM ermöglicht wird, seriell auf die Platinen-ICs unter Verwendung des seriellen 1149.1-Busprotokolls zuzugreifen. Nachdem die Busse verbunden worden sind, geht die Slavesteuerschaltung vom Verbinde-Busse-Zustand in den Slavesteuerschaltungs-Leerlaufzustand über, um auf den Start eines weiteren vom SBM eingegebenen Wählprotokolls zu warten.

**[0153]** Die Fig. 18 zeigt eine mögliche Schaltungsimplementierung einer Hardware des adressierbaren Schatten-Ports.

**[0154]** Die Empfängerschaltung RCR umfasst eine Steuervorrichtung zum Regeln der Protokolleingabe vom SBM sowie ein Serielleingabe/Parallelausgabe-SIPO-Register zum Empfangen der seriellen Adresse vom SBM und zum parallelen Ausgeben der Adresse an die Slavesteuerschaltung. Das PTDI-Signal wird in das SIPO-Register eingegeben, um während der Wählprotokolle die serielle Adresse zuzuführen, und wird in die Steuervorrichtung eingegeben, um die Operation des Empfängers während der Wählprotokolle zu regeln. Die vom SIPO-Register ausgegebene Paralleladresse wird über den Adresseingang in die Slavesteuerschaltung eingegeben, um anzuzeigen, wann ein Wählprotokoll begonnen hat, wann die Adresse zum Lesen bereit steht und wann das Wählprotokoll beendet ist.

**[0155]** Die RCR-Steuervorrichtung des Empfängers ermittelt, wann eine erste "I, dann S, dann D"-Signalsequenz am PTDI auftritt, die den Beginn des Wählprotokolls und den Beginn der Adresseingabe anzeigt. Als Antwort auf diese Eingabe gibt die Steuervorrichtung den SIPO frei, um die am PTDI eingegebene serielle Adresse zu empfangen. Die RCR-Steuervorrichtung ermittelt als nächstes, wann eine erste "D, dann S, dann I"-Sequenz am PTDI-Signal auftritt, die das Ende der Adresseingabe und des Wählprotokolls anzeigt. Als Antwort auf diese Eingangssequenz sendet die RCR-Steuervorrichtung den Status zur Slavesteuervorrichtung, um die Adresse im SIPO-Register freizugeben, so dass sie parallel über den AI-Bus in die Slavesteuerschaltung eingegeben wird, und beendet die Wählprotokoll-Eingabeoperation.

**[0156]** Die Senderschaltung XMT umfasst eine Steuervorrichtung zum Regeln der Quittierungsprotokollausgabe vom ASP und ein Paralleleingang/Seri-

ellausgang- oder PISO-Register zum Empfangen der parallelen ASP-Adresse von der Slavesteuerschaltung und zum Ausgeben der seriellen Adresse an den PSBM. Das PISO-Register empfängt die parallelen Daten von der Slavesteuerschaltung über den Adressausgangsbuss AO und gibt die Adresse seriell über das Quittierungsprotokoll-Ausgabesignal APO an den Multiplexer MX1 aus. Die XMT-Steuervorrichtung empfängt das von der Slavesteuervorrichtung über den Steuerbus eingegebene Steuersignal und gibt einen Status an die Slavesteuerschaltung über den Statusbus aus. Das am XMT-Steuerbus eingegebene Steuersignal regelt den Parallel/Seriell-Umsetzungsprozess, der während des Quittierungsprotokolls stattfindet. Der vom Sender XMT ausgegebene Status informiert die Slavesteuerschaltung über den Status des Senders während des Quittierungsprotokolls, d. h. ob das Quittierungsprotokoll in Arbeit ist oder abgeschlossen ist.

**[0157]** Zu Beginn eines Quittierungsprotokolls gibt die Slavesteuerschaltung den Multiplexer MX1 und den Dreizustands-Puffer 3SB frei, um das APO-Signal vom Sender zum PTDO-Ausgang weiterzuleiten. Die Slavesteuerschaltung gibt anschließend die ASP-Adresse über den AO-Bus in den Sender XMT ein, woraufhin sie an PTDO herausgeschoben wird. Als Antwort auf die Adresseingabe gibt der Sender XMT ein I- und ein S-Signal am Ausgang PTDO aus, um das Quittierungsprotokoll zu starten, woraufhin er die Adresse seriell am PTDO sendet. Nachdem die Adresse herausgeschoben worden ist, gibt die Senderschaltung XMT eine S- und I-Signalsequenz aus, um das Quittierungsprotokoll zu stoppen.

**[0158]** Die Slavesteuerschaltung ist eine Steuervorrichtung, die die Operation der ASP-Senderschaltung, der Empfängerschaltung RCR und der Multiplexer MX1 und MX2 als Antwort auf eine übereinstimmende Adresseingabe während eines Wählprotokolls regelt. Die Slavesteuerschaltung empfängt die Signale PTMS und PTCK vom primären Port des ASP, die Adresseingabe AI und die Statusbusse vom Empfänger RCR, den Statusbus vom Sender XMT, die externen ASP-Platinenadresssignale, ein Rücksetzsignal von der Einschaltücksetzschaltung PRST sowie die Rücksetzadresssignale von der Rücksetzadressschaltung RSTA. Die Slavesteuerschaltung gibt ein Steuersignal an die Empfängerschaltung RCR, die Senderschaltung XMT, die Dreizustands-Puffer 3SB und die Multiplexer MX1 und MX2 aus.

**[0159]** Die Slavesteuerschaltung wird mit dem PTCK-Eingang vom primären Port getaktet. Der PTMS-Eingang vom primären Port zeigt der Slavesteuerschaltung an, wann der 1149.1-Bus belegt ist, im Leerlauf ist oder zurückgesetzt ist. Der von den Empfänger- und Senderschaltungen eingegebene Status informiert die Slavesteuerschaltung über den

Status der Empfänger- und Senderschaltungen. Der AI-Bus vom Empfänger wird verwendet, um die während eines Wählprotokolls empfangene Adresse in die Slavesteuerschaltung einzugeben. Der Rücksetzeingang von der PRST-Schaltung setzt die Slavesteuerschaltung beim Einschalten zurück. Der Rücksetzadresseingang von der RSTA-Schaltung erlaubt das Rücksetzen der Slavesteuerschaltung über eine Wählprotokolloperation eingegebene Rücksetzadresse.

**[0160]** Das von der Slavesteuerschaltung ausgegebene Steuersignal steuert die Operation des Empfängers, des Senders und des MX1 und des MX2. Der AO-Bus-Ausgang von der Slavesteuerschaltung wird verwendet, um die Paralleladresse des ASP während des Quittierungsprotokolls in den Sender einzugeben.

**[0161]** Während der Wählprotokolle empfängt die Slavesteuerschaltung die parallele Adresse, die vom Empfänger RCR über den AI-Bus eingegeben wird. Der vom Empfänger RCR eingegebene Statusbus informiert die Slavesteuerschaltung, wann ein Wählprotokoll gestartet worden ist, wann die Adresseingabe fertig ist und wann das Wählprotokoll beendet ist. Anhand der Adresseingabe AI ermittelt die Slavesteuerschaltung, ob eine Übereinstimmung aufgetreten ist und ob sie ausgewählt worden ist. Wenn die empfangene Adresse mit der Platinenadresse übereinstimmt, antwortet der ASP durch Ausgeben eines Quittierungsprotokolls, woraufhin er die primären und sekundären Ports des ASP miteinander verbindet.

**[0162]** Während der Quittierungsprotokolle gibt die Slavesteuerschaltung ein Steuersignal an den Sender XMT aus, um ein Quittierungsprotokoll zu starten, und um ferner die ASP-Adresse über den AO-Bus in den Sender XMT einzugeben, für eine Ausgabe während des Quittierungsprotokolls. Der Statusbuseingang vom Sender XMT informiert die Slavesteuervorrichtung, wann das Quittierungsprotokoll beginnt und endet. Nachdem das Quittierungsprotokoll beendet ist, gibt die Slavesteuerschaltung ein Steuersignal aus, um die STDO- und PTDO-Dreizustands-Puffer 3SB freizugeben, und verbindet PTMS mit STMS über den Multiplexer MX2 und STDI mit PTDO über den Multiplexer MX1.

**[0163]** Der Multiplexer MX1 empfängt das Wählsteuersignal, das von der Slavesteuerschaltung eingegeben wird, und das APO-Signal vom Sender XMT sowie das STDI-Signal vom sekundären Port des ASP. MX1 gibt den ausgewählten Eingang (STDI oder APO) über den Dreizustands-Ausgangspuffer 3SB an das PTDO-Ausgangssignal aus. Der Ausgangspuffer 3SB wird mittels eines Steuersignals, das von der Slavesteuerschaltung eingegeben wird, freigegeben oder gesperrt (in einen hochohmigen Zustand versetzt).

**[0164]** Der Multiplexer MX2 empfängt ferner das Wählsteuersignal von der Slavesteuerschaltung, das PTMS-Signal vom primären Port und die Eingabe einer logischen 0 und 1. Als Antwort auf die Steuersignaleingabe gibt der MX2 den ausgewählten Dateneingang PTMS, logisch 0 oder logisch 1, an das STMS-Ausgangssignal aus.

**[0165]** Wenn anfangs Strom an die ASP-Hardware angelegt wird, wird die Slavesteuerschaltung durch eine Eingabe der Einschaltücksetzschaltung PRST zurückgesetzt, wodurch die Auswahl des ASP von der Rückwand aufgehoben wird. Wenn sie zurückgesetzt ist, gibt die Slavesteuerschaltung ein Steuersignal aus, um: die Sender- und Empfängerschaltungen in ihre Leerlaufzustände zurücksetzen, die Ausgänge STDO und PTDO über ihre Dreizustands-Puffer 3SB zu sperren, das STMS-Signal zu veranlassen, aus dem Multiplexer MX2 eine logische 1 auszugeben, und das STCK-Signal zu veranlassen, den PTCK-Takt auszugeben. Die am STMS-Signal ausgegebene logische 1 und der frei laufende Takt am STCK stellen sicher, dass der serielle Platinenebene-Bus gesperrt wird und die TAPs der ICs auf der Platine in ihren RESET-Zustand übergehen, wie in **Fig. 2** gezeigt ist. Obwohl eine interne Einschaltücksetzschaltung PRST gezeigt ist, kann das Zurücksetzen auch mittels einer anderen Einrichtung erreicht werden, wie z. B. dem Eingeben eines Rücksetzsignals in die Slavesteuerschaltung unter Verwendung eines externen Rücksetzeingangssignals.

**[0166]** Der ASP kann ferner zurückgesetzt werden durch Eingeben eines Wählprotokolls mit einer Adresse, die mit der Rücksetzadresse RSTA übereinstimmt, wie in **Fig. 18** gezeigt ist. Die Rücksetzadresse ist eine feste Adresse, die in die Slavesteuerschaltung eingegeben wird und mit der von der Empfängerschaltung eingegebenen Adresse verglichen wird, nachdem ein Wählprotokoll empfangen worden ist. Wenn die eingegebene Adresse mit der Rücksetzadresse übereinstimmt, wird der ASP in den gleichen Zustand zurückversetzt, der bei der Einschaltücksetzung beschrieben ist. Die feste Rücksetzadresse ist für alle ASPs gleich, so dass durch Senden eines einzigen Wählprotokolls, das die Rücksetzadresse enthält, ein globales Zurücksetzen aller ASPs erreicht werden kann. Da die Rücksetzadresse verwendet wird, um den ASP zurückzusetzen, muss sie eindeutig sein und darf nicht als Platinenadresse wieder verwendet werden. Ein bevorzugter Wert für die ASP-Rücksetzadresse ist 0, da die Platinenadressennummerierung üblicherweise mit der Adresse 1 beginnt und bis zur Adresse N reicht, wie in **Fig. 6** gezeigt ist. Wenn der SBM der **Fig. 6** ein Wählprotokoll eingibt, das die Rücksetzadresse 0 enthält, antworten die ASPs, indem sie sich selbst zurücksetzen und ihre Auswahl vom seriellen Rückwandbus aufheben. Ferner wird kein Quittierungsprotokoll von den ASPs zum SBM gesendet, wenn eine Rücksetzadresse

über ein Wahlprotokoll eingegeben wird. Die Eliminierung des Quittierungsprotokolls ist erforderlich, um die Kollision von Logikzuständen zu vermeiden, die zwischen den PTDO-Ausgängen der mehreren ASPs während einer Quittierungsprotokollübertragung auftreten würde.

**[0167]** Wenn der SBM den seriellen 1149.1-Rückwandbus in den RESET-Zustand versetzt (wie in **Fig. 2** gezeigt), befindet sich das PTMS-Signal in einem Logisch-1-Zustand, während das PTCK-Signal aktiv ist und die PTDI- und PDTO-Signale auf einen logischen Hochpegelzustand (T-Zustand der **Fig. 12**) gesperrt werden. Wenn während des RESET-Zustands der SBM ein Wahlprotokoll in den ASP eingibt und die Adresse mit der Platinenadresse des ASP übereinstimmt, wird der ASP ausgewählt und antwortet dem SBM mit einem Quittierungsprotokoll. Während des Quittierungsprotokolls gibt die Slavesteuerschaltung den PTDO-Dreizustands-Puffer 3SB frei und wählt den Quittierungsprotokollausgang APO mittels des Multiplexers MX1 als Datenausgang aus, so dass die Senderschaltung XMT das Quittierungsprotokoll ausgeben kann.

**[0168]** Nach dem Senden des Quittierungsprotokolls verbindet die Slavesteuerschaltung die seriellen Platinen- und Rückwandbusse miteinander. Während des Verbindungsprozesses wird der STDO-Dreizustands-Puffer 3SB freigegeben, um das PTDI-Rückwandsignal auszugeben, wobei der Multiplexer MX1 vom Ausgeben des am PTDO eingegebenen APO zum Ausgeben des am PTDO eingegebenen STDI-Platinensignals umgeschaltet wird, wobei der PTDO-Dreizustands-Puffer 3SB freigegeben bleibt und der Multiplexer MX2 vom Ausgeben der am STMS eingegebenen logischen 1 oder 0 umgeschaltet wird zum Ausgeben des eingegebenen PTMS-Rückwandsignals. Die folgenden drei Szenarien beschreiben, was am STMS-Ausgang passiert, wenn ein ASP, der vorher (1) zurückgesetzt, (2) seine Auswahl aufgehoben und im RESET-Zustand belassen, oder (3) seine Auswahl aufgehoben und im IDLE-Zustand belassen worden ist, ausgewählt wird, während sich der Rückwand-1149.1-Bus im RESET-Zustand befindet.

- (1) Wenn der ASP ausgewählt ist (während sich der Rückwandbus im RESET-Zustand befindet), nachdem er zurückgesetzt worden ist, schaltet der Multiplexer MX2 vom Ausgeben der am STMS eingegebenen logischen 1 um zum Ausgeben des an STMS vorhandenen PTMS-Rückwandsignals. Da das PTMS-Signal eine logische 1 ist, wenn sich der Rückwandbus im RESET-Zustand befindet, verharrt das STMS-Ausgangssignal während des Verbindungsprozesses auf einer logischen 1.
- (2) Wenn der ASP ausgewählt wird (während sich der Rückwandbus im RE-SET-Zustand befindet, nachdem seine Auswahl vorher aufgehoben worden ist, während sich der Rückwandbus im RE-

SET-Zustand befand (PTMS ist ein Logisch-1-Pegel im RESET-Zustand), schaltet der Multiplexer MX2 vom Ausgeben des vorherigen PTMS-Zustands (logische 1-Eingabe) am STMS zum Ausgeben des vorliegenden PTMS-Rückwandsignals am STMS um. Da das Signal PTMS eine logische 1 ist, wenn sich der Rückwandbus im RESET-Zustand befindet, verharrt der STMS-Signalausgang während des Verbindungsprozesses auf einer logischen 1.

- (3) Wenn der ASP ausgewählt wird (während sich der Rückwandbus im RE-SET-Zustand befindet) nachdem seine Auswahl vorher aufgehoben worden ist, während sich der Rückwandbus im IDLE-Zustand befand (PTMS ist ein Logisch-0-Pegel im IDLE-Zustand), schaltet der Multiplexer MX2 vom Ausgeben des vorangehenden PTMS-Zustands (logische 0-Eingabe) am STMS zum Ausgeben des anliegenden PTMS-Rückwandsignals am STMS um. Da der PTMS eine logische 1 ist, wenn sich die Rückwand im RE-SET-Zustand befindet, ändert sich der STMS-Ausgang während des Verbindungsprozesses vom Ausgeben einer logischen 0 zum Ausgeben einer logischen 1.

**[0169]** Wenn der SBM den seriellen 1149.1-Rückwandbus in den RESET-Zustand versetzt (**Fig. 2**), befindet sich das PTMS-Signal in einem Logisch-1-Zustand, während das PTCK-Signal aktiv ist und die Signale PTDI und PDTO auf einen logischen Hochpegelzustand gesperrt sind (T-Zustand der **Fig. 12**). Wenn während des RESET-Zustands der SBM ein Wahlprotokoll eingibt, um einen neuen ASP auszuwählen, wird die Auswahl des momentan ausgewählten ASP aufgehoben und er vom Rückwandbus durch ein Steuersignal getrennt, das von der Slavesteuerschaltung des ASP ausgegeben wird. Während des Trennprozesses sind die STDO- und PTDO-Ausgänge über ihre Dreizustands-Puffer 3SB auf einen Logisch-1-Zustand gesperrt, während der Multiplexer MX1 weiterhin das STDI-Signal auswählt und in den Eingang des PTDO 3SB eingibt, während der Multiplexer MX2 vom Ausgeben eines logischen Hochpegels vom PTMS-Rückwandsignal (PTMS ist auf Hochpegel, wenn sich der Rückwandbus im RE-SET-Zustand befindet) am STMS zum Ausgeben der logischen 1 umschaltet, die am STMS eingegeben wird. Durch Zwingen des MX2 zum Auswählen und Ausgeben der am STMS-Ausgang eingegebenen logischen 1 verharrt der serielle Platinenebene-1149.1-Bus im RESET-Zustand, nachdem die Auswahl des ASP aufgehoben worden ist. Die Erfindung erlaubt somit dem ASP, den seriellen Platinenebene-1149.1-Bus im RESET-Zustand zu halten, nachdem seine Auswahl aufgehoben worden ist.

**[0170]** Wenn der SBM den seriellen 1149.1-Rückwandbus in den IDLE-Zustand (**Fig. 2**) versetzt, befindet sich das PTMS-Signal in einem Logisch-0-Zu-

stand, während das PTCK-Signal aktiv ist und die Signale PTDI und PTDO auf einen logischen Hochpegelzustand gesperrt sind (T-Zustand der **Fig. 12**). Wenn während des IDLE-Zustands der SBM ein Wählprotokoll in den ASP eingibt und die Adresse mit der Platinenadresse des ASP übereinstimmt, wird die Auswahl des ASP aufgehoben und antwortet er dem SBM mit einem Quittierungsprotokoll. Während des Quittierungsprotokolls gibt die Slavesteuerschaltung dem PTDO-Dreizustands-Puffer 3SB frei und wählt das Quittierungsprotokollausgangssignal APO für den Multiplexer MX1 aus, so dass die Senderschaltung das Quittierungsprotokoll ausgeben kann.

**[0171]** Nach dem Senden des Quittierungsprotokolls verbindet die Slavesteuerschaltung die seriellen Platinen- und Rückwandbusse miteinander: Während des Verbindungsprozesses wird der STDO-Dreizustands-Puffer 3SB freigegeben, um das PTDI-Rückwandsignal auszugeben, während der Multiplexer MX1 vom Ausgeben des am PTDO eingegebenen APO zum Ausgeben des am PTDO eingegebenen STDI-Platinensignals umgeschaltet wird, und wobei der PTDO-Dreizustands-Puffer 3SB freigegeben bleibt und der Multiplexer MX2 vom Ausgeben der am STMS-Signal eingegebenen logischen 1 oder 0 zum Ausgeben des am STMS-Signal eingegebenen PTMS-Rückwandsignals umgeschaltet wird. Die folgenden drei Szenarien beschreiben, was am STMS-Ausgang passiert, wenn ein ASP, der vorher: (1) zurückgesetzt, (2) seine Auswahl aufgehoben und er anschließend in den RESET-Zustand versetzt, oder (3) seine Auswahl aufgehoben und er im IDLE-Zustand belassen worden ist, ausgewählt wird, während sich der Rückwand-1149.1-Bus im IDLE-Zustand befindet.

(1) Wenn der ASP ausgewählt ist (während sich der Rückwandbus im IDLE-Zustand befindet), nachdem er vorher zurückgesetzt worden ist, schaltet der Multiplexer MX2 vom Ausgeben der am STMS eingegebenen logischen 1 um zum Ausgeben des an STMS vorhandenen PTMS-Rückwandsignals. Da das PTMS-Signal eine logische 0 ist, wenn sich der Rückwandbus im IDLE-Zustand befindet, ändert sich der STMS-Ausgang während des Verbindungsprozesses vom Ausgeben einer logischen 1 zum Ausgeben einer logischen 0.

(2) Wenn der ASP ausgewählt wird (während sich der Rückwandbus im IDLE-Zustand befindet, nachdem seine Auswahl vorher aufgehoben worden ist, während sich der Rückwandbus im RESET-Zustand befand (PTMS ist ein Logisch-1-Pegel im RESET-Zustand), schaltet der Multiplexer MX2 vom Ausgeben des vorherigen PTMS-Zustands (Logisch-1-Eingabe) am STMS zum Ausgeben des vorliegenden PTMS-Rückwandsignals am STMS um. Da das Signal PTMS eine logische 0 ist, wenn sich der Rückwandbus im IDLE-Zustand befindet, ändert sich der STMS-Ausgang

während des Verbindungsprozesses vom Ausgeben einer logischen 1 zum Ausgeben einer logischen 0.

(3) Wenn der ASP ausgewählt wird (während sich der Rückwandbus im IDLE-Zustand befindet) nachdem seine Auswahl vorher aufgehoben worden ist, während sich der Rückwandbus im IDLE-Zustand befand (PTMS ist ein Logisch-0-Pegel im IDLE-Zustand), schaltet der Multiplexer MX2 vom Ausgeben des vorangehenden PTMS-Zustands (Logisch-0-Eingabe) am STMS zum Ausgeben des anliegenden PTMS-Rückwandsignals am STMS um. Da der PTMS eine logische 0 ist, wenn sich die Rückwand im IDLE-Zustand befindet, verharrt der STMS-Ausgang während des Verbindungsprozesses auf einer logischen 0.

**[0172]** Wenn der SBM den seriellen 1149.1-Rückwandbus in den IDLE-Zustand versetzt (**Fig. 2**), befindet sich das PTMS-Signal in einem Logisch-0-Zustand, während das PTCK-Signal aktiv ist und die Signale PTDI und PTDO auf einen logischen Hochpegelzustand gesperrt sind (T-Zustand der **Fig. 12**). Wenn während des IDLE-Zustands der SBM ein Wählprotokoll eingibt, um einen neuen ASP auszuwählen, wird die Auswahl des momentan ausgewählten ASP aufgehoben und er vom Rückwandbus durch ein Steuersignal getrennt, das von der Slavesteuerschaltung des ASP ausgegeben wird. Während des Trennprozesses sind die STDO- und PTDO-Ausgänge über ihre Dreizustands-Puffer 3SB auf einen Logisch-1-Zustand gesperrt, während der Multiplexer MX1 weiterhin das STDI-Signal auswählt und in den Eingang des PTDO 3SB eingibt, während der Multiplexer MX2 vom Ausgeben eines logischen Tiefpegels vom PTMS-Rückwandsignal (PTMS ist auf Tiefpegel, wenn sich der Rückwandbus im IDLE-Zustand befindet) am STMS zum Ausgeben der logischen 0 umschaltet, die am STMS eingegeben wird. Durch Zwingen des MX2 zum Auswählen und Ausgeben der am STMS-Ausgang eingegebenen logischen 0 verharrt der serielle Platinenebene-1149.1-Bus im IDLE-Zustand, nachdem die Auswahl des ASP aufgehoben worden ist. Die Erfindung erlaubt somit dem ASP, den seriellen Platinenebene-1149.1-Bus im IDLE-Zustand zu halten, nachdem seine Auswahl aufgehoben worden ist.

**[0173]** Obwohl diese Anmeldung das ASP-Protokoll hinsichtlich des seriellen 1149.1-Norm-Busses beschrieben hat, kann das hier beschriebene ASP-Protokoll mit einem beliebigen anderen seriellen Bus und Protokoll verwendet werden, wie Fachleute erkennen. Die Erfindung kann mit anderen vorher bestehenden oder neu definierten seriellen Bussen verwendet werden, um ein Verfahren zum seriellen Verbinden einer Slave-Vorrichtung (IC, Platine usw.) mit einem SBM zu schaffen. Zum Beispiel umfasst ein typischer serieller Bus die folgenden Signaltypen. Ein

Steuersignal (wie TMS), das den Normalbetrieb des seriellen Busses regelt. Ein Taktsignal (wie TCK), das den Fluss der seriellen Daten durch die Vorrichtungen am seriellen Bus zeitlich steuert. Ein seriellles Dateneingangssignal (wie TDI) zum Eingeben von Daten in eine Slave-Vorrichtung. Ein seriellles Datenausgangssignal (wie TDO) zum Ausgeben von Daten aus einer Slave-Vorrichtung. Da der Normalbetrieb des seriellen Busses durch ein Steuersignal (wie TMS) geregelt wird, vermeidet das für den ASP entwickelte Protokoll die Verwendung dieses Signals zum Auswählen oder Ausheben der Auswahl der Slave-Vorrichtungen. Durch Entwerfen des ASP-Protokolls derart, dass es von einem bestimmten Steuersignal des seriellen Busses unabhängig ist, erfordert das Einsetzen der Erfindung in bestehende serielle Busse nicht das Modifizieren des normalen Betriebsmodus des seriellen Busses.

**[0174]** Die ASP-Schaltung kann als eine verpackte IC für das Einsetzen auf einer gedruckten Schaltungsplatine existieren, als unverpackter Baustein für das Einsetzen auf einem Multi-Chip-Modul-Substrat, als Teilschaltung innerhalb einer integrierten Schaltung, oder als eine eingebettete Schaltung in einem Multi-Chip-Modul-Halbleitersubstrat. Andere alternative Implementierungen sind möglich und werden als innerhalb des Umfangs dieser Anmeldung und ihrer Ansprüche liegend betrachtet.

**[0175]** Obwohl die Beschreibung der Erfindung hier die ASP-Schaltung als eine auf einer Platine montierte Vorrichtung darstellt, die so betrieben werden kann, dass sie selektiv serielle 1149.1-Bus-Signale auf Rückwandebene in serielle 1149.1-Bus-Signale auf Platineebene umsetzt, kann die ASP-Schaltung auf einer beliebigen Ebene der elektronischen Einrichtung verwendet werden, um eine seriell adressierbare Schnittstelle zwischen einem SBM und den Slave-Vorrichtungen an einem seriellen Bus zu schaffen. Zum Beispiel könnte in **Fig. 6** die ASP-Schaltung als eine Schaltung betrachtet werden, die eine Schnittstelle schafft zwischen dem SBM und: (1) mehreren Teilschaltungen (1-n), die mit einem gemeinsamen seriellen Bus innerhalb einer IC verbunden sind, (2) mehreren ICs (1-n), die mit einem gemeinsamen seriellen Bus auf einem Multi-Chip-Modul verbunden sind, (3) mehreren ICs (1-n), die mit einem gemeinsamen seriellen Bus auf einer Platine verbunden sind, (4) mehreren Platinen (1-n), die mit einem gemeinsamen seriellen Bus auf einer Rückwand verbunden sind, (5) mehreren Rückwänden, die mit einem gemeinsamen seriellen Bus in einem Teilsystem verbunden sind, (6) mehreren Teilsystemen (1-n), die mit einem gemeinsamen seriellen Bus in einem System verbunden sind, oder (7) mehreren Systemen (1-n), die mit einem gemeinsamen seriellen Bus-Netz verbunden sind. Diese und andere Anwendungen werden ebenfalls als innerhalb des Umfangs dieser Anmeldung liegend betrachtet.

**[0176]** Die **Fig. 19** zeigt eine alternative bevorzugte Ausführungsform der Erfindung in einer Schaltung **13** mit drei separaten sekundären Ports, die jeweils mittels separat adressierbarer ASP-Schaltungen ASP-1, ASP-2 und ASP-3 mit den primären Ports verbunden sind. In einigen Platinenentwürfen kann der serielle 1149.1-Bus in separate Abtastpfade unterteilt sein. Um jeden Abtastpfad einzeln zu auswählen und vom 1149.1-Rückwandbus über den primären Port auf diesen zuzugreifen, werden separate ASPs benötigt. Um jedoch die Anzahl der ASP-Schaltungen auf einer Platine zu reduzieren, können mehrere ASP-Schaltungen in einer IC gepackt werden, wie in **Fig. 19** gezeigt ist. Jede ASP-Schaltung ASP-1, ASP-2, ASP-3 besitzt ihre eigene eindeutige Adresse (01, 10, 11) und eine gemeinsame Verbindung zum primären Port, so dass genau sie ausgewählt und freigegeben werden kann, um dem 1149.1-Rückwandbus zu ermöglichen, über den entsprechenden sekundären Port (SP1 – SP3 in der Figur) auf den gewünschten Platineebene-Abtastpfad zuzugreifen. Um die IC-Gehäusegröße zu reduzieren, können die individuellen ASP-Adressen innerhalb der IC hartverdrahtet sein oder können unter Verwendung von Schmelzverbindungen, RAM, ROM oder einer anderen programmierbaren Logik in der Vorrichtung programmiert sein, wodurch der Bedarf an IC-Gehäusedriften für die ASP-Adressen beseitigt wird.

**[0177]** Die **Fig. 20** zeigt eine anwenderspezifische IC oder ASIC 25, die einen eingebauten ASP, einen Adresseingang und einen internen seriellen Testbus besitzt, der mit verschiedenen großen Anwendungslogikblöcken **37** verbunden ist, die jeweils einen separaten TAP-Test-Port **39** besitzen. Diese Figur demonstriert, dass für hochdichte VLSI-ICs oder Multi-Chip-Module der ASP der Erfindung verwendet werden kann, um einen effizienten Zugriff auch auf diese internen Abtastpfade zu schaffen.

## Abschnitt II

### Erweiterung des ASP auf größere Systeme

**[0178]** In kleinen elektronischen Systemen kann eine einzelne zentrale primäre serielle Busmaster-Vorrichtung (zentrale PSBM-Vorrichtung), die einen wie oben gezeigten einfachen ASP verwendet, alles sein, was erforderlich ist, um für Test- und Wartungsoperationen seriell auf alle Schaltungen (Platinen) in dem System zuzugreifen. Während die Größe und Komplexität elektronischer Schaltungen wächst, wächst aber die Aufgabe serieller Zugriffe so stark, dass ein einzelner zentraler PSBM die Aufgabe nicht zeitgerecht lösen kann.

**[0179]** Während der Bedarf entsteht, große Rechenaufgaben von einem einzelnen Zentralcomputer zu einem gemeinsam genutzten Computer unter mehreren verteilten Computern, die an ein Compu-

ternetz angeschlossen sind, zu verschieben, gibt es einen Bedarf, die seriellen Zugriffsaufgaben von einem einzelnen PSBM weg zu verschieben, so dass sie unter mehreren verteilten entfernten seriellen Busmaster-Vorrichtungen, die an ein gemeinsames serielles Busnetz angeschlossen sind, gemeinsam genutzt werden.

**[0180]** Es ist eine Aufgabe der hier beschriebenen Erfindung, für den primären seriellen Busmaster, im Folgenden ein PSBM, ein Mittel zu schaffen, das ermöglicht, dass ein entfernter serieller Busmaster, im Folgenden ein RSBM, auf den an den ASP angeschlossenen seriellen Bus auf Platineebene unabhängig zugreift und ihn steuert. Es ist eine weitere Aufgabe der Erfindung, für den PSBM ein Mittel zu schaffen, um über den ASP und seine Wähl- und Quittierungsprotokolle Daten zu und von einem Speicher zu schaffen. Es ist eine Aufgabe der Erfindung, ein Mittel zum Erfassen von Fehlern während Wähl- und Quittierungsprotokollübertragungen zwischen dem ASP und dem PSBM zu schaffen. Es ist eine Aufgabe dieser Erfindung, ein Mittel zum Übertragen von Unterbrechungen zwischen dem PSBM und den RSBMs über den ASP und seine Wähl- und Quittierungsprotokolle zu schaffen. Es ist eine Aufgabe dieser Erfindung, in dem Wählprotokoll ein Befehlsmittel zu schaffen, das ermöglicht, dass der ASP eine Befehlseingabe von dem PSBM empfängt und beantwortet. Es ist eine Aufgabe dieser Erfindung, ein Mittel zu schaffen, das ermöglicht, dass der ASP in einer Betriebsart eingeschaltet wird, die ermöglicht, dass der RSBM für Initialisierungs- und Testzwecke Sofortzugriff auf den seriellen Bus der Platineebene hat.

**[0181]** Fig. 21 zeigt ein Platinenbeispiel, das die fernsteuerbare ASP-Ausführungsform (im Folgenden RCASP-Ausführungsform) der Erfindung enthält. Die Platine **21** ist typisch für viele solche Platinen in einer Rückwand. Die Platine **21** umfasst mehrere ICs IC1, IC2, ICn, einen RCASP und einen RSBM **27**. Ferner ist die Platine **21** mit einer Rückwand und über die Systemrückwand mit dem primären SBM **31** gekoppelt.

**[0182]** Der RSBM **27** enthält einen Prozessor, eine serielle 1149.1-Bussteuer-Schnittstelle (SBM in der Figur), eine Unterbrechungs-Schaltungsanordnung (INT in der Figur) und einen Speicher (MEM in der Figur). Die ICs arbeiten wie in der Platine aus Fig. 1 beschrieben an dem seriellen 1149.1-Bus. Der RCASP besitzt einen primären Port (PP in der Figur) für die Verbindung mit dem PSBM **31**, einen entfernten Port (RP in der Figur) für die Verbindung mit dem auf der Platine liegenden RSBM **27**, einen sekundären Port (SP in der Figur) für die Verbindung mit dem seriellen Bus, der über die ICs auf der Platine geleitet ist, einen Unterbrechungs-Port (IP in der Figur) für die Verbindung mit der INT-Schaltungsanordnung des RSBM,

einen E/A-Port (IOP in der Figur) für die Verbindung mit dem Speicher des RSBM, Eingänge für die RCASP-Adresse (ADDRESS in der Figur) und einen Eingang für ein Wählsignal des seriellen Busmasters (SBMSEL in der Figur).

**[0183]** Der primäre Port PP des RCASP ist über das primäre TDI-Signal (PTDI-Signal), über das primäre TDO-Signal (PTDO-Signal), über das primäre TCK-Signal (PTCK-Signal) und über das primäre TMS-Signal (PTMS-Signal) mit dem PSBM **31** verbunden. Der entfernte Port RP des RCASP ist über das entfernte TDI-Signal (RTDI-Signal), über das entfernte TDO-Signal (RTDO-Signal), über das entfernte TCK-Signal (RTCK-Signal) und über das entfernte TMS-Signal (RTMS-Signal) mit dem RSBM **27** verbunden. Der sekundäre Port SP ist über das sekundäre TDI-Signal (STDI-Signal), über das sekundäre TDO-Signal (STDO-Signal), über das sekundäre TCK-Signal (STCK-Signal) und über das sekundäre TMS-Signal (STMS-Signal) mit dem seriellen Bus der Platine verbunden. Der Unterbrechungs-Port IP des RCASP ist über das entfernte Freigabesignal (RENA-Signal) und über das entfernte Unterbrechungssignal (RINT-Signal) mit dem RSBM verbunden. Der E/A-Port IOP des RCASP ist über den Datenbus (DATA-Bus), über den Adressbus (ADD-Bus) und über den Steuerbus (CTL-Bus) mit dem RSBM verbunden. Der Adresseingang (ADDRESS-Eingang) in den RCASP wird dazu verwendet, die besondere Platine zu identifizieren, auf der der RCASP angebracht ist.

**[0184]** Wenn die Leistung zum ersten Mal an den ASP angelegt wird, wählt das SBMSEL-Eingangssignal entweder den primären oder den entfernten Port als freigegeben aus. Wenn der SBMSEL-Eingang tief verdrahtet ist, wird der primäre Port beim Einschalten freigegeben, wobei der RCASP als ein oben beschriebener ASP arbeitet. Falls das SBMSEL stattdessen hoch verdrahtet ist, wird der entfernte Port des RCASP freigegeben, wobei der RCASP beim Einschalten ein RENA-Signal an den RSBM ausgibt. Das Freigeben des entfernten Ports RP beim Einschalten ermöglicht, dass der RSBM sofort, nachdem die Leistung an das System angelegt wird, zur Initialisierung und zu Testzwecken der ICs autonom auf den sekundären seriellen Bus zugreift, ohne dass er erst eine Befehlseingabe von dem PSBM empfangen muss. Nachdem das Einschalten abgeschlossen ist, kann der PSBM **31** einen (später beschriebenen) Trenne-RSBM-Befehl eingeben, um den RSBM **27** unabhängig vom logischen Pegel an dem SBMSEL-Eingang vom seriellen Bus der Platine zu trennen.

#### Entfernter serieller Busmaster

**[0185]** In Fig. 22 ist ein Blockschaftplan einer bevorzugten Implementierung des entfernten seriellen Busmasters oder RSBM der Erfindung gezeigt. Der

RSBM umfasst einen Prozessor zum Ausführen von Programmen zum Zugriff auf den entfernten seriellen Bus, einen ROM-Speicher ROM MEM für die Programmspeicherung, einen RAM-Speicher RAM MEM zum Heraufladen von Programmcode und als Notizblockspeicher, die Status- und Befehlsregister S&C REG für die Ein- und Ausgabe von Befehls- und Statusinformationen, eine Unterbrechungslogik INT LOGIC für die Ein- und Ausgabe von Unterbrechungssignalen und eine SBM-Schnittstelle **33**, die ermöglicht, dass der entfernte Prozessor seriell auf den seriellen Bus der Platineebene zugreift.

**[0186]** Im Betrieb sind der ROM MEM, der RAM MEM, das S&C REG, die INT-Logik und der SBM **33** für die parallele Lese/Schreib-Zugriffsfähigkeit mit dem Adress-, Daten- und Steuerbus des Prozessors verbunden. Der ROM MEM, der RAM MEM, das S&C REG und die INT-Logik besitzen zwei Ports, was ermöglicht, dass jeder von ihnen für den parallelen Lese/Schreib-Zugriff ferner mit dem Adress-, Daten- und Steuerbus des RCASP verbunden ist.

**[0187]** Die INT-Logik empfängt das RENA-Eingangssignal von dem RCASP und gibt ein INT-Signal an den Prozessor und ein RINT-Signal an den RCASP aus. Der Prozessor empfängt das INT-Signal, wenn der RCASP ein RENA-Signal an die INT-Logik sendet oder wenn der RCASP über eine parallele Schreiboperation eine Unterbrechung an die INT-Logik sendet. Der RCASP empfängt das RINT-Signal, wenn der Prozessor über eine parallele Schreiboperation eine Unterbrechung an die INT-Logik sendet.

**[0188]** Das S&C REG enthält ein Statusregister, in das entweder durch den Prozessor oder durch den RCASP geschrieben werden kann oder aus dem entweder durch den Prozessor oder durch den RCASP gelesen werden kann. Das Statusregister übergibt Statusinformationen über den RCASP in beiden Richtungen zwischen dem RSBM und dem PSBM. Das S&C REG enthält ein Befehlsregister, in das entweder von dem Prozessor oder von dem RCASP geschrieben werden kann oder aus dem entweder von dem Prozessor oder von dem RCASP gelesen werden kann. Das Befehlsregister wird verwendet, um Befehle über den RCASP in beiden Richtungen zwischen dem RSBM und dem PSBM zu übergeben.

**[0189]** Der SBM **33** ist ein 1149.1-Testbus-Controller (wie etwa der SN74ACT8990 von TI), der in Reaktion auf einen parallelen Zugriff von dem Prozessor des RSBM seriell auf den seriellen 1149.1-Bus der Platineebene zugreifen kann. Es können andere Logikvorrichtungen des seriellen Busmasters verwendet werden, wobei für einen anderen Bus als den 1149.1-Bus ein serieller Busmaster verwendet würde, der mit dem alternativen Busprotokoll kompatibel ist.

**[0190]** Der Prozessor in **Fig. 22** kann einer von vielen verschiedenen typischen Prozessortypen sein, die einen Adress-, einen Daten-, einen Steuerbus und einen Unterbrechungseingang besitzen. Eine Beispieloperation, die der Prozessor ausführen kann, wird wie folgt beschrieben. In Reaktion auf eine INT-Eingabe von der INT-Logik liest der Prozessor das Befehlsregister in dem S&C REG, um zu bestimmen, welcher Befehl von dem PSBM eingegeben worden ist. Der Befehl wird durch den PSBM über den RCASP in das S&C REG eingegeben, bevor das RENA-Eingangssignal, das das INT-Signal erzeugt, zu dem Prozessor gesendet wird. Der Befehl weist den Prozessor an, ein entweder in dem ROM oder in dem RAM befindliches Programm auszuführen, um auf den seriellen Bus der Platine zuzugreifen. Falls das Programm aus dem RAM ausgeführt wird, muss der PSBM das Programm über den E/A-Port des RCASP in den RAM herafladen, bevor das INT und der Befehl an den Prozessor gesendet werden. Wenn der Prozessor die Ausführung des Programms abschließt, schreibt er den Status in das Statusregister des S&C REG und sendet er dadurch, dass er eine Unterbrechung in die INT-Logik schreibt, ein RINT-Signal an den RCASP. Der PSBM empfängt das RINT-Signal von dem RCASP und liest in Reaktion darauf über den E/A-Port des RCASP den Status von dem S&C REG. Der PSBM bestimmt aus dem eingegebenen RSBM-Status, dass die Befehlsoperation erfolgreich abgeschlossen worden ist.

**[0191]** Abgesehen davon, dass der PSBM den INT-Logikabschnitt und den S&C REG-Abschnitt nicht benötigt, ist die Architektur des primären seriellen Busmasters oder PSBM ähnlich der des RSBM. Außerdem besitzt der PSBM-Speicher keine zwei Ports, da lediglich der Prozessor des PSBM auf den Speicher zugreift.

**[0192]** **Fig. 23** zeigt einen Blockschaltplan einer bevorzugten Implementierung des primären seriellen Busmasters oder PSBM. Der PSBM besitzt einen Prozessor zum Ausführen von Programmen zum Zugriff auf den seriellen Bus der Systemebene, einen ROM-Speicher ROM MEM zur Programmspeicherung, einen RAM-Speicher RAM MEM zum Heraufladen vom Programmcode und als Notizblockspeicher, einen Plattenlaufwerksspeicher DISK DRIVE für die Großdatenspeicherung, eine SBM-Schnittstelle **35** für die Kommunikation über die Wähl- und Quittierungsprotokolle oder über die Protokolle des seriellen 1149.1-Busses mit dem RSBM und einen E/A-Port zur Datenübertragung und zur Verbindung des PSBM mit den externen Vorrichtungen wie etwa Tastaturen, Videomonitoren, Plattenlaufwerken und Druckern.

**[0193]** Der ROM-Logikblock, der DISK DRIVE-Logikblock, der RAM-Logikblock, der E/A-Port-Logikblock und der Logikblock des SBM **35** sind für den

parallelen Lese/Schreib-Zugriff mit dem Adress-, Daten- und Steuerbus des Prozessors verbunden. Um zu ermöglichen, dass externe Vorrichtungen den Prozessor für den E/A-Zugriff unterbrechen, ist der E/A-Port außerdem mit dem Unterbrechungseingang des Prozessors verbunden. Der SBM **35** ist ein 1149.1-Testbus-Controller, der in Reaktion auf einen parallelen Zugriff von dem Prozessor seriell auf die seriellen 1149.1-Busse zugreifen kann und außerdem das Protokoll der Erfindung senden und empfangen kann.

**[0194]** Der Prozessor in **Fig. 23** ist typisch für viele verschiedene Prozessortypen, die einen Adressbus, einen Datenbus, einen Steuerbus und einen Unterbrechungseingang besitzen. Es wird hier eine Beispieloperation beschrieben, die der Prozessor ausführen kann. In Reaktion auf eine Unterbrechungseingabe von dem E/A-Port führt der Prozessor ein Programm im ROM aus. Das Programm veranlasst, dass der Prozessor über einen RCASP einen Befehl in einen externen RSBM lädt. Nachdem der Befehl geladen worden ist, gibt der Prozessor einen RSBM-Freigabebefehl an den RCASP aus. Nach der RSBM-Freigabebefehl gesendet worden ist, fragt der Prozessor den Status des RCASP ab, um zu bestimmen, wann die Fernzugriffsoperation abgeschlossen ist. Wenn die Fernzugriffsoperation abgeschlossen ist, liest der Prozessor die Ergebnisse von der Fernzugriffsoperation und gibt die Daten zur Interpretation durch einen Menschen an einen Videomonitor aus.

#### Erweitertes Wählprotokoll

**[0195]** Um zu ermöglichen, dass Befehle von dem PSBM in den RCASP eingegeben werden, wird das wie oben beschriebene ASP-Wählprotokoll erweitert, um Befehlsübertragungen zu ermöglichen. In der ASP-Ausführungsform der Erfindung war ein Wählprotokoll durch die Übertragung eines ersten Leerlaufsignals (I-Signals) für den Start des Wählprotokolls, gefolgt von der Übertragung eines Adressrahmens (von D-Signalen), der durch ein erstes und ein zweites Wählsignal (im Folgenden S-Signale) begrenzt ist, gefolgt von einem zweiten I-Signal, das das Wählprotokoll stoppt, definiert. Das Protokoll der hier beschriebenen RCASP-Ausführungsform der Erfindung folgt diesem Format, erweitert aber die Definition des Adressrahmens zu einem so genannten Nachrichtenrahmen. Das RCASP-Wählprotokoll ist durch die Übertragung eines ersten I-Signals zum Start des Wählprotokolls, gefolgt von einem Nachrichtenrahmen, der durch ein erstes und ein zweites S-Signal begrenzt ist, gefolgt von einem zweiten I-Signal zum Stopp des Wählprotokolls definiert.

**[0196]** **Fig. 24** zeigt ein beispielhaftes Typ-1-Wählprotokoll und ein beispielhaftes Typ-2-Wählprotokoll, die in dem RCASP-Protokoll der Erfindung verwendet werden.

**[0197]** Der Nachrichtenrahmen des Typ-1-Wählprotokolls umfasst einen Anfangsblock, der ein RCASP-Adressfeld und ein RCASP-Befehlsfeld umfasst, sowie ein Feld für den Wert der zyklischen Redundanzprüfung (CRC). Das CRC-Feld ist optional und kann entfernt werden, falls keine Fehlererfassung erforderlich ist. Das RCASP-Adressfeld und das RCASP-Befehlsfeld sind in dem Anfangsblock durch ein S-Signal getrennt, und das CRC-Feld ist von dem Anfangsblock durch ein S-Signal getrennt. Der in **Fig. 24** gezeigte Typ-2-Nachrichtenrahmen enthält zwischen dem Anfangsblock und dem CRC-Feld eines oder mehrere optionale Felder, wie sie von dem in dem Anfangsblock gesendeten Befehl gefordert werden. Die optionalen Felder sind ebenfalls durch ein S-Signal getrennt. Die Anfangsblockfelder und die optionalen Felder können entweder in einer festen oder in einer variablen D-Signal-Bitpaarlänge übertragen werden, obwohl eine feste Feldlänge für die Fehlererfassung bevorzugt wird, da es leichter ist, CRCs an Datenfeldern fester Länge als an Datenfeldern variabler Länge zu berechnen.

**[0198]** Die S-Signale, die die Felder trennen, spielen eine Schlüsselrolle in der Fähigkeit des erweiterten Wählprotokolls, mehrere Felder in einem einzelnen Nachrichtenrahmen zu übertragen. Wenn am Ende eines Felds ein S-Signal empfangen wird, bestimmt die empfangende Schaltung, indem sie prüft, welches Signal auf das S-Signal folgt, ob der Nachrichtenrahmen des Wählprotokolls abgeschlossen wird oder ob ein weiteres Feld übertragen wird. Falls auf das S-Signal ein I-Signal folgt, wird der Nachrichtenrahmen des Wählprotokolls abgeschlossen. Falls auf das S-Signal ein D-Signal folgt, überträgt der Nachrichtenrahmen des Wählprotokolls ein weiteres Feld. Falls auf das erste empfangene S-Signal unmittelbar ein zweites S-Signal folgt, wird das Protokoll angehalten.

#### Erweitertes Quittierungsprotokoll mit Fehlererfassung

**[0199]** Um zu ermöglichen, dass der PSBM überprüft, dass die Befehlseingabe von dem RCASP und von dem RSBM richtig empfangen wurde, ermöglicht das RCASP-Quittierungsprotokoll Statusnachrichtenübertragungen. In dem oben beschriebenen ASP-Protokoll war das Quittierungsprotokoll durch die Übertragung eines ersten I-Signals zum Start des Quittierungsprotokolls, gefolgt von der Übertragung eines Adressrahmens, der durch ein erstes und ein zweites S-Signal begrenzt ist, gefolgt von einem zweiten I-Signal zum Stoppen des Quittierungsprotokolls, definiert. Das Quittierungsprotokoll der RCASP-Ausführungsform ist durch die Übertragung eines ersten I-Signals zum Start des Quittierungsprotokolls, gefolgt von einem Nachrichtenrahmen, der von einem ersten und einem zweiten S-Signal begrenzt ist, gefolgt von einem zweiten I-Signal zum

Stoppen des Quittierungsprotokolls, definiert.

**[0200]** Fig. 25 zeigt die Beispielnachrichten unter Verwendung des erweiterten Quittierungsprotokolls der Erfindung. Der Typ-1-Quittierungsprotokoll-Nachrichtenrahmen umfasst einen Anfangsblock, der ein RCASP-Adressfeld und ein RCASP-Statusfeld umfasst, sowie ein CRC-Feld. Das Adressfeld identifiziert den RCASP, der die Quittierungsnachricht sendet, während das Statusfeld den PSBM über den Status des RCASP informiert. Das CRC-Feld ist optional und kann entfernt werden, falls keine Fehlererfassung erforderlich ist. Das Adress- und das Statusfeld in dem Anfangsblock sind durch ein S-Signal getrennt, und das CRC-Feld ist von dem Anfangsblock durch ein S-Signal getrennt. Der Typ-2-Nachrichtenrahmen enthält zwischen dem Anfangsblock und dem CRC-Feld eines oder mehrere optionale Felder, wie sie von dem in dem vorausgehenden Wählprotokoll gesendeten Befehl gefordert werden. Die optionalen Felder sind ebenfalls durch ein S-Signal getrennt. Die Anfangsblockfelder und die optionalen Felder können entweder in einer festen oder in einer variablen D-Signalbitpaarlänge übertragen werden, obgleich eine feste Feldlänge für die Fehlererfassung bevorzugt wird, da es leichter ist, CRCs an Datenfeldern fester Länge als an Datenfeldern variabler Länge zu berechnen.

**[0201]** Die S-Signale, die die Felder trennen, spielen eine Schlüsselrolle bei der Fähigkeit des erweiterten Quittierungsprotokolls, mehrere Felder in einem einzelnen Nachrichtenrahmen zu übertragen. Wenn am Ende eines Felds ein S-Signal empfangen wird, bestimmt die empfangende Schaltung, ob der Nachrichtenrahmen des Quittierungsprotokolls abgeschlossen wird oder ob ein weiteres Feld übertragen wird, indem sie prüft, welches Signal auf das S-Signal folgt. Falls auf das S-Signal ein I-Signal folgt, wird der Nachrichtenrahmen des Quittierungsprotokolls abgeschlossen. Falls auf das S-Signal ein D-Signal folgt, überträgt der Nachrichtenrahmen des Quittierungsprotokolls ein weiteres Feld. Falls auf das S-Signal ein S-Signal folgt, wird das Protokoll wieder angehalten.

#### Port-Verbindungs/Trenn-Befehle

**[0202]** Es kann angewiesen werden, dass veranlasst wird, dass der RCASP aus Fig. 21 den sekundären Port entweder mit dem primären oder mit dem entfernten Port verbindet oder ihn von ihm trennt. Wenn der sekundäre Port mit dem primären Port verbunden wird, kann der PSBM unter Verwendung des 1149.1-Busprotokolls in dem Rückwandbus direkt auf den seriellen Bus der Platine zugreifen. Wenn der sekundäre Port mit dem entfernten Port verbunden wird, kann der RSBM unter Verwendung des 1149.1-Busprotokolls auf den seriellen Bus der Platine zugreifen. Die folgenden Befehle sind für den

RCASP definiert, damit der primäre oder der entfernte Port mit dem sekundären Port verbunden oder von ihm getrennt werden kann.

**[0203]** Fig. 26 zeigt das Wähl- und das Quittierungsprotokoll für die unten beschriebenen Befehle.

#### Verbinde-PSBM-Befehl

**[0204]** Wenn durch den PSBM ein Zugriff auf den seriellen Bus der Platinebene in Fig. 21 ausgeführt werden soll, empfängt der RCASP über ein Wählprotokoll von dem PSBM einen Verbinde-PSBM-Befehl. Wie in Fig. 26 gezeigt ist, besitzt das PSBM-Verbindungs-Wählprotokoll einen Nachrichtenrahmen, der einen Anfangsblock, der die RCASP-Adresse (ADD) und einen Verbinde-PSBM-Befehl (CMD) enthält, sowie ein CRC-Feld enthält.

**[0205]** Zu Beginn des Verbinde-PSBM-Befehls-Wählprotokolls vergleicht der RCASP seine Adresse mit der des empfangenen Adressfelds. Falls die Adressen nicht übereinstimmen, ignoriert der RCASP den Rest des Wählprotokolls und sendet kein Quittierungsprotokoll an den PSBM. Falls die Adressen übereinstimmen, vergleicht der RCASP das CMD-Feld mit einer vorgegebenen Menge bekannter Befehle, um zu sehen, welche Operation ausgeführt werden soll. In Reaktion auf einen unbekannten CMD ignoriert der RCASP den Rest des Wählprotokolls, setzt er das CMD-Fehlerbit in dem Statusregister und sendet er nach Abschluss des Wählprotokolls ein Quittierungsprotokoll, das den PSBM informiert, dass ein unbekannter Befehl empfangen wurde. Der RCASP empfängt in Reaktion auf einen Verbinde-PSBM-Befehl den Rest des Wählprotokolls, sendet ein Quittierungsprotokoll und führt den Befehl aus. Dieses Adress- und Befehlsprüfprotokoll wird für alle folgenden Wähl- und Befehlsnachrichten befolgt.

**[0206]** Durch den PSBM, der an den in dem Wählprotokoll übertragenen Adress- und Befehlsfeldern eine Prüfsumme ausführt, wird das in dem Wählprotokoll übertragene CRC-Feld berechnet. Der RCASP berechnet in Reaktion auf das Wählprotokoll an den in dem Anfangsblock empfangenen Adress- und Befehlsfeldern seine eigene CRC und vergleicht die berechnete CRC mit der in dem Wählprotokoll empfangenen CRC. Falls der Wert der empfangenen CRC mit dem Wert der berechneten CRC übereinstimmt, sind die Adress- und Befehlsfelder von dem PSBM ohne Fehler empfangen worden. Falls zwischen der empfangenen CRC und der berechneten CRC eine Nichtübereinstimmung auftritt, ist in dem von dem PSBM an den RCASP übertragenen Adressfeld und/oder Befehlsfeld ein Fehler aufgetreten. Der RCASP setzt in Reaktion auf einen CRC-Nichtübereinstimmungsfehler ein CRC-Fehlerbit in dem Statusregister. Die CRC-Berechnung und Übertragung

wird wieder ebenfalls für alle folgenden Befehlsnachrichten befolgt.

**[0207]** Nachdem das Wahlprotokoll übertragen worden ist, gibt der RCASP an den PSBM ein Verbinde-PSBM-Befehls-Quittierungsprotokoll mit einem Nachrichtenrahmen, der wie in **Fig. 26** gezeigt einen Anfangsblock, der die RCASP-Adresse (ADD) und ein Statusregister (STS) enthält, sowie ein CRC-Feld enthält. Durch den RCASP, der an dem in dem Quittierungsprotokoll übertragenen Adressfeld und Statusfeld eine Prüfsumme ausführt, wird das in dem Quittierungsprotokoll übertragene CRC-Feld berechnet. Nachdem das Quittierungsprotokoll übertragen worden ist und falls in dem Wahlprotokoll kein CRC-Fehler aufgetreten ist, veranlasst der Verbinde-PSBM-Befehl, dass der RCASP den primären und den sekundären Port verbindet. Nachdem die Verbindung hergestellt worden ist, kann der PSBM unter Verwendung des seriellen 1149.1-Busprotokolls auf den seriellen Bus der Platine zugreifen. Falls in dem Wahlprotokoll ein CRC-Fehler aufgetreten ist, gibt der RCASP das Quittierungsprotokoll aus, wobei der Bus keine Verbindung zwischen dem primären und dem sekundären Port herstellt.

**[0208]** Der PSBM berechnet in Reaktion auf das Quittierungsprotokoll an dem in dem Anfangsblock empfangenen Adressfeld und Statusfeld eine CRC und vergleicht die berechnete CRC mit der in dem Quittierungsprotokoll empfangenen CRC. Falls die Werte der empfangenen CRC und der berechneten CRC übereinstimmen, ist das Quittierungsprotokoll von dem RCASP ohne Fehler empfangen worden. Falls zwischen der empfangenen CRC und der berechneten CRC eine Nichtübereinstimmung auftritt, ist in dem Quittierungsprotokoll von dem RCASP ein Fehler aufgetreten. Falls in dem Quittierungsprotokoll kein CRC-Fehler erfasst wird, untersucht der PSBM das Adress- und das Statusfeld in dem Anfangsblock, um zu testen, dass die richtige RCASP-Adresse gesendet worden ist und dass in dem Statusregister keine Fehler gemeldet werden.

**[0209]** Der PSBM kann den Verbinde-PSBM-Befehl in Reaktion auf einen Adress- oder Statusfehler des Quittierungsprotokolls erneut senden, indem er eine weitere Wahlprotokolloperation ausführt. Der PSBM kann in Reaktion auf einen Quittierungsprotokoll-CRC-Fehler entweder den Verbindungsbefehl erneut senden oder einen (später beschriebenen) Lies-Status-Befehl zum Neulesen des RCASP-Adressregisters und -Statusregisters senden. Falls keine CRC-, Adress- oder Statusfehler gefunden werden, ist für den PSBM sichergestellt, dass der RCASP den Verbinde-PSBM-Befehl empfangen und den Haupt- und den Sekundär-Port verbunden hat.

**[0210]** Nachdem der Verbinde-PSBM-Befehl erfolg-

reich in den RCASP eingegeben worden ist, können weitere Befehle, die die zwischen dem Primär- und dem Sekundär-Port hergestellte Verbindung nicht beeinflussen, wie etwa die hier beschriebenen Lese- und Schreibbefehle in den RCASP eingegeben und durch ihn ausgeführt werden.

#### Trenne-PSBM-Befehl

**[0211]** Wenn der Zugriff des seriellen Busses durch den PSBM aus **Fig. 21** abgeschlossen ist, kann der PSBM den Primär- und den Sekundär-Port durch Eingabe eines Trenne-PSBM-Befehls über ein Wahlprotokoll trennen. Wie in **Fig. 26** gezeigt ist, besitzt das Trenne-PSBM-Wahlprotokoll einen Nachrichtenrahmen, der einen Anfangsblock, der die RCASP-Adresse (ADD) und einen Trenne-PSBM-Befehl (CMD) enthält, sowie ein CRC-Feld enthält.

**[0212]** Für den Verbinde-PSBM-Befehl werden durch den RCASP wieder wie zuvor beschrieben das Adress-, das Befehls- und das CRC-Feld geprüft.

**[0213]** Nachdem das Wahlprotokoll übertragen worden ist, gibt der RCASP an den PSBM ein Trenne-PSBM-Befehls-Quittierungsprotokoll mit einem Nachrichtenrahmen aus, der wie in **Fig. 26** gezeigt einen Anfangsblock, der die RCASP-Adresse (ADD) und ein Statusregister (STS) enthält, sowie ein CRC-Feld enthält. Das in dem Quittierungsprotokoll übertragene CRC-Feld wird durch den RCASP berechnet, indem an dem in dem Quittierungsprotokoll übertragenen Adressfeld und Statusfeld eine Prüfsumme ausgeführt wird. Nachdem das Quittierungsprotokoll übertragen worden ist und falls in dem Wahlprotokoll kein CRC-Fehler aufgetreten ist, veranlasst der Trenne-PSBM-Befehl, dass der RCASP den Primär- und den Sekundär-Port trennt. Falls in dem Wahlprotokoll ein CRC-Fehler aufgetreten ist, gibt der RCASP das Quittierungsprotokoll aus, wobei er aber den Primär- und den Sekundär-Port nicht trennt.

**[0214]** Der PSBM berechnet in Reaktion auf das Quittierungsprotokoll an dem in dem Anfangsblock empfangenen Adressfeld und Statusfeld eine CRC und vergleicht die berechnete CRC mit der in dem Quittierungsprotokoll empfangenen CRC. Falls der Wert der empfangenen CRC und der Wert der berechneten CRC übereinstimmen, ist das Quittierungsprotokoll von dem RCASP ohne Fehler empfangen worden. Falls in dem Quittierungsprotokoll kein CRC-Fehler erfasst wird, untersucht der PSBM das Adress- und das Statusfeld in dem Anfangsblock, um zu testen, dass die richtige RCASP-Adresse gesendet worden ist und dass in dem Statusregister keine Fehler gemeldet werden. Falls es einen Fehler gibt, kann der PSBM wie zuvor den Befehl neu senden oder die Statusbits prüfen.

**[0215]** Falls keine CRC-, Adress- oder Statusfehler gefunden werden, ist für den PSBM sichergestellt, dass der RCASP den Trenne-PSBM-Befehl empfangen und den primären und den sekundären Port getrennt hat.

#### Verbinde-RSBM-Befehl

**[0216]** Wenn durch den RSBM ein Zugriff des seriellen Busses ausgeführt werden soll, empfängt der RCASP über ein Wahlprotokoll einen Verbinde-RSBM-Befehl von dem PSBM. Wie in **Fig. 26** gezeigt ist, besitzt das RSBM-Verbindungs-Wahlprotokoll einen Nachrichtenrahmen, der einen Anfangsblock, der die RCASP-Adresse (ADD) und einen Verbinde-RSBM-Befehl (CMD) enthält, sowie ein CRC-Feld enthält.

**[0217]** Wie in der Beschreibung des Verbinde-PSBM-Befehls beschrieben wurde, prüft der RCASP zu Beginn des Verbinde-RSBM-Befehls-Wahlprotokolls seine Adresse gegenüber dem empfangenen Adressfeld und den empfangenen Befehl gegenüber den bekannten Befehlen. Falls die RCASP-Adresse empfangen wird und der Befehl ein Verbinde-RSBM-Befehl ist, empfängt der RCASP den Rest des Wahlprotokolls, sendet ein Quittierungsprotokoll und führt den Befehl aus.

**[0218]** Nachdem das RSBM-Verbindungs-Wahlprotokoll übertragen worden ist, prüft der RCASP wie bei dem Verbinde-PSBM-Befehl beschrieben das CRC-Feld und gibt daraufhin an den PSBM ein Verbinde-PSBM-Befehls-Quittierungsprotokoll mit einem Nachrichtenrahmen aus, der wie in **Fig. 26** gezeigt einen Anfangsblock, der die RCASP-Adresse (ADD) und ein Statusregister (STS) enthält, sowie ein CRC-Feld enthält. Falls die CMD-Eingabe unbekannt war, die RCASP-Adresse aber übereinstimmte, gibt der RCASP das Quittierungsprotokoll aus **Fig. 26** mit einem in dem Statusregister gesetzten CMD-Fehlerbit aus, um den PSBM zu informieren, dass in dem Wahlprotokoll ein unbekannter Befehl gesendet wurde.

**[0219]** Nachdem das Quittierungsprotokoll übertragen wurde und falls in dem Wahlprotokoll kein CRC-Fehler aufgetreten ist, veranlasst der Verbinde-RSBM-Befehl, dass der RCASP das RENA-Ausgangssignal zu dem RSBM setzt und den entfernten und den sekundären Port verbindet. In Reaktion auf das gesetzte RENA-Signal wird freigegeben, dass der RSBM unter Verwendung des seriellen 1149.1-Busprotokolls auf den seriellen Bus der Platine zugreift. Während der RSBM damit belegt ist, auf den seriellen Bus zuzugreifen, ist der PSBM frei, um andere Aufgaben auszuführen.

**[0220]** Der PSBM prüft wie in der Beschreibung des Verbinde-PSBM-Befehls beschrieben in Reaktion auf

das RCASP-Quittierungsprotokoll auf CRC-Fehler, Adressfehler und Statusfehler. Falls keine Fehler gefunden werden, ist für den PSBM sichergestellt, dass der RCASP den Verbinde-RSBM-Befehl richtig empfangen hat, den entfernten und den sekundären Port verbunden hat und das RENA-Ausgangssignal gesetzt hat. In Reaktion auf einen Fehler kann der PSBM die in der Beschreibung des Verbinde-PSBM-Befehls genannten Maßnahmen ergreifen.

**[0221]** Nachdem der Verbinde-RSBM-Befehl erfolgreich in den RCASP eingegeben worden ist, können weitere Befehle, die die zwischen dem entfernten und dem sekundären Port hergestellte Verbindung nicht beeinflussen wie etwa die hier beschriebenen Lese- und Schreibbefehle in den RCASP eingegeben und durch ihn ausgeführt werden.

#### Trenne-RSBM-Befehl

**[0222]** Wenn der Fernzugriff des seriellen Busses abgeschlossen ist, kann der PSBM den entfernten und den sekundären RCASP-Port durch Eingabe eines Trenne-RSBM-Befehls über ein Wahlprotokoll trennen. Wie in **Fig. 26** gezeigt ist, besitzt das Trenne-RSBM-Wahlprotokoll einen Nachrichtenrahmen, der einen Anfangsblock, der die RCASP-Adresse (ADD) und einen Trenne-RSBM-Befehl (CMD) enthält, sowie ein CRC-Feld enthält.

**[0223]** Zu Beginn des Trenne-RSBM-Befehls-Wahlprotokolls prüft der RCASP wie in der Beschreibung des Trenne-PSBM-Befehls beschrieben seine Adresse gegenüber dem empfangenen Adressfeld und den empfangenen Befehl gegenüber den bekannten Befehlen. Falls die RCASP-Adresse empfangen wird und der Befehl ein Trenne-RSBM-Befehl ist, empfängt der RCASP den Rest des Wahlprotokolls, sendet ein Quittierungsprotokoll und führt den Befehl aus.

**[0224]** Nachdem das Trenne-RSBM-Wahlprotokoll empfangen worden ist, prüft der RCASP wie in der Beschreibung des Trenne-PSBM-Befehls beschrieben das CRC-Feld und gibt daraufhin an den PSBM ein Trenne-RSBM-Befehls-Quittierungsprotokoll mit einem Nachrichtenrahmen aus, der wie in **Fig. 26** gezeigt einen Anfangsblock, der die RCASP-Adresse (ADD) und ein Statusregister (STS) enthält, sowie das CRC-Feld enthält. Falls die CMD-Eingabe unbekannt war, die RCASP-Adresse aber übereinstimmte, gibt der RCASP das Quittierungsprotokoll aus **Fig. 26** mit dem in dem Statusregister gesetzten CMD-Fehlerbit aus, um den PSBM zu informieren, dass in dem Wahlprotokoll ein unbekannter Befehl gesendet wurde.

**[0225]** Nachdem das Quittierungsprotokoll übertragen wurde und falls in dem Wahlprotokoll kein CRC-Fehler aufgetreten ist, veranlasst der Tren-

ne-RSBM-Befehl, dass der RCASP das RENA-Ausgangssignal zu dem RSBM zurücksetzt und den entfernten und den sekundären Port trennt. In Reaktion darauf, dass das RENA-Signal zurückgesetzt ist, wird gesperrt, dass der RSBM unter Verwendung des seriellen 1149.1-Busprotokolls auf den seriellen Bus der Platine zugreift.

**[0226]** Wie in der Beschreibung des Trenne-PSBM-Befehls beschrieben worden ist, prüft der PSBM in Reaktion auf das RCASP-Quittierungsprotokoll auf CRC-Fehler, Adressfehler und Statusfehler. Falls keine Fehler gefunden werden, ist für den PSBM sichergestellt, dass der RCASP den Trenne-RSBM-Befehl richtig empfangen hat, den entfernten und den sekundären Port getrennt und das RENA-Ausgangssignal zurückgesetzt hat. In Reaktion auf einen Fehler kann der PSBM die in der Beschreibung des Trenne-PSBM-Befehls genannten Maßnahmen ergreifen.

#### Lies-Status-Befehl

**[0227]** Um zu ermöglichen, dass der PSBM in dem Statusregister des RCASP gespeicherte Statusinformationen liest, wird ein Lies-Statusregister-Befehl bereitgestellt. Wenn das Statusregister gelesen werden soll, empfängt der RCASP über das Wählprotokoll einen Lies-Status-Befehl von dem PSBM. Das Lies-Status-Befehls-Wählprotokoll besitzt einen Nachrichtenrahmen, der wie in **Fig. 26** gezeigt einen Anfangsblock, der die RCASP-Adresse (ADD) und einen Lies-Status-Befehl (CMD) enthält, sowie ein CRC-Feld enthält.

**[0228]** Wie in der Beschreibung des Verbinde-PSBM-Befehls beschrieben worden ist, prüft der RCASP zu Beginn des Lies-Status-Befehls-Wählprotokolls seine Adresse gegenüber dem empfangenen Adressfeld und den empfangenen Befehl gegenüber den bekannten Befehlen. Falls die RCASP-Adresse empfangen wird und der Befehl ein Lies-Status-Befehl ist, empfängt der RCASP den Rest des Wählprotokolls, führt er den Befehl aus und sendet er ein Quittierungsprotokoll an den PSBM zurück.

**[0229]** Nachdem das Lies-Status-Befehls-Wählprotokoll übertragen worden ist, prüft der RCASP wie in dem Verbinde-PSBM-Befehl beschrieben das CRC-Feld und gibt daraufhin an den PSBM ein Lies-Status-Befehls-Quittierungsprotokoll mit einem Nachrichtenrahmen aus, der wie in **Fig. 26** gezeigt einen Anfangsblock, der die RCASP-Adresse (ADD) und ein Statusregister (STS) enthält, sowie ein CRC-Feld enthält. Falls die CMD-Eingabe unbekannt war, die RCASP-Adresse aber übereinstimmte, gibt der RCASP das Quittierungsprotokoll aus **Fig. 26** mit dem in dem Statusregister gesetzten CMD-Fehlerbit aus, um den PSBM zu informieren, dass in dem Wählprotokoll ein unbekannter Befehl gesendet worden ist.

**[0230]** Der PSBM prüft in Reaktion auf das RCASP-Quittierungsprotokoll wie in der Beschreibung des Verbinde-PSBM-Befehls beschrieben auf CRC-Fehler, Adressfehler und Statusfehler. Falls keine Fehler gefunden werden, ist für den PSBM sichergestellt, dass der RCASP den Lies-Status-Befehl richtig empfangen, den Befehl richtig ausgeführt und die Inhalte des Statusregisters richtig gesendet hat. In Reaktion auf einen Fehler kann der PSBM den Lies-Status-Befehl erneut an den RCASP senden.

**[0231]** Der Lies-Status-Befehl kann ausgeführt werden, ohne dass irgendein anderer momentan wirksamer Befehl beeinflusst wird. Der Lies-Status-Befehl ermöglicht, dass der PSBM den inneren Status des RCASP sowie dem RCASP zugeordnete externe Schaltungen wie etwa den RSBM, den Speicher und die Unterbrechungslogik überwacht. Beispielsweise kann der Lies-Status-Befehl verwendet werden, um zu sehen, ob eine Unterbrechungseingabe von dem RSBM (RINT) aufgetreten ist. Wenn der RSBM einen durch den PSBM angewiesenen Befehl abgeschlossen hat oder zur Angabe, dass er mit dem PSBM kommunizieren muss, kann der RSBM ein RINT-Signal an den RCASP ausgeben. Die folgende Liste definiert die in dem internen Statusregister des RCASP enthaltenen Statusbits. Bei Bedarf können weitere Statusbits zu dem Statusregister hinzugefügt werden.

Befehlsfehlerbit – ein Statusbit in dem Statusregister des RCASP, das angibt, dass das in dem Wählprotokoll-Nachrichtenrahmen empfangene Befehlsfeld kein bekannter Befehl war.

CRC-Fehlerbit – ein Statusbit in dem Statusregister des RCASP, das angibt, dass das in dem Wählprotokoll-Nachrichtenrahmen empfangene CRC-Feld nicht mit der berechneten CRC übereinstimmte.

PSBM-Verbunden-Bit – ein Statusbit in dem Statusregister des RCASP, das angibt, dass der primäre und der sekundäre Port verbunden sind.

RSBM-Verbunden-Bit – ein Statusbit in dem Statusregister des RCASP, das angibt, dass der entfernte und der sekundäre Port verbunden sind.

Unterbrechungsanforderungsbit – ein Statusbit in dem Statusregister des RCASP, das angibt, dass an dem RINT-Eingang ein Unterbrechungssignal eingegeben worden ist.

STMS-Statusbit – ein Statusbit in dem Statusregister des RCASP, das den Zustand des STMS-Ausgangssignals angibt. Dieses Bit ermöglicht, den Zustand zu prüfen, in dem der serielle 1149.1-Bus der Platinebene gelassen wurde, als er von dem 1149.1-Rückwandbus getrennt wurde.

#### Datenübertragungsbefehle

**[0232]** Gelegentlich ist es erforderlich, dass der PSBM Programmcode, einen Befehl oder Daten an einen dem RSBM zugeordneten Speicher überträgt, bevor freigegeben worden ist, dass der RSBM auf

den seriellen Bus zugreift. Außerdem ist es gelegentlich erforderlich, dass der PSBM Daten, einen Befehl oder Statusinformationen von einem dem RSBM zugeordneten Speicher empfängt, um Status und Daten zu erhalten, die sich auf die von dem RSBM ausgeführten Zugriffsoperationen des seriellen Busses beziehen. Um ein Eingabe/Ausgabe-Verfahren zwischen dem PSBM und einem Speicher zu schaffen, enthält der RCASP einen anweisbaren E/A-Port, der einen parallelen Adressbus, einen parallelen, doppelt gerichteten Datenbus und einen Steuerbus zum Regulieren der Ein- und Ausgabeoperationen enthält. Um ein Verfahren zum Übertragen von Statusinformationen von dem RCASP an den PSBM zu schaffen, enthält der RCASP ein Statusregister, dessen Inhalte gelesen und an den PSBM übertragen werden können. Um zu ermöglichen, dass der E/A-Port des RCASP Daten aus einem Speicher liest oder in ihn schreibt und um zu ermöglichen, dass das Statusregister des RCASP gelesen wird, sind die folgenden Befehle definiert.

#### Schreibbefehl

**[0233]** Fig. 27 zeigt das Wähl- und das Quittierungsnachrichtenprotokoll für einen Schreibbefehl unter Verwendung des RCASP.

**[0234]** Wenn Daten von dem PSBM über den E/A-Port an einen Speicher übertragen werden, empfängt der RCASP über ein Wählprotokoll einen Schreibbefehl von dem PSBM. Wie in der Figur gezeigt ist, besitzt das Schreibbefehls-Wählprotokoll einen Nachrichtenrahmen, der einen Anfangsblock, der ein RCASP-Adressfeld (ADD1-Feld) und ein Schreibbefehlsfeld (CMD-Feld) enthält, ein Startspeicher-Adressfeld (ADD2), wohin der erste Datenwert geschrieben wird, ein Zählungswertfeld (CNT), das die Anzahl der in den Speicher zu schreibenden Datenwerte angibt, die zu schreibenden Datenwertfelder (DAT1-n) sowie ein CRC-Feld enthält. Das CRC-Feld ist ein Wert, den der RCASP empfängt und mit einer CRC vergleicht, die er an den empfangenen Feldern ADD1, CMD, ADD2, CNT, DATA1-n in dem Nachrichtenrahmen des Wählprotokolls berechnet.

**[0235]** Zu Beginn des Schreibbefehls-Wählprotokolls prüft der RCASP seine Adresse gegenüber dem empfangenen Adressfeld. Falls die Adressen nicht übereinstimmen, ignoriert der RCASP den Rest des Wählprotokolls. Falls die Adressen übereinstimmen, prüft der RCASP das CMD-Feld gegenüber den bekannten Befehlen, um zu sehen, welche Operation ausgeführt werden soll. In Reaktion auf einen unbekannten CMD ignoriert der RCASP den Rest des Wählprotokolls und setzt er das CMD-Fehlerbit in dem Statusregister. In Reaktion auf einen bekannten CMD empfängt der RCASP den Rest des Wählprotokolls und führt den Befehl aus.

**[0236]** In Reaktion auf einen richtig empfangenen Schreibbefehl gibt der RCASP die empfangene Startspeicheradresse (ADD2) aus, schreibt er den empfangenen ersten Datenwert (DATA1) an den adressierten Speicherplatz und dekrementiert er den Empfangszählwert (CNT). Falls der Zählwert nach der ersten Schreiboperation nicht null ist, inkrementiert der RCASP die Startspeicheradresse (ADD1), schreibt er den nächsten empfangenen Datenwert (DATA2) an den nächsten Speicherplatz und dekrementiert er den Zählwert (CNT) erneut. Diese Schritte werden wiederholt, bis der Zählwert (CNT) bis auf null dekrementiert worden ist.

**[0237]** Wenn der Zählwert auf null dekrementiert wird, erfasst der RCASP, dass der letzte Datenwert empfangen und in den Speicher geschrieben worden ist. Somit ist der nächste Datenwert, der in dem Wählprotokoll empfangen wird, nachdem der Zählwert null erreicht hat, der CRC-Wert. Der RCASP empfängt den CRC-Wert und vergleicht ihn mit einem CRC-Wert, den er an den Feldern ADD1, CMD, ADD2, CNT und DATA1-n berechnet, die er empfangen hat. Falls der empfangene CRC-Wert und der berechnete CRC-Wert übereinstimmen, ist bekannt, dass die Felder ohne Fehler von dem PSBM empfangen worden sind. Falls zwischen dem empfangenen CRC und dem berechneten CRC eine Nichtübereinstimmung auftritt, ist in den von dem PSBM an den RCASP übertragenen Feldern ein Fehler aufgetreten. In Reaktion auf einen CRC-Fehler setzt der RCASP in seinem Statusregister ein CRC-Fehlerbit.

**[0238]** Nachdem das Wählprotokoll abgeschlossen ist, gibt der RCASP an den PSBM ein Schreibquittierungsprotokoll mit einem Nachrichtenrahmen aus, der wie in Fig. 27 gezeigt einen Anfangsblock enthält, der das RCASP-Adressfeld (ADD-Feld), ein Statusregisterfeld (STS-Feld) sowie ein CRC-Feld enthält. Falls die CMD-Eingabe unbekannt war, die RCASP-Adresse aber übereinstimmte, wird das CMD-Fehlerbit in dem Statusregister des RCASP gesetzt, um den PSBM zu informieren, dass in dem Wählprotokoll ein unbekannter Befehl gesendet wurde.

**[0239]** Falls ein CRC-Fehler aufgetreten ist, wird das CRC-Fehlerbit in dem Statusregister gesetzt, um den PSBM über den CRC-Fehler zu informieren.

**[0240]** Der PSBM prüft wie zuvor beschrieben in Reaktion auf das RCASP-Quittierungsprotokoll auf CRC-Fehler, Adressfehler und Statusfehler. Falls keine Fehler gefunden werden, ist für den PSBM sichergestellt, dass der RCASP den Schreibbefehl richtig empfangen und die Daten richtig in den Speicher geschrieben hat. In Reaktion auf einen Quittierungsprotokoll-CRC-Fehler kann der PSBM das Adress- und das Statusregister unter Verwendung eines (zuvor beschriebenen) Lies-Status-Befehls erneut lesen. In

Reaktion auf Statusregisterfehler (CRC- und CMD-Fehlerbits) von dem RCASP kann der PSBM das Schreibbefehls-Wählprotokoll wiederholen.

**[0241]** Obgleich während des Schreibbefehls-Wählprotokolls üblicherweise mehrere Datenwerte übertragen werden, kann einfach dadurch, dass der CNT-Wert auf 1 gesetzt wird, ein einzelner Datenwert übertragen werden. Der PSBM überträgt typisch mehrere Datenwerte, wenn er ein Fernzugriffsprogramm oder einen Datenblock in den RAM-Speicher des RSBM eingibt, und einen einzelnen Datenwert, wenn er einen Befehlswert in das Status- und -Steuerregister (S&C REG) des RSBM eingibt. Ein in das S&S REG geschriebener Befehlswert kann das RSBM anweisen, ein besonderes Fernzugriffsprogramm wie etwa als Beispiele "Beginne Platinen-selbsttest" oder "Beginne Platinendiagnose" auszuführen.

#### Lesebefehl

**[0242]** Fig. 28 zeigt das Wähl- und Quittierungsprotokoll für die Lesebefehle, die mit dem RCASP verwendet werden. Wenn Daten von einem Speicher über den E/A-Port an den PSBM übertragen werden sollen, empfängt der RCASP über ein Wählprotokoll einen Lesebefehl von dem PSBM. Das Lesebefehls-Wählprotokoll besitzt einen Nachrichtenrahmen, der wie in Fig. 28 gezeigt einen Anfangsblock enthält, der das RCASP-Adressfeld (ADD1-Feld), ein Lesebefehlsfeld (CMD-Feld), ein Speicherstart-Adressfeld (ADD2), wo der erste Datenwert gelesen wird, ein Zählwertfeld (CNT), das die Anzahl der aus dem Speicher zu lesenden und zurück an den PSBM zu übertragenden Datenwerte angibt, sowie ein CRC-Feld enthält. Das CRC-Feld ist ein Wert, den der RCASP empfängt und mit einer CRC vergleicht, die er an den empfangenen Feldern ADD1, CMD, ADD2 und CNT in dem Nachrichtenrahmen des Wählprotokolls berechnet.

**[0243]** Zu Beginn des Lesebefehls-Wählprotokolls prüft der RCASP seine Adresse gegenüber dem empfangenen Adressfeld. Falls die Adressen nicht übereinstimmen, ignoriert der RCASP den Rest des Wählprotokolls. Falls die Adressen übereinstimmen, prüft der RCASP das CMD-Feld gegenüber den bekannten Befehlen, um zu sehen, welche Operation ausgeführt werden soll. In Reaktion auf einen unbekannten CMD ignoriert der RCASP den Rest des Wählprotokolls und setzt er das CMD-Fehlerbit in dem Statusregister. In Reaktion auf einen bekannten CMD empfängt der RCASP den Rest des Wählprotokolls und führt den Befehl aus.

**[0244]** Nachdem das Lesebefehls-Wählprotokoll empfangen worden ist, gibt der RCASP die Startspeicheradresse (ADD2) von dem E/A-Port aus, liest den ersten Datenwert (DATA1) von dem adressierten

Speicherplatz, dekrementiert den Zählwert (CNT) und startet ein Quittierungsprotokoll, um die von dem Speicher gelesenen Daten an den PSBM zu übertragen. Falls der Zählwert nach der ersten Leseoperation nicht null ist, inkrementiert der RCASP die Startspeicheradresse (ADD1), liest den nächsten Datenwert (DATA2) aus dem Speicher und dekrementiert den Zählwert (CNT) erneut. Diese Schritte werden wiederholt, bis der Zählwert (CNT) auf null dekrementiert worden ist. Wenn der CNT auf null dekrementiert wird, erfasst der RCASP, dass der letzte Datenwert aus dem Speicher gelesen worden ist.

**[0245]** In Reaktion auf ein CNT von null gibt der RCASP ein CRC aus, das er an den Feldern ADD, STS und DATA1-n, die während des Quittierungsprotokolls an den PSBM übertragen werden, berechnet hat. Nachdem die CRC an den Nachrichtenrahmen ausgegeben worden ist, schließt der RCASP das Lesebefehls-Quittierungsprotokoll ab. Wie in Fig. 28 gezeigt ist, besitzt das RCASP-Quittierungsprotokoll einen Nachrichtenrahmen, der einen Anfangsblock, der die RCASP-Adresse (ADD) und die Statusregisterinhalte (STS) enthält, eine vorgegebene Anzahl von aus dem Speicher gelesenen Datenwertfeldern (DATA1-n) sowie ein CRC-Feld enthält.

**[0246]** In Reaktion auf das Lesebefehls-Quittierungsprotokoll berechnet der PSBM an den von dem RCASP empfangenen Feldern ADD, STS und DATA1-n eine CRC. Falls die empfangene und die berechnete CRC übereinstimmen, wurde das Quittierungsprotokoll ohne Fehler empfangen. Falls kein CRC-Fehler erfasst wird, untersucht der PSBM das Adress- und das Statusfeld, um zu testen, dass die richtige RCASP-Adresse gesendet worden ist und dass keine Fehler in dem Statusregister gemeldet werden.

**[0247]** Falls keine Fehler gefunden werden, ist für den PSBM sichergestellt, dass der Lesebefehl richtig ausgeführt wurde und die Daten richtig empfangen wurden. In Reaktion auf einen Quittierungsprotokoll-CRC-Fehler kann der PSBM das Adress- und das Statusregister unter Verwendung eines (zuvor geschriebenen) Lies-Status-Befehls erneut lesen. In Reaktion auf Statusregisterfehler (CRC- und CMD-Fehlerbits) von dem RCASP kann der PSBM das Lesebefehls-Wählprotokoll wiederholen.

**[0248]** Obgleich während des Lesebefehls-Quittierungsprotokolls üblicherweise mehrere Datenwerte übertragen werden, kann ein einzelner Datenwert übertragen werden, indem einfach der CNT-Wert in dem Lesebefehls-Wählprotokoll auf eine Zählung von 1 gesetzt wird. Ein Beispiel eines typischen Einzeldatenwert-Lesebefehls tritt auf, wenn der PSBM lediglich den Statuswert in dem Status- und Befehlsregister (S&C REG) des RSBM zu lesen braucht.

## Weitere Befehlstypen

**[0249]** Während zwei Befehlstypen (Verbindungs/Trenn-Befehle und Datenübertragungsbefehle) beschrieben worden sind, können weitere Befehlstypen mit ihren eigenen Wähl- und Quittierungsprotokoll-Nachrichtenrahmenformaten entwickelt werden. Der einzige geforderte konstante Teil des Wählprotokoll-Nachrichtenrahmens ist, dass alle Nachrichten mit einem Anfangsblock starten, der wenigstens ein Adress- und ein Befehlsfeld enthält und der optional weitere Felder enthält, die durch den in dem Nachrichtenprotokoll gesendeten Befehl definiert sind. Gleichfalls ist der einzige konstante Teil des Quittierungsprotokoll-Nachrichtenrahmens, dass alle mit einem Anfangsblock starten, der wenigstens ein Adress- und ein Statusfeld enthält und der optional weitere Felder enthält, die durch den in dem Nachrichtenrahmen des Wählprotokolls gesendeten Befehl definiert sind. Außerdem sind die in einem Wähl- oder Quittierungsprotokoll-Nachrichtenrahmen gesendeten Felder immer durch wenigstens ein S-Signal getrennt.

**[0250]** Globale Befehle können zu der Fähigkeit des Systems unter Verwendung der gemeinsamen Befehlsform mit leichter Änderung hinzugefügt werden. Beispielsweise kann eine Adresse, typisch die höchste verfügbare Adresse, die alle RCASP-Schaltungen in dem System erkennen, für die globale Verwendung reserviert werden. Auf die globale Befehlsadresse folgt der Befehl, der entweder ein gemeinsam verwendeter Befehl oder ein spezieller globaler Befehl ist, den alle RCASP-Schaltungen in dem System erkennen. Um Buskollisionen auf dem seriellen Systembus zu verhindern, reagieren die RCASP-Schaltungen aber im Unterschied zu den anderen Befehlstypen auf einen globalen Befehl nicht mit einer Quittierungsprotokoll-Nachricht. Die Verwendung globaler Befehle ermöglicht, dass alle RCASP-Schaltungen in dem System in Reaktion auf eine einzelne Befehlsnachricht von dem PSBM Befehle gleichzeitig ausführen. Ohne diese Fähigkeit müsste der PSBM jede der RCASP-Schaltungen einzelnen auswählen und einen Befehl an sie senden.

**[0251]** Während der Übertragung eines Wähl- oder Quittierungsnachrichtenrahmens kann es erforderlich sein, in der Übertragung wegen Speicher- oder Verarbeitungsbeschränkungen der PSBM- oder der RCASP-Schaltungsanordnung eine Pause einzulegen. Falls z. B. während einer Schreibbefehls-Wählprotokoll-Nachricht eine große Anzahl von Datenfeldern von dem PSBM an einen RCASP gesendet werden, ist es möglich, dass eine oder beide Vorrichtungen nicht genügend Speicher haben, um zu ermöglichen, dass alle Daten gleichzeitig übertragen werden. Um die Übertragungen zu unterstützen, so dass periodisch aus den Speichern des PSBM und des RCASP herunter- oder in einen größeren Speicher

wie etwa in ein Plattenlaufwerk heraufgeladen werden kann, ist eine Pausenfähigkeit erforderlich.

**[0252]** Diese Fähigkeit wird leicht dadurch realisiert, dass veranlasst wird, dass die Sendevorrichtung nach dem S-Signal, das die Felder normalerweise trennt, zusätzliche S-Signale ausgibt. Dieser Zugang ermöglicht, bei Bedarf zwischen zwei beliebigen Feldern eines Nachrichtenrahmens eine Pause einzulegen. Die Länge der Pause wird durch die Anzahl der S-Signale gesteuert, die von der sendenden Vorrichtung an die empfangende Vorrichtung ausgegeben werden. Wenn die sendende Vorrichtung das nächste D-Signal sendet, um die Übertragung des nächsten Felds zu starten, wird die Übertragung der Datenfelder wieder aufgenommen.

## Ausführliche Beschreibung der RCASP-Schaltungsanordnung

**[0253]** Fig. 29 zeigt eine bevorzugte Implementierung des RCASP. Die RCASP-Schaltung ist ähnlich der ASP-Schaltung der zuvor beschriebenen Ausführungsform, besitzt aber zusätzliche entfernte, E/A- und Unterbrechungs-Ports sowie eine zusätzliche Multiplexierungs-Schaltungsanordnung, die erforderlich ist, um den entfernten oder den primären Port mit dem sekundären Port zu verbinden. Der RCASP besitzt Ein- und Ausgänge für die Signale (PTDI, PTMS, PTCK, PTCK) des primären Ports, für die Signale (STDO, STMS, STCK, STDO) des sekundären Ports, für die Signale (RTDI, RTMS, RTCK, RTCK) des entfernten Ports, für die Signale (RENA, RINT) des Unterbrechungs-Ports, für die Signale (CTL, ADD, DATA) des E/A-Ports und für das RCASP-Adresssignal und das SMBSEL-Signal.

**[0254]** Der in Fig. 29 gezeigte RCASP enthält einen Empfänger RCR, einen Sender XMT, eine Slavesteuerschaltung, vier Multiplexer MX1, MX2, MX3, MX4, eine Taktsynchronisierungsschaltung CSC, eine Einschaltrücksetzschaltung PRST und eine Rücksetz-Adressschaltung RSTA.

## RCASP-Empfängerschaltung RCR

**[0255]** Die Empfängerschaltung RCR in Fig. 29 enthält einen Controller zum Regulieren des von dem PSBM eingegebenen Wählprotokolls und ein Serielleingabe/Parallelausgabe-Register (SIPO-Register) zum Empfangen serieller Daten von dem PSBM und zum Ausgeben paralleler Daten an die Slavesteuerschaltung und an den E/A-Ausgang. Das PTDI-Signal wird in das SIPO-Register eingegeben, um die seriellen Daten während der Wählprotokolle zuzuführen, und wird in den Controller eingegeben, um den Betrieb des Empfängers während der Wählprotokolle zu regulieren. Die von dem SIPO ausgegebenen parallelen Daten werden über den Datenausgabebus (DO-Bus) in die Slavesteuerschaltung und in den

E/A-Ausgang eingegeben. Der von dem Empfänger-Controller ausgegebene Status wird in die Slavesteuerschaltung eingegeben, um anzugeben, wenn parallele Daten von dem SIPO zum Lesen auf dem DO-Bus verfügbar sind.

**[0256]** Der Empfänger-Controller bestimmt, wann an PTDI eine erste Signalsequenz "I, dann S, dann D" auftritt, die den Start eines Wahlprotokolls und den Start des ersten Datenfelds in dem Nachrichtenrahmen angibt. Der Controller gibt in Reaktion auf diese Eingabesequenz den SIPO für den Empfang des in die PTDI eingegebenen seriellen Datenfelds frei. Der Controller bestimmt in dem Nachrichtenrahmen, wann an PTDI eine Signalsequenz "D, dann S, dann D" auftritt, die das Ende einer momentanen Datenfeldeingabe und den Start der nächsten Datenfeldeingabe angibt. Der Controller ermöglicht in Reaktion auf diese Eingabesequenz, dass der SIPO den Empfang des nächsten eingegebenen seriellen Datenfeld-Eingangssignals startet und das zuvor empfangene serielle Datenfeld parallel über den DO-Bus an die Slavesteuerschaltung und an den E/A-Port ausgibt. Der Controller bestimmt, wann an PTDI eine erste Signalsequenz "D, dann S, dann I" auftritt, die das Ende des momentanen Wahlprotokolls und das Ende des letzten Datenfelds in dem Nachrichtenrahmen angibt. In Reaktion auf diese Eingabesequenz ermöglicht der Controller eine letzte parallele Ausgabe von SIPO über den DO-Bus an die Slavesteuerschaltung und an den E/A-Port und schließt die Wahlprotokoll-Eingabeoperation ab.

#### RCASP-Senderschaltung XMT

**[0257]** Die Senderschaltung XMT in **Fig. 29** enthält einen Controller zum Regulieren des von dem RCASP ausgegebenen Quittierungsprotokolls und ein Paralleleingabe/Seriellausgabe-PISO-Register zum Empfangen paralleler Daten von der Slavesteuerschaltung oder von dem E/A-Port und zum seriellen Ausgeben der Daten an den PSBM. Das PISO-Register empfängt entweder über den Dateneingabebus 1 DI1 von dem E/A-Port oder über den Dateneingabebus 2 DI2 von der Slavesteuerschaltung parallele Daten und gibt die Daten über das Quittierungsprotokoll-Ausgabesignal (APO-Signal) seriell an den MX1 aus. Der Controller empfängt über den Steuerbus ein Steuereingangssignal von der Slavesteuerschaltung und gibt über den Statusbus den Status an die Slavesteuerschaltung aus. Der Steuereingang an dem Steuerbus wählt aus, welcher Datenbus (DI1 oder DI2) Daten in den PISO eingibt und reguliert den Parallel/Seriell-Umsetzprozess, der während des Quittierungsprotokolls stattfindet. Der von dem Sender ausgegebene Status informiert die Slavesteuerschaltung während des Quittierungsprotokolls über den Senderstatus, d. h., ob das PISO-Register zum Empfang des nächsten parallelen Eingangssignals bereit ist oder nicht.

**[0258]** Das hier beschriebene Quittierungsprotokoll ist in **Fig. 25** veranschaulicht. Zu Beginn eines Quittierungsprotokolls gibt die Slavesteuerschaltung frei, dass der Multiplexer MX1 und der 3-Zustands-Puffer das APO-Signal von dem Sender an den PTDO-Ausgang übergeben. Daraufhin gibt die Slavesteuerschaltung über den DI2-Bus das RCASP-Adressfeld in den Sender ein, so dass es an PTDO herausgeschoben wird. Der Sender gibt in Reaktion auf die Adressfeldeingabe ein I- und ein S-Signal in PTDO ein, um den Quittierungsprotokoll-Nachrichtenrahmen zu starten, und sendet daraufhin seriell das Adressfeld an PTDO. Nachdem das Adressfeld übertragen worden ist, gibt die Slavesteuerschaltung über den DI2 das interne Statusregisterfeld des RCASP ein, so dass es an PTDO herausgeschoben wird. Vor dem Herausschieben des Statusfelds gibt der Sender ein S-Signal als ein Steuersignal zum Trennen der Felder aus. Nachdem das Statusfeld übertragen worden ist, gibt die Slavesteuerschaltung das CRC-Feld ein, das sie an dem Adress- und an dem Statusfeld berechnet hat, um es an PTDO herauszuschoben. Vor dem Herausschieben des CRC-Felds gibt der Sender noch einmal ein S-Signal als ein Steuersignal zum Trennen der Felder aus. Nachdem das CRC-Feld herausgeschoben worden ist, gibt die Senderschaltung eine S- und I-Signalfolge aus, um das Nachrichtenrahmen- und Quittierungsprotokoll zu stoppen.

**[0259]** Falls in dem Quittierungsprotokoll wie in dem Typ-2-Nachrichtenrahmen in **Fig. 25** gezeigt E/A-Datenfelder erforderlich wären, würden Daten aus dem DI1-Bus parallel geladen und aus dem Sender herausgeschoben, nachdem die Anfangsblockfelder (Adresse und Status) übertragen worden sind und bevor das CRC-Feld übertragen wird. Zwischen jedem in dem Quittierungsprotokoll übertragenen Datenfeld gibt der Sender noch einmal ein S-Signal aus.

#### Slavesteuerschaltung

**[0260]** Die Slavesteuerschaltung ist ein Zustandsmaschinen-Controller, der in Reaktion auf einen während eines Wahlprotokolls eingegebenen Befehl die Operation der RCASP-Senderschaltung XMT, der RCASP-Empfängerschaltung RCR, der RCASP-Taktsynchronisierungsschaltung (CSC) und der RCASP-Multiplexer MX1-MX4 reguliert. Die Slavesteuerschaltung empfängt die PTMS- und PTCK-Signale von dem primären Port, den Datenausgabebus (DO-Bus) und den Zustandsbus von dem Empfänger, den Statusbus vom Sender, den Dateneingabebus 1 (DI1) von dem E/A-Port, das RINT-Signal von dem Unterbrechungs-Port, das externe RCASP-Adresssignal und das externe SBM-SEL-Signal, ein Rücksetzsignal von der Einschalt-rücksetzschaltung (PRST) und Rücksetzadresssignale von der Rücksetz-Adressschaltung (RSTA). Die Slavesteuerung gibt ein Steuersignal an die Empfän-

gerschaltung, an die Senderschaltung, an die CSC, an die 3SBs und an die Multiplexer MX1-4 aus. Außerdem gibt die Slavesteuerschaltung das Fernfreigabe-Unterbrechungssignal (RENA) an den Unterbrechungs-Port und an die Lese/Schreib-Steuerung (CTL) sowie Speicheradresssignale an den E/A-Port aus.

**[0261]** Die Slavesteuerschaltung wird durch den PTCK-Eingang von dem primären Port getaktet. Der PTMS-Eingang von dem primären Port gibt für die Slavesteuerschaltung an, wann der 1149.1-Bus belegt, im Leerlauf oder zurückgesetzt ist. Die Statuseingangssignale von der Empfänger- und von der Senderschaltung informieren die Slavesteuerschaltung über den Status der Sender- und der Empfängerschaltung. Der DO-Bus von dem Empfänger wird verwendet, um parallele Daten in die Slavesteuerschaltung einzugeben. Der DI1-Eingang von dem E/A-Port ermöglicht, dass die Slavesteuerschaltung die von dem E/A-Port in den Sender eingegebenen Datenfelder in die CRC-Berechnung aufnimmt, die sie während der Quittierungsprotokolle ausführt. Das RINT-Eingangssignal von dem Unterbrechungs-Port informiert die Slavesteuerschaltung über ein externes Unterbrechungseingangssignal. Das Rücksetz-Eingangssignal von der PRST-Schaltung setzt die Slavesteuerschaltung beim Einschalten zurück. Die von der RSTA-Schaltung eingegebene Rücksetzadresse ermöglicht, die Slavesteuerschaltung wie in der ersten Erfindung beschrieben über eine von einer Wählprotokolloperation eingegebene Rücksetzadresse zurückzusetzen.

**[0262]** Das Steuerausgangssignal von der Slavesteuerschaltung steuert die Operation des Empfängers RCR, des Senders XMT, der Taktsynchronisierungs-Schaltungsanordnung CSC und der Multiplexer MX1-4. Der DI2-Busausgang von der Slavesteuerschaltung wird verwendet, um parallele Daten in den Sender einzugeben. Der CTL- und der Adressbusausgang von der Slavesteuerschaltung werden verwendet, um Lese- und Schreiboperationen des E/A-Ausgangs zu steuern. Der RENA-Unterbrechungsausgang von der Slavesteuerschaltung wird verwendet, um ein externes Unterbrechungssignal auszugeben.

**[0263]** Während der Wählprotokolle empfängt die Slavesteuerschaltung über den DO-Bus parallele Daten von dem Empfänger. Der Statusbuseingang von dem Empfänger informiert die Slavesteuerschaltung, wenn ein Wählprotokoll- und Nachrichtenrahmen gestartet worden ist, wenn jedes Datenfeld in dem Nachrichtenrahmen zum Lesen bereit ist und wenn das Nachrichtenrahmen- und -Wählprotokoll abgeschlossen ist. Das erste in einem Nachrichtenrahmen empfangene Datenfeld ist die RCASP-Adresse. Aus dem eingegebenen Adressfeld bestimmt die Slavesteuerschaltung, ob sie ausgewählt worden ist, den

Rest des Wählprotokolls zu empfangen. Das zweite empfangene Datenfeld ist der RCASP-Befehl. Aus dem eingegebenen Befehlsfeld bestimmt die Slavesteuerschaltung, welche Maßnahmen zu ergreifen sind und welcher Datenfeldtyp auf das Befehlsfeld in dem Nachrichtenrahmen folgt. Das letzte empfangene Datenfeld ist das CRC-Feld. Je nach dem Befehl können zwischen dem zweiten (Befehl) und dem letzten (CRC) Datenfeld (siehe **Fig. 24**) zusätzliche Datenfelder empfangen werden. Die Slavesteuerschaltung berechnet an den während des Wählprotokolls empfangenen Datenfeldern eine CRC und vergleicht daraufhin die berechnete CRC mit dem in dem letzten Datenfeld des Nachrichtenrahmens empfangenen CRC-Feld, um die Integrität der in dem Wählprotokoll empfangenen Daten zu testen.

**[0264]** Während Quittierungsprotokollen gibt die Slavesteuerschaltung über den DI2-Bus parallele Daten von dem Sender aus. Der Statusbuseingang von dem Sender informiert die Slavesteuerschaltung, wann parallele Daten an den Sender gesendet werden können, um sie während des Quittierungsprotokoll-Nachrichtenrahmens an PTDO herauszuschieben. Das erste Datenfeld, das in einem Nachrichtenrahmen parallel in den Sender eingegeben und seriell von ihm ausgegeben wird, ist die RCASP-Adresse. Das zweite Datenfeld, das parallel in den Sender eingegeben und seriell von ihm ausgegeben wird, ist das Statusregister in der Slavesteuerschaltung. Das letzte Datenfeld, das parallel in den Sender eingegeben und seriell von ihm ausgegeben wird, ist ein CRC-Feld. Die Slavesteuerschaltung berechnet an den während des Quittierungsprotokolls übertragenen Datenfeldern eine CRC und nimmt das berechnete CRC-Feld als das letzte übertragene Feld in den Nachrichtenrahmen auf, um zu ermöglichen, dass die empfangende Schaltung die Integrität der in dem Quittierungsprotokoll empfangenen Daten testet. Je nach dem Befehl können zwischen dem zweiten (Status) und dem letzten (CRC) Datenfeld zusätzliche Datenfelder übertragen werden. Beispielsweise gibt der E/A-Port während eines Lesebefehls Datenfelder in den Sender ein, um sie wie in **Fig. 25** gezeigt in den Nachrichtenrahmen des Quittierungsprotokolls aufzunehmen. Die Datenfelder von dem E/A-Port werden über den DI1-Bus ebenfalls in die Slavesteuerschaltung eingegeben, so dass sie in die CRC-Berechnung aufgenommen werden können, die an den in dem Quittierungsprotokoll-Nachrichtenrahmen übertragenen Datenfeldern ausgeführt wird.

**[0265]** In Reaktion auf einen Verbinde-PSBM-Befehls-Wählprotokoll-Nachrichtenrahmen (**Fig. 26**) gibt die Slavesteuerschaltung ein Steuersignal aus, das die 3SBs von PTDO und von STDO freigibt, STDI über den MX1 mit PTDO koppelt, STMS über den MX2 mit PTMS koppelt, STDO über den MX3 mit PTDI koppelt und STCK über den MX4 und die Taktsynchronisierungsschaltung CSC mit PTCK koppelt.

**[0266]** In Reaktion auf einen Verbinde-RSBM-Befehls-Wählprotokoll-Nachrichtenrahmen (**Fig. 26**) gibt die Slavesteuerschaltung ein Steuersignal aus, das den 3SB von STDO freigibt, STDO über den MX3 mit RTDI koppelt, STMS über den MX2 mit RTMS koppelt und STCK über den MX4 und die CSC mit RTCK koppelt.

**[0267]** In Reaktion auf einen Trenne-PSBM- oder Trenne-RSBM-Befehls-Wählprotokoll-Nachrichtenrahmen (**Fig. 26**) gibt die Slavesteuerschaltung ein Steuersignal aus, das die 3SBs von PTDO und von STDO sperrt, STMS mit einer logischen 1 oder 0 koppelt, die in den MX2 eingegeben wird (falls PTMS 1 ist, wird eine logische 1 ausgewählt, während eine logische 0 ausgewählt wird, falls PTMS 0 ist), und STCK über den MX4 und die CSC mit PTCK koppelt.

**[0268]** In Reaktion auf einen Schreibbefehls-Wählprotokoll-Nachrichtenrahmen (**Fig. 27**) gibt die Slavesteuerschaltung ein Speicherschreibsteuersignal (CTL) und das empfangene Adressfeld (ADD2) an den E/A-Port aus, um zu ermöglichen, dass die empfangenen Datenfelder (DATA1-n) von dem Empfänger über den DO-Bus ausgegeben und an den adressierten Speicherplatz geschrieben werden. Nach jeder Schreiboperation inkrementiert die Slavesteuerschaltung die Adresse, um zu ermöglichen, dass das nächste empfangene Datenfeld von dem Empfänger ausgegeben und an den nächsten Speicherplatz geschrieben wird. Die Slavesteuerschaltung enthält einen Zähler, der das in dem Nachrichtenrahmen empfangene Zählungsfeld (CNT) nach jeder Schreiboperation dekrementiert. Wenn die Zählung null erreicht, ist die letzte Schreiboperation ausgeführt worden und der Schreibbefehl abgeschlossen.

**[0269]** In Reaktion auf einen Lesebefehls-Wählprotokoll-Nachrichtenrahmen (**Fig. 28**) gibt die Slavesteuerschaltung die zu lesende Speicheradresse (ADD2) und die Zählung (CNT), die die Anzahl der auszuführenden Lesevorgänge angibt, ein. Nachdem das Wählprotokoll abgeschlossen ist, gibt die Slavesteuerschaltung das Speicherlesesteuerungsfeld (CTL) und das Empfangsadressfeld (ADD2) in den E/A-Port aus, um die Speicherdaten zu lesen und über den DI1-Bus in den Sender einzugeben.

**[0270]** Gleichzeitig startet die Slavesteuerschaltung einen Quittierungsprotokoll-Nachrichtenrahmen, um die aus dem Speicher gelesenen Datenfelder seriell auszugeben (**Fig. 28**). Um zu ermöglichen, dass das nächste Speicherdatenfeld gelesen, in den Sender eingegeben und in dem Quittierungsprotokoll-Nachrichtenrahmen ausgegeben wird, dekrementiert die Slavesteuerschaltung nach jeder Leseoperation die Lesezählung, während sie die Adresse inkrementiert. Wenn die Lesezählung auf null dekrementiert ist, stoppt die Slavesteuerschaltung das Datenlesen und

schließt das Quittierungsprotokoll ab.

**[0271]** In Reaktion auf einen Lies-Status-Befehls-Wählprotokoll-Nachrichtenrahmen (**Fig. 26**) startet die Slavesteuerschaltung einen Quittierungsprotokoll-Nachrichtenrahmen, um seriell den Inhalt ihres Statusregisters über die Empfängerschaltung an dem PTDO-Ausgang auszugeben.

#### Multiplexer

**[0272]** Der MX1 empfängt das Wählsteuer-Eingangssignal von der Slavesteuerschaltung und das APO-Signal von dem Sender sowie das STD1-Signal von dem sekundären Port. Der MX1 gibt das ausgewählte Eingangssignal (STD1 oder APO) über einen 3-Zustands-Ausgabepuffer (3SB) an dem PTDO-Ausgang aus. Der Dreizustands-Puffer 3SB wird durch ein Steuereingangssignal von der Slavesteuerschaltung freigegeben oder gesperrt (hochimpedant gemacht).

**[0273]** Der MX2 empfängt die Wählsteuerung von der Slavesteuerschaltung, das PTMS-Signal von dem primären Port, das RTMS-Signal von dem entfernten Port sowie ein Eingangssignal einer logischen 0 und 1. Der MX2 gibt das ausgewählte Eingangssignal (PTMS, RTMS, logische 0 oder logische 1) an dem STMS-Ausgang aus.

**[0274]** Der MX3 empfängt das Wählsteuer-Eingangssignal von der Slavesteuerschaltung, das PTDI-Signal von dem primären Port sowie das RTDI-Signal von dem entfernten Port. Der MX3 gibt das ausgewählte Eingangssignal (PTDI oder RTDI) über einen 3-Zustands-Ausgabepuffer (3SB) an dem STDO-Ausgang aus. Der 3SB wird durch ein Steuereingangssignal von der Slavesteuerschaltung freigegeben oder gesperrt (hochimpedant gemacht).

**[0275]** Der MX4 empfängt ein Wählsteuersignal von der Slavesteuerschaltung, das PTCK-Signal von dem primären Port sowie das RTCK-Signal von dem entfernten Port. Der MX3 gibt das gewählte Eingangssignal (PTCK oder RTCK) über die Taktsynchronisierungsschaltung (CSC) an dem STCK-Ausgang aus.

#### Taktsynchronisierungsschaltung

**[0276]** Die Taktsynchronisierungsschaltung (CSC) empfängt ein Taktsynchronisierungs-Steuereingangssignal von der Slavesteuerschaltung und das ausgewählte Taktausgangssignal vom MX4 und gibt an dem STCK-Ausgang ein synchronisiertes Taktsignal aus. Der Zweck der CSC ist es sicherzustellen, dass STCK ein sauberes, störungsfreies Taktsignal an die an dem seriellen Bus angeschlossenen ICs ausgibt, wenn der MX4 zwischen den zwei Eingangstakten (PTCK und RTCK) umschaltet.

## Anpassung des RCASP an einen seriellen Zweidraht-Rückwandbus

**[0277]** In einigen der neueren IEEE-Rückwandnormen, die in der Entwicklung sind, sind für den seriellen Zugriff auf in die Rückwand eingesteckte Platinen lediglich zwei Drähte reserviert. Da der serielle IEEE-1149.1-Bus vier Drähte erfordert, kann er in Rückwänden, die für einen seriellen Zweidrahtbus konstruiert sind, nicht verwendet werden. Unter diesen Bedingungen muss auf jeder Platine ein RSBM allein dafür verantwortlich sein, unter Verwendung des entfernten Ports des RCASP den seriellen Zugriff auf die ICs auf der Platine zu steuern. Außerdem muss der primäre Port des RCASP geändert werden, so dass er über die Wähl- und Quittierungsprotokolle der Erfindung unter Verwendung einer Zweidraht-Schnittstelle anstelle einer 1149.1-Vierdraht-Schnittstelle eine Schnittstelle zu einem PSBM schaffen kann.

**[0278]** Wie oben in der Beschreibung der ASP-Ausführungsform beschrieben worden ist, können die Wähl- und Quittierungsprotokolle an einer gemeinsamen Drahtverbindung betrieben werden. Dies ist möglich, da die zwei Protokolle nie gleichzeitig aktiv sind. Der Grund dafür, dass sie über den 1149.1-Vierdraht-Bus betrieben gezeigt sind, ist der, zu ermöglichen, dass der PSBM unter Verwendung des seriellen 1149.1-Busses auf die ausgewählte Anwendung (auf die ausgewählten ICs) zugreift.

**[0279]** Fig. 30 zeigt als ein Beispiel einer alternativen bevorzugten Ausführungsform den primären Port des RCASP, der über eine Zweidraht-Rückwandverbindung, die einen doppelt gerichteten seriellen Eingabe/Ausgabe-Datendraht (SIO-Datendraht) und einen TCK-Taktdraht umfasst, eine Schnittstelle zu dem PSBM schafft. Obgleich lediglich ein RCASP und eine zugeordnete Platine 37 gezeigt sind, enthält die Rückwand normalerweise mehrere Platinen, wobei jede einen RCASP besitzt, der ähnlich dem in Fig. 6 gezeigten mit dem PSBM verbunden ist. Abgesehen davon, dass das TDO- und das TDI-Signal beide einen gemeinsamen Draht gemeinsam nutzen und das TMS-Signal weggelassen ist, ist der in Fig. 30 gezeigte PSBM ähnlich dem PSBM aus Fig. 21. Außerdem unterstützt der PSBM aus Fig. 30 lediglich die Wähl- und Quittierungsprotokolle der Erfindung, nicht aber das 1149.1-Protokoll.

RCASP-Schaltung, die für eine Zweidraht-Primär-Port-Schnittstelle angepasst ist

**[0280]** In Fig. 31 ist eine ausführliche Ansicht der angepassten RCASP-Schaltung gezeigt. Die Änderungen, die erforderlich sind, um den RCASP anzupassen, um eine Schnittstelle mit einer Zweidraht-Primärschnittstelle zu schaffen, umfassen: (1) Kombinieren der in Fig. 29 gezeigten PTDI- und

PTDO-Signale zu einem PSIO genannten doppelt gerichteten Signal, (2) Entfernen des PTMS-Eingangssignals, da von dem PSBM kein 1149.1-Protokoll empfangen wird, (3) Entfernen des MX1, des MX2, des MX3 und des MX4, da in einer Zweidraht-Schnittstelle keine 1149.1-Verbindung zwischen dem primären und dem sekundären Port möglich ist, und (4) Eingeben des RTMS-Signals von dem RSBM in die Slavesteuerschaltung, so dass die Slavesteuerschaltung überwachen kann, wann der RSBM über den sekundären Port auf die ICs zugreift.

**[0281]** Außer diesen Architekturänderungen erfordert die angepasste RCASP-Schaltung aus Fig. 31 nicht die oben beschriebenen Befehle zum Verbinden oder Trennen des primären Ports und des sekundären Ports und erfordert sie nicht das PSBM-verbunden-Statusbit. Alle weiteren Befehle, Funktionen und Protokolle des angepassten RCASP bleiben die gleichen wie jene, die zuvor für den nicht angepassten RCASP beschrieben worden sind.

**[0282]** Während eines Wählprotokolls empfängt der angepasste RCASP an dem PSIO-Signal das Wählprotokoll von dem PSBM, so wie der zuvor beschriebene RCASP das Wählprotokoll an dem PTDI-Signal empfangen hat. Nachdem das Wählprotokoll abgeschlossen ist, gibt der angepasste RCASP an dem PSIO-Signal das Quittierungsprotokoll an den PSBM aus, so wie der zuvor beschriebene RCASP an dem PTDO-Signal das Quittierungsprotokoll an dem PSBM ausgegeben hat. Somit kann der RCASP in einer seriellen Zweidraht-Bus-Rückwandumgebung existieren und arbeiten, ohne dass die Wähl- und Quittierungsprotokolle der Erfindung geändert werden.

**[0283]** Diese Beschreibung beschreibt die Verwendung der RCASP-Schaltungsanordnung und des RCASP-Protokolls, wie sie auf ein System angewendet werden, das den seriellen 1149.1-Standardbus verwendet. Es ist wichtig zu verstehen, dass das RCASP-Protokoll mit anderen zuvor existierenden oder neu definierten seriellen Bussen verwendet werden kann. Die RCASP-Schaltung der Erfindung schafft ein Verfahren, das ermöglicht, dass ein primärer SBM unter Verwendung des E/A-Ports und der Wähl- und Quittierungsprotokolle Daten in einen Speicher ein- und aus ihm ausgibt. Außerdem schafft diese Erfindung eine verteilte Testarchitektur der Systemebene.

**[0284]** In alternativen Ausführungsformen zu den hier ausführlich geschilderten kann die RCASP-Schaltung als eine gepackte IC zur Montage auf einer gedruckten Schaltungsplatine, als ein angepackter Chip zur Montage auf einem Multi-Chip-Modulsubstrat, als eine Teilschaltung in einer integrierten Schaltung oder als eine eingebettete Schaltung in einem Multi-Chip-Modul-Halbleiter oder -Substrat

existieren.

### Abschnitt III

#### Hierarchischer adressierbarer Schatten-Port und hierarchisches adressierbares Protokoll

**[0285]** Eine weitere Erweiterung des ASP-Konzepts der Erfindung schafft ein Mittel zum hierarchischen Verbinden der Wurzelumgebung eines Systems mit irgendeiner Umgebungsebene in einem System für Mehrebenensysteme und Netze, die verschachtelte Ebenen umfassen. Ferner schafft die hierarchische ASP-Schaltungsanordnung (oder HASP-Schaltungsanordnung) ein Mittel zur Kommunikation mit der verbundenen Umgebung von der Wurzelumgebung über den SBM und das serielle 1149.1-Busprotokoll, wenn eine Verbindung hergestellt ist.

**[0286]** Im gesamten Rest der Offenbarung werden durchgehend die Wörter "Umgebung" und "Anwendung" verwendet. Das Wort "Umgebung" wird zur Angabe einer physikalischen Ebene in einer Systemarchitektur verwendet. Die "Wurzelumgebung" ist die Umgebung der niedrigsten Ebene und ist dort, wo der SBM liegt. Eine physikalische Ebene nach oben von der Wurzelumgebung wird als die Umgebungsebene 1 bezeichnet, zwei Ebenen nach oben werden als die Umgebungsebene 2 bezeichnet usw. Das Wort "Anwendung" wird zur Angabe eines Ziels in einer Umgebung verwendet, auf das durch den SBM zugegriffen werden kann, nachdem die Erfindung verwendet worden ist, um eine Verbindung des Ziels und des SBM herzustellen.

**[0287]** Obgleich sowohl die zuvor beschriebenen ASP-Schaltungen und -Protokolle als auch die zuvor beschriebenen RCASP-Schaltungen und -Protokolle über die HASPs mit einem SBM verbunden werden können, werden in dieser Offenbarung lediglich ASPs verwendet, um die Beschreibung zu vereinfachen.

**[0288]** **Fig. 32** zeigt einen hierarchischen ASP oder HASP, der in einer Einzelebenen-Umgebung verwendet wird, wobei ein SBM in der Rückwandwurzelumgebung über einen seriellen 1149.1-Rückwandbus mit den ASPs 1-n:1 der Platinenebene in der Umgebung der Ebene 1 verbunden ist. Jeder der ASPs 1-n:1 der Platinenebene ist über einen seriellen 1149.1-Bus der Platinenebene weiter mit den SCAN-ICs der Platine (Anwendung) verbunden. Die den ASPs in **Fig. 32** gegebene Namenvereinbarung ist "ASPy:z", wobei "y" die Adresse des ASP und "z" die Umgebungsebene, auf der der ASP existiert, angibt. Diese Namenvereinbarung wird im Folgenden sowohl für ASPs als auch für HASPs durchgehend befolgt. Zur Vereinfachung sind lediglich die TDO- und TDI-Bussignalnamen gezeigt, während lediglich die TMS- und TCK-Signaldrähte gezeigt sind.

**[0289]** Bevor auf die Anwendung (ICs) auf einer der Platinen (1-n) durch den SBM seriell zugegriffen werden kann, muss zwischen der Rückwandwurzelumgebung und der Umgebung der Platinenebene 1 eine Verbindung hergestellt werden. In dem in **Fig. 32** gezeigten Beispiel enthält die Umgebung 1 die Platinen 1-n, denen jeweils die ASPs 1-n zugeordnet sind. Die Adresse jeder Platine ist durch das jedem ASP gegebene Nummerierungsschema 1, 2 ... n angegeben. Die ASPs der Umgebung 1 sind in der Weise verbunden, dass ihr primärer Port (PTDI, PTMS, PTCK, PTDO) mit dem SBM der Wurzelumgebung verbunden ist, während ihr sekundärer Port (STDI, STMS, STCK, STDO) mit der Anwendung (ICs) verbunden ist. Außerdem ist die Umgebungsebenenummer (1) der ASPs in den Schnittstellen-Signalnamen, d. h. PTDI1, PTDO1, STDO1 und STDO1, enthalten.

**[0290]** Um eine Anwendung in der Umgebung 1 mit dem SBM in der Wurzelumgebung zu verbinden, gibt der SBM unter Verwendung der I-, S- und A-Signale und des in dem ASP-Protokoll oben definierten Rahmungsverfahrens ein Wählprotokoll (TDO bis TDO11) an alle ASPs aus. In diesem in der Figur gezeigten Beispiel ist die in dem Wählprotokoll gesendete gewählte Adresse die Adresse 2 (A2), wobei der Beginn (B) und das Ende (E) des Wählprotokolls angegeben sind. In Reaktion auf den Empfang des Wählprotokolls mit einer Adresse 2 gibt der ASP2 ein Quittierungsprotokoll (PTDO1 an TDI) mit einer Adresse 2 (A2) an den SBM aus und verbindet daraufhin die Anwendung (ICs) der Platine 2 über den seriellen 1149.1-Bus mit dem SBM. Wie bei dem Wählprotokoll sind der Beginn (B) und das (E) des Quittierungsprotokolls angegeben.

**[0291]** Da die Verbindung zwischen lediglich zwei Umgebungen, der Platine und der Rückwand, hergestellt wird, ist dieser Verbindungsprozess völlig gleich dem oben in Bezug auf die ASP-Schaltungsanordnung an einem Einzelmaster-Rückwandbus beschriebenen. Außerdem ist zu sehen, dass der Verbindungsprozess während einer Zeitdauer, wenn der serielle 1149.1-Bus in einem gesperrten Zustand ist, d. h. während der Zeitdauer zwischen dem ersten und dem zweiten X in der Figur, stattfindet.

**[0292]** Eine Analogie dieses Verbindungsschemas ist ebenfalls in **Fig. 32** gezeigt, wobei die Analogie die Operation des Auswählens eines Verzeichnisses der 1. Ebene von einem Wurzelverzeichnis in einem Computer, um Zugriff auf eine Datei zu erlangen, mit dem Auswählen einer Umgebung der 1. Ebene von einer Wurzelumgebung in dem System, um Zugriff auf eine Anwendung zu erlangen, vergleicht.

**[0293]** Die Fähigkeit der HASP-Schaltungsanordnung, eine Anwendung in einer Hardware-Systemumgebung so hierarchisch auszuwählen und auf

sie zuzugreifen, als ob sie eine Datei in einem hierarchischen Verzeichnis auf einer Computer-Festplatte wäre, schafft ein Verfahren, das die Zugriffsbeschränkungen im Zusammenhang mit den herkömmlichen seriellen Busnetzen in solchen Umgebungen überwindet.

#### Zweiebenen-Zugriff unter Verwendung von HASPs

**[0294]** In der Zweiebenenumgebung aus **Fig. 33** ist ein SBM in der Teilsystemwurzelumgebung über einen seriellen 1149.1-Teilsystembus in der Umgebung der Ebene 1 mit den Rückwandebenen-HASPs 1–n verbunden. Jeder der Rückwandebenen-HASPs 1–n ist über einen seriellen 1149.1-Rückwandebenenbus weiter mit einer Reihe von Platinenebenen-ASP 1–n verbunden. Jeder der Platinenebenen-ASP 1–n ist über einen seriellen 1149.1-Bus der Platinenebene weiter mit Anwendungen (ICs) verbunden. Obgleich lediglich zwischen den HASPs und dem ASP, wo die beschriebene Verbindung herzustellen ist, Verbindungen gezeigt sind, sind alle HASPs mit Umgebungen einer höheren Ebene verbunden.

**[0295]** Die HASPs 1–n:1 sind in der Weise verbunden, dass ihre primären Ports (PTDI, PTMS, PTCK, PTDO) mit einer Umgebung niedrigerer Ebene verbunden sind, während ihre sekundären Ports (STDI, STMS, STCK, STDO) mit einer Umgebung höherer Ebene verbunden sind. Beispielsweise sind die HASPs 1–n in der Umgebung der Rückwandebene 1 über ihre primären Ports mit dem SBM der Wurzelumgebung (Umgebung niedrigerer Ebene) verbunden und über ihre sekundären Ports mit den ASPs 1–n:2 der Umgebung der Platinenebene 2 (Umgebung höherer Ebene) verbunden. Außerdem ist die Umgebungsebenennummer jedes HASP/ASP-Ports in den Signalnamen enthalten. Beispielsweise enden die primären und die sekundären Signalnamen der HASPs 1–n der Umgebung 1 mit der Nummer "1", d. h. PTDI1, PTDO1, STDO1 und STDO1.

**[0296]** Bevor auf die Anwendung (SCAN-ICs) auf einer der Platinen (1–n) durch den SBM seriell zugegriffen werden kann, muss zwischen der Teilsystemwurzelumgebung, der Umgebung der Rückwandebene 1 und der Umgebung der Platinenebene 2 eine hierarchische Verbindung hergestellt werden. Die Umgebung 2 enthält die Platinen 1–n, wobei jede Platine einen ASP besitzt. Die Adresse jedes Platinen-ASP ist durch das jedem ASP gegebene Nummerierungsschema 1, 2,... n angegeben. Die Umgebung 1 enthält die Rückwände 1–n, wobei jede Rückwand einen HASP besitzt. Die Adresse jedes Rückwand-HASP ist durch das jedem HASP gegebene Nummerierungsschema 1, 2,... n angegeben.

**[0297]** Um die Platine 2 der Umgebung 2 (ASP2:2) – in der Rückwand 1 der Umgebung 1 (HASP1:1) – mit dem SBM in der Wurzelumgebung von **Fig. 32** zu

verbinden, gibt der SBM unter Verwendung der zuvor definierten I-, S- und A-Signale und des zuvor definierten Rahmungsverfahrens ein hierarchisches Wählprotokoll (TDO bis PTDI1) aus. Dieses Wählprotokoll unterscheidet sich von dem Wählprotokoll der ersten Erfindungen dadurch, dass zwischen dem ersten und dem zweiten I-Signal mehrere erste und zweite S-Signale übertragen werden können. Dies ermöglicht, dass während einer Wählprotokollsequenz mehrere Adressen (A) eingerahmt und übertragen werden. Die erste eingerahmte Adresse (A1), die in der hierarchischen Wählprotokollsequenz übertragen wird, wird zum Wählen des HASP1:1, d. h. des HASP1 der Umgebung 1, verwendet. Die zweite eingerahmte Adresse (A2), die in der hierarchischen Wählprotokollsequenz übertragen wird, wird zum Wählen des ASP2:2, d. h. des ASP2 der Umgebung 2, verwendet. Das von dem SBM ausgegebene hierarchische Wählprotokoll wird abgeschlossen, wenn ein zweites I-Signal übertragen wird, gerade, während das nichthierarchische Wählprotokoll der ersten Erfindung abgeschlossen wird.

**[0298]** Nachdem der HASP1:1 die Übertragung seines Adressrahmens (SA1S) von dem SBM empfangen hat, betrachtet er, welches Signal auf den Adressrahmen folgt. Falls auf den Adressrahmen ein I-Signal folgt, erkennt der HASP1:1, dass das Wählprotokoll abgeschlossen ist, und startet sein Quittierungsprotokoll. Falls auf den Adressrahmen ein S-Signal folgt, erkennt der HASP1:1, dass das Wählprotokoll hierarchisch ist und dass ein neuer Adressrahmen übertragen wird. Falls auf den Adressrahmen ein D-Signal folgt, erkennt der HASP1:1, dass das Wählprotokoll hierarchisch ist und dass ein neues Datenfeld in einem Nachrichtenrahmen (siehe die Beschreibung des RCASP-Nachrichtenrahmens in der zweiten Erfindung) übertragen wird. Nachdem der HASP erkannt hat, dass ein hierarchisches Wählprotokoll übertragen wird, reagiert er auf keine zusätzlichen Adressrahmen oder Datenfelder, die er empfängt, so dass seine Auswahl nicht durch nachfolgende Adressrahmen oder Datenfelder, die in dem momentanen hierarchischen Wählprotokoll übertragen werden, aufgehoben werden oder durch sie zurückgesetzt werden kann. Wenn ein ausgewählter HASP erkennt, dass ein Wählprotokoll hierarchisch ist, setzt er außerdem ein internes Merkerbit, das die Art und Weise ändert, in der er während des auf das Wählprotokoll folgenden Quittierungsprotokolls arbeitet. Das hierarchische Quittierungsprotokoll wird hier später beschrieben.

**[0299]** Es wird angemerkt, dass der bzw. die HASP die D-S-D-Signalsequenz, die die Felder in dem Nachrichtenrahmen trennt, erkennen, wenn ein Wählprotokoll-Nachrichtenrahmen hierarchisch von einem SBM über einen oder mehrere HASP(s) an einen RCASP übertragen wird. Der HASP behandelt Datenfelder in einem Nachrichtenrahmen so wie

Adressrahmen und leitet sie von dem SBM an den RCASP weiter.

**[0300]** In Reaktion darauf, dass der HASP 1:1 den Start des zweiten Adressrahmens (SA2S) sieht, gibt er einen STDO1-Ausgang frei, so dass er eine Wählprotokoloperation starten kann, um den zweiten Adressrahmen (SA2S) an die ASPs/HASPs der Umgebung der nächst höheren Ebene, in diesem Fall an den ASP2:2, zu übertragen. Der HASP 1:1 startet das Wählprotokoll, indem er ein erstes I-Signal ausgibt, daraufhin den Adressrahmen (SA2S) überträgt und daraufhin das Wählprotokoll durch Ausgabe eines zweiten I-Signals abschließt. Der Beginn (B) und das Ende (E) der hierarchischen 2-Ebenen-Wählprotokollsequenz sind in **Fig. 33** angegeben. Es wird angemerkt, dass es zwischen dem Ende des von dem SBM ausgegebenen hierarchischen Wählprotokolls und dem von dem HASP2 der Umgebung 1 ausgegebenen hierarchischen Wählprotokoll eine Signallatenzzeit gibt. Diese Latenzzeit wird durch den Entscheidungsschritt verursacht, den der HASP2 ausführt, um zu bestimmen, welches Signal (S oder I) auf seine Adressrahmeneingabe (SA2S) folgt. Für jede zusätzliche Umgebungsebene, auf die durch ein hierarchisches Wählprotokoll zugegriffen wird, wird eine Latenzzeit von einem Signal eingeführt.

**[0301]** Wenn der SBM die Übertragung des hierarchischen Wählprotokolls abschließt, gibt er an seinen TDO-Ausgang T-Signale aus und beginnt er seinen TDI-Eingang auf den Start eines Quittierungsprotokolls von dem PTDO1-Ausgang des HASP 1:1 zu überwachen. Gleichfalls gibt der HASP 1:1 T-Signale an seinem STD01-Ausgang aus und beginnt er, seinen STDI1-Eingang auf den Start eines Quittierungsprotokolls von dem PTDO2-Ausgang des ASP2:2 zu überwachen, wenn er das Weiterleiten des hierarchischen Wählprotokolls von dem SBM zum ASP2:2 abschließt.

**[0302]** Nachdem der ASP2:2 seinen Adressrahmen (SA2S) in der Wählprotokollübertragung vom HASP 1:1 empfangen hat, startet er seine Quittierungsprotokollausgabe an den HASP 1:1. Nach der Übertragung eines ersten I-Signals zum Einleiten des Quittierungsprotokolls gibt der ASP2:2 seine Adressrahmeneingabe (SA2S) von seinem PTDO2-Ausgang an den STDI1-Eingang des HASP1:1 aus. Der HASP 1:1 gibt in Reaktion auf das erste S-Signal des vom ASP2:2 eingegebenen Adressrahmens seinen PTDO1-Ausgang frei und startet durch Ausgeben eines ersten I-Signals das Weiterleiten des Quittierungsprotokolls vom ASP2:2 zum TDI-Eingang des SBM. Nachdem der ASP2:2 seinen Adressrahmen an den STDI1-Eingang des HASP 1:1 übertragen hat, schließt er sein Quittierungsprotokoll ab, indem er ein zweites I-Signal an den STDI1-Eingang des HASP1:1 ausgibt, und verbindet er daraufhin den seriellen 1149.1-Bus von der Umgebung 1 mit der An-

wendung auf der Platine 2 der Umgebung 2.

**[0303]** Der HASP 1:1 setzt in Reaktion auf das vom ASP2:2 eingegebene zweite I-Signal durch Ausgabe seines eigenen Adressrahmens (SA1S) an den TDI-Eingang des SBM die Quittierungsprotokollsequenz fort. Nachdem der HASP1:1 seinen Adressrahmen an den TDI-Eingang des SBM übertragen hat, schließt er das hierarchische Quittierungsprotokoll ab, indem er ein zweites I-Signal an den TDI-Eingang des SBM ausgibt und daraufhin den seriellen 1149.1-Bus von der Wurzelumgebung mit dem seriellen 1149.1-Bus der Umgebung 1 der Rückwand 1 verbindet. Nachdem der SBM das zweite I-Signal empfangen hat, bestimmt er, dass die Übertragung des hierarchischen Quittierungsprotokolls fertig gestellt ist und untersucht er die empfangenen Adressen, um zu bestätigen, dass die richtige hierarchische Verbindung hergestellt worden ist. In **Fig. 33** sind wie bei dem Wählprotokoll der Beginn (B) und das Ende (E) des hierarchischen Quittierungsprotokolls angegeben.

**[0304]** Es wird angemerkt, dass der bzw. die HASPs die D-S-D-Signalsequenz, die die Felder in dem Nachrichtenrahmen trennt, erkennen, wenn ein Quittierungsprotokoll-Nachrichtenrahmen hierarchisch von einem RCASP über einen oder mehrere HASPs an einen SBM übertragen wird. Der HASP behandelt die Datenfelder in einem Nachrichtenrahmen so wie die Adressrahmen und leitet sie von dem RCASP an den SBM weiter.

**[0305]** Es wird angemerkt, dass es eine Symmetrie der Form zwischen dem von dem SBM ausgegebenen hierarchischen Wählprotokoll und dem von dem SBM empfangenen hierarchischen Quittierungsprotokoll gibt. Der einzige Unterschied in den Protokollen ist, dass in dem hierarchischen Wählprotokoll der Adressrahmen der niedrigsten Umgebungsebene zuerst übertragen wird, während in dem hierarchischen Quittierungsprotokoll der Adressrahmen der obersten Umgebungsebene zuerst übertragen wird.

**[0306]** Die Reihenfolge der Adressrahmen in dem hierarchischen Quittierungsprotokoll ist der Schlüssel dazu, das hierarchische Quittierungsprotokollschemata zum Funktionieren zu bringen. Dadurch, dass die oberste Umgebungsebene, auf die zugegriffen wird, das hierarchische Quittierungsprotokoll einleitet, brauchen die HASPs in den unteren Umgebungsebenen lediglich ihre STDI-Eingänge zu überwachen, um zu bestimmen, wann das hierarchische Quittierungsprotokoll gestartet worden ist. Da die oberen Quittierungsprotokolle durch erste und zweite I-Signale eingerahmt sind, kann ein HASP unterer Ebene leicht bestimmen, wann eine obere Quittierungsprotokollübertragung abgeschlossen ist, so dass er seine eigene Adressrahmen-Quittierungsangabe in das hierarchische Quittierungsprotokoll einfügen kann, das

an den SBM weitergeleitet wird. Somit ist die Operation des hierarchischen Quittierungsprotokolls einfach und strukturiert und unabhängig von der Anzahl der verwendeten Umgebungsebenen.

**[0307]** Da die Verbindungen auf jeder Umgebungsebene in der Reihenfolge hergestellt werden, in der die Quittierungsprotokolle gesendet werden, unterscheidet sich der durch die HASP-Schaltungsanordnung und durch das HASP-Protokoll ermöglichte hierarchische Verbindungsprozess etwas von dem früher beschriebenen ASP-Protokoll. Zum Beispiel wird der ASP2:2 in **Fig. 33** nach dem Senden seines Quittierungsprotokolls verbunden, woraufhin der HASP1:1 nach Aufnahme seines Adressrahmens und Abschluss der hierarchischen Quittierungsprotokollsequenz verbunden wird. Da am Ende des hierarchischen Quittierungsprotokolls alle Umgebungen verbunden und bereit für den seriellen Zugriff über den SBM in der Wurzelumgebung sind, werden aber die gleichen Ergebnisse erzielt. Außerdem ist zu sehen, dass der hierarchische Verbindungsprozess während einer Zeitdauer, während der der serielle 1149.1-Bus in einem gesperrten Zustand ist, d. h. während der Zeitdauer zwischen dem ersten und dem zweiten X in der Figur, stattfindet.

**[0308]** Außerdem ist eine Analogie dieses Verbindungsschemas in **Fig. 33** gezeigt, die die Operation des Auswählens eines Verzeichnisses 2. Ebene von einem Wurzelverzeichnis in einem Computer, um Zugriff auf eine Datei zu erlangen, mit dem Auswählen einer Umgebung 2. Ebene von einer Wurzelumgebung in dem System, um Zugriff auf eine Anwendung zu erlangen, vergleicht.

#### Dreiebenen-Zugriff unter Verwendung von HASPs

**[0309]** In der Dreiebenen-Umgebung aus **Fig. 34** wird ein SBM in der Systemwurzelumgebung mit den HASPs 1-n:1 in der Umgebung 1 der Teilsystemeebene verbunden. Die HASPs 1-n:1 der Teilsystemeebene werden mit den HASPs 1-n:2 der Rückwandebene in der Umgebung 2 verbunden. Die HASPs 1-n:2 der Rückwandebene werden mit den ASPs 1-n:3 der Platineebene in der Umgebung 3 verbunden. Jeder ASP wird mit einer Anwendung (SCAN-ICs) auf jeder Platine 1-n verbunden. Obgleich lediglich Verbindungen zwischen den HASPs und dem ASP gezeigt sind, wo die beschriebene Verbindung hergestellt werden soll, sind alle HASPs mit Umgebungen höherer Ebene verbunden. Bevor der SBM der Systemebene auf eine Anwendung zugreifen kann, muss zwischen der Wurzelumgebung der Systemebene, der Umgebung der Teilsystemeebene 1, der Umgebung der Rückwandebene 2 und der Umgebung der Platineebene 3 eine hierarchische Verbindung hergestellt werden.

**[0310]** Um die dem ASPn:3 zugeordnete Anwen-

dung mit dem SBM in der Wurzelumgebung aus **Fig. 3** zu verbinden, gibt der SBM ein hierarchisches Wählprotokoll (TDO an PTDI1) aus, um eine Verbindung zwischen den verschiedenen Umgebungsebenen herzustellen. Die erste eingerahmte Adresse (A1) in dem hierarchischen Wählprotokoll wählt den HASP1:1 in der Teilsystemumgebung 1 aus. Die zweite eingerahmte Adresse (A2) wählt den HASP2:2 in der Rückwandumgebung 2 aus. Die dritte eingerahmte Adresse (An) wählt den ASPn:3 der Platine "n" in der Umgebung 3 aus. Die Ausgabe des hierarchischen Wählprotokolls von dem SBM wird durch Senden des zweiten I-Signals abgeschlossen.

**[0311]** Nachdem der ASPn:3 von dem vom HASP2:2 ausgegebenen Wählprotokoll seinen Adressrahmen (SAnS) empfangen hat, sendet er ein Quittierungsprotokoll an den HASP2:2 zurück. In Reaktion darauf, dass der HASP2:2 vom ASPn:3 das Quittierungsprotokoll empfängt, sendet er ein Quittierungsprotokoll an den HASP1:1, der den vom ASPn:3 (SAnS) gesendeten Adressrahmen, gefolgt von seinem eigenen Adressrahmen (SA2S), enthält. In Reaktion darauf, dass der HASP 1:1 das Quittierungsprotokoll vom HASP2:2 empfängt, sendet er ein Quittierungsprotokoll an den SBM in der Wurzelumgebung, der die vom ASPn:3 (SAnS) und vom HASP2:2 (SA2S) gesendeten Adressrahmen, gefolgt von seinem eigenen Adressrahmen (SA1S), enthält.

**[0312]** Nachdem jede Vorrichtung ihre Quittierungsprotokollübertragung abgeschlossen hat, verbindet sie ihre primären und sekundären Ports miteinander, um den Zugriff über den seriellen 1149.1-Bus zu ermöglichen. Wenn der SBM das vom HASP 1:1 ausgegebene vollständige hierarchische Quittierungsprotokoll empfängt, überprüft er, dass die richtige hierarchische Verbindung hergestellt wurde. Nach dem Überprüfungsprozess greift der SBM über die zwischen dem HASP1:1, dem HASP2:2 und dem ASPn:3 hergestellten Verbindungen seriell auf die Anwendung auf der Platine "n" in der Umgebung 3 zu.

**[0313]** Als Verständnishilfe ist eine Analogie dieses Verbindungsschemas in **Fig. 34** gezeigt, die die Operation des Auswählens eines Verzeichnisses 3. Ebene von einem Wurzelverzeichnis in einem Computer, um Zugriff auf eine Datei zu erlangen, mit dem Auswählen einer Umgebung 3. Ebene von einer Wurzelumgebung in dem System, um Zugriff auf eine Anwendung zu erlangen, vergleicht.

#### Zugriff auf die M. Ebene unter Verwendung der HASPs

**[0314]** Während die vorausgehenden Beispiele gezeigt haben, dass die HASP-Erfindung auf die Systemumgebungen der 1., 2. und 3. Umgebung zugreift, kann die Erfindung verwendet werden, um auf irgendeine Umgebungsebene (M) in einem System

zuzugreifen, indem einfach die Anzahl der in dem hierarchischen Wahlprotokoll übertragenen Adressrahmen erhöht wird. Die Fähigkeit der dritten Erfindung, eine Master-Vorrichtung (SBM) hierarchisch mit einer Slave-Vorrichtung (ASP) auf irgendeiner Umgebungsebene zu verbinden, schafft ein äußerst flexibles Verbindungsverfahren, das auf genau eine gewünschte Zielanwendung zugreifen kann. Die Zielanwendung kann ein System, ein Teilsystem, eine Rückwand, eine Platine, ein Multi-Chip-Modul, eine IC, eine Teilschaltung in einer IC, eine Schaltung in einer Teilschaltung einer IC,... usw. sein.

**[0315]** Beispielsweise veranschaulichen die hierarchischen Wahl- und Quittierungsprotokolle aus **Fig. 35**, dass die Erfindung eine Anwendung in der Umgebungsebene "m" über die Zwischenumgebungsebenen 1, 2, 3 ... m-2, m-1 mit einem SBM in der Wurzelumgebung (RE) verbindet. Jeder Adressrahmen in den hierarchischen Wahl- und Quittierungsprotokollen ist durch die Sequenz "Sm:aS" angegeben, wobei das erste S das Wahlsignal ist, das den Adressrahmen beginnt, "m" eine Zahl von 1 bis M ist, die einfach zur Veranschaulichung der Umgebungsebene, in der sich die Adresse befindet, enthalten ist, "a" eine Zahl von 1 bis n ist, die den an die Umgebungsebene (m) gesendeten oder von ihr empfangenen Adressrahmen darstellt, und das zweite S das Wahlsignal ist, das den Adressrahmen stoppt.

**[0316]** In **Fig. 35** gibt der SBM der Wurzelumgebung (RE) ein hierarchisches Wahlprotokoll an den HASPa der Umgebung 1 (E1) aus. Das hierarchische Wahlprotokoll enthält für jede Umgebungsebene 1 bis M einen Adressrahmen (a). Der HASPa der Umgebung 1 empfängt von dem SBM das Wahlprotokoll, löscht seinen Adressrahmen (S1:aS) und überträgt die verbleibenden Adressrahmen an den HASPa der Umgebung 2 (E2). Der HASPa der Umgebung 2 empfängt das Wahlprotokoll vom HASPa der Umgebung 1, löscht seinen Adressrahmen (S2:aS) und sendet die verbleibenden Adressrahmen an den HASPa der Umgebung 3 (E3). Der HASPa der Umgebung 3 empfängt das Wahlprotokoll vom HASPa der Umgebung 2, löscht seinen Adressrahmen (S3:aS) und überträgt die verbleibenden Adressrahmen an den HASPa der nächst höheren Umgebungsebene. Dieser Prozess wird fortgesetzt, bis der HASPa der Umgebung m-1 das Wahlprotokoll vom HASPa der Umgebung m-2 empfängt, seinen Adressrahmen (Sm-1:aS) löscht und den letzten Adressrahmen (Sm:aS) an den ASPa der Umgebung m überträgt.

**[0317]** Es wird angemerkt, dass der letzte von dem SBM in dem hierarchischen Wahlprotokoll ausgegebene Rahmen anstelle des in **Fig. 4** gezeigten Adressrahmens (Sm:aS) ein Nachrichtenrahmen ist, falls eine hierarchische Verbindung zu einem RCASP anstatt zu einem ASP hergestellt wird. Ein Nachrichtenrahmen besitzt wie ein Adressrahmen ein erstes

und ein zweites S-Signal, wobei aber innerhalb eines Nachrichtenrahmens zusätzliche durch S-Signale getrennte Felder existieren. Der Nachrichtenrahmen ist oben anhand von **Fig. 26** ausführlich beschrieben worden.

**[0318]** In Reaktion auf das hierarchische Wahlprotokoll aus **Fig. 35** gibt der ASPa der Umgebung m ein hierarchisches Quittierungsprotokoll an den HASPa der Umgebung m-1 aus. Das hierarchische Quittierungsprotokoll enthält die Adresse des ASPa, eingrahmt von einem ersten und einem zweiten S-Symbol (Sm:aS). Der HASPa der Umgebung m-1 empfängt das Quittierungsprotokoll vom ASPa der Umgebung m, fügt seinen Adressrahmen ein (Sm-1:aS) und überträgt das Quittierungsprotokoll nach unten zum HASPa der Umgebung m-2. Der HASPa der Umgebung m-2 empfängt das Quittierungsprotokoll vom HASPa der Umgebung m-1, fügt seinen Adressrahmen (Sm-2:aS) ein und überträgt das Quittierungsprotokoll nach unten zur nächst niedrigeren Umgebungsebene.

**[0319]** Schließlich empfängt der HASPa der Umgebung 3 das Quittierungsprotokoll von der Umgebung der nächst höheren Ebene, fügt seinen Adressrahmen (S3:aS) ein und überträgt das Quittierungsprotokoll an den HASPa der Umgebung 2. Der HASPa der Umgebung 2 empfängt das Quittierungsprotokoll vom HASPa der Umgebung 3, fügt seinen Adressrahmen (S2:aS) ein und überträgt das Quittierungsprotokoll nach unten zum HASPa der Umgebung 1. Der HASPa der Umgebung 1 empfängt das Quittierungsprotokoll vom HASPa der Umgebung 2, fügt seinen Adressrahmen (S1:aS) ein und überträgt das Quittierungsprotokoll nach unten zum SBM in der Wurzelumgebung (RE). Wenn der SBM vom HASPa der Umgebung 1 das zweite I-Symbol empfängt, ist das hierarchische Quittierungsprotokoll abgeschlossen.

**[0320]** Es wird angemerkt, dass der erste in den SBM in dem hierarchischen Quittierungsprotokoll eingegebene Rahmen anstelle des in **Fig. 35** gezeigten Adressrahmens (Sm:aS) ein Nachrichtenrahmen ist, wenn eine hierarchische Verbindung zu einem RCASP anstatt zu einem ASP hergestellt wird. Ein Nachrichtenrahmen besitzt wie ein Adressrahmen ein erstes und ein zweites S-Signal, wobei aber in dem Nachrichtenrahmen zusätzliche Felder existieren, die durch S-Signale getrennt sind.

**[0321]** Nachdem von jedem HASP das hierarchische Quittierungsprotokoll ausgegeben worden ist, wird zwischen dem primären und dem sekundären Port der Vorrichtung eine Verbindung hergestellt, um eine Verbindung zu bilden, die ermöglicht, dass der SBM der Wurzelumgebung hierarchisch auf die mit dem ausgewählten ASP in der Umgebung m verbundene Zielanwendung zugreift.

**[0322]** Im Allgemeinen ist der während des hierarchischen Wahlprotokolls betroffene Prozess für den SBM die Ausgabe einer Reihe von Adressrahmen in einem einzelnen durch ein erstes und ein zweites I-Signal definierten Wahlprotokollrahmen. In jeder aufeinander folgenden Umgebungsebene subtrahiert oder löscht der ausgewählte HASP seinen Adressrahmen aus dem hierarchischen Wahlprotokoll und überträgt er die anderen Adressrahmen nach oben bis zu der Umgebung der nächst höheren Ebene. Dieser Adressrahmen-Löschprozess wird in jeder Umgebungsebene fortgesetzt, bis der letzte Adressrahmen zu dem ausgewählten HASP in der Umgebung der obersten Ebene übertragen worden ist. Nachdem der HASP der obersten Ebene ausgewählt worden ist, wird das hierarchische Wahlprotokoll mit dem zweiten I-Signal abgeschlossen.

**[0323]** Im Allgemeinen ist der während des hierarchischen Quittierungsprotokolls betroffene Prozess der inverse des hierarchischen Wahlprotokolls. Ein hierarchisches Quittierungsprotokoll wird durch den ausgewählten HASP in der Umgebung der obersten Ebene eingeleitet, der seinen Adressrahmen in einem einzelnen durch ein erstes und durch ein zweites I-Signal definierten Quittierungsprotokollrahmen ausgibt. Die HASPs in Umgebungen niedrigerer Ebenen übergeben in Reaktion auf das von dem HASP in der obersten Umgebung ausgegebene Quittierungsprotokoll das Quittierungsprotokoll und den Adressrahmen an den SBM in der Wurzelumgebung. In jeder aufeinander folgenden niedrigeren Umgebungsebene wird der Adressrahmen für diese Umgebung zu dem hierarchischen Quittierungsprotokoll hinzugefügt oder in es eingefügt, nachdem der obere Adressrahmen bzw. die oberen Adressrahmen zu der nächst niedrigeren Umgebungsebene übertragen worden sind. Dieser Adressrahmen-Einfügeprozess wird fortgesetzt, bis alle Adressrahmen von allen HASPs zu dem SBM in der Wurzelumgebung übertragen worden sind. Nachdem der Adressrahmen des HASP der untersten Ebene an den SBM übertragen worden ist, wird das hierarchische Quittierungsprotokoll mit dem zweiten I-Signal abgeschlossen.

#### Hierarchisches Zurücksetzen von HASPs in einem System

**[0324]** Falls der SBM aus einem Grund in Reaktion auf ein hierarchisches Wahlprotokoll kein hierarchisches Quittierungsprotokoll empfängt, kann er ein hierarchisches Wahlprotokoll ausgeben, das mehrere (wie oben in Bezug auf den ASP beschriebene) Rücksetzadressrahmen enthält, um alle HASP/ASP-Vorrichtungen in dem System global zurückzusetzen. Alternativ ist es auch möglich, unter Verwendung des hierarchischen Wahlprotokolls nur die HASP/ASP-Vorrichtungen lokal zurückzusetzen, die in oder über einer ausgewählten Umgebung existieren. Falls ein lokales Zurücksetzen gewünscht ist,

kann der SBM vor Ausgabe des Rücksetzadressrahmens bzw. der Rücksetzadressrahmen tatsächliche Adressrahmen ausgeben, um die Rücksetzaktion nur an die HASP/ASP-Vorrichtungen in der Umgebung bzw. in den Umgebungen zu richten, die zurückgesetzt werden sollen. In den hierarchischen Wahlprotokollen aus **Fig. 36** sind Beispiele des globalen Zurücksetzens aller HASP/ASP-Vorrichtungen in einem System und des lokalen Zurücksetzens lediglich der ASPs der Umgebung "m" gezeigt.

**[0325]** Das "r" in den Adressrahmen jeder Umgebungsebene (1-m) in **Fig. 36** gibt die Rücksetzadresse an. Das "a" in den Adressrahmen jeder Umgebungsebene (1-m) gibt eine tatsächliche Adresse an. Alle HASP/ASP-Vorrichtungen in jeder Umgebungsebene reagieren auf die Rücksetzadresse "r" in dem hierarchischen Wahlprotokoll, nachdem es entweder abgeschlossen worden ist oder nach oben bis zu der nächsthöheren Umgebungsebene übertragen oder weitergeleitet worden ist.

**[0326]** Globale Befehle und lokale Befehle können im Wesentlichen auf die gleiche Weise wie das oben beschriebene lokale und globale Zurücksetzen ausgeführt werden. Wie zuvor in Bezug auf die Verwendung globaler Befehle mit der ASP-Schaltungsanordnung der Erfindung diskutiert wurde, kann die Unterstützung für globale Befehle, die gleichzeitig durch die RCASP- und ASP-Schaltungen in dem System ausgeführt werden, dadurch erreicht werden, dass eine oder mehrere Adressen für diese Verwendung reserviert werden. Wie bei den globalen Rücksetzbefehlen muss die Vorrichtung, die den Befehl empfängt, sicher sein, dass sie keine Quittierungsmeldung sendet, da dies zu einer Buskollisionssituation führen würde.

**[0327]** SBM- und HASP-Verbindung und SBM- und HASP-Schaltungsbeschreibung In **Fig. 37** ist eine Verbindung zwischen einem SBM, einem HASP und einem ASP gezeigt. Der SBM der Wurzelumgebung ist mit dem HASP1 der Rückwandumgebung 1 (HASP1 /E1) verbunden. Der HASP1 /E1 ist mit dem ASP1 der Platinenumgebung 2 (ASP1/E2) verbunden. Der ASP1/E2 ist mit der Anwendung auf der Platine 1 (ICs) verbunden. Obgleich zwischen den SBM und den ASP1/E2 irgendeine Anzahl von HASPs geschaltet sein kann, ist der Einfachheit halber nur einer gezeigt. Obgleich in der Umgebungsebene 1 nur ein einzelner HASP gezeigt ist und in der Umgebung 2 nur ein einzelner ASP gezeigt ist, können außerdem in beiden Umgebungen irgendeine Anzahl der Vorrichtungen existieren.

**[0328]** Der SBM besitzt eine Senderschaltung XMT zum Ausgeben des Wahlprotokolls an den HASP1/E1 vom TDO an den PTDI1, eine Empfänger-schaltung RCR zum Empfangen des Quittierungsprotokolls von dem HASP1/E1 vom PTDO1 an den

TDI und eine Mastersteuerschaltung MCC zum Regulieren der Operation der Sender- und der Empfängerschaltung. Wenn die Senderschaltung des SBM nicht zur Ausgabe des Wählprotokolls verwendet wird, kann sie verwendet werden, um während 1149.1-Abtastoperationen über den HASP1/E1 und den ASP1/E2 serielle Daten an die ICs der Platine 1 auszugeben. Gleichfalls kann die Empfängerschaltung des SBM verwendet werden, um während 1149.1-Abtastoperationen über den HASP1/E1 und den ASP1/E2 serielle Daten von den ICs der Platine 1 zu empfangen, wenn sie nicht zum Empfangen des Quittierungsprotokolls verwendet wird. Die Sender- und die Empfängerschaltung des SBM werden durch die Mastersteuerschaltung MCC gesteuert, um entweder das serielle 1149.1-Busprotokoll oder das Protokoll der Erfindung zu senden und zu empfangen.

**[0329]** Die HASP/ASP-Vorrichtungen besitzen eine Empfängerschaltung RCR zum Empfangen des Wählprotokolls von dem SBM, eine Senderschaltung XMT zum Ausgeben des Quittierungsprotokolls an den SBM und eine Slavesteuerschaltung SCC zum Regulieren der Operation der Sender- und der Empfängerschaltung. Falls die Empfänger- und die Senderschaltung nicht zum Übermitteln des Wähl- und des Quittierungsprotokolls verwendet werden und falls der HASP/ASP ausgewählt ist, ermöglichen die Empfänger- und die Senderschaltung, während 1149.1-Abtastoperationen serielle Daten vom PTDI zum STDO und vom STDI zum PTDO zu übertragen.

**[0330]** Wenn ein Abtastzugriff der ICs der Platine 1 erforderlich ist, veranlasst die Mastersteuerschaltung des SBM, dass der Sender ein hierarchisches Wählprotokoll von dem TDO-Ausgang des SBM an den PTDI1-Eingang des HASP1/E1-Empfängers ausgibt. Der HASP1/E1-Empfänger entfernt seinen Adressrahmen und sendet das Wählprotokoll von seinem STDO1-Ausgang an den PTDI2-Eingang des ASP1/E2-Empfängers. Nachdem das Wählprotokoll abgeschlossen ist, veranlasst die Slavesteuerschaltung des ASP1/E2, dass die Senderschaltung ein hierarchisches Quittierungsprotokoll, das ihren Adressrahmen enthält, vom PTDO2-Ausgang des ASP1/E2 an den STDI1-Eingang des HASP1/E1-Senders ausgibt und daraufhin ihren primären und ihren sekundären Port miteinander verbindet.

**[0331]** Der HASP1/E1-Sender fügt in Reaktion auf das Quittierungsprotokoll seinen Adressrahmen in das Quittierungsprotokoll ein, während er das Quittierungsprotokoll von seinem Ausgang PTDO1 an den TDI-Eingang des SBM übergibt, und verbindet daraufhin seinen primären und sekundären Port miteinander. Nachdem die Mastersteuerschaltung des SBM das hierarchische Quittierungsprotokoll empfangen hat, ermöglicht sie, dass die Sender- und die Empfängerschaltung 1149.1-Abtastoperationen aus-

führen, um seriell über den HASP1/E1 und über den ASP1/E2 auf die ICs der Platine 1 zuzugreifen.

Synchrone Übertragung zwischen primärem und sekundärem Port

**[0332]** Fig. 38 zeigt die Synchronisationsschaltungsanordnung für die hierarchischen Nachrichtenübertragungen zwischen Ebenen. Ein sehr wichtiger Unterschied zwischen der ASP-Ausführungsform der Erfindung und der HASP-Ausführungsform der Erfindung ist das Verfahren, das zum Verbinden des primären und des sekundären Bussignals verwendet wird. Da in dem ASP-Protokoll durch den ASP nur eine Verbindung einer einzelnen Umgebungsebene herzustellen ist, könnte ein einfacher elektronischer Schalter oder Multiplexer verwendet werden, um das primäre und das sekundäre Bussignal zu verbinden. Da unter Verwendung des HASP irgendeine Anzahl von Umgebungsebenen verbunden werden können, ist es sehr wichtig, unter Verwendung getakteter Speicherelemente wie etwa der in Fig. 38 gezeigten D-Flipflops (DFF) ein Verfahren zum Synchronisieren der Signalübertragung zwischen dem primären und dem sekundären HASP-Port zu schaffen.

**[0333]** Falls die primäre und die sekundäre Bussignalverbindung des HASP wie in dem ASP der ersten Erfindung durch einen einfachen elektronischen Schalter hergestellt würde, würde die Ansammlung von Verzögerungen über die Schalter mehrerer HASPs in einer hierarchischen Verbindung die Anzahl der Umgebungsebenen beschränken, auf die die Erfindung seriell zugreifen kann. Wenn die primäre und die sekundäre Verbindung des HASP aber wie in Fig. 38 gezeigt über DFFs synchronisiert ist, sammeln sich die Verzögerungen nicht an, während mehr HASPs in die hierarchische Verbindung aufgenommen werden, so dass es keine Beschränkungen an die Anzahl der Umgebungsebenen gibt, die unter Verwendung des HASP hierarchisch verbunden werden können.

**[0334]** Fig. 38 veranschaulicht die in dem HASP und in dem ASP aus Fig. 37 zwischen dem SBM und der Anwendung nach einem Wähl- und einem Quittierungsprotokoll hergestellte Verbindung. Der HASP1/E1 verbindet den PTDI1-Eingang über einen DFF mit dem STDO1-Ausgang, den PTMS1-Eingang über einen DFF mit dem STMS1-Ausgang, den STDI1-Eingang über einen DFF mit dem PTDO1-Ausgang, während der PTCK1-Eingang direkt mit dem STCK1-Ausgang verbunden ist. Die DFFs werden sämtlich durch den TCK-Eingang von dem SBM getaktet. Der ASP1/E1 stellt eine direkte Verbindung zwischen dem PTDI2-Eingang und dem STDO2-Ausgang, dem PTMS2-Eingang und dem STMS2-Ausgang, dem STDI2-Eingang und dem PTDO2-Ausgang und dem PTCK2-Eingang und dem STCK2-Ausgang her. Da der HASP ein synchroni-

siertes Verbindungsverfahren verwendet, können zwischen dem SBM und dem ASP1/E2 irgendeine Anzahl von HASPs angeordnet werden, um eine Verbindung zu irgendeiner hierarchischen Umgebungsebene in einem System herzustellen.

#### Schaltungsoperation des SBM-Senders

**[0335]** In **Fig. 39** ist ein Zustandsdiagramm der Operation der SBM-Senderschaltung gezeigt. Der SBM verwendet seine Senderschaltung, um das hierarchische Wählprotokoll der Erfindung zu senden und um während Operationen des seriellen 1149.1-Busses serielle Daten zu übertragen. In dem Zustandsdiagramm wird die Senderschaltung in den Zustand mit gesperrtem Sender gezwungen, während der 1149.1-Bus aktiv ist. Dieser Zustand stellt sicher, dass der Sender nicht versehentlich freigegeben werden kann, um die hierarchischen Wählprotokolle auszugeben, während der 1149.1-Bus in Betrieb ist. Wenn der 1149.1-Bus im Leerlauf ist, tritt die Senderschaltung in den Sender-Leerlaufzustand ein. Falls es nicht erforderlich ist, ein hierarchisches Wählprotokoll auszugeben, bleibt die Senderschaltung in dem Sender-Leerlaufzustand, bis der 1149.1-Bus wieder aktiv wird, wobei die Senderschaltung in diesem Fall in den Sender-gesperrt-Zustand zurückkehrt.

**[0336]** Falls ein hierarchisches Wählprotokoll ausgegeben werden muss, während die Senderschaltung in dem Sender-Leerlaufzustand ist, tritt sie in den Sende-1.-Leerlaufsignal-Zustand ein, um das erste I-Signal zum Start des hierarchischen Wählprotokolls auszugeben, und tritt sie darauf in den Sende-1.-Wählsignal-Zustand ein, um das erste S-Signal auszugeben, das den Adressrahmen startet, woraufhin sie in den Sende-Adressrahmen-Zustand eintritt, um eine Reihe von D-Signalen auszugeben, die die Adresse angeben, woraufhin sie in den Sende-2.-Wählsignal-Zustand eintritt, um das zweite S-Signal zum Stopp des Adressrahmens auszugeben. Falls ein weiterer Adressrahmen übertragen werden soll, wechselt die Senderschaltung aus dem Sende-2.-Wählsignal-Zustand in den Sende-1.-Wählsignal-Zustand, um einen weiteren Adressrahmen zu starten. Falls kein weiterer Adressrahmen übertragen wird, wechselt die Senderschaltung aus dem Sende-2.-Wählsignal-Zustand in den Sende-2.-Leerlaufsignal-Zustand, um das hierarchische Wählprotokoll zu stoppen. Aus dem Sende-2.-Leerlaufsignal-Zustand kehrt die Senderschaltung in den Sender-Leerlaufzustand zurück. Wann immer der 1149.1-Bus wieder aktiv wird, kehrt der Sender in den Sender-gesperrt-Zustand zurück.

**[0337]** Es wird angemerkt, dass der Sender, falls eine Pause zwischen den Feldern erforderlich ist, in dem Sende-erstes-Wählsignal-Zustand verbleiben und S-Signale senden kann, bis die Pause abge-

schlossen ist.

**[0338]** Es wird angemerkt, dass, falls der SBM einen Nachrichtenrahmen an einen RCASP anstatt einen Adressrahmen an einen ASP sendet, der Nachrichtenrahmen in dem Sende-Adressrahmen-Zustand gesendet wird. Der Sende-Adressrahmen-Zustand kann verwendet werden, um entweder Adress- oder Nachrichtenrahmen zu senden.

#### Schaltungsoperation des SBM-Empfängers

**[0339]** In **Fig. 40** ist ein Zustandsdiagramm der Operation der SBM-Empfängerschaltung gezeigt. Der SBM verwendet seine Empfängerschaltung, um das hierarchische Quittierungsprotokoll zu empfangen und um während Operationen des seriellen 1149.1-Busses serielle Daten zu empfangen. In dem Zustandsdiagramm wird die Empfängerschaltung in den Empfänger-gesperrt-Zustand gezwungen, während der 1149.1-Bus aktiv ist. Dieser Zustand stellt sicher, dass der Empfänger nicht versehentlich freigegeben werden kann, um eine falsche Eingabebedingung zu empfangen, während der 1149.1-Bus in Betrieb ist. Wenn der 1149.1-Bus im Leerlauf ist, tritt die Empfängerschaltung in den Empfänger-Leerlaufzustand ein. Falls der 1149.1-Bus wieder aktiv wird, kehrt die Empfängerschaltung in den Empfänger-gesperrt-Zustand zurück. Während die Empfängerschaltung im Empfänger-Leerlaufzustand ist, fragt sie auf das Auftreten eines I- oder S-Signals ab. In Reaktion auf ein I-Signal bleibt der Empfänger in dem Empfänger-Leerlaufzustand. In Reaktion auf ein S-Signal signalisiert der Empfänger für die Mastersteuerschaltung (MCC) das Auftreten eines ersten S-Signals und wechselt sie in den Start-Adressrahmen-Zustand, um die Adressrahmen-Eingabeoperation zu starten.

**[0340]** Wenn die Empfängerschaltung in den Start-Adressrahmen-Zustand übergegangen ist, fragt sie auf das Auftreten eines I-, S- oder D-Signals ab. In Reaktion auf die Eingabe eines I- oder S-Signals wechselt die Empfängerschaltung von dem Start-Adressrahmen-Zustand zurück in den Empfänger-Leerlaufzustand, wobei sie der Mastersteuerschaltung signalisiert, dass ein falsches erstes S-Signal empfangen worden ist. Dieser Übergangspfad schafft: (1) ein Verfahren des Zurückkehrens der Empfängerschaltung in den Empfänger-Leerlaufzustand, falls der Empfänger in Reaktion auf eine Fehlereingabe in den Start-Adressrahmen-Zustand übergegangen ist, und (2) ein Verfahren, um der Mastersteuerschaltung zu signalisieren, dass das Quittierungsprotokoll nicht tatsächlich gestartet worden ist und um zurückzusetzen und zu beginnen, nach dem nächsten Auftreten der Angabe eines ersten S-Signals zu suchen. In Reaktion auf die Eingabe eines D-Signals wechselt die Empfängerschaltung von dem Start-Adressrahmen-Zustand in den

Gib-Adressrahmen-ein-Zustand und beginnt sie, die übertragene Adresse zu empfangen. Während D-Signale eingegeben werden, bleibt der Empfänger in dem Gib-Adressrahmen-ein-Zustand und empfängt weiter die Adresse. In Reaktion auf ein S-Signal stoppt die Empfängerschaltung das Eingeben der Adresse, signalisiert sie der Mastersteuerschaltung das Auftreten des zweiten S-Signals und wechselt sie aus dem Gib-Adressrahmen-ein-Zustand in den Stopp-Adressrahmen-Zustand.

**[0341]** Es wird angemerkt, dass der Nachrichtenrahmen in dem Gib-Adressrahmen-ein-Zustand empfangen würde, falls der SBM einen Nachrichtenrahmen von einem RCASP anstatt eines Adressrahmens von einem ASP empfangen würde. Der Gib-Adressrahmen-ein-Zustand kann verwendet werden, um entweder Adress- oder Nachrichtenrahmen zu empfangen.

**[0342]** Falls auf die Eingabe des S-Signals ein weiteres S-Signal folgt, legt der SBM-Empfänger in dem Stopp-Adressrahmen-Zustand eine Pause ein. Falls auf die Eingabe des S-Signals ein D-Signal folgt, wechselt der SBM-Empfänger von dem Stopp-Adressrahmen-Zustand in den Gib-Adressrahmen-ein-Zustand, um zusätzliche Datenfelder in einem Nachrichtenrahmen zu empfangen. Falls auf die Eingabe des S-Signals ein I-Signal folgt, wechselt der SBM-Empfänger von dem Stopp-Adressrahmen-Zustand in den Empfänger-Leerlaufzustand, um die Eingabe des hierarchischen Quittierungsprotokolls abzuschließen. Wenn der SBM-Empfänger in den Empfänger-Leerlaufzustand eintritt, passt die SBM-Mastersteuerschaltung die HASP-Adressrahmeneingaben gegenüber den erwarteten HASP-Adressen an, um zu sehen, ob die richtigen HASPs ausgewählt worden sind. Falls die Adressrahmeneingaben an die erwarteten Adressen angepasst sind, kann die SBM-Mastersteuerschaltung unter Verwendung des seriellen 1149.1-Busprotokolls seriell auf die ausgewählte hierarchische Anwendung zugreifen. Falls die Adressrahmen nicht an die erwarteten Adressen angepasst sind, versucht die SBM-Mastersteuerschaltung nicht, seriell auf die Anwendung zuzugreifen, und meldet den Fehler.

#### Operation der SBM-Mastersteuerschaltung

**[0343]** In **Fig. 41** ist ein Zustandsdiagramm der Operation der SBM-Mastersteuerschaltung gezeigt. Die Mastersteuerschaltung reguliert die Operation der Sender- und der Empfängerschaltung des SBM. Die Mastersteuerschaltung kann die Sender- und die Empfängerschaltungen des SBM zur Kommunikation mit HASP- oder ASP-Vorrichtungen entweder unter Verwendung des Protokolls des seriellen 1149.1-Bussprotokolls oder unter Verwendung der hierarchischen Wähl- und Quittierungsprotokolle der Erfindung freigeben. Anfangs kommuniziert die Mas-

tersteuerschaltung unter Verwendung der hierarchischen Wähl- und Quittierungsprotokolle der Erfindung mit den Vorrichtungen, um eine Anwendung für den seriellen Zugriff auszuwählen. Nachdem eine Anwendung ausgewählt worden ist, greift die Mastersteuerschaltung unter Verwendung des seriellen 1149.1-Bussprotokolls seriell auf die Anwendung zu.

**[0344]** Wie in dem Zustandsdiagramm gezeigt ist, ist die Mastersteuerschaltung in dem Mastersteuerschaltungs-Leerlaufzustand, wenn auf keine Anwendung zugegriffen wird. Falls ein Zugriff auf eine Anwendung gefordert ist, deren HASP/ASP-Verbindungen zuvor ausgewählt worden ist, kann die Mastersteuerschaltung von dem Mastersteuerschaltungs-Leerlaufzustand in den Taste-Anwendung-ab-Zustand übergehen und unter Verwendung des 1149.1-Protokolls seriell auf die Anwendung zugreifen. Falls aber auf eine Anwendung zugegriffen wird, deren HASP/ASP-Verbindungen nicht zuvor ausgewählt worden sind, muss die Mastersteuerschaltung die Verbindungen auswählen, bevor sie in den Taste-Anwendung-ab-Zustand eintritt. Um eine Anwendung auszuwählen, wechselt die Mastersteuerschaltung aus dem Mastersteuerschaltungs-Leerlaufzustand in den Sende-hierarchisches-Wählprotokoll-Zustand. In dem Sende-hierarchisches-Wählprotokoll-Zustand lädt die Mastersteuerschaltung die SBM-Senderschaltung mit den Adressrahmen der HASPs, die zum Zugreifen auf die Anwendung erforderlich sind, und gibt daraufhin die Senderschaltung frei, um ein hierarchisches Wählprotokoll zum Auswählen der Anwendung zu senden.

**[0345]** Nachdem die Senderschaltung zum Senden des hierarchischen Wählprotokolls freigegeben worden ist, wechselt die Mastersteuerschaltung aus dem Sende-hierarchisches-Wählprotokoll-Zustand in den Empfang-hierarchisches-Quittierungsprotokoll-Zustand. In dem Empfang-hierarchisches-Quittierungsprotokoll-Zustand gibt die Mastersteuerschaltung die SBM-Empfängerschaltung frei, um das hierarchische Quittierungsprotokoll von den ausgewählten HASP/ASP-Vorrichtungen zu empfangen. Nachdem das hierarchische Quittierungsprotokoll empfangen worden ist, wechselt die Mastersteuerschaltung von dem Empfang-hierarchisches-Quittierungsprotokoll-Zustand in den Erwartete-Adresse-Empfangen?-Zustand, um zu überprüfen, dass die Adressrahmen richtig empfangen worden sind. Falls falsche Adressen empfangen wurden, bricht die Mastersteuerschaltung die Wähloperation ab und wechselt von dem Erwartete-Adresse-Empfangen?-Zustand in den Melde-Adress/Zeitablauffehler-Zustand. In dem Melde-Adress/Zeitablauffehler-Zustand meldet die Mastersteuerschaltung den Adressfehler und ordnet sie die Sender- und die Empfängerschaltungen des SBM in ihrem Leerlaufzustand an.

**[0346]** Es wird angemerkt, dass die Felder in dem

Nachrichtenrahmen ebenfalls wie oben beschrieben in dem Erwartete-Adresse-Empfangen-Zustand geprüft würden, falls der SBM einen Nachrichtenrahmen von einem RCASP empfangen würde.

**[0347]** Falls die richtige Adresse empfangen wurde, kann die Mastersteuerschaltung entweder von dem Erwartete-Adresse-Empfangen?-Zustand in den Mastersteuerschaltungs-Leerlaufzustand übergehen und zu einem späteren Zeitpunkt auf die ausgewählte Anwendung zugreifen oder in den Taste-Anwendung-ab-Zustand übergehen, um unter Verwendung des seriellen 1149.1-Busprotokolls sofort auf die Anwendung zuzugreifen. In beiden Fällen konfiguriert die Mastersteuerschaltung, wenn sie in den Taste-Anwendung-ab-Zustand wechselt, die Sender- und die Empfängerschaltungen des SBM so, dass sie dazu verwendet werden können, unter Verwendung des seriellen 1149.1-Busprotokolls mit der Anwendung zu kommunizieren. Nachdem auf die Anwendung seriell zugegriffen worden ist, wechselt die Mastersteuerschaltung von dem Taste-Anwendung-ab-Zustand in den Mastersteuerschaltungs-Leerlaufzustand, wo sie die Sender- und die Empfängerschaltungen des SBM sperrt und verbleibt, bis gefordert wird, dass sie seriell auf die gleiche oder auf eine anderen Anwendung zugreift.

**[0348]** Es wird angemerkt, dass die Mastersteuerschaltung aus dem Empfänger-hierarchisches-Quittierungsprotokoll-Zustand in Reaktion auf den Zeitablauffehler in den Sende-hierarchisches-Wählprotokoll-Zustand übergehen kann und wie oben beschrieben ein hierarchisches Wählprotokoll mit Rücksetzadressrahmen zu den HASPs des Systems senden kann, falls das hierarchische Quittierungsprotokoll nach einer vorgegebenen Zeitdauer nicht empfangen worden ist. Nachdem der Rücksetzadressrahmen gesendet worden ist, wechselt die Mastersteuerschaltung von dem Sende-hierarchisches-Wählprotokoll-Zustand in den Melde-Adress/Zeitablauffehler-Zustand, um den Zeitablauffehler zu melden, ordnet sie die Sender- und Empfängerschaltungen des SBM in ihren Leerlauf-Zuständen an und wechselt sie daraufhin in den Mastersteuerschaltungs-Leerlaufzustand.

#### Operation der Empfängerschaltung des HASP

**[0349]** In **Fig. 42** ist ein Zustandsdiagramm der Operationen der Empfängerschaltung des HASP gezeigt. Der HASP verwendet seine Empfängerschaltung, um das hierarchische Wählprotokoll zu empfangen und um während serieller 1149.1-Busoperationen serielle Daten zu übertragen. In dem Zustandsdiagramm wird die Empfängerschaltung in den Empfänger-gesperrt-Zustand gezwungen, während der 1149.1-Bus aktiv ist. Dieser Zustand stellt sicher, dass der Empfänger nicht versehentlich freigegeben werden kann, um eine falsche Eingabebedingung zu

empfangen, während der 1149.1-Bus in Betrieb ist. Wenn der 1149.1-Bus im Leerlauf ist, tritt die Empfängerschaltung in den Empfänger-Leerlaufzustand ein. Falls der 1149.1-Bus wieder aktiv wird, kehrt die Empfängerschaltung in den Empfänger-gesperrt-Zustand zurück. Während die Empfängerschaltung in dem Empfänger-Leerlaufzustand ist, fragt sie auf das Auftreten eines I- oder S-Signals ab. In Reaktion auf ein I-Signal bleibt der Empfänger in dem Empfänger-Leerlaufzustand. In Reaktion auf ein S-Signal signalisiert der Empfänger der Slavesteuerschaltung (SCC) das Auftreten eines ersten S-Signals, setzt er den Hierarchie-Wählmerker (HSP-Merker) zurück und wechselt er in den Start-Adressrahmen-Zustand, um die Adressrahmen-Eingabeoperation zu starten.

**[0350]** Wenn der Empfänger in den Start-Adressrahmen-Zustand übergegangen ist, fragt er auf das Auftreten eines I-, S- oder D-Signals ab. In Reaktion auf die Eingabe eines I- oder S-Signals wechselt die Empfängerschaltung von dem Start-Adressrahmen-Zustand zurück in den Empfänger-Leerlaufzustand und signalisiert sie der Slavesteuerschaltung, dass ein falsches erstes S-Signal empfangen worden ist. Dieser Übergangspfad schafft: (1) ein Verfahren zum Zurückkehren der Empfängerschaltung in den Empfänger-Leerlaufzustand, falls der Empfänger in Reaktion auf eine Fehlereingabe in den Start-Adressrahmen-Zustand übergegangen ist, und (2) ein Verfahren, um der Slavesteuerschaltung zu signalisieren, dass ein Wählprotokoll nicht tatsächlich gestartet worden ist, und um zurückzusetzen und um zu beginnen, nach dem nächsten Auftreten der Angabe eines ersten S-Signals zu suchen. In Reaktion auf die Eingabe eines D-Signals wechselt die Empfängerschaltung von dem Start-Adressrahmen-Zustand in den Gib-Adressrahmen-ein-Zustand und beginnt sie, den ersten übertragenen Adressrahmen zu empfangen. Während D-Signale eingegeben werden, bleibt der Empfänger in dem Gib-Adressrahmen-ein-Zustand und empfängt weiter den Adressrahmen. In Reaktion auf ein zweites S-Signal stoppt die Empfängerschaltung das Eingeben des Adressrahmens, signalisiert sie der Slavesteuerschaltung des HASP das Auftreten des zweiten S-Signals und wechselt sie von dem Gib-Adressrahmen-ein-Zustand in den Stopp-Adressrahmen-Zustand.

**[0351]** Wenn die Slavesteuerschaltung des HASP das Signal empfängt, das das Auftreten eines zweiten S-Signals angibt, passt sie den empfangenen Adressrahmen gegenüber der erwarteten HASP-Adresse an, um zu sehen, ob er ausgewählt worden ist. Falls der Adressrahmen an die erwartete Adresse angepasst ist, gibt die Slavesteuerschaltung des HASP die Empfängerschaltung frei, um den Rest des hierarchischen Wählprotokolls an den STDO-Ausgang auszugeben. Falls der Adressrahmen nicht an die erwartete Adresse angepasst ist, trennt die Slavesteuerschaltung den HASP und ver-

hindert, dass die Empfängerschaltung den Rest des hierarchischen Wahlprotokolls an den STDO-Ausgang ausgibt.

**[0352]** Nach dem Auftreten des zweiten S-Signals ereignet sich eines der folgenden Szenarien. (1) Falls der erste Adressrahmen nicht angepasst ist und auf die Eingabe des zweiten S-Signals ein weiteres S-Signal folgt, wechselt der HASP-Empfänger von dem Stopp-Adressrahmen-Zustand in den Start-Adressrahmen-Zustand, um eine weitere Adressrahmen-Eingabeoperation zu starten. Dies ist lediglich eine Scheinoperation, die der Empfänger ausführt, bis das hierarchische Wahlprotokoll abgeschlossen ist. (2) Falls der erste Adressrahmen angepasst ist und auf die Eingabe des zweiten S-Signals ein weiteres S-Signal folgt, legt der HASP-Empfänger in dem Stopp-Adressrahmen-Zustand bis zu dem Start-Adressrahmen-Zustand eine Pause ein, wobei er auf den Start eines D-Signals wartet, das an dem STDO-Ausgang den nächsten Adressrahmen zu der nächst höheren Umgebungsebene ausgibt. (3) Falls der erste Adressrahmen angepasst ist und auf die Eingabe des zweiten S-Signals ein D-Signal folgt, setzt der HASP-Empfänger den HSP-Merker, wobei er von dem Stopp-Adressrahmen-Zustand in den Gib-Adressrahmen-ein-Zustand wechselt, um an dem STDO-Ausgang ein Feld eines Nachrichtenrahmens an die nächst höhere Umgebungsebene auszugeben. (4) Falls auf die Eingabe des zweiten S-Signals ein I-Signal folgt, wechselt der HASP-Empfänger von dem Stopp-Adressrahmen-Zustand in den Empfänger-Leerlaufzustand, um das hierarchische Wahlprotokoll abzuschließen.

**[0353]** Es wird angemerkt, dass der Gib-Adressrahmen-ein-Zustand verwendet werden kann, um entweder einen Adressrahmen oder ein Feld in einem Nachrichtenrahmen weiterzuleiten. Außerdem ist der während des Wahlprotokolls über den HASP der obersten Ebene an den RCASP weitergeleitete letzte Rahmen kein Adressrahmen, sondern ein Nachrichtenrahmen, falls die hierarchische Verbindung mit einem RCASP anstelle eines ASP abgeschlossen wird.

#### Operation der Senderschaltung des HASP

**[0354]** In **Fig. 43** ist ein Zustandsdiagramm der Operation der Senderschaltung des HASP gezeigt. Der HASP verwendet seine Senderschaltung, um das hierarchische Quittierungsprotokoll zu senden und um unter Verwendung von seriellen 1149.1-Busoperationen serielle Daten zu übertragen. In dem Zustandsdiagramm wird die Senderschaltung in den Sender-gesperrt-Zustand gezwungen, während der 1149.1-Bus aktiv ist. Dieser Zustand stellt sicher, dass der Sender nicht versehentlich freigegeben werden kann, um die hierarchischen Wahlprotokolle auszugeben, während der 1149.1-Bus in Betrieb ist.

Wenn der 1149.1-Bus im Leerlauf ist, tritt die Senderschaltung in den Sender-Leerlaufzustand ein. In dem Sender-Leerlaufzustand können drei Szenarien auftreten.

(1) Falls es nicht erforderlich ist, ein Quittierungsprotokoll auszugeben, bleibt die Senderschaltung in dem Sender-Leerlaufzustand, bis der 1149.1-Bus wieder aktiv wird, wobei die Senderschaltung in diesem Fall in den Sender-gesperrt-Zustand zurückkehrt.

(2) Falls das vorausgehende Wahlprotokoll nicht hierarchisch war (der HSP-Merker zurückgesetzt ist, siehe Abschnitt 4.2), tritt die Senderschaltung in den Sende-1.-I-Signal-Zustand (a) ein, um das erste I-Signal auszugeben, um das Quittierungsprotokoll zu starten, tritt sie daraufhin in den Sende-1.-S-Signal-Zustand (a) ein, um das erste S-Signal auszugeben, um den Adressrahmen zu starten, tritt sie daraufhin in den Sende-Adressrahmen-Zustand (a) ein, um eine Reihe von D-Signalen auszugeben, die die HASP-Adresse angeben, tritt sie daraufhin in den Sende-2.-S-Signal-Zustand (a) ein, um das zweite S-Signal zum Stoppen des Adressrahmens auszugeben. Die Senderschaltung wechselt von dem Sende-2.-S-Signal-Zustand (a) in den Sende-2.-I-Signal-Zustand, um das Quittierungsprotokoll zu stoppen. Von dem Sende-2.-I-Signal-Zustand kehrt die Senderschaltung zu dem Sender-Leerlaufzustand zurück. Immer dann, wenn der 1149.1-Bus wieder aktiv wird, kehrt der Sender in den Sender-gesperrt-Zustand zurück.

(3) Falls das vorausgehende Wahlprotokoll hierarchisch war (HSP-Merker gesetzt, siehe Abschnitt 4.2), tritt die Senderschaltung in den Frage-auf-1.-S-Signal-Zustand ein, um den STDI-Eingang auf den Start eines Quittierungsprotokolls abzufragen. Die Senderschaltung bleibt in dem Frage-auf-1.-S-Signal-Zustand, während an dem STDI-Eingang I-Signale eingegeben werden. Falls der 1149.1-Bus aktiv wird oder falls ein Zeitablauffehler auftritt, wechselt der Sender in den Sender-Leerlaufzustand. Falls an dem STDI-Eingang ein S-Signal empfangen wird, tritt die Senderschaltung in den Sende-1.-I-Signal-Zustand (b) ein, um an PTDO das erste I-Signal auszugeben, um das Quittierungsprotokoll zu starten, tritt sie daraufhin in den Sende-1.-S-Signal-Zustand (b) ein, um das erste S-Signal auszugeben, um das Weiterleiten des empfangenen Adressrahmens von einem ASP oder des Nachrichtenrahmens von einem RCASP zu starten, tritt sie daraufhin in den Leite-Adressrahmen-weiter-Zustand ein, um eine Reihe von an dem STDI-Eingang empfangenen D-Signalen an dem PTDO-Ausgang weiterzuleiten. Wenn an dem STDI-Eingang ein 2.-S-Signal empfangen wird, tritt die Senderschaltung in den Sende-2.-S-Signal-Zustand (b) ein, um das zweite S-Signal an dem PTDO-Ausgang auszugeben, um das Wei-

terleiten der Adresse oder des Nachrichtenrahmens zu stoppen. Nachdem das 2. S-Signal empfangen worden ist, tritt eines der folgenden Szenarien auf.

(1) Falls das nächste an dem STDI-Eingang empfangene Signal ein D-Signal ist, werden Nachrichtenrahmenfelder empfangen, wobei der Sender erneut in den Leite-Adressrahmen-weiter-Zustand (b) eintritt und den Prozess des Weiterleitens von Nachrichtenrahmenfeldern fortsetzt. (2) Falls das nächste an dem STDI-Eingang empfangene Signal ein S-Signal ist, ist der erste Rahmentyp (Adress- oder Nachrichtentyp) weitergeleitet worden und wird ein weiterer Adressrahmen empfangen. Um den nächsten Adressrahmen weiterzuleiten, tritt der Sender erneut in den Sende-1.-S-Signal-Zustand ein, um das Weiterleiten des nächsten Adressrahmens zu starten. Falls zusätzliche S-Signale eingegeben werden, legt der Sender in dem Sende-1.-S-Signal-Zustand eine Pause ein. (3) Falls das nächste an dem STDI-Eingang empfangene Signal ein 2. I-Signal ist, tritt der Sender in den Sende-1.-S-Signal-Zustand (a) ein, um ein 1. S-Signal auszugeben, um seinen eigenen Adressrahmen zu starten, tritt er daraufhin in den Sende-Adressrahmen ein, um seinen Adressrahmen auszugeben, tritt er daraufhin in den Sende-2.-S-Signal-Zustand (a) ein, um das zweite S-Signal auszugeben, um seine Adressrahmen-Ausgabe zu stoppen. Der Sender wechselt von dem Sende-2.-S-Signal-Zustand (a) in den Sende-2.-I-Signal-Zustand, um das hierarchische Quittierungsprotokoll zu stoppen. Von dem Sende-2.-I-Signal-Zustand kehrt die Senderschaltung zu dem Sender-Leerlaufzustand zurück. Immer dann, wenn der 1149.1-Bus wieder aktiv wird, kehrt der Sender zu dem Sender-gesperrt-Zustand zurück.

**[0355]** Der Leite-Adressrahmen-weiter-Zustand kann verwendet werden, um entweder einen Adressrahmen oder ein Feld in einem Nachrichtenrahmen weiterzuleiten. Außerdem ist der erste über den HASP der untersten Ebene während des Quittierungsprotokolls zurück zu dem SBM weitergeleitete Rahmen ein Nachrichtenrahmen und kein Adressrahmen, falls die hierarchische Verbindung mit einem RCASP anstelle eines ASP abgeschlossen wird.

#### Operation der Slavesteuerschaltung des HASP

**[0356]** In Fig. 44 ist ein Zustandsdiagramm der Operation der Slavesteuerschaltung des HASP gezeigt. Die Slavesteuerschaltung reguliert die Operation der Sender- und Empfängerschaltungen des HASP. Die Slavesteuerschaltung ermöglicht, dass die Sender- und die Empfängerschaltung des HASP unter Verwendung der hierarchischen Wähl- und Quittierungsprotokolle der Erfindung mit dem SBM kommunizieren. Nachdem der HASP durch den SBM

ausgewählt worden ist, gibt die Slavesteuerschaltung die Sender- und die Empfängerschaltung frei, um während 1149.1-Abtastoperationen die serielle Dateneingabe und -ausgabe über den HASP zu übergeben.

**[0357]** Wenn keine hierarchischen Wählprotokolle von dem SBM an den HASP gesendet werden, ist die Slavesteuerschaltung in dem Zustandsdiagramm in dem Slavesteuerschaltungs-Leerlaufzustand. Wenn von der Empfängerschaltung des HASP der Start eines hierarchischen Wählprotokolls empfangen wird, wechselt die Slavesteuerschaltung von dem Slavesteuerschaltungs-Leerlaufzustand in den Empfang-hierarchisches-Wählprotokoll-Zustand. Nachdem der erste Adressrahmen des hierarchischen Wählprotokolls empfangen worden ist, wechselt die Slavesteuerschaltung von dem Empfang-Wählprotokoll-Zustand in den Erster-Adressrahmen-passt?-Zustand. In dem Erster-Adressrahmen-passt?-Zustand liest die Slavesteuerschaltung den ersten Adressrahmen von der Empfängerschaltung und vergleicht ihn mit der HASP-Adresse. Falls die Adresse nicht an die HASP-Adresse angepasst ist, wechselt die Slavesteuerschaltung von dem Erster-Adressrahmen-passt?-Zustand in den Trenne-Busse-Zustand, um irgendeine zuvor mit den Rückwandbus-Signalen in dem HASP verbundene Platine zu trennen. Von dem Trenne-Busse-Zustand wechselt die Slavesteuerschaltung in den Slavesteuerschaltungs-Leerlaufzustand, wobei sie auf den Start einer weiteren Wählprotokoll-Sequenz wartet.

**[0358]** Falls der erste Adressrahmen an die HASP-Adresse angepasst ist, wechselt die Slavesteuerschaltung von dem Erster-Adressrahmen-passt?-Zustand in den Leitehierarchisches-Wählprotokoll-weiter-Zustand. In dem Leitehierarchisches-Wählprotokoll-weiter-Zustand gibt die Slavesteuerschaltung den STDO-Ausgang der Empfängerschaltung frei, um irgendwelche zusätzlichen Adressrahmen nach oben zu den HASPs oder ASPs höherer Ebene weiterzuleiten. Wenn das hierarchische Wählprotokoll abgeschlossen ist, wechselt die Slavesteuerschaltung in den Leitehierarchisches-Quittierungsprotokoll-weiter-Zustand. In dem Leitehierarchisches-Quittierungsprotokoll-weiter-Zustand gibt die Slavesteuerschaltung die Senderschaltung zum Senden eines Quittierungsprotokolls an den SBM frei. Falls das hierarchische Wählprotokoll lediglich den Adressrahmen des HASP enthielt (d. h., falls das Wählprotokoll nicht hierarchisch war), wird der HSP-Merker zurückgesetzt und durch den HASP das Quittierungsprotokoll eingeleitet, wenn die Senderschaltung freigegeben ist. Wenn aber zusätzliche Adressrahmen über den HASP an HASPs/ASPs höherer Ebene weitergeleitet wurden (d. h. falls das Wählprotokoll hierarchisch war), wird wie oben in der Beschreibung der Empfängerschaltung beschrieben der HSP-Merker gesetzt und das

Quittierungsprotokoll eingeleitet, wenn an dem STDI-Eingang des Empfängers ein erstes S-Signal empfangen wird.

**[0359]** Nachdem das Quittierungsprotokoll gesendet worden ist, sperrt die Slavesteuerschaltung den HASP-Sender und wechselt von dem Leite-hierarchisches-Quittierungsprotokoll-weiter-Zustand in den Verbinde-Busse-Zustand. In dem Verbinde-Busse-Zustand gibt die Slavesteuerschaltung eine Steuerung aus, um den primären und den sekundären Port zu verbinden, um zu ermöglichen, dass der SBM unter Verwendung des seriellen 1149.1-Bussprotokolls seriell auf die Anwendung zugreift. Nachdem die Busse verbunden worden sind, wechselt die Slavesteuerschaltung von dem Verbinde-Busse-Zustand in den Slavesteuerschaltungs-Leerlaufzustand, um auf den Start einer weiteren hierarchischen Wählprotokoll-Eingabe von dem SBM zu warten.

**[0360]** Es wird angemerkt, dass die Senderschaltung des HASP wie oben beschrieben das Quittierungsprotokoll abschließt und ein Zeitablauffehler-Signal in die Slavesteuerschaltung eingibt, falls das hierarchische Quittierungsprotokoll nach einer vorgegebenen Zeitdauer nicht empfangen worden ist. In Reaktion auf das Zeitablauffehler-Signal wechselt die Slavesteuerschaltung aus dem Leite-hierarchisches-Quittierungsprotokoll-weiter-Zustand in den Slavesteuerschaltungs-Leerlaufzustand und wartet auf eine weitere Eingabe eines hierarchischen Wählprotokolls von dem SBM.

#### Einzelheit der HASP-Schaltungsanordnung

**[0361]** In **Fig. 45** ist eine bevorzugte Implementierung des HASP gezeigt. Der HASP besitzt Ein- und Ausgänge für die primären seriellen 1149.1-Bussignale (PTDI, PTMS, PTCK, PTCK), Ein- und Ausgänge für die sekundären seriellen 1149.1-Bussignale (STDO, STMS, STCK, STDO) und Eingänge für die HASP-Adresse. Der HASP enthält einen Empfänger (RCR), einen Sender (XMT), eine Slavesteuerschaltung, die Multiplexer 1–3, die Flipflops 1–7, eine Einschalt-Drücksetzschaltung (PRST) und eine Rücksetz-Adressschaltung (RSTA).

#### Empfängerschaltung des HASP

**[0362]** Die Empfängerschaltung RCR in **Fig. 45** enthält einen Controller zum Regulieren des von dem SBM eingegebenen hierarchischen Wählprotokolls und ein Serielleingabe/Parallelausgabe-Register (SIPO-Register) zum Empfangen der seriellen Adresse von dem SBM und zum parallelen Ausgeben der Adresse an die Slavesteuerschaltung. Das PTDI-Signal wird in das SIPO-Register eingegeben, um die serielle Adresse während der Wählprotokolle zuzuführen, und wird in den Controller eingegeben, um die Operation des Empfängers während der Wähl-

protokolle zu regulieren. Die von dem SIPO ausgegebene parallele Adresse wird über den Adresseingabebus (AI-Bus) in die Slavesteuerschaltung eingegeben. Der von dem Empfänger-Controller ausgegebene Status wird in die Slavesteuerschaltung eingegeben, um anzugeben, wenn ein Auswahlprotokoll gestartet worden ist, wenn die Adresse zum Lesen bereit ist, ob das Wählprotokoll hierarchisch oder nicht hierarchisch ist und wenn das Wählprotokoll abgeschlossen worden ist.

**[0363]** Der Empfänger-Controller bestimmt, wann am PTDI eine erste "I, dann S, dann D"-Signalsequenz auftritt, die den Start eines Wählprotokolls und den Start der ersten Adressrahmeneingabe angibt. Der Controller gibt in Reaktion auf diese Eingabesequenz den SIPO frei, um die am PTDI eingegebene serielle Adresse zu empfangen. Der Controller bestimmt, wann am PTDI eine erste "D, dann S"-Signalsequenz auftritt, die das Ende des ersten Adressrahmens angibt. In Reaktion auf diese Eingabesequenz sendet der Controller den Status an die Slavesteuerschaltung, um zu ermöglichen, dass der Adressrahmen in dem SIPO über den AI-Bus parallel in die Slavesteuerschaltung eingegeben wird. Falls das Wählprotokoll nicht hierarchisch ist, folgt auf die "D, dann S"-Signalsequenz ein I-Signal, um das Wählprotokoll abzuschließen. Falls das Wählprotokoll hierarchisch ist, folgt auf die "D, dann S"-Signalsequenz ein weiteres S-Signal, um die Übertragung des nächsten Rahmens zu starten, der entweder ein Adress- oder ein Nachrichtenrahmen sein kann.

**[0364]** Die Empfängerschaltung empfängt von der Slavesteuerschaltung die PTDI-Eingabe und die Steuereingabe. Der Empfänger gibt Adress- und Statusinformationen an die Slavesteuerschaltung aus. Der PTDI-Eingang ist über Flipflops, den Multiplexer 3 (MX3) und den 3-Zustands-Ausgabepuffer (3SB) mit dem STDO-Ausgang gekoppelt. Die Wählsteuerung für den MX3 und die Freigabesteuerung für den 3SB kommen von der Slavesteuerschaltung. Während Wählprotokoll- und 1149.1-Abtastoperationen wird der 3SB freigegeben, um Daten auszugeben. Wenn der STDO-Ausgang von dem 3SB gesperrt ist, wird er durch einen Pullup-Widerstand in dem Puffer auf einen Logisch-1-Pegel heraufgezogen. Der von der Empfängerschaltung ausgegebene Status gibt für die Slavesteuerschaltung an, wann ein Wählprotokoll gestartet worden ist, wann ein erster Adressrahmen bereit zum Lesen ist, ob das Wählprotokoll hierarchisch ist (HSP-Merker gesetzt) oder nicht hierarchisch ist (HSP-Merker zurückgesetzt) und wann das Wählprotokoll abgeschlossen ist. Der Steuereingang zu dem Empfänger von der Slavesteuerschaltung gibt den Empfänger für Wählprotokolloperationen frei.

**[0365]** Während hierarchischer Wählprotokolle wählt der MX3 das PTDI-Eingangssignal aus, das

über die Flipflops FF2 und FF3 übergeben wird. Die Flipflops FF2 und FF3 werden durch PTCK getaktet und schaffen eine Speicherung für die S-, D- und I-Signalbitpaare, die während hierarchischer Wählprotokolle von dem PTDI-Eingang an den STDO-Ausgang weitergeleitet werden. Die Flipflops FF2 und FF3 spielen eine wichtige Rolle in dem hierarchischen Wählprotokoll, da sie eine Speicherung für das erste S-Signal des zweiten und nachfolgende Rahmen (Adresse oder Nachricht) schaffen, die an dem PTDI-Eingang empfangen werden, was den Start eines hierarchischen Wählprotokolls angibt. Wenn das erste S-Signal des zweiten Rahmens (Adresse oder Nachricht) empfangen wird, überprüft der Empfänger das Auftreten des S-Signals, gibt er darauf eine Steuerung zum Wählen des Ausgangssignals vom FF3 zum MX3 aus und den 3SB frei. Ohne die Flipflops FF2 und FF3 würde das S-Signal nicht gespeichert und für die Ausgabe an den STDO-Ausgang verfügbar gemacht werden, so dass das hierarchische Quittierungsprotokollschema nicht wie beschrieben funktionieren würde.

**[0366]** Die Flipflops FF2 und FF3 sind außerdem dadurch wichtig, dass sie während eines hierarchischen Wählprotokolls eine Zeitverzögerung für den Empfänger zum Empfangen und Beantworten des S-, D- oder I-Signals nach dem zweiten S-Signal jedes an dem PTDI-Eingang empfangenen Rahmens schaffen. Falls auf das zweite S-Signal ein S-Signal folgt, sind während des hierarchischen Wählprotokolls einer oder mehrere zusätzliche Rahmen über den HASP weiterzuleiten. Falls auf das zweite S-Signal ein D-Signal folgt, wird während des hierarchischen Wählprotokolls ein Feld in einem Nachrichtenrahmen (wie in der zweiten Erfindung beschrieben) über den HASP weitergeleitet. Falls auf das zweite S-Signal ein I-Signal folgt, ist das hierarchische Wählprotokoll abgeschlossen und sind keine zusätzlichen Rahmen (Adresse oder Nachricht) über den HASP weiterzuleiten. Somit schafft die durch die Flipflops FF2 und FF3 geschaffene Zeitverzögerung eine Zeit für den Empfänger, um das auf das zweite S-Signal folgende Signal auszuwerten, um zu bestimmen, welche Maßnahmen zu ergreifen sind.

**[0367]** Nachdem der letzte (Adress- oder Nachrichten-) Rahmen eines hierarchischen Wählprotokolls über die Flipflops 2 und 3 von dem PTDI-Eingang an den STDO-Ausgang weitergeleitet worden ist, wird das hierarchische Wählprotokoll durch das Senden eines zweiten I-Signals abgeschlossen. Während der 1149.1-Abtastoperationen wählt der MX3 den PTDI-Eingang aus, der über das FF1 übergeben wird. Das FF1 wird durch PTCK getaktet und schafft die Synchronisation, die wie oben anhand von **Fig. 38** beschrieben für den hierarchischen Abtastzugriff erforderlich ist.

## Senderschaltung des HASP

**[0368]** Die Senderschaltung XMT aus **Fig. 45** enthält einen Controller zum Regulieren des von dem ASP ausgegebenen Quittierungsprotokolls und ein Paralleleingabe/Seriellausgabe-Register (PISO-Register) zum Empfangen der parallelen ASP-Adresse von der Slavesteuerschaltung und zum seriellen Ausgeben der Adresse an den SBM. Das PISO-Register empfängt über den Adressausgabebus (AO-Bus) parallele Daten von der Slavesteuerschaltung und gibt die Adresse über das Quittierungsprotokoll-Ausgabesignal (APO-Signal) seriell an den MX1 aus. Über den Steuerbus und den STDI-Eingang empfängt der Controller ein Steuereingangssignal von der Slavesteuerschaltung. Über den Statusbus gibt der Controller den Status an die Slavesteuerschaltung aus. Der Steuereingang an dem Steuerbus reguliert den Parallel/Seriell-Umsetzprozess, der während des Quittierungsprotokolls stattfindet. Der von dem Sender-Controller ausgegebene Status informiert die Slavesteuerschaltung während des Quittierungsprotokolls über den Senderstatus, d. h. darüber, ob das Quittierungsprotokoll im Gang oder abgeschlossen ist.

**[0369]** Der MX1 empfängt das Wählsteuer-Eingangssignal von der Slavesteuerschaltung und das STDI-Signal und das APO-Signal und gibt das ausgewählte Eingangssignal (STDI oder APO) über einen 3-Zustands-Ausgabepuffer (3SB) an den PTDO-Ausgang aus. Der MX1 besitzt drei Eingänge, einen für den Empfang des APO-Signals, einen für den Empfang des STDI, nachdem es über die Flipflops 5 und 6 geleitet worden ist, und einen für den Empfang des STDI-Signals, nachdem es über das FF7 geleitet worden ist. Der Dreizustands-Puffer 3SB wird durch das Steuereingangssignal von der Slavesteuerschaltung freigegeben oder gesperrt (hochohmig). Während der Quittierungsprotokolle und der 1149.1-Abtastoperationen wird der 3SB freigegeben, um Daten auszugeben. Wenn er gesperrt ist, wird der PTDO-Ausgang von dem 3SB durch einen Pulup-Widerstand in dem Puffer auf einen Logisch-1-Pegel heraufgezogen.

**[0370]** Während der hierarchischen Quittierungsprotokolle wählt der MX1 das STDI-Eingangssignal aus, das über die Flipflops 5 und 6 geleitet wird. Die Flipflops 5 und 6 werden durch PTCK getaktet und schaffen eine Speicherung für die S- und D-Signalbitpaare, die während hierarchische Quittierungsprotokolle von dem PTDI-Eingang an den STDI-Ausgang weitergeleitet werden. Die Flipflops 5 und 6 schaffen eine Speicherung für das erste an dem STDI-Eingang empfangene S-Signal, das den Start eines hierarchischen Quittierungsprotokolls angibt. Wenn das erste S-Signal empfangen wird, überprüft der Sender das Auftreten des S-Signals und gibt daraufhin eine Steuerung zum Wählen der Ausgabe vom FF6 an

MX1 aus und den 3SB frei. Ohne die Flipflops 5 und 6 würde das S-Signal nicht gespeichert und für die Ausgabe am PTDO-Ausgang verfügbar gemacht, so dass das hierarchische Quittierungsprotokollschema nicht wie beschrieben funktionieren würde.

**[0371]** Außerdem schaffen die Flipflops 5 und 6 eine Zeitverzögerung für den Sender zum Empfangen und Beantworten des S-, D- oder I-Signals, das auf das zweite S-Signal jedes (Adress- oder Nachrichten-) Rahmens, der während der hierarchischen Quittierungsprotokollübertragung an dem STDI-Eingang empfangen wird, folgt. Falls auf das zweite S-Signal ein S-Signal folgt, weiß der Sender-Controller, dass ein weiterer Rahmen empfangen wird und ermöglicht, dass das S-Signal und der zugeordnete Rahmen über den MX1 und die Flipflops 5 und 6 an PTDO ausgegeben werden. Falls auf das zweite S-Signal ein D-Signal folgt, weiß der Sender-Controller, dass während des hierarchischen Quittierungsprotokolls ein Feld in einem Nachrichtenrahmen (wie in der zweiten Erfindung beschrieben) über den HASP weitergeleitet wird. Falls auf das zweite S-Signal ein I-Signal folgt, weiß der Sender-Controller, dass die Übertragung des oberen hierarchischen Quittierungsprotokolls abgeschlossen worden ist.

**[0372]** In Reaktion auf ein an STDI eingegebenes I-Signal sendet der Sender-Controller den Status an die Slavesteuerschaltung, um zu veranlassen, dass MX1 den APO-Ausgang von dem PISO-Register des Senders auswählt. Diese Aktion ermöglicht, dass der Sender den HASP-Adressrahmen in das an den SBM gesendete hierarchische Quittierungsprotokoll einfügt und daraufhin das Quittierungsprotokoll durch Ausgabe eines zweiten I-Signals an PTDO abschließt. Somit schafft die durch die Flipflops 5 und 6 geschaffene Zeitverzögerung Zeit für den Sender, um das an STDI nach dem zweiten S-Signal jedes empfangenen Rahmens empfangene Signal auszuwerten, um zu bestimmen, welche Maßnahmen zu ergreifen sind. Ohne die Flipflops 5 und 6 hätte der Sender keine Zeit, um das zweite I-Signal an den STDI-Eingang zu beantworten und den MX1 umzuschalten sowie den HASP-Adressrahmen einzufügen und auszugeben, bevor das hierarchische Quittierungsprotokoll abgeschlossen wird.

**[0373]** Nachdem der letzte Rahmen eines hierarchischen Quittierungsprotokolls von dem STDI-Eingang über die Flipflops 5 und 6 an den PTDO-Ausgang weitergeleitet worden ist, wählt der MX1 den APO-Ausgang von dem Sender aus, um den HASP-Adressrahmen zu senden, und schließt daraufhin das hierarchische Quittierungsprotokoll ab. Während der 1149.1-Abtastoperationen wählt der MX1 den STDI-Eingang aus, der über das FF7 geleitet wird. Das FF7 wird durch PTCK getaktet und schafft wie oben anhand von **Fig. 38** beschriebene Synchronisation, die für den hierarchischen Abtast-

zugriff erforderlich ist. Wenn der PTDO-Ausgang von dem Puffer 3SB durch das Steuereingangssignal von der Slavesteuerschaltung gesperrt ist, wird er durch einen Pullup-Widerstand in dem Puffer auf einen Logisch-1-Pegel heraufgezogen. Der von der Senderschaltung ausgegebene Status gibt für die Slavesteuerschaltung an, wenn ein hierarchisches Quittierungsprotokoll gestartet worden ist, wenn der letzte hierarchische Adressrahmen weitergeleitet worden ist, und ob während eines hierarchischen Quittierungsprotokolls ein Zeitablauffehler aufgetreten ist. Das Steuereingangssignal in den Sender von der Slavesteuerschaltung gibt den Sender für Quittierungsoperationen und zur Eingabe des HSP-Merkers frei, um anzugeben, ob das Quittierungsprotokoll vom hierarchischen oder nicht hierarchischen Typ ist.

#### Slavesteuerschaltung des HASP

**[0374]** Die Slavesteuerschaltung ist ein Controller, der in Reaktion auf eine angepasste Adresseingabe während eines Wählprotokolls die Operation der Senderschaltung des HASP, der Empfängerschaltung des HASP und der HASP-Multiplexer reguliert. Die Slavesteuerschaltung empfängt das PTMS- und das PTCK-Signal von dem primären Port, das Adressausgangssignal (AO) und die Statusbusse von dem Empfänger, den Statusbus von dem Sender, die externen HASP-Adresssignale, ein Rücksetzsignal von der Einschalt-Rücksetzschaltung (PRST) und Rücksetz-Adresssignale von der Rücksetz-Adressschaltung (RSTA). Die Slavesteuerung gibt eine Steuerung an die Empfängerschaltung, an die Senderschaltung, an die Puffer 3SBs und an die Multiplexer 1–3 aus.

**[0375]** Die Slavesteuerschaltung wird durch das PTCK-Eingangssignal von dem primären Port getaktet. Das PTMS-Eingangssignal von dem primären Port gibt für die Slavesteuerschaltung an, wenn der 1149.1-Bus belegt, im Leerlauf oder zurückgesetzt ist. Die Status Eingangssignale von der Empfänger- und von der Senderschaltung informieren die Slavesteuerschaltung über den Status der Empfänger- und der Senderschaltung. Der AI-Bus von dem Empfänger wird verwendet, um die während eines Wählprotokolls empfangene Adresse in die Slavesteuerschaltung einzugeben. Der Rücksetzeingang von der PRST-Schaltung setzt die Slavesteuerschaltung beim Einschalten zurück. Die von der RSTA-Schaltung eingegebene Rücksetzadresse ermöglicht, die Slavesteuerschaltung über eine Rücksetzadresseingabe von einer Wählprotokoloperation zurückzusetzen.

**[0376]** Das Steuerausgangssignal von der Slavesteuerschaltung steuert die Operation des Empfängers, des Senders und des MX1, des MX2 und des MX3. Das AO-Bus-Ausgangssignal von der Slavesteuerschaltung wird verwendet, um während der

Quittierungsprotokolle die parallele ASP-Adresse in den Sender einzugeben.

**[0377]** Während der Wählprotokolle empfängt die Slavesteuerschaltung die über den AI-Bus von dem Empfänger eingegebene parallele Adresse. Das Statusbuseingangssignal von dem Empfänger informiert die Slavesteuerschaltung: wenn ein Wählprotokoll gestartet worden ist, wenn die Adresseingabe bereit zum Lesen ist, ob das Wählprotokoll hierarchisch ist oder nicht und wenn das Wählprotokoll abgeschlossen ist. Die Slavesteuerschaltung bestimmt aus der Adresseingabe, ob der HASP während eines Wählprotokolls ausgewählt worden ist. Falls die empfangene Adresse an die HASP-Adresse angepasst ist, reagiert der HASP, nachdem das Wählprotokoll abgeschlossen ist, indem er entweder ein hierarchisches oder ein nicht hierarchisches Quittierungsprotokoll ausgibt und daraufhin seinen primären und seinen sekundären Port miteinander verbindet.

**[0378]** Der MX2 empfängt das Wählsteuersignal, das PTMS-Signal über das FF4 sowie die Eingabe einer logischen 0 und einer logischen 1. Der MX2 gibt das gewählte Eingangssignal (PTMS, logische 0 oder logische 1) an den STMS-Ausgang aus. Während 1149.1-Abtastoperationen wählt der MX2 das über das FF4 geleitete PTMS-Eingangssignal aus. Das FF4 wird durch PTCK getaktet und schafft wie oben beschrieben die Synchronisation, die für den hierarchischen Abtastzugriff erforderlich ist.

#### Zurücksetzen des HASP

**[0379]** Wenn anfangs Strom an den HASP angelegt wird, wird die Slavesteuerschaltung durch ein Eingangssignal von der Einschaltzurücksetz-Schaltung (PRST-Schaltung) zurückgesetzt. Wenn sie zurückgesetzt ist, gibt die Slavesteuerschaltung eine Steuerung aus, die die Sender- und die Empfängerschaltung in ihre Leerlauf-Zustände zurücksetzt, die STDO- und PTDO-Ausgangssignale über ihre 3SBs auf eine logische 1 sperrt, veranlasst, dass STMS eine logische 1 vom MX2 ausgibt, und veranlasst, dass STCK den PTCK-Takt ausgibt. Obgleich eine interne Einschaltzurücksetz-Schaltung (PRST-Schaltung) veranschaulicht ist, könnte das Zurücksetzen mit anderen Mitteln wie etwa durch Eingabe eines Rücksetzsignals an die Slavesteuerschaltung unter Verwendung eines externen Rücksetzeingangssignals erreicht werden.

**[0380]** Außerdem kann der HASP durch Eingabe eines Wählprotokolls mit einer Adresse, die an die Rücksetzadresse (RSTA) in dem HASP angepasst ist, zurückgesetzt werden. Die Rücksetzadresse ist eine feste Adresse, die in die Slavesteuerschaltung eingegeben und an den von der Empfängerschaltung eingegebenen Adressrahmen angepasst wird, nachdem ein hierarchisches Wählprotokoll abgeschlos-

sen und über den HASP weitergeleitet worden ist. Falls die Adressrahmeneingabe an die Rücksetzadresse angepasst ist, wird der HASP auf den gleichen Zustand zurückgesetzt, wie er bei dem Einschaltzurücksetzen beschrieben worden ist. Die feste Rücksetzadresse ist für alle HASPs die gleiche, so dass durch die Übertragung eines hierarchischen Wählprotokolls, das die Rücksetzadressrahmen enthält, ein globales Zurücksetzen aller HASPs erreicht werden kann. Da der Rücksetzadressrahmen zum Zurücksetzen des HASP verwendet wird, muss er eindeutig sein und darf nicht als eine HASP-Adresse wieder verwendet werden.

**[0381]** Da die Nummerierung der HASP-Adresse üblicherweise mit einer Adresse 1 startet und wie in **Fig. 35** gezeigt über die Adresse "a" aufsteigt, ist ein bevorzugter Wert für die HASP-Rücksetzadresse null. Eine Beschreibung der Rücksetzaktion, die während eines hierarchischen Wählprotokolls stattfindet, ist oben beschrieben. Immer dann, wenn während eines hierarchischen Wählprotokolls Rücksetzadressen gesendet werden, gibt es kein hierarchisches Quittierungsprotokoll, das von den HASPs an den SBM übertragen wird. Die Beseitigung des Quittierungsprotokolls ist erforderlich, um eine Konkurrenz von Logikzuständen zu vermeiden, die zwischen den PTDO-Ausgangssignalen mehrerer HASPs auf jeder Umgebungsebene in einem System auftreten würde.

Auswählen von HASPs, während der 1149.1-Bus im RESET-Zustand ist

**[0382]** Wenn der SBM in der Wurzelumgebung den seriellen 1149.1-Bus in den RE-SET-Zustand versetzt (**Fig. 2**), ist das PTMS-Signal in einem Logisch-1-Zustand, ist das PTCK-Signal aktiv und sind das PTDI- und das PTDO-Signal in einem logischen Hochpegelzustand gesperrt. Falls der SBM während des RESET-Zustands ein hierarchisches Wählprotokoll an die HASPs in dem System eingibt, werden die HASPs mit angepassten Adressen ausgewählt, wobei sie unter Verwendung eines hierarchischen Quittierungsprotokolls zurück zu dem SBM antworten.

**[0383]** Nachdem das hierarchische Quittierungsprotokoll gesendet worden ist, verbindet die Slavesteuerschaltung den primären und den sekundären Bus des HASP miteinander. Während des Verbindungsprozesses wird der STDO-Puffer 3SB freigegeben, um über den Multiplexer MX3 und das FF1 das PTDI-Signal auszugeben, wird der PTDO-Puffer 3SB freigegeben, um über den Multiplexer MX1 und das FF7 das STDI-Signal auszugeben und gibt STMS über den Multiplexer MX2 und das FF4 das PTMS-Signal aus. Die folgenden drei Szenarien beschreiben, was an dem STMS-Ausgang geschieht, wenn ein HASP ausgewählt wird, der zuvor: (1) zurückgesetzt, (2) seine Auswahl aufgehoben und er im RESET-Zustand gelassen oder (3) seine Auswahl aufgehoben

und er im IDLE-Zustand gelassen worden ist, während der 1149.1-Bus im RESET-Zustand ist.

(1) Falls ein HASP ausgewählt wird (während der 1149.1-Bus im RESET-Zustand ist), nachdem er zuvor zurückgesetzt worden ist, schaltet der MX2 vom Ausgeben des Logisch-1-Eingangssignals an STMS zum Ausgeben des derzeitigen PTMS-Signals vom FF4 an STMS um. Da PTMS eine logische 1 ist, wenn der 1149.1-Bus im RESET-Zustand ist, bleibt der STMS-Ausgang während des Verbindungsprozesses auf einer logischen 1, da das FF4 eine logische 1 ausgibt.

(2) Falls ein HASP ausgewählt wird (während der 1149.1-Bus im RESET-Zustand ist), nachdem seine Auswahl zuvor aufgehoben gewesen ist, während der 1149.1-Bus im RESET-Zustand war (im RESET-Zustand des 1149.1-Busses ist PTMS auf einem Logisch-1-Pegel), schaltet der MX2 vom Ausgeben des vorausgehenden PTMS-Zustands (eine in den MX2 eingegebene logische 1) an STMS zum Ausgeben des derzeitigen PTMS-Zustands vom FF4 an STMS um. Da PTMS eine logische 1 ist, wenn der 1149.1-Bus im RESET-Zustand ist, bleibt der STMS-Ausgang während des Verbindungsprozesses auf einer logischen 1, da FF4 eine logische 1 ausgibt.

(3) Falls ein HASP ausgewählt wird (während der 1149.1-Bus im RESET-Zustand ist), nachdem seine Auswahl zuvor aufgehoben gewesen ist, während der 1149.1-Bus im IDLE-Zustand war (im IDLE-Zustand des 1149.1-Busses ist PTMS auf einem Logisch-0-Pegel), schaltet der MX2 vom Ausgeben des vorausgehenden PTMS-Zustands (eine in MX2 eingegebene logische 0) an STMS zum Ausgeben des vorliegenden PTMS-Zustands vom FF4 an STMS um. Da PTMS eine logische 1 ist, wenn der 1149.1-Bus im RESET-Zustand ist, ändert sich das STMS-Ausgangssignal während des Verbindungsprozesses vom Ausgeben einer logischen 0 zum Ausgeben einer logischen 1, da das FF4 eine logische 1 ausgibt.

Ausheben der Auswahl des HASP, während der 1149.1-Bus im RESET-Zustand ist

**[0384]** Wenn der SBM den 1149.1-Bus in den RESET-Zustand versetzt (**Fig. 2**), ist das PTMS-Signal ein Logisch-1-Zustand, ist das PTCK-Signal aktiv und sind das PTDI- und das PTDO-Signal auf einen logischen Hochpegelzustand gesperrt. Falls der SBM während des RESET-Zustands ein hierarchisches Wählprotokoll zum Wählen der HASPs in dem System ausgibt, wird die Auswahl irgendwelcher zuvor ausgewählten HASPs aufgehoben und werden sie von dem 1149.1-Bus getrennt, während die neuen HASPs ausgewählt und mit dem 1149.1-Bus verbunden werden. Während des Trennprozesses sind die STDO- und PTDO-Ausgangssignale über ihre Puffer 3SB auf einen Logisch-1-Zustand gesperrt, wobei der MX2 vom Ausgeben des logischen Hochpegels

von dem PTMS-Eingang über das FF4 (PTMS ist hoch, wenn der 1149.1-Bus im RESET-Zustand ist) an STMS zum Ausgeben der in den MX2 eingegebenen logischen 1 an STMS umgeschaltet wird. Dadurch, dass der MX2 gezwungen wird, die eingegebene logische 1 auszuwählen und an dem STMS-Ausgang auszugeben, bleibt die mit dem sekundären HASP-Bus verbundene Anwendung des seriellen 1149.1-Busses im RESET-Zustand, nachdem die Auswahl der HASPs aufgehoben worden ist. Somit schafft das HASP-Protokoll wie das ASP-Protokoll ein Verfahren, um die mit dem sekundären HASP-Bus verbundene serielle 1149.1-Busanwendung im RESET-Zustand zu halten, nachdem die Auswahl des HASP aufgehoben worden ist.

Wählen von HASPs, während der 1149.1-Bus im IDLE-Zustand ist.

**[0385]** Wenn der SBM den seriellen 1149.1-Bus in den IDLE-Zustand versetzt (siehe **Fig. 2**), gelangt das PTMS-Signal auf einen Logisch-0-Zustand, wird das PTCK-Signal aktiv und werden das PTDI- und das PTDO-Signal auf einen logischen Hochpegelzustand gesperrt. Falls der SBM während des IDLE-Zustands ein hierarchisches Wählprotokoll in den HASP in dem System eingibt, werden die HASPs mit angepassten Adressen ausgewählt, wobei sie unter Verwendung des hierarchischen Quittierungsprotokolls zurück zu dem SBM antworten.

**[0386]** Nachdem das hierarchische Quittierungsprotokoll übertragen worden ist, verbindet die Slavesteuerschaltung den primären und den sekundären Bus des HASP miteinander. Während des Verbindungsprozesses wird der 3SB des STDO freigegeben, um über den MX3 und das FF1 das PTDI-Signal auszugeben, wird der 3SB des PTDO freigegeben, um über den MX1 und das FF7 das STDI-Signal auszugeben, und gibt STMS über den MX2 und das FF4 das PTMS-Signal aus. Die folgenden drei Szenarien beschreiben, was an dem STMS-Ausgang geschieht, wenn ein HASP ausgewählt wird, der zuvor (1) zurückgesetzt, (2) seine Auswahl aufgehoben und er im RESET-Zustand gelassen oder (3) seine Auswahl aufgehoben und er im IDLE-Zustand gelassen worden ist, während der 1149.1-Bus im IDLE-Zustand ist.

(1) Falls ein HASP ausgewählt wird (während der 1149.1-Bus im IDLE-Zustand ist), nachdem er zuvor zurückgesetzt worden ist, schaltet der MX2 vom Ausgeben der logischen 1, die an STMS eingegeben wird, zum Ausgeben des vorhandenen PTMS-Zustands vom FF4 an STMS um. Da PTMS eine logische 0 ist, wenn der 1149.1-Bus im IDLE-Zustand ist, ändert sich das STMS-Ausgangssignal während des Verbindungsprozesses vom Ausgeben einer logischen 1 zum Ausgeben einer logischen 0, da das FF4 eine logische 0 ausgibt.

(2) Falls ein HASP ausgewählt wird (während der

1149.1-Bus im IDLE-Zustand ist), nachdem seine Auswahl zuvor aufgehoben gewesen ist, während der 1149.1-Bus im RESET-Zustand war (im RESET-Zustand ist PTMS auf einem Logisch-1-Pegel), schaltet der MX2 vom Ausgeben des vorausgehenden PTMS-Zustands (eine in MX2 eingegebene logische 1) an STMS zum Ausgeben des vorausgehenden PTMS-Zustands vom FF4 an STMS um. Da PTMS eine logische 0 ist, wenn der 1149.1-Bus im IDLE-Zustand ist, ändert sich das STMS-Ausgangssignal während des Verbindungsprozesses vom Ausgeben einer logischen 1 zum Ausgeben einer logischen 0, da das FF4 eine logische 0 ausgibt.

(3) Falls ein HASP ausgewählt wird (während der 1149.1-Bus im IDLE-Zustand ist, nachdem seine Auswahl zuvor aufgehoben gewesen ist, während der 1149.1-Bus im IDLE-Zustand war (im IDLE-Zustand ist PTMS auf einem Logisch-0-Pegel), schaltet der MX2 vom Ausgeben des vorausgehenden PTMS-Zustands (eine in MX2 eingegebene logische 0) an STMS zum Ausgeben des derzeitigen PTMS-Zustands vom FF4 an STMS um. Da PTMS eine logische 0 ist, wenn der 1149.1-Bus im IDLE-Zustand ist, bleibt das STMS-Ausgangssignal während des Verbindungsprozesses auf einer logischen 0, da das FF4 eine logische 0 ausgibt.

Ausheben der Auswahl von HASPs, während der 1149.1-Bus im IDLE-Zustand ist

**[0387]** Wenn der SBM den 1149.1-Bus in den IDLE-Zustand versetzt (**Fig. 2** der ersten Erfindung), gelangt das PTMS-Signal auf einen Logisch-0-Zustand, wird das PTCK-Signal aktiv und werden das PTDI- und das PTDO-Signal auf einen logischen Hochpegelzustand gesperrt. Falls der SBM während des IDLE-Zustands ein Wählprotokoll zum Wählen von HASPs in dem System eingibt, wird die Auswahl irgendwelcher zuvor ausgewählter HASPs aufgehoben und werden sie von dem 1149.1-Bus getrennt, während die neuen HASPs ausgewählt und mit dem 1149.1-Bus verbunden werden. Während des Trennungsprozesses werden das STDO- und das PTDO-Ausgangssignal über ihre 3SBs auf einen Logisch-1-Zustand gesperrt, wobei der MX2 vom Ausgeben des logischen Tiefpegels vom PTMS-Eingang über FF4 (wenn der 1149.1-Bus im IDLE-Zustand ist, ist PTMS tief) an STMS zum Ausgeben der in MX2 eingegebenen logischen 0 an STMS umschaltet. Dadurch, dass der MX2 gezwungen wird, die in den STMS-Eingang eingegebene logische 0 auszuwählen und auszugeben, bleibt die an den sekundären Bus angeschlossene serielle 1149.1-Busanwendung im IDLE-Zustand, nachdem die Auswahl des HASP aufgehoben worden ist. Somit schafft die dritte Erfindung wie die erste Erfindung ein Verfahren, um die an den sekundären HASP-Bus angeschlossene serielle 1149.1-Busanwendung im IDLE-Zustand zu halten,

nachdem ihre Auswahl aufgehoben worden ist.

Anpassung des HASP für eine Zweidraht-Kommunikationsschnittstelle

**[0388]** Eine obige Beschreibung anhand von **Fig. 30** hat eine RCASP-Schaltung beschrieben, die für eine Zweidraht-Schnittstelle an ihrem primären Port angepasst worden ist. Obgleich in der Beschreibung des RCASP festgestellt wurde, dass zwischen ihm und einem PSBM der Rückwandebene eine Zweidraht-Schnittstelle existieren kann, kann sich die Zweidraht-Schnittstelle zu irgendeiner Hierarchieebene in einem System erstrecken. Um eine Zweidraht-Kommunikationsschnittstelle zwischen einem RCASP und einem PSBM zu schaffen, kann die HASP-Schaltung angepasst werden, so dass sie lediglich mit zwei Drähten arbeitet. Unter Verwendung der Zweidraht-Schnittstelle kann ein PSBM mit einem RCASP auf irgendeiner Ebene in einem System kommunizieren, um Daten-, Befehls- und Statusinformationen über das hierarchische Wähl- und Quittierungsprotokoll zu senden und zu empfangen.

**[0389]** Wie oben erwähnt wurde, können die Wähl- und Quittierungsprotokolle der Erfindung an einer gemeinsamen Drahtverbindung betrieben werden. Dies ist möglich, da die Protokolle nie gleichzeitig aktiv sind.

**[0390]** In **Fig. 46** ist ein Beispiel eines RCASP und eines PSBM gezeigt, die hierarchisch unter Verwendung der HASPs 1–n verbunden sind. Jeder HASP 1–n besitzt eine Zweidraht-Schnittstelle, die ein doppelt gerichtetes serielles Eingabe/Ausgabe-Datensignal (SIO-Datensignal) und das TCK-Signal enthält. Das SIO-Signal und das TCK-Signal, die mit dem primären Port des HASP verbunden sind, werden als PSIO- und als PTCK-Signal bezeichnet. Das SIO- und das TCK-Signal, die mit dem sekundären Port des HASP verbunden sind, werden als SSIO-Signal und als STCK-Signal bezeichnet. Das Verfahren zum hierarchischen Zugreifen auf den RCASP von dem PSBM ist genau das gleiche, wie es zuvor unter Verwendung der Vierdraht-Schnittstellen-HASP-Schaltungen beschrieben wurde. Der einzige Unterschied ist, dass das TMS-Signal weggelassen ist, dass das TDO- und das TDI-Signal zu einem SIO genannten doppelt gerichteten Signal zusammengefasst sind und dass zwischen dem PSBM und dem RCASP lediglich das Wähl- und das Quittierungsprotokoll übertragen werden können. Sowohl das Wählprotokoll als auch das Quittierungsprotokoll werden auf dem SIO-Signaldraht übertragen.

**[0391]** Um auf den RCASP zuzugreifen, wird ein hierarchisches Wählprotokoll von dem PSBM über die HASPs an den RCASP übertragen. Das hierarchische Wählprotokoll wird von dem SIO-Ausgang des PSBM an den PSIO-Eingang des HASP 1 über-

tragen, daraufhin von dem SSIO-Ausgang des HASP 1 an den PSIO-Eingang des HASP2 übergeben und daraufhin ähnlich an den PSIO-Eingang des HASPn übergeben und über den SSIO-Ausgang des HASPn in den PSIO-Eingang des RCASP eingegeben. Das von dem PSBM in den RCASP eingegebene Wählprotokoll enthält einen Nachrichtenrahmen mit einem Befehl, den der RCASP wie in der zweiten Erfindung beschrieben ausführen kann.

**[0392]** Nachdem das hierarchische Wählprotokoll übertragen worden ist, antwortet der RCASP durch Übertragen eines hierarchischen Quittierungsprotokolls über die HASPs an den PSBM. Das hierarchische Quittierungsprotokoll wird von dem PSIO-Ausgang des RCASP an den SSIO-Eingang des HASPn übertragen, daraufhin ähnlich über die Zwischen-HASPs an den SSIO-Eingang des HASP2 übergeben und daraufhin vom PSIO-Ausgang des HASP2 übergeben und in den SSIO-Eingang des HASP 1 eingegeben und daraufhin von dem PSIO-Ausgang des HASP1 übergeben und in den SIO-Eingang des PSBM eingegeben. Wie zuvor in der zweiten Erfindung beschrieben wurde, enthält das von dem RCASP in den PSBM eingegebene Quittierungsprotokoll einen Nachrichtenrahmen mit den Ergebnissen des ausgegebenen Befehls.

**[0393]** Der TCK-Ausgang von dem PSBM kann so angeschlossen sein, dass er über jede Ebene des HASP geleitet ist, oder kann wie in den punktierten Linien aus **Fig. 15** gezeigt direkt in jeden HASP eingegeben werden.

**[0394]** **Fig. 47** zeigt ein Beispiel der HASP-Schaltung, die so geändert worden ist, dass sie eine Zweidraht-Schnittstelle unterstützt. Die Änderungen, die erforderlich sind, um den HASP an die Zweidraht-Schnittstelle anzupassen, umfassen: (1) Entfernen des PTMS- und des STMS-Signals, (2) Zusammenfassen des STDI- und des STDO-Signals zu dem SSIO-Signal, (3) Zusammenfassen des PTDI- und des PTDO-Signals zu dem PSIO-Signal, Entfernen der Flipflops FF1, FF4 und FF7 und (4) Entfernen des MX2.

**[0395]** Während der Empfänger, der Sender und die Slavesteuerschaltung des angepassten HASP während des hierarchischen Wähl- und Quittierungsprotokolls genau wie in dem Vierdraht-HASP beschrieben arbeiten, besteht der einzige Unterschied darin, dass die Protokolle beide auf demselben Draht übertragen werden.

#### Selbst verbindende Kabelnetze

**[0396]** Während sich die Verwendung des HASP auf ein hierarchisches Verbindungsverfahren konzentriert hat, das dazu verwendet wird, einen besonderen Controller (SBM) mit einer Anwendung in ei-

nem System zu koppeln, kann der HASP außerdem außerhalb von Systemen verwendet werden, um ein selbst verbindendes Verkabelungsnetz zu schaffen. Der Begriff selbst verbindend bedeutet, dass der Prozess des Herstellens einer Verbindung zwischen einem Controller und einer Zielanwendung an einem Kabel über das hierarchische Wähl- und Quittierungsprotokoll des HASP erreicht wird.

**[0397]** In **Fig. 48** ist ein Controller (CTL) gezeigt, der wie im Stand der Technik über die Kabelverbindungen 1-n mit den Anwendungen 1-n (APP1-n) verbunden ist. Diese Verkabelungstechnik ist typisch für die Art, in der heute Verbindungen zwischen einem Controller und mehreren Anwendungen hergestellt werden. Dieser Zugang ist auf vielen Gebieten nicht sehr effizient. In gewichtsempfindlichen Umgebungen kann der Mehrkabelzugang zu schwer sein. In raumempfindlichen Umgebungen kann die für die Kabelleitung erforderliche Fläche zu groß sein. In fehlerempfindlichen Umgebungen kann das Hinzufügen eines redundanten Kabels als Sicherung für jedes primäre Kabel die zwei vorausgehenden Probleme – Gewicht- und Raumempfindlichkeit – verstärken. Diese Empfindlichkeiten sind in Luftfahrtelektronik- und Raumfahrtanwendungen wohlbekannt.

**[0398]** In **Fig. 49** ist ein Controller (CTL) gezeigt, der unter Verwendung der HASP-Schaltung der Erfindung über eine einzelne Kabelverdrahtung mit den Anwendungen 1-n (APP1-n) verbunden ist. Das Einkabel-Verdrahtungsverfahren wird durch die Verwendung der HASP-Schaltungsanordnung und der HASP-Protokolle in der Verkabelungsschnittstelle zwischen dem Controller und jeder Anwendung ermöglicht. Der Controller kann mit irgendeiner der Anwendungen verbunden werden, indem einfach das wie oben in der Offenbarung beschriebene Wähl- und Quittierungsprotokoll verwendet wird, um die Verbindung herzustellen. Wenn die Verbindung hergestellt worden ist, kann der Controller unter Verwendung irgendeines gewählten Bustyps (serielles oder paralleles Format) mit der ausgewählten Anwendung kommunizieren.

**[0399]** Diese Verkabelungstechnik überwindet die für die Mehrkabelumgebung aus **Fig. 48** festgestellten Probleme. Da nur ein einzelnes Kabel erforderlich ist, um den Controller mit irgendeiner Anzahl von Anwendungen zu verbinden, werden Gewichts- und Raumprobleme verringert. Der Ausbau zu einer fehlertoleranten Umgebung ist weniger problematisch, da lediglich ein zusätzliches Kabel erforderlich ist, um zwischen dem Controller und allen Anwendungen ein Verbindungsverfahren mit doppelter Redundanz zu schaffen. Der in **Fig. 49** veranschaulichte Zugang, der auf der HASP-Schaltungsanordnung und dem HASP-Protokoll beruht, schafft auf vielen Gebieten elektronischer Systeme, insbesondere elektronischer Systeme, die in Luftfahrtelektronik- und Raumfahrt-

anwendungen verwendet werden, wesentliche Nutzen.

**[0400]** Es ist wichtig zu verstehen, dass die HASP-Schaltungsanordnung der Erfindung, obgleich sie diese Beschreibung in der Weise beschreibt, dass sie mit einem besonderen seriellen Bus, IEEE 1149.1, verwendet wird, mit anderen bereits existierenden oder neu definierten seriellen Bussen verwendet werden kann, um ein Verfahren zum hierarchischen Verbinden einer Slave-Vorrichtung (IC, Platine, Teilsystem usw.) mit einem SBM zu schaffen. Beispielsweise umfasst ein typischer serieller Bus die folgenden Signaltypen. Ein Steuersignal (wie TMS), das die Normaloperation des seriellen Busses reguliert. Ein Taktsignal (wie TCK), das den Fluss der seriellen Daten über die Vorrichtungen an dem seriellen Bus taktet. Ein seriellcs Dateneingangssignal (wie TDI) zum Eingeben von Daten in eine Slave-Vorrichtung. Ein seriellcs Datenausgangssignal (TDO) zum Ausgeben von Daten von einer Slave-Vorrichtung. Da die normale Operation des seriellen Busses durch ein Steuersignal (wie TMS) reguliert wird, vermeidet das für den HASP entwickelte Protokoll die Verwendung dieses Signals zum Wählen oder zum Aufheben der Auswahl von Slave-Vorrichtungen. Dadurch, dass das HASP-Protokoll so konstruiert ist, dass es unabhängig von einem besonderen Steuersignal des seriellen Busses ist, erfordert die Aufnahme der Erfindung in existierende serielle Busse keine Änderung der Normalbetriebsart des seriellen Busses. Somit ist die Erfindung dem Wesen nach allgemein und kann in zahllosen verschiedenen Arten serieller Busse verwendet werden.

**[0401]** Es ist wichtig zu verstehen, dass die HASP-Schaltung als (1) eine gepackte IC zur Montage auf einer Umgebung wie etwa einer gedruckten Schaltungsplatine, (2) als ein angepackter Chip zur Montage auf einem Multi-Chip-Modulsubstrat, (3) als eine Teilschaltung in einer IC oder (4) als eine eingebettete Schaltung in einem Multi-Chip-Modul-Halbleitersubstrat existieren kann.

**[0402]** Es ist wichtig zu verstehen, dass die HASP-Schaltung auf irgendeiner Ebene der Elektronikmontage verwendet werden kann, um eine hierarchisch adressierbare Verbindung zwischen einem SBM und einer unendlichen Anzahl von Slave-Anwendungen zu schaffen. Beispielsweise könnte der HASP als eine Schaltung und ein Protokoll betrachtet werden, die ein hierarchisches Verbindungsmittel zwischen einem SBM und mehreren Systemen (1-n) schaffen, die weiter mit mehreren Teilsystemen (1-n) verbindbar sind, die weiter mit mehreren Rückwänden (1-n) verbindbar sind, die weiter mit mehreren Platinen (1-n) verbindbar sind, die weiter mit mehreren Multi-Chip-Modulen (1-n) verbindbar sind, die weiter mit mehreren ICs (1-n) verbindbar sind, die weiter mit mehreren Teilschaltungen in jeder IC ver-

bindbar sind.

**[0403]** Außerdem ist es wichtig zu verstehen, dass die HASP-Schaltung und das HASP-Protokoll als eine Zweidraht-Kommunikationsschnittstelle verwendet werden können.

**[0404]** Außerdem ist es wichtig zu verstehen, dass die HASP-Schaltung und das HASP-Protokoll in Kabelumgebungen verwendet werden können, um wesentliche Vorteile gegenüber existierenden Kabelverbindungsverfahren zu erzielen.

**[0405]** Oben wurden einige bevorzugte Ausführungsformen ausführlich beschrieben. Selbstverständlich umfasst der Umfang der Erfindung ebenfalls Ausführungsformen, die von den beschriebenen verschieden sind, aber im Umfang der Ansprüche liegen.

**[0406]** Obgleich diese Erfindung mit Bezug auf veranschaulichende Ausführungsformen beschrieben worden ist, soll diese Beschreibung nicht in einem beschränkenden Sinn verstanden werden. Für den Fachmann auf dem Gebiet sind anhand der Beschreibung verschiedene Änderungen und Kombinationen der veranschaulichten Ausführungsformen sowie weitere Ausführungsformen der Erfindung offensichtlich. Somit sollen die beigefügten Ansprüche irgendetwelche solche Änderungen oder Ausführungsformen einschließen.

## Patentansprüche

1. Hierarchisches Verbindungssystem, das eine Master-Vorrichtung (SBM) zum Steuern der Datenübertragung umfasst, die mit einem Kommunikationsbus (TDI, TDO, TMS, TCK) der Ebene null und mit wenigstens zwei Ebenen von Slave-Vorrichtungen verbunden ist, wobei die Master-Vorrichtung mit einer ersten Ebene von Slave-Vorrichtungen durch einen Kommunikationsbus (TDI, TDO, TMS, TCK) der Ebene null verbunden und von ihr getrennt werden kann und wobei Slave-Vorrichtungen einer Ebene m mit Kommunikationsbussen einer Ebene (m - 1) verbunden und von ihnen getrennt werden können; wobei jede Slave-Vorrichtung der Ebene m ( $m > 0$ ) eine adressierbare Port-Schaltung (ASPn:m, HASPn:m) umfasst, die so betreibbar ist, dass sie den Kommunikationsbus der Ebene m - 1 mit einem entsprechenden Kommunikationsbus der Ebene m dieser Slave-Vorrichtung verbindet und jenen von diesem trennt, wobei sämtliche Kommunikationsbusse auf allen Ebenen dasselbe Busprotokoll verwenden; wobei jede adressierbare Port-Schaltung (ASPn:m, HASPn:m) einen primären Port (PTDI, PTDO, PTMS, PTCK), mit dem ein Kommunikationsbus der Ebene m - 1 verbunden ist; einen sekundären Port (STDI, STDO, STMS, STCK), mit dem der Kommunikationsbus der Ebene m der Slave-Vorrichtung der Ebene m

verbunden ist; Verbindungsmittel (MX1, MX2, 3SB), die mit dem primären und mit dem sekundären Port verbunden und so betreibbar sind, dass sie in Reaktion auf ein Steuersignal den Kommunikationsbus der Ebene  $m - 1$  mit dem Kommunikationsbus der Ebene  $n$  der Slave-Vorrichtung verbindet bzw. jenen von diesem trennt; und eine Steuerschaltungsanordnung zum Erzeugen des Steuersignals in Reaktion auf eine Wählsequenz, die von der Master-Vorrichtung ausgegeben wird, umfasst;

wobei die Master-Vorrichtung (SBM) dann, wenn keiner der Kommunikationsbusse für eine normale Kommunikation gemäß dem Busprotokoll (IDLE, RESET) verwendet wird, eine Wählsequenz auf dem Kommunikationsbus der Ebene null unter Verwendung eines Protokolls, das von dem Busprotokoll verschieden ist, aussenden kann, um eine Ziel-Slave-Vorrichtung der Ebene  $i$  durch Spezifizieren der logischen Adresse einer Slave-Vorrichtung der Ebene 1 auf dem Pfad der Ziel-Slave-Vorrichtung zu adressieren;

wobei die Steuerschaltungsanordnung in jeder Slave-Vorrichtung der Ebene 1 so beschaffen ist, dass sie prüft, ob eine von der Master-Vorrichtung SBM ausgegebene Adresse der logischen Adresse dieser Slave-Vorrichtung entspricht;

wobei die Steuerschaltungsanordnung so beschaffen ist, dass sie dann, wenn diese Adresse nicht der logischen Adresse entspricht, an die Verbindungsmittel eine Nachricht sendet, um den Kommunikationsbus der Ebene 1 dieser Slave-Vorrichtung vom Kommunikationsbus zu trennen;

wobei die Steuerschaltungsanordnung so beschaffen ist, dass sie dann, wenn diese Adresse der logischen Adresse entspricht, an die Verbindungsmittel eine Nachricht sendet, um den Kommunikationsbus der Ebene 1 dieser Slave-Vorrichtung mit dem Kommunikationsbus der Ebene null zu verbinden;

und wobei die Steuerschaltungsanordnung dann prüft, ob der Adresse ein Wählsignal (S) folgt, um zu erkennen, dass das Wählprotokoll hierarchisch ist und dass ein Adressrahmen der nächsthöheren Ebene gesendet wird;

wobei dasselbe Adressierungsprotokoll auf jede höhere Ebene von Slave-Vorrichtungen angewendet wird, bis die Ziel-Slave-Vorrichtung der Ebene  $i$  adressiert wird, derart, dass die Verbindung der Kommunikationsbusse von dem System als ein einzelner Kommunikationsbus wahrgenommen wird.

2. System nach Anspruch 1, bei dem die Kommunikationsbusse serielle Kommunikationsbusse sind.

3. System nach Anspruch 1, bei dem die Kommunikationsbusse Testbusse auf einer Rückwandplatine sind.

4. System nach Anspruch 1, bei dem die Steuerschaltungsanordnung dann, wenn die Adresse der logischen Adresse entspricht, in der ausgewählten

Slave-Vorrichtung (HASP $n$ : $n$ , ASP $n$ : $n$ ) ein Quittierungssignal zur Master-Vorrichtung (SBM) zurücksendet.

5. Verfahren zum Betreiben eines hierarchischen Verbindungssystems, das eine Master-Vorrichtung (SBM) zum Steuern einer Datenübertragung umfasst, die mit einem Kommunikationsbus (TDI, TDO, TMS, TCK) der Ebene null und mit wenigstens zwei Ebenen von Slave-Vorrichtungen verbunden ist, wobei die Master-Vorrichtung mit einer ersten Ebene von Slave-Vorrichtungen durch einen Kommunikationsbus (TDI, TDO, TMS, TCK) der Ebene null verbunden ist und von ihr getrennt werden kann und wobei eine Ebene  $m$  von Slave-Vorrichtungen mit Kommunikationsbussen der Ebene  $(m - 1)$  verbunden sind und von ihnen getrennt werden können;

wobei jede Slave-Vorrichtung der Ebene  $m$  ( $m > 0$ ) eine adressierbare Port-Schaltung (ASP $n$ : $m$ , HASP $n$ : $m$ ) umfasst, die so betreibbar ist, dass sie den Kommunikationsbus der Ebene  $m - 1$  mit einem entsprechenden Kommunikationsbus der Ebene  $m$  dieser Slave-Vorrichtung verbindet und jenen von diesem trennt, wobei alle Kommunikationsbusse auf allen Ebenen dasselbe Busprotokoll verwenden; wobei jede adressierbare Port-Schaltung (ASP $n$ : $m$ , HASP $n$ : $m$ ) einen primären Port (PTDI, PTDO, PTMS, PTCK), mit dem ein Kommunikationsbus der Ebene  $m - 1$  verbunden ist; einen sekundären Port (STDI, STDO, STMS, STCK), mit dem der Kommunikationsbus der Ebene  $m$  der Slave-Vorrichtung der Ebene  $m$  verbunden ist; Verbindungsmittel (MX1, MX2, 3SB), die mit dem primären und mit dem sekundären Bus verbunden und so betreibbar sind, dass sie in Reaktion auf ein Steuersignal den Kommunikationsbus der Ebene  $m - 1$  mit dem Kommunikationsbus der Ebene  $n$  der Slave-Vorrichtung verbinden und jenen von diesem trennen; und eine Steuerschaltungsanordnung zum Erzeugen des Steuersignals in Reaktion auf eine Wählsequenz, die von der Master-Vorrichtung ausgegeben wird, umfasst;

umfassend die folgenden Schritte:

wenn keiner der Kommunikationsbusse für eine normale Kommunikation gemäß dem Busprotokoll (IDLE, RESET) verwendet wird, kann die Master-Vorrichtung (SBM) eine Wählsequenz auf dem Kommunikationsbus der Ebene null unter Verwendung eines Protokolls aussenden, das von dem Busprotokoll verschieden ist, um eine Ziel-Slave-Vorrichtung der Ebene  $i$  durch Spezifizieren der logischen Adresse einer Slave-Vorrichtung der Ebene 1 auf dem Pfad der Ziel-Slave-Vorrichtung zu adressieren; und wobei die Steuerschaltungsanordnung in jeder Slave-Vorrichtung der Ebene 1 so beschaffen ist, dass sie prüft, ob die von der Master-Vorrichtung (SBM) ausgegebene Adresse der logischen Adresse dieser Slave-Vorrichtung entspricht;

wobei die Steuerschaltungsanordnung so beschaffen ist, dass sie dann, wenn diese Adresse nicht der logischen Adresse entspricht, eine Nachricht an die Ver-

bindungsmittel sendet, um den Kommunikationsbus der Ebene 1 dieser Slave-Vorrichtung von dem Kommunikationsbus der Ebene null zu trennen;  
 wobei die Steuerschaltungsanordnung so beschaffen ist, dass sie dann, wenn die Adresse der logischen Adresse entspricht, eine Nachricht an die Verbindungsmittel sendet, um den Kommunikationsbus der Ebene 1 dieser Slave-Vorrichtung mit dem Kommunikationsbus der Ebene null zu verbinden;  
 wobei die Steuerschaltungsanordnung dann prüft, ob der Adresse ein Wählsignal (S) folgt, um zu erkennen, dass das Wählprotokoll hierarchisch ist und dass ein Adressrahmen einer nächsthöheren Ebene gesendet wird;  
 wobei dasselbe Adressierungsprotokoll auf jede höhere Ebene von Slave-Vorrichtungen angewendet wird, bis die Ziel-Slave-Vorrichtung der Ebene i adressiert wird, derart, dass die Verbindung der Kommunikationsbusse von dem System als ein einzelner Kommunikationsbus wahrgenommen wird.

6. Verfahren nach Anspruch 5, bei dem die Kommunikationsbusse serielle Kommunikationsbusse sind.

7. Verfahren nach Anspruch 5, bei dem die Kommunikationsbusse Testbusse auf einer Rückwandplatine sind.

8. Verfahren nach Anspruch 5, bei dem dann, wenn die Adresse nicht der logischen Adresse entspricht, in der ausgewählten Slave-Vorrichtung (HASPn:n, ASPn:n) bewirkt wird, dass sie an die Master-Vorrichtung (SBM) ein Quittierungssignal zurücksendet.

Es folgen 28 Blatt Zeichnungen

## Anhängende Zeichnungen

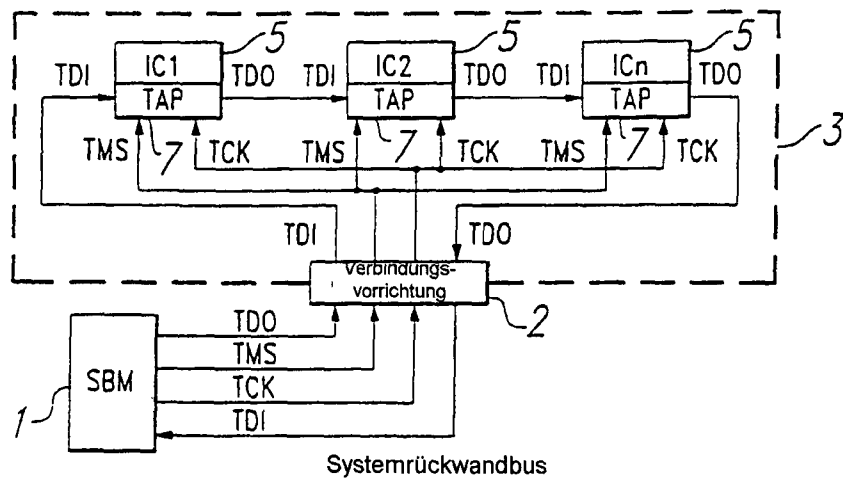


Fig. 1

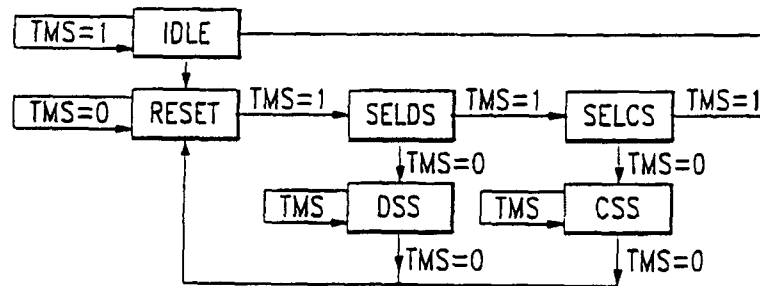


Fig. 2

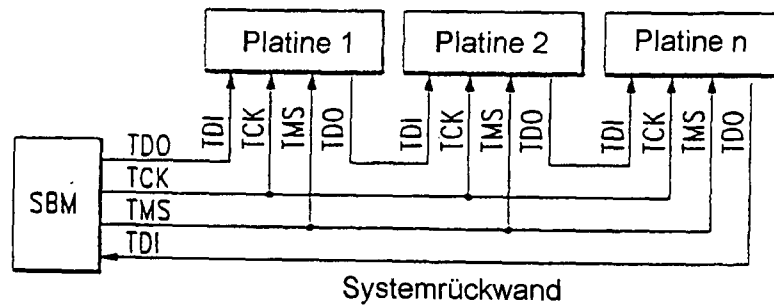


Fig. 3 Stand der Technik

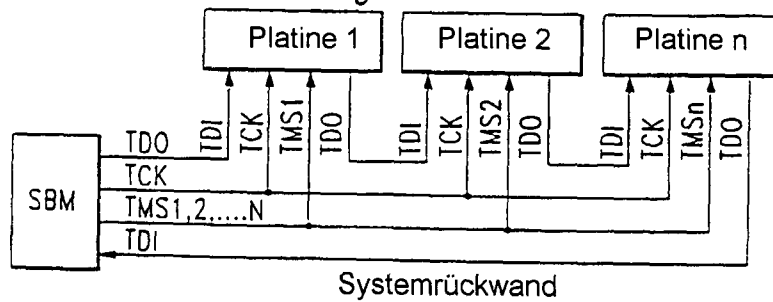


Fig. 4 Stand der Technik

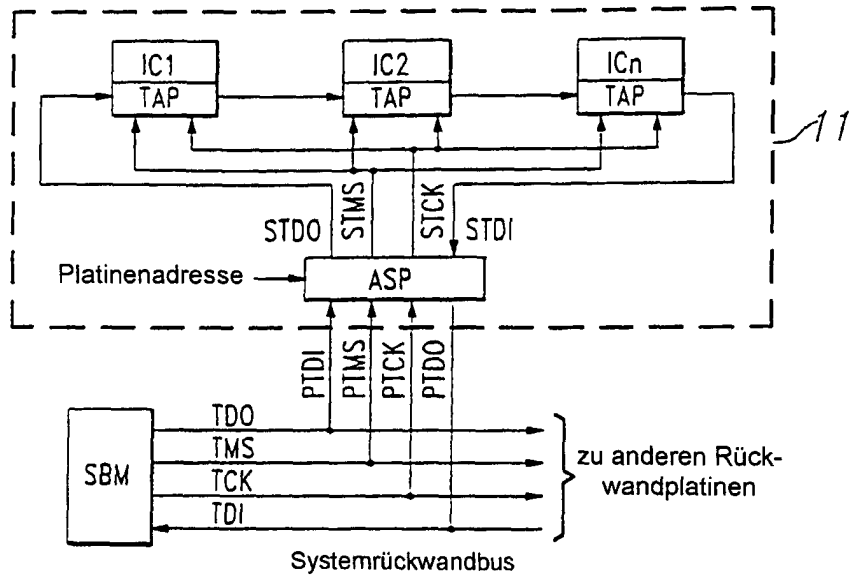


Fig. 5

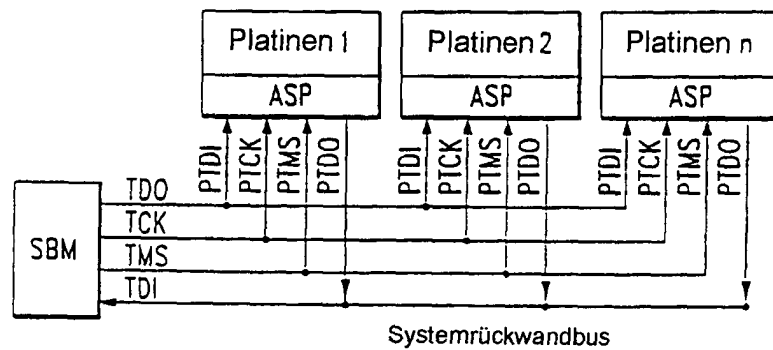


Fig. 6 Stand der Technik

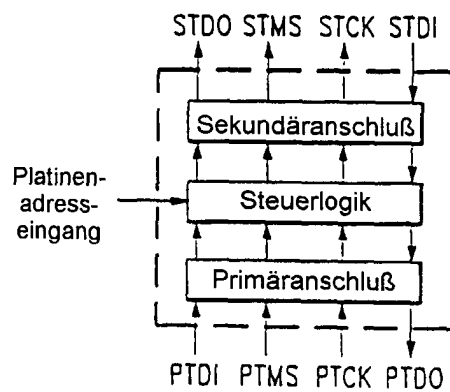


Fig. 7

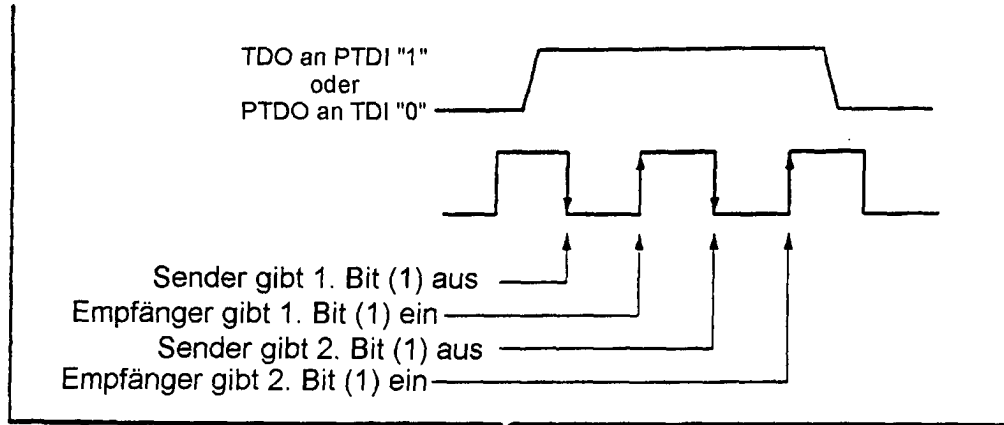


Fig. 8

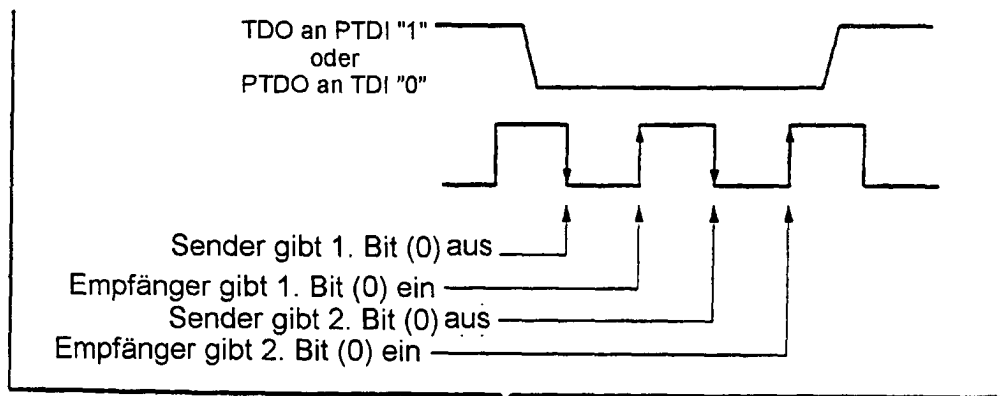


Fig. 9

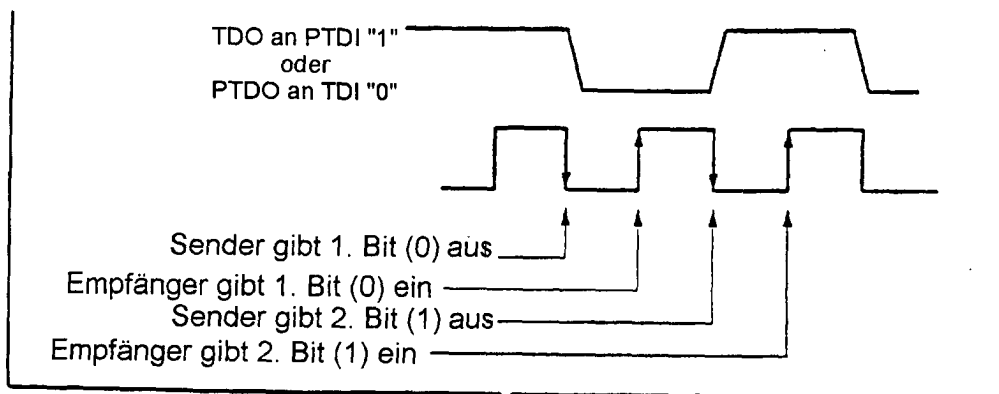


Fig. 10

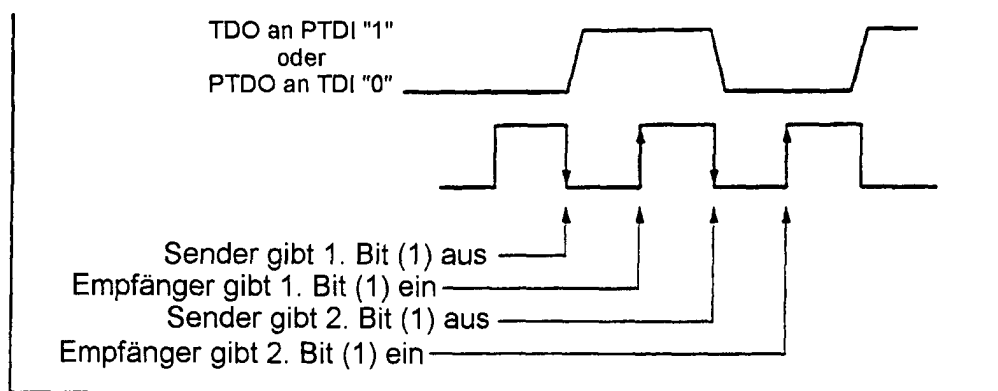


Fig. 11

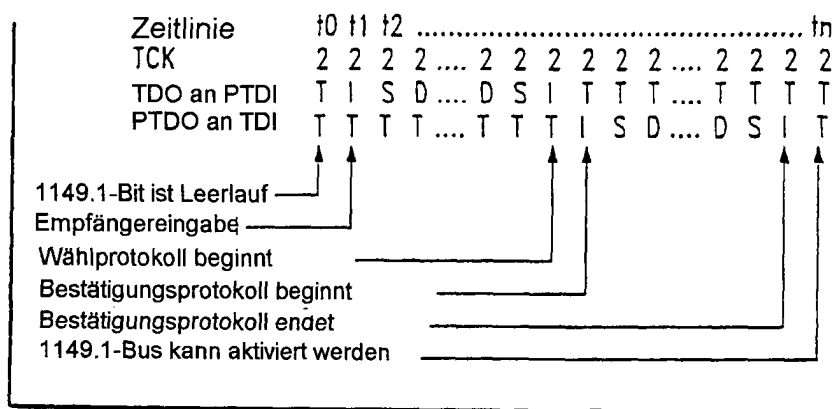


Fig. 12

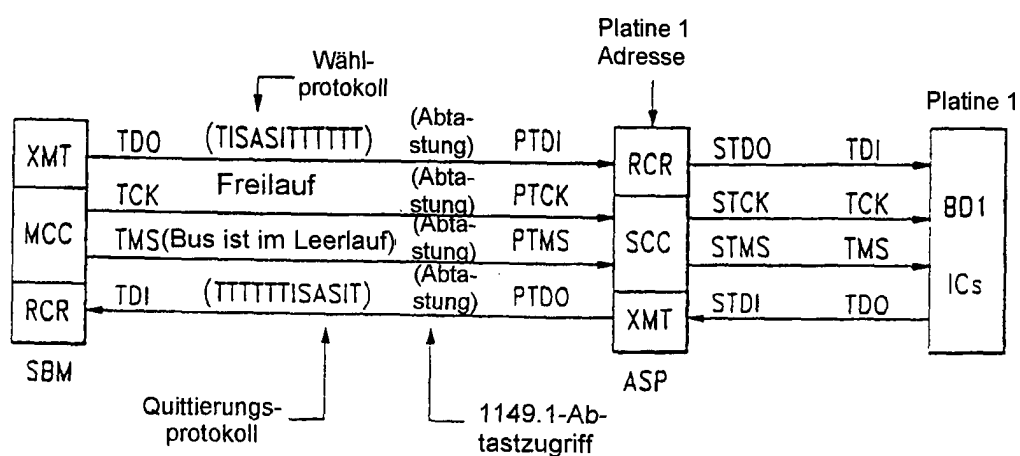


Fig. 13

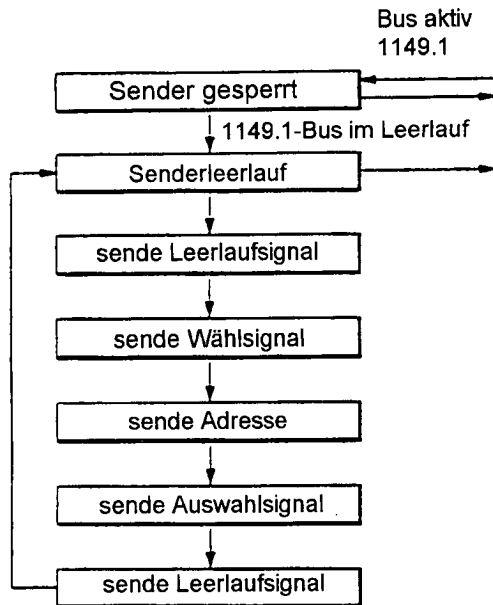


Fig. 14

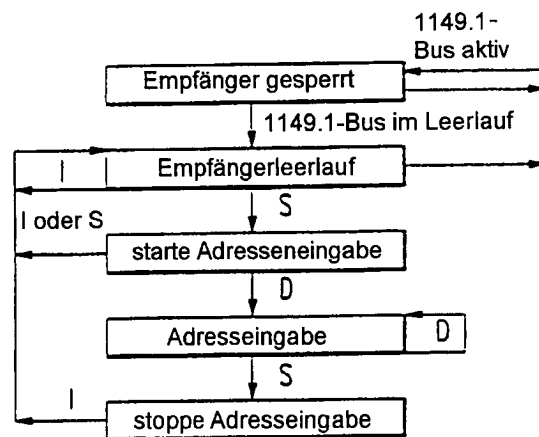


Fig. 15

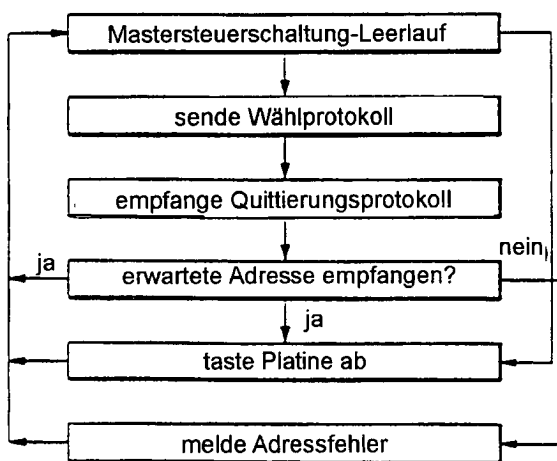


Fig. 16

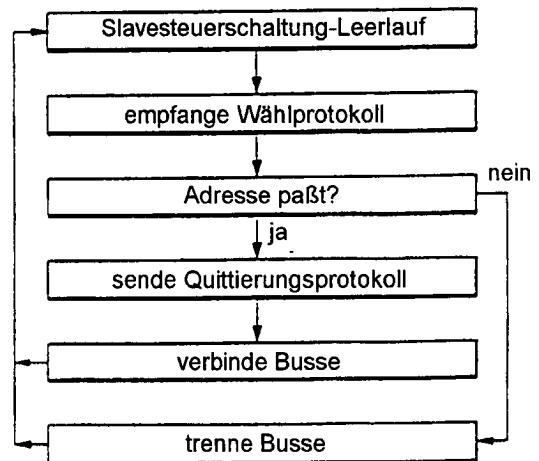


Fig. 17

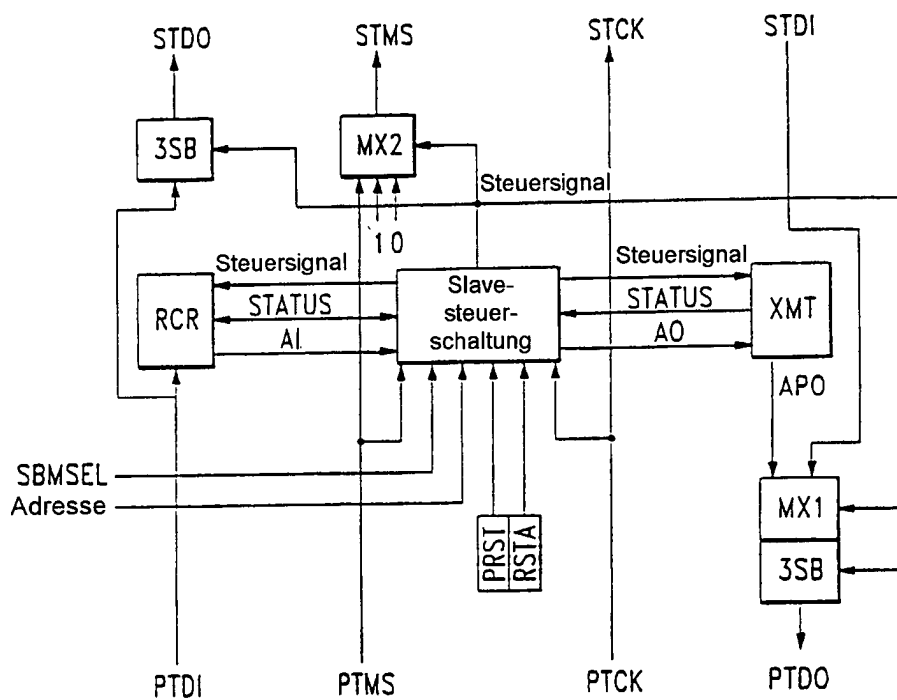


Fig. 18

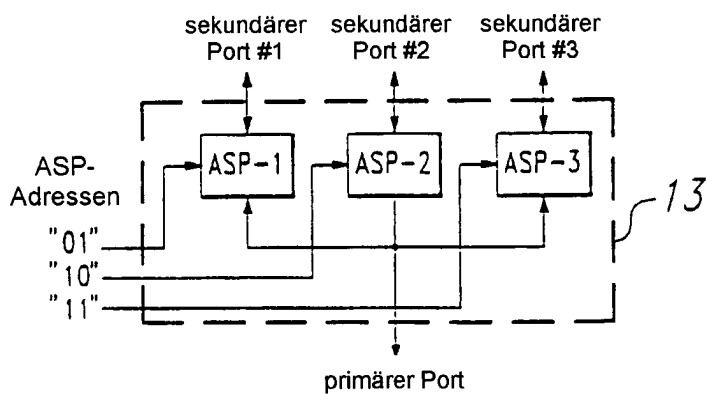


Fig. 19

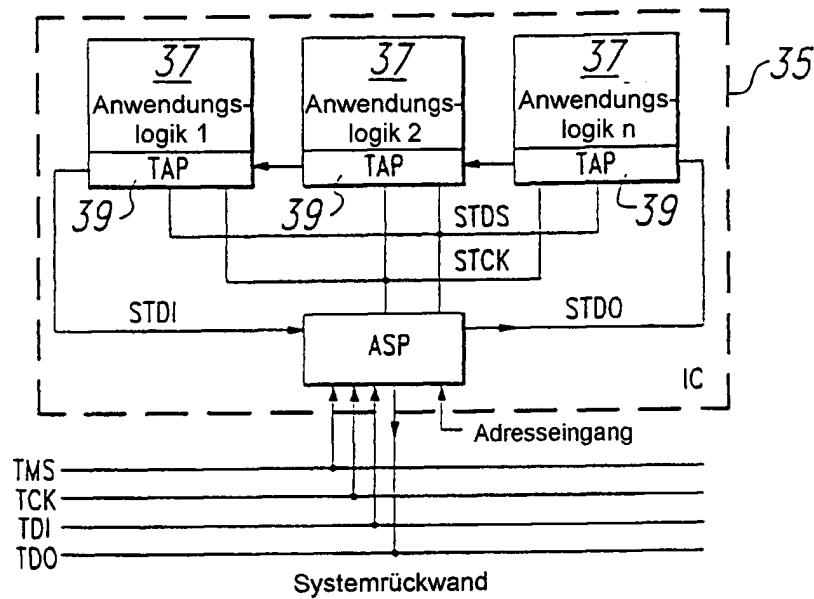


Fig. 20

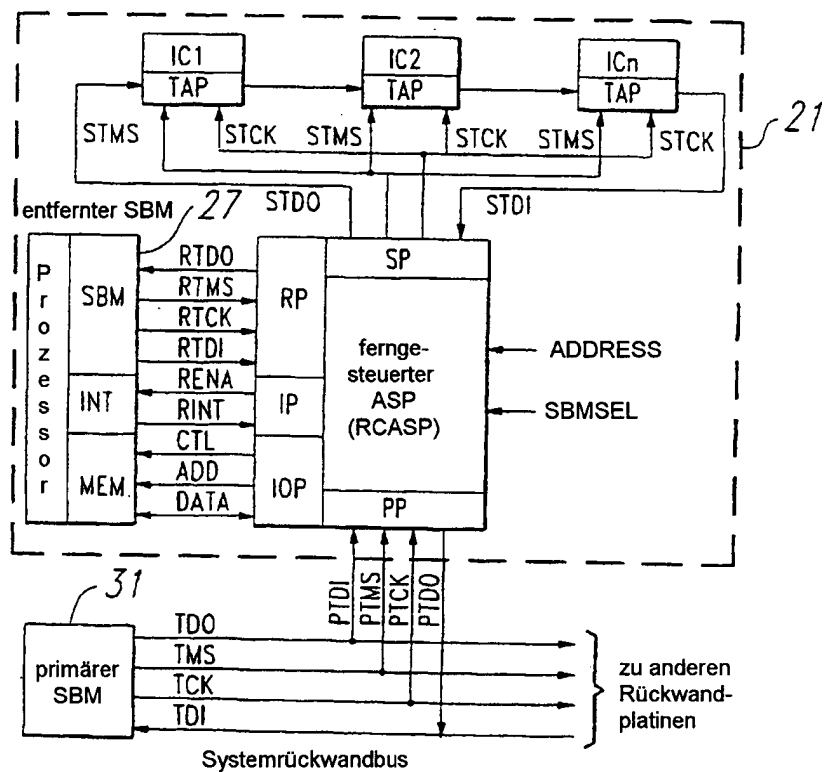
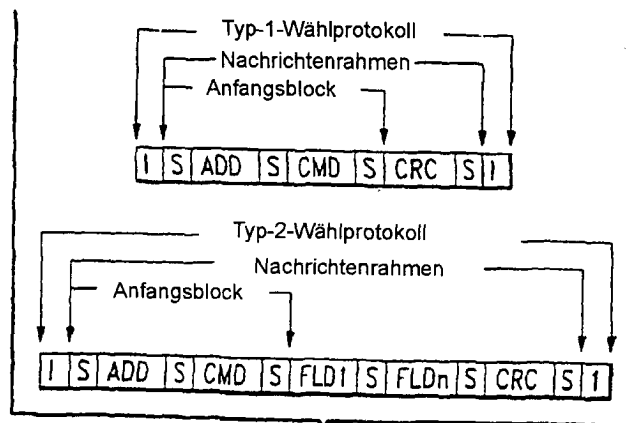
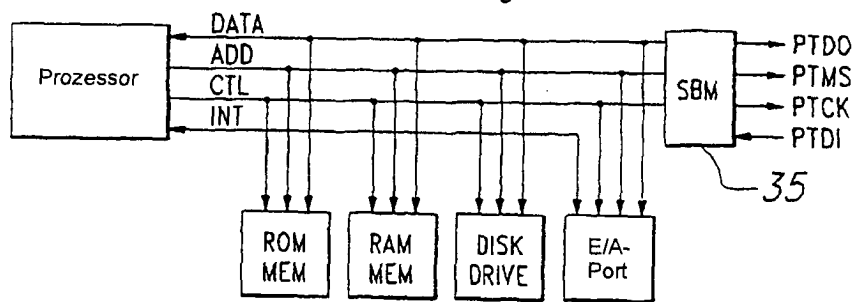
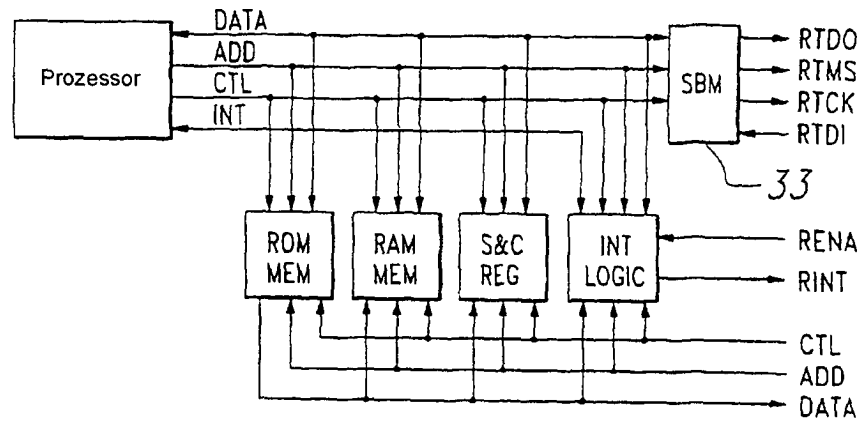


Fig. 21



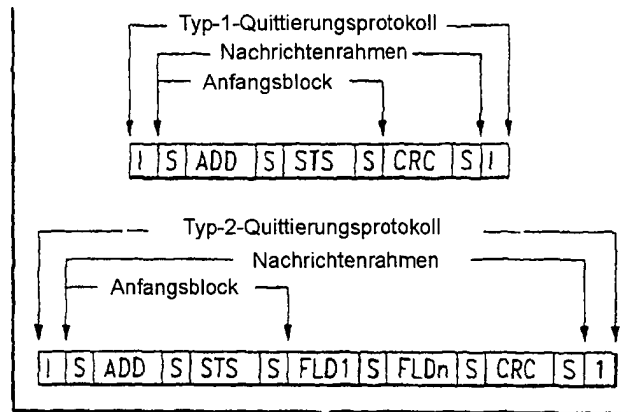


Fig. 25

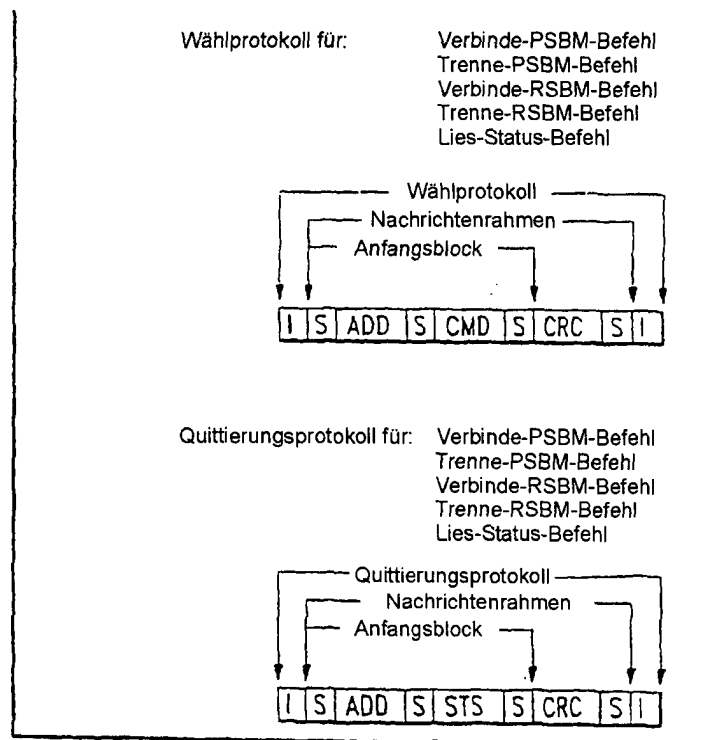


Fig. 26

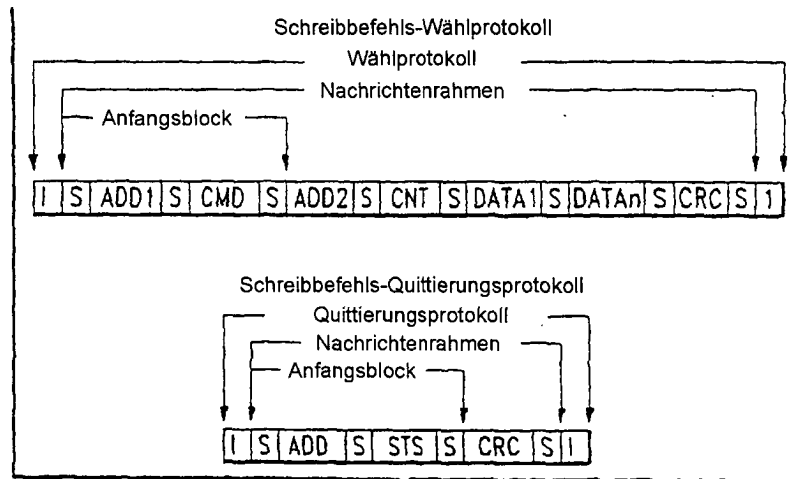


Fig. 27

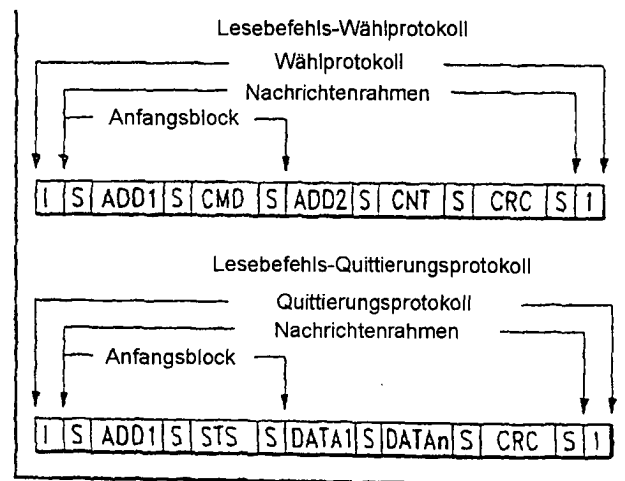


Fig. 28

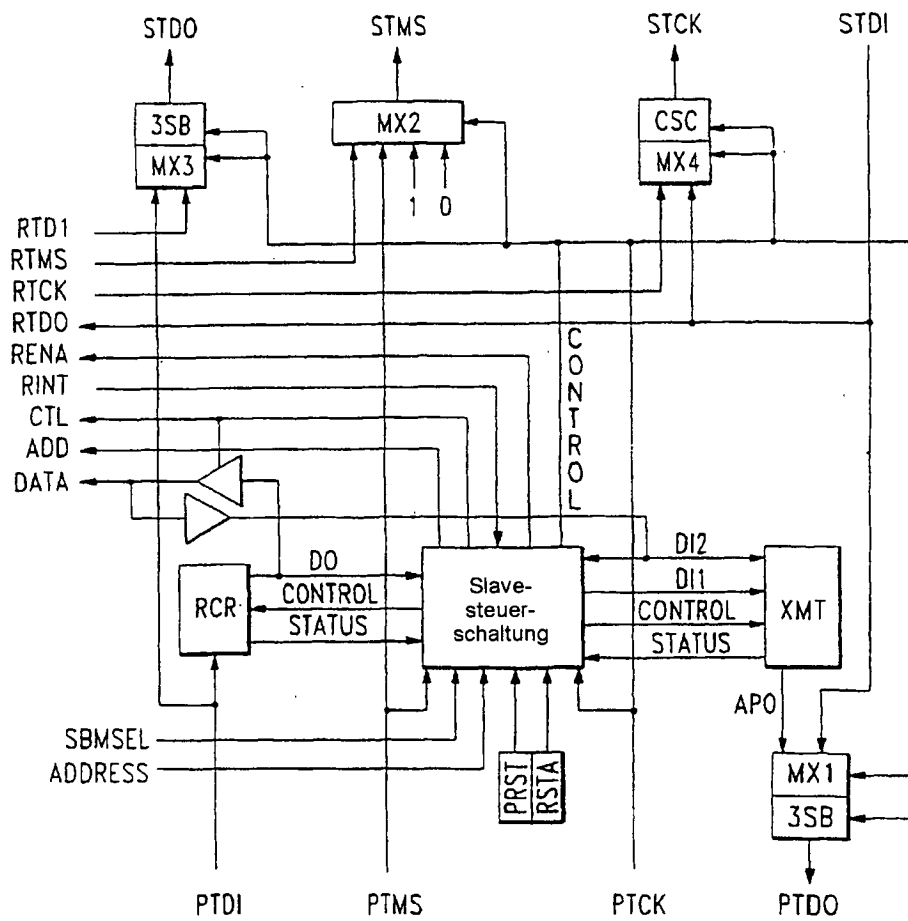


Fig. 29

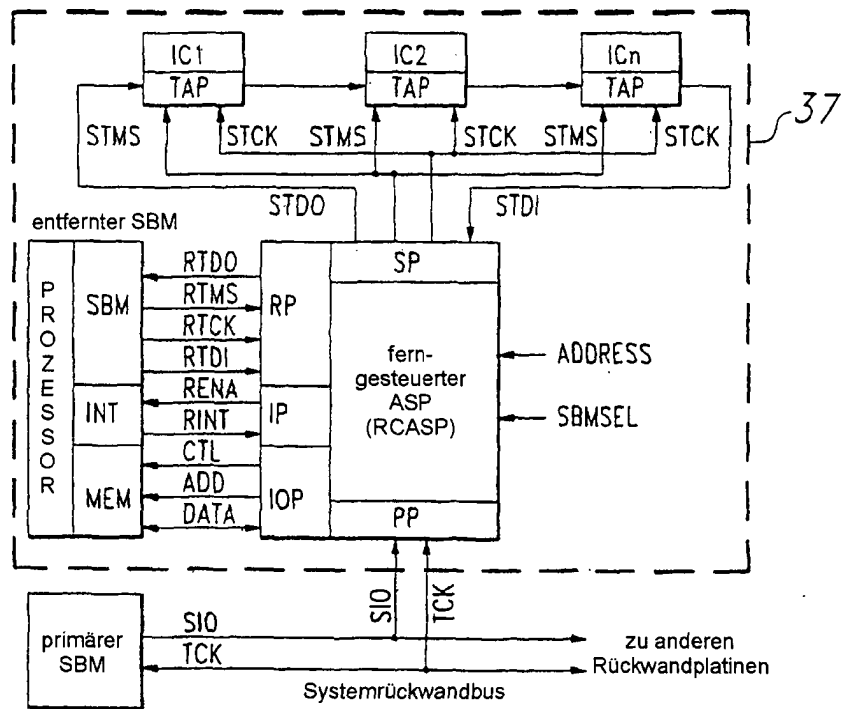


Fig. 30

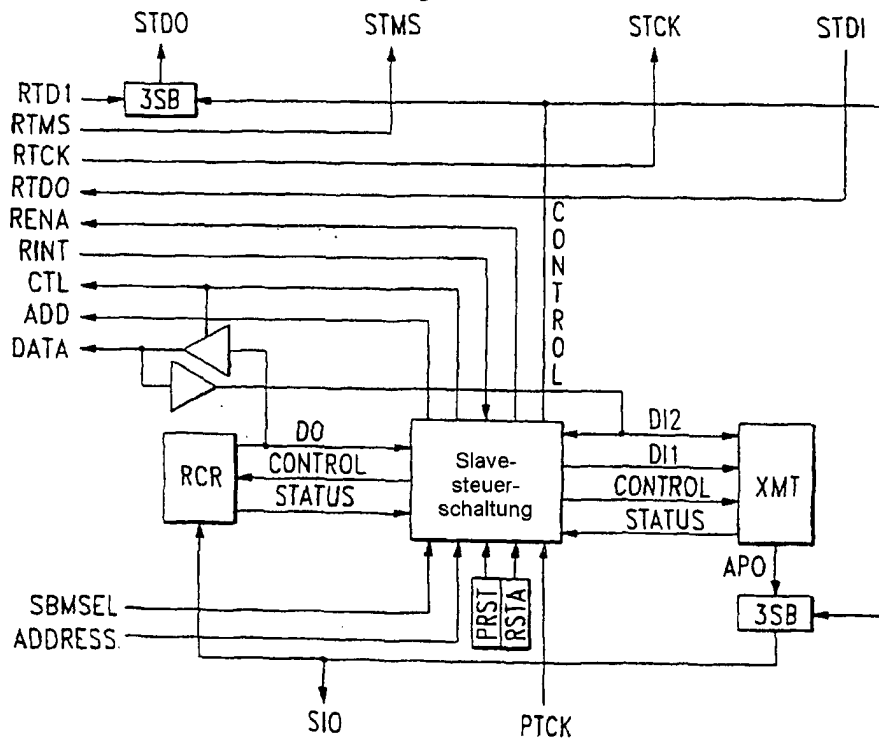


Fig. 31

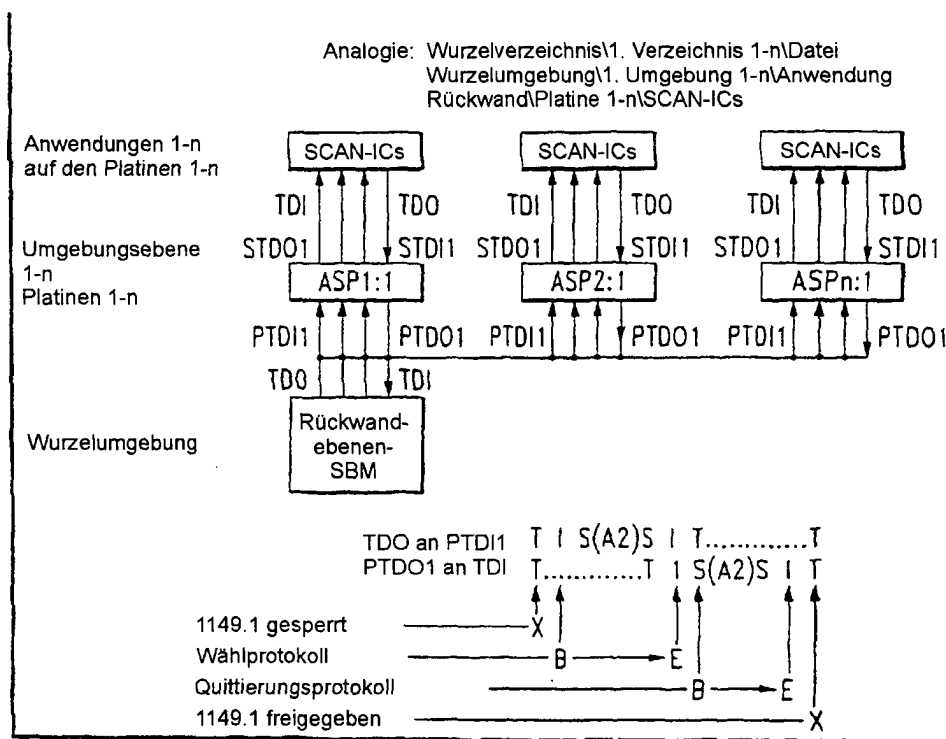


Fig. 32

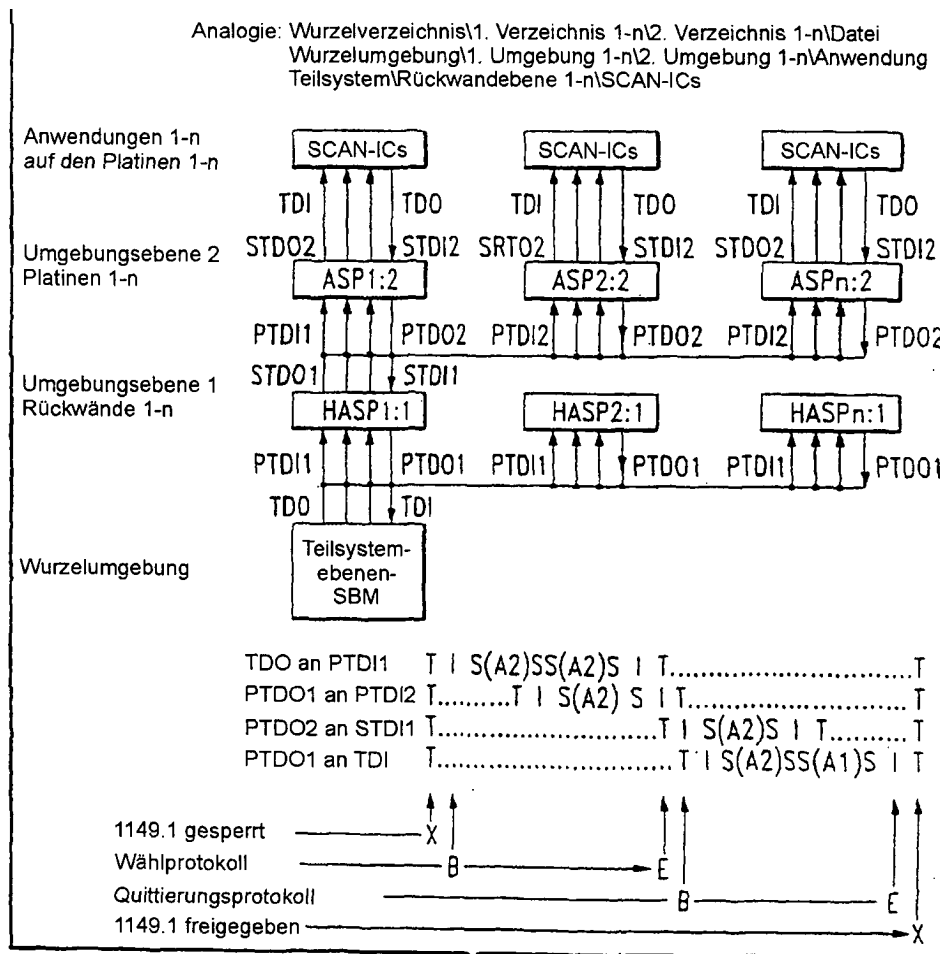


Fig. 33

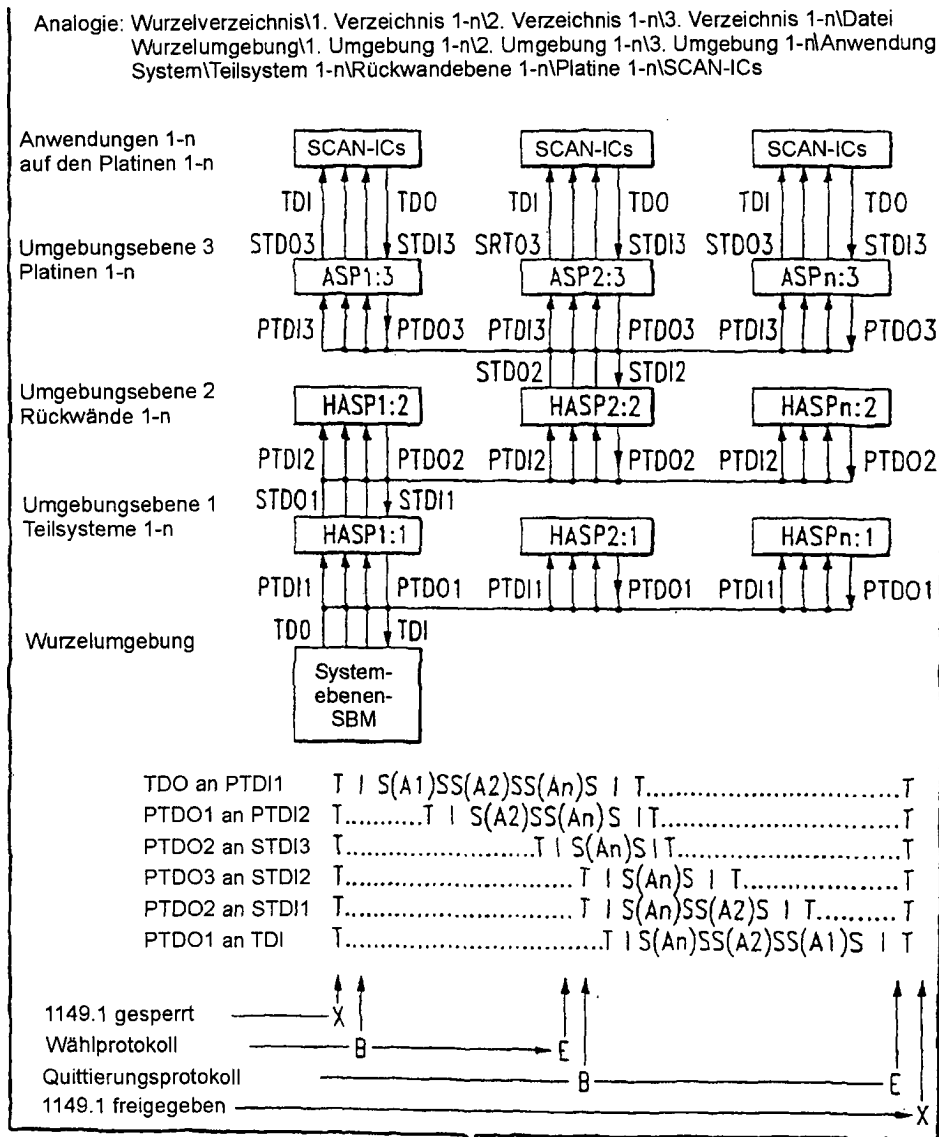


Fig. 34

| hierarchisches Wählprotokoll an die Umgebung "m"          |                                                       |
|-----------------------------------------------------------|-------------------------------------------------------|
| RE an E1                                                  | T I S1:aSS2:aSS3:aS...Sm-2:aSSm-1:aSSm:aSIT.....T     |
| E1 an E2                                                  | T.....T I S2:aSS3:aS... Sm-2:aSSm-1:aSSm:aSIT.....T   |
| E2 an E3                                                  | T.....T I S3:aS... Sm-2:aSSm-1:aSSm:aS I T...T        |
| Em-3 an Em-2                                              | T.....T I Sm-2:aSSm-1:aSSm:aSIT...T                   |
| Em-2 an Em-1                                              | T.....T I Sm-1:aSSm:aSIT T                            |
| Em-1 an Em                                                | T.....T I Sm:aS I T                                   |
| hierarchisches Quittierungsprotokoll von der Umgebung "m" |                                                       |
| Em an Em-1                                                | T I Sm:aS I T.....T                                   |
| Em-1 an Em-2                                              | T T I Sm:aSSm-1:aSIT.....T                            |
| Em-2 an Em-3                                              | T...T I Sm:aSSm-1:aSSm-2:aS I T.....T                 |
| E3 an E2                                                  | T...T I Sm:aSSm-1:aSSm-2:aSSm-1...S3:aIT.....T        |
| E2 an E1                                                  | T....T I Sm:aSSm-1:aSSm-2:aSSm-1...S3:aSS2:aIT.....T  |
| E1 an RE                                                  | T.....T I Sm:aSSm-1:aSSm-2:aSSm-1...S3:aSS2:aS I aSIT |

Fig. 35

| hierarchisches Wählprotokoll, das für das globale Zurücksetzen verwendet wird |                                                       |
|-------------------------------------------------------------------------------|-------------------------------------------------------|
| RE an E1                                                                      | T I S1:rSS2:rSS3:rS...Sm-2:rSSm-1:rSSm:rSIT.....T     |
| E1 an E2                                                                      | T.....T I S2:rSS3:rS... Sm-2:rSSm-1:rSSm:rS I T.....T |
| E2 an E3                                                                      | T.....T I S3:rS... Sm-2:rSSm-1:rSSm:rS I T...T        |
| Em-3 an Em-2                                                                  | T.....T I Sm-2:rSSm-1:rSSm:rS I T...T                 |
| Em-2 an Em-1                                                                  | T.....T I Sm-1:rSSm:rS I T T                          |
| Em-1 an Em                                                                    | T.....T I Sm:rS I T                                   |
| hierarchisches Wählprotokoll für das lokale Zurücksetzen der Umgebung "m"     |                                                       |
| RE an E1                                                                      | T I S1:aSS2:aSS3:aS...Sm-2:aSSm-1:aSSm:rSIT.....T     |
| E1 an E2                                                                      | T.....T I S2:aSS3:aS... Sm-2:aSSm-1:aSSm:rS I T.....T |
| E2 an E3                                                                      | T.....T I S3:aS... Sm-2:aSSm-1:aSSm:rS I T...T        |
| Em-3 an Em-2                                                                  | T.....T I Sm-2:aSSm-1:aSSm:rS I T...T                 |
| Em-2 an Em-1                                                                  | T.....T I Sm-1:aSSm:rS I T T                          |
| Em-1 an Em                                                                    | T.....T I Sm:rS I T                                   |

Fig. 36

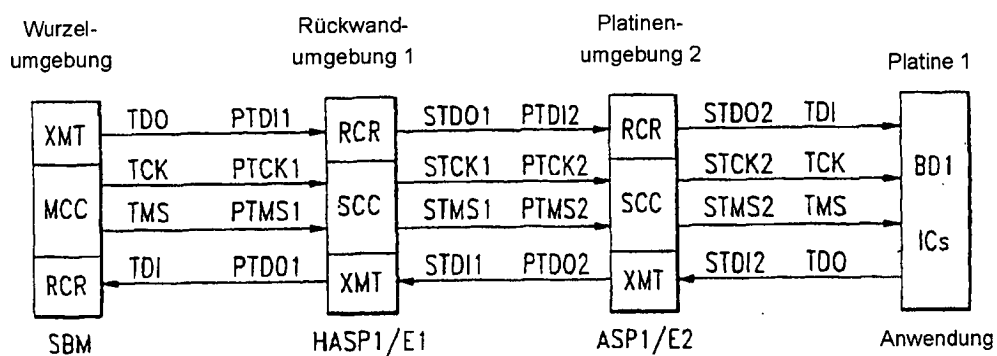


Fig. 37

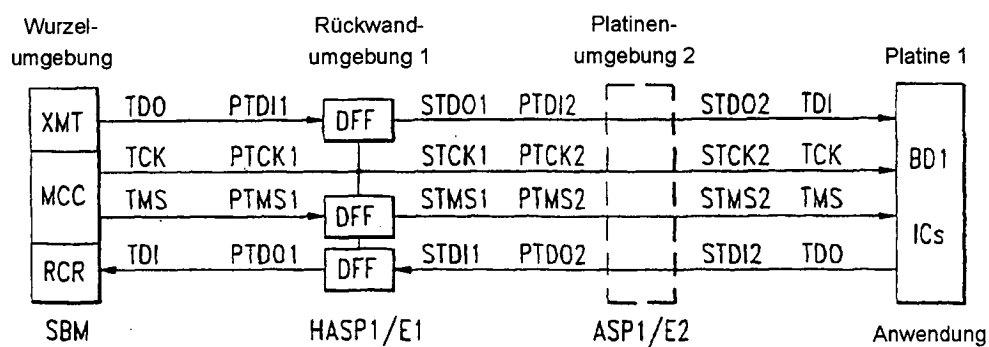


Fig. 38

Zustandsdiagramm der SBM-Senderschaltung

Fig. 39

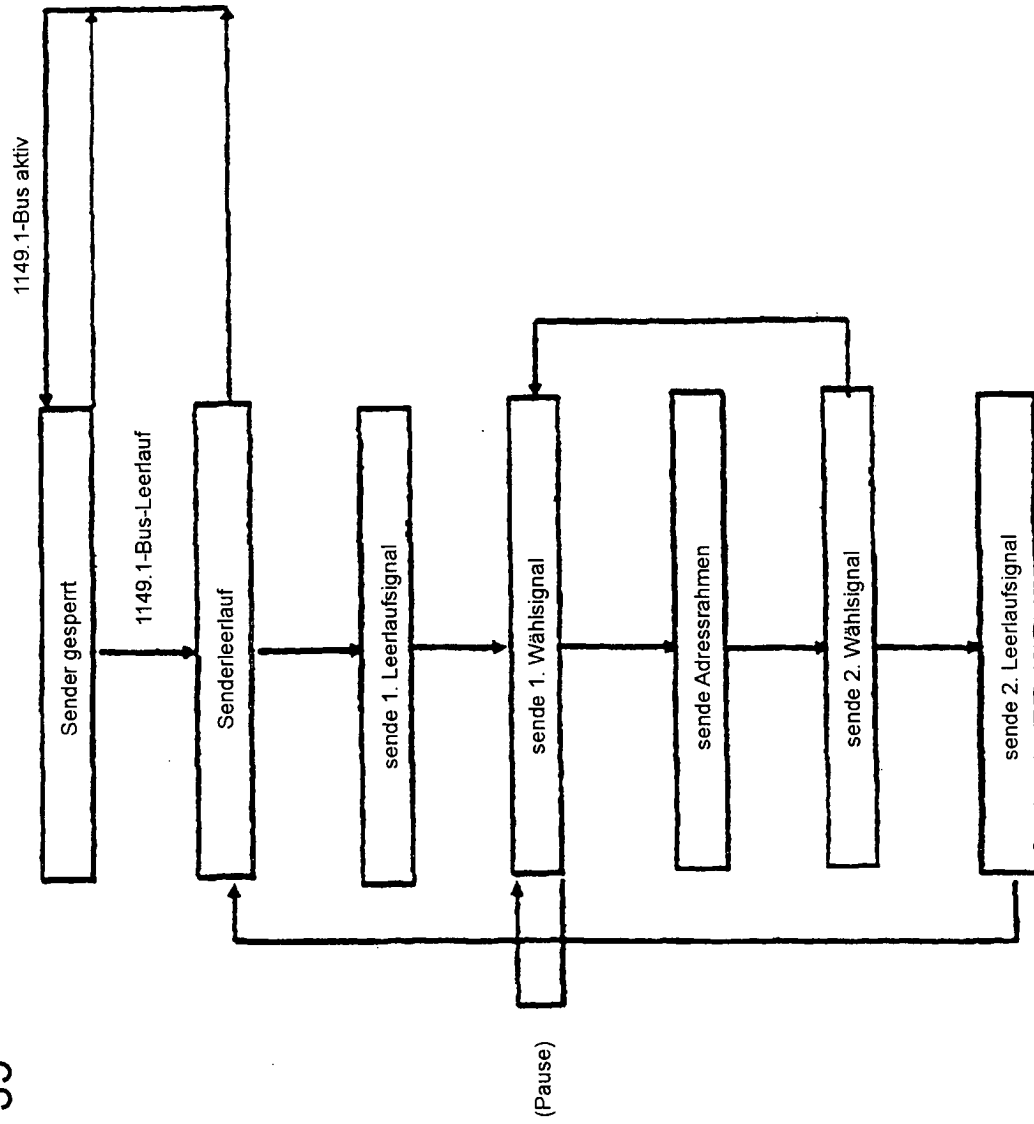


Fig. 40

Zustandsdiagramm der SBM-Empfängerschaltungen

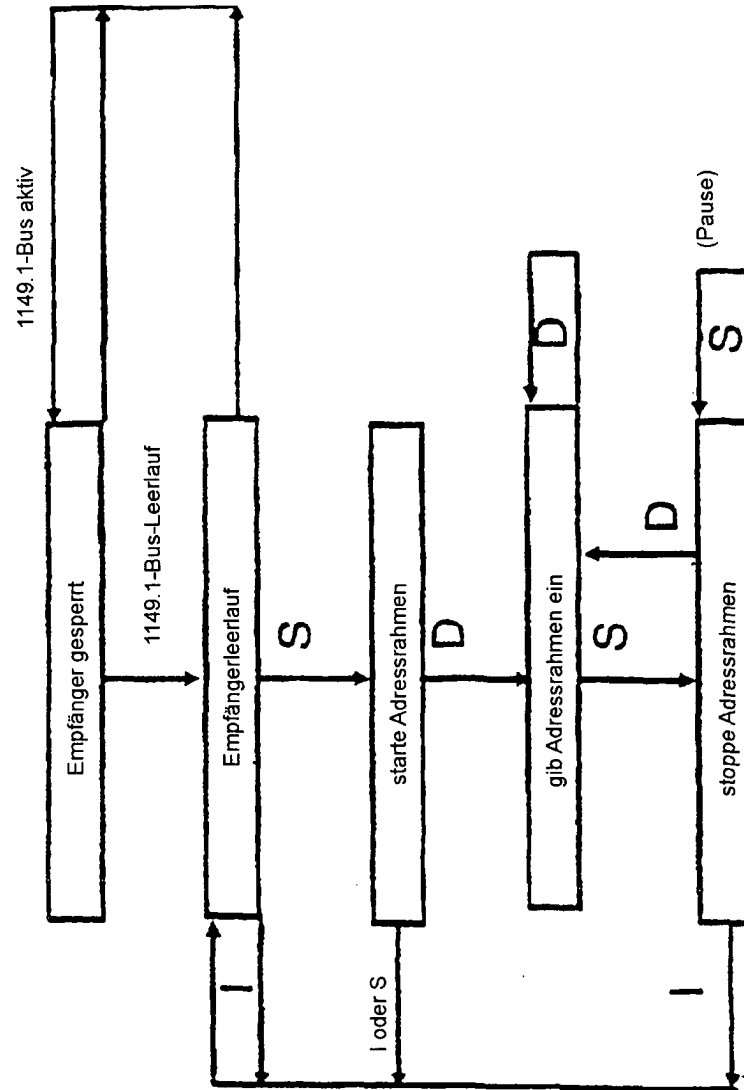


Fig. 41

Zustandsdiagramm der SBM-Mastersteuererschaltung

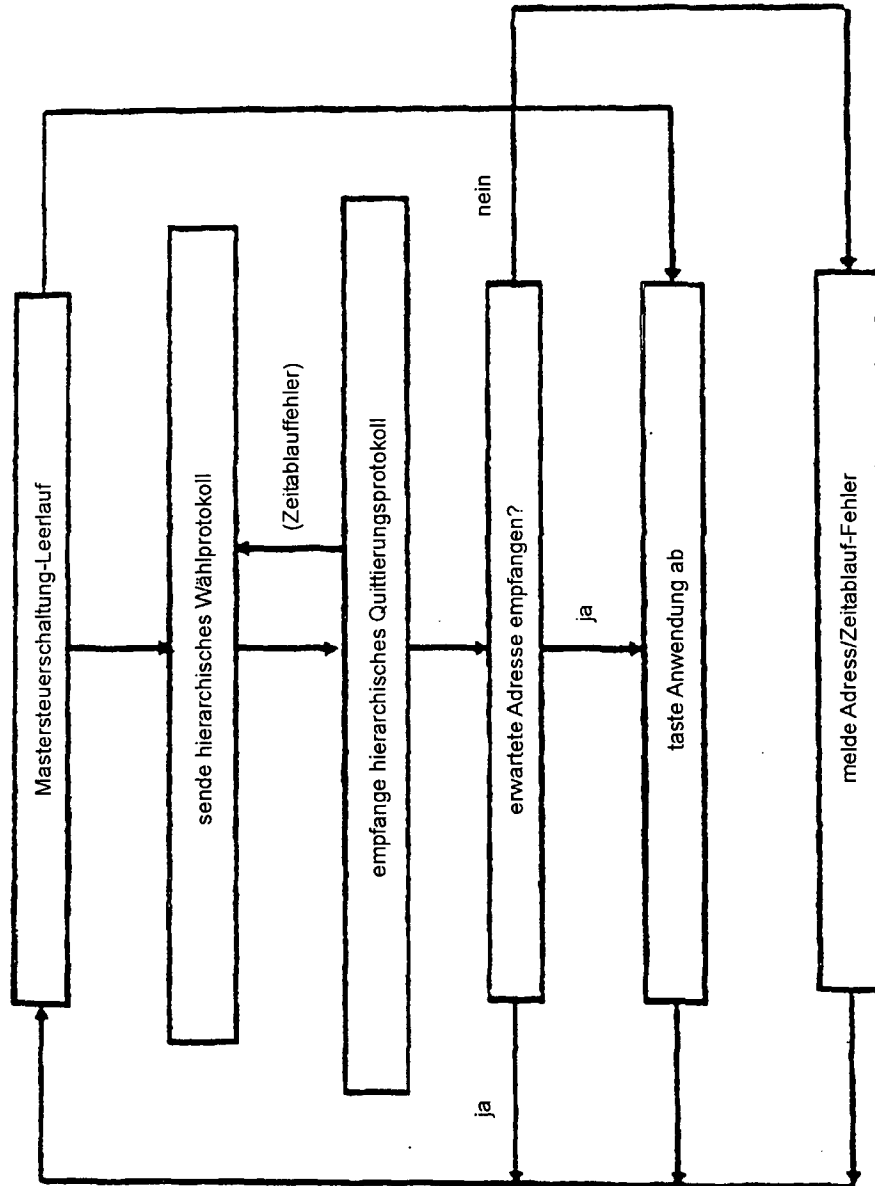
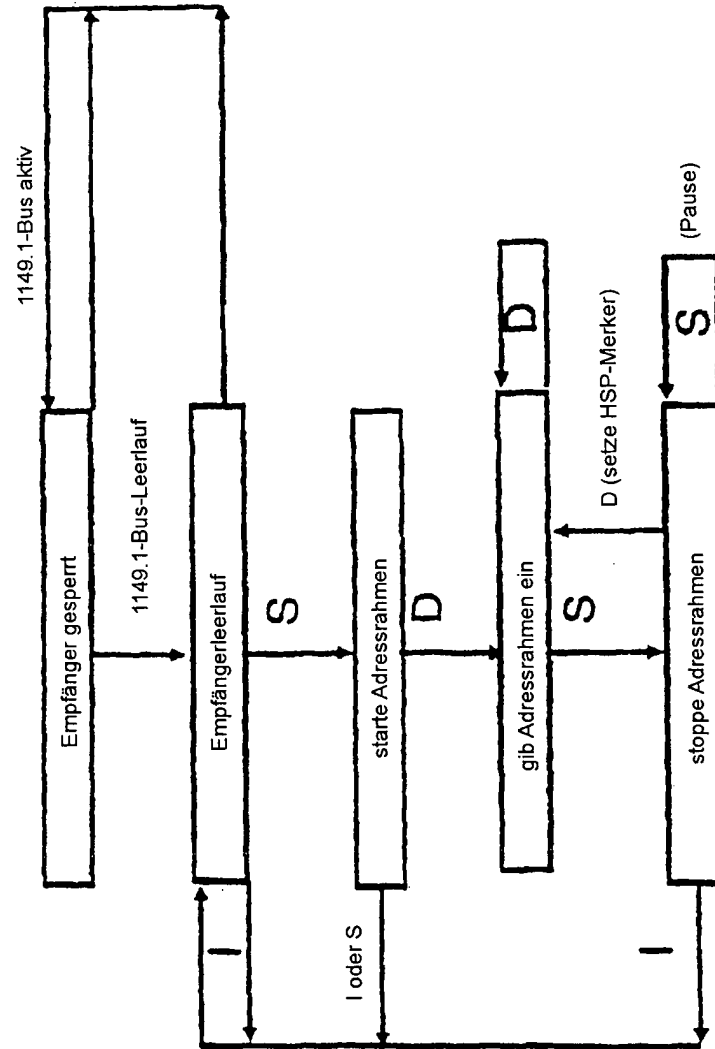


Fig. 42

Zustandsdiagramm der Empfängerschaltung des HASP



Zustandsdiagramm der Senderschaltung des HASP

Fig. 43

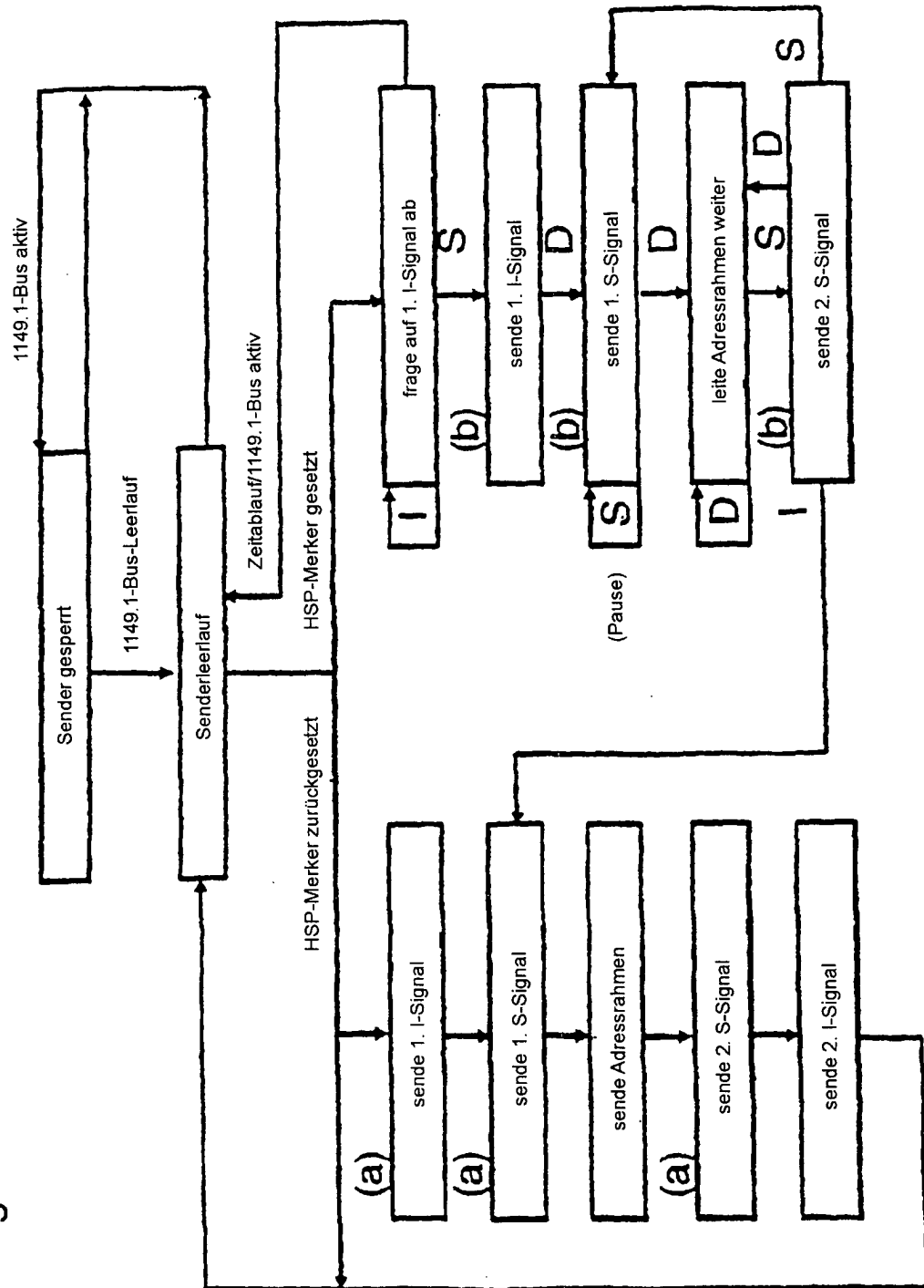
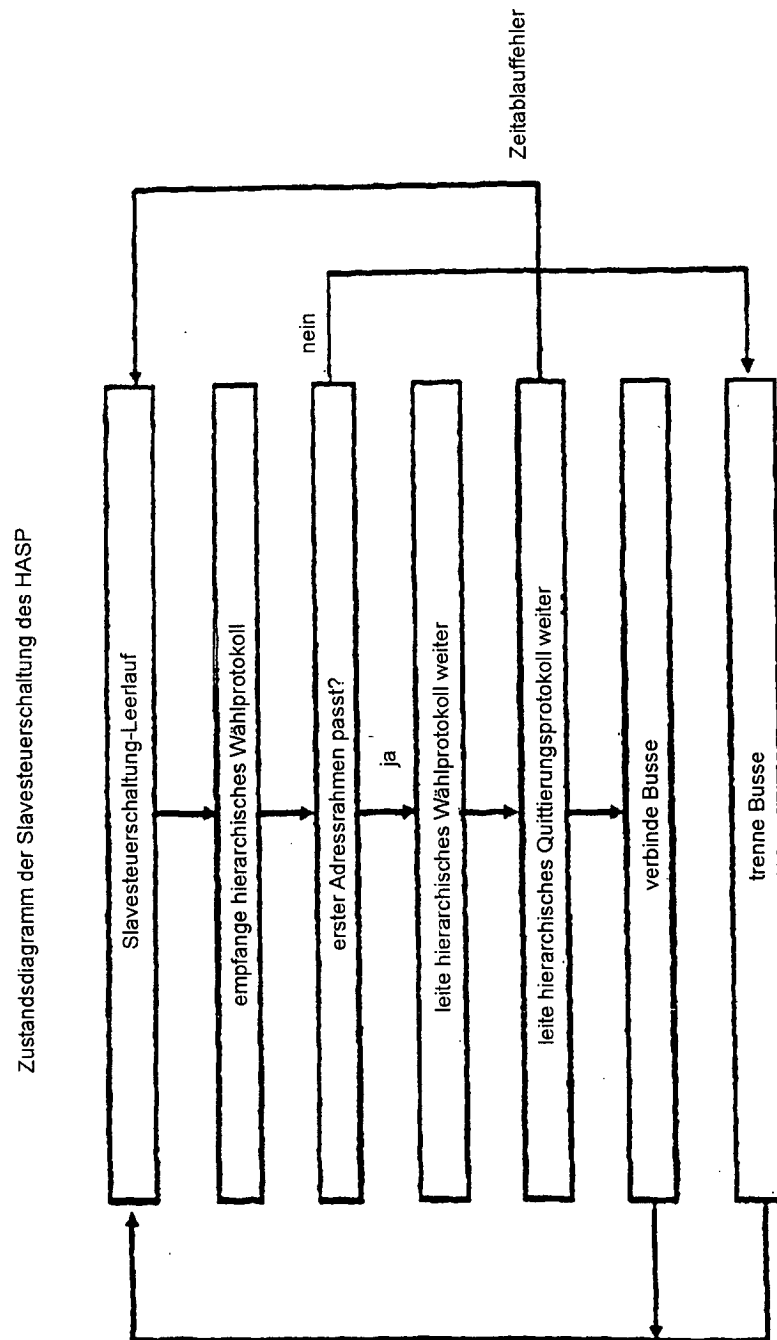
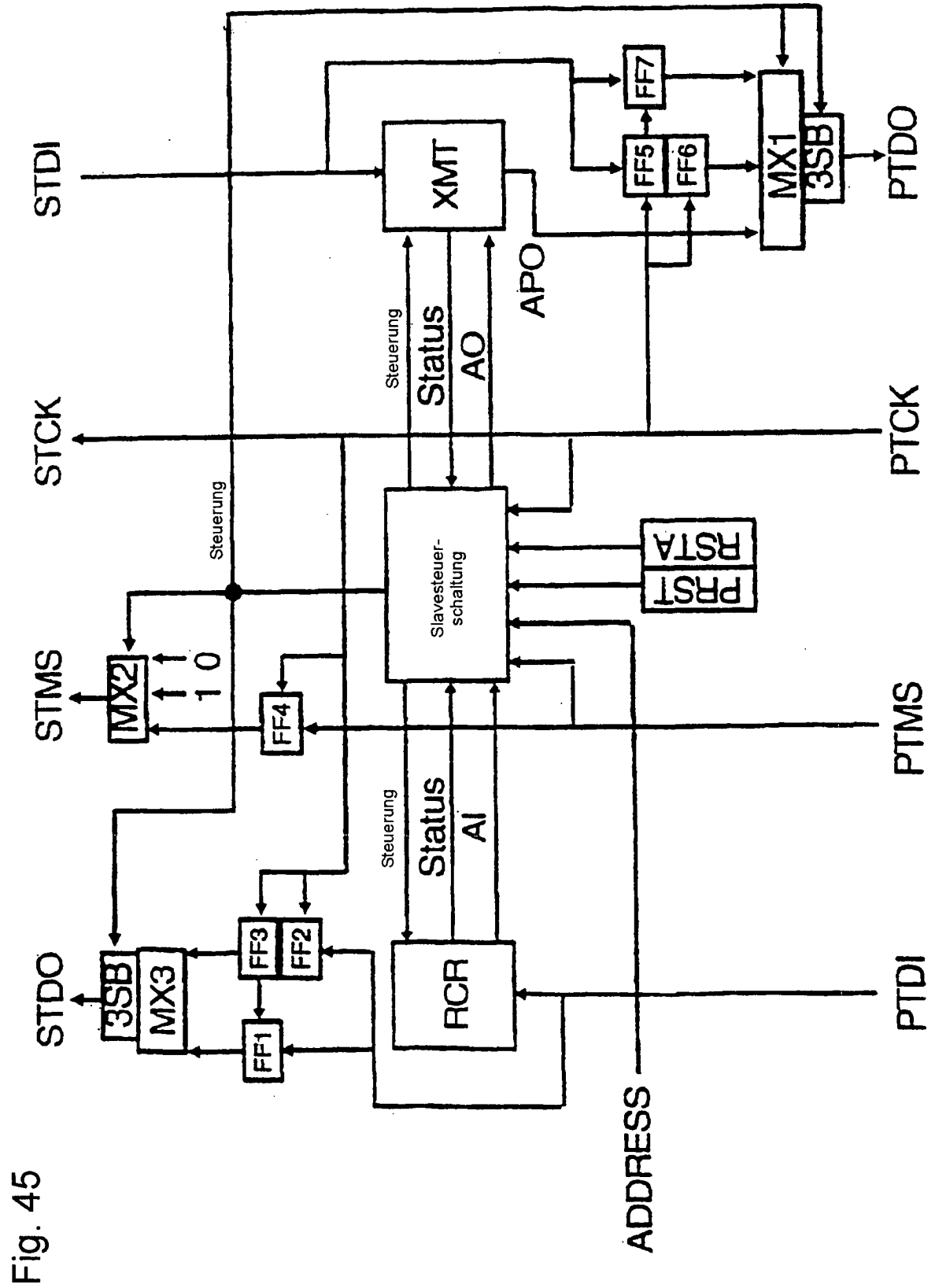
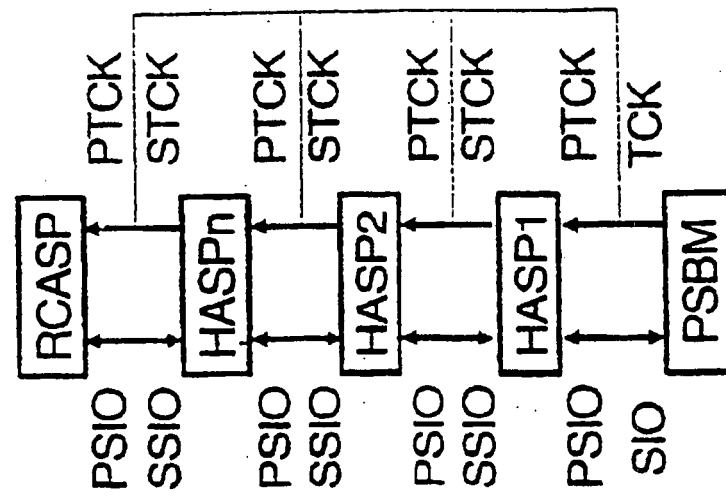


Fig. 44



Beispiel-HASP-Schaltungsimplementierung





für eine hierarchische 2-Draht-Schnittstelle angepasster HASP

Fig. 46

für eine 2-Draht-Schnittstelle angepasste HASP-Schaltung

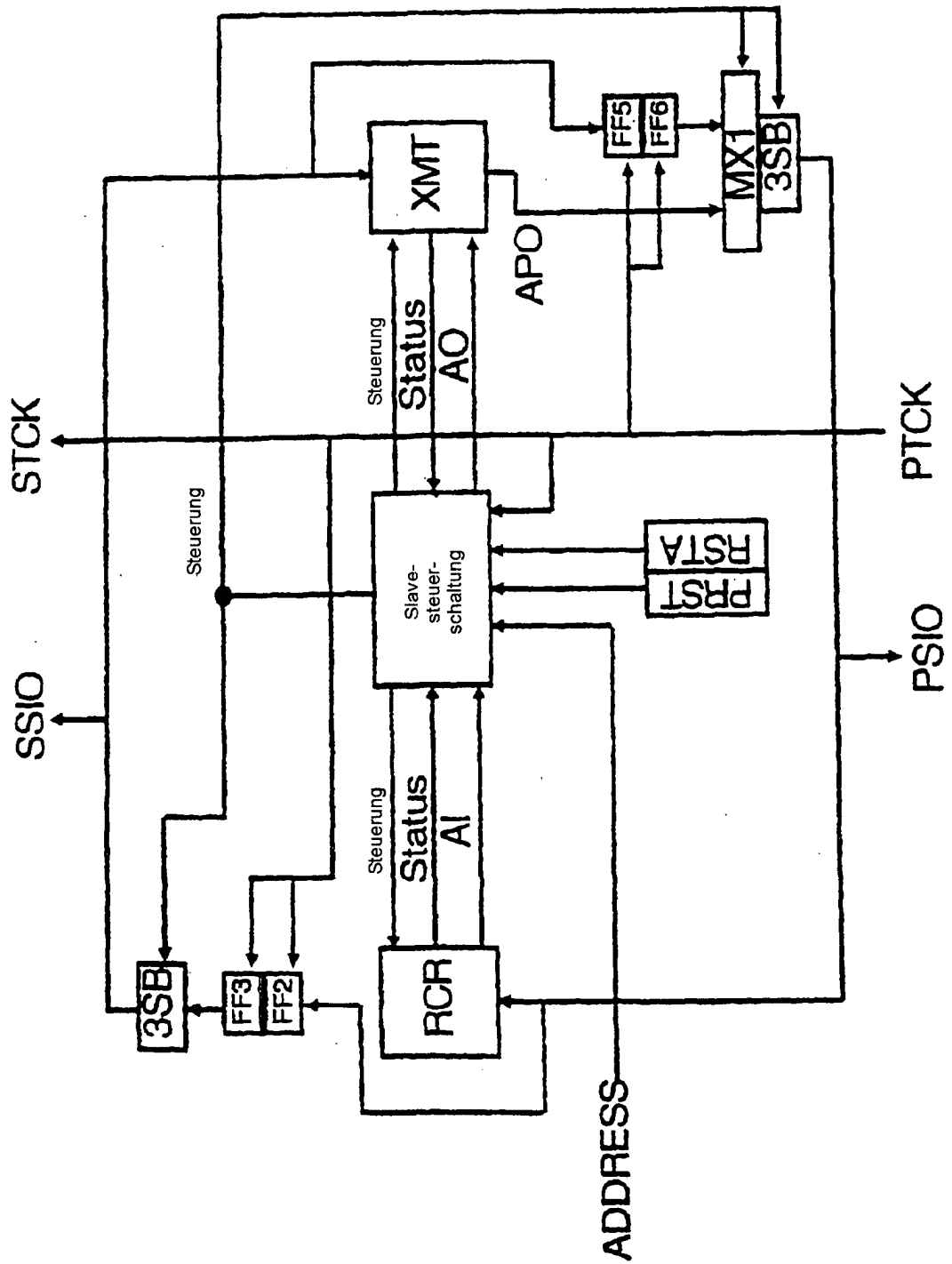


Fig. 47

typische Mehrkabelumgebung

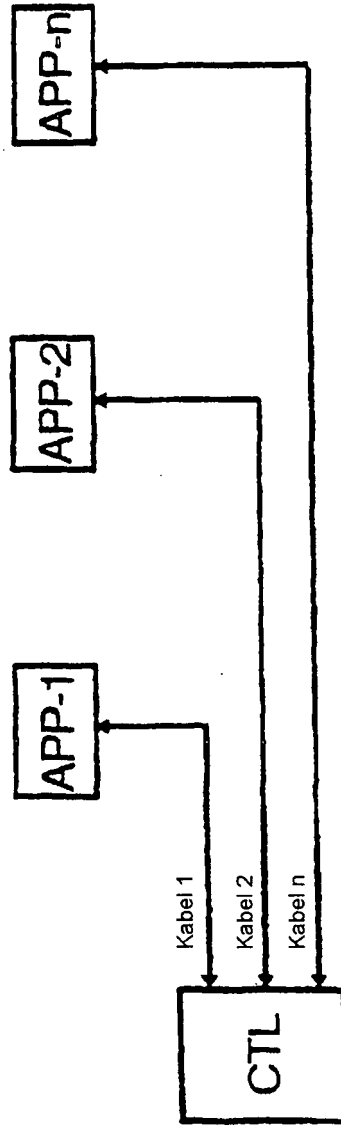


Fig. 48

Einkabelumgebung mit HASP

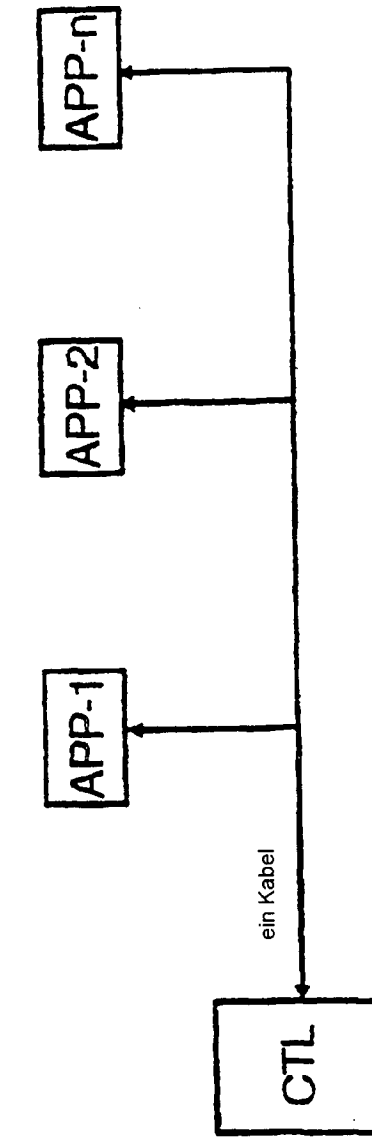


Fig. 49