

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年12月30日(30.12.2020)



(10) 国際公開番号

WO 2020/261029 A1

(51) 国際特許分類:

G09F 9/00 (2006.01) H05B 33/06 (2006.01)

G09F 9/30 (2006.01) H01L 51/50 (2006.01)

H01L 27/32 (2006.01)

(21) 国際出願番号: PCT/IB2020/055511

(22) 国際出願日: 2020年6月12日(12.06.2020)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2019-121753 2019年6月28日(28.06.2019) JP

(71) 出願人: 株式会社半導体エネルギー研究所
(SEMICONDUCTOR ENERGY LABORATORY

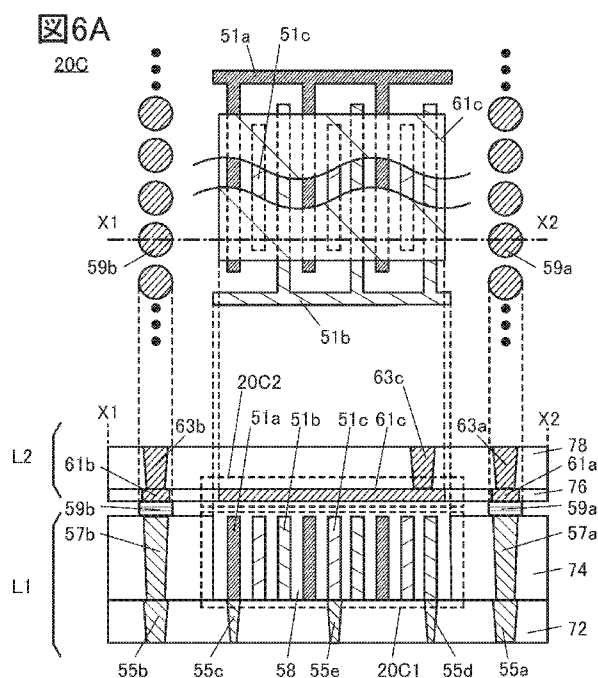
CO., LTD.) [JP/JP]; 〒2430036 神奈川県厚木市長谷398 Kanagawa (JP).

(72) 発明者: 山崎 舜平 (YAMAZAKI, Shunpei); 〒2430036 神奈川県厚木市長谷398 株式会社半導体エネルギー研究所内 Kanagawa (JP). 穴戸英明(SHISHIDO, Hideaki); 〒2430036 神奈川県厚木市長谷398 株式会社半導体エネルギー研究所内 Kanagawa (JP). 楠紘慈(KUSUNOKI, Koji); 〒2430036 神奈川県厚木市長谷398 株式会社半導体エネルギー研究所内 Kanagawa (JP). 福留貴浩(FUKUTOME, Takahiro).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,

(54) Title: DISPLAY DEVICE

(54) 発明の名称: 表示装置



(57) Abstract: Provided is a display device in which a frame region is small. This display device has a first layer and a second layer. The first layer has a source driver and a portion of a sensor, and the second layer has a gate driver, a plurality of pixels, and the remaining portion of the sensor. The plurality of pixels include pixels that are light-emitting elements for emitting light and pixels having a function of the gate driver. The first layer has, on the upper surface thereof, an opening in which the one portion of the sensor is formed and a first terminal connected to the source driver, and on

CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

the side opposite the surface on which the pixels of the second layer are disposed, a second terminal. The first terminal is electrically connected to the second terminal by being bonded with the second terminals, and the sensor is formed. Since an output signal of the source driver is directly supplied via the first terminal to wiring to which the plurality of pixels are connected, the source driver and the gate driver do not need to be provided in an outer peripheral section of a display region where the plurality of pixels are provided.

(57) 要約: 額縁の領域が小さな表示装置を提供する。第1の層と、第2の層とを有する表示装置である。第1の層は、ソースドライバと、センサの一部とを有し、第2の層は、ゲートドライバと、複数の画素と、センサの残りの一部とを有する。複数の画素は、発光素子が発光する画素と、ゲートドライバの機能を有する画素と、を含む。第1の層の上面には、センサの一部が形成される開口部と、ソースドライバと接続される第1の端子を有し、第2の層が有する画素が配置される面と反対側には、第2の端子を有する。第1の端子は、第2の端子と貼り合わせることで電氣的に接続され、かつ、センサが形成される。ソースドライバの出力信号は、第1の端子を介して複数の画素が接続される配線に直接供給されるため、複数の画素が設けられる表示領域の外周部にソースドライバおよびゲートドライバを設けなくてもよい。

明細書

発明の名称

表示装置

技術分野

[0001]

本発明の一態様は、表示装置に関する。

[0002]

なお本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の技術分野は、物、方法、または、製造方法に関するものである。または、本発明の一態様は、プロセス、マシン、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関するものである。

[0003]

なお、本明細書等において半導体装置とは、半導体特性を利用することで機能しうるもの全般を指す。よって、トランジスタやダイオードなどの半導体素子や、半導体素子を含む回路は半導体装置である。また、表示装置、発光装置、照明装置、電気光学装置、通信装置および電子機器などは、半導体素子や半導体回路を含む場合がある。よって、表示装置、発光装置、照明装置、電気光学装置、撮像装置、通信装置および電子機器なども、半導体装置と呼ばれる場合がある。

背景技術

[0004]

スマートフォン、スマートウォッチ（登録商標）、タブレット端末、眼鏡型ディスプレイ、またはゴーグル型ディスプレイ（ヘッドマウントディスプレイ）などに代表される持ち運びが容易、且つ身体に装着して使用するウェアラブルな電子機器が用いられる機会が増えている。

[0005]

ウェアラブルな電子機器は、当該電子機器の筐体の小型化、当該電子機器の軽量化、さらに精細度の高い表示性能が求められている。例えば、ゴーグル型ディスプレイは、多くの情報を表示することで臨場感を向上させることができるため精細度の高い表示装置が求められている。また、当該電子機器が小型、且つ軽量であれば、装着時の体への負担および疲労を軽減することができる。

[0006]

情報端末以外の電子機器（例えば、車載用電子機器、家庭用電気機械器具、住宅、建物、またはウェアラブル機器など）をインターネットに接続するIoT（Internet of Things）などの情報技術の発展により、電子機器が扱うデータ量は増大する傾向にある。また、情報端末などの電子機器に通信速度の向上が求められている。

[0007]

IoTを実現するには、新たにインターネットに接続される電子機器が増えるため、一度に接続できる電子機器を増やすことが求められる。また、一度に多くの電子機器がインターネットに接続されるため、通信のタイムラグ（遅延と言い換えてもよい）が発生する。したがって、IoTを含む様々な情報技術に対応するため、4Gよりも速い通信速度、多くの同時接続、短い遅延時間などを実現する第5世代移動通信システム（5G）と呼ばれる新たな通信規格が検討されている。5Gでは、例えば3.7GHz帯、4.5GHz帯、および28GHz帯の通信周波数が使用される。

[0008]

特許文献1では、画素がゲートドライバ回路の一部を含むことでゲートドライバの配置領域を削

減することができる表示装置が開示されている。

[先行技術文献]

[特許文献]

[0009]

[特許文献1] 国際公開第2014-069529号

発明の概要

発明が解決しようとする課題

ウェアラブルな電子機器は、目的に応じて様々な形状の表示装置が用いられる。したがって、当該電子機器は、向かい合う辺に囲まれた形状に限定されず、例えば、円形、楕円形、三角形など向かい合う辺に囲まれた形状以外の表示装置にも対応しなければならない課題がある。また、当該電子機器を長時間装着する場合、当該電子機器が大きく、重いと体への負担が大きく疲労度が増大する課題がある。なお、当該電子機器の部品点数が多い場合、消費電力が増大し、電子機器の筐体が大きくなる課題がある。

[0010]

また、IoTを含む5Gを用いたネットワークに接続される電子機器は、可搬性が優れ、且つ小型であることが求められている。なお、5Gを用いて通信する場合、異なる周波数帯域を用いて送受信するためのアンテナを設けなければならないという課題がある。

[0011]

本発明の一態様は、新規の構成の表示装置などを提供することを課題の一つとする。または、自由な形状の表示領域を有する表示装置などを提供することを課題の一つとする。または、小型化に適した構成の表示装置などを提供することを課題の一つにする。または、生産性が良好な表示装置などを提供することを課題の一つとする。

[0012]

または、本発明の一態様は、新規の構成の電子機器などを提供することを課題の一つとする。または、向かい合う辺に囲まれた形状に限定されない表示領域を有する表示装置を有する電子機器などを提供することを課題の一つとする。または、小型化に適した構成の表示装置を有する電子機器などを提供することを課題の一つにする。または、生産性が良好な表示装置を有する電子機器などを提供することを課題の一つとする。

[0013]

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はない。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

課題を解決するための手段

[0014]

本発明の一態様は、第1の層と、第2の層と、を有する表示装置である。第1の層は、ソースドライバと、センサの第1の要素と、を有する。また、第2の層は、ゲートドライバと、複数の画素と、センサの第2の要素と、を有する。また、画素は、発光素子を有する。なお、センサは、ソースドライバと重なる領域に形成される。第1の層には、開口部および第1の端子を有する。開口部には、センサの第1の要素が設けられる。第1の端子は、ソースドライバと電氣的に接続される。

第2の層の第1の面には画素が設けられ、第1の面の反対側の第2の面には、第2の端子が設けられる。第2の端子は画素と電氣的に接続される。第1の端子は、第2の端子と電氣的に接続され、ソースドライバの出力信号は、第1の端子を介して複数の画素が接続される配線に供給することができる。したがって、複数の画素が設けられる表示領域の外周部にソースドライバおよびゲートドライバを設けなくてもよい表示装置である。なお、センサは、MEMS (Micro Electro Mechanical Systems) である。

[0015]

本発明の異なる一態様は、第1の層と、第2の層と、を有する表示装置である。第1の層は、ソースドライバを有する。第2の層は、ゲートドライバと、複数の画素と、アンテナと、を有する。ゲートドライバおよび複数の画素のいずれか一方または双方は、アンテナと重なる領域に形成される。第1の層は、第1の端子と、第3の端子とを有する。第1の端子は、ソースドライバと電氣的に接続される。第2の層の第1の面には画素が設けられ、第1の面の反対側の第2の面には、第2の端子が設けられる。第2の端子は画素と電氣的に接続される。第1の端子は、第2の端子と電氣的に接続される。第3の端子は、アンテナの端部と電氣的に接続される。ソースドライバの出力信号は、第1の端子を介して複数の画素が接続される配線に供給することができる。

[0016]

上記各構成において、第2の層は、第1の層よりも面積が大きく、かつ、第2の層は、第1の層と重なる領域を有することが好ましい。

[0017]

上記画素として、第1の画素と、第2の画素と、を有する。第1の画素と、第2の画素は、それぞれ発光素子を有する。第2の画素は、さらに、ゲートドライバの要素を有することが好ましい。なお、発光素子は、有機物を有することが好ましい。もしくは、LED (light emitting diode)、またはマイクロLEDであることが好ましい。

[0018]

上記各構成において、第1の端子は、導電性を有するバンプを介して第2の端子と電氣的に接続されることが好ましい。

[0019]

上記とは異なる本発明の一態様は、第1の層と、第2の層と、を有する表示装置である。第1の層は、第1のトランジスタと、センサの第1の要素と、を有する。また、第2の層は、第2のトランジスタと、発光素子と、センサの第2の要素と、を有する。なお、センサは、第1のトランジスタと重なる領域に形成される。第1の層には、開口部および第1の端子が設けられる。開口部には、センサの第1の要素が設けられる。第1の端子は、第1のトランジスタと電氣的に接続される。第2の層の第1の面には発光素子が設けられ、第1の面の反対側の第2の面には、第2のトランジスタの第2の端子が設けられる。第1の端子は、第2の端子と電氣的に接続される。

[0020]

上記構成において、第2のトランジスタの半導体層が金属酸化物を有することが好ましい。

当該第2のトランジスタは、バックゲートを有することが好ましい。

発明の効果

[0021]

本発明の一態様は、新規の構成の表示装置などを提供することができる。または、向かい合う辺

に囲まれた形状に限定されない表示領域を有する表示装置などを提供することができる。または、小型化に適した構成の表示装置などを提供することができる。または、生産性が良好な表示装置などを提供することができる。

[0022]

または、本発明の一態様は、新規の構成の電子機器などを提供することができる。または、向かい合う辺に囲まれた形状に限定されない表示領域を有する表示装置を有する電子機器などを提供することができる。または、小型化に適した構成の表示装置を有する電子機器などを提供することができる。または、生産性が良好な表示装置を有する電子機器などを提供することができる。

[0023]

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。

図面の簡単な説明

[0024]

図1は、電子機器を説明する図である。

図2A乃至図2Dは、表示装置を説明する図である。

図3は、表示装置を説明する回路図である。

図4Aおよび図4Bは、表示装置を説明する図である。

図5Aおよび図5Bは、表示装置を説明する図である。

図6Aおよび図6Bは、センサを説明する図である。

図7は、ゲートドライバを説明するブロック図である。

図8Aは、ゲートドライバを説明するブロック図である。図8Bは、ゲートドライバを説明する回路図である。

図9A乃至図9Dは、画素を説明する回路図である。

図10Aおよび図10Bは、表示装置を説明する図である。

図11は、アンテナを説明する図である。

図12は、無線送受信機の構成例を説明する図である。

図13は、無線送受信機の構成例を説明する図である。

図14Aおよび図14Bは、トランジスタの構成例を示す図である。

図15A乃至図15Cは、トランジスタの構成例を示す図である。

図16A乃至図16Cは、トランジスタの構成例を示す図である。

図17AはIGZOの結晶構造の分類を説明する図である。図17BはCAAC-IGZO膜のXRDスペクトルを説明する図である。図17CはCAAC-IGZO膜の極微電子線回折パターンを説明する図である。

図18A乃至図18Dは、電子機器の一例を示す図である。

図19A乃至図19Dは、電子機器の一例を示す図である。

図20A乃至図20Fは、電子機器の一例を示す図である。

発明を実施するための形態

[0025]

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その説明の繰り返しは省略する。

[0026]

また、図面等において示す各構成の、位置、大きさ、範囲などは、発明の理解を容易とするため、実際の位置、大きさ、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面等を開示された位置、大きさ、範囲などに限定されない。例えば、実際の製造工程において、エッチングなどの処理によりレジストマスクなどが意図せずに目減りすることがあるが、理解を容易とするために図に反映しないことがある。

[0027]

また、上面図（「平面図」ともいう）や斜視図などにおいて、図面をわかりやすくするために、一部の構成要素の記載を省略する場合がある。

[0028]

また、本明細書等において「電極」や「配線」の用語は、これらの構成要素を機能的に限定するものではない。例えば、「電極」は「配線」の一部として用いられることがあり、その逆もまた同様である。さらに、「電極」や「配線」の用語は、複数の「電極」や「配線」が一体となって形成されている場合なども含む。

[0029]

また、本明細書等において、「抵抗」の抵抗値を、配線の長さによって決める場合がある。または、抵抗値は、配線で用いる導電層とは異なる抵抗率を有する導電層と接続することにより決める場合がある。または、半導体層に不純物をドーピングすることで抵抗値を決める場合がある。

[0030]

また、本明細書等において、電気回路における「端子」とは、電流の入力または出力、電圧の入力または出力、もしくは、信号の受信または送信が行なわれる部位を言う。よって、配線または電極の一部が端子として機能する場合がある。

[0031]

なお、本明細書等において「上」、「上方」、「下」、または「下方」の用語は、構成要素の位置関係が直上または直下で、かつ、直接接していることを限定するものではない。例えば、「絶縁層A上の電極B」の表現であれば、絶縁層Aの上に電極Bが直接接して形成されている必要はなく、絶縁層Aと電極Bとの間に他の構成要素を含むものを除外しない。また、「導電層Cの上方の導電層D」の表現であれば、導電層Cの上に導電層Dが直接接して形成されている必要はなく、導電層Cと導電層Dとの間に他の構成要素を含むものを除外しない。また、「上方」、または「下方」には、斜め方向に配置されている場合も除外しない。

[0032]

また、ソースおよびドレインの機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合など、動作条件などによって互いに入れ替わるため、いずれがソースまたはドレインであるかを限定することが困難である。このため、本明細書においては、ソースおよびドレインの用語は、入れ替えて用いることができるものとする。

[0033]

また、本明細書等において、「電氣的に接続」には、直接接続している場合と、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象間での電氣信号の授受を可能とするものであれば、特に制限を受けない。よって、「電氣的に接続する」と表現される場合であっても、現実の回路においては、物理的な接続部分がなく、配線が延在しているだけの場合もある。また、「直接接続」には、異なる導電層によって形成される配線がコンタクトを介して接続し一つの配線として機能する場合が含まれる。

[0034]

また、本明細書などにおいて、「平行」とは、例えば、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。従って、 -5° 以上 5° 以下の場合も含まれる。また、「垂直」および「直交」とは、例えば、二つの直線が 80° 以上 100° 以下の角度で配置されている状態をいう。従って、 85° 以上 95° 以下の場合も含まれる。

[0035]

なお、本明細書などにおいて、計数値および計量値に関して「同一」、「同じ」、「等しい」または「均一」などと言う場合は、明示されている場合を除き、プラスマイナス20%の誤差を含むものとする。

[0036]

また、電圧は、ある電位と、基準の電位（例えば接地電位またはソース電位）との電位差のことを示す場合が多い。よって、電圧と電位は互いに言い換えることが可能な場合が多い。本明細書などでは、特段の明示が無いかぎり、電圧と電位を言い換えることができるものとする。

[0037]

なお、「半導体」と表記した場合でも、例えば、導電性が十分低い場合は「絶縁体」としての特性を有する。よって、「半導体」を「絶縁体」に置き換えて用いることも可能である。この場合、「半導体」と「絶縁体」の境界は曖昧であり、両者の厳密な区別は難しい。したがって、本明細書に記載の「半導体」と「絶縁体」は、互いに読み換えることができる場合がある。

[0038]

また、「半導体」と表記した場合でも、例えば、導電性が十分高い場合は「導電体」としての特性を有する。よって、「半導体」を「導電体」に置き換えて用いることも可能である。この場合、「半導体」と「導電体」の境界は曖昧であり、両者の厳密な区別は難しい。したがって、本明細書に記載の「半導体」と「導電体」は、互いに読み換えることができる場合がある。

[0039]

なお、本明細書等における「第1」、「第2」等の序数詞は、構成要素の混同を避けるために付すものであり、工程順または積層順など、なんらかの順番や順位を示すものではない。また、本明細書等において序数詞が付されていない用語であっても、構成要素の混同を避けるため、特許請求の範囲において序数詞が付される場合がある。また、本明細書等において序数詞が付されている用語であっても、特許請求の範囲において異なる序数詞が付される場合がある。また、本明細書等において序数詞が付されている用語であっても、特許請求の範囲などにおいて序数詞を省略する場合がある。

[0040]

なお、本明細書等において、トランジスタの「オン状態」とは、トランジスタのソースとドレイ

ンが電氣的に短絡しているとみなせる状態（「導通状態」ともいう。）をいう。また、トランジスタの「オフ状態」とは、トランジスタのソースとドレインが電氣的に遮断しているとみなせる状態（「非導通状態」ともいう。）をいう。

[0041]

また、本明細書等において、「オン電流」とは、トランジスタがオン状態の時にソースとドレイン間に流れる電流をいう場合がある。また、「オフ電流」とは、トランジスタがオフ状態である時にソースとドレイン間に流れる電流をいう場合がある。

[0042]

また、本明細書等において、高電源電圧VDD（以下、単に「VDD」、「H電圧」、または「H」ともいう）とは、低電源電圧VSS（以下、単に「VSS」、「L電圧」、または「L」ともいう）よりも高い電圧の電源電圧を示す。また、VSSとは、VDDよりも低い電圧の電源電圧を示す。また、接地電圧（以下、単に「GND」、または「GND電圧」ともいう）をVDDまたはVSSとして用いることもできる。例えばVDDが接地電圧の場合には、VSSは接地電圧より低い電圧であり、VSSが接地電圧の場合には、VDDは接地電圧より高い電圧である。

[0043]

また、本明細書等において、ゲートとは、ゲート電極およびゲート配線の一部または全部のことをいう。ゲート配線とは、少なくとも一つのトランジスタのゲート電極と、別の電極や別の配線とを電氣的に接続させるための配線のことをいう。

[0044]

また、本明細書等において、ソースとは、ソース領域、ソース電極、およびソース配線の一部または全部のことをいう。ソース領域とは、半導体層のうち、抵抗率が一定値以下の領域のことをいう。ソース電極とは、ソース領域に接続される部分の導電層のことをいう。ソース配線とは、少なくとも一つのトランジスタのソース電極と、別の電極や別の配線とを電氣的に接続させるための配線のことをいう。

[0045]

また、本明細書等において、ドレインとは、ドレイン領域、ドレイン電極、およびドレイン配線の一部または全部のことをいう。ドレイン領域とは、半導体層のうち、抵抗率が一定値以下の領域のことをいう。ドレイン電極とは、ドレイン領域に接続される部分の導電層のことをいう。ドレイン配線とは、少なくとも一つのトランジスタのドレイン電極と、別の電極や別の配線とを電氣的に接続させるための配線のことをいう。

[0046]

また、図面などにおいて、配線および電極などの電圧をわかりやすくするため、配線および電極などに隣接してH電圧を示す“H”、またはL電圧を示す“L”を付記する場合がある。また、電圧変化が生じた配線および電極などには、“H”または“L”を囲み文字で付記する場合がある。また、トランジスタがオフ状態である場合、当該トランジスタに重ねて“×”記号を付記する場合がある。

[0047]

（実施の形態1）

本発明の一態様に係る表示装置について、図面を用いて説明する。図1は、電子機器100が有する表示装置10の構成を説明する図である。

[0048]

なお、本明細書などで例示する表示装置の構成は一例であり、全ての構成要素を含む必要はない。表示装置は、本明細書などに示す構成要素のうち必要な構成要素を有していればよい。また本明細書などに示す構成要素以外の構成要素を有していてもよい。

[0049]

電子機器100は、一例として、表示装置10、基板100A、FPC100B、および制御装置100Cを有する。表示装置10は、一例としてバンプ101Aを介してFPC100Bと電気的に接続される。また、FPC100Bは、バンプ101Bを介して制御装置100Cと電気的に接続される。よって、表示装置10は、FPC100Bを介して制御装置100Cと電気的に接続される。

[0050]

本発明の一態様では、表示装置10が層L1と、層L2と、を有する。層L1は、ソースドライバと、センサSenの一部と、を有し、層L2は、ゲートドライバと、複数の画素と、センサSenの残りの一部と、を有する。複数の画素として、第1の画素と、第2の画素と、を有する。第1の画素および第2の画素は、発光素子を有する。第2の画素は、さらに、ゲートドライバの機能の一部を有する。なお、第2の画素は、複数の第2の画素が集まることで、ゲートドライバの機能を実現する。言い換えると、ゲートドライバは、複数の第2の画素によって構成される。なお、第2の画素については、図3で詳細に説明する。また、層L1の上面には、センサSenの一部が形成される開口部と、ソースドライバと接続される第1の端子が設けられ、層L2が有する画素が配置される面の裏面には、第2の端子が設けられる。

[0051]

第1の端子は、第2の端子と貼り合わされることで電気的に接続され、かつ、センサSenが形成される。なお、第1の端子は、導電性を有するバンプ（以降、バンプ）を介して第2の端子と電気的に接続されてもよい。第1の端子と、第2の端子とを、バンプを介して直接接合することを、InFO（Integrated Fan-Out wafer level packaging）技術と呼ぶ場合がある。もしくは、第1の端子と、第2の端子とを直接接合する直接接合方法を用いることができる。当該直接接合方法を用いる場合、第1の端子と第2の端子が銅（Cu）を含む導電膜であることが好ましい。または、第1の端子と第2の端子のいずれかがタングステン（W）を含む導電膜であってもよい。

[0052]

層L1が有するソースドライバの出力信号は、第1の端子および第2の端子を介して複数の画素が接続されている配線に与えられる。つまり、ソースドライバは、複数の画素が設けられる表示領域の下に設けられる。したがって、表示領域の外周部にソースドライバまたはゲートドライバを設けなくてもよい。電子機器の表示装置は、額縁の領域を小さくすることができるため、表示領域を広く確保することができる。また、ソースドライバまたはゲートドライバが表示領域の外周部にならない場合、表示領域が、向かい合う辺に囲まれた形状、直線および曲線を組み合わせたシンメトリ的な形状、直線および曲線を組み合わせたシンメトリでない形状、円形、楕円形、または三角形など向かい合う辺を有さない辺に囲まれた形状（以降、自由な形状）の表示領域に対してもゲートドライバまたはソースドライバを配置するための領域を設けなくてもよい。特に、ソースドライバまたはゲートドライバに信号を与えるFPCの配置を考慮しなくてよくなるため、自由な形状の表示

領域を有する表示装置または電子機器を提供できるようになる。

[0053]

なお、基板100Aは、層L2よりも面積が大きく、層L2は、層L1よりも面積が大きいことが好ましい。ただし、基板100Aは、層L2と同じ大きさの面積でもよい。また、層L2は、層L1と同じ大きさの面積でもよい。なお、基板100Aは、層L2と重なる位置に配置されることが好ましい。また、層L2は、層L1と重なる位置に配置されることが好ましい。なお、表示装置10の表示領域110は、層L2と同じ大きさの領域であることが好ましく、もしくは、層L2よりも小さい領域であることが好ましい。

[0054]

第1の画素または第2の画素が有する発光素子は、有機物を有することが好ましい。有機物を有する発光素子は、有機発光素子（OLED: Organic Light Emitting Device）と呼ぶことができる。もしくは、発光素子は、無機物を有していてもよい。例えば、無機物を有する表示素子として、LED（light emitting diode）またはマイクロLEDなどがある。

[0055]

なお、第1の端子が、第2の端子と電氣的に接続されることで、第1の端子と重ならない位置にセンサSenを形成することができる。一例として、センサSenは、第1の端子と同じ元素を含む導電層によってセンサSenの一部が形成され、第2の端子と同じ元素を含む導電層によってセンサSenの残りの一部が形成されることが好ましい。なお、センサSenは、MEMSであることが好ましい。異なる例として、センサSenは、第1の端子または第2の端子に含まれる元素と、異なる元素を含む導電膜を用いて構成することができる。

[0056]

一例として、表示装置10が有するセンサSenが加速度センサであることが好ましい。ただし、センサSenは、加速度センサに限定されない。例えば、センサSenは、構造を変更することで圧力センサ、ジャイロスコープ、またはボロメータ型赤外線センサなどの機能を有することができる。

[0057]

基板100Aは、表示装置の保護機能を有する。例えば、基板100Aには、ガラス、石英、又はプラスチックなどを用いることができる。なお、基板100Aは、可撓性基板を用いてもよい。可撓性基板とは、曲げることができる（フレキシブル）基板のことであり、例えば、ポリカーボネート、ポリアリレート、ポリエーテルスルフォンからなるプラスチック基板等が挙げられる。また、ポリプロピレン、ポリエステル、ポリフッ化ビニル、ポリ塩化ビニル等からなるフィルム、又は無機蒸着フィルムなどを用いることもできる。

[0058]

図2A乃至図2Dは、表示装置10を説明する図である。図2A乃至図2Dでは、説明を簡便にするため基板100Aを図示せず且つ説明を省略する。また層L1と層L2の大きさについても考慮しないものとする。表示装置10は、画素Pix1、画素Pix2（ゲートドライバGDの機能を有する）、ゲートドライバGD、ソースドライバSD、センサSen1およびセンサSen2によって形成されるセンサSen、ならびにアンテナANTのいずれか一もしくは複数を有する。なお、画素Pix2を有する表示装置10の場合、画素Pix2がゲートドライバとして機能する。

画素P i x 2を有さない表示装置10の場合、ゲートドライバGDは独立して存在することが好ましい。

[0059]

なお、層L1は、第1のトランジスタを有し、層L2は、第2のトランジスタを有する。第1のトランジスタが有する第1の半導体層は、第2のトランジスタが有する第2の半導体層とは異なる元素を含むことが好ましい。例えば、第1の半導体層は、シリコン(S i)を有し、第2の半導体層は、酸素を含み、さらに、インジウム(I n)、亜鉛(Z n)、ガリウム(G a)、または錫(S n)のいずれか一もしくは複数を有する。

[0060]

したがって、第2の半導体層は、酸化物半導体を有すると言い換えることができる。なお、トランジスタのチャネルが形成される第2の半導体層に金属酸化物の一種である酸化物半導体(O x i d e S e m i c o n d u c t o r : O S)を含むトランジスタを「OSトランジスタ」または「OS-FET」と呼ぶ。なお、OSトランジスタは、温度変化による電気的特性の変動が小さいことが知られている。また、OSトランジスタは半導体層のエネルギーギャップが大きいので、数y A/ μ m(チャネル幅1 μ mあたりの電流値)という極めて低いオフ電流特性を示すことができる。したがって、OSトランジスタは、記憶装置に適用することが好ましい。なお、OSトランジスタについては、実施の形態3または実施の形態4で詳細に説明する。

[0061]

また、OSトランジスタは高温環境下でもオフ電流がほとんど増加しない。具体的には室温以上200℃以下の環境温度下でもオフ電流がほとんど増加しない。また、高温環境下でもオン電流が低下しにくい。また、OSトランジスタは、ソースとドレイン間の絶縁耐圧が高い。半導体装置を構成するトランジスタにOSトランジスタを用いることで、高温環境下においても動作が安定し、信頼性の良好な半導体装置が実現できる。

[0062]

また、OSトランジスタは、半導体装置の配線を形成するBEOL(B a c k e n d o f l i n e)工程中にスパッタリング法を用いて形成できる。したがって、異なるトランジスタ特性のトランジスタを用いて一つの表示装置10を形成することができる。言い換えれば、OSトランジスタを用いることで、SOC(S y s t e m o n c h i p)を容易に形成することができる。

[0063]

図2Aは、一例として、図1で説明した表示装置10の構成を説明する図である。層L1は、ソースドライバSDと、センサS e n 1を有する。層L2は、画素P i x 1、画素P i x 2、およびセンサS e n 2を有する。センサS e n 2は、センサS e n 1と重なる位置に配置されることで、センサS e n を形成する。なお、画素P i x 1または画素P i x 2が有する発光素子は、OLED、LED、またはマイクロLEDであることが好ましい。

[0064]

ここで、高精細な表示を行うことができる表示領域を有する表示装置10について説明する。例えば、当該表示装置10は、ヘッドマウントディスプレイなどに適用することが好ましい。

[0065]

層L2に形成される画素P i xの精細度は、トランジスタの作成工程における製造装置の加工分解能によって決定される。例えば、シリコン基板上に形成できるトランジスタのゲート長は、ガラ

ス基板上に形成できるトランジスタの最も小さなゲート長よりも1桁以上小さくすることができる。したがって、精細度の高い表示領域は、シリコン基板上に形成することが好ましい。

[0066]

一例として、画素 P_{ix1} 、およびゲートドライバGDの機能を有する画素 P_{ix2} を有する層L2は、シリコン基板上にそれぞれの画素を形成し、その後、シリコン基板を剥離して形成する。剥離したシリコン基板は、再度、層L2を形成する場合の基板として使用することができる。したがって、層L2を形成するための基板を再利用することで材料コストを低減することができる。

[0067]

次に、層L1は、シリコン基板上に形成されることが好ましい。層L1は、少なくともソースドライバSDを有する。ソースドライバSDは、デジタル信号をアナログ信号に変換する機能を有するため高速に動作することが求められる。また、ソースドライバSDが接続する表示領域内に設けられる配線には、複数の画素が接続される。言い換えると、当該配線は、寄生容量が加えられた大きな容量負荷を有する。したがって、ソースドライバSDは、当該容量負荷を充放電するための高い電流供給能力が求められる。

[0068]

また、層L1が有するソースドライバSDは、層L2が有する複数の画素によって構成される表示領域よりも小さな面積で機能を実現することができる。例えば、自由な形状の表示領域を有する層L2と同じ大きさ且つ同じ形状の層L1をチップとして加工すると、1枚のシリコン基板における取り数が少なくなってしまう材料コストが高くなる課題がある。層L1が有するソースドライバSDの面積は、層L2が有する表示領域の面積よりも少ない場合が多い。したがって、層L1は、層L2とは独立して形成し貼り合わせることで材料コストを低減することができる。

[0069]

また、層L1は、ソースドライバSDの上方にセンサSen1を設けることができる。さらに、層L2が有するセンサSen2は、センサSen1と重なる位置に配置される。層L1と層L2を貼り合わせることで、センサSenは、センサSen1とセンサSen2とによって形成される。センサSenは、MEMSであることが好ましい。

[0070]

センサSenについては、図6Aおよび図6Bで詳細に説明するが、一例として、センサSen1が、第1乃至第3の電極を有する場合について説明する。センサSen1は、第1の電極と第3の電極との間に形成される容量の変化を検出し、第2の電極と第3の電極との間に形成される容量の変化を検出する。なお、第3の電極の一部は、層L2に形成されることが好ましい。センサSen2が、層L2に形成されることで、センサSenは、横方向の動作または加速度だけでなく、縦方向の動作、加速度、または押圧などの圧力を検出することができる。

[0071]

図2Bは、図2Aで説明した表示装置10とは異なる構成の表示装置10Aを説明する図である。表示装置10Aは、ゲートドライバGDおよびソースドライバSDが層L1に形成されている点が表示装置10と異なっている。したがって、層L2は、複数の画素 P_{ix1} を有し、層L2の画素 P_{ix1} が配置される反対の面に、センサSen2が設けられる。第1の端子と、第2の端子を電氣的に接続することで、第1の端子と重ならない位置にセンサSenが形成される。

[0072]

図2Cは、図2Bで説明した表示装置10Aとは異なる構成の表示装置10Bを説明する図である。表示装置10Bは、層L1が層L1Aおよび層L1Bを有している点が表示装置10Aと異なっている。層L1Aには、ソースドライバSDが形成され、層L1Bには、ゲートドライバGDとセンサSen1が形成されている点が異なっている。なお、層L1Aは、第1のトランジスタを有し、層L1Bは、第2のトランジスタを有する。したがって、層L1Bは、層L2と貼りあわされるため、第1のトランジスタと第2のトランジスタが積層構造になる。

[0073]

図2Dは、図2Bで説明した表示装置10Aとは異なる構成の表示装置10Cを説明する図である。表示装置10Cは、アンテナANTを有する点が表示装置10Aと異なっている。また、表示装置10Cは、層L2が層L2Aおよび層L2Bを有している点が表示装置10Aと異なっている。層L2Aには、アンテナANTが形成され、層L2Bには、画素Pix1が形成される。層L2Bは、第2のトランジスタを有する。なお、層L2Aには、複数のアンテナANTが形成されることが好ましい。それぞれのアンテナANTは、層L1の第3の端子に電氣的に接続される、なお、第3の端子は、第1の端子と同じ元素を含むことが好ましい。

[0074]

図3は、表示装置10の層L2について詳しく説明する回路図である。表示装置10は、複数の画素40、複数の画素40A、複数の画素40B、複数の配線45、複数の配線46、配線48、および複数の配線49を有する。なお、画素40は、表示装置10で説明した画素Pix1に相当し、画素Pix2は、ゲートドライバGDの機能を分散して含むことが好ましい。したがって、画素40Aおよび画素40Bは、表示装置10で説明した画素Pix2に相当する。なお、ゲートドライバGDについては、図7、図8Aおよび図8Bで詳細に説明する。

[0075]

例えば、それぞれの配線49には、複数の画素40、画素40A、および画素40Bが電氣的に接続されている。画素40Aは、ゲートドライバGDの一部の機能を有する回路40D1を有し、画素40Bは、ゲートドライバGDの残りの機能である回路40D2を有する。よって、配線49に接続する回路40D1および回路40D2によってゲートドライバGDの一段分の回路が構成される。図3では、ゲートドライバGDの一段分の機能が2つの画素に分散して配置した例を示しているが、ゲートドライバGDの機能を含む画素の数は限定されない。例えば、ゲートドライバGDの一段分の機能は、3つ以上の画素に分散して配置することができる。

[0076]

まず、回路40D1および回路40D2によって構成されるゲートドライバについて説明する。回路40D1は、入力端子LIN、入力端子CK1、および出力端子NDOを有し、回路40D2は、入力端子CK2、入力端子NDI、出力端子FO、および出力端子SROUTを有する。

[0077]

一例として、配線48は、少なくとも入力端子LIN、入力端子CK1、または入力端子CK2のいずれかと電氣的に接続される。出力端子NDOは、入力端子NDIと電氣的に接続される。出力端子FOは、配線49(n-1)と電氣的に接続される。配線49(n-1)は、画素40、画素40A、および画素40Bと電氣的に接続される。出力端子SROUTは、配線49(n)に電氣的に接続される画素40Aが有する回路40D1の入力端子LINと電氣的に接続される。なお、nは正の整数である。

[0078]

入力端子LIN、入力端子CK1、入力端子CK2には、配線48から、回路40D1および回路40D2を駆動するための信号が与えられる。出力端子NDOに与えられる信号は、回路40D1の出力信号である。当該出力信号は、回路40D2の入力端子NDIに与えられる。出力端子FOに与えられる出力信号は、表示装置における走査信号に相当する。出力端子SROUTには、配線49(n)に電氣的に接続される画素40Aが有する回路40D1を駆動するためのキャリア信号が与えられる。

[0079]

続いて、画素40、画素40A、および画素40Bについて説明する。画素40、画素40A、および画素40Bは、発光素子を有し、発光素子の射出する光の強度を制御することができる。なお、画素40については、図9A乃至図9Dにて詳細に説明する。

[0080]

ここでは、一例として、画素40(m,n)について説明する。画素40(m,n)は、配線45(m)、配線46(m)、および配線49(n)と電氣的に接続される。配線45(m)には、層L1が有するソースドライバSDから第1の端子および第2の端子を介して画像データが与えられる。配線46(m)には、層L1が有するソースドライバSDから第1の端子および第2の端子を介してリセット信号が与えられる。なお、画素40(m,n)は、画素40(m,n)が有する第2のトランジスタの閾値変動量、または発光素子の輝度の劣化量などの画素の電気特性の変化をモニタするためのモニタ信号を配線46(m)に出力することができる。なお、mは正の整数である。

[0081]

ソースドライバSDの出力端子は、表示領域内のいずれかの位置で配線45および配線46と電氣的に接続される。表示領域内とは、配線45に電氣的に接続される画素40が延在する方向を意味する。表示領域外とは、配線45に電氣的に接続される画素40がない方向を意味する。

[0082]

なお、ソースドライバSDは、複数の配線45と直交する方向に沿って配置されることが好ましい。したがって、ソースドライバが、第1の端子および第2の端子を介して配線45または配線46と電氣的に接続される場合、最短距離で接続することができる。

[0083]

また、配線48の一部は、表示領域外を引き回して配線されてもよい。理由として、表示領域の端部に位置する回路40D1および回路40D2には、配線48を介して回路40D1および回路40D2を駆動するための制御信号を与える必要がある。なお、当該制御信号は、層L1が有するタイミングコントローラから与えられる。なお、タイミングコントローラについては、図4Aで詳細に説明する。

[0084]

図4Aおよび図4Bは、表示装置10を説明する図である。図4Aは、表示装置10の斜視図を用いて説明する図であり、図4Bは、表示装置10の断面模式図を用いて説明する図である。なお、層L2の説明は、図3の説明を参照することができる。したがって、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その説明の繰り返しは省略する。

[0085]

図4Aは、層L1がソースドライバSDとして機能するソースドライバ20A、ソースドライバ20B、およびタイミングコントローラ30を有する。ソースドライバ20Aは、画像データ出力する機能を有する。ソースドライバ20Bは、リセット信号を出力する機能を有し、さらに、ソースドライバ20Bは、画素40の電気特性の変化をモニタするモニタ機能を有している。

[0086]

一例として、ソースドライバ20Aの出力端子20A1は、第1の端子および第2の端子を介して表示領域内の配線45(m)と電気的に接続される。ソースドライバ20Bの出力端子20B1は、第1の端子および第2の端子を介して表示領域内の配線46(m)と電気的に接続される。

[0087]

タイミングコントローラは、出力端子30aが第1の端子および第2の端子を介して層L2が有する配線48と電気的に接続される。配線48の一部は、表示領域の外周部に配置され、一部は表示領域内の複数の回路40D1および複数の回路40D2と電気的に接続される。

[0088]

図4Bは、表示装置10の断面模式図の一部を示している。一例として、層L1は、ソースドライバ20A、ソースドライバ20Bを有し、層L2は、画素40を有している。なお、図4Bでは、画素40Aおよび画素40Bの図示は省略している。図4Bで示す画素40は、一例として、発光素子41、トランジスタ42、トランジスタ43、トランジスタ44を図示している。なお、発光素子41は、基板100Aの方向に光を射出する。なお、画素40の画素回路については、図9A乃至図9Dで詳細に説明する。

[0089]

なお、層L1が有するソースドライバ20Aは、プラグ57bおよび電極61bを介して配線45と電気的に接続される。また、ソースドライバ20Bは、プラグ57aおよび電極61aを介して配線46と電気的に接続されることを示す。なお、プラグ57aおよびプラグ57bは、第1の端子に相当し、電極61aおよび電極61bは、第2の端子に相当する。

[0090]

図5Aおよび図5Bは、図4Aおよび図4Bとは異なる表示装置10を説明する図である。図5Aは、表示装置10の斜視図を用いて説明する図であり、図5Bは、表示装置10の断面模式図を用いて説明する図である。なお、層L2の説明は、図4Aおよび図4Bの説明を参酌することができる。したがって、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その説明の繰り返しは省略する。

[0091]

図5Aは、表示装置10がセンサ20Cを有する点が図4Aおよび図4Bで説明した表示装置10と異なっている。図5Aでは、層L1がセンサ20C1を有することを図示している。センサ20C1は、ソースドライバ20Aとソースドライバ20Bとに挟まれる位置に配置されている。ただし、センサ20C1が配置される位置は限定されない。

[0092]

図5Bは、表示装置10の断面模式図の一部を示している。層L1には、センサ20Cの構造物の一部であるセンサ20C1が設けられ、さらに、層L2には、センサ20C1の上方にセンサ20C2が設けられる。センサ20Cは、センサ20C1の上方にセンサ20C2が配置されること

で機能するMEMSである。センサ20Cについては、図6Aおよび図6Bで詳細に説明する。

[0093]

さらに、図5Bは、層L1と層L2とを貼り合わせるためのバンプ59（バンプ59aおよびバンプ59b）を有する。バンプ59を用いて層L1と層L2を貼り合わせるため、層L1と層L2の間にはバンプ59の高さ分だけセンサ20C1とセンサ20C2との間に空間が形成される。当該空間は、センサ20C1とセンサ20C2の間に容量成分を形成する。したがって、当該容量成分は、表示装置の表示方向と同じ方向から受ける加速度または圧力を検出するのに好適である。

[0094]

図6A及び図6Bは、図5Bで説明したセンサ20Cを詳細に説明する図である。センサ20Cは、電極51a乃至電極51cおよび電極61cによって構成される。

[0095]

また、センサ20Cの周辺には、一例として、層L1が有するソースドライバ20Aまたはソースドライバ20Bを層L2が有する配線45および配線46と電氣的に接続するためのバンプ59aまたはバンプ59bが配置されている。なおバンプ59は、層L1と層L2とを電氣的に接続するために複数用いることが好ましい。

[0096]

図6Aには、一点鎖線X1-X2に沿ったセンサ20Cの断面模式図を示す。なお、断面模式図では、センサ20Cを中心に図示しているため、層L1が有するソースドライバ20A、ソースドライバ20B、層L2が有する画素40などは紙面のスペース上図示していない。したがって、プラグ55a乃至プラグ55eの下方にはソースドライバ20A、ソースドライバ20Bが電氣的に接続され、さらに、プラグ63a乃至プラグ63cの上方には画素40が電氣的に接続されるとして説明を続ける。

[0097]

まず、層L1について説明する。絶縁層72には、複数の導電性のプラグ55a乃至55dが形成されている。絶縁層74は、絶縁層72上に形成される。絶縁層74は、開口部を有し、当該開口部の内部にセンサ20C1を有する。なお、センサ20C1を形成するための開口部を形成するときに、プラグ57a、プラグ57bを形成するための開口部を形成する。続いて、導電膜を成膜することで、プラグ57a、プラグ57bと、当該開口部を導電膜で埋め込むことができる。

[0098]

続いてCMP（Chemical Mechanical Polishing：化学的機械研磨）法を用いて、絶縁層74を露出するまで当該導電膜を研磨し平坦化する。開口部に形成された導電膜をドライエッチング法により加工し、電極51a乃至電極51cを形成する。プラグ57aおよびプラグ57b上には、バンプ59aおよびバンプ59bが形成される。なおプラグ55c乃至プラグ55eは、層L1に形成されるタイミングコントローラなどと電氣的に接続される。タイミングコントローラが含む検出回路によって、センサ20C1が有する容量（第1の容量および第2の容量）の容量値の変化を検出する。

[0099]

電極51a乃至電極51cを形成することで、センサ20C1には、空間58が形成される。第1の容量は、電極51aおよび電極51cに挟まれた空間58によって生成される容量である。第2の容量は、電極51bおよび電極51cに挟まれた空間58によって生成される容量である。第

3の容量は、バンプ59aおよびバンプ59bの高さによって形成された電極61cと、電極51a乃至電極51cに挟まれた空間によって生成される容量である。第3の容量は、表示装置が有する発光素子の光の射出方向と同じ方向もしくは逆方向から受ける加速度を検出するのに好適である。なお、電極51aはプラグ55cと電氣的に接続される。電極51bはプラグ55dと電氣的に接続される。電極51cはプラグ55eと電氣的に接続される。電極61cはプラグ63cと電氣的に接続される。

[0100]

次に層L2について説明する。層L2は画素が配置される面の裏面に電極61a、電極61b、および電極61cが露出した状態である。なお、電極61a、電極61b、および電極61cは、絶縁膜76に埋め込むことで形成される。絶縁膜76上には絶縁膜78が形成される。絶縁膜78には、プラグ63aおよびプラグ63bが形成される。なお、プラグ63aは電極61aと電氣的に接続される。また、プラグ63bは電極61bと電氣的に接続される。

[0101]

なお、バンプ59aおよびバンプ59bは層L1上に層L2を電氣的に接続するための機能を有する。言い換えると、バンプ59aは、プラグ57aと電極61aを電氣的に接続し、層L1が有するソースドライバSDなどの出力信号を層L2が有する画素に対して与えることができる。また、バンプ59bは、プラグ57bと電極61bを電氣的に接続し、層L1が有するソースドライバSDなどの出力信号を層L2が有する画素に対して与えることができる。

[0102]

図6Bは、図6Aとは異なるセンサ20の断面を説明する図である。図6Bは、電極61cがバンプ59cを介して電極51cと電氣的に接続されている。なお、電極61cは、複数のバンプ59cを介して電極51cと電氣的に接続されることが好ましい。電極61cが、電極51cと電氣的に接続されることで、発光素子の光の射出方向と同じ方向もしくは逆方向から受ける加速度による電極61cの歪みが電極51cに伝達され、電極51cの歪みによる変化が、第1乃至第3の容量の容量値変化として検出される。したがって、表示装置10は、複数の加速度センサを設けなくても、表示装置10が受ける全方向からの加速度を検出することができる。

[0103]

<ゲートドライバGDの構成例>

図7は、画素40Aおよび画素40Bに分散して配置される回路40D1および回路40D2だけを抽出し説明するブロック図である。ゲートドライバGDは、nチャネル型トランジスタによって構成される複数の回路40Dを有する。なお、回路40Dは、図3で説明した回路40D1および回路40D2を有する。回路40Dについては、図8Aおよび図8Bで詳細に説明する。

[0104]

ゲートドライバGDには、配線48aを介して信号SP、配線48b乃至配線48eを介して信号CLK[1]乃至CLK[4]、配線48fを介して信号PWC、および配線48gを介して信号RESが与えられる。信号SPはスタートパルス信号である。信号RESはリセット信号であり、信号RESを例えば高電位とすることで回路40Dの出力を全て低電位とすることができる。信号PWCはパルス幅制御信号である。パルス幅制御信号は、回路40Dが配線49に出力する信号のパルス幅を制御する機能を有する。信号CLK[1]、信号CLK[2]、信号CLK[3]、及び信号CLK[4]はクロック信号であり、回路40Dには、信号CLK[1]乃至信号CLK

[4] のうち、例えば 2 つの信号を与える。

[0105]

例えば、図 7 に示す構成は、回路 40D が他の配線と電氣的に接続することにより、ソースドライバ SD にも適用することができる。

[0106]

図 8A は、回路 40D について説明する図である。回路 40D は、回路 40D1 および回路 40D2 を有する。回路 40D は、入力端子 LIN、入力端子 CK1、入力端子 CK2、入力端子 PWC、入力端子 RES、出力端子 FO、および出力端子 SROUT を有する。

[0107]

回路 40D1 には、入力端子 LIN を介して信号 SP または前段の回路 40D2 が有する出力端子 SROUT を介してキャリア信号が与えられる。また、回路 40D1 には、入力端子 CK1 を介してクロック信号が与えられる。また、回路 40D1 には、入力端子 RES を介してリセット信号が与えられる。回路 40D1 は、出力端子 NDO を有し、出力端子 NDO には、回路 40D1 が生成する中間信号を出力する。

[0108]

回路 40D2 は、入力端子 NDI を有し、入力端子 NDI には、回路 40D1 が生成する中間信号が与えられる。回路 40D2 には、入力端子 CK2 を介してクロック信号が与えられる。また、回路 40D2 には、入力端子 PWC を介してパルス幅制御信号が与えられる。回路 40D2 は、出力端子 SROUT を介して次段の回路 40D1 が有する入力端子 LIN に対してキャリア信号を与える。また回路 40D2 は、出力端子 FO を介して配線 49 に対し走査信号を与える。

[0109]

図 8B は、回路 40D を詳細に説明する回路図である。回路 40D は、トランジスタ 81 乃至トランジスタ 91 と、容量 94 乃至容量 96 と、を有する。

[0110]

トランジスタ 81 のソース又はドレインの一方は、トランジスタ 82 のソース又はドレインの一方、トランジスタ 86 のソース又はドレインの一方、及びトランジスタ 89 のソース又はドレインの一方と電氣的に接続されている。トランジスタ 82 のゲートは、トランジスタ 83 のソース又はドレインの一方、トランジスタ 84 のソース又はドレインの一方、トランジスタ 85 のソース又はドレインの一方、トランジスタ 88 のゲート、トランジスタ 91 のゲート、及び容量 94 の一方の電極と電氣的に接続されている。トランジスタ 86 のソース又はドレインの他方は、トランジスタ 87 のゲート、及び容量 95 の一方の電極と電氣的に接続されている。トランジスタ 89 のソース又はドレインの他方は、トランジスタ 90 のゲート、及び容量 96 の一方の電極と電氣的に接続されている。トランジスタ 90 のソース又はドレインの一方は、トランジスタ 91 のソース又はドレインの一方、及び容量 96 の他方、および出力端子 FO を介して配線 49 と電氣的に接続されている。

[0111]

トランジスタ 81 のゲート、及びトランジスタ 85 のゲートには、信号 LIN が入力される。トランジスタ 83 のゲートには、信号 CLK [3] が入力される。トランジスタ 84 のゲートには、信号 RES が入力される。トランジスタ 87 のソース又はドレインの一方には、信号 CLK [1] が入力される。トランジスタ 90 のソース又はドレインの他方には、信号 PWC が入力される。ト

ランジスタ 87 のソース又はドレインの他方、トランジスタ 88 のソース又はドレインの一方、及び容量 95 の他方の電極からは、信号 S R O U T が出力される。

[0112]

トランジスタ 81 のソース又はドレインの他方、トランジスタ 83 のソース又はドレインの他方、トランジスタ 84 のソース又はドレインの他方、トランジスタ 86 のゲート、およびトランジスタ 89 のゲートには、電位 V D D が供給される。トランジスタ 82 のソース又はドレインの他方、トランジスタ 85 のソース又はドレインの他方、トランジスタ 88 のソース又はドレインの他方、トランジスタ 91 のソース又はドレインの他方、および容量 94 の他方の電極には、電位 V S S が供給される。

[0113]

回路 40D1 は、トランジスタ 81 乃至トランジスタ 85、および容量 94 を有する。回路 40D2 は、トランジスタ 86 乃至トランジスタ 91、容量 95、および容量 96 を有する。トランジスタ 81 のソース又はドレインの一方と、トランジスタ 86 のソース又はドレインの一方とが電氣的に接続される配線を、説明のためにノード ND2 と呼ぶ。また、トランジスタ 82 のゲートと、トランジスタ 88 のゲートとが電氣的に接続される配線を、説明のためにノード ND3 と呼ぶ。

[0114]

入力端子 ND1 は、ノード ND2 とノード ND3 を介して出力端子 NDO と電氣的に接続される。なお、図 8B では、入力端子 CK1 に信号 CLK [3] が与えられ、入力端子 CK2 に信号 CLK [1] が与えられる例を示している。

[0115]

<画素 P i x の構成例>

図 9A 乃至図 9D は、画素 40 を詳細に説明する回路図である。

[0116]

図 9A の画素 40 は、発光素子 41、トランジスタ 42 乃至トランジスタ 44、容量 C1 を有する。発光素子 41 の電極の一方は、トランジスタ 43 のソース又はドレインの一方、トランジスタ 44 のソース又はドレインの一方、および容量 C1 の電極の一方と電氣的に接続される。トランジスタ 43 のゲートは、容量 C1 の電極の他方、トランジスタ 42 のソース又はドレインの一方と電氣的に接続される。トランジスタ 42 のソース又はドレインの他方は、配線 45 と電氣的に接続される。トランジスタ 42 のゲートは、配線 49a と電氣的に接続される。トランジスタ 43 のソース又はドレインの他方は、配線 A n o と電氣的に接続される。トランジスタ 44 のゲートは、配線 49b と電氣的に接続される。トランジスタ 44 のソース又はドレインの他方は、配線 46 と電氣的に接続される。発光素子 41 の電極の他方は、配線 C a t h と電氣的に接続される。

[0117]

トランジスタ 42 乃至トランジスタ 44 は、OS トランジスタであることが好ましい。ただし、トランジスタ 42 乃至トランジスタ 44 は、OS トランジスタに限定されない。例えば、半導体層には、シリコンを用いることができる。一例として非晶質シリコン、多結晶シリコン、低温ポリシリコン (LTPS: Low Temperature Poly-Silicon)、または単結晶シリコンを用いることができる。

[0118]

図 9B は、画素 40 が有するトランジスタが図 9A と異なっている。一例として、トランジスタ

4 2 乃至トランジスタ 4 4 がそれぞれバックゲートを有する。バックゲートは、ゲートとバックゲートで第 2 の半導体層のチャネル形成領域を挟むように配置される。バックゲートはゲートと同様に機能させることができる。また、バックゲートの電圧を変化させることで、トランジスタのしきい値電圧を変化させることができる。バックゲートの電圧は、ゲートと同電圧としてもよく、GND もしくは任意の電圧としてもよい。

[0119]

また、一般に、ゲートとバックゲートは導電層で形成されるため、トランジスタの外部で生じる電場が、チャネルが形成される半導体層に作用しないようにする機能（特に静電気に対する静電遮蔽機能）を有する。すなわち、静電気などの外部の電場の影響による、トランジスタの電気特性の変動を防ぐことができる。

[0120]

図 9 C は、図 9 A と異なる画素 4 0 を説明する図である。図 9 C は、さらにトランジスタ 4 2 a、容量 C 2 を有する点が図 9 A の画素 4 0 と異なっている。なお、以下に説明する発明の構成において、図 9 A と同一部分または同様な機能を有する部分には同一の符号を共通して用い、その説明の繰り返しは省略する。

[0121]

トランジスタ 4 2 a のゲートは、配線 4 9 b と電氣的に接続される。トランジスタ 4 2 a のソース又はドレインの一方は、配線 4 5 b と電氣的に接続される。トランジスタ 4 2 a のソース又はドレインの他方は、容量 C 2 の電極の一方と電氣的に接続される。容量 C 2 の電極の他方は、トランジスタ 4 3 のゲートと電氣的に接続される。

[0122]

トランジスタ 4 3 のゲートに与えられる電圧は、容量 C 1 に与えられる電圧と、容量 C 2 に与えられる電圧の容量結合によって決定される。したがって、ソースドライバの出力電圧の最大電圧よりも大きな電圧値を画像データとして画素に与えることができる。

[0123]

図 9 C で説明した画素 4 0 は、容量 C 1 に与える第 1 の画像データと、容量 C 2 に与える第 2 の画像データとを、容量結合によって演算させ第 3 の画像データを生成することができる。これは、オフ電流が小さいという特徴を有する OS トランジスタを選択スイッチとして用いることで達成することができる。画素 4 0 で示すように、画素が演算機能を有することを Pixel AI 技術と呼ぶことができる。

[0124]

図 9 D は、液晶素子を有する画素 4 0 を説明する図である。図 9 D は、トランジスタ 4 2、容量 C 1、および液晶素子 LC を有する。トランジスタ 4 2 のゲートは、配線 4 9 a と電氣的に接続される。トランジスタ 4 2 のソース又はドレインの一方は、配線 4 5 と電氣的に接続される。トランジスタ 4 2 のソース又はドレインの他方は、容量 C 1 の電極の一方、液晶素子 LC の電極の一方と電氣的に接続される。容量 C 1 の電極の他方は、配線 4 7 と電氣的に接続される。液晶素子 LC の電極の他方は、配線 C om と電氣的に接続される。なお、容量 C 1 の電極の他方は、配線 C om と電氣的に接続されてもよい。

[0125]

また、図 9 D の画素 4 0 には、Pixel AI 技術を適用することができる。例えば、図 9 D

の画素40にトランジスタ42aおよび容量C2を設けることで、Pixel AI技術を適用することができる。

[0126]

例えば、ヘッドマウントディスプレイのように、ウェアラブルな電子機器に搭載される表示装置の場合、小型、軽量、または高精細な画像を表示できる表示装置が求められる。また、ヘッドマウントディスプレイを装着した状態で頭の位置もしくは方向を変化させると、表示情報も追従して変化する必要がある。したがって、表示装置10に加速度センサを設けることで、異なる位置に配置された加速度センサによって検出される情報によって更新される表示データよりも表示内容の追従性が向上する。

[0127]

したがって、自由な形状の表示領域を有するL2層の下に、ソースドライバなどを含む層L1を貼り合わせることで、自由な形状の表示装置などを提供することができる。または、表示装置10が、加速度センサを含むことで新規の構成の表示装置などを提供することができる。または、表示装置が、MEMSを構成要素として含むため生産性が良好な表示装置などを提供することができる。上述したように、表示装置10は、画素、ゲートドライバ、ソースドライバ、およびMEMSを構成要素として含むため、電子機器に使用する部品数を削減することができる。また、容量結合を利用した画素は、ソースドライバの最大出力電圧よりも大きな電圧を画像データとして画素に与えることができる。したがって、表示装置10を有する電子機器は、消費電力を低減することができる。

[0128]

本実施の形態に示す構成、構造、方法などは、他の実施の形態などに示す構成、構造、方法などと適宜組み合わせる用いることができる。

[0129]

(実施の形態2)

本発明の一態様に係る表示装置について、図面を用いて説明する。図10Aおよび図10Bは、実施の形態1とは異なる表示装置10の構成を説明する図である。なお、以下に説明する発明の構成において、実施の形態1と同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その説明の繰り返しは省略する。

[0130]

図10Aで説明する表示装置10は、層L1が、さらに、複数の送受信装置を有し、層L2Aが、複数のアンテナ領域を有する点が図5Aと異なっている。なお、層L2Aのアンテナ領域は、画素が配置される面の裏面に電極61aおよび電極61bが露出した状態が好ましい。また、アンテナ領域には、複数のアンテナが設けられる。

[0131]

一例として、アンテナ領域は、複数のアンテナ領域ANT1と、複数のアンテナ領域ANT2を有する。アンテナ領域ANT1が送受信する周波数帯域は、アンテナ領域ANT2が送受信する周波数帯域と同じ、もしくは異なっている。

[0132]

例えばアンテナ領域ANT1が有するアンテナと送受信装置20D1は、重なる位置に配置されることが好ましい。アンテナ領域ANT1が有するアンテナと送受信装置20D1は、最短の距離で送受信装置20D1が有するアンプ回路と電氣的に接続されることが好ましい。また、アンテナ

領域ANT 2が有するアンテナと送受信装置20D2は、最短の距離で送受信装置20D2が有するアンプ回路と電氣的に接続されることが好ましい。

[0133]

例えば、アンテナとアンプ回路とを接続する配線の長さは、他のアンテナと当該アンテナと電氣的に接続するアンプ回路とを接続する配線の長さと同じ長さであることが好ましい。それぞれのアンテナとアンプ回路とを電氣的に接続する配線の長さを同じにすることで、配線の長さによって変化する送受信信号のばらつきを抑制する。

[0134]

異なる例として、それぞれのアンテナとアンプ回路とを電氣的に接続する配線の長さを意図的に異なる長さにすることで、受信する周波数帯域を広くすることができる。配線の長さが異なることで配線が有するインピーダンス成分が異なるため、当該配線をフィルタの一部として機能させることができる。

[0135]

図10Bは、表示装置10の断面模式図の一部を示している。層L1には、送受信装置20Dが設けられ、さらに、層L2Aには、アンテナとして機能する電極61dが設けられる点が図5Bと異なっている。電極61dについては、図11で詳細に説明する。

[0136]

さらに、層L1と層L2Aとの間には、両者を貼り合わせるためのバンプ59（バンプ59a、59b、59c）を有する。電極61dは、バンプ59cを介してプラグ57cと電氣的に接続される。プラグ57cは送受信装置20Dと電氣的に接続される。なお、バンプ59を用いて層L1と層L2Aを貼り合わせることで、層L1と層L2の間には、バンプ59による高さ分だけ空間が形成される。当該空間は、電極61dに接する絶縁膜の接する面積を減少させる効果を有する。アンテナとして機能する電極61dに接する絶縁膜は、アンテナを介した送受信のときに比誘電体として機能する。言い換えれば、電極61dに接する比誘電体が多く存在することで容量性のインピーダンスが比例して付加される。したがって、電極61dを設計する場合、対象とする周波数と、当該絶縁膜の比誘電率を考慮に入れて設計することが好ましい。

[0137]

図10Bでは、層L1がバンプ59を介して層L2Aおよび層L2Bと電氣的に接続する例を示したが、異なる例としてバンプ59を介さずに層L1が層L2Aおよび層L2Bと直接接合することができる。一例として層L1が有するプラグ57aおよび層L2Aおよび層L2Bが有する電極61aが、銅（Cu）を含む導電膜であることが好ましい。またはプラグ57aおよび電極61aのいずれかーがタングステン（W）であってもよい。

[0138]

図11は、図10Bで説明したアンテナを詳細に説明する図である。図11の上側は、アンテナ領域ANT1およびアンテナ領域ANT2を中心に図示した上面図である。ここでは、アンテナ領域ANT2内に設けられる複数のアンテナとして機能する電極61dについて説明する。

[0139]

例えば、5Gを用いて通信する場合、3.7GHz、4.5GHz、または28GHzなど複数の周波数帯域を用いて通信を行うことができる。一例としてアンテナ領域ANT2が有するアンテナとして機能する電極61dが、28GHzを用いた通信を行う場合について説明をする。

[0140]

なお、アンテナ領域ANT2が有する電極61dがパッチアンテナ（マイクロストリップアンテナまたはマイクロストリップパッチアンテナ）で構成される場合について説明する。パッチアンテナとは、複数の正方形に加工された導電膜をアレイ状に並べて配置することで構成される。それぞれの電極61d間の距離dは、送受信する周波数帯域によって決定される。例えば、周波数帯域が28GHzの場合、距離d1は、約5mmとなる。これは以下の数式1によって求めることができる。

[0141]

$$\text{距離 } d \text{ [m]} = (\text{光の速度 [m/s]} / \text{周波数帯域 [s}^{-1}\text{]}) / 2 \quad (1)$$

[0142]

アンテナとして機能する電極61dの1辺の長さは、アンテナに接触している絶縁膜の比誘電率が影響を与える。例えば、電極61dの1辺の長さは以下の数式2で求めることができる。

[0143]

$$1 \text{ 辺の長さ [m]} = \text{距離 } d \text{ [m]} / \sqrt{\text{比誘電率}} \quad (2)$$

[0144]

例えば、代表的な絶縁膜である二酸化シリコン膜の比誘電率を3.9とした場合、電極61dの1辺の長さは、約2.5mmとなる。ただし、距離dおよび1辺の長さは、送受信する周波数帯域、アンテナと接触する比誘電率により適宜変更することが好ましい。例えば、アンテナ領域ANT1は、複数のアンテナとして機能する電極61eを有する。図11で示すように電極61e間の距離d2は、距離d1よりも大きい。言い換えれば、アンテナ領域ANT1が有する電極61eが送受信する周波数帯域は、少なくとも28GHzよりも小さいことを意味する。

[0145]

つまり、異なる周波数帯域の送受信を行うアンテナ領域が隣り合う位置もしくは交互に配置されることで異なる周波数帯域の送受信を行うことができる。5Gを用いた通信では、電子機器の置かれた状況により使用する周波数帯域を切り替えて使用する場合がある。例えば、異なる周波数帯域の送受信を行うアンテナ領域が交互に配置されることで対象とする周波数帯域に対応したアンテナ領域だけが送受信信号を行い、対象でない周波数帯域のアンテナ領域は、非動作となるためSN比が改善する。

[0146]

図11の下側は、上面図の一点鎖線X1-X2に沿った電極61dの断面模式図を説明する図である。なお、当該断面模式図では、電極61dを中心に図示しているため、層L1が有するソースドライバ20A、ソースドライバ20B、送受信装置20D、層L2が有する画素40などは紙面のスペース上図示していない。したがって、プラグ55a乃至プラグ55cの下方にはソースドライバ20A、ソースドライバ20B、および送受信装置20Dが電氣的に接続され、さらに、プラグ63aおよびプラグ63bの上方には画素40が電氣的に接続される。図11の下側で示すように電極61dは、順にバンプ59c、プラグ57c、プラグ55cを介して送受信装置20Dに最短距離で電氣的に接続されることが好ましい。

[0147]

図12は、送受信装置20Dの一例として無線送受信機900の構成例を説明する図である。無線送受信機900は、低ノイズアンプ901（LNA: Low Noise Amplifier）

r)、バンドパスフィルタ902 (BPF: Band Pass Filter)、混合器903 (MIX: Mixer)、バンドパスフィルタ904、復調器905 (DEM: Demodulator)、パワーアンプ911 (PA: Power Amplifier)、バンドパスフィルタ912、混合器913、バンドパスフィルタ914、変調器915 (MOD: Modulator)、共用器921 (DUP: Duplexer)、局部発振器922 (LO: local Oscillator)、およびアンテナ931を有する。なお、アンテナ931は、図11の電極61dまたは電極61eに相当する。

[0148]

<受信>

他の半導体装置または基地局などから送信された信号941は、アンテナ931および共用器921を介して、受信信号として低ノイズアンプ901に入力される。共用器921は、無線信号の送信と受信を1つのアンテナで実現する機能を有する。

[0149]

低ノイズアンプ901は、微弱な受信信号を無線送受信機900で処理可能な強度の信号に増幅する機能を有する。低ノイズアンプ901で増幅された信号941は、バンドパスフィルタ902を介して混合器903に供給される。

[0150]

バンドパスフィルタ902は、信号941に含まれる周波数成分の中から、必要な周波数帯域外の周波数成分を減衰させて、必要な周波数帯域を通過させる機能を有する。

[0151]

混合器903は、バンドパスフィルタ902を通過した信号941と、局部発振器922で生成された信号943を、スーパーヘテロダイン方式で混合する機能を有する。混合器903は、信号941と信号943を混合し、両者の差の周波数成分と和の周波数成分を持つ信号をバンドパスフィルタ904に供給する。

[0152]

バンドパスフィルタ904は、2つの周波数成分のうち、一方の周波数を通過させる機能を有する。例えば、差の周波数成分を通過させる。また、バンドパスフィルタ904は、混合器903で生じたノイズ成分を除去する機能も有する。バンドパスフィルタ904を通過した信号は、復調器905に供給される。復調器905は、供給された信号を制御信号やデータ信号などに変換し、出力する機能を有する。復調器905から出力された信号は、様々な処理装置（演算装置、記憶装置など）に供給される。

[0153]

<送信>

変調器915は、制御信号やデータ信号などを無線送受信機900から他の半導体装置または基地局などに送信するための基本信号を生成する機能を有する。基本信号は、バンドパスフィルタ914を介して混合器913に供給される。

[0154]

バンドパスフィルタ914は、変調器915で基本信号を生成する際に生じるノイズ成分を除去する機能を有する。

[0155]

混合器 913 は、バンドパスフィルタ 914 を通過した基本信号と、局部発振器 922 で生成された信号 944 を、スーパーヘテロダイン方式で混合する機能を有する。混合器 913 は、基本信号と信号 944 を混合し、両者の差の周波数成分と和の周波数成分を持つ信号をバンドパスフィルタ 912 に供給する。

[0156]

バンドパスフィルタ 912 は、2つの周波数成分のうち、一方の周波数を通過させる機能を有する。例えば、和の周波数成分を通過させる。また、バンドパスフィルタ 912 は、混合器 913 で生じたノイズ成分を除去する機能も有する。バンドパスフィルタ 912 を通過した信号は、パワーアンプ 911 に供給される。

[0157]

パワーアンプ 911 は、供給された信号を増幅して信号 942 を生成する機能を有する。信号 942 は、共用器 921 を介してアンテナ 931 から外部に放射される。

[0158]

上述した無線送受信機 900 の変形例である無線送受信機 900A について、図 13 を用いて説明する。説明の繰り返いを減らすため、主に無線送受信機 900A の無線送受信機 900 と異なる点について説明する。

[0159]

無線送受信機 900A は、5G の通信規格に対応するため、複数のアンテナ 931 を有する。また、複数の共用器 921、複数の低ノイズアンプ 901、および複数のパワーアンプ 911 を有する。また、無線送受信機 900A は、デコーダ回路 906 (DEC) とデコーダ回路 916 を有する。

[0160]

図 13 では、アンテナ 931、共用器 921、低ノイズアンプ 901、およびパワーアンプ 911 をそれぞれ 5 つ有する場合を示している。図 13 では、1 つ目のアンテナ 931 をアンテナ 931 [1] と示し、5 つ目のアンテナ 931 をアンテナ 931 [5] と示している。共用器 921、低ノイズアンプ 901、およびパワーアンプ 911 も、アンテナ 931 と同様に表記する。なお、アンテナ 931、共用器 921、低ノイズアンプ 901、およびパワーアンプ 911 の数は、それぞれ 5 つに限定されるものではない。

[0161]

アンテナ 931 [1] は、共用器 921 [1] と電氣的に接続される。共用器 921 [1] は、低ノイズアンプ 901 [1] およびパワーアンプ 911 [1] と電氣的に接続される。アンテナ 931 [5] は、共用器 921 [5] と電氣的に接続される。共用器 921 [5] は、低ノイズアンプ 901 [5] およびパワーアンプ 911 [5] と電氣的に接続される。2 乃至 4 番目のアンテナ 931 も、アンテナ 931 [1] と同様に 2 乃至 4 番目の共用器 921 と電氣的に接続される。また、2 乃至 4 番目の共用器 921 も、共用器 921 [1] と同様に 2 乃至 4 番目の低ノイズアンプ 901 および 2 乃至 4 番目のパワーアンプ 911 と電氣的に接続される。

[0162]

デコーダ回路 906 は、複数の低ノイズアンプ 901 と電氣的に接続される。図 13 では、5 つの低ノイズアンプ 901 がデコーダ回路 906 と接続している。また、デコーダ回路 916 は、複数のパワーアンプ 911 と電氣的に接続される。図 13 では、5 つのパワーアンプ 911 がデコー

ダ回路 916 と接続している。

[0163]

デコーダ回路 906 は、低ノイズアンプ 901 [1] 乃至低ノイズアンプ 901 [5] のいずれか 1 つまたは複数を選択する機能を有する。また、デコーダ回路 906 は、低ノイズアンプ 901 [1] 乃至低ノイズアンプ 901 [5] を順次選択する機能を有する。同様に、デコーダ回路 916 は、パワーアンプ 911 [1] 乃至パワーアンプ 911 [5] のいずれか 1 つまたは複数を選択する機能を有する。また、デコーダ回路 916 は、パワーアンプ 911 [1] 乃至パワーアンプ 911 [5] を順次選択する機能を有する。

[0164]

例えば、ヘッドマウントディスプレイのように、ウェアラブルな電子機器に搭載される表示装置の場合、小型、軽量、高速通信機能、または高精細な画像を表示できる表示装置が求められる。また、ヘッドマウントディスプレイが使用される環境や場所が移った場合でも安定した高速通信を提供する必要がある。ウェアラブルな電子機器に搭載される表示装置の場合、当該表示装置が高精細な画像を表示するための画像データ量が増大する課題がある。

[0165]

したがって、自由な形状の表示領域を有する L2 層の下に、ソースドライバなどを含む層 L1 を貼り合わせることで、自由な形状の表示装置などを提供することができる。または、表示装置 10 が、複数の周波数帯域に応じたアンテナを有する新規の構成の表示装置などを提供することができる。または、表示装置 10 が、アンテナを有するため生産性が良好な表示装置などを提供することができる。上述したように、表示装置が、画素、ゲートドライバ、ソースドライバ、およびアンテナを構成要素として含むため、電子機器に使用する部品数を削減することができる。

[0166]

本実施の形態に示す構成、構造、方法などは、他の実施の形態などに示す構成、構造、方法などと適宜組み合わせる用いることができる。

[0167]

(実施の形態 3)

本実施の形態では、上記実施の形態で説明した表示装置に適用可能なトランジスタの構成について説明する。図 14A および図 14B は、表示装置が有するトランジスタ 500 の構成例を示す図である。図 14A はトランジスタ 500 のチャンネル長方向の断面模式図であり、図 14B はトランジスタ 500 のチャンネル幅方向の断面模式図である。

[0168]

なお、トランジスタ 500 は一例であり、その構成に限定されず、回路構成や駆動方法に応じて適切なトランジスタを用いればよい。例えば、半導体装置を OS トランジスタのみの単極性回路（n チャンネル型トランジスタのみ、などと同極性のトランジスタを意味する）とする場合、画素、ゲートドライバ、ソースドライバ、メモリなどに適用することができる。

[0169]

図 14A および図 14B に示すように、トランジスタ 500 は、絶縁体 514 および絶縁体 516 に埋め込まれるように配置された導電体 503 と、絶縁体 516 および導電体 503 の上に配置された絶縁体 520 と、絶縁体 520 の上に配置された絶縁体 522 と、絶縁体 522 の上に配置された絶縁体 524 と、絶縁体 524 の上に配置された酸化物 530a と、酸化物 530a の上に

配置された酸化物 530b と、酸化物 530b 上に互いに離れて配置された導電体 542a および導電体 542b と、導電体 542a および導電体 542b 上に配置され、導電体 542a と導電体 542b の間に重畳して開口が形成された絶縁体 580 と、開口の底面および側面に配置された絶縁体 545 と、絶縁体 545 の形成面に配置された導電体 560 と、を有する。

[0170]

また、図 14A および図 14B に示すように、酸化物 530a、酸化物 530b、導電体 542a、および導電体 542b と、絶縁体 580 の間に絶縁体 544 が配置されることが好ましい。また、図 14A および図 14B に示すように、導電体 560 は、絶縁体 545 の内側に設けられた導電体 560a と、導電体 560a の内側に埋め込まれるように設けられた導電体 560b と、を有することが好ましい。また、図 14A および図 14B に示すように、絶縁体 580、導電体 560、および絶縁体 545 の上に絶縁体 574 が配置されることが好ましい。

[0171]

なお、本明細書などにおいて、酸化物 530a、および酸化物 530b をまとめて酸化物 530 という場合がある。

[0172]

なお、トランジスタ 500 では、チャネルが形成される領域と、その近傍において、酸化物 530a、および酸化物 530b の 2 層を積層する構成について示しているが、本発明はこれに限られるものではない。例えば、酸化物 530b の単層、または 3 層以上の積層構成を設ける構成にしてもよい。

[0173]

また、トランジスタ 500 では、導電体 560 を 2 層の積層構成として示しているが、本発明はこれに限られるものではない。例えば、導電体 560 が、単層構成であってもよいし、3 層以上の積層構成であってもよい。

[0174]

ここで、導電体 560 は、トランジスタのゲート電極として機能し、導電体 542a および導電体 542b は、それぞれソース電極またはドレイン電極として機能する。上記のように、導電体 560 は、絶縁体 580 の開口、および導電体 542a と導電体 542b に挟まれた領域に埋め込まれるように形成される。導電体 560、導電体 542a および導電体 542b の配置は、絶縁体 580 の開口に対して、自己整合的に選択される。つまり、トランジスタ 500 において、ゲート電極を、ソース電極とドレイン電極の間に、自己整合的に配置させることができる。よって、導電体 560 を位置合わせのマージンを設けることなく形成することができるので、トランジスタ 500 の占有面積の縮小を図ることができる。これにより、半導体装置の微細化、高集積化を図ることができる。

[0175]

さらに、導電体 560 が、導電体 542a と導電体 542b の間の領域に自己整合的に形成されるので、導電体 560 は、導電体 542a または導電体 542b と重畳する領域を有さない。これにより、導電体 560 と導電体 542a および導電体 542b との間に形成される寄生容量を低減することができる。よって、トランジスタ 500 のスイッチング速度を向上させ、高い周波数特性を有せしめることができる。

[0176]

導電体560は、第1のゲート（トップゲートともいう）電極として機能する場合がある。また、導電体503は、第2のゲート（ボトムゲートともいう）電極として機能する場合がある。その場合、導電体503に印加する電圧を、導電体560に印加する電圧と、連動させず、独立して変化させることで、トランジスタ500のしきい値電圧を制御することができる。特に、導電体503に負の電圧を印加することにより、トランジスタ500のしきい値電圧を0Vより大きくし、オフ電流を低減することが可能となる。したがって、導電体503に負の電圧を印加したほうが、印加しない場合よりも、導電体560に印加する電圧が0Vのときのドレイン電流を小さくすることができる。

[0177]

導電体503は、酸化物530、および導電体560と、重なるように配置する。これにより、導電体560、および導電体503に電圧を印加した場合、導電体560から生じる電界と、導電体503から生じる電界と、がつながり、酸化物530に形成されるチャネル形成領域を覆うことができる。

[0178]

本明細書等において、一対のゲート電極（第1のゲート電極、および第2のゲート電極）の電界によって、チャネル形成領域を電氣的に取り囲むトランジスタの構成を、*surrounded channel*（*S-channel*）構成とよぶ。また、本明細書等において、*surrounded channel*（*S-channel*）構成は、ソース電極およびドレイン電極として機能する導電体542aおよび導電体542bに接する酸化物530の側面および周辺が、チャネル形成領域と同じく導電型がi型であるといった特徴を有する。また、導電体542aおよび導電体542bに接する酸化物530の側面および周辺は、絶縁体544と接しているため、チャネル形成領域と同様にi型となりうる。なお、本明細書等において、i型とは後述する、高純度真性と同様として扱うことができる。また、本明細書等で開示する*S-channel*構成は、*Fin*型構成およびプレーナ型構成とは異なる。*S-channel*構成を採用することで、短チャネル効果に対する耐性を高める、別言すると短チャネル効果が発生し難いトランジスタとすることができる。

[0179]

また、絶縁体514および絶縁体516の開口の内壁に接して導電体503aが形成され、さらに内側に導電体503bが形成されている。なお、トランジスタ500では、導電体503aおよび導電体503bを積層する構成について示しているが、本発明はこれに限られるものではない。例えば、導電体503は、単層、または3層以上の積層構成として設ける構成にしてもよい。また、絶縁体514には、酸化アルミニウム、酸化ハフニウム、酸化タンタルなどの金属酸化物を用いることが好ましい。

[0180]

ここで、導電体503aは、水素原子、水素分子、水分子、銅原子などの不純物の拡散を抑制する機能を有する（上記不純物が透過しにくい。）導電性材料を用いることが好ましい。または、酸素（例えば、酸素原子、酸素分子などの少なくとも一）の拡散を抑制する機能を有する（上記酸素が透過しにくい。）導電性材料を用いることが好ましい。なお、本明細書において、不純物、または酸素の拡散を抑制する機能とは、上記不純物、または上記酸素のいずれか一または、すべての拡散を抑制する機能とする。

[0181]

例えば、導電体 503a が酸素の拡散を抑制する機能を持つことにより、導電体 503b が酸化して導電率が低下することを抑制することができる。

[0182]

また、導電体 503 が配線の機能を兼ねる場合、導電体 503b は、タングステン、銅、またはアルミニウムを主成分とする、導電性が高い導電性材料を用いることが好ましい。なお、本実施の形態では導電体 503 を導電体 503a と導電体 503b の積層で図示したが、導電体 503 は単層構成であってもよい。

[0183]

絶縁体 520、絶縁体 522、および絶縁体 524 は、第 2 のゲート絶縁膜としての機能を有する。

[0184]

ここで、酸化物 530 と接する絶縁体 524 は、化学量論的組成を満たす酸素よりも多くの酸素を含む絶縁体を用いることが好ましい。当該酸素は、加熱により膜中から放出されやすい。本明細書などでは、加熱により放出される酸素を「過剰酸素」と呼ぶ場合がある。つまり、絶縁体 524 には、過剰酸素を含む領域（「過剰酸素領域」ともいう。）が形成されていることが好ましい。このような過剰酸素を含む絶縁体を酸化物 530 に接して設けることにより、酸化物 530 中の酸素欠損（ V_O : oxygen vacancy ともいう）を低減し、トランジスタ 500 の信頼性を向上させることができる。なお、酸化物 530 中の酸素欠損に水素が入った場合、当該欠陥（以下、 V_OH と呼ぶ場合がある。）はドナーとして機能し、キャリアである電子が生成されることがある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成する場合がある。従って、水素が多く含まれている酸化物半導体を用いたトランジスタは、ノーマリーオン特性となりやすい。また、酸化物半導体中の水素は、熱、電界などのストレスによって動きやすいため、酸化物半導体に多くの水素が含まれると、トランジスタの信頼性が悪化する恐れもある。本発明の一態様においては、酸化物 530 中の V_OH をできる限り低減し、高純度真性または実質的に高純度真性にするのが好ましい。このように、 V_OH が十分低減された酸化物半導体を得るには、酸化物半導体中の水分、水素などの不純物を除去すること（「脱水」または「脱水素化处理」ともいう。）と、酸化物半導体に酸素を供給して酸素欠損を補填すること（「加酸素化处理」ともいう。）が重要である。 V_OH などの不純物が十分に低減された酸化物半導体をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。

[0185]

過剰酸素領域を有する絶縁体として、具体的には、加熱により一部の酸素が脱離する酸化物材料を用いることが好ましい。加熱により酸素を脱離する酸化物とは、TDS（Thermal Desorption Spectroscopy）分析にて、酸素原子に換算しての酸素の脱離量が $1.0 \times 10^{18} \text{ atoms/cm}^3$ 以上、好ましくは $1.0 \times 10^{19} \text{ atoms/cm}^3$ 以上、さらに好ましくは $2.0 \times 10^{19} \text{ atoms/cm}^3$ 以上、または $3.0 \times 10^{20} \text{ atoms/cm}^3$ 以上である酸化物膜である。なお、上記 TDS 分析時における膜の表面温度としては 100°C 以上 700°C 以下、または 100°C 以上 400°C 以下の範囲が好ましい。

[0186]

また、上記過剰酸素領域を有する絶縁体と、酸化物 530 と、を接して加熱処理、マイクロ波処理、または RF 処理のいずれか一または複数の処理を行っても良い。当該処理を行うことで、酸化

物 5 3 0 中の水、または水素を除去することができる。例えば、酸化物 5 3 0 において、 $V-O-H$ の結合が切断される反応が起きる、別言すると「 $V-O-H \rightarrow V-O + H$ 」という反応が起きて、脱水素化することができる。このとき発生した水素の一部は、酸素と結合して H_2O として、酸化物 5 3 0、または酸化物 5 3 0 近傍の絶縁体から除去される場合がある。また、水素の一部は、導電体 5 4 2 a および導電体 5 4 2 b にゲッターリングされる場合がある。

[0187]

また、上記マイクロ波処理は、例えば、高密度プラズマを発生させる電源を有する装置、または、基板側に RF を印加する電源を有する装置を用いると好適である。例えば、酸素を含むガスを用い、且つ高密度プラズマを用いることより、高密度の酸素ラジカルを生成することができ、基板側に RF を印加することで、高密度プラズマによって生成された酸素ラジカルを、効率よく酸化物 5 3 0、または酸化物 5 3 0 近傍の絶縁体中に導入することができる。また、上記マイクロ波処理は、圧力を 133 Pa 以上、好ましくは 200 Pa 以上、さらに好ましくは 400 Pa 以上とすればよい。また、マイクロ波処理を行う装置内に導入するガスとしては、例えば、酸素と、アルゴンとを用い、酸素流量比 ($O_2 / (O_2 + Ar)$) が 50 % 以下、好ましくは 10 % 以上 30 % 以下で行うとよい。

[0188]

また、トランジスタ 5 0 0 の作製工程中において、酸化物 5 3 0 の表面が露出した状態で、加熱処理を行うと好適である。当該加熱処理は、例えば、100℃以上450℃以下、より好ましくは350℃以上400℃以下で行えばよい。なお、加熱処理は、窒素ガスもしくは不活性ガスの雰囲気、または酸化性ガスを 10 ppm 以上、1 % 以上、もしくは 10 % 以上含む雰囲気で行う。例えば、加熱処理は酸素雰囲気で行うことが好ましい。これにより、酸化物 5 3 0 に酸素を供給して、酸素欠損 ($V-O$) の低減を図ることができる。また、加熱処理は減圧状態で行ってもよい。または、加熱処理は、窒素ガスもしくは不活性ガスの雰囲気で加熱処理した後に、脱離した酸素を補うために、酸化性ガスを 10 ppm 以上、1 % 以上、または 10 % 以上含む雰囲気で行ってもよい。または、酸化性ガスを 10 ppm 以上、1 % 以上、または 10 % 以上含む雰囲気で加熱処理した後に、連続して窒素ガスもしくは不活性ガスの雰囲気で加熱処理を行ってもよい。

[0189]

なお、酸化物 5 3 0 に加酸素化処理を行うことで、酸化物 5 3 0 中の酸素欠損を、供給された酸素により修復させる、別言すると「 $V-O + O \rightarrow null$ 」という反応を促進させることができる。さらに、酸化物 5 3 0 中に残存した水素に供給された酸素が反応することで、当該水素を H_2O として除去する（脱水化する）ことができる。これにより、酸化物 5 3 0 中に残存していた水素が酸素欠損に再結合して $V-O-H$ が形成されるのを抑制することができる。

[0190]

また、絶縁体 5 2 4 が、過剰酸素領域を有する場合、絶縁体 5 2 2 は、酸素（例えば、酸素原子、酸素分子など）の拡散を抑制する機能を有する（上記酸素が透過しにくい）ことが好ましい。

[0191]

絶縁体 5 2 2 が、酸素や不純物の拡散を抑制する機能を有することで、酸化物 5 3 0 が有する酸素は、絶縁体 5 2 0 側へ拡散することがなく、好ましい。また、導電体 5 0 3 が、絶縁体 5 2 4 や、酸化物 5 3 0 が有する酸素と反応することを抑制することができる。

[0192]

絶縁体 5 2 2 は、例えば、酸化アルミニウム、酸化ハフニウム、アルミニウムおよびハフニウム

を含む酸化物（ハフニウムアルミネート）、酸化タンタル、酸化ジルコニウム、チタン酸ジルコン酸鉛（PZT）、チタン酸ストロンチウム（ SrTiO_3 ）、または（Ba, Sr） TiO_3 （BST）などのいわゆるh i g h-k材料を含む絶縁体を単層または積層で用いることが好ましい。トランジスタの微細化、および高集積化が進むと、ゲート絶縁膜の薄膜化により、リーク電流などの問題が生じる場合がある。ゲート絶縁膜として機能する絶縁体にh i g h-k材料を用いることで、物理膜厚を保ちながら、トランジスタ動作時のゲート電圧の低減が可能となる。

[0193]

特に、不純物、および酸素などの拡散を抑制する機能を有する（上記酸素が透過しにくい）絶縁性材料であるアルミニウム、ハフニウムの一方または双方の酸化物を含む絶縁体を用いるとよい。アルミニウム、ハフニウムの一方または双方の酸化物を含む絶縁体として、酸化アルミニウム、酸化ハフニウム、アルミニウムおよびハフニウムを含む酸化物（ハフニウムアルミネート）などを用いることが好ましい。このような材料を用いて絶縁体522を形成した場合、絶縁体522は、酸化物530からの酸素の放出や、トランジスタ500の周辺部から酸化物530への水素等の不純物の混入を抑制する層として機能する。

[0194]

または、これらの絶縁体に、例えば、酸化アルミニウム、酸化ビスマス、酸化ゲルマニウム、酸化ニオブ、酸化シリコン、酸化チタン、酸化タングステン、酸化イットリウム、酸化ジルコニウムを添加してもよい。またはこれらの絶縁体を窒化処理してもよい。上記の絶縁体に酸化シリコン、酸化窒化シリコンまたは窒化シリコンを積層して用いてもよい。

[0195]

また、絶縁体520は、熱的に安定していることが好ましい。例えば、酸化シリコンおよび酸化窒化シリコンは、熱的に安定であるため、好適である。また、h i g h-k材料の絶縁体を酸化シリコン、または酸化窒化シリコンと組み合わせることで、熱的に安定かつ比誘電率の高い積層構成の絶縁体520を得ることができる。

[0196]

なお、図14Aおよび図14Bのトランジスタ500では、3層の積層構成からなる第2のゲート絶縁膜として、絶縁体520、絶縁体522、および絶縁体524が図示されているが、第2のゲート絶縁膜は、単層、2層、または4層以上の積層構成を有していてもよい。その場合、同じ材料からなる積層構成に限定されず、異なる材料からなる積層構成でもよい。

[0197]

トランジスタ500は、チャネル形成領域を含む酸化物530に、酸化物半導体として機能する金属酸化物を用いる。なお、酸化物半導体は、InまたはZnの少なくとも一方が含まれることが好ましい。例えば、酸化物530として、In-M-Zn酸化物（元素Mは、アルミニウム、ガリウム、イットリウム、銅、バナジウム、ベリリウム、ホウ素、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、またはマグネシウムなどから選ばれた一種、または複数種）等の金属酸化物を用いるとよい。

[0198]

酸化物半導体として機能する金属酸化物の形成は、スパッタリング法で行なってもよいし、ALD（Atomic Layer Deposition）法で行なってもよい。なお、酸化物半導

体として機能する金属酸化物については、他の実施の形態で詳細に説明する。

[0199]

また、酸化物530においてチャネル形成領域にとして機能する金属酸化物は、バンドギャップが2 eV以上、好ましくは2.5 eV以上のものを用いることが好ましい。このように、バンドギャップの大きい金属酸化物を用いることで、トランジスタのオフ電流を低減することができる。

[0200]

酸化物530は、酸化物530b下に酸化物530aを有することで、酸化物530aよりも下方に形成された構成物から、酸化物530bへの不純物の拡散を抑制することができる。

[0201]

なお、酸化物530は、各金属原子の原子数比が異なる複数の酸化物層の積層構成を有することが好ましい。具体的には、酸化物530aに用いる金属酸化物において、構成元素中の元素Mの原子数比が、酸化物530bに用いる金属酸化物における、構成元素中の元素Mの原子数比より、大きいことが好ましい。また、酸化物530aに用いる金属酸化物において、Inに対する元素Mの原子数比が、酸化物530bに用いる金属酸化物における、Inに対する元素Mの原子数比より大きいことが好ましい。また、酸化物530bに用いる金属酸化物において、元素Mに対するInの原子数比が、酸化物530aに用いる金属酸化物における、元素Mに対するInの原子数比より大きいことが好ましい。

[0202]

また、酸化物530aの伝導帯下端のエネルギーが、酸化物530bの伝導帯下端のエネルギーより高くなることが好ましい。また、言い換えると、酸化物530a電子親和力が、酸化物530bの電子親和力より小さいことが好ましい。

[0203]

ここで、酸化物530aおよび酸化物530bの接合部において、伝導帯下端のエネルギー準位はなだらかに変化する。換言すると、酸化物530aおよび酸化物530bの接合部における伝導帯下端のエネルギー準位は、連続的に変化または連続接合するともいうことができる。このようにするためには、酸化物530aと酸化物530bとの界面において形成される混合層の欠陥準位密度を低くするとよい。

[0204]

具体的には、酸化物530aと酸化物530bが、酸素以外に共通の元素を有する（主成分とする）ことで、欠陥準位密度が低い混合層を形成することができる。例えば、酸化物530bがIn-Ga-Zn酸化物の場合、酸化物530aとして、In-Ga-Zn酸化物、Ga-Zn酸化物、酸化ガリウムなどを用いるとよい。

[0205]

このとき、キャリアの主たる経路は酸化物530bとなる。酸化物530aを上述の構成とすることで、酸化物530aと酸化物530bとの界面における欠陥準位密度を低くすることができる。そのため、界面散乱によるキャリア伝導への影響が小さくなり、トランジスタ500は高いオン電流を得られる。

[0206]

酸化物530b上には、ソース電極、およびドレイン電極として機能する導電体542a、および導電体542bが設けられる。導電体542a、および導電体542bとしては、アルミニウム、

クロム、銅、銀、金、白金、タンタル、ニッケル、チタン、モリブデン、タングステン、ハフニウム、バナジウム、ニオブ、マンガン、マグネシウム、ジルコニウム、ベリリウム、インジウム、ルテニウム、イリジウム、ストロンチウム、ランタンから選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いることが好ましい。例えば、窒化タンタル、窒化チタン、タングステン、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、ランタンとニッケルを含む酸化物などを用いることが好ましい。また、窒化タンタル、窒化チタン、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、ランタンとニッケルを含む酸化物は、酸化しにくい導電性材料、または、酸素を吸収しても導電性を維持する材料であるため、好ましい。更に、窒化タンタルなどの金属窒化物膜は、水素または酸素に対するバリア性があるため好ましい。

[0207]

また、図14Aでは、導電体542a、および導電体542bを単層構成として示したが、2層以上の積層構成としてもよい。例えば、窒化タンタル膜とタングステン膜を積層するとよい。また、チタン膜とアルミニウム膜を積層してもよい。また、タングステン膜上にアルミニウム膜を積層する二層構成、銅-マグネシウム-アルミニウム合金膜上に銅膜を積層する二層構成、チタン膜上に銅膜を積層する二層構成、タングステン膜上に銅膜を積層する二層構成としてもよい。

[0208]

また、チタン膜または窒化チタン膜と、そのチタン膜または窒化チタン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にチタン膜または窒化チタン膜を形成する三層構成、モリブデン膜または窒化モリブデン膜と、そのモリブデン膜または窒化モリブデン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にモリブデン膜または窒化モリブデン膜を形成する三層構成等がある。なお、酸化インジウム、酸化錫または酸化亜鉛を含む透明導電材料を用いてもよい。

[0209]

また、図14Aに示すように、酸化物530の、導電体542a（導電体542b）との界面とその近傍には、低抵抗領域として、領域543a、および領域543bが形成される場合がある。このとき、領域543aはソース領域またはドレイン領域の一方として機能し、領域543bはソース領域またはドレイン領域の他方として機能する。また、領域543aと領域543bに挟まれる領域にチャンネル形成領域が形成される。

[0210]

酸化物530と接するように上記導電体542a（導電体542b）を設けることで、領域543a（領域543b）の酸素濃度が低減する場合がある。また、領域543a（領域543b）に導電体542a（導電体542b）に含まれる金属と、酸化物530の成分とを含む金属化合物層が形成される場合がある。このような場合、領域543a（領域543b）のキャリア密度が増加し、領域543a（領域543b）は、低抵抗領域となる。

[0211]

絶縁体544は、導電体542a、および導電体542bを覆うように設けられ、導電体542a、および導電体542bの酸化を抑制する。このとき、絶縁体544は、酸化物530の側面を

覆い、絶縁体 5 2 4 と接するように設けられてもよい。

[0 2 1 2]

絶縁体 5 4 4 として、ハフニウム、アルミニウム、ガリウム、イットリウム、ジルコニウム、タングステン、チタン、タンタル、ニッケル、ゲルマニウム、ネオジム、ランタンまたは、マグネシウムなどから選ばれた一種、または二種以上が含まれた金属酸化物を用いることができる。また、絶縁体 5 4 4 として、窒化酸化シリコンまたは窒化シリコンなども用いることができる。

[0 2 1 3]

特に、絶縁体 5 4 4 として、アルミニウム、またはハフニウムの一方または双方の酸化物を含む絶縁体である、酸化アルミニウム、酸化ハフニウム、アルミニウム、およびハフニウムを含む酸化物（ハフニウムアルミネート）などを用いることが好ましい。特に、ハフニウムアルミネートは、酸化ハフニウム膜よりも、耐熱性が高い。そのため、後の工程での熱処理において、結晶化しにくいため好ましい。なお、導電体 5 4 2 a、および導電体 5 4 2 b が耐酸化性を有する材料、または、酸素を吸収しても著しく導電性が低下しない場合、絶縁体 5 4 4 は、必須の構成ではない。求めるトランジスタ特性により、適宜設計すればよい。

[0 2 1 4]

絶縁体 5 4 4 を有することで、絶縁体 5 8 0 に含まれる水、および水素などの不純物が絶縁体 5 4 5 を介して、酸化物 5 3 0 b に拡散することを抑制することができる。また、絶縁体 5 8 0 が有する過剰酸素により、導電体 5 6 0 が酸化するのを抑制することができる。

[0 2 1 5]

絶縁体 5 4 5 は、第 1 のゲート絶縁膜として機能する。絶縁体 5 4 5 は、上述した絶縁体 5 2 4 と同様に、過剰に酸素を含み、かつ加熱により酸素が放出される絶縁体を用いて形成することが好ましい。

[0 2 1 6]

具体的には、過剰酸素を有する酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素、および窒素を添加した酸化シリコン、空孔を有する酸化シリコンを用いることができる。特に、酸化シリコン、および酸化窒化シリコンは熱に対し安定であるため好ましい。

[0 2 1 7]

過剰酸素を含む絶縁体を絶縁体 5 4 5 として設けることにより、絶縁体 5 4 5 から、酸化物 5 3 0 b のチャネル形成領域に効果的に酸素を供給することができる。また、絶縁体 5 2 4 と同様に、絶縁体 5 4 5 中の水または水素などの不純物濃度が低減されていることが好ましい。絶縁体 5 4 5 の膜厚は、1 nm 以上 20 nm 以下とするのが好ましい。

[0 2 1 8]

また、絶縁体 5 4 5 が有する過剰酸素を、効率的に酸化物 5 3 0 へ供給するために、絶縁体 5 4 5 と導電体 5 6 0 との間に金属酸化物を設けてもよい。当該金属酸化物は、絶縁体 5 4 5 から導電体 5 6 0 への酸素拡散を抑制することが好ましい。酸素の拡散を抑制する金属酸化物を設けることで、絶縁体 5 4 5 から導電体 5 6 0 への過剰酸素の拡散が抑制される。つまり、酸化物 5 3 0 へ供給する過剰酸素量の減少を抑制することができる。また、過剰酸素による導電体 5 6 0 の酸化を抑制することができる。当該金属酸化物としては、絶縁体 5 4 4 に用いることができる材料を用いればよい。

[0219]

なお、絶縁体545は、第2のゲート絶縁膜と同様に、積層構成としてもよい。トランジスタの微細化、および高集積化が進むと、ゲート絶縁膜の薄膜化により、リーク電流などの問題が生じる場合があるため、ゲート絶縁膜として機能する絶縁体を、high-k材料と、熱的に安定している材料との積層構成とすることで、物理膜厚を保ちながら、トランジスタ動作時のゲート電圧の低減が可能となる。また、熱的に安定かつ比誘電率の高い積層構成とすることができる。

[0220]

第1のゲート電極として機能する導電体560は、図14Aおよび図14Bでは2層構成として示しているが、単層構成でもよいし、3層以上の積層構成であってもよい。

[0221]

導電体560aは、水素原子、水素分子、水分子、窒素原子、窒素分子、酸化窒素分子(N_2O 、 NO 、 NO_2 など)、銅原子などの不純物の拡散を抑制する機能を有する導電性材料を用いることが好ましい。または、酸素（例えば、酸素原子、酸素分子などの少なくとも一）の拡散を抑制する機能を有する導電性材料を用いることが好ましい。導電体560aが酸素の拡散を抑制する機能を持つことにより、絶縁体545に含まれる酸素により、導電体560bが酸化して導電率が低下することを抑制することができる。酸素の拡散を抑制する機能を有する導電性材料としては、例えば、タンタル、窒化タンタル、ルテニウム、または酸化ルテニウムなどを用いることが好ましい。また、導電体560aとして、酸化物530に適用できる酸化物半導体を用いることができる。その場合、導電体560bをスパッタリング法で成膜することで、導電体560aの電気抵抗値を低下させて導電体にすることができる。これをOC(Oxide Conductor)電極と呼ぶことができる。

[0222]

また、導電体560bは、タングステン、銅、またはアルミニウムを主成分とする導電性材料を用いることが好ましい。また、導電体560bは、配線としても機能するため、導電性が高い導電体を用いることが好ましい。例えば、タングステン、銅、またはアルミニウムを主成分とする導電性材料を用いることができる。また、導電体560bは積層構成としてもよく、例えば、チタン又は窒化チタンと上記導電性材料との積層構成としてもよい。

[0223]

絶縁体580は、絶縁体544を介して、導電体542a、および導電体542b上に設けられる。絶縁体580は、過剰酸素領域を有することが好ましい。例えば、絶縁体580として、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素、および窒素を添加した酸化シリコン、空孔を有する酸化シリコン、または樹脂などを有することが好ましい。特に、酸化シリコン、および酸化窒化シリコンは、熱的に安定であるため好ましい。特に、酸化シリコン、空孔を有する酸化シリコンは、後の工程で、容易に過剰酸素領域を形成することができるため好ましい。

[0224]

絶縁体580は、過剰酸素領域を有することが好ましい。加熱により酸素が放出される絶縁体580を設けることで、絶縁体580中の酸素を酸化物530へと効率良く供給することができる。なお、絶縁体580中の水または水素などの不純物濃度が低減されていることが好ましい。

[0225]

絶縁体 580 の開口は、導電体 542 a と導電体 542 b の間の領域に重畳して形成される。これにより、導電体 560 は、絶縁体 580 の開口、および導電体 542 a と導電体 542 b に挟まれた領域に、埋め込まれるように形成される。

[0226]

半導体装置を微細化するに当たり、ゲート長を短くすることが求められるが、導電体 560 の導電性が下がらないようにする必要がある。そのために導電体 560 の膜厚を大きくすると、導電体 560 はアスペクト比が高い形状となりうる。本実施の形態では、導電体 560 を絶縁体 580 の開口に埋め込むように設けるため、導電体 560 をアスペクト比の高い形状にしても、工程中に導電体 560 を倒壊させることなく、形成することができる。

[0227]

絶縁体 574 は、絶縁体 580 の上面、導電体 560 の上面、および絶縁体 545 の上面に接して設けられることが好ましい。絶縁体 574 をスパッタリング法で成膜することで、絶縁体 545、および絶縁体 580 へ過剰酸素領域を設けることができる。これにより、当該過剰酸素領域から、酸化物 530 中に酸素を供給することができる。

[0228]

例えば、絶縁体 574 として、ハフニウム、アルミニウム、ガリウム、イットリウム、ジルコニウム、タングステン、チタン、タンタル、ニッケル、ゲルマニウム、またはマグネシウムなどから選ばれた一種、または二種以上が含まれた金属酸化物を用いることができる。

[0229]

特に、酸化アルミニウムはバリア性が高く、0.5 nm 以上 3.0 nm 以下の薄膜であっても、水素、および窒素の拡散を抑制することができる。したがって、スパッタリング法で成膜した酸化アルミニウムは、酸素供給源であるとともに、水素などの不純物のバリア膜としての機能も有することができる。

[0230]

また、絶縁体 574 の上に、層間膜として機能する絶縁体 581 を設けることが好ましい。絶縁体 581 は、絶縁体 524 などと同様に、膜中の水または水素などの不純物濃度が低減されていることが好ましい。

[0231]

また、絶縁体 581、絶縁体 574、絶縁体 580、および絶縁体 544 に形成された開口に、導電体 540 a、および導電体 540 b を配置する。導電体 540 a および導電体 540 b は、導電体 560 を挟んで対向して設ける。

[0232]

特に、酸化アルミニウムは、酸素、およびトランジスタの電気特性の変動要因となる水素、水分などの不純物、の両方に対して膜を透過させない遮断効果が高い。したがって、酸化アルミニウムは、トランジスタの作製工程中および作製後において、水素、水分などの不純物のトランジスタ 500 への混入を防止することができる。また、トランジスタ 500 を構成する酸化物からの酸素の放出を抑制することができる。そのため、トランジスタ 500 に対する保護膜として用いることに適している。

[0233]

また、トランジスタ 500 の形成後、トランジスタ 500 を囲むように開口を形成し、当該開口

を覆うように、水素、または水に対するバリア性が高い絶縁体を形成してもよい。上述のバリア性の高い絶縁体でトランジスタ500を包み込むことで、外部から水分、および水素が侵入するのを防止することができる。または、複数のトランジスタ500をまとめて、水素、または水に対するバリア性が高い絶縁体で包み込んでもよい。なお、トランジスタ500を囲むように開口を形成する場合、例えば、絶縁体522または絶縁体514に達する開口を形成し、絶縁体522または絶縁体514に接するように上述のバリア性の高い絶縁体を形成すると、トランジスタ500の作製工程の一部を兼ねられるため、好適である。なお、水素、または水に対するバリア性が高い絶縁体としては、例えば、絶縁体522または絶縁体514と同様の材料を用いればよい。

[0234]

本構成を用いることで、酸化物半導体を有するトランジスタを用いた半導体装置において、微細化または高集積化を図ることができる。

[0235]

本発明の一態様の半導体装置に用いることができる基板としては、ガラス基板、石英基板、サファイア基板、セラミック基板、金属基板（例えば、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板、タングステン基板、タングステン・ホイルを有する基板など）、半導体基板（例えば、単結晶半導体基板、多結晶半導体基板、または化合物半導体基板など）、SOI（Silicon on Insulator）基板、などを用いることができる。また、本実施の形態の処理温度に耐えうる耐熱性を有するプラスチック基板を用いてもよい。ガラス基板の一例としては、バリウムホウケイ酸ガラス、アルミノシリケートガラス、またはアルミノホウケイ酸ガラス、またはソーダライムガラスなどがある。他にも、結晶化ガラスなどを用いることができる。

[0236]

または、基板として、可撓性基板、貼り合わせフィルム、繊維状の材料を含む紙、または基材フィルムなどを用いることができる。可撓性基板、貼り合わせフィルム、基材フィルムなどの一例としては、以下のものがあげられる。例えば、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）、ポリエーテルサルフォン（PES）、ポリテトラフルオロエチレン（PTFE）に代表されるプラスチックがある。または、一例としては、アクリル等の合成樹脂などがある。または、一例としては、ポリプロピレン、ポリエステル、ポリフッ化ビニル、またはポリ塩化ビニルなどがある。または、一例としては、ポリアミド、ポリイミド、アラミド樹脂、エポキシ樹脂、無機蒸着フィルム、または紙類などがある。特に、半導体基板、単結晶基板、またはSOI基板などを用いてトランジスタを製造することによって、特性、サイズ、または形状などのばらつきが少なく、電流能力が高く、サイズの小さいトランジスタを製造することができる。このようなトランジスタによって回路を構成すると、回路の低消費電力化、または回路の高集積化を図ることができる。

[0237]

また、基板として、可撓性基板を用い、可撓性基板上に直接、トランジスタ、抵抗、および／または容量などを形成してもよい。または、基板と、トランジスタ、抵抗、および／または容量などの間に剥離層を設けてもよい。剥離層は、その上に半導体装置を一部あるいは全部完成させた後、基板より分離し、他の基板に転載するために用いることができる。その際、トランジスタ、抵抗、および／または容量などは耐熱性の劣る基板や可撓性の基板にも転載できる。なお、上述の剥離層には、例えば、タングステン膜と酸化シリコン膜との無機膜の積層構成の構成や、基板上にポリイ

ミド等の有機樹脂膜が形成された構成、水素を含むシリコン膜等を用いることができる。

[0238]

つまり、ある基板上に半導体装置を形成し、その後、別の基板に半導体装置を転置してもよい。半導体装置が転置される基板の一例としては、上述したトランジスタを形成することが可能な基板に加え、紙基板、セロファン基板、アラミドフィルム基板、ポリイミドフィルム基板、石材基板、木材基板、布基板（天然繊維（絹、綿、麻）、合成繊維（ナイロン、ポリウレタン、ポリエステル）若しくは再生繊維（アセテート、キュプラ、レーヨン、再生ポリエステル）などを含む）、皮革基板、またはゴム基板などがある。これらの基板を用いることにより、可撓性を有する半導体装置の製造、壊れにくい半導体装置の製造、耐熱性の付与、軽量化、または薄型化を図ることができる。

[0239]

可撓性を有する基板上に半導体装置を設けることで、重量の増加を抑え、且つ破損しにくい半導体装置を提供することができる。

[0240]

<トランジスタの変形例1>

図15A、図15B、および図15Cに示すトランジスタ500Aは、図14A、図14Bに示す構成のトランジスタ500の変形例である。図15Aはトランジスタ500Aの上面図である。図15Bは、図15Aに一点鎖線で示すL1-L2部位の断面模式図である。図15Cは、図15Aに一点鎖線で示すW1-W2部位の断面模式図である。なお、図15Aの上面図では、図の明瞭化のために一部の要素の記載を省略している。なお、図15A、図15B、および図15Cに示す構成は、本発明の一態様の半導体装置が有する他のトランジスタにも適用することができる。

[0241]

図15A、図15B、および図15Cに示す構成のトランジスタ500Aは、絶縁体552、絶縁体513および絶縁体404を有する点が、図14A、図14Bに示す構成のトランジスタ500と異なる。また、導電体540aの側面に接して絶縁体552が設けられ、導電体540bの側面に接して絶縁体552が設けられる点が、図14A、図14Bに示す構成のトランジスタ500と異なる。さらに、絶縁体520を有さない点が、図14A、図14Bに示す構成のトランジスタ500と異なる。

[0242]

図15A、図15B、および図15Cに示す構成のトランジスタ500Aは、絶縁体512上に絶縁体513が設けられる。また、絶縁体574上、および絶縁体513上に絶縁体404が設けられる。

[0243]

図15A、図15B、および図15Cに示す構成のトランジスタ500Aでは、絶縁体514、絶縁体516、絶縁体522、絶縁体524、絶縁体544、絶縁体580、および絶縁体574がパターンニングされており、絶縁体404がこれらを覆う構成になっている。つまり、絶縁体404は、絶縁体574の上面、絶縁体574の側面、絶縁体580の側面、絶縁体544の側面、絶縁体524の側面、絶縁体522の側面、絶縁体516の側面、絶縁体514の側面、絶縁体513の上面とそれぞれ接する。これにより、酸化物530等は、絶縁体404と絶縁体513によって外部から隔離される。

[0244]

絶縁体 5 1 3 および絶縁体 4 0 4 は、水素（例えば、水素原子、水素分子などの少なくとも一）または水分子の拡散を抑制する機能が高いことが好ましい。例えば、絶縁体 5 1 3 および絶縁体 4 0 4 として、水素バリア性が高い材料である、窒化シリコンまたは窒化酸化シリコンを用いることが好ましい。これにより、酸化物 5 3 0 に水素等が拡散することを抑制することができるので、トランジスタ 5 0 0 A の特性低下を抑制できる。よって、本発明の一態様の半導体装置の信頼性を高めることができる。

[0245]

絶縁体 5 5 2 は、絶縁体 5 8 1、絶縁体 4 0 4、絶縁体 5 7 4、絶縁体 5 8 0、および絶縁体 5 4 4 に接して設けられる。絶縁体 5 5 2 は、水素または水分子の拡散を抑制する機能を有することが好ましい。たとえば、絶縁体 5 5 2 として、水素バリア性が高い材料である、窒化シリコン、酸化アルミニウム、または窒化酸化シリコン等の絶縁体を用いることが好ましい。特に、窒化シリコンは水素バリア性が高い材料であるので、絶縁体 5 5 2 として用いると好適である。絶縁体 5 5 2 として水素バリア性が高い材料を用いることにより、水または水素等の不純物が、絶縁体 5 8 0 等から導電体 5 4 0 a および導電体 5 4 0 b を通じて酸化物 5 3 0 に拡散することを抑制することができる。また、絶縁体 5 8 0 に含まれる酸素が導電体 5 4 0 a および導電体 5 4 0 b に吸収されることを抑制することができる。以上により、本発明の一態様の半導体装置の信頼性を高めることができる。

[0246]

<トランジスタの変形例 2>

図 1 6 A、図 1 6 B および図 1 6 C を用いて、トランジスタ 5 0 0 B の構成例を説明する。図 1 6 A はトランジスタ 5 0 0 B の上面図である。図 1 6 B は、図 1 6 A に一点鎖線で示す L 1 - L 2 部位の断面模式図である。図 1 6 C は、図 1 6 A に一点鎖線で示す W 1 - W 2 部位の断面模式図である。なお、図 1 6 A の上面図では、図の明瞭化のために一部の要素の記載を省略している。

[0247]

トランジスタ 5 0 0 B はトランジスタ 5 0 0 の変形例であり、トランジスタ 5 0 0 に置き換え可能なトランジスタである。よって、説明の繰り返しを防ぐため、主にトランジスタ 5 0 0 B のトランジスタ 5 0 0 と異なる点について説明する。

[0248]

第 1 のゲート電極として機能する導電体 5 6 0 は、導電体 5 6 0 a、および導電体 5 6 0 a 上の導電体 5 6 0 b を有する。導電体 5 6 0 a は、水素原子、水素分子、水分子、銅原子などの不純物の拡散を抑制する機能を有する導電性材料を用いることが好ましい。または、酸素（例えば、酸素原子、酸素分子などの少なくとも一）の拡散を抑制する機能を有する導電性材料を用いることが好ましい。

[0249]

導電体 5 6 0 a が酸素の拡散を抑制する機能を持つことにより、導電体 5 6 0 b の材料選択性を向上することができる。つまり、導電体 5 6 0 a を有することで、導電体 5 6 0 b の酸化が抑制され、導電率が低下することを防止することができる。

[0250]

また、導電体 5 6 0 の上面および側面と絶縁体 5 4 5 の側面を覆うように、絶縁体 5 4 4 を設けることが好ましい。なお、絶縁体 5 4 4 は、水または水素などの不純物、および酸素の拡散を抑制

する機能を有する絶縁性材料を用いるとよい。例えば、酸化アルミニウムまたは酸化ハフニウムなどを用いることが好ましい。また、他にも、例えば、酸化マグネシウム、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジムまたは酸化タンタルなどの金属酸化物、窒化酸化シリコンまたは窒化シリコンなどを用いることができる。

[0251]

絶縁体544を設けることで、導電体560の酸化を抑制することができる。また、絶縁体544を有することで、絶縁体580が有する水、および水素などの不純物がトランジスタ500Bへ拡散することを抑制することができる。

[0252]

トランジスタ500Bは、導電体542aの一部と導電体542bの一部に導電体560が重なるため、トランジスタ500よりも寄生容量が大きくなりやすい。よって、トランジスタ500に比べて動作周波数が低くなる傾向がある。しかしながら、絶縁体580などに開口を設けて導電体560や絶縁体545などを埋めこむ工程が不要であるため、トランジスタ500と比較して生産性が高い。

[0253]

本実施の形態に示す構成、構造、方法などは、他の実施の形態などに示す構成、構造、方法などと適宜組み合わせる用いることができる。

[0254]

(実施の形態4)

本実施の形態では、金属酸化物の一種である酸化物半導体について説明する。

[0255]

金属酸化物は、少なくともインジウムまたは亜鉛を含むことが好ましい。特にインジウムおよび亜鉛を含むことが好ましい。また、それらに加えて、アルミニウム、ガリウム、イットリウム、スズなどが含まれていることが好ましい。また、ホウ素、シリコン、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、マグネシウム、コバルトなどから選ばれた一種、または複数種が含まれていてもよい。

[0256]

<結晶構造の分類>

まず、酸化物半導体における、結晶構造の分類について、図17Aを用いて説明を行う。図17Aは、酸化物半導体、代表的にはIGZO(Inと、Gaと、Znと、を含む金属酸化物)の結晶構造の分類を説明する図である。

[0257]

図17Aに示すように、酸化物半導体は、大きく分けて「Amorphous(無定形)」と、「Crystalline(結晶性)」と、「Crystal(結晶)」と、に分類される。また、「Amorphous」の中には、completely amorphousが含まれる。また、「Crystalline」の中には、CAAC(c-axis-aligned crystalline)、nc(nanocrystalline)、およびCAC(cloud-aligned composite)が含まれる(excluding single crystal and poly crystal)。なお、「Crystalline」の分類には、single crystal、poly crystal、およびcompletely amorph

ousは除かれる。また、「Crystal」の中には、single crystal、およびpoly crystalが含まれる。

[0258]

なお、図17Aに示す太枠内の構造は、「Amorphous（無定形）」と、「Crystal（結晶）」との間の中間状態であり、新しい境界領域（New crystalline phase）に属する構造である。すなわち、当該構造は、エネルギー的に不安定な「Amorphous（無定形）」や、「Crystal（結晶）」とは全く異なる構造と言い換えることができる。

[0259]

なお、膜または基板の結晶構造は、X線回折（XRD：X-Ray Diffraction）スペクトルを用いて評価することができる。ここで、「Crystalline」に分類されるCAAC-IGZO膜のGIXD（Grazing-Incidence XRD）測定で得られるXRDスペクトルを図17Bに示す（縦軸は強度（Intensity）を任意単位（a. u.）で表している）。なお、GIXD法は、薄膜法またはSeemann-Bohlin法ともいう。以降、図17Bに示すGIXD測定で得られるXRDスペクトルを、単にXRDスペクトルと記す。なお、図17Bに示すCAAC-IGZO膜の組成は、In：Ga：Zn＝4：2：3〔原子数比〕近傍である。また、図17Bに示すCAAC-IGZO膜の厚さは、500nmである。

[0260]

図17Bに示すように、CAAC-IGZO膜のXRDスペクトルでは、明確な結晶性を示すピークが検出される。具体的には、CAAC-IGZO膜のXRDスペクトルでは、 $2\theta = 31^\circ$ 近傍に、c軸配向を示すピークが検出される。なお、図17Bに示すように、 $2\theta = 31^\circ$ 近傍のピークは、ピーク強度が検出された角度を軸に左右非対称である。

[0261]

また、膜または基板の結晶構造は、極微電子線回折法（NBED：Nano Beam Electron Diffraction）によって観察される回折パターン（極微電子線回折パターンともいう。）にて評価することができる。CAAC-IGZO膜の回折パターンを、図17Cに示す。図17Cは、電子線を基板に対して平行に入射するNBEDによって観察される回折パターンである。なお、図17Cに示すCAAC-IGZO膜の組成は、In：Ga：Zn＝4：2：3〔原子数比〕近傍である。また、極微電子線回折法では、プローブ径を1nmとして電子線回折が行われる。

[0262]

図17Cに示すように、CAAC-IGZO膜の回折パターンでは、c軸配向を示す複数のスポットが観察される。

[0263]

<<酸化物半導体の構造>>

なお、酸化物半導体は、結晶構造に着目した場合、図17Aとは異なる分類となる場合がある。例えば、酸化物半導体は、単結晶酸化物半導体と、それ以外の非単結晶酸化物半導体と、に分けられる。非単結晶酸化物半導体としては、例えば、上述のCAAC-OS、およびnc-OSがある。また、非単結晶酸化物半導体には、多結晶酸化物半導体、擬似非晶質酸化物半導体（a-like OS：amorphous-like oxide semiconductor）、非晶質酸化物半導体、などが含まれる。

[0264]

ここで、上述のCAAC-OS、nc-OS、およびa-like OSの詳細について、説明を行う。

[0265]

[CAAC-OS]

CAAC-OSは、複数の結晶領域を有し、当該複数の結晶領域はc軸が特定の方向に配向している酸化物半導体である。なお、特定の方向とは、CAAC-OS膜の厚さ方向、CAAC-OS膜の被形成面の法線方向、またはCAAC-OS膜の表面の法線方向である。また、結晶領域とは、原子配列に周期性を有する領域である。なお、原子配列を格子配列とみなすと、結晶領域とは、格子配列の揃った領域でもある。さらに、CAAC-OSは、a-b面方向において複数の結晶領域が連結する領域を有し、当該領域は歪みを有する場合がある。なお、歪みとは、複数の結晶領域が連結する領域において、格子配列の揃った領域と、別の格子配列の揃った領域と、の間で格子配列の向きが変化している箇所を指す。つまり、CAAC-OSは、c軸配向し、a-b面方向には明らかな配向をしていない酸化物半導体である。

[0266]

なお、上記複数の結晶領域のそれぞれは、1つまたは複数の微小な結晶（最大径が10nm未満である結晶）で構成される。結晶領域が1つの微小な結晶で構成されている場合、当該結晶領域の最大径は10nm未満となる。また、結晶領域が多数の微小な結晶で構成されている場合、当該結晶領域の大きさは、数十nm程度となる場合がある。

[0267]

また、In-M-Zn酸化物（元素Mは、アルミニウム、ガリウム、イットリウム、スズ、チタンなどから選ばれた一種、または複数種）において、CAAC-OSは、インジウム（In）、および酸素を有する層（以下、In層）と、元素M、亜鉛（Zn）、および酸素を有する層（以下、（M，Zn）層）とが積層した、層状の結晶構造（層状構造ともいう）を有する傾向がある。なお、インジウムと元素Mは、互いに置換可能である。よって、（M，Zn）層にはインジウムが含まれる場合がある。また、In層には元素Mが含まれる場合がある。なお、In層にはZnが含まれる場合もある。当該層状構造は、例えば、高分解能TEM像において、格子像として観察される。

[0268]

CAAC-OS膜に対し、例えば、XRD装置を用いて構造解析を行うと、 $\theta/2\theta$ スキャンを用いたOut-of-plane XRD測定では、c軸配向を示すピークが $2\theta = 31^\circ$ またはその近傍に検出される。なお、c軸配向を示すピークの位置（ 2θ の値）は、CAAC-OSを構成する金属元素の種類、組成などにより変動する場合がある。

[0269]

また、例えば、CAAC-OS膜の電子線回折パターンにおいて、複数の輝点（スポット）が観測される。なお、あるスポットと別のスポットとは、試料を透過した入射電子線のスポット（ダイレクトスポットともいう。）を対称中心として、点対称の位置に観測される。

[0270]

上記特定の方向から結晶領域を観察した場合、当該結晶領域内の格子配列は、六方格子を基本とするが、単位格子は正六角形とは限らず、非正六角形である場合がある。また、上記歪みにおいて、五角形、七角形などの格子配列を有する場合がある。なお、CAAC-OSにおいて、歪み近傍に

においても、明確な結晶粒界（グレインバウンダリー）を確認することはできない。即ち、格子配列の歪みによって、結晶粒界の形成が抑制されていることがわかる。これは、CAAC-OSが、a-b面方向において酸素原子の配列が稠密でないことや、金属原子が置換することで原子間の結合距離が変化することなどによって、歪みを許容することができるためと考えられる。

[0271]

なお、明確な結晶粒界が確認される結晶構造は、いわゆる多結晶（polycrystal）と呼ばれる。結晶粒界は、再結合中心となり、キャリアが捕獲されトランジスタのオン電流の低下、電界効果移動度の低下などを引き起こす可能性が高い。よって、明確な結晶粒界が確認されないCAAC-OSは、トランジスタの半導体層に好適な結晶構造を有する結晶性の酸化物の一つである。なお、CAAC-OSを構成するには、Znを有する構成が好ましい。例えば、In-Zn酸化物、およびIn-Ga-Zn酸化物は、In酸化物よりも結晶粒界の発生を抑制できるため好適である。

[0272]

CAAC-OSは、結晶性が高く、明確な結晶粒界が確認されない酸化物半導体である。よって、CAAC-OSは、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。また、酸化物半導体の結晶性は不純物の混入や欠陥の生成などによって低下する場合があるため、CAAC-OSは不純物や欠陥（酸素欠損など）の少ない酸化物半導体ともいえる。従って、CAAC-OSを有する酸化物半導体は、物理的性質が安定する。そのため、CAAC-OSを有する酸化物半導体は熱に強く、信頼性が高い。また、CAAC-OSは、製造工程における高い温度（所謂サーマルバジェット）に対しても安定である。したがって、OSトランジスタにCAAC-OSを用いると、製造工程の自由度を広げることが可能となる。

[0273]

[nc-OS]

nc-OSは、微小な領域（例えば、1nm以上10nm以下の領域、特に1nm以上3nm以下の領域）において原子配列に周期性を有する。別言すると、nc-OSは、微小な結晶を有する。なお、当該微小な結晶の大きさは、例えば、1nm以上10nm以下、特に1nm以上3nm以下であることから、当該微小な結晶をナノ結晶ともいう。また、nc-OSは、異なるナノ結晶間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、nc-OSは、分析方法によっては、a-like OSや非晶質酸化物半導体と区別が付かない場合がある。例えば、nc-OS膜に対し、XRD装置を用いて構造解析を行うと、 $\theta/2\theta$ スキャンを用いたOut-of-plane XRD測定では、結晶性を示すピークが検出されない。また、nc-OS膜に対し、ナノ結晶よりも大きいプローブ径（例えば50nm以上）の電子線を用いる電子線回折（制限視野電子線回折ともいう。）を行うと、ハローパターンのような回折パターンが観測される。一方、nc-OS膜に対し、ナノ結晶の大きさと近いナノ結晶より小さいプローブ径（例えば1nm以上30nm以下）の電子線を用いる電子線回折（ナノビーム電子線回折ともいう。）を行うと、ダイレクトスポットを中心とするリング状の領域内に複数のスポットが観測される電子線回折パターンが取得される場合がある。

[0274]

[a-like OS]

a-like OSは、nc-OSと非晶質酸化物半導体との間の構造を有する酸化物半導体である。a-like OSは、鬆又は低密度領域を有する。即ち、a-like OSは、nc-

OSおよびCAAC-OSと比べて、結晶性が低い。また、a-like OSは、nc-OSおよびCAAC-OSと比べて、膜中の水素濃度が高い。

[0275]

<<酸化物半導体の構成>>

次に、上述のCAC-OSの詳細について、説明を行う。なお、CAC-OSは材料構成に関する。

[0276]

[CAC-OS]

CAC-OSとは、例えば、金属酸化物を構成する元素が、0.5nm以上10nm以下、好ましくは、1nm以上3nm以下、またはその近傍のサイズで偏在した材料の一構成である。なお、以下では、金属酸化物において、一つまたは複数の金属元素が偏在し、該金属元素を有する領域が、0.5nm以上10nm以下、好ましくは、1nm以上3nm以下、またはその近傍のサイズで混合した状態をモザイク状、またはパッチ状ともいう。

[0277]

さらに、CAC-OSとは、第1の領域と、第2の領域と、に材料が分離することでモザイク状となり、当該第1の領域が、膜中に分布した構成（以下、クラウド状ともいう。）である。つまり、CAC-OSは、当該第1の領域と、当該第2の領域とが、混合している構成を有する複合金属酸化物である。

[0278]

ここで、In-Ga-Zn酸化物におけるCAC-OSを構成する金属元素に対するIn、Ga、およびZnの原子数比のそれぞれを、[In]、[Ga]、および[Zn]と表記する。例えば、In-Ga-Zn酸化物におけるCAC-OSにおいて、第1の領域は、[In]が、CAC-OS膜の組成における[In]よりも大きい領域である。また、第2の領域は、[Ga]が、CAC-OS膜の組成における[Ga]よりも大きい領域である。または、例えば、第1の領域は、[In]が、第2の領域における[In]よりも大きく、且つ、[Ga]が、第2の領域における[Ga]よりも小さい領域である。また、第2の領域は、[Ga]が、第1の領域における[Ga]よりも大きく、且つ、[In]が、第1の領域における[In]よりも小さい領域である。

[0279]

具体的には、上記第1の領域は、インジウム酸化物、インジウム亜鉛酸化物などが主成分である領域である。また、上記第2の領域は、ガリウム酸化物、ガリウム亜鉛酸化物などが主成分である領域である。つまり、上記第1の領域を、Inを主成分とする領域と言い換えることができる。また、上記第2の領域を、Gaを主成分とする領域と言い換えることができる。

[0280]

なお、上記第1の領域と、上記第2の領域とは、明確な境界が観察できない場合がある。

[0281]

例えば、In-Ga-Zn酸化物におけるCAC-OSでは、エネルギー分散型X線分光法（EDX: Energy Dispersive X-ray spectroscopy）を用いて取得したEDXマッピングにより、Inを主成分とする領域（第1の領域）と、Gaを主成分とする領域（第2の領域）とが、偏在し、混合している構造を有することが確認できる。

[0282]

CAC-OSをトランジスタに用いる場合、第1の領域に起因する導電性と、第2の領域に起因する絶縁性とが、相補的に作用することにより、スイッチングさせる機能（On/Offさせる機能）をCAC-OSに付与することができる。つまり、CAC-OSとは、材料の一部では導電性の機能と、材料の一部では絶縁性の機能とを有し、材料の全体では半導体としての機能を有する。導電性の機能と絶縁性の機能とを分離させることで、双方の機能を最大限に高めることができる。よって、CAC-OSをトランジスタに用いることで、高いオン電流（ I_{on} ）、高い電界効果移動度（ μ ）、および良好なスイッチング動作を実現することができる。

[0283]

酸化物半導体は、多様な構造をとり、それぞれが異なる特性を有する。本発明の一態様の酸化物半導体は、非晶質酸化物半導体、多結晶酸化物半導体、a-like OS、CAC-OS、nc-OS、CAAC-OSのうち、二種以上を有していてもよい。

[0284]

<酸化物半導体を有するトランジスタ>

続いて、上記酸化物半導体をトランジスタに用いる場合について説明する。

[0285]

上記酸化物半導体をトランジスタに用いることで、高い電界効果移動度のトランジスタを実現することができる。また、信頼性の高いトランジスタを実現することができる。

[0286]

トランジスタには、キャリア濃度の低い酸化物半導体を用いることが好ましい。例えば、酸化物半導体のキャリア濃度は $1 \times 10^{17} \text{ cm}^{-3}$ 以下、好ましくは $1 \times 10^{15} \text{ cm}^{-3}$ 以下、さらに好ましくは $1 \times 10^{13} \text{ cm}^{-3}$ 以下、より好ましくは $1 \times 10^{11} \text{ cm}^{-3}$ 以下、さらに好ましくは $1 \times 10^{10} \text{ cm}^{-3}$ 未満であり、 $1 \times 10^{-9} \text{ cm}^{-3}$ 以上である。なお、酸化物半導体膜のキャリア濃度を低くする場合においては、酸化物半導体膜中の不純物濃度を低くし、欠陥準位密度を低くすればよい。本明細書等において、不純物濃度が低く、欠陥準位密度の低いことを高純度真性又は実質的に高純度真性と言う。なお、キャリア濃度の低い酸化物半導体を、高純度真性又は実質的に高純度真性な酸化物半導体と呼ぶ場合がある。

[0287]

また、高純度真性又は実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。

[0288]

また、酸化物半導体のトラップ準位に捕獲された電荷は、消失するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、トラップ準位密度の高い酸化物半導体にチャネル形成領域が形成されるトランジスタは、電気特性が不安定となる場合がある。

[0289]

従って、トランジスタの電気特性を安定にするためには、酸化物半導体中の不純物濃度を低減することが有効である。また、酸化物半導体中の不純物濃度を低減するためには、近接する膜中の不純物濃度も低減することが好ましい。不純物としては、水素、窒素、アルカリ金属、アルカリ土類金属、鉄、ニッケル、シリコン等がある。

[0290]

<不純物>

ここで、酸化物半導体中における各不純物の影響について説明する。

[0291]

酸化物半導体において、第14族元素の一つであるシリコンや炭素が含まれると、酸化物半導体において欠陥準位が形成される。このため、酸化物半導体におけるシリコンや炭素の濃度と、酸化物半導体との界面近傍のシリコンや炭素の濃度（二次イオン質量分析法（SIMS: Secondary Ion Mass Spectrometry）により得られる濃度）を、 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms/cm}^3$ 以下とする。

[0292]

また、酸化物半導体にアルカリ金属又はアルカリ土類金属が含まれると、欠陥準位を形成し、キャリアを生成する場合がある。従って、アルカリ金属又はアルカリ土類金属が含まれている酸化物半導体を用いたトランジスタはノーモリーオン特性となりやすい。このため、SIMSにより得られる酸化物半導体中のアルカリ金属又はアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{16} \text{ atoms/cm}^3$ 以下にする。

[0293]

また、酸化物半導体において、窒素が含まれると、キャリアである電子が生じ、キャリア濃度が増加し、n型化しやすい。この結果、窒素が含まれている酸化物半導体を半導体を用いたトランジスタはノーモリーオン特性となりやすい。または、酸化物半導体において、窒素が含まれると、トラップ準位が形成される場合がある。この結果、トランジスタの電気特性が不安定となる場合がある。このため、SIMSにより得られる酸化物半導体中の窒素濃度を、 $5 \times 10^{19} \text{ atoms/cm}^3$ 未満、好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、さらに好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下にする。

[0294]

また、酸化物半導体に含まれる水素は、金属原子と結合する酸素と反応して水になるため、酸素欠損を形成する場合がある。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成することがある。従って、水素が含まれている酸化物半導体を用いたトランジスタはノーモリーオン特性となりやすい。このため、酸化物半導体中の水素はできる限り低減されていることが好ましい。具体的には、酸化物半導体において、SIMSにより得られる水素濃度を、 $1 \times 10^{20} \text{ atoms/cm}^3$ 未満、好ましくは $1 \times 10^{19} \text{ atoms/cm}^3$ 未満、より好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 未満、さらに好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 未満にする。

[0295]

不純物が十分に低減された酸化物半導体をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。

[0296]

本実施の形態に示す構成、構造、方法などは、他の実施の形態に示す構成、構造、方法などと適宜組み合わせる用いることができる。

[0297]

(実施の形態5)

本実施の形態では、本発明の一態様の自由な形状の表示領域を有する表示装置を適用可能なヘッドマウントディスプレイについて説明する。

[0298]

本発明の一態様の表示装置を、ヘッドマウントディスプレイの表示部に適用することができる。したがって、表示品位の高いヘッドマウントディスプレイを実現できる。または、極めて高精細なヘッドマウントディスプレイを実現できる。または、信頼性の高いヘッドマウントディスプレイを実現できる。

[0299]

また、ヘッドマウントディスプレイが有する表示装置は、アンテナを有していてもよい。アンテナで信号を受信することで、表示部で映像や情報等の表示を行うことができる。

[0300]

また、ヘッドマウントディスプレイは、センサ（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、においまたは赤外線を測定する機能を含むもの）を有していてもよい。なおセンサは、MEMSであることが好ましい。

[0301]

ヘッドマウントディスプレイは、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア（プログラム）を実行する機能、5Gによる通信を含む無線通信機能、記録媒体に記録されているプログラムまたはデータを読み出す機能等を有することができる。

[0302]

さらに、複数の表示部を有するヘッドマウントディスプレイにおいては、一つの表示部を主として画像情報を表示し、別の一つの表示部を主として文字情報を表示する機能、または複数の表示部に視差を考慮した画像を表示することで立体的な画像を表示する機能等を有することができる。さらに、受像部を有するヘッドマウントディスプレイにおいては、静止画または動画を撮影する機能、撮影した画像を自動または手動で補正する機能、撮影した画像を記録媒体（外部またはヘッドマウントディスプレイに内蔵）に保存する機能、撮影した画像を表示部に表示する機能等を有することができる。なお、本発明の一態様のヘッドマウントディスプレイが有する機能はこれらに限定されず、様々な機能を有することができる。

[0303]

本発明の一態様の表示装置は、極めて高精細な画像を表示することができる。そのため、ヘッドマウントディスプレイは、VR（Virtual Reality）機器やAR（Augmented Reality）などに好適に用いることができる。

[0304]

図18Aには、ヘッドマウントディスプレイ860の外観を示している。

[0305]

ヘッドマウントディスプレイ860は、装着部861、レンズ862、本体863、表示部864、ケーブル865等を有している。また装着部861には、バッテリー866が内蔵されている。

[0306]

ケーブル865は、バッテリー866から本体863に電力を供給する。本体863は無線受信機等を備え、受信した画像データ等の映像情報を表示部864に表示させることができる。また、本

体 8 6 3 に設けられたカメラで使用者の眼球やまぶたの動きを捉え、その情報をもとに使用者の視線の座標を算出することにより、使用者の視線を入力手段として用いることができる。

[0307]

また、装着部 8 6 1 には、使用者に触れる位置に複数の電極が設けられていてもよい。本体 8 6 3 は使用者の眼球の動きに伴って電極に流れる電流を検知することにより、使用者の視線を認識する機能を有していてもよい。また、当該電極に流れる電流を検知することにより、使用者の脈拍をモニタする機能を有していてもよい。また、装着部 8 6 1 には、温度センサ、圧力センサ、加速度センサ等の各種センサを有していてもよく、使用者の生体情報を表示部 8 6 4 に表示する機能を有していてもよい。また、使用者の頭部の動きなどを検出し、表示部 8 6 4 に表示する映像をその動きに合わせて変化させてもよい。

[0308]

表示部 8 6 4 に、本発明の一態様の表示装置を適用することができる。

[0309]

図 1 8 B、図 1 8 C には、ヘッドマウントディスプレイ 8 7 0 の外観を示している。

[0310]

ヘッドマウントディスプレイ 8 7 0 は、筐体 8 7 1、2 つの表示部 8 7 2、操作ボタン 8 7 3、及びバンド状の固定具 8 7 4 を有する。

[0311]

ヘッドマウントディスプレイ 8 7 0 は、上記ヘッドマウントディスプレイ 8 6 0 が有する機能に加え、2 つの表示部を備える。

[0312]

2 つの表示部 8 7 2 を有することで、使用者は片方の目につき 1 つの表示部を見ることができる。これにより、視差を用いた 3 次元表示等を行う際であっても、高い解像度の映像を表示することができる。また、表示部 8 7 2 は使用者の目を概略中心とした円弧状に湾曲している。これにより、使用者の目から表示部の表示面までの距離が一定となるため、使用者はより自然な映像を見ることができる。また、表示部からの光の輝度や色度が見る角度によって変化してしまうような場合であっても、表示部の表示面の法線方向に使用者の目が位置するため、実質的にその影響を無視することができるため、より現実感のある映像を表示することができる。

[0313]

操作ボタン 8 7 3 は、電源ボタンなどの機能を有する。また操作ボタン 8 7 3 の他にボタンを有していてもよい。

[0314]

また、図 1 8 D に示すように、表示部 8 7 2 と使用者の目の位置との間に、レンズ 8 7 5 を有していてもよい。レンズ 8 7 5 により、使用者は表示部 8 7 2 を拡大してみることができるため、より臨場感が高まる。このとき、図 1 8 D に示すように、視度調節のためにレンズの位置を変化させるダイヤル 8 7 6 を有していてもよい。

[0315]

表示部 8 7 2 に、本発明の一態様の表示装置を適用することができる。本発明の一態様の表示装置は、極めて精細度が高いため、図 1 8 D のようにレンズ 8 7 5 を用いて拡大したとしても、使用者に画素が視認されることなく、より現実感の高い映像を表示することができる。

[0316]

なお図18B乃至図18Dの表示部872は、向かい合う二つの辺に囲まれた形状に限定されない。筐体の大きさ、構造により、表示部872の形状は、様々な形状を選択することができる。例えば、楕円形の形状を有することもできる。例えば、図18Aで示したようなレンズ862の形状に合わせた表示装置を備えてもよい。

[0317]

図19A、図19Bには、1枚の表示部872を有する場合の例を示している。このような構成とすることで、部品点数を削減することができる。

[0318]

表示部872は、左右2つの領域にそれぞれ右目用の画像と、左目用の画像の2つの画像を並べて表示することができる。これにより、両眼視差を用いた立体映像を表示することができる。

[0319]

また、表示部872の全域に亘って、両方の目で視認可能な一つの画像を表示してもよい。これにより、視野の両端に亘ってパノラマ映像を表示することが可能となるため、現実感が高まる。

[0320]

また、上述したレンズ875を設けてもよい。表示部872には、2つの画像を並べて表示させてもよいし、表示部872に一つの画像を表示させ、レンズ875を介して両目で同じ画像を見ることのできる構成としてもよい。

[0321]

また、表示部872は湾曲していなくてもよく、表示面が平面であってもよい。例えば、図19C、図19Dには、曲面を有さない1枚の表示部872を有する場合の例を示している。

[0322]

本実施の形態に示す構成、構造、方法などは、他の実施の形態に示す構成、構造、方法などと適宜組み合わせて用いることができる。

[0323]

(実施の形態6)

本実施の形態では上述した自由な形状の表示領域を有する表示装置の応用例について説明する。

[0324]

〔電子機器〕

次に、本発明の一態様に係る自由な形状の表示領域を有する表示装置を備えた電子機器の例について説明を行う。

[0325]

本発明の一態様に係る自由な形状の表示領域を有する表示装置を用いた電子機器として、テレビ、モニタ等の表示装置、照明装置、デスクトップ型或いはノート型のパーソナルコンピュータ、ワードプロセッサ、DVD (Digital Versatile Disc) などの記録媒体に記憶された静止画又は動画を再生する画像再生装置、ポータブルCDプレーヤ、ラジオ、テープレコーダ、ヘッドホンステレオ、ステレオ、置き時計、壁掛け時計、コードレス電話子機、トランシーバ、携帯電話、自動車電話、携帯型ゲーム機、タブレット型端末、パチンコ機などの大型ゲーム機、電卓、携帯可能な電子機器（「携帯電子機器」ともいう。）、電子手帳、電子書籍端末、電子翻訳機、音声入力機器、ビデオカメラ、デジタルスチルカメラ、電気シェーバ、電子レンジ等の高周波加熱

装置、電気炊飯器、電気洗濯機、電気掃除機、温水器、扇風機、毛髪乾燥機、エアコンディショナー、加湿器、除湿器などの空調設備、食器洗い器、食器乾燥器、衣類乾燥器、布団乾燥器、電気冷蔵庫、電気冷凍庫、電気冷凍冷蔵庫、DNA保存用冷凍庫、懐中電灯、チェーンソーなどの工具、煙感知器、透析装置などの医療機器などが挙げられる。さらに、誘導灯、信号機、ベルトコンベア、エレベータ、エスカレータ、産業用ロボット、電力貯蔵システム、電力の平準化やスマートグリッドのための蓄電装置などの産業機器の制御部が備える表示装置が挙げられる。

[0326]

また、自由な形状の表示領域を有する表示装置は、ヘッドマウントディスプレイ、スマートウォッチ、バイタル情報測定用機器、ヘルメット、衣服、デジタルサイネージ用ディスプレイなどのウェアラブルな電子機器に組み込むことができる。

[0327]

また、自由な形状の表示領域を有する表示装置は、家屋もしくはビルの内壁もしくは外壁、または、自動車の内装もしくは外装の曲面に沿って組み込むことができる。

[0328]

また、蓄電装置からの電力を用いて電動機により推進する移動体なども、電子機器の範疇に含まれるものとする。上記移動体として、例えば、電気自動車（EV）、内燃機関と電動機を併せ持ったハイブリッド車（HEV）、プラグインハイブリッド車（PHEV）、これらのタイヤ車輪を無限軌道に変えた装軌車両、電動アシスト自転車を含む原動機付自転車、自動二輪車、電動車椅子、ゴルフ用カート、小型又は大型船舶、潜水艦、ヘリコプター、航空機、ロケット、人工衛星、宇宙探査機や惑星探査機、宇宙船などが挙げられる。

[0329]

また、上述した、電子機器が有する表示装置は、アンテナを有することが好ましい。アンテナで信号を受信することで、表示部で映像や情報等の表示を行うことができる。したがって、本発明の一態様に係る表示装置は、これらの電子機器に内蔵される通信装置などに用いることができる。

[0330]

また、上述した、電子機器が有する表示装置は、センサ（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、においまたは赤外線を測定する機能を含むもの）などを有していてもよい。なお、センサは、MEMSであることが好ましい。

[0331]

電子機器は、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア（プログラム）を実行する機能、5Gによる通信を含む無線通信機能、記録媒体に記録されているプログラムまたはデータを読み出す機能等を有することができる。

[0332]

図20A乃至図20Fに、電子機器の一例を示す。以下、説明する電子機器が有する表示装置、または表示部は本発明の一態様の表示装置を適用することができる。

[0333]

図20Aに、腕時計型の携帯電子機器の一例を示す。携帯電子機器6100は、筐体6101、表示部6102、バンド6103、操作ボタン6105などを備える。また、携帯電子機器610

0は、その内部に二次電池と、本発明の一態様に係る半導体装置または電子部品を備える。本発明の一態様に係る半導体装置または電子部品を携帯電子機器6100に用いることで、携帯電子機器6100を、IoT機器として機能させることができる。

[0334]

図20Bは、携帯電話機6200の一例を示している。携帯電話機6200は、筐体6201に組み込まれた表示部6202の他、操作ボタン6203、スピーカ6204、マイクロフォン6205などを備えている。

[0335]

また、携帯電話機6200は、表示部6202と重なる領域に指紋センサ6209を備える。指紋センサ6209は有機光センサであってもよい。指紋は個人によって異なるため、指紋センサ6209で指紋パターンを取得して、個人認証を行うことができる。指紋センサ6209で指紋パターンを取得するための光源として、表示部6202から発せられた光を用いることができる。

[0336]

また、携帯電話機6200は、その内部に二次電池と、本発明の一態様に係る半導体装置または電子部品を備える。本発明の一態様に係る半導体装置または電子部品を携帯電話機6200に用いることで、携帯電話機6200を、IoT機器として機能させることができる。

[0337]

図20Cは、掃除ロボット6300の一例を示している。掃除ロボット6300は、筐体6301上面に配置された表示部6302、側面に配置された複数のカメラ6303、ブラシ6304、操作ボタン6305、各種センサなどを有する。図示されていないが、掃除ロボット6300には、タイヤ、吸い込み口等が備えられている。掃除ロボット6300は自走し、ゴミ6310を検知し、下面に設けられた吸い込み口からゴミを吸引することができる。

[0338]

例えば、掃除ロボット6300は、カメラ6303が撮影した画像を解析し、壁、家具または段差などの障害物の有無を判断することができる。また、画像解析により、配線などブラシ6304に絡まりそうな物体を検知した場合は、ブラシ6304の回転を止めることができる。掃除ロボット6300は、その内部に二次電池と、本発明の一態様に係る半導体装置または電子部品を備える。本発明の一態様に係る半導体装置または電子部品を掃除ロボット6300に用いることで、掃除ロボット6300を、IoT機器として機能させることができる。

[0339]

図20Dは、ロボット6400の一例を示している。図20Dに示すロボット6400は、演算装置6409、照度センサ6401、マイクロフォン6402、上部カメラ6403、スピーカ6404、表示部6405、下部カメラ6406および障害物センサ6407、移動機構6408を備える。

[0340]

マイクロフォン6402は、使用者の話し声および環境音等を検知する機能を有する。また、スピーカ6404は、音声を発する機能を有する。ロボット6400は、マイクロフォン6402およびスピーカ6404を用いて、使用者とコミュニケーションをとることが可能である。

[0341]

表示部6405は、種々の情報の表示を行う機能を有する。ロボット6400は、使用者の望みの情報を表示部6405に表示することが可能である。表示部6405は、タッチパネルを搭載し

ていてもよい。また、表示部6405は取り外しのできる電子機器であっても良く、ロボット6400の定位置に設置することで、充電およびデータの受け渡しを可能とする。

[0342]

上部カメラ6403および下部カメラ6406は、ロボット6400の周囲を撮像する機能を有する。また、障害物センサ6407は、移動機構6408を用いてロボット6400が前進する際の進行方向における障害物の有無を察知することができる。ロボット6400は、上部カメラ6403、下部カメラ6406および障害物センサ6407を用いて、周囲の環境を認識し、安全に移動することが可能である。本発明の一態様の発光装置は表示部6405に用いることができる。

[0343]

ロボット6400は、その内部に二次電池と、本発明の一態様に係る半導体装置または電子部品を備える。本発明の一態様に係る半導体装置または電子部品をロボット6400に用いることで、ロボット6400を、IoT機器として機能させることができる。

[0344]

図20Eは、飛行体の一例を示している。図20Eに示す飛行体6500は、プロペラ6501、カメラ6502、およびバッテリー6503などを有し、自律して飛行する機能を有する。

[0345]

例えば、カメラ6502で撮影した画像データは、電子部品6504に記憶される。電子部品6504は、画像データを解析し、移動する際の障害物の有無などを察知することができる。また、電子部品6504によってバッテリー6503の蓄電容量の変化から、バッテリー残量を推定することができる。飛行体6500は、その内部に本発明の一態様に係る半導体装置または電子部品を備える。本発明の一態様に係る半導体装置または電子部品を飛行体6500に用いることで、飛行体6500を、IoT機器として機能させることができる。

[0346]

図20Fは、自動車の一例を示している。自動車7160は、エンジン、タイヤ、ブレーキ、操舵装置、カメラなどを有する。自動車7160は、その内部に本発明の一態様に係る半導体装置または電子部品を備える。本発明の一態様に係る半導体装置または電子部品を自動車7160に用いることで、自動車7160を、IoT機器として機能させることができる。

[0347]

本実施の形態に示す構成、構造、方法などは、他の実施の形態に示す構成、構造、方法などと適宜組み合わせて用いることができる。

[符号の説明]

[0348]

: ANT1: アンテナ領域、ANT2: アンテナ領域、C1: 容量、C2: 容量、CK1: 入力端子、CK2: 入力端子、d1: 距離、d2: 距離、L1: 層、L1A: 層、L1B: 層、L2: 層、L2A: 層、L2B: 層、ND2: ノード、ND3: ノード、Pix1: 画素、Pix2: 画素、Sen1: センサ、Sen2: センサ、10: 表示装置、10A: 表示装置、10B: 表示装置、10C: 表示装置、20: センサ、20A: ソースドライバ、20A1: 出力端子、20B: ソースドライバ、20B1: 出力端子、20C: センサ、20C1: センサ、20C2: センサ、20D: 送受信装置、20D1: 送受信装置、20D2: 送受信装置、30: タイミングコントローラ、30a: 出力端子、40: 画素、40A: 画素、40B: 画素、40D: 回路、40D1: 回路、

40D2 : 回路、41 : 発光素子、42 : トランジスタ、42a : トランジスタ、43 : トランジスタ、44 : トランジスタ、45 : 配線、45b : 配線、46 : 配線、48 : 配線、48a : 配線、48g : 配線、49 : 配線、49a : 配線、49b : 配線、51a : 電極、51b : 電極、51c : 電極、55a : プラグ、55b : プラグ、55c : プラグ、55d : プラグ、55e : プラグ、57a : プラグ、57b : プラグ、57c : プラグ、58 : 空間、59 : バンプ、59a : バンプ、59b : バンプ、59c : バンプ、61a : 電極、61b : 電極、61c : 電極、61d : 電極、61e : 電極、63a : プラグ、63b : プラグ、63c : プラグ、72 : 絶縁層、74 : 絶縁層、76 : 絶縁膜、78 : 絶縁膜、81 : トランジスタ、82 : トランジスタ、83 : トランジスタ、84 : トランジスタ、85 : トランジスタ、86 : トランジスタ、87 : トランジスタ、88 : トランジスタ、89 : トランジスタ、90 : トランジスタ、91 : トランジスタ、94 : 容量、95 : 容量、96 : 容量、100 : 電子機器、100A : 基板、100B : FPC、100C : 制御装置、101A : バンプ、101B : バンプ、110 : 表示領域、404 : 絶縁体、500 : トランジスタ、500A : トランジスタ、500B : トランジスタ、503 : 導電体、503a : 導電体、503b : 導電体、512 : 絶縁体、513 : 絶縁体、514 : 絶縁体、516 : 絶縁体、520 : 絶縁体、522 : 絶縁体、524 : 絶縁体、530 : 酸化物、530a : 酸化物、530b : 酸化物、540a : 導電体、540b : 導電体、542 : 導電体、542a : 導電体、542b : 導電体、543a : 領域、543b : 領域、544 : 絶縁体、545 : 絶縁体、550 : トランジスタ、552 : 絶縁体、560 : 導電体、560a : 導電体、560b : 導電体、574 : 絶縁体、580 : 絶縁体、581 : 絶縁体、860 : ヘッドマウントディスプレイ、861 : 装着部、862 : レンズ、863 : 本体、864 : 表示部、865 : ケーブル、866 : バッテリ、870 : ヘッドマウントディスプレイ、871 : 筐体、872 : 表示部、873 : 操作ボタン、874 : 固定具、875 : レンズ、876 : ダイアル、900 : 無線送受信機、900A : 無線送受信機、901 : 低ノイズアンプ、902 : バンドパスフィルタ、903 : 混合器、904 : バンドパスフィルタ、905 : 復調器、906 : デコーダ回路、911 : パワーアンプ、912 : バンドパスフィルタ、913 : 混合器、914 : バンドパスフィルタ、915 : 変調器、916 : デコーダ回路、921 : 共用器、922 : 局部発振器、931 : アンテナ、941 : 信号、942 : 信号、943 : 信号、944 : 信号、6100 : 携帯電子機器、6101 : 筐体、6102 : 表示部、6103 : バンド、6105 : 操作ボタン、6200 : 携帯電話機、6201 : 筐体、6202 : 表示部、6203 : 操作ボタン、6204 : スピーカ、6205 : マイクロフォン、6209 : 指紋センサ、6300 : 掃除ロボット、6301 : 筐体、6302 : 表示部、6303 : カメラ、6304 : ブラシ、6305 : 操作ボタン、6310 : ゴミ、6400 : ロボット、6401 : 照度センサ、6402 : マイクロフォン、6403 : 上部カメラ、6404 : スピーカ、6405 : 表示部、6406 : 下部カメラ、6407 : 障害物センサ、6408 : 移動機構、6409 : 演算装置、6500 : 飛行体、6501 : プロペラ、6502 : カメラ、6503 : バッテリ、6504 : 電子部品、7160 : 自動車

請求の範囲

[請求項1]

第1の層と、第2の層と、を有する表示装置であって、
前記第1の層は、ソースドライバと、センサの第1の要素と、を有し、
前記第2の層は、ゲートドライバと、複数の画素と、前記センサの第2の要素と、を有し、
前記第1の層には、開口部および第1の端子が設けられ、
前記開口部には、前記センサの前記第1の要素が設けられ、
前記第1の端子は、前記ソースドライバと電氣的に接続され、
前記第2の層の第1の面には前記画素が設けられ、
前記第1の面の反対側の第2の面には、第2の端子が設けられ、
前記第2の端子は前記画素と電氣的に接続され、
前記第1の端子は、前記第2の端子と電氣的に接続される表示装置。

[請求項2]

請求項1において、
前記センサは、MEMSとして機能する表示装置。

[請求項3]

第1の層と、第2の層と、を有する表示装置であって、
前記第1の層は、ソースドライバを有し、
前記第2の層は、ゲートドライバと、複数の画素と、アンテナと、を有し、
前記ゲートドライバおよび複数の前記画素のいずれか一方または双方は、前記アンテナと重なる領域に形成され、
前記第1の層は、第1の端子と、第3の端子と、を有し、
前記第1の端子は、前記ソースドライバと電氣的に接続され、
前記第2の層の第1の面には前記画素が設けられ、
前記第1の面の反対側の第2の面には、第2の端子が設けられ、
前記第2の端子は前記画素と電氣的に接続され、
前記第1の端子は、前記第2の端子と電氣的に接続され、
前記第3の端子は、前記アンテナの端部と電氣的に接続される表示装置。

[請求項4]

請求項1乃至請求項3のいずれか一項において、
前記第2の層は、前記第1の層よりも面積が大きく、かつ、前記第2の層は、前記第1の層と重なる領域を有する表示装置。

[請求項5]

請求項1乃至請求項4のいずれか一項において、
前記画素として、第1の画素と、第2の画素と、を有し、
前記第1の画素および前記第2の画素は、それぞれ発光素子を有し、
前記第2の画素は、さらに、前記ゲートドライバの要素を有する表示装置。

[請求項6]

請求項1乃至請求項5のいずれか一項において、
前記第1の端子および前記第2の端子は、複数の前記画素が接続される配線と重なる位置に設け

られる表示装置。

[請求項 7]

請求項 1 乃至請求項 6 のいずれか一項において、
前記第 1 の端子は、バンプを介して前記第 2 の端子と電氣的に接続される表示装置。

[請求項 8]

請求項 5 において、
前記発光素子は、有機物を有する表示装置。

[請求項 9]

第 1 の層と、第 2 の層と、を有する表示装置であって、
前記第 1 の層は、第 1 のトランジスタと、センサの第 1 の要素と、を有し、
前記第 2 の層は、第 2 のトランジスタと、発光素子と、前記センサの第 2 の要素と、を有し、
前記センサは、前記第 1 のトランジスタと重なる領域に形成され、
前記第 1 の層には、開口部および第 1 の端子が設けられ、
前記開口部には、前記センサの第 1 の要素が設けられ、
前記第 1 の端子は、前記第 1 のトランジスタと電氣的に接続され、
前記第 2 の層の第 1 の面には前記発光素子が設けられ、
前記第 1 の面の反対側の第 2 の面には、前記第 2 のトランジスタの第 2 の端子が設けられ、
前記第 1 の端子は、前記第 2 の端子と電氣的に接続される表示装置。

[請求項 10]

請求項 9 において、
前記第 2 のトランジスタは、半導体層に金属酸化物を有する表示装置。

[請求項 11]

請求項 9 または請求項 10 において、
前記半導体層に金属酸化物を有する前記第 2 のトランジスタは、バックゲートを有する表示装置。

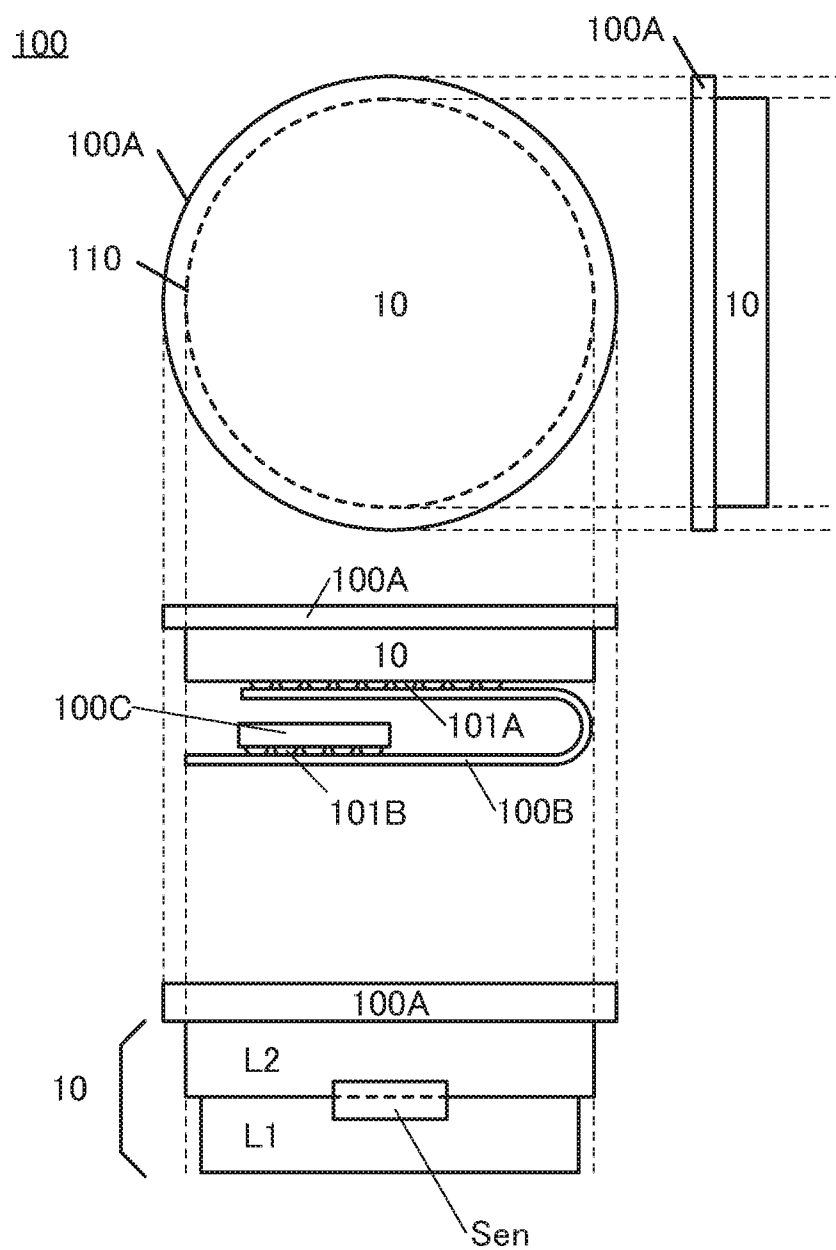


FIG 2A

10

L2	Pix1+Pix2(GD)+Sen2
L1	SD+Sen1

FIG 2B

10A

L2	Pix1+Sen2
L1	GD+SD+Sen1

FIG 2C

10B

L1	L2	Pix1+Sen2
	L1B	GD+Sen1
	L1A	SD

FIG 2D

10C

L2	L2B	Pix1
	L2A	ANT
	L1	GD+SD



3/20

10

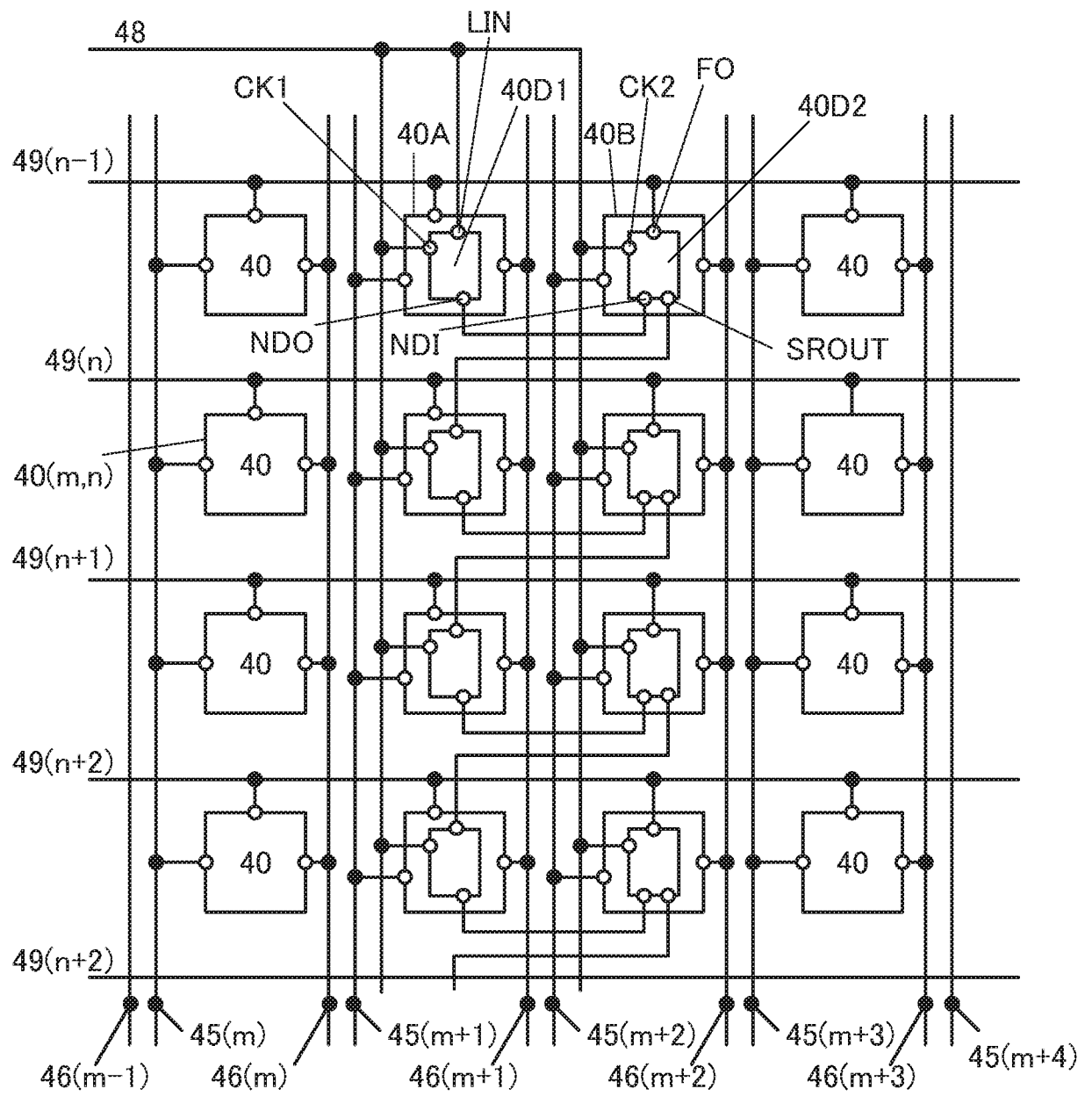


図4A

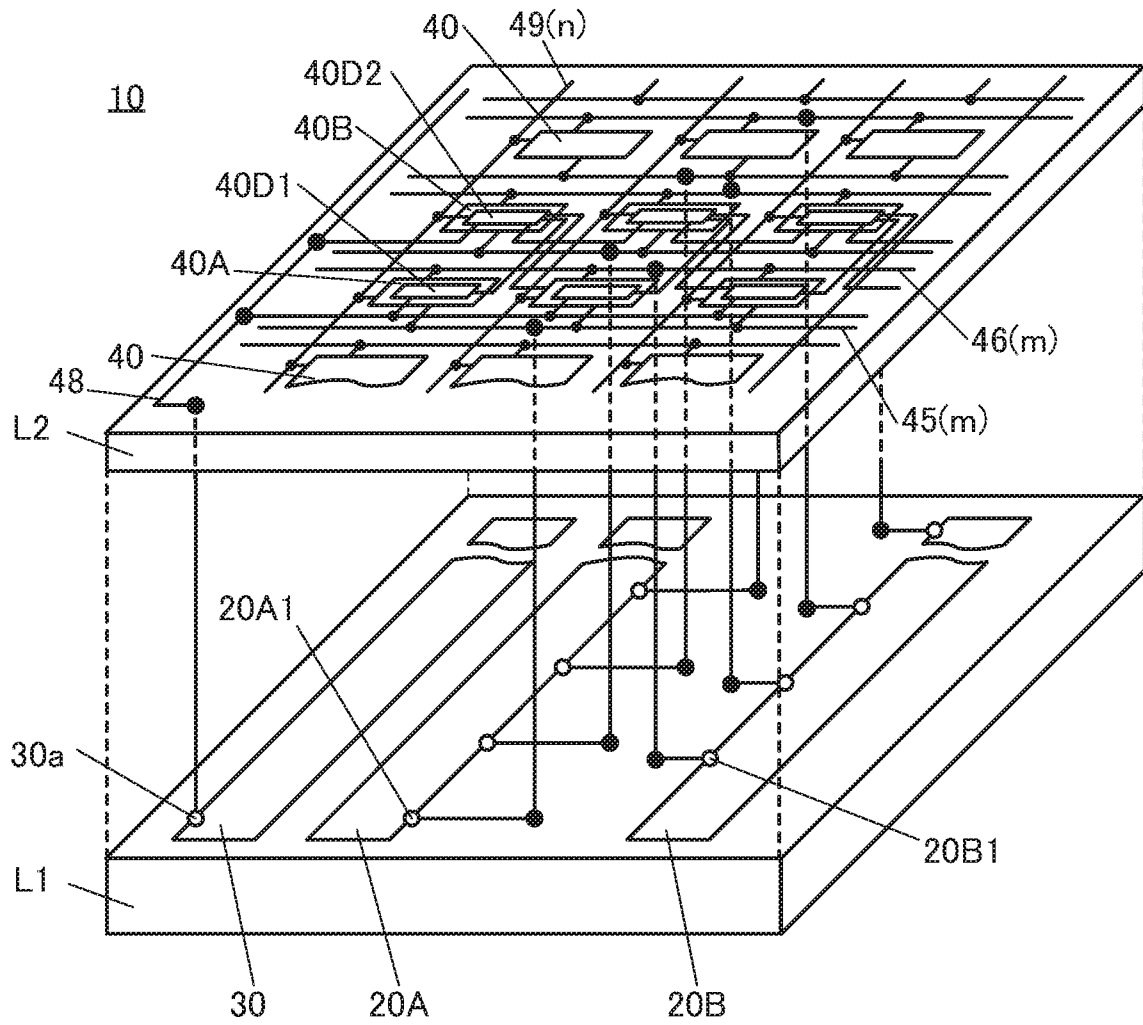
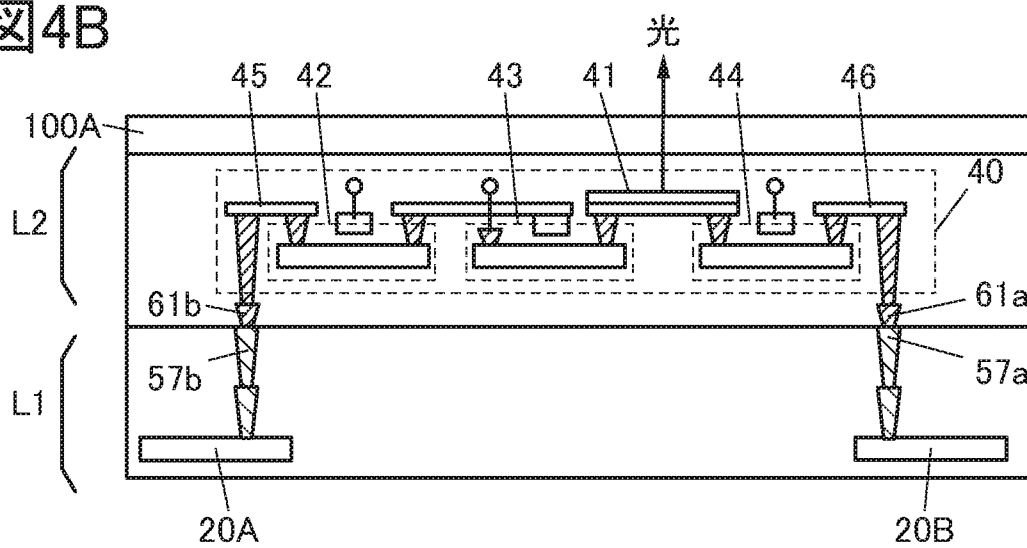
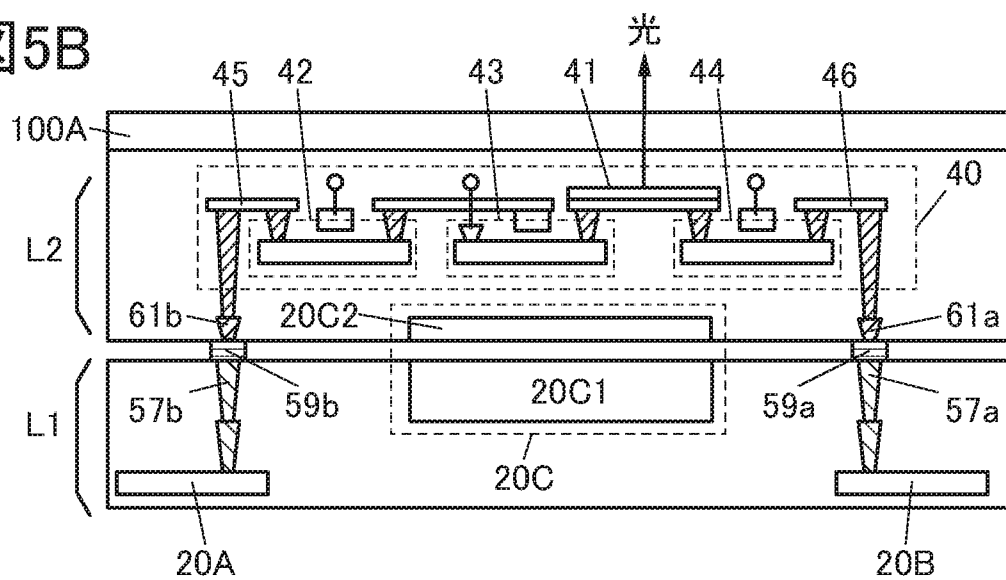
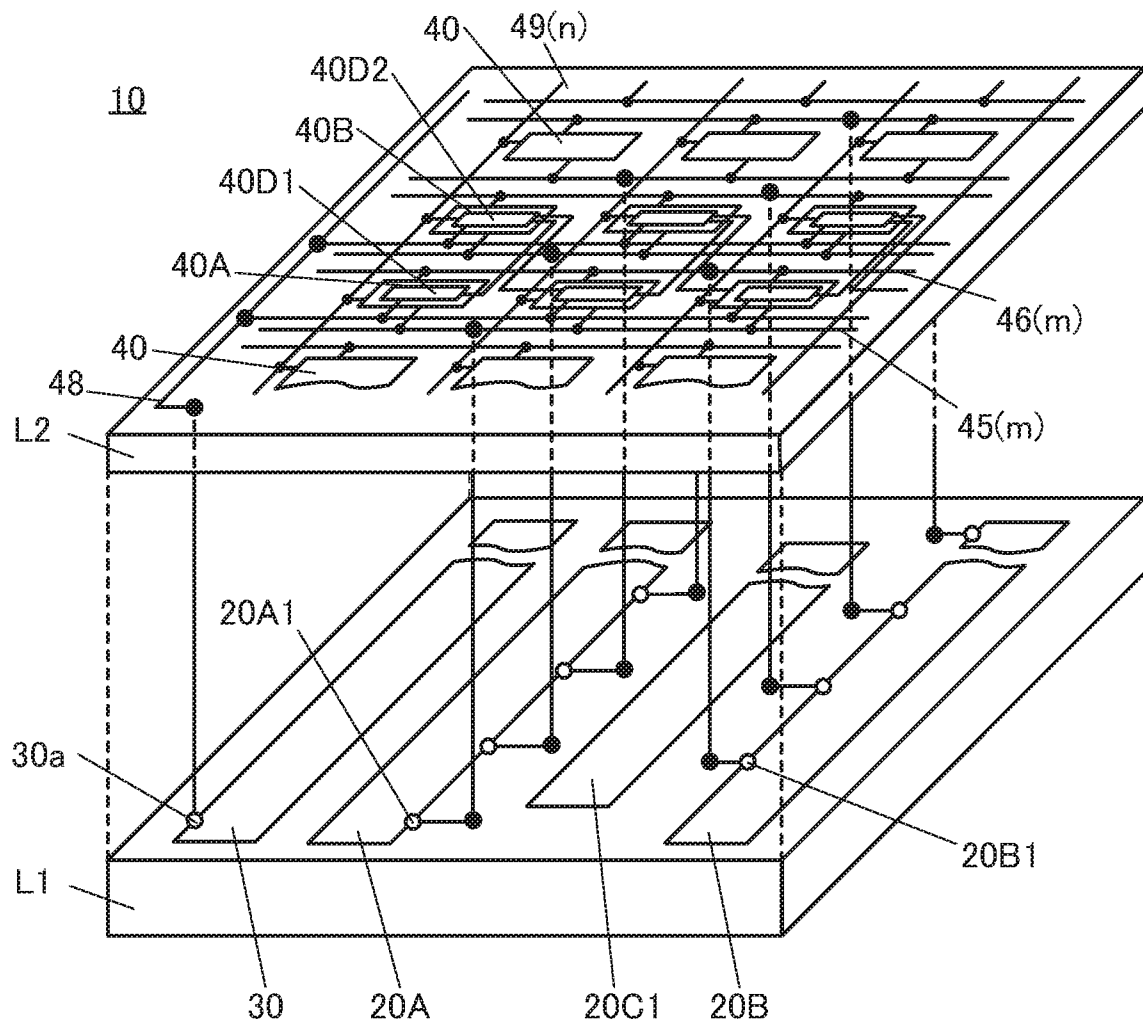


図4B



5A



200

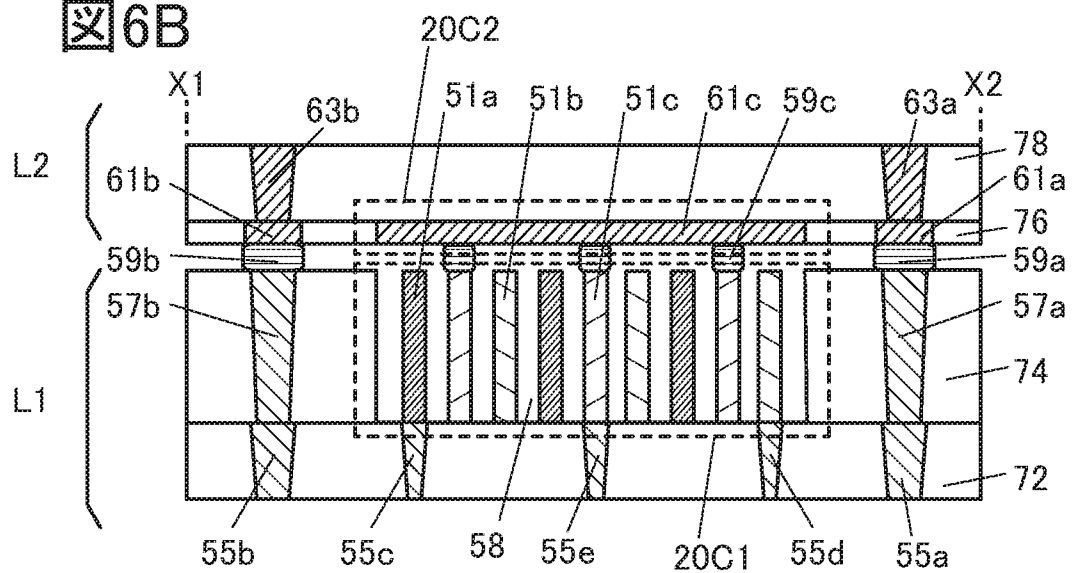
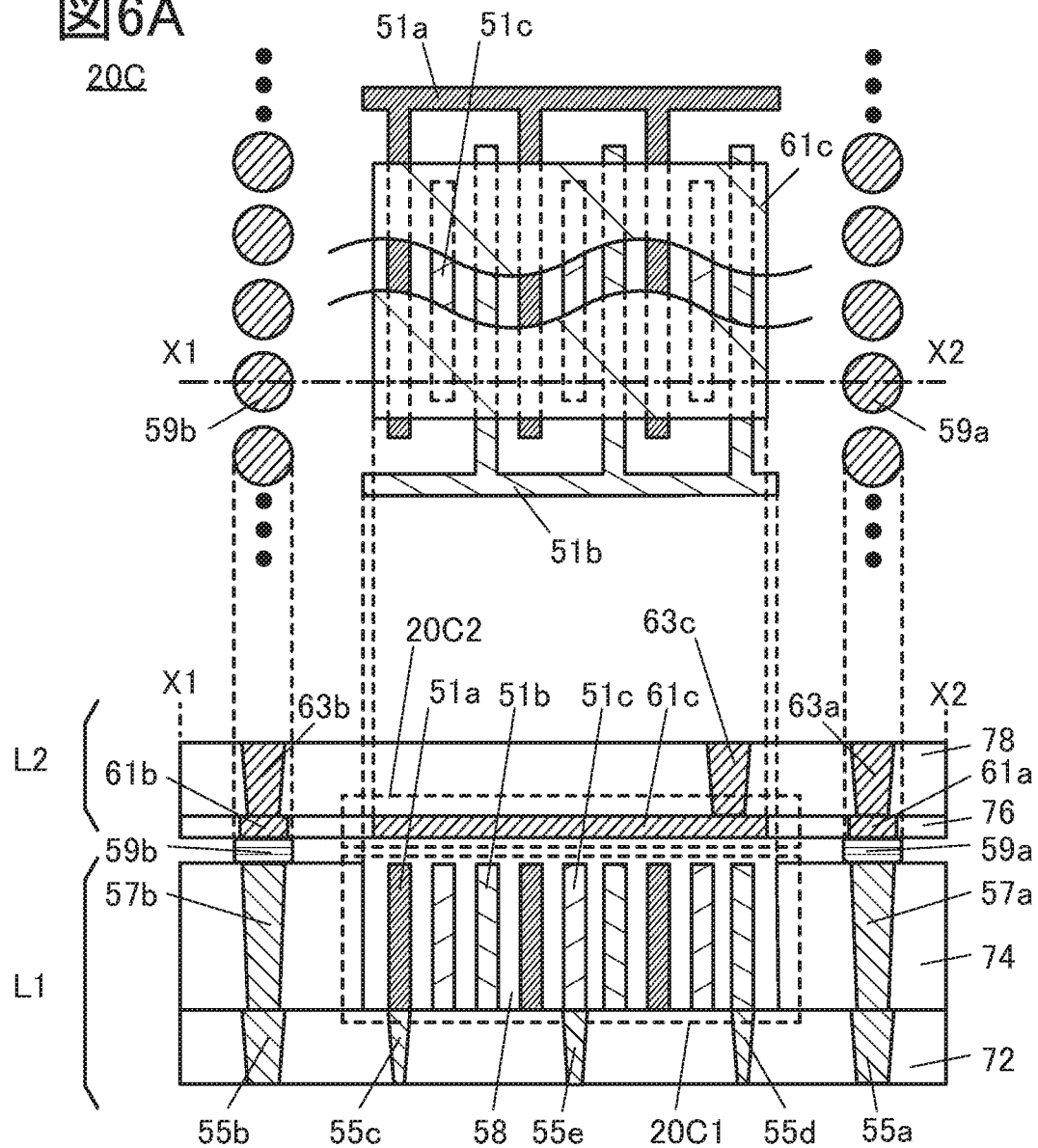


図7

7/20

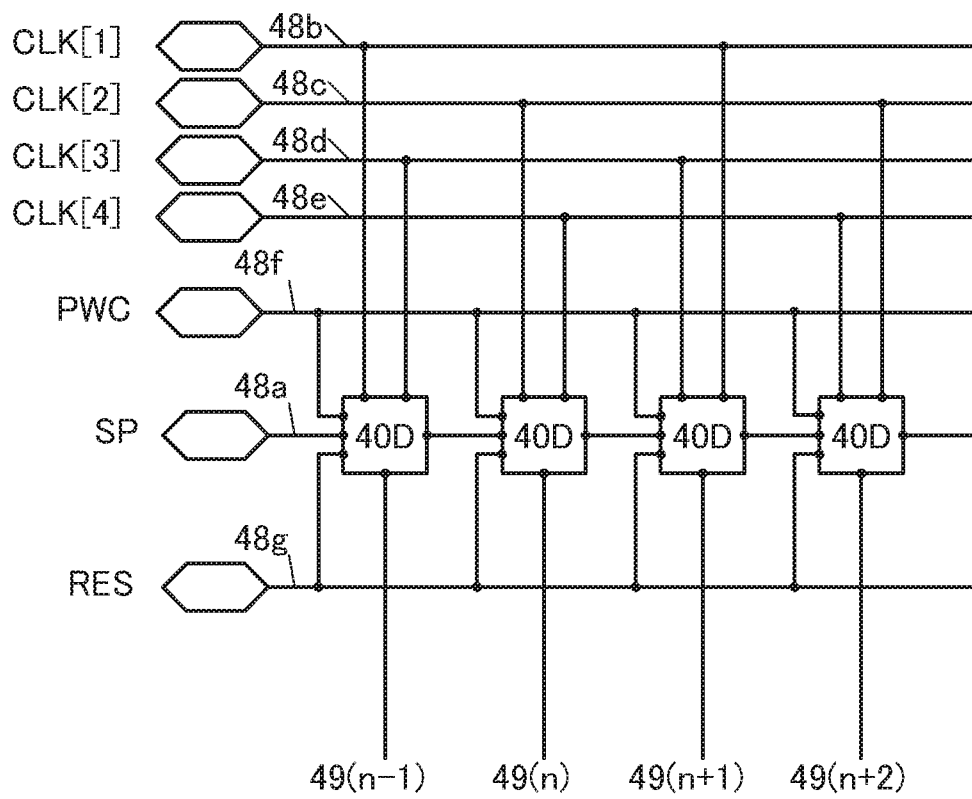


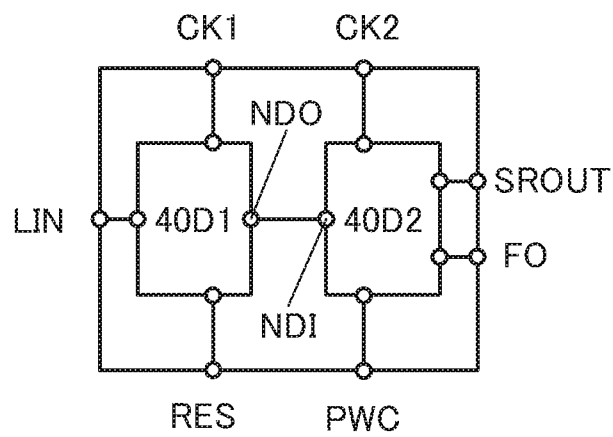
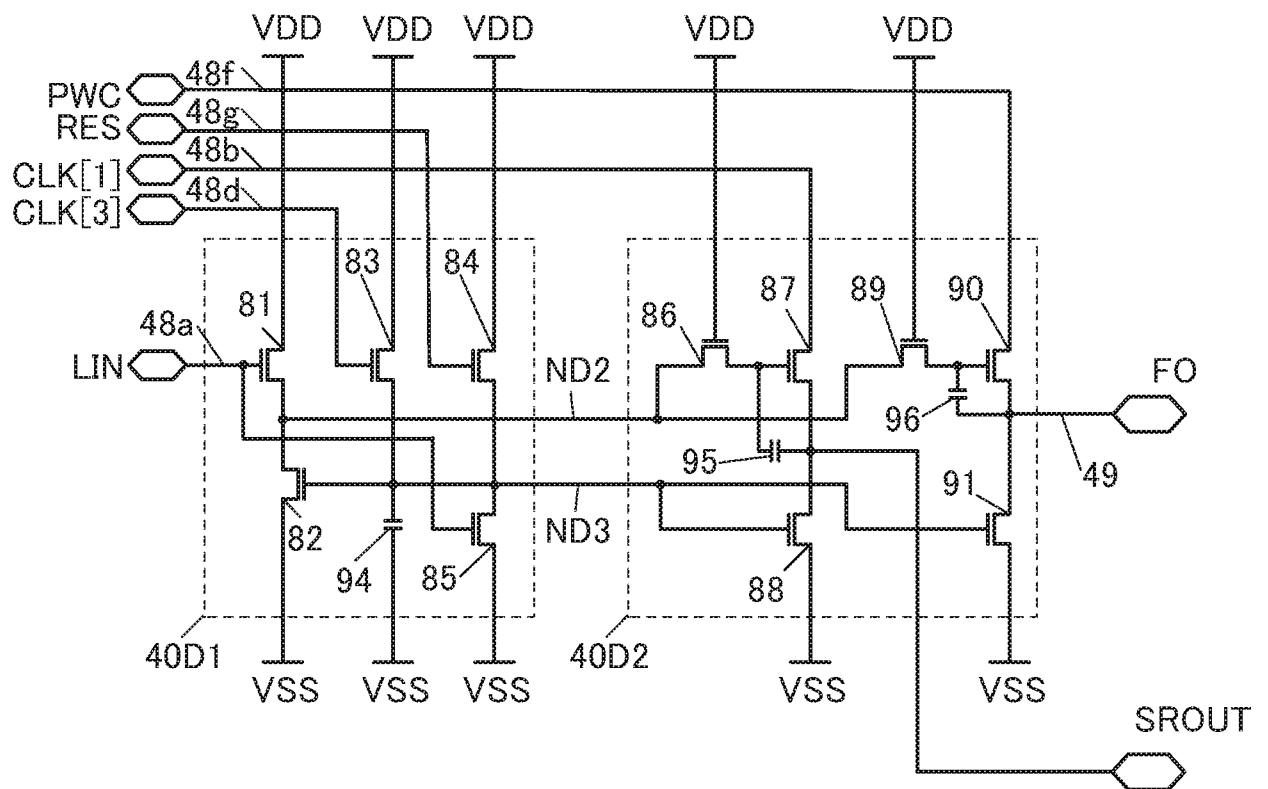
図8A40D**図8B**40D

図9A

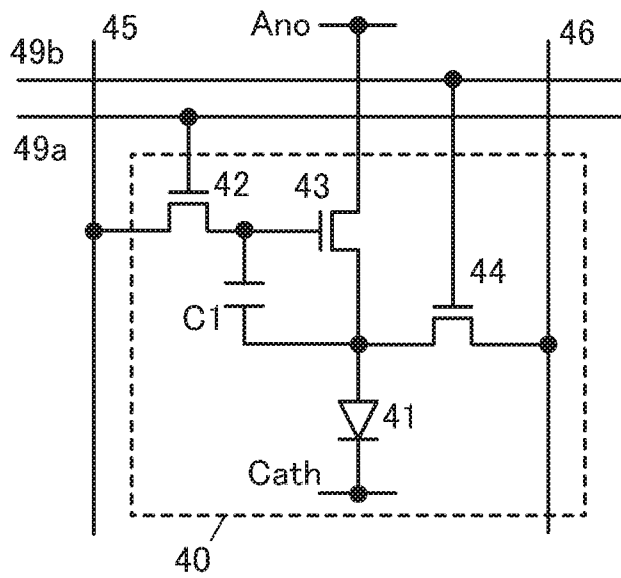


図9B

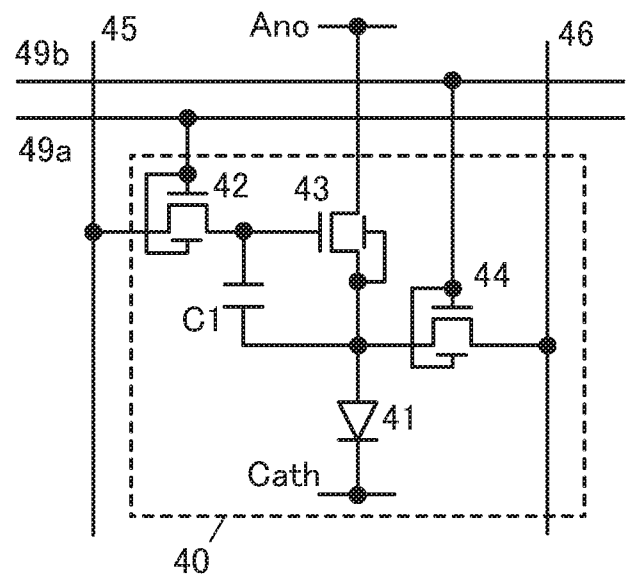


図9C

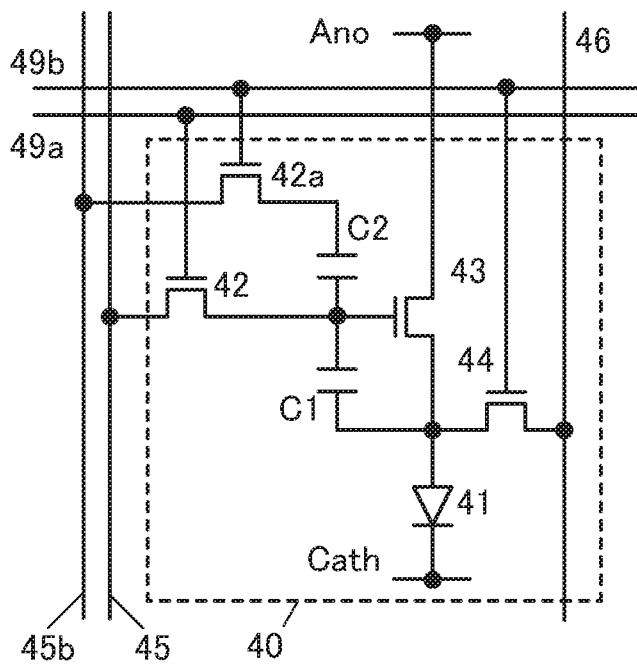


図9D

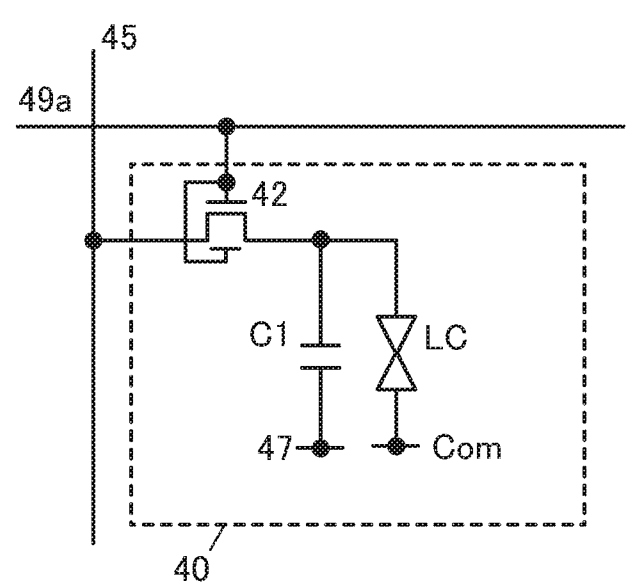


図10A

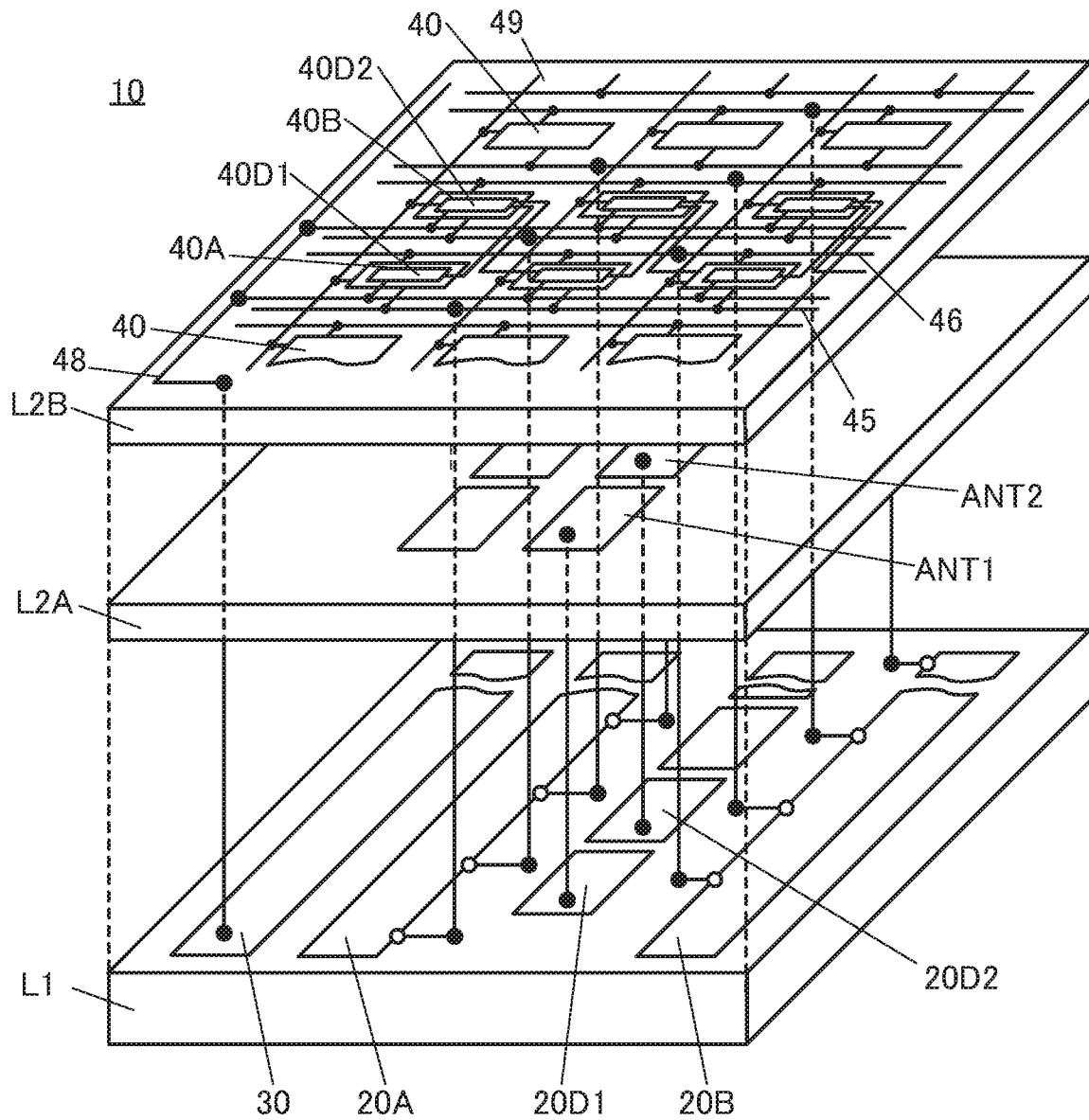
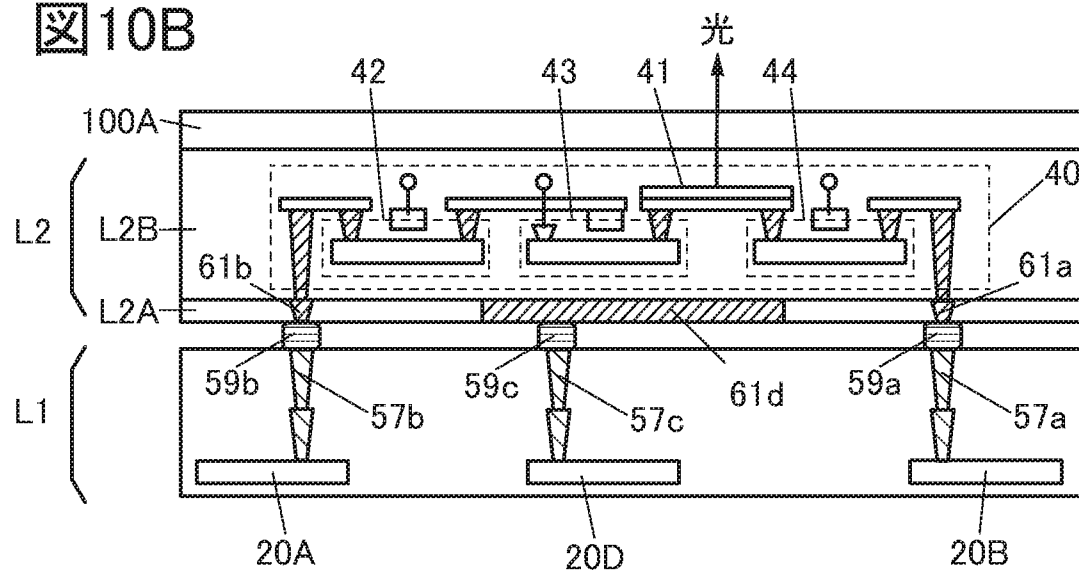
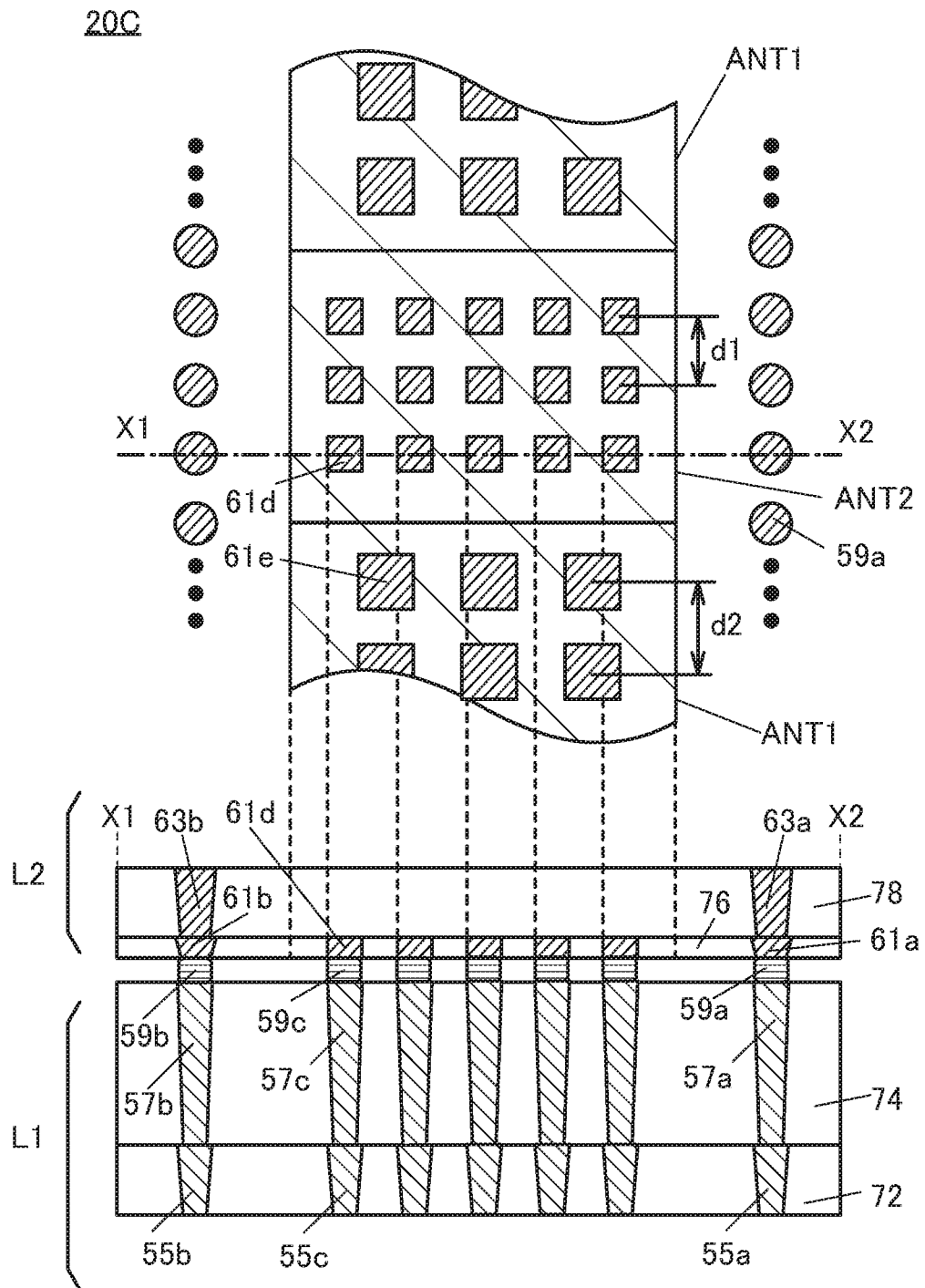
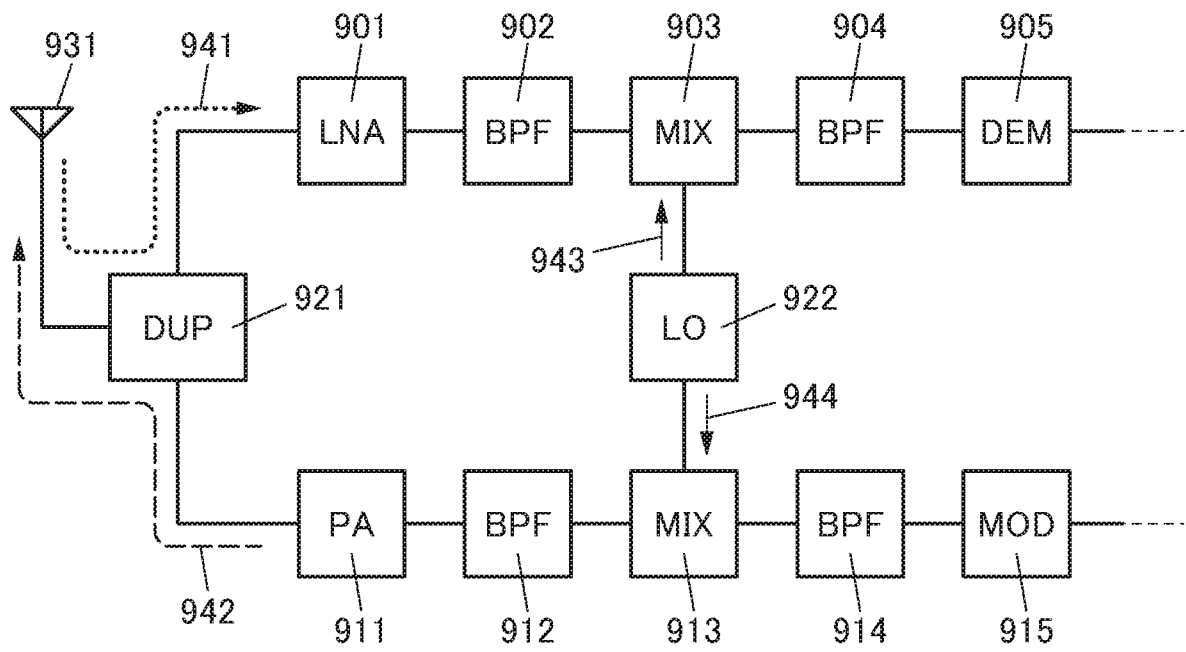


図10B





900



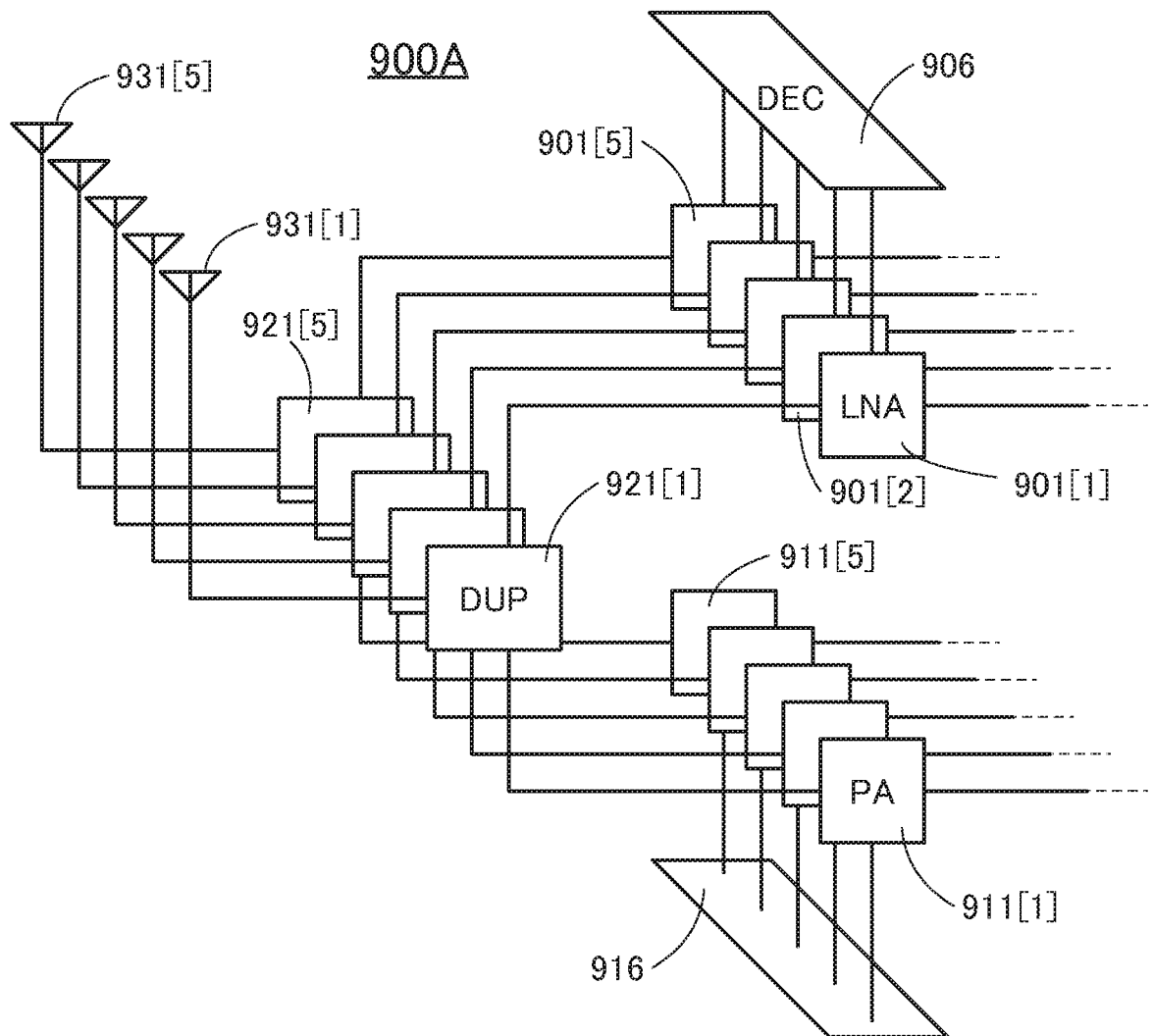


図14A

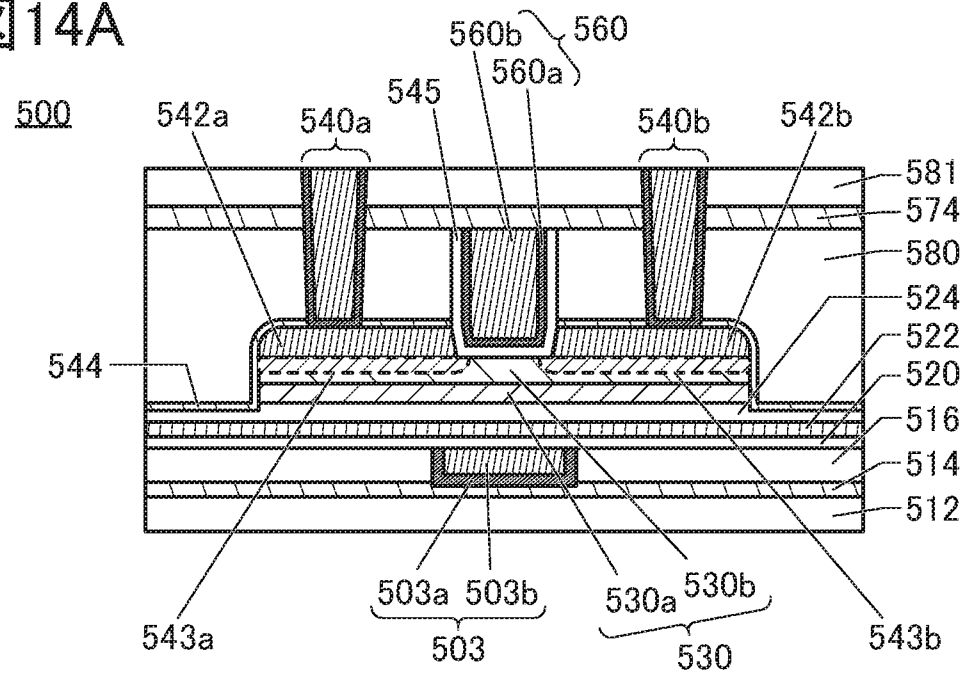


図14B

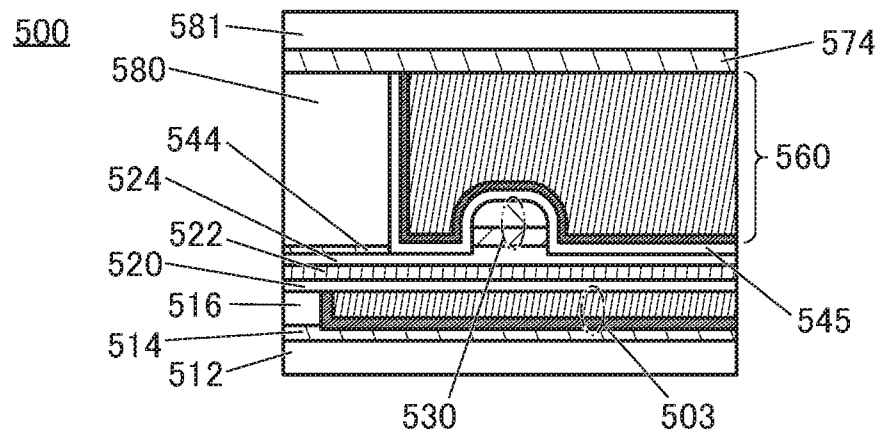


図15A

500A

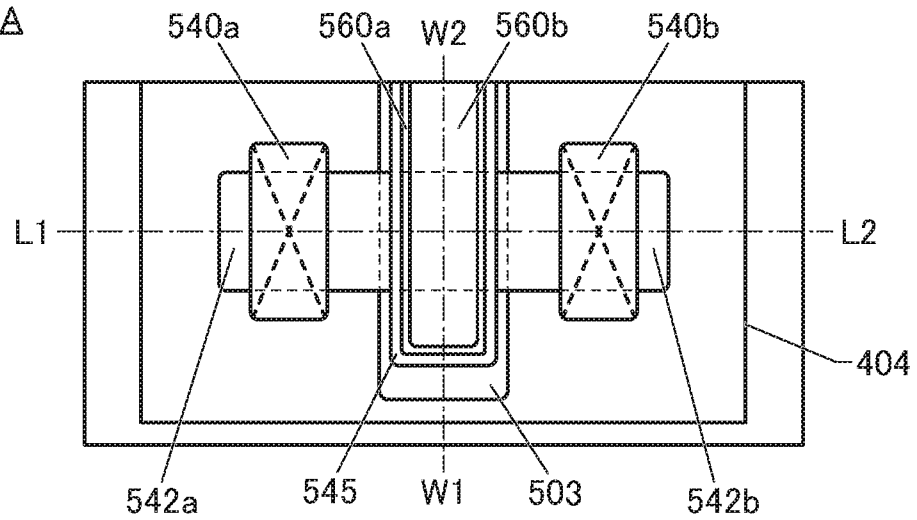


図15B

500A

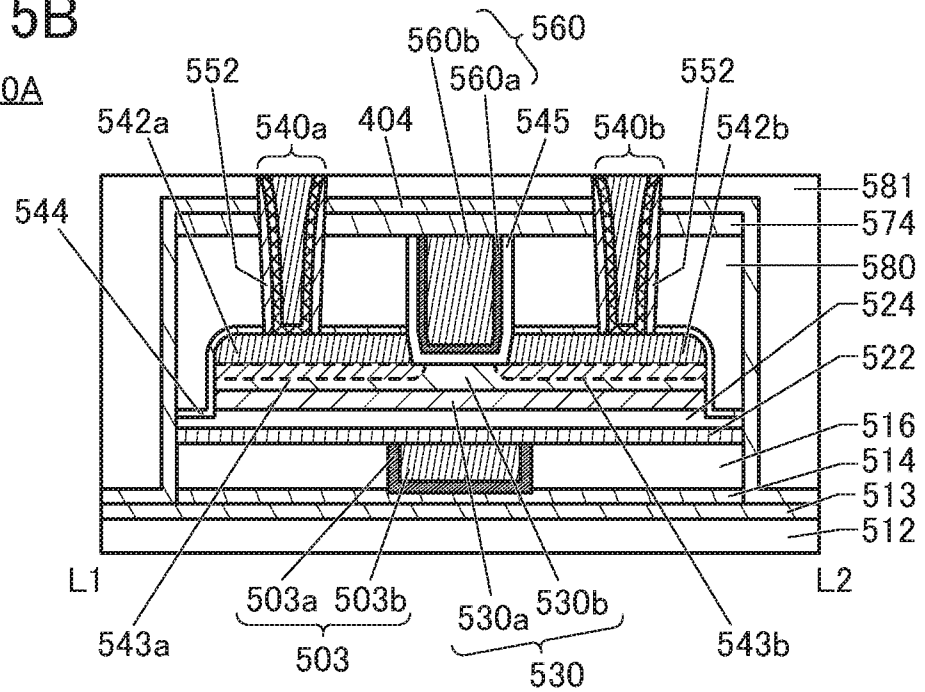


図15C

500A

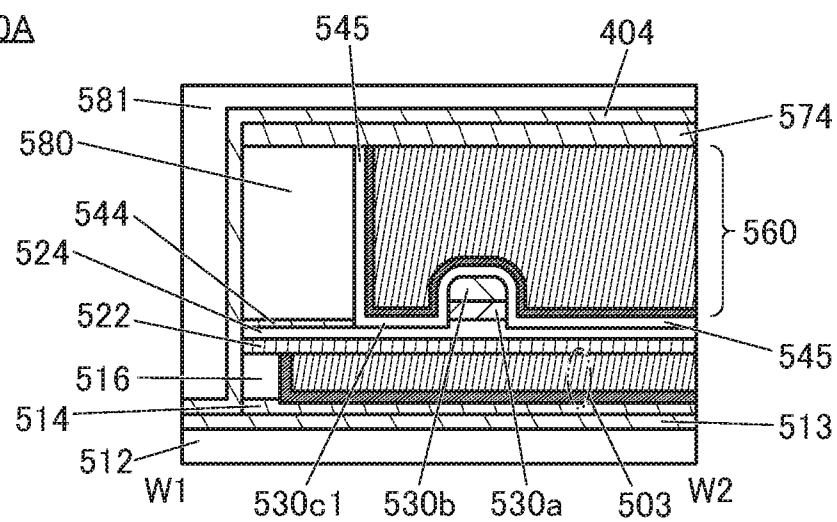


図16A

500B

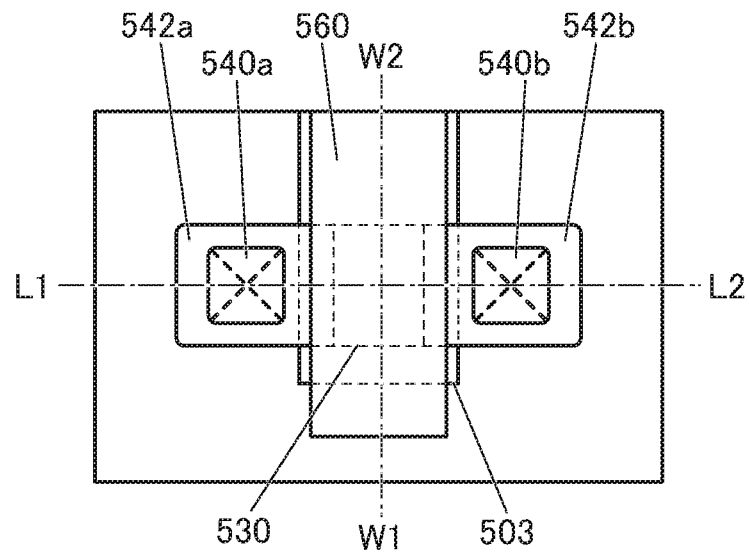


図16B

500B

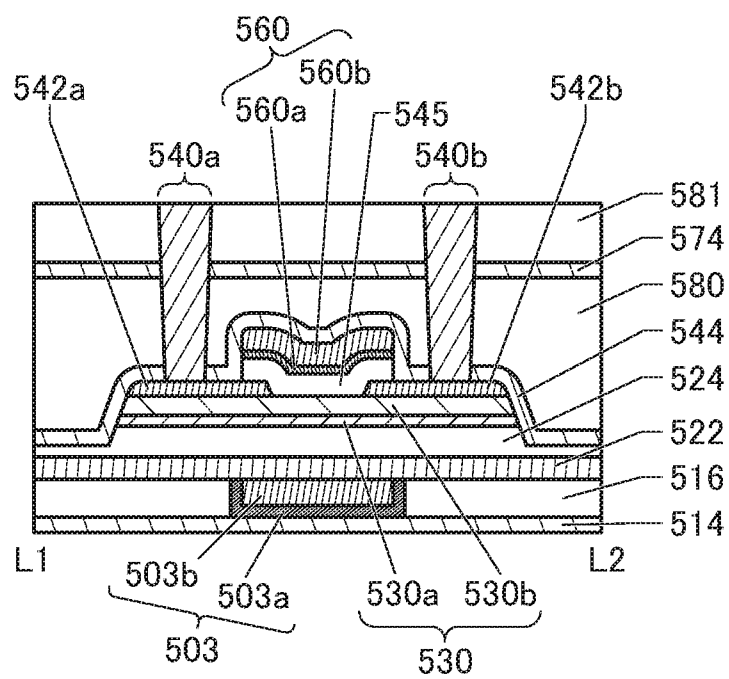


図16C

500B

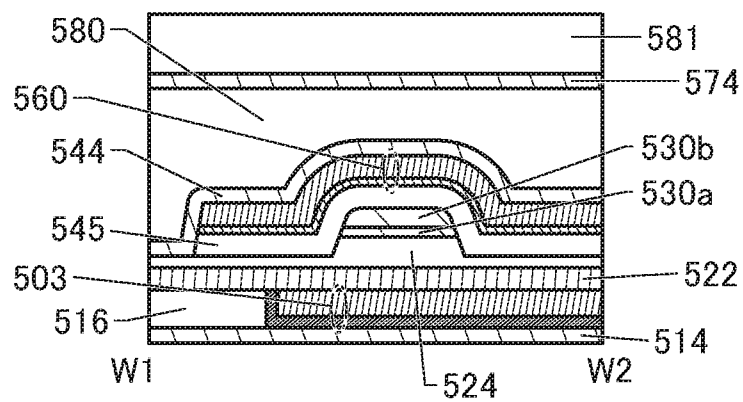


図17A

中間状態 新しい境界領域		
Amorphous (無定形)	Crystalline (結晶性)	Crystal (結晶)
• completely amorphous	• CAAC • nc • CAC excluding single crystal and poly crystal	• single crystal • poly crystal

図17B

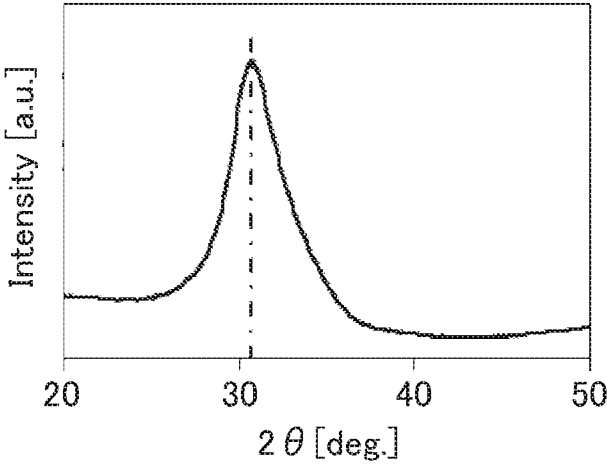


図17C

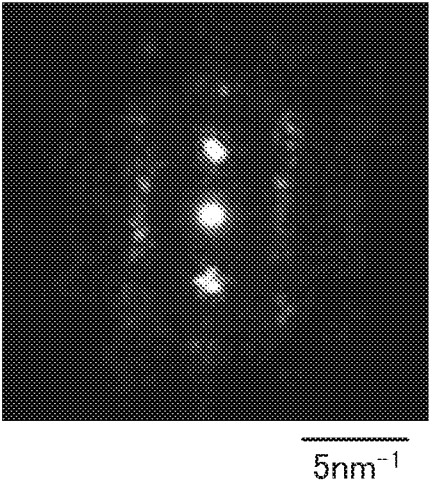


図18A
860

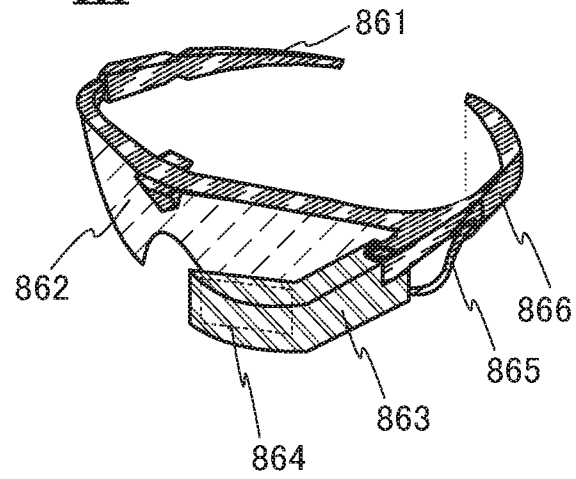


図18B
870

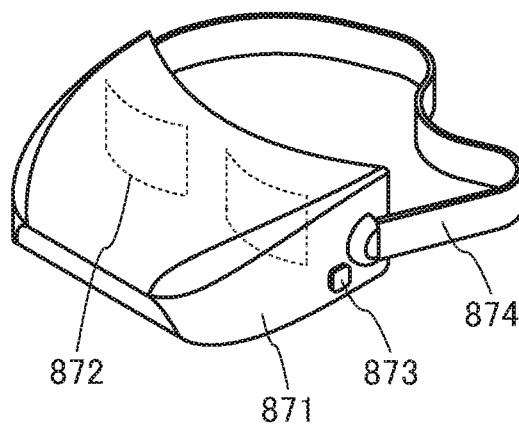


図18C
870

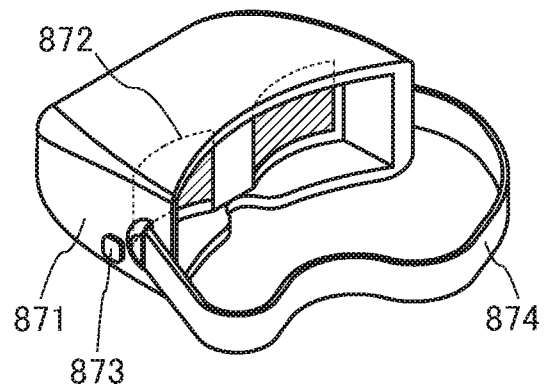


図18D
870

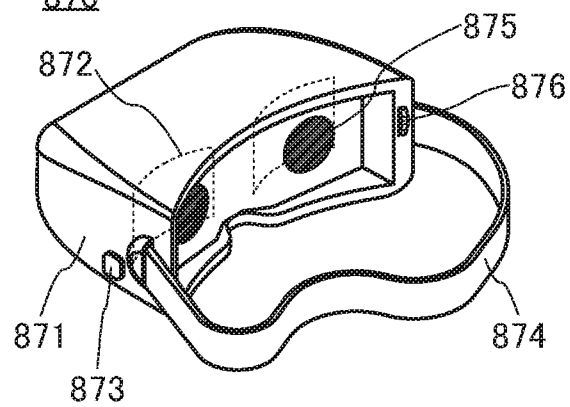


图19A

870

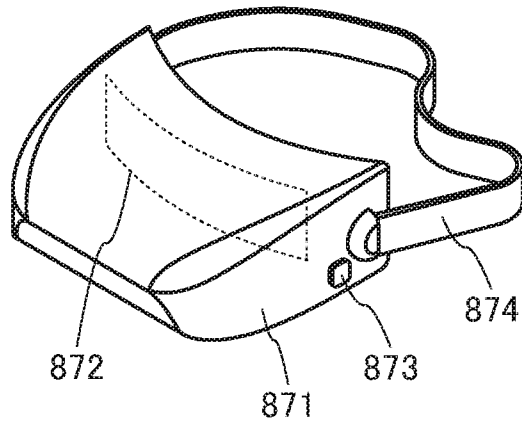


图19B

870

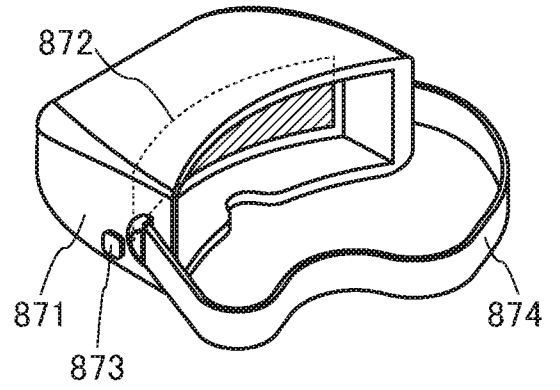


图19C

870

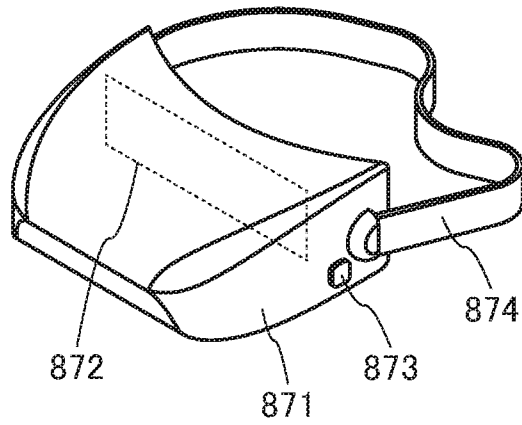


图19D

870

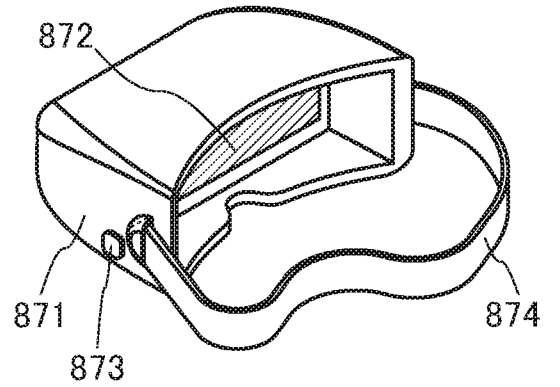


图20A

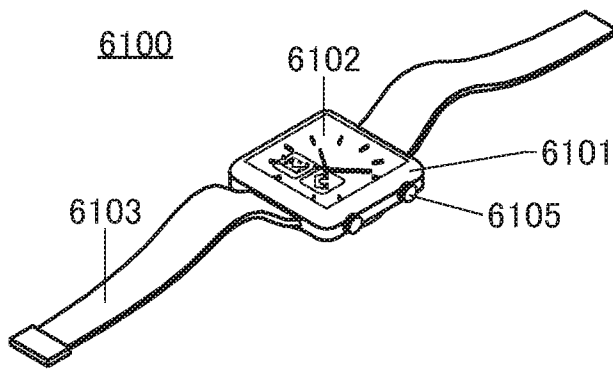


图20B

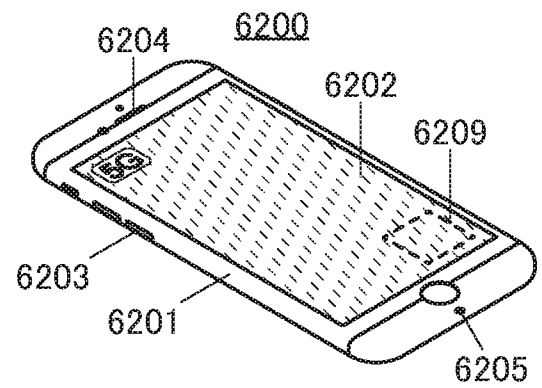


图20C

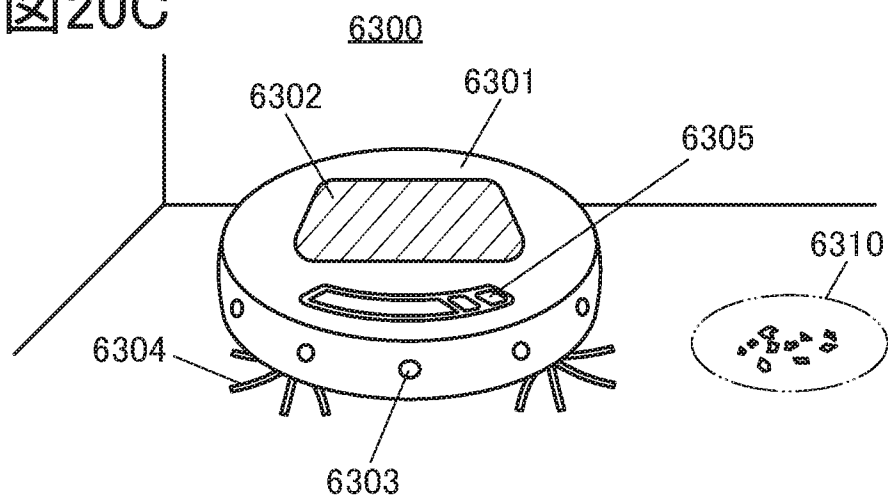


图20D

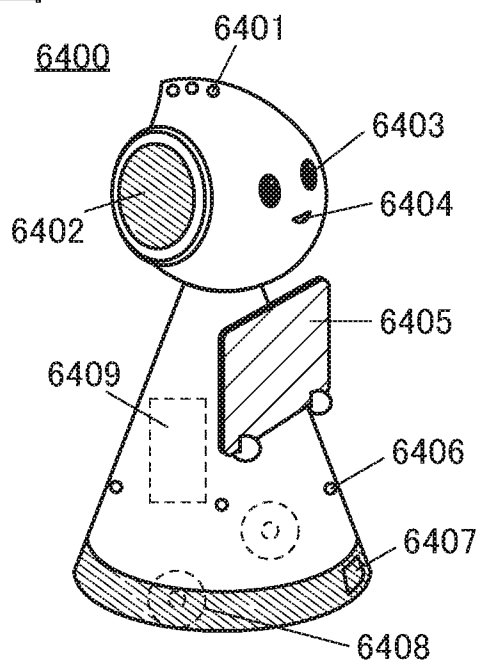


图20E

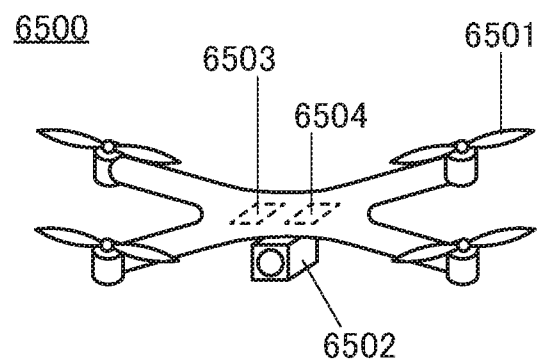
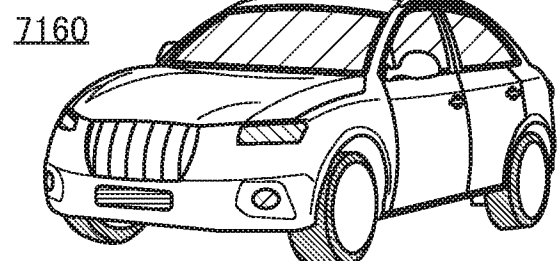


图20F



INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2020/055511

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. G09F9/00(2006.01)i, G09F9/30(2006.01)i, H01L27/32(2006.01)i,
H05B33/06(2006.01)i, H01L51/50(2006.01)i
FI: G09F9/30330, G09F9/30365, G09F9/00366Z, H01L27/32, H05B33/14A,
H05B33/06

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. G09F9/00, G09F9/30, H01L27/32, H05B33/06, H01L51/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-164855 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 17.07.2008 (2008-07-17), entire text, all drawings	1-11
A	WO 2014/069529 A1 (SHARP CORPORATION) 08.05.2014 (2014-05-08), entire text, all drawings	1-11
A	JP 2005-17917 A (CASIO COMPUTER CO., LTD.) 20.01.2005 (2005-01-20), entire text, all drawings	1-11
A	JP 2013-229584 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 07.11.2013 (2013-11-07), entire text, all drawings	1-11
A	JP 11-352919 A (MITSUBISHI ELECTRIC CORPORATION) 24.12.1999 (1999-12-24), entire text, all drawings	1-11

☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
---	---

Date of the actual completion of the international search
04.09.2020

Date of mailing of the international search report
24.09.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2020/055511

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2018-63339 A (SHARP CORPORATION) 19.04.2018 (2018-04-19), entire text, all drawings	1-11
A	US 2017/0358265 A1 (SHANGHAI JADIC OPTOELECTRONICS TECHNOLOGY CO., LTD.) 14.12.2017 (2017-12-14), entire text, all drawings	1-11

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/IB2020/055511

JP 2008-164855 A	17.07.2008	(Family: none)
WO 2014/069529 A1	08.05.2014	US 2015/0293546 A1 entire text, all drawings EP 2902994 A1 CN 104756177 A KR 10-2015-0079645 A SG 11201503377X A
JP 2005-17917 A	20.01.2005	US 2004/0263443 A1 entire text, all drawings TW 200506774 A KR 10-0723645 B1 CN 1577415 A
JP 2013-229584 A	07.11.2013	US 2013/0257699 A1 entire text, all drawings
JP 11-352919 A	24.12.1999	(Family: none)
JP 2018-63339 A	19.04.2018	(Family: none)
US 2017/0358265 A1	14.12.2017	CN 105914202 A

A. 発明の属する分野の分類（国際特許分類（IPC）） G09F 9/00(2006.01)i; G09F 9/30(2006.01)i; H01L 27/32(2006.01)i; H05B 33/06(2006.01)i; H01L 51/50(2006.01)i FI: G09F9/30 330; G09F9/30 365; G09F9/00 366Z; H01L27/32; H05B33/14 A; H05B33/06		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） G09F9/00; G09F9/30; H01L27/32; H05B33/06; H01L51/50 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で利用した電子データベース（データベースの名称、調査に利用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-164855 A（株式会社半導体エネルギー研究所）17.07.2008（2008-07-17） 全文、全図	1-11
A	WO 2014/069529 A1（シャープ株式会社）08.05.2014（2014-05-08） 全文、全図	1-11
A	JP 2005-17917 A（カシオ計算機株式会社）20.01.2005（2005-01-20） 全文、全図	1-11
A	JP 2013-229584 A（株式会社半導体エネルギー研究所）07.11.2013（2013-11-07） 全文、全図	1-11
A	JP 11-352919 A（三菱電機株式会社）24.12.1999（1999-12-24） 全文、全図	1-11
A	JP 2018-63339 A（シャープ株式会社）19.04.2018（2018-04-19） 全文、全図	1-11
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 04.09.2020		国際調査報告の発送日 24.09.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 川俣 郁子 21 1167 電話番号 03-3581-1101 内線 3273

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	US 2017/0358265 A1 (SHANGHAI JADIC OPTOELECTRONICS TECHNOLOGY CO., LTD.) 14.12.2017 (2017 - 12 - 14) 全文, 全図	1-11

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/IB2020/055511

引用文献			公表日	パテントファミリー文献	公表日
JP	2008-164855	A	17.07.2008	(ファミリーなし)	
WO	2014/069529	A1	08.05.2014	US 2015/0293546	A1
				全文, 全図	
				EP 2902994	A1
				CN 104756177	A
				KR 10-2015-0079645	A
				SG 11201503377X	A
JP	2005-17917	A	20.01.2005	US 2004/0263443	A1
				全文, 全図	
				TW 200506774	A
				KR 10-0723645	B1
				CN 1577415	A
JP	2013-229584	A	07.11.2013	US 2013/0257699	A1
				全文, 全図	
JP	11-352919	A	24.12.1999	(ファミリーなし)	
JP	2018-63339	A	19.04.2018	(ファミリーなし)	
US	2017/0358265	A1	14.12.2017	CN 105914202	A